



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

223728
(11) (B1)

(51) Int. Cl.³
G 01 R 17/00

(22) Přihlášeno 09 06 81
(21) (PV 4304-81)

(40) Zveřejněno 28 01 83

(45) Vydáno 15 04 86

(75)

Autor vynálezu

HAASZ VLADIMÍR ing. CSc., KRÍŽ FRANTIŠEK ing., PRAHA

(54) Fázově citlivý detektor

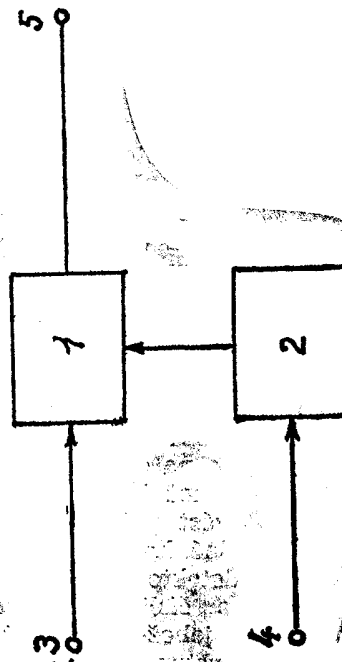
1

2

Vynález se týká fázově citlivého detektoru s násobícím číslicově analogovým převodníkem, použitým jako násobící člen měřeného a referenčního signálu detektoru.

Podstata vynálezu spočívá v tom, že násobící člen je tvořen násobícím číslicově analogovým převodníkem, jehož analogový vstup tvoří vstup fázově citlivého detektoru a číslicový vstup je spojen s výstupem číslicového konvertoru.

Vynález lze využít především pro měřicí účely.



Obr. 1

Vynález se týká fázově citlivého detektoru s násobícím členem měřeného a referenčního signálu detektoru.

U střídavých měřicích můstků je běžně používán indikátor vyvážení se spínacovým synchronním detektorem jako fázově citlivým členem. Takový indikátor vyvážení ale nepotlačuje účinně nežádoucí liché harmonické složky měřeného signálu, které se vyskytují zejména na výstupu frekvenčně závislých můstků a způsobují chybu vyvážení mostu. Pro potlačení všech nežádoucích složek měřeného signálu včetně lichých harmonických se v tomto případě používá indikátor vyvážení se synchronním detektorem s analogovým násobícím členem měřeného a referenčního signálu, který sice účinně potlačuje nežádoucí složky měřeného signálu, ale vzhledem k amplitudové a fázové nestabilitě referenčního signálu při realizaci jeho definovaného fázového posuvu v širším kmitočtovém rozsahu a vzhledem k nepřesnostem realizace analogové násobičky neumožňuje dosáhnout vyšší přesnosti měření amplitudy a fáze měřeného signálu.

Nedostatky popsaných řešení odstraňuje fázově citlivý detektor s násobícím členem měřeného a referenčního signálu podle vynálezu. Jeho podstata spočívá v tom, že násobící člen je tvořen násobícím číslicově analogovým převodníkem, jehož analogový vstup tvoří vstup fázově citlivého detektoru a číslicový vstup je spojen s výstupem číslicového konvertoru.

Podle vynálezu je účelné, jestliže analogový vstup číslicově analogového převodníku je dále připojen přes zesilovač na první vstup rozdílového členu, jehož druhý vstup je spojen s výstupem číslicově analogového převodníku.

Výhodou zapojení podle vynálezu je zvýšení přesnosti fázově citlivého detektoru při současném zvýšení odolnosti proti rušivým signálům a při snadné realizaci měření kvadraturních složek vstupního signálu oproti fázově citlivým detektorům v klasickém zapojení zejména při použití ve frekvenčně závislých samočinně vyvažovaných můstcích napájených z číslicového generátoru napětí, respektive proudů sinusového průběhu.

Vynález je blíže vysvětlen na připojeném výkresu, kde na obr. 1 je fázově citlivý detektor s násobícím číslicově analogovým převodníkem, na jehož číslicový vstup lze přivést binární číslo reprezentující kladné i záporné hodnoty a na obr. 2 je fázově citlivý detektor, na jehož číslicově analogový převodník lze přivést pouze binární číslo reprezentující kladné hodnoty signálu.

Fázově citlivý detektor podle obr. 1 sestává z násobícího číslicově analogového převodníku 1, na jehož analogový vstup, který je současně vstupem 3 celého fázově citlivého detektoru, je přiveden měřený sig-

nál a na jehož číslicový vstup je přiveden upravený číslicový referenční signál z výstupu číslicového konvertoru 2, upravujícího kód číslicového signálu na tvar vhodný pro násobící číslicově analogový převodník 1 včetně generace zvoleného fázového posuvu referenčního signálu a jehož vstup je současně vstupem 4 číslicového referenčního signálu fázově citlivého detektoru. Výstup násobícího číslicově analogového převodníku 1 je současně vstupem 5 celého fázově citlivého detektoru.

V případě, že na číslicový vstup použitého násobícího číslicově analogového převodníku podle obr. 2 lze přivést pouze binární číslo reprezentující kladné hodnoty signálu, sestává fázově citlivý detektor z násobícího číslicově analogového převodníku 1, na jehož analogový vstup 11, který je současně vstupem 3 celého fázově citlivého detektoru a je přes zesilovač 6 připojen k prvnímu vstupu rozdílového členu 7, je přiveden měřený signál. Na číslicový vstup násobícího číslicově analogového převodníku 1 je přiveden upravený číslicový referenční signál z výstupu číslicového konvertoru 2 upravujícího kód číslicového signálu na tvar vhodný pro násobící číslicově analogový převodník 1 včetně generace zvoleného fázového posuvu referenčního signálu a včetně přičtení konstanty K tak, aby binární číslo na výstupu konvertoru 2 reprezentovalo referenční signál posunutý tak, že všechny jeho hodnoty jsou kladné a jehož vstup je současně vstupem 4 číslicového referenčního signálu fázově citlivého detektoru. Výstup násobícího číslicově analogového převodníku 1 je spojen s druhým vstupem rozdílového členu 7, jehož výstup tvoří výstup 5 fázově citlivého detektoru.

Fázově citlivý detektor podle vynálezu pracuje tak, že číslicový konvertor 2 upravuje kód číslicového signálu na tvar vhodný pro násobící číslicově analogový převodník 1 včetně generace zvoleného fázového posuvu v případě, že se jedná o násobící číslicově analogový převodník 1, na jehož číslicový vstup lze přivést binární čísla reprezentující kladné i záporné hodnoty referenčního signálu fázově citlivého detektoru. Není-li možné přivádět na číslicový vstup násobícího číslicově analogového převodníku 1 číslicový signál reprezentující kladné i záporné hodnoty sinusovky, je k číslicovému signálu přičtena konstanta K tak, aby jeho hodnoty byly pouze kladné. Toto posunutí referenčního signálu o konstantu K je kompenzováno zesilovačem 6 se zesílením K zesilujícím vstupní analogový signál fázově citlivého detektoru a výstupní napětí tohoto zesilovače 6 je potom v rozdílovém členu 7 odečteno od vstupního signálu násobícího číslicově analogového převodníku 1.

Fázově citlivý detektor podle vynálezu lze

využít zejména v měřicí technice, například jako indikátor vyvážení pro použití v automaticky vyvažovaných frekvenčně závislých

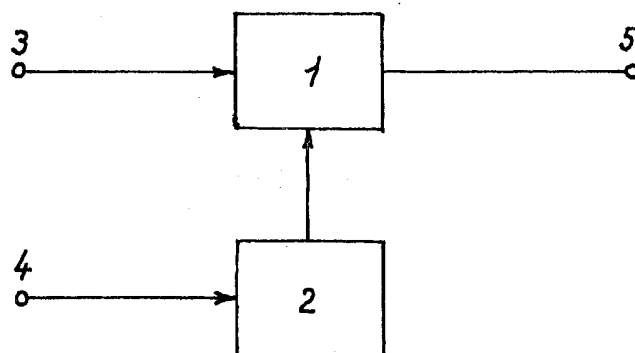
můstcích s možností provozu v širším kmitočtovém pásmu.

PŘEDMĚT VYNÁLEZU

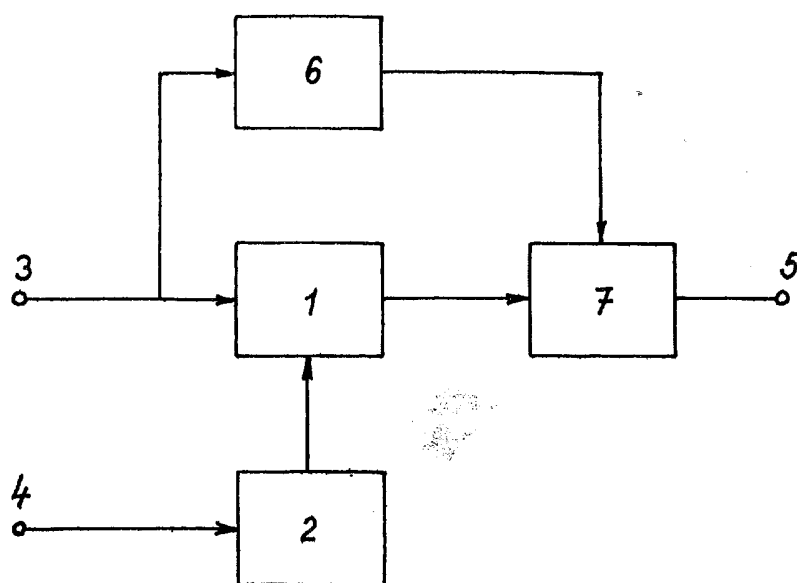
1. Fázově citlivý detektor s násobícím členem měřeného a referenčního signálu, vyznačující se tím, že násobící člen je tvořen násobícím číslicově analogovým převodníkem (1), jehož analogový vstup (3) tvoří vstup fázově citlivého detektoru a číslicový vstup je spojen s výstupem číslicového konvertoru (2).

2. Fázově citlivý detektor podle bodu 1 vyznačující se tím, že analogový vstup (3) číslicově analogového převodníku (1) je dále připojen přes zesilovač (6) na první vstup rozdílového členu (7), jehož druhý vstup je spojen s výstupem číslicově analogového převodníku (1).

1 list výkresů



Obr. 1



Obr. 2