

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-146205

(P2006-146205A)

(43) 公開日 平成18年6月8日(2006.6.8)

(51) Int. Cl.

F I

テーマコード (参考)

G09F 9/30 (2006.01)

G09F 9/30 338

3K007

H05B 33/10 (2006.01)

H05B 33/10

5C094

H01L 51/50 (2006.01)

H05B 33/14 A

5F110

H05B 33/22 (2006.01)

H05B 33/22 Z

H01L 27/32 (2006.01)

G09F 9/30 365Z

審査請求 有 請求項の数 20 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2005-325025 (P2005-325025)

(22) 出願日 平成17年11月9日 (2005.11.9)

(31) 優先権主張番号 10-2004-0094512

(32) 優先日 平成16年11月18日 (2004.11.18)

(33) 優先権主張国 韓国 (KR)

(71) 出願人 590002817

三星エスディアイ株式会社

大韓民国京畿道水原市靈通区▲しん▼洞5
75番地

(74) 代理人 100089037

弁理士 渡邊 隆

(74) 代理人 100064908

弁理士 志賀 正武

(74) 代理人 100108453

弁理士 村山 靖彦

(72) 発明者 申 鉉秀

大韓民国京畿道水原市靈通区▲シン▼洞5
75番地 三星エスディアイ株式会社内

最終頁に続く

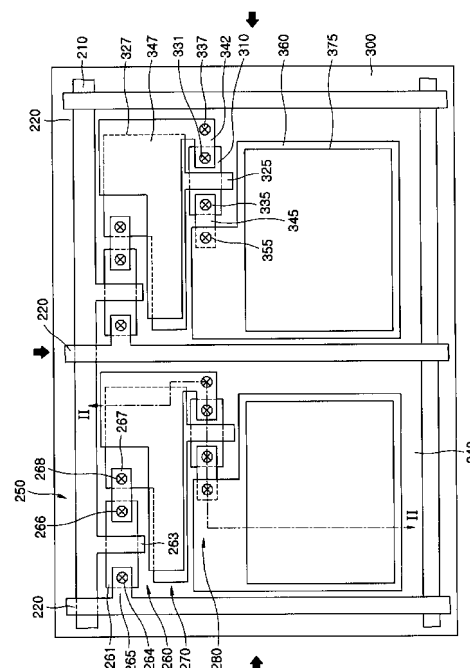
(54) 【発明の名称】 平板表示装置及びその製造方法

(57) 【要約】

【課題】金属箔から形成された基板を電源供給層として利用して、電圧降下及びライン欠陥を防止できるフレキシブル有機電界発光表示装置及びその製造方法を提供する。

【解決手段】導電性基板と、基板の一面上に形成されて、基板の一部を露出させるコンタクトホールを備える第1絶縁膜と、第1絶縁膜上に形成された半導体層、ゲート及びソース/ドレイン電極を備えた薄膜トランジスタと、薄膜トランジスタのソース/ドレイン電極のうち、何れか一つの電極に連結された画素電極を備える表示素子と、を備え、薄膜トランジスタのソース/ドレイン電極のうち、他の一つの電極が、前記コンタクトホールを介して基板と電氣的に連結される有機電界発光表示装置。

【選択図】図3



【特許請求の範囲】

【請求項 1】

導電性基板と、
前記基板の一面上に形成されて、前記基板の一部を露出させるコンタクトホールを備える第 1 絶縁膜と、

前記第 1 絶縁膜上に形成された半導体層、ゲート及びソース/ドレイン電極を備えた薄膜トランジスタと、

前記薄膜トランジスタのソース及びドレイン電極のうち、何れか一つの電極に連結された画素電極を備える表示素子と、を備え、

前記薄膜トランジスタのソース及びドレイン電極のうち、他の一つの電極が、前記コンタクトホールを介して前記基板と電氣的に連結されることを特徴とする平板表示装置。 10

【請求項 2】

前記基板は、金属箔から形成されたフレキシブル基板を含むことを特徴とする請求項 1 に記載の平板表示装置。

【請求項 3】

前記第 1 絶縁膜は、バッファ層を含むことを特徴とする請求項 1 に記載の平板表示装置。

【請求項 4】

前記表示素子は有機発光素子を含み、

前記有機発光素子は前記画素電極である下部電極と、前記下部電極の一部を露出させる開口部を備える第 2 絶縁膜と、前記開口部内の下部電極上に形成される有機膜層と、前記基板上に形成された上部電極を備えることを特徴とする請求項 1 に記載の平板表示装置。 20

【請求項 5】

前記第 2 絶縁膜は、 $0.5 \mu\text{m}$ 以上の厚さを有することを特徴とする請求項 4 に記載の平板表示装置。

【請求項 6】

前記基板の他面上に形成され、前記基板の他面を絶縁させるための第 3 絶縁膜を更に備えることを特徴とする請求項 4 に記載の平板表示装置。

【請求項 7】

前記薄膜トランジスタは、半導体層がシリコン膜から形成されたシリコン薄膜トランジスタを含むことを特徴とする請求項 1 に記載の平板表示装置。 30

【請求項 8】

前記薄膜トランジスタは、半導体層が有機半導体層から形成された有機薄膜トランジスタを含むことを特徴とする請求項 1 に記載の平板表示装置。

【請求項 9】

複数の画素領域を備える導電性基板と、

前記基板上に形成され、前記複数の画素領域の一部をそれぞれ露出させる複数のコンタクトホールを備える第 1 絶縁膜と、

前記第 1 絶縁膜上であって、前記各画素領域に形成され、島状のソース及びドレイン電極を備える複数の薄膜トランジスタと、 40

前記第 1 絶縁膜上であって、前記各画素領域に形成され、前記薄膜トランジスタのソース及びドレイン電極のうち、何れか一つの電極に連結される画素電極を備える表示素子と、を備え、

前記基板は、前記コンタクトホールを介して、前記各薄膜トランジスタのソース及びドレイン電極のうち、他の一つの電極に連結されて、前記複数の薄膜トランジスタに電源電圧を供給する電源電圧層として作用することを特徴とする平板表示装置。

【請求項 10】

前記基板は、金属箔から形成されたフレキシブル基板を含むことを特徴とする請求項 9 に記載の平板表示装置。

【請求項 11】

前記第 1 絶縁膜は、バッファ層を含むことを特徴とする請求項 8 に記載の平板表示装置。

【請求項 12】

前記各表示素子は有機発光素子を含み、

前記有機発光素子は前記画素電極である下部電極と、前記下部電極の一部を露出させる開口部を備える第 2 絶縁膜と、前記開口部内の下部電極上に形成される有機膜層と、前記基板上に形成された上部電極を備えることを特徴とする請求項 8 に記載の平板表示装置。

【請求項 13】

前記第 2 絶縁膜は、 $0.5\ \mu\text{m}$ 以上の厚さを有することを特徴とする請求項 12 に記載の平板表示装置。

【請求項 14】

前記基板の他面上に形成され、前記基板の他面を絶縁させるための第 3 絶縁膜を更に備えることを特徴とする請求項 13 に記載の平板表示装置。

【請求項 15】

導電性基板上に第 1 絶縁膜を形成するステップと、

前記第 1 絶縁膜上に、ソース及びドレイン領域を備える半導体層とゲートとを形成するステップと、

前記基板上に第 2 絶縁膜を形成するステップと、

前記第 1 絶縁膜と第 2 絶縁膜とをエッチングして、前記半導体層のソース及びドレイン領域の一部を露出させる第 1 コンタクトホールと、前記基板の一部を露出させる第 2 コンタクトホールとを形成するステップと、

前記第 1 コンタクトホールを介して、前記半導体層のソース及びドレイン領域のそれぞれにコンタクトされるソース電極及びドレイン電極を形成するステップと、

前記ソース及びドレイン電極のうち、何れか一つの電極に連結される画素電極を備える表示素子を形成するステップと、を含み、

前記ソース及びドレイン電極のうち、他の一つの電極は、前記第 2 コンタクトホールを介して前記基板と電氣的に連結されることを特徴とする平板表示装置の製造方法。

【請求項 16】

前記基板は、金属箔から形成されたフレキシブル基板を含むことを特徴とする請求項 15 に記載の平板表示装置の製造方法。

【請求項 17】

前記第 1 絶縁膜は、バッファ層を含み、前記第 2 絶縁膜は、層間絶縁膜を含むことを特徴とする請求項 15 に記載の平板表示装置の製造方法。

【請求項 18】

前記表示素子を製造する方法は、

前記画素電極である下部電極を形成するステップと、

前記下部電極の一部を露出させる開口部を備える第 3 絶縁膜を形成するステップと、

前記開口部内の下部電極上に有機膜層を形成するステップと、

基板上に上部電極を形成するステップと、を含むことを特徴とする請求項 15 に記載の平板表示装置の製造方法。

【請求項 19】

前記第 3 絶縁膜は、 $0.5\ \mu\text{m}$ 以上の厚さを有することを特徴とする請求項 18 に記載の平板表示装置の製造方法。

【請求項 20】

前記基板の他面上に形成され、前記基板の他面を絶縁させるための第 4 絶縁膜を形成するステップを更に含むことを特徴とする請求項 18 に記載の平板表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、平板表示装置に係り、より具体的には、金属薄膜の基板を電源供給層として

10

20

30

40

50

利用したフレキシブル有機電界発光 (Organic Electroluminescence : 以下、EL) 表示装置及びその製造方法に関する。

【背景技術】

【0002】

EL素子は、発光層が介在される二つの電極に印加される電圧により、発光層から光が発する自発光型の表示素子であって、液晶表示素子に比べて視野角が広く、コントラストに優れており、応答速度が速いという利点があり、次世代の平板表示素子として注目されている。

【0003】

図1は、従来のEL表示装置の平面構造を示す図面である。

10

【0004】

図1に示すように、従来のEL表示装置は、ゲートライン10と、データライン20と、電源供給ライン30と、画素領域40に配列される画素50とを備える。前記画素50は、スイッチング薄膜トランジスタ60と、キャパシタ70と、駆動薄膜トランジスタ80と、画素電極160を有する有機発光素子と、を備える。

【0005】

前記スイッチング薄膜トランジスタ60は、半導体層61、ゲート電極63、及びコンタクトホール64、66を介して前記半導体層61に連結されるソース電極65及びドレイン電極67を備える。前記キャパシタ70は、コンタクトホール68を介して前記スイッチング薄膜トランジスタ60のドレイン電極67に連結される下部電極127と上部電極147とを備える。

20

【0006】

前記駆動薄膜トランジスタ80は、半導体層110と、ゲート電極125と、コンタクトホール131、135を介して前記半導体層110に連結されるソース電極141及びドレイン電極145と、を備える。前記EL素子は、前記駆動薄膜トランジスタ80に連結されて、開口部175を介して露出される画素電極であるアノード電極160を備える。

【0007】

図2は、従来のEL表示装置の断面構造を示す図面であって、図1のI-I線の断面構造を示す。図2は、EL表示装置のうち、EL素子、前記EL素子を駆動するための駆動薄膜トランジスタ及びキャパシタの断面構造に限定して示す図面である。

30

【0008】

図2に示すように、ガラス基板100上に、ソース/ドレイン領域111、115を備える半導体層110が形成され、ゲート絶縁膜120上に、キャパシタ70の下部電極127及びゲート125が形成される。層間絶縁膜130上に、前記ソース/ドレイン領域111、115とコンタクトされるソース電極141及びドレイン電極145が形成される。

【0009】

保護膜150上に、ビアホール155を介して前記ソース/ドレイン電極141、145のうち、ドレイン電極145に連結される画素電極であるアノード電極160が形成される。画素分離膜170は、前記アノード電極160を露出させる開口部175を備え、前記開口部175内のアノード電極160上に有機膜層180が形成され、基板上にカソード電極190が形成される。

40

【0010】

前記のような従来のEL表示装置は、ゲート電極125を形成する時、ゲートライン10及びキャパシタの下部電極127を形成し、ソース/ドレイン電極141、145を形成する時、データライン20、電源供給ライン30、及びキャパシタの上部電極147を形成する。

【0011】

したがって、一つの層上に2つの信号ラインが存在するため、前記電源供給ライン30

50

は、ライン状を有するようにパターンニングされる。したがって、電源供給ライン30を介して電源電圧を画素に供給する時、ライン状の電源供給ライン30を介して発生する電圧降下により、画素の位置によって画素に印加される電源電圧が不均一になる。これにより、輝度不均一性が発生して、表示品質が低下するという問題点があった。

【0012】

また、一つの層上に2つの信号ラインが隣接して配列される場合、工程中に発生するパーティクルにより、図1に示すように、データライン20と電源供給ライン30との間にショート90が発生するという問題点があった。

【0013】

従来には、ラインの欠陥及び電圧降下を防止するために、別途の電源供給層を形成する技術が提案されてきた。特許文献1には、基板上に電源電圧を供給するための電源供給層を別途に形成した前面発光構造を有するEL表示装置が開示されている。前記特許文献1は、ガラス基板上に全面電極を形成し、この全面電極を介して各画素に電源供給層を供給する。しかし、前記特許文献1は、別途の電源供給層を形成するための工程が追加されるという問題点があった。

【特許文献1】韓国特許公開第2003-0049385号公報

【発明の開示】

【発明が解決しようとする課題】

【0014】

本発明は、前記問題点を解決するためになされたものであって、金属箔から形成された基板を電源供給層として利用して、ライン欠陥及び電圧降下を防止できる平板表示装置及びその製造方法を提供するところにその目的がある。

【課題を解決するための手段】

【0015】

前記目的を達成するために、本発明は、導電性基板と、前記基板の一面上に形成されて、前記基板の一部を露出させるコンタクトホールを備える第1絶縁膜と、前記第1絶縁膜上に形成された半導体層、ゲート及びソース/ドレイン電極を備えた薄膜トランジスタと、前記薄膜トランジスタのソース及びドレイン電極のうち、何れか一つの電極に連結された画素電極を備える表示素子と、を備え、前記薄膜トランジスタのソース及びドレイン電極のうち、他の一つの電極が、前記コンタクトホールを介して前記基板と電氣的に連結される平板表示装置を提供することを特徴とする。

【0016】

前記基板は、金属箔から形成されたフレキシブル基板を含み、前記第1絶縁膜は、バッファ層を含む。

【0017】

前記表示素子は有機発光素子を含み、前記有機発光素子は前記画素電極である下部電極と、前記下部電極の一部を露出させる開口部を備える第2絶縁膜と、前記開口部内の下部電極上に形成される有機膜層と、前記基板上に形成された上部電極を備える。前記第2絶縁膜は、0.5 μm以上の厚さを有する。

【0018】

前記平板表示装置は、前記基板の他面上に形成されて、前記基板の他面を絶縁させるための第3絶縁膜を更に備える。

【0019】

前記薄膜トランジスタは、半導体層がシリコン膜から形成されたシリコン薄膜トランジスタを含むか、または半導体層が有機半導体層から形成された有機薄膜トランジスタを含む。

【0020】

また、本発明は、複数の画素領域を備える導電性基板と、前記基板の一面上に形成され、前記複数の画素領域の一部をそれぞれ露出させる複数のコンタクトホールを備える第1絶縁膜と、前記第1絶縁膜上であって、各画素領域に形成され、島状のソース/ドレイン

10

20

30

40

50

電極を備える複数の薄膜トランジスタと、前記第 1 絶縁膜上であって、各画素領域に形成され、前記薄膜トランジスタのソース/ドレイン電極のうち、何れか一つの電極に連結される画素電極を備える表示素子と、を備え、前記基板は、前記コンタクトホールを介して、各薄膜トランジスタのソース/ドレイン電極のうち、他の一つの電極に連結されて、前記複数の薄膜トランジスタに電源電圧を供給する電源電圧層として作用する平板表示装置を提供することを特徴とする。

【0021】

また、本発明は、導電性基板上に第 1 絶縁膜を形成するステップと、前記第 1 絶縁膜上に、ソース及びドレイン領域を備える半導体層とゲートとを形成するステップと、基板上に第 2 絶縁膜を形成するステップと、前記第 1 絶縁膜と第 2 絶縁膜とをエッチングして、前記半導体層のソース/ドレイン領域の一部を露出させる第 1 コンタクトホールと、前記基板の一部を露出させる第 2 コンタクトホールとを形成するステップと、前記第 1 コンタクトホールを介して、前記半導体層のソース/ドレイン領域のそれぞれにコンタクトされるソース電極及びドレイン電極を形成するステップと、前記ソース及びドレイン電極のうち、何れか一つの電極に連結される画素電極を備える表示素子を形成するステップと、を含み、前記ソース及びドレイン電極のうち、他の一つの電極は、前記第 2 コンタクトホールを介して前記基板と電氣的に連結される平板表示装置の製造方法を提供することを特徴とする。

10

【0022】

前記表示素子を製造する方法は、前記画素電極である下部電極を形成するステップと、前記下部電極の一部を露出させる開口部を備える第 3 絶縁膜を形成するステップと、前記開口部内の下部電極上に有機膜層を形成するステップと、基板上に上部電極を形成するステップと、を含む。前記第 3 絶縁膜は、 $0.5 \mu\text{m}$ 以上の厚さを有する。

20

【発明の効果】

【0023】

本発明の実施形態によれば、金属箔から形成された基板を電源供給層として使用することにより、従来の電源電圧をライン状の電源供給ラインを介して画素に提供する場合より電圧降下を防止でき、薄膜トランジスタの特性均一度を改善させうる。また、追加工程なしに基板を薄膜トランジスタのソース/ドレイン電極に連結して、電源供給層として使用することにより工程を単純化できる。

30

【0024】

また、金属箔から形成された基板を電源供給層として使用することにより、隣接するラインに、工程中のパーティクルによりショートが発生することを防止できるため、素子の歩留り及び信頼性を向上させうる。

【発明を実施するための最良の形態】

【0025】

以下、添付した図面を参照して、本発明の好ましい実施形態について説明する。

【0026】

図 3 は、本発明の実施形態に係るフレキシブル EL 表示装置の平面図である。

【0027】

図 3 に示すように、本発明の EL 表示装置は、金属箔から形成されたフレキシブル基板 300 を備える。前記基板 300 上に、ゲートライン 210 及びデータライン 220 が配列され、前記ゲートライン 210 及びデータライン 220 により画定される画素領域 240 に画素 250 が配列される。前記画素 250 は、スイッチング薄膜トランジスタ 260 と、キャパシタ 270 と、駆動薄膜トランジスタ 280 と、画素電極 360 を有する EL 素子とを備える。

40

【0028】

前記スイッチング薄膜トランジスタ 260 は、ソース及びドレイン領域（図示せず）を備えた半導体層 261 と、ゲートライン 210 に連結されるゲート電極 263 と、コンタクトホール 264、266 を介して前記半導体層 261 のソース及びドレイン領域に連結

50

されるソース電極 265 及びドレイン電極 267 とを備える。前記ソース電極 265 は、データライン 220 に連結される。

【0029】

前記キャパシタ 270 は、コンタクトホール 268 を介して前記スイッチング薄膜トランジスタ 260 のドレイン電極 267 に連結される下部電極 327 と、前記下部電極 327 の上部に形成された上部電極 347 とを備える。

【0030】

前記駆動薄膜トランジスタ 280 は、ソース領域 311 及びドレイン領域 315 が形成された半導体層 310 と、前記キャパシタ 270 の下部電極 327 に連結されるゲート電極 325 と、前記半導体層 310 に形成されたソース領域 311 及びドレイン領域 315 (図 4 参照) と、コンタクト 331, 335 を介して電氣的にコンタクトされるソース電極 342 及びドレイン電極 345 と、を備える。前記ソース電極 342 は、前記キャパシタ 270 の上部電極 347 に連結される。

10

【0031】

前記 EL 素子は、前記駆動薄膜トランジスタ 280 のドレイン電極 345 に、ビアホール 355 を介して連結される画素電極であるアノード電極 360 と、開口部 375 により露出される前記アノード電極 360 上に形成された有機膜層 380 と、基板上に形成されたカソード電極 390 とを備える (図 4 参照)。

【0032】

本発明の実施形態では、スイッチングトランジスタ及び/または駆動薄膜トランジスタが、半導体層としてポリシリコン膜を使用するポリシリコン薄膜トランジスタを備えることを例示したが、必ずしもこれに限定されるものではなく、スイッチングトランジスタ及び/または駆動薄膜トランジスタが、半導体層として有機半導体層を使用する有機薄膜トランジスタを備えることも可能である。

20

【0033】

図 4 は、本発明の一実施形態に係る EL 表示装置の断面図である。図 4 は、図 3 の I I - I I 線の EL 表示装置の断面図を示すものであって、駆動薄膜トランジスタ 280、キャパシタ 270 及び EL 素子に限定して示す図面である。

【0034】

図 4 を参照して、本発明の一実施形態に係る EL 表示装置の製造方法を説明すれば、次の通りである。

30

【0035】

まず、金属箔から形成された基板 300 の一面上に第 1 絶縁膜 305 を形成する。前記第 1 絶縁膜 305 は、バッファ層を備える。前記バッファ層 305 上にポリシリコン膜を形成した後にパターニングして、駆動薄膜トランジスタ 280 の半導体層 310 を形成する。前記半導体層 310 として、ポリシリコン膜の代りに非晶質シリコン膜を使用することも可能である。

【0036】

基板上に、第 2 絶縁膜としてゲート絶縁膜 320 を形成し、ゲート絶縁膜 320 上に、ゲート電極物質を蒸着した後にパターニングして、前記半導体層 310 の上部にゲート 325 を形成し、前記ゲート 325 と離れてキャパシタ 270 の下部電極 327 を形成する。前記半導体層 310 として、所定の導電型の不純物、例えば、p 型導電型の不純物を注入して、前記半導体層 310 にソース領域 311 及びドレイン領域 315 を形成する。

40

【0037】

基板上に、第 3 絶縁膜として層間絶縁膜 330 を形成し、前記ゲート絶縁膜 320 及び層間絶縁膜 330 をエッチングして、前記ソース領域 311 及びドレイン領域 315 の一部を露出させるコンタクトホール 331, 335 を形成する。前記コンタクトホール 331, 335 の形成時、前記層間絶縁膜 330、ゲート絶縁膜 320 及びバッファ層 310 をエッチングして、前記基板 300 の一部を露出させるコンタクトホール 337 を形成する。

50

【 0 0 3 8 】

基板上に、ソース/ドレイン電極物質を蒸着した後にパターニングして、前記コンタクトホール 3 3 1、3 3 5 を介して前記半導体層 3 1 0 のソース領域 3 1 1 とドレイン領域 3 1 5 とを連結するソース電極 3 4 2 及びドレイン電極 3 4 5 を形成する。前記ソース電極 3 4 2 及びドレイン電極 3 4 5 を形成する時、前記ソース電極 3 4 2 から延設される前記キャパシタ 2 7 0 の上部電極 3 4 7 を、前記下部電極 3 2 7 上に形成する。

【 0 0 3 9 】

この時、導電パターン 3 4 1 は、図 3 に示すように島状のパターン構造を有し、前記駆動薄膜トランジスタ 2 8 0 のソース電極 3 4 2 と、キャパシタ 2 7 0 の上部電極 3 4 7 として作用する。したがって、前記導電パターン 3 4 1 は、前記コンタクトホール 3 3 7 を介して前記基板 3 0 0 と電氣的にコンタクトされるため、基板 3 0 0 から電源電圧が、前記駆動薄膜トランジスタ 2 8 0 とキャパシタ 2 7 0 とに提供される。

10

【 0 0 4 0 】

基板上に、第 4 絶縁膜として保護膜 3 5 0 を蒸着した後、前記ソース電極 3 4 2 及びドレイン電極 3 4 5 のうち、何れか一つ、例えば、ドレイン電極 3 4 5 の一部を露出させるビアホール 3 5 5 を形成する。基板上に、画素電極物質を蒸着した後にパターニングして、前記ビアホール 3 5 5 を介して前記ドレイン電極 3 4 5 に連結される画素電極であるアノード電極 3 6 0 を形成する。

【 0 0 4 1 】

基板上に、第 5 絶縁膜として画素分離膜 3 7 0 を形成した後、前記画素電極 3 6 0 の一部を露出させる開口部 3 7 5 を形成する。基板に電源が供給されることによる薄膜トランジスタの誤動作及び寄生キャパシタンスの発生を防止するために、前記画素分離膜 3 7 0 の厚さは、0.5 μm 以上であることが好ましい。前記開口部 3 7 5 内のアノード電極 3 6 0 上に有機膜層 3 8 0 を形成し、基板の全面にカソード電極 3 9 0 を形成する。

20

【 0 0 4 2 】

前記有機膜層 3 8 0 は、電子注入層 (Electron Injection Layer: EIL)、電子輸送層 (Electron Transport Layer: ETL)、発光層 (Emission Layer: EML)、正孔輸送層 (Hole Transport Layer: HTL)、正孔注入層 (Hole Injection Layer: HIL) 及び正孔抑制層 (Hole Blocking Layer: HBL) から選択される有機膜層を有する。本発明の実施形態では、前記有機膜層 3 8 0 が、画素分離膜 3 7 0 の開口部 3 7 5 内に形成されることを例示したが、必ずしもこれに限定されるものではなく、EML の上部または下部に形成される電荷輸送層のような共通層は、基板の全面に形成してもよい。

30

【 0 0 4 3 】

本発明の実施形態に係る EL 表示装置は、前面発光構造を有するため、前記アノード電極 3 6 0 は、反射膜を有する透明電極を備え、前記カソード電極 3 9 0 は、透過電極を備える。

【 0 0 4 4 】

前記のような EL 表示装置は、図 3 に示すように、金属箔から形成された基板が電源供給層として作用するため、全面電極形態の電源供給層を介して各画素に電源電圧を供給する。したがって、従来のライン状を有する電源供給ラインを介して各画素に電源電圧を供給する構造に比べて、全面電極形態の基板を介して各画素に電源電圧を供給する本発明では、図 3 の矢印で表示されたように、全方向で電源電圧が印加されて、電圧降下を最小化できるだけでなく、画素の配列位置によって電源供給ラインでの電圧降下による電圧不均一を改善できる。

40

【 0 0 4 5 】

図 5 は、本発明の一実施形態に係るフレキシブル EL 表示装置において、基板とソース/ドレイン電極との連結関係を概略的に示す図面である。

【 0 0 4 6 】

50

図5に示すように、金属箔から形成された基板300は、複数の画素領域340を備え、複数の画素領域340の一部をそれぞれ露出させる複数のコンタクトホール337を備える。前記複数の画素領域340には、島状の複数の導電パターン341がそれぞれ配列され、前記複数の導電パターン341は、コンタクトホール337を介してそれぞれ前記基板300と電氣的に連結される。

【0047】

前記導電パターン341は、図4に示すように、キャパシタ270の上部電極347と、前記キャパシタ270の上部電極347に連結される薄膜トランジスタ280のソース及びドレイン電極342, 345のうち、何れか一つ、例えば、ソース電極として作用する。したがって、基板300から島状の導電パターン341に供給されて、キャパシタ170と薄膜トランジスタ280とに電源電圧が供給される。

10

【0048】

図6は、本発明の他の実施形態に係るEL表示装置の断面構造を示す図面である。図3のII-II線の断面構造を示すものであって、EL素子、キャパシタ及び駆動薄膜トランジスタに限定して示したものである。本発明の他の実施形態に係るEL表示装置は、一実施形態に係るEL表示装置と同じ構造を有する。但し、基板の他面に、電源供給層として使用される基板を絶縁させるための絶縁膜が形成されるということだけが異なる。

【0049】

図6に示すように、本発明の他の実施形態に係るEL表示装置は、金属箔から形成されたフレキシブル基板400を備える。前記基板400の一面上に、第1絶縁膜としてバッファ層405が形成され、前記バッファ層405上に、駆動薄膜トランジスタ280の半導体層410が形成される。前記半導体層410は、所定の導電型、例えば、p型不純物がドーピングされたソース領域411及びドレイン領域415を備える。

20

【0050】

基板上に、第2絶縁膜としてゲート絶縁膜420が形成され、前記ゲート絶縁膜420のうち、前記半導体層410に対応する部分にゲート425が形成され、前記ゲート425と離れてキャパシタ270の下部電極427が形成される。

【0051】

基板上に、第3絶縁膜として層間絶縁膜430が形成される。前記ゲート絶縁膜420及び層間絶縁膜430には、前記半導体層410のソース領域411及びドレイン領域415の一部を露出させるコンタクトホール431, 435が形成される。また、前記層間絶縁膜430、ゲート絶縁膜420及びバッファ層405には、前記基板400の一部を露出させるコンタクトホール437が形成される。

30

【0052】

前記層間絶縁膜430上に、前記コンタクトホール431, 435を介して前記半導体層410のソース領域411及びドレイン領域415と電氣的にコンタクトされるソース電極442及びドレイン電極445を形成し、前記ソース電極442及びドレイン電極445のうち、何れか一つの電極、例えば、ソース電極442から延びる前記キャパシタ370の上部電極447を形成する。

【0053】

この時、前記駆動薄膜トランジスタ280のソース/ドレイン電極442, 445のうち、何れか一つの電極、すなわち、ソース電極442と、前記キャパシタ270の上部電極447とを構成する導電パターン341は、前記コンタクトホール437を介して前記金属箔から形成された基板400と電氣的にコンタクトされる。したがって、前記基板400から前記導電パターン341に電源電圧が供給されるため、前記駆動薄膜トランジスタ280のソース電極442と、キャパシタ270の上部電極447とに電源電圧が印加される。

40

【0054】

基板上に、第4絶縁膜として保護膜450が形成される。前記保護膜450は、前記駆動薄膜トランジスタ280のソース/ドレイン電極442, 445のうち、他の一つの電

50

極、すなわち、ドレイン電極 445 の一部を露出させるビアホール 455 を備える。

【0055】

前記保護膜 450 上に、前記ビアホール 455 を介して前記駆動薄膜トランジスタ 280 のドレイン電極 445 に連結される画素電極であるアノード電極 460 を形成する。基板上に、前記アノード電極 460 の一部を露出させる開口部 475 を備える画素分離膜 470 が形成される。

【0056】

この時、前記画素分離膜 470 及びバッファ層 405 のような絶縁膜は、バッファ層に形成される薄膜トランジスタの誤動作及び寄生キャパシタンスを防止するために、厚さ及び物質が適切に選択されなければならない。特に、前記画素分離膜 470 は、電源供給層として使用される基板 400 との寄生キャパシタンスを考慮して、 $0.5\text{ }\mu\text{m}$ 以上の厚さを有することが好ましい。

10

【0057】

前記開口部 475 内のアノード電極 460 上に、有機膜層 480 が形成され、基板の全面にカソード電極 490 が形成される。前記有機膜層 480 は、HIL、HTL、EML、EIL、ETL 及び HBL から選択される有機膜を有する。

【0058】

また、本発明の他の実施形態に係る EL 表示装置は、基板 400 の他面上に形成され、電源供給層として使用する基板を絶縁させるための絶縁膜 401 を更に備える。

【0059】

本発明の他の実施形態に係る EL 表示装置は、前面発光構造を有するため、前記アノード電極 460 は、反射膜を有する透明電極を備え、前記カソード電極 490 は、透過電極を備える。

20

【0060】

本発明は、表示素子の画素電極を駆動するスイッチング素子として薄膜トランジスタを使用し、基板として金属箔のようなフレキシブル基板を使用する平板表示装置において、前記基板を電源供給層として使用する構造には、何れも適用可能である。

【0061】

本発明の実施形態に係る EL 表示装置の画素が、一つのスイッチング薄膜トランジスタ、一つの駆動薄膜トランジスタ及びキャパシタと EL 素子とを備えることを例示したが、必ずしもこれに限定されるものではなく、多様な構造を有する画素に適用可能である。

30

【0062】

本発明の実施形態は、図 4 及び図 6 に示すような断面構造を有する有機発光表示装置に限定されるものではなく、多様な構造を有する EL 表示装置に適用可能である。

【0063】

以上では、本発明の好ましい実施形態を参照して説明したが、当業者は、特許請求の範囲に記載された本発明の思想及び領域から逸脱しない範囲内で、本発明を多様に修正及び変更させうることが理解できるであろう。

【産業上の利用可能性】

【0064】

本発明は、平板表示装置に関連した技術分野に好適に適用され得る。

40

【図面の簡単な説明】

【0065】

【図 1】従来の EL 表示装置の平面図である。

【図 2】従来の EL 表示装置の断面図である。

【図 3】本発明の一実施形態に係る EL 表示装置の平面図である。

【図 4】本発明の一実施形態に係る EL 表示装置の断面図である。

【図 5】本発明の一実施形態に係る EL 表示装置において、電源電圧供給層とソース/ドレイン電極との関係を示す図面である。

【図 6】本発明の他の実施形態に係る EL 表示装置の断面図である。

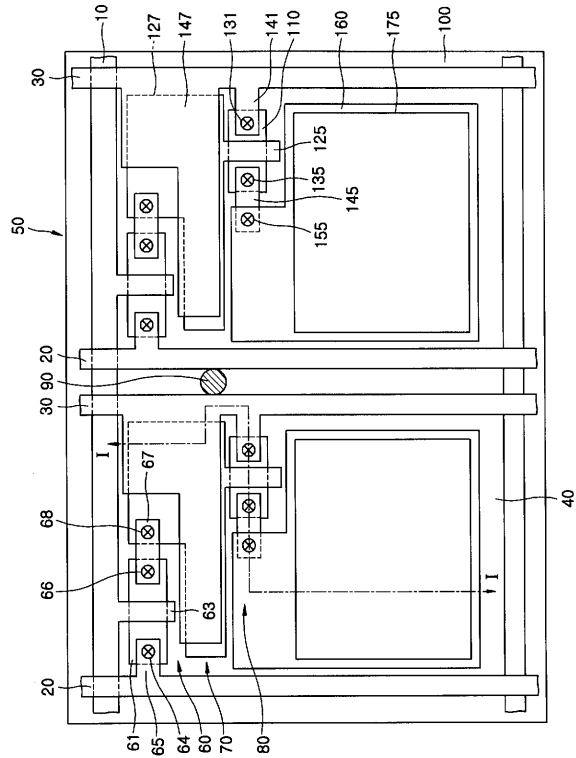
50

【符号の説明】

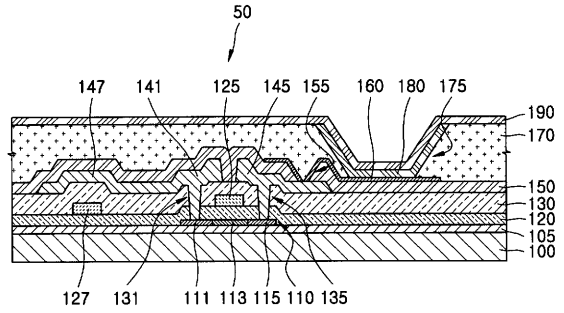
【0066】

210	ゲートライン	
220	データライン	
240	画素領域	
250	画素	
260	スイッチング薄膜トランジスタ	
261	半導体層	
263	ゲート電極	
264、266	コンタクトホール	10
265	ソース電極	
267	ドレイン電極	
268	コンタクトホール	
270	キャパシタ	
280	駆動薄膜トランジスタ	
300	フレキシブル基板	
310	半導体層	
325	ゲート電極	
327	下部電極	
331、335	コンタクト	20
337	コンタクトホール	
342	ソース電極	
345	ドレイン電極	
347	上部電極	
355	ビアホール	
360	アノード電極	
375	開口部	

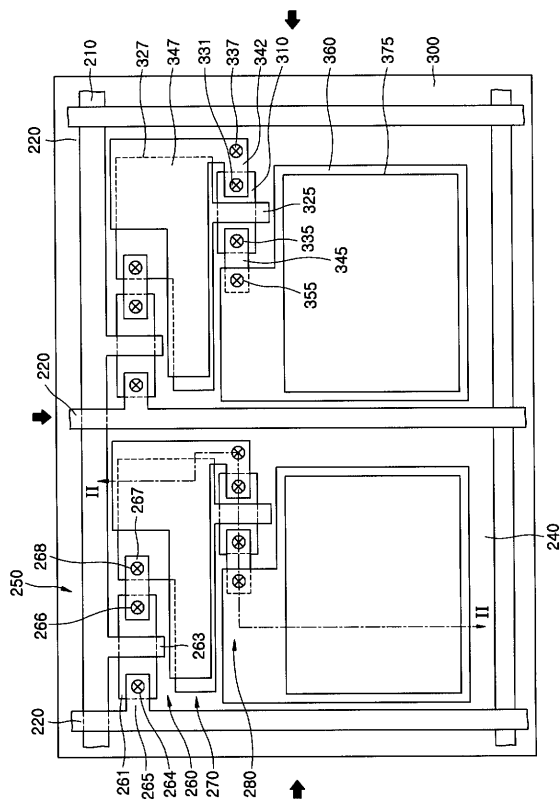
【図 1】



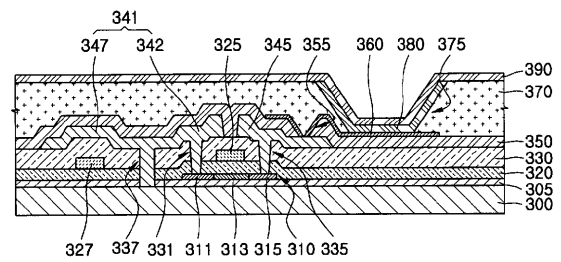
【図 2】



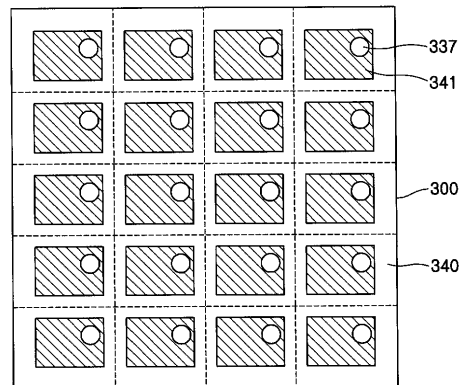
【図 3】



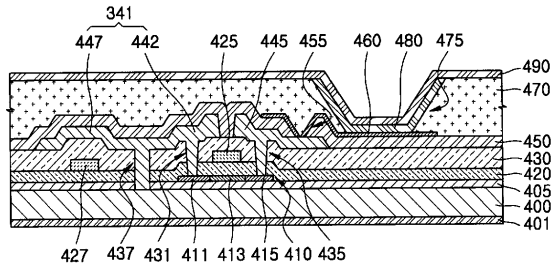
【図 4】



【図 5】



【 図 6 】



フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
H 0 1 L 29/786 (2006.01)		H 0 1 L 29/78	6 1 2 C	
		H 0 1 L 29/78	6 2 6 C	
		G 0 9 F 9/30	3 1 0	

(72)発明者 具 在本

大韓民国京畿道水原市靈通區▲シン▼洞 5 7 5 番地 三星エスディアイ株式會社内

(72)発明者 牟 然坤

大韓民国京畿道水原市靈通區▲シン▼洞 5 7 5 番地 三星エスディアイ株式會社内

F ターム(参考) 3K007 AB08 AB18 BA06 CA04 CA06 DB03 FA01 FA02
 5C094 AA04 AA31 AA42 AA43 AA55 BA03 BA27 CA19 DA06 DA13
 DA15 DB10 JA08
 5F110 AA16 AA30 BB01 CC02 DD01 DD11 EE43 GG02 GG13 GG15
 HL22 HM19 NN02 NN72 NN73