

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 4 月 30 日 (30.04.2015)



(10) 国际公布号
WO 2015/058581 A1

- (51) 国际专利分类号:
H01L 29/786 (2006.01) H01L 27/12 (2006.01)
H01L 29/24 (2006.01) H01L 21/34 (2006.01)
- (21) 国际申请号: PCT/CN2014/084932
- (22) 国际申请日: 2014 年 8 月 21 日 (21.08.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310495817.6 2013 年 10 月 21 日 (21.10.2013) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。北京京东方显示技术有限公司 (BEIJING BOE DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国北京市经济技术开发区经海一路 118 号, Beijing 100176 (CN)。
- (72) 发明人: 黄常刚 (HUANG, Changgang); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。张振宇 (ZHANG, Zhenyu); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市海淀区彩和坊路 10 号 1 号楼 10 层, Beijing 100080 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: THIN FILM TRANSISTOR AND PREPARATION METHOD THEREFOR, ARRAY SUBSTRATE AND DISPLAY

(54) 发明名称: 薄膜晶体管及其制备方法、阵列基板、显示器

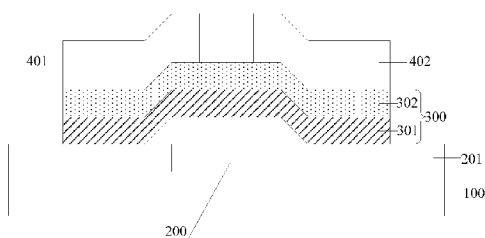


图 1 / Fig. 1

(57) Abstract: A thin film transistor and a preparation method therefor, an array substrate and a display. The thin film transistor comprises: a gate (200), a gate insulating layer (201), an active layer (300), a source (401) and a drain (402). The active layer (300) comprises a first active layer (301) and a second active layer (302), the first active layer (301) is arranged at one side close to the gate insulating layer (201), and the second active layer (302) is arranged at one side close to the source (401) and the drain (402). The charge carrier mobility of the first active layer (301) is greater than the charge carrier mobility of the second active layer (302). With such a arrangement, the thin film transistor can reduce the leakage current of the thin film transistor while containing a high on-state current.

(57) 摘要: 一种薄膜晶体管及其制备方法、阵列基板、显示器。该薄膜晶体管包括: 栅极 (200)、栅绝缘层 (201)、有源层 (300)、源极 (401) 和漏极 (402)、所述有源层 (300) 包括第一有源层 (301) 和第二有源层 (302), 且所述第一有源层 (301) 设置在靠近所述栅绝缘层 (201) 一侧, 所述第二有源层 (302) 设置在靠近所述源极 (401) 和漏极 (402) 一侧。所述第一有源层 (301) 的载流子迁移率大于所述第二有源层 (302) 的载流子迁移率。通过这种设置, 所述薄膜晶体管可在包括高开态电流的同时降低所述薄膜晶体管的漏电流。

WO 2015/058581 A1

薄膜晶体管及其制备方法、阵列基板、显示器

技术领域

5 本发明的实施例涉及一种薄膜晶体管及其制备方法、阵列基板、显示器。

背景技术

目前，随着显示器尺寸不断地增大，驱动电路的频率不断地提高，需要具有更高载流子迁移率的薄膜晶体管作为显示器中像素单元的开关。传统的
10 薄膜晶体管（TFT）采用非晶硅材料作为有源层，其载流子迁移率仅为 $0.5\text{cm}^2/\text{V}\cdot\text{s}$ 。对于尺寸超过 80 英寸的大尺寸显示器而言，其驱动频率达到 120Hz，相对应的，则需要薄膜晶体管的有源层具有 $1.0\text{cm}^2/\text{V}\cdot\text{s}$ 以上的载流子迁移率。显然，非晶硅 TFT 的载流子迁移率很难满足大尺寸显示器的驱动需要。因此，人们将研究目光转向具有高载流子迁移率的金属氧化物半导体
15 有源层；在众多可作为有源层的金属氧化物半导体中，氮氧化锌（ZnON）由于其较高的载流子迁移率（可大于 $100\text{cm}^2/\text{V}\cdot\text{s}$ ）、低廉的原料成本，较为简单的制作工艺，使得 TFT 具有较高的开态电流，可显著提高像素的响应速度，从而更好地满足大尺寸显示器的需求，因此备受人们的关注。

然而，由于氮氧化锌（ZnON）有源层的载流子迁移率是传统非晶硅有
20 源层载流子迁移率的 200 倍以上，过高的载流子迁移率将导致 TFT 的漏电流增大，影响 TFT 的工作特性，降低该 TFT 阵列基板的可靠性，从而影响该显示器的显示品质。

发明内容

25 根据本发明的实施例，提供一种薄膜晶体管。该薄膜晶体管包括：栅极、栅绝缘层、有源层、源极和漏极。所述有源层包括第一有源层和第二有源层，且所述第一有源层设置在靠近所述栅绝缘层一侧，所述第二有源层设置在靠近所述源极和漏极一侧。所述第一有源层的载流子迁移率大于所述第二有源层的载流子迁移率。

30 例如，所述第一有源层包括氮氧化锌半导体有源层，所述第二有源层包

括金属掺杂氮氧化锌半导体有源层。

例如，所述第一有源层的厚度是所述第二有源层的厚度的 1.0~1.8 倍。

例如，用于所述金属掺杂的金属元素包括铝、镓、锗、铟、锡、铋中至少一种金属元素。

5 例如，所述金属掺杂的掺杂总浓度为 0.1~10%。

例如，所述薄膜晶体管还包括刻蚀阻挡层，所述刻蚀阻挡层设置在与所述源极和所述漏极之间的间隙对应的所述有源层上方。

根据本发明的实施例，提供一种阵列基板。该阵列基板包括如上所述的薄膜晶体管，以及与所述薄膜晶体管的漏极电连接的像素电极。

10 例如，所述阵列基板还包括公共电极。

根据本发明的实施例，提供一种显示器。该显示器包括如上所述的阵列基板。

根据本发明的实施例，提供一种薄膜晶体管的制备方法。该方法包括：在基板上形成栅极、栅绝缘层、有源层、源极和漏极。所述在基板上形成有源层包括：在基板上形成第一有源层和第二有源层，且所述第有源层靠近所述栅绝缘层一侧，所述第二有源层靠近所述源极和漏极一侧。所述第一有源层的载流子迁移率大于所述第二有源层的载流子迁移率。

15 源层包括：在基板上形成第一有源层和第二有源层，且所述第有源层靠近所述栅绝缘层一侧，所述第二有源层靠近所述源极和漏极一侧。所述第一有源层的载流子迁移率大于所述第二有源层的载流子迁移率。

例如，所述第一有源层包括氮氧化锌半导体有源层，所述第二有源层包括金属掺杂氮氧化锌半导体有源层。

20 例如，所述第一有源层的厚度是所述第二有源层的厚度的 1.0~1.8 倍。

例如，所述金属掺杂的金属元素包括铝、镓、锗、铟、锡、铋中至少一种金属元素。

例如，所述金属掺杂的掺杂总浓度为 0.1~10%。

25 例如，通过一次构图工艺在所述基板上形成所述有源层、所述源极和所述漏极，包括：

在所述基板上依次形成氮氧化锌薄膜、金属掺杂氮氧化锌薄膜、以及金属薄膜，并在所述金属薄膜上形成光刻胶层；

采用半阶掩膜板或灰阶掩膜板对形成有所述光刻胶层的基板进行曝光、显影、刻蚀后，形成所述氮氧化锌半导体有源层、所述金属掺杂氮氧化锌半导体有源层、以及所述源极和所述漏极。

30 半导体有源层、以及所述源极和所述漏极。

例如, 所述形成金属掺杂氮氧化锌薄膜包括: 通过溅射法形成所述金属掺杂氮氧化锌薄膜。

例如, 所述方法还包括形成刻蚀阻挡层, 所述刻蚀阻挡层形成在与所述源极和所述漏极之间的间隙对应的所述有源层上方;

5 在所述基板上形成所述有源层、所述刻蚀阻挡层、所述源极和所述漏极, 包括:

在所述基板上依次形成氮氧化锌薄膜、金属掺杂氮氧化锌薄膜以及刻蚀阻挡层薄膜, 并在所述刻蚀阻挡层薄膜上形成光刻胶层;

10 采用半阶掩模板或灰阶掩模板对形成有所述光刻胶层的基板进行曝光、显影、刻蚀后, 形成所述氮氧化锌半导体有源层、所述金属掺杂氮氧化锌半导体有源层、以及所述刻蚀阻挡层;

在形成有所述有源层以及所述刻蚀阻挡层的基板上形成金属薄膜, 并在所述金属薄膜上形成所述光刻胶层;

15 采用普通掩模板对形成有所述光刻胶层的基板进行曝光、显影、刻蚀后, 形成所述源极和所述漏极。

例如, 所述形成金属掺杂氮氧化锌薄膜包括: 通过溅射法形成所述金属掺杂氮氧化锌薄膜。

附图说明

20 为了更清楚地说明本发明实施例的技术方案, 下面将对实施例的附图作简单地介绍, 显而易见地, 下面描述中的附图仅仅涉及本发明的一些实施例, 而非对本发明的限制。

图 1 为本发明实施例提供的一种底栅型薄膜晶体管结构示意图一;

图 2 为本发明实施例提供的一种底栅型薄膜晶体管结构示意图二;

25 图 3 为本发明实施例提供的一种底栅型薄膜晶体管结构示意图三;

图 4 为本发明实施例提供的一种顶栅型薄膜晶体管结构示意图;

图 5 为本发明实施例提供的一种阵列基板结构示意图一;

图 6 为本发明实施例提供的一种阵列基板结构示意图二;

30 图 7~12 为本发明实施例提供的一种底栅型薄膜晶体管的制备过程示意图;

图 13~19 为本发明实施例提供的一种底栅型薄膜晶体管的制备过程示意图。

具体实施方式

5 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护的范围。

10 本发明实施例提供了一种薄膜晶体管，如图 1 所示，包括：栅极 200、栅绝缘层 201、有源层 300、源极 401 和漏极 402；其中，所述有源层 300 包括第一有源层 301 和第二有源层 302，且所述第一有源层 301 设置在靠近所述栅绝缘层 201 一侧，所述第二有源层 302 设置在靠近所述源极 401 和漏极 402 一侧；并且，所述第一有源层 301 的载流子迁移率大于所述第二有源层 15 302 的载流子迁移率。

需要说明的是，第一，本领域技术人员应该明白，所述有源层 300 并不限于上述两层，也可以为两层以上，只要保证沿栅绝缘层 201 到所述源极 401 和漏极 402 的方向，有源层 300 的各组成层的载流子迁移率依次递减即可，但是构成所述有源层 300 的各层也并不是越多越好，在保证薄膜晶体管的基本性能的同时，使所述薄膜晶体管保持高开态电流并降低所述薄膜晶体管的 20 漏电流即可。

本发明实施例中，为了不增加所述有源层 300 的整体厚度，均采用所述有源层 300 仅包括所述第一有源层 301 和第二有源层 302 为例进行说明，但本发明实施例并不限于此。

25 第二，尽管在本发明实施例中，以底栅型的所述薄膜晶体管为例对本发明进行了说明，然而本领域的技术人员应当明白，在本发明实中也可以将所述第一有源层 301 和所述第二有源层 302 应用于顶栅型的薄膜晶体管或其他结构薄膜晶体管，在此不做限定。

本发明实施例提供了一种薄膜晶体管，包括不同载流子迁移率的所述第 30 一有源层 301 和所述第二有源层 302，由于两种载流子迁移率中具有相对较

高载流子迁移率的所述第一有源层 301 设置在靠近所述栅绝缘层 201 一侧，当所述薄膜晶体管应用于显示器时，便可以保持所述薄膜晶体管具有较高的开态电流，从而显著提高所述显示器中的像素的响应速度；同时，具有相对较小载流子迁移率的所述第二有源层 302 设置在靠近所述源极 401 和漏极 402 一侧，可以降低所述薄膜晶体管的漏电流；因此，所述薄膜晶体管可在保持高开态电流的同时降低所述薄膜晶体管的漏电流，从而在保持所述薄膜晶体管可靠性的同时满足大尺寸显示器的需求。

例如，所述第一有源层 301 包括氮氧化锌（ZnON）半导体有源层，所述第二有源层 302 包括金属掺杂氮氧化锌半导体有源层；即：所述第一有源层 301 的材料为氮氧化锌，所述第二有源层 302 的材料为金属掺杂氮氧化锌。

例如，所述第一有源层 301 的厚度是所述第二有源层 302 的厚度的 1.0~1.8 倍。由于所述第二有源层 302 与所述第一有源层 301 的厚度相近，可以保证所述第二有源层 302 与所述第一有源层 301 作为一个整体时，二者的电学性能差异较小。

例如，用于所述金属掺杂的金属元素包括铝（Al）、镓（Ga）、锗（Ge）、铟（In）、锡（Sn）、铋（Bi）中至少一种金属元素。

例如，所述金属掺杂的掺杂总浓度为 0.1~10%。可避免当掺杂浓度过高时，使得所述掺杂元素难以进入所述氮氧化锌（ZnON）的结构中，或者形成其他杂质。

这里，在氮氧化锌半导体形成的所述第一有源层 301 中，由于锌原子与氮原子之间的 Zn-N 键能较小，氮原子容易从所述氮氧化锌半导体中的固定位置脱离出而产生一个空缺，称为氮空位，由于所述氮空位的产生，使得产生一定数量的空穴载流子。一定数量的氮空位将产生相应数量的空穴载流子，由于库伦力的吸引，所述空穴载流子将会吸引所述氮氧化锌半导体中的电子载流子产生一定方向的运动，进而使得所述氮氧化锌半导体中载流子的迁移率增大。因此，所述第一有源层 301 具有较高的载流子迁移率。

在此基础上，在所述金属掺杂氮氧化锌半导体形成的所述第二有源层 302 中，由于所述金属掺杂的金属元素的原子与氮原子之间的 M-N 键能较大，其中 M 包括 Al、Ga、Ge、In、Sn、Bi 中至少一种金属元素，即所述金属掺杂的金属原子与氮原子形成的化学键的结合强度均大于所述锌原子与氮原子

之间的 Zn-N 键能,使得所述氮原子难以从所述金属掺杂的氮氧化锌半导体中的固定位置脱离出,从而抑制了所述氮空位的产生;由于所述氮空位的数量有所减少,相应的,使得所述金属掺杂的氮氧化锌半导体中的载流子数量有所减少,从而减小了所述金属掺杂的氮氧化锌半导体载流子迁移率。因此,

5 所述第二有源层 302 具有与所述第一有源层 301 相比较低的载流子迁移率。

例如,如图 2 和图 3 所示,所述薄膜晶体管还包括刻蚀阻挡层 500,所述刻蚀阻挡层 500 设置在与所述源极 401 和漏极 402 之间的间隙对应的所述有源层 300 上方。

这里,由于本发明实施例中的所述有源层 300 包括氮氧化锌半导体形成的
10 的第一有源层 301 和金属掺杂氮氧化锌半导体形成的第二有源层 302,即构成所述第一有源层 301 和所述第二有源层 302 的物质均为金属氮氧化物,当所述有源层暴露在外时容易与空气中的氧气或水汽反应,从而导致所述薄膜晶体管的特性发生变化。因此,本发明实施例中,例如所述薄膜晶体管还包括刻蚀阻挡层 500,所述刻蚀阻挡层 500 设置在与所述源极 401 和漏极 402
15 之间的间隙对应的所述有源层 300 上方。所述刻蚀阻挡层 500 还用于避免在后续工艺中刻蚀所述有源层 300 上的金属层时对所述有源层 300 造成影响。

此外,为了避免在后续工艺中刻蚀所述源极 401 和漏极 402 之间的间隙时对所述有源层的影响,所述刻蚀阻挡层 500 还可以是如图 3 所示的结构,即所述刻蚀阻挡层 500 设置在与所述源极 401 和漏极 402 之间的间隙对应的
20 所述有源层 300 上方,且所述刻蚀阻挡层 500 的面积略微大于所述源极 401 和漏极 402 之间的间隙面积。

需要说明的是,本发明实施例不对所述刻蚀阻挡层 500 采用的材料加以限制,以能够起到保护所述有源层 300 在刻蚀后续形成的金属层过程中不被影响这一目的为准,所述刻蚀阻挡层 500 采用的材料例如可以是致密的氮化
25 硅、氧化硅、氮氧化硅等材料。

下面提供两个示例,以详细描述根据本发明实施例的薄膜晶体管。

示例一

本发明实施例提供了一种底栅型薄膜晶体管,参考图 2 所示,包括:栅极 200、栅绝缘层 201、有源层 300、源极 401 和漏极 402;其中,所述有源
30 层 300 包括氮氧化锌半导体形成的第一有源层 301 和镓、铝共同掺杂的氮氧

化锌半导体形成的第二有源层 302，且所述第一有源层 301 设置在所述栅绝缘层 201 之上，所述第二有源层 302 设置在所述第一有源层 301 之上；所述薄膜晶体管还包括刻蚀阻挡层 500，所述刻蚀阻挡层 500 设置在与所述源极 401 和漏极 402 之间的间隙对应的所述第二有源层 302 上方。

5 其中，氮氧化锌半导体形成的所述第一有源层 301 的厚度是镓、铝共同掺杂的氮氧化锌半导体形成的所述第二有源层 302 厚度的 1.5 倍；并且，所述镓、铝共同掺杂的总浓度为 8%。

由于所述第二有源层 302 的材料为镓、铝共同掺杂的氮氧化锌半导体，其中，Ga-N 及 Al-N 的键能均大于所述 Zn-N 的键能，使得所述氮原子难以
10 从所述镓、铝共同掺杂的氮氧化锌半导体中的固定位置脱离出，从而抑制了所述氮空位的产生；由于所述氮空位的数量有所减少，相应的，使得所述镓、铝共同掺杂的氮氧化锌半导体中的载流子数量有所减少，从而减小了所述镓、铝共同掺杂的氮氧化锌半导体载流子迁移率。因此，所述第二有源层 302 具有与所述第一有源层 301 相比较低的载流子迁移率。

15 具有较高载流子迁移率的所述第一有源层 301 设置在靠近所述栅绝缘层 201 一侧，当所述底栅型薄膜晶体管应用于显示器时，便可以保持所述底栅型薄膜晶体管具有较高的开态电流，从而显著提高所述显示器中的像素的响应速度；同时，具有较小载流子迁移率的所述第二有源层 302 设置在所述第一有源层 301 之上，即靠近所述源极 401 和漏极 402 一侧，可以降低所述薄
20 膜晶体管的漏电流；因此，所述底栅型薄膜晶体管可在保持高开态电流的同时降低所述底栅型薄膜晶体管的漏电流，从而在保持所述底栅型薄膜晶体管可靠性的同时满足大尺寸显示器的需求。

示例二

本发明实施例提供了一种顶栅型薄膜晶体管，参考图 4 所示，包括：依
25 次设置在基板 100 上的源极 401 和漏极 402、有源层 300、栅绝缘层 201、栅极 200；其中，所述有源层 300 包括氮氧化锌半导体形成的第一有源层 301 和锗掺杂的氮氧化锌半导体形成的第二有源层 302，且所述第二有源层 302 设置在所述源极 401 和漏极 402 之上，所述第一有源层 301 设置在所述第二有源层 302 之上。

30 其中，氮氧化锌半导体形成的所述第一有源层 301 的厚度与锗掺杂的氮

氧化锌半导体形成的所述第二有源层 302 的厚度相同；并且，所述锗掺杂的总浓度为 2.0%。

由于所述第二有源层 302 的材料为锗掺杂的氮氧化锌半导体，其中，Ge-N 的键能大于所述 Zn-N 的键能，使得所述氮原子难以从所述锗掺杂的氮氧化
5 锌半导体中的固定位置脱离出，从而减小了所述锗掺杂的氮氧化锌半导体的载流子迁移率。因此，所述第二有源层 302 具有与所述第一有源层 301 相比较低的载流子迁移率。

具有较小载流子迁移率的所述第二有源层 302 设置在所述源极 401 和漏极 402 之上，可以降低所述薄膜晶体管的漏电流；同时，具有较高载流子迁
10 移率的所述第一有源层 301 设置在所述第二有源层 302 之上，即靠近所述栅绝缘层 201 一侧，当所述顶栅型薄膜晶体管应用于显示器时，便可以保持所述顶栅型薄膜晶体管具有较高的开态电流，从而显著提高所述显示器中的像素的响应速度；因此，所述顶栅型薄膜晶体管可在降低所述顶栅型薄膜晶体管的漏电流的同时保持高开态电流，从而在保持所述顶栅型薄膜晶体管可靠
15 性的同时满足大尺寸显示器的需求。

本发明实施例还提供了一种阵列基板，如图 5 所示，包括以上所述的薄膜晶体管，以及与所述薄膜晶体管的漏极 402 电连接的像素电极 600。

本发明实施例提供的阵列基板可以适用于高级超维场转换型、扭曲向列型等类型的液晶显示装置。高级超维场转换技术的核心技术特性描述为：通
20 过同一平面内狭缝电极边缘所产生的电场以及狭缝电极层与板状电极层间产生的电场形成多维电场，使液晶盒内狭缝电极间、电极正上方所有取向液晶分子都能够产生旋转，从而提高了液晶工作效率并增大了透光效率。高级超维场转换技术可以提高 TFT 液晶显示面板的画面品质，具有高分辨率、高透过率、低功耗、宽视角、高开口率、低色差、无挤压水波纹等优点。

25 因此，如图 6 所示，所述阵列基板还包括公共电极 700。

这里，附图 6 仅示意性的画出了公共电极 700 在上，像素电极 600 在下的情况，当然，所述阵列基板还可以是公共电极 700 在下，像素电极 600 在上。

当所述公共电极 700 在上，像素电极 600 在下时，位于上层的所述公共
30 电极 700 可以做成包含多个电连接的条形电极，此时，公共电极 700 为含有

狭缝的结构或梳状结构，位于下层的像素电极 600 做成平板型。但本发明实施例并不限于此，位于下层的像素电极 600 也可以为包含多个电连接的条形电极。同理，所述公共电极 700 在下，像素电极 600 在上的情况，在上的像素电极为狭缝状，在下的公共电极可以是板状电极，也可以是狭缝状电极。

5 本发明实施例又提供了一种显示器，包括以上所述的阵列基板。

所述显示器具体可以是液晶显示器、液晶电视、数码相框、手机、平板电脑等具有任何显示功能的产品或者部件。

针对上述薄膜晶体管，本发明实施例还提供了一种薄膜晶体管的制备方法，包括：在基板 100 上形成栅极 200、栅绝缘层 201、有源层 300、源极 401
10 和漏极 402；其中，所述在基板 100 上形成有源层 300 包括：在基板 100 上形成第一有源层 301 和第二有源层 302，且所述第一层有源层 301 靠近所述栅绝缘层 201 一侧，所述第二有源层 302 靠近所述源极 401 和漏极 402 一侧；并且，所述第一有源层 301 的载流子迁移率大于所述第二有源层 302 的载流子迁移率。

15 例如，所述第一有源层 301 包括氮氧化锌半导体有源层，所述第二有源层 302 包括金属掺杂氮氧化锌半导体有源层。

例如，所述第一有源层 301 的厚度是所述第二有源层 302 的厚度的 1.0~1.8 倍。

例如，用于所述金属掺杂的金属元素包括铝 (Al)、镓 (Ga)、锗 (Ge)、
20 铟 (In)、锡 (Sn)、铋 (Bi) 中至少一种金属元素。

例如，所述金属掺杂的掺杂总浓度为 0.1~10%。

例如，上述的有源层 300、所述源极 401 和漏极 402 可以通过一次构图工艺形成。首先，在基板 100 上依次形成氮氧化锌薄膜、金属掺杂氮氧化锌薄膜、以及金属薄膜，并在所述金属薄膜上形成光刻胶层；采用半阶掩模板
25 或灰阶掩模板对形成有所述光刻胶的所述基板进行曝光、显影、刻蚀后，形成所述氮氧化锌半导体的所述第一有源层 301、所述金属掺杂氮氧化锌半导体的所述第二有源层 302、以及所述源极 401 和漏极 402。

溅射法形成的薄膜具有成膜均匀，表面平整，膜厚可控，掺杂浓度可控等优点；因此，可通过磁控溅射法形成所述金属掺杂氮氧化锌薄膜。

30 采用半阶掩模板或灰阶掩模板对形成有所述光刻胶层的所述基板进行曝

光、显影、刻蚀后，形成所述第一有源层 301、所述第二有源层 302、以及所述源极 401 和漏极 402 可以为：

采用半阶掩模板或灰阶掩模板对形成有所述光刻胶层的基板进行曝光、显影后，形成光刻胶完全保留部分、光刻胶半保留部分和光刻胶完全去除部分；其中，所述光刻胶完全保留部分对应待形成的所述源极 401 和漏极 402，所述光刻胶半保留部分对应待形成的所述源极 401 和漏极 402 之间的间隙，所述光刻胶完全去除部分对应其他区域。

然后，采用刻蚀工艺去除所述光刻胶完全去除部分的氮氧化锌薄膜、金属掺杂氮氧化锌薄膜、以及金属薄膜，形成包括所述第一有源层 301 和所述第二有源层 302 的有源层。

采用灰化工艺去除所述光刻胶半保留部分的光刻胶，采用刻蚀工艺去除露出的所述金属薄膜，形成所述源极 401 和漏极 402。

最后采用剥离工艺去除所述光刻胶完全保留部分的光刻胶。

这样可以通过一次构图工艺，便可形成所述第一有源层 301、所述第二有源层 302、以及所述源极 401 和漏极 402，可以减少构图工艺的次数，从而降低成本。

此处，如图 4 所示，所述薄膜晶体管也可以是顶栅型薄膜晶体管，当所述薄膜晶体管为顶栅型时，所述方法包括通过第一次构图工艺在所述基板 100 上形成所述源极 401 和漏极 402，再通过第二次构图工艺在所述源极 401 和漏极 402 上形成所述有源层 300，所述有源层 300 包括氮氧化锌半导体形成的所述第一有源层 301、所述金属掺杂氮氧化锌半导体形成的所述第二有源层 302，所述第二有源层 302 靠近所述源极 401 和漏极 402；然后，依次形成栅绝缘层 201 和栅极 200。

例如，所述方法还包括形成刻蚀阻挡层 500，参考如图 2 所示，所述刻蚀阻挡层 500 形成在与所述源极 401 和漏极 402 之间的间隙对应的所述有源层 300 上方。

此处，为了避免在后续工艺中刻蚀所述源极 401 和漏极 402 之间的间隙时对所述有源层的影响，所述刻蚀阻挡层 500 还可以参考如图 3 所示的结构，即所述刻蚀阻挡层 500 设置在与所述源极 401 和漏极 402 之间的间隙对应的所述有源层 300 上方，且所述刻蚀阻挡层 500 的面积略微大于所述源极 401

和漏极 402 之间的间隙面积。

在此基础上，在所述基板上形成所述有源层 300、所述刻蚀阻挡层 500、所述源极 401 和所述漏极 402 包括：

5 在所述基板 100 上依次形成氮氧化锌薄膜、金属掺杂氮氧化锌薄膜以及刻蚀阻挡层薄膜，并在所述刻蚀阻挡层薄膜上形成光刻胶层；采用半阶掩模板或灰阶掩模板对形成有所述光刻胶层的基板进行曝光、显影、刻蚀后，形成所述氮氧化锌半导体有源层、所述金属掺杂氮氧化锌半导体有源层、以及所述刻蚀阻挡层 500。

10 进一步的，在形成有所述有源层 300 以及所述刻蚀阻挡层 500 的基板 100 上形成金属薄膜，并在所述金属薄膜上形成所述光刻胶层；采用普通掩模板对形成有所述光刻胶层的基板 100 进行曝光、显影、刻蚀后，形成所述源极 401 和所述漏极 402。

溅射法形成的薄膜具有成膜均匀，表面平整，膜厚可控，掺杂浓度可控等优点；因此，可通过磁控溅射法形成所述金属掺杂氮氧化锌薄膜。

15 下面提供 2 个具体的示例，用以详细描述上述的薄膜晶体管的制备方法。
示例三

以底栅型薄膜晶体管为例来详细描述上述薄膜晶体管的制备方法，在所述底栅型薄膜晶体管不包括所述刻蚀阻挡层 500 的情况下，该方法包括如下步骤：

20 S01、如图 7 所示，在所述基板 100 上形成金属薄膜，通过一次构图工艺处理，在所述基板 100 上形成栅极 200。

例如，可以使用磁控溅射方法，在玻璃基板上制备厚度在 1000~7000Å 的铜单质金属薄膜。然后通过普通掩模板进行曝光、显影、刻蚀、剥离等构图工艺处理，在所述基板 100 的一定区域形成所述栅极 200，同时还形成栅
25 线、栅线引线等。

S02、如图 8 所示，在完成步骤 S01 的基板上形成栅绝缘层 201。

例如，可以利用化学气相沉积法在形成有所述栅极 200 的基板上沉积厚度约为 1000~6000Å 的栅绝缘层薄膜，所述栅绝缘层薄膜的材料通常是氮化硅，也可以使用氧化硅和氮氧化硅。

30 S03、如图 9 所示，在完成步骤 S02 的基板上依次形成氮氧化锌薄膜 301a、

镓、铝共同掺杂氮氧化锌薄膜 302a、以及金属薄膜 400，并在所述金属薄膜上形成光刻胶层 800。

例如，可以利用磁控溅射法在上述基板上沉积厚度约为 100~8000Å 的氮氧化锌薄膜 301a 和厚度约为 100~8000Å 的镓、铝共同掺杂氮氧化锌薄膜 302a；然后再在上述基板上沉积厚度约为 1000~7000Å 的钼金属薄膜 400，并在所述钼金属薄膜 400 上涂覆光刻胶层 800。

S04、如图 10 所示，采用半阶掩模板 900 对形成有所述光刻胶层 800 的基板进行曝光、显影后，形成光刻胶完全保留部分 801、光刻胶半保留部分 802 和光刻胶完全去除部分 803。

所述光刻胶完全保留部分 801 对应待形成的所述源极 401 和漏极 402，所述光刻胶半保留部分 802 对应待形成的所述源极 401 和漏极 402 之间的间隙，所述光刻胶完全去除部分 803 对应其他区域。

此处，首先对普通掩模板的工作原理加以说明，以便更好地理解半阶掩模板 900 的工作原理：

普通掩模板是指在透明衬底材料上形成的具有特定图形的遮光金属层，以便实现所述光刻胶层 800 选择性曝光的一种装置。其中，所述遮光金属层覆盖的区域是完全不透明的，而没有被所述遮光金属层覆盖的区域是完全透明的；通过所述普通掩模板对所述光刻胶层 800 进行曝光，由于紫外光无法照射到与所述普通掩模板的完全不透明部分对应的部分光刻胶层 800，从而在显影后形成了所述光刻胶完全保留部分 801，而与所述普通掩模板的完全透明部分对应的光刻胶层 800，在显影后形成了光刻胶完全去除部分 803；这样一来，在刻蚀所述光刻胶覆盖的薄膜时，所述光刻胶完全保留部分 801 覆盖的薄膜均会被保留，而所述光刻胶完全去除部分 803 覆盖的薄膜均会被完全刻蚀去除，从而形成具有特定图案的至少一层图案层。

通过采用所述普通掩模板，上述的至少一层图案层的图案均相同；而当需要通过一次构图工艺得到不同图案的至少两层图案层时，就需要采用所述半阶掩模板 900。

参考图 10 所示，所述半阶掩模板 900 与所述普通掩模板相比，所述半阶掩模板 900 除包括完全不透明部分 901 和完全透明部分 903 外，还包括半透明部分 902；即：半阶掩模板 900 是指在透明衬底材料上在某些区域形成

不透光的遮光金属层，在另外一些区域形成半透光的遮光金属层，其他区域不形成任何遮光金属层；其中，所述半透光的遮光金属层的厚度小于所述完全不透光的遮光金属层的厚度；此外，可以通过调节所述半透光的遮光金属层的厚度来改变所述半透光的遮光金属层对紫外光的透过率。

5 基于上述描述，所述半阶掩模板 900 工作原理说明如下：通过控制所述半阶掩模板 900 上不同区域处遮光金属层的厚度，使曝光时在不同区域的透过光的强度有所不同，从而使光刻胶层 800 进行有选择性的曝光、显影后，形成与所述半阶掩模板 900 的完全不透明部分 901、半透明部分 902 以及完全透明部分 903 分别对应的光刻胶完全保留部分 801、光刻胶半保留部分 802、
10 光刻胶完全去除部分 803。这样以来，在第一次刻蚀时，所述光刻胶完全保留部分 801 和所述光刻胶半保留部分 802 覆盖的薄膜均会被保留，此后，由于光刻胶完全保留部分 801 的厚度大于所述光刻胶半保留部分 802 的厚度，当把所述光刻胶半保留部分 802 的光刻胶灰化掉后，光刻胶完全保留部分 801 的光刻胶还存在，这样便可以对露出部分的薄膜进行有选择的刻蚀，从而可
15 以得到不同图案的至少两层图案层。

所述灰阶掩模板的原理与所述半阶掩模板 900 的原理类似，此处不再赘述，仅对所述灰阶掩模板与所述半阶掩模板 900 不同之处加以说明：所述半阶掩模板的半透明部分 902，是通过在所述透明衬底材料上形成厚度相对较薄的半透光的遮光金属层，即，通过控制金属层的厚度来调节紫外光的透
20 率，从而使与该部分对应的光刻胶的曝光量与其他区域的曝光量不同；而所述灰阶掩模板的半透明部分，是通过制作一些窄条形的狭缝结构，当紫外光通过狭缝结构时，发生散射、衍射等光学现象，从而使与该部分对应的所述光刻胶的曝光量与其他区域的曝光量不同。

本发明所有实施例中所指的所述光刻胶层 800 均为正性胶，即所述半阶掩模板 900 中，所述光刻胶完全去除部分 803 对应的区域为完全曝光区域，对应所述半阶掩模板 900 的完全透明部分 903；所述光刻胶半保留部分 802 对应的区域为半曝光区域，对应所述半阶掩模板 900 的半透明部分 902，所述光刻胶完全保留部分 801 对应的区域为不曝光区域，对应所述半阶掩模板 900 的完全不透明部分 901。然而，本发明实施例并不局限于此，光刻胶层
30 800 也可以为负性胶。

S05、如图 11 所示，采用刻蚀工艺去除与所述光刻胶完全去除部分 803 对应的氮氧化锌薄膜 301a、镓、铝共同掺杂氮氧化锌薄膜 302a、以及金属薄膜 400，形成有源层 300。

5 所述有源层 300 包括靠近所述栅绝缘层 201 的氮氧化锌半导体形成的所述第一有源层 301、以及位于所述第一有源层 301 上方的金属掺杂氮氧化锌半导体形成的所述第二有源层 302。

S06、如图 12 所示，采用灰化工艺去除所述光刻胶半保留部分 802 的光刻胶 800，并采用刻蚀工艺去除露出的所述金属薄膜 400，形成所述源极 401 和所述漏极 402。

10 S07、通过剥离工艺去除所述光刻胶完全保留部分 801 的光刻胶，形成参考图 1 所述的薄膜晶体管。

示例四

以底栅型薄膜晶体管为例来详细描述上述薄膜晶体管的制备方法，在所述底栅型薄膜晶体管包括所述刻蚀阻挡层 500 的情况下，该方法包括如下步骤：
15

S11、参考图 7 所示，在基板 100 上形成金属薄膜，通过一次构图工艺处理，在所述基板 100 上形成栅极 200。

例如，可以使用磁控溅射方法，在玻璃基板上制备厚度在 1000~7000Å 的铜单质金属薄膜。然后通过普通掩模板进行曝光、显影、刻蚀、剥离等构图工艺处理，在所述基板 100 的一定区域形成所述栅极 200，同时还形成栅线、栅线引线等。
20

S12、参考图 8 所示，在完成步骤 S11 的基板上形成栅绝缘层 201。

例如，可以利用化学气相沉积法在形成有所述栅极 200 的基板上沉积厚度约为 1000~6000Å 的栅绝缘层薄膜，所述栅绝缘层薄膜的材料通常是氮化硅，也可以使用氧化硅和氮氧化硅。
25

S13、如图 13 所示，在完成步骤 S12 的基板上依次形成氮氧化锌薄膜 301a、镓掺杂氮氧化锌薄膜 302a、以及刻蚀阻挡层薄膜 500a，并在所述刻蚀阻挡层薄膜 500a 上形成光刻胶层 800。

例如，可以利用磁控溅射法在上述基板上沉积厚度约为 100~8000Å 的氮氧化锌薄膜 301a 和厚度约为 100~8000Å 的镓掺杂氮氧化锌薄膜 302a；然后
30

再在上述基板上沉积厚度约为 500~3000Å 的氮化硅刻蚀阻挡层薄膜 500a, 并在所述氮化硅刻蚀阻挡层薄膜 500a 上涂覆光刻胶层 800。

S14、如图 14 所示, 采用半阶掩模板 900 对形成有所述光刻胶层 800 的基板进行曝光、显影后, 形成光刻胶完全保留部分 801、光刻胶半保留部分 5 802 和光刻胶完全去除部分 803。

所述光刻胶完全保留部分 801 对应待形成的所述刻蚀阻挡层 500, 所述光刻胶半保留部分 802 对应待形成的所述刻蚀阻挡层 500 没有覆盖住所述有源层 300 的部分, 所述光刻胶完全去除部分 803 对应其他区域。

S15、如图 15 所示, 采用刻蚀工艺去除与所述光刻胶完全去除部分 803 10 对应的氮氧化锌薄膜 301a、镓、铝共同掺杂氮氧化锌薄膜 302a 以及刻蚀阻挡层薄膜 500a, 形成有源层 300。

所述有源层 300 包括靠近所述栅绝缘层 201 的氮氧化锌半导体形成的所述第一有源层 301、以及位于所述第一有源层 301 上方的金属掺杂氮氧化锌半导体形成的所述第二有源层 302。

15 S16、如图 16 所示, 采用灰化工艺去除所述光刻胶半保留部分 802 的光刻胶 800, 并采用刻蚀工艺去除露出的所述刻蚀阻挡层薄膜 500a, 形成所述刻蚀阻挡层 500。

然后, 通过剥离工艺去除所述光刻胶完全保留部分 801 的光刻胶 800。

S17、如图 17 所示, 在完成步骤 S16 的基板上形成厚度约为 100~7000Å 20 的钼金属薄膜 400, 并在所述钼金属薄膜 400 上形成光刻胶层 800。

S18、如图 18 所示, 采用普通掩模板 1000 对形成有所述光刻胶层 800 的基板进行曝光、显影后, 形成所述光刻胶完全保留部分 801 和所述光刻胶完全去除部分 803。

25 所述光刻胶完全保留部分 801 对应待形成的所述源极 401 和漏极 402, 所述光刻胶完全去除部分 803 对应待形成的所述源极 401 和漏极 402 之间的间隙及其它区域。

S19、如图 19 所示, 采用刻蚀工艺去除与所述光刻胶完全去除部分 803 对应的钼金属薄膜 400, 形成所述源极 401 和所述漏极 402。

30 S20、通过剥离工艺去除所述光刻胶完全保留部分 801 的光刻胶, 形成参考图 2 所述的薄膜晶体管。

此外，在上述步骤 S01-S07 或者步骤 S11-S20 的基础上，还可以依次形成露出所述漏极 402 的保护层，通过所述过孔与所述漏极 402 连接的像素电极，从而制备形成阵列基板。当然还可以在所述像素电极上方依次形成钝化层和公共电极。

- 5 以上所述仅是本发明的示范性实施方式，而非用于限制本发明的保护范围，本发明的保护范围由所附的权利要求确定。

本申请要求于 2013 年 10 月 21 日递交的第 201310495817.6 号中国专利申请的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

权利要求书

1、一种薄膜晶体管，包括：栅极、栅绝缘层、有源层、源极和漏极，其中

5 所述有源层包括第一有源层和第二有源层，且所述第一有源层设置在靠近所述栅绝缘层一侧，所述第二有源层设置在靠近所述源极和漏极一侧；并且

所述第一有源层的载流子迁移率大于所述第二有源层的载流子迁移率。

10 2、根据权利要求 1 所述的薄膜晶体管，其中所述第一有源层包括氮氧化锌半导体有源层，所述第二有源层包括金属掺杂氮氧化锌半导体有源层。

3、根据权利要求 2 所述的薄膜晶体管，其中所述第一有源层的厚度是所述第二有源层的厚度的 1.0~1.8 倍。

4、根据权利要求 2-3 任一项所述的薄膜晶体管，其中用于所述金属掺杂的金属元素包括铝、镓、锗、铟、锡、铋中至少一种金属元素。

15 5、根据权利要求 2-4 任一项所述的薄膜晶体管，其中所述金属掺杂的掺杂总浓度为 0.1~10%。

6、根据权利要求 1 所述的薄膜晶体管，其中所述薄膜晶体管还包括刻蚀阻挡层，所述刻蚀阻挡层设置在与所述源极和所述漏极之间的间隙对应的所述有源层上方。

20 7、一种阵列基板，包括权利要求 1 至 6 任一项所述的薄膜晶体管，以及与所述薄膜晶体管的漏极电连接的像素电极。

8、根据权利要求 7 所述的阵列基板，其中所述阵列基板还包括公共电极。

9、一种显示器，包括权利要求 7 或 8 所述的阵列基板。

25 10、一种薄膜晶体管的制备方法，包括：在基板上形成栅极、栅绝缘层、有源层、源极和漏极；其中所述在基板上形成有源层包括：

在基板上形成第一有源层和第二有源层，且所述第一有源层靠近所述栅绝缘层一侧，所述第二有源层靠近所述源极和漏极一侧；

其中所述第一有源层的载流子迁移率大于所述第二有源层的载流子迁移率。

30 11、根据权利要求 10 所述的方法，其中所述第一有源层包括氮氧化锌半

导体有源层，所述第二有源层包括金属掺杂氮氧化锌半导体有源层。

12、根据权利要求 11 所述的方法，其中所述第一有源层的厚度是所述第二有源层的厚度的 1.0~1.8 倍。

13、根据权利要求 11-12 任一项所述的方法，其中所述金属掺杂的金属元素包括铝、镓、锗、铟、锡、铋中至少一种金属元素。

14、根据权利要求 11-13 任一项所述的薄膜晶体管，其中所述金属掺杂的掺杂总浓度为 0.1~10%。

15、根据权利要求 11 所述的方法，其中通过一次构图工艺在所述基板上形成所述有源层、所述源极和所述漏极，包括：

10 在所述基板上依次形成氮氧化锌薄膜、金属掺杂氮氧化锌薄膜、以及金属薄膜，并在所述金属薄膜上形成光刻胶层；

采用半阶掩模板或灰阶掩模板对形成有所述光刻胶层的基板进行曝光、显影、刻蚀后，形成所述氮氧化锌半导体有源层、所述金属掺杂氮氧化锌半导体有源层、以及所述源极和所述漏极。

15 16、根据权利要求 15 所述的方法，其中所述形成金属掺杂氮氧化锌薄膜包括：通过溅射法形成所述金属掺杂氮氧化锌薄膜。

17、根据权利要求 11 所述的方法，其中所述方法还包括形成刻蚀阻挡层，所述刻蚀阻挡层形成在与所述源极和所述漏极之间的间隙对应的所述有源层上方；

20 在所述基板上形成所述有源层、所述刻蚀阻挡层、所述源极和所述漏极，包括：

在所述基板上依次形成氮氧化锌薄膜、金属掺杂氮氧化锌薄膜以及刻蚀阻挡层薄膜，并在所述刻蚀阻挡层薄膜上形成光刻胶层；

25 采用半阶掩模板或灰阶掩模板对形成有所述光刻胶层的基板进行曝光、显影、刻蚀后，形成所述氮氧化锌半导体有源层、所述金属掺杂氮氧化锌半导体有源层、以及所述刻蚀阻挡层；

在形成有所述有源层以及所述刻蚀阻挡层的基板上形成金属薄膜，并在所述金属薄膜上形成所述光刻胶层；

30 采用普通掩模板对形成有所述光刻胶层的基板进行曝光、显影、刻蚀后，形成所述源极和所述漏极。

18、根据权利要求 17 所述的方法，其中所述形成金属掺杂氮氧化锌薄膜包括：通过溅射法形成所述金属掺杂氮氧化锌薄膜。

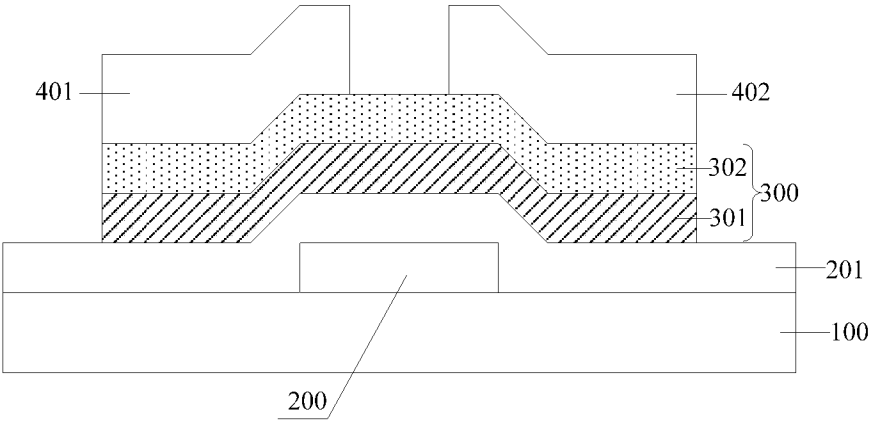


图 1

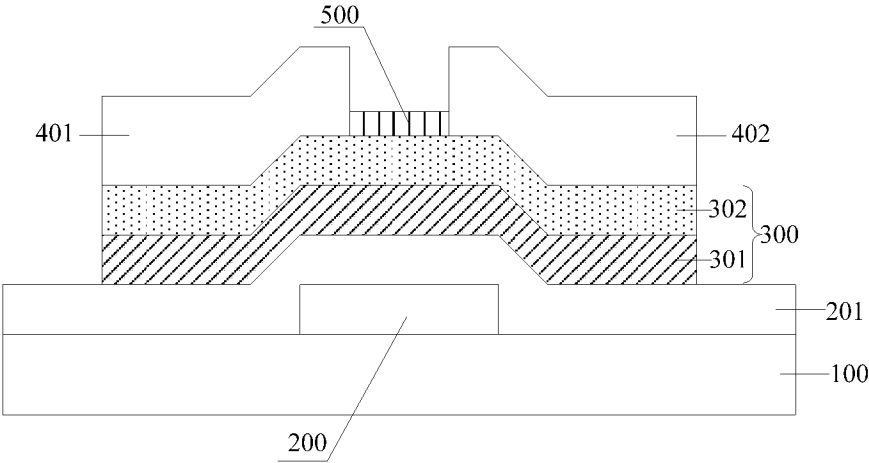


图 2

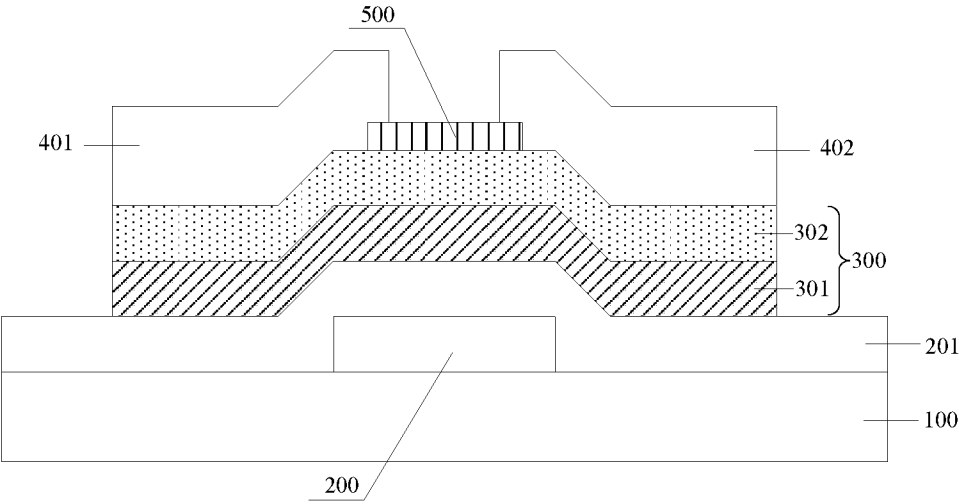


图 3

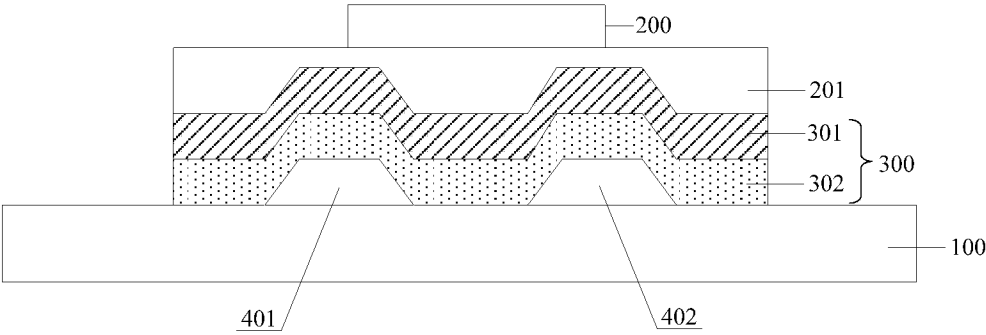


图 4

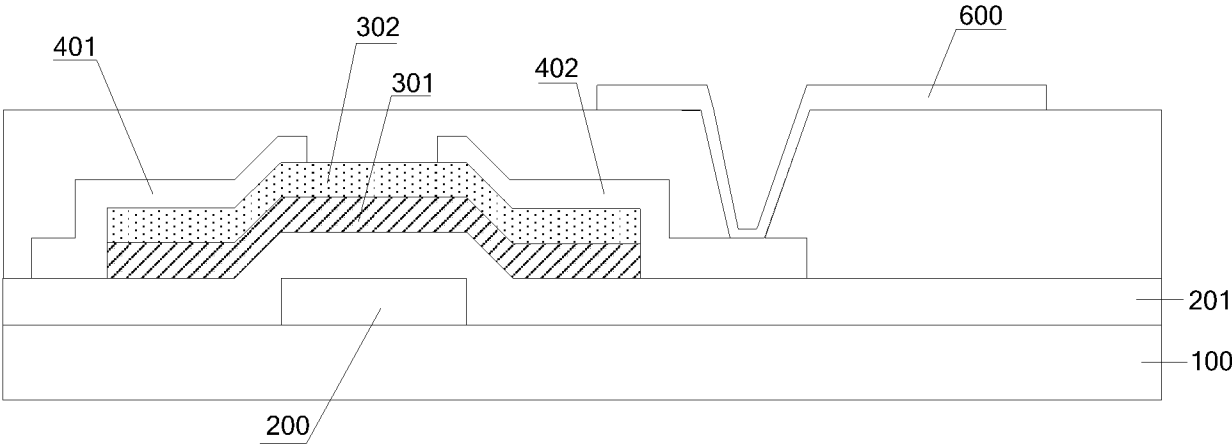


图 5

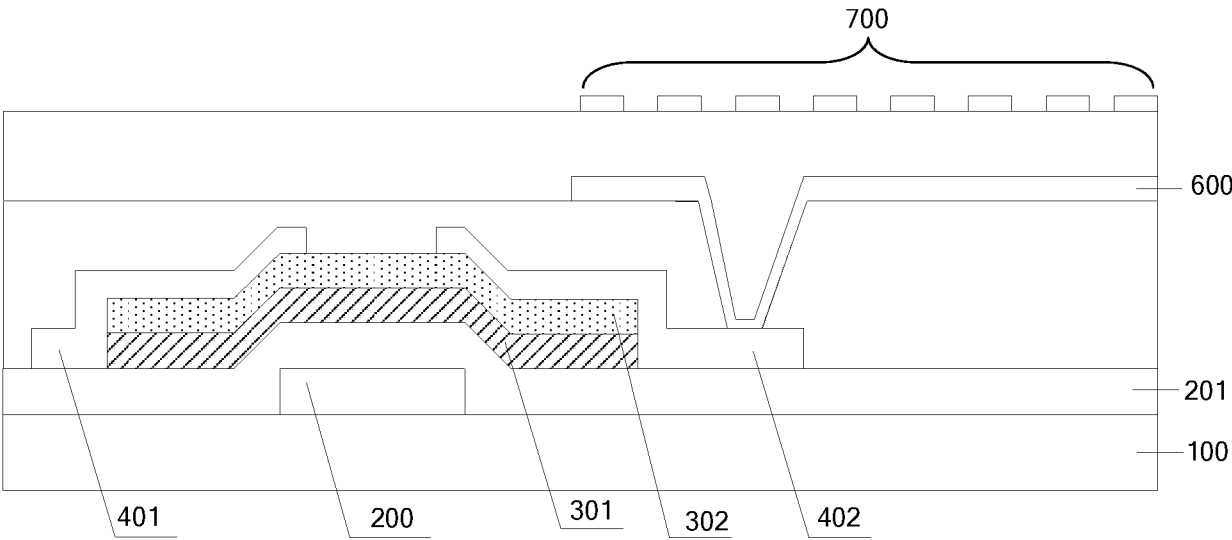


图 6

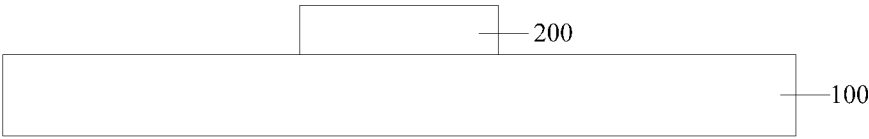


图 7

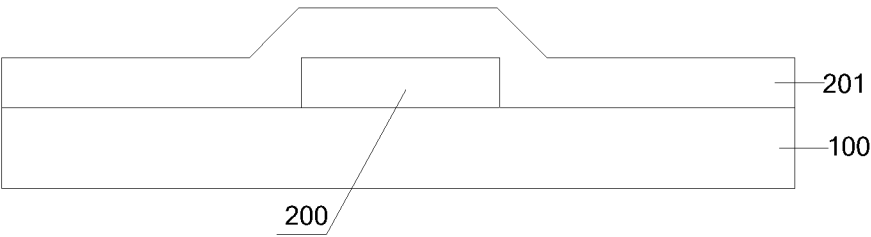


图 8

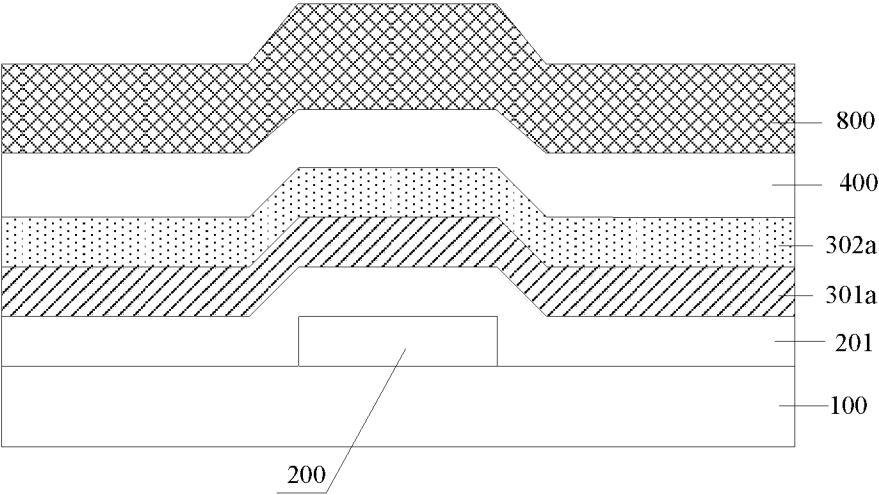


图 9

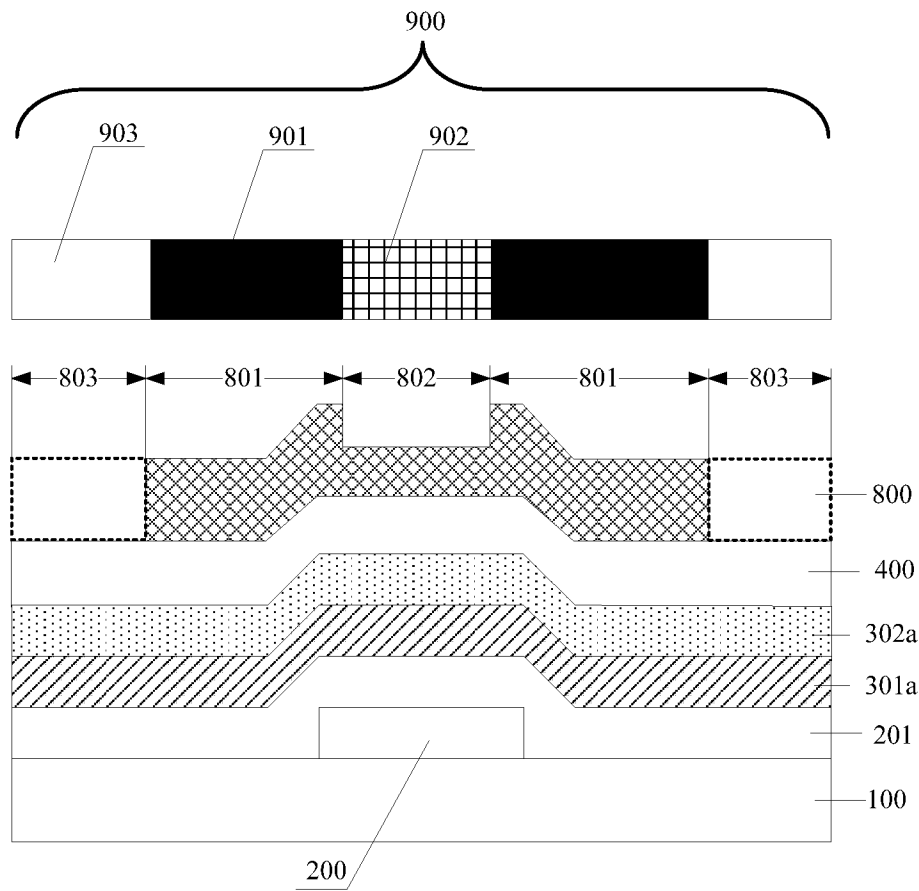


图 10

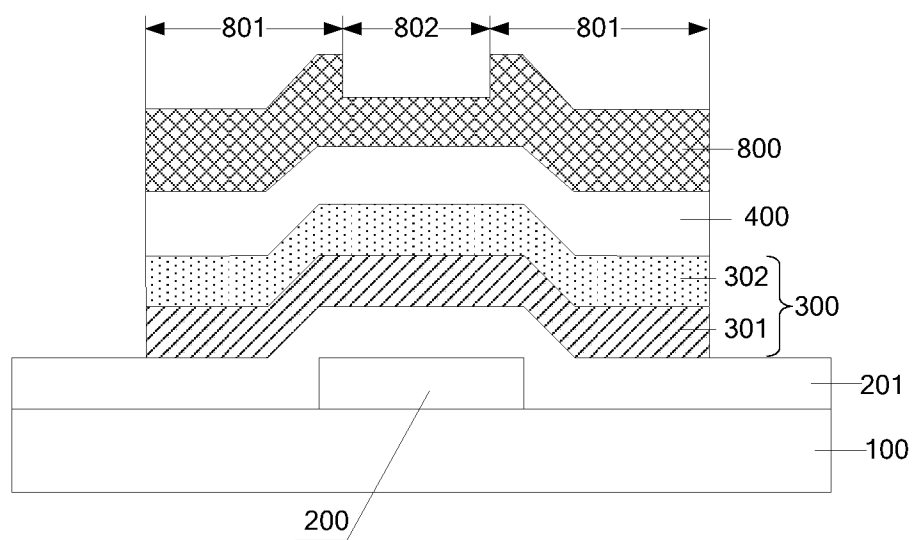


图 11

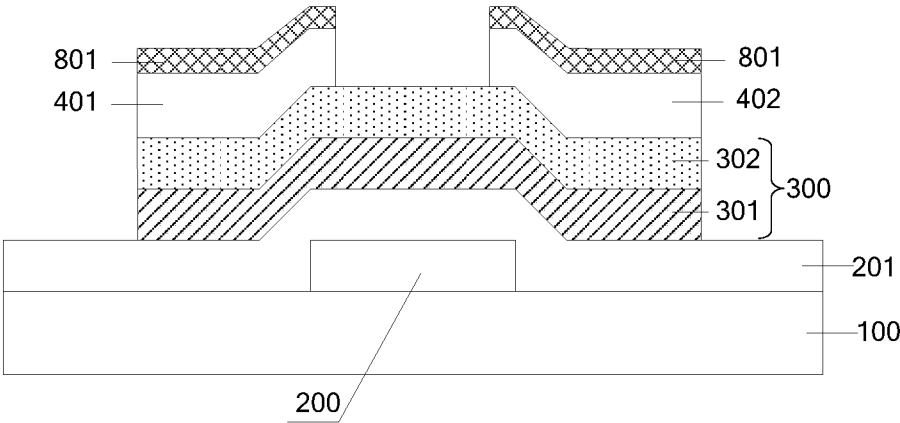


图 12

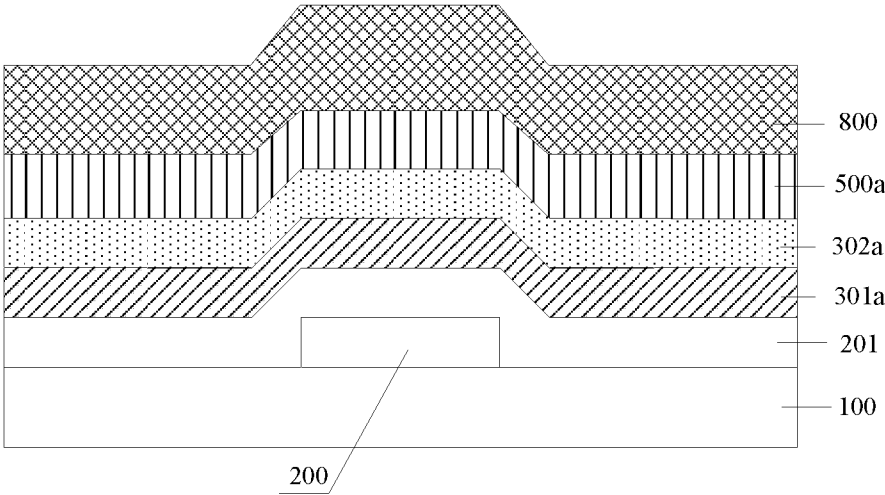


图 13

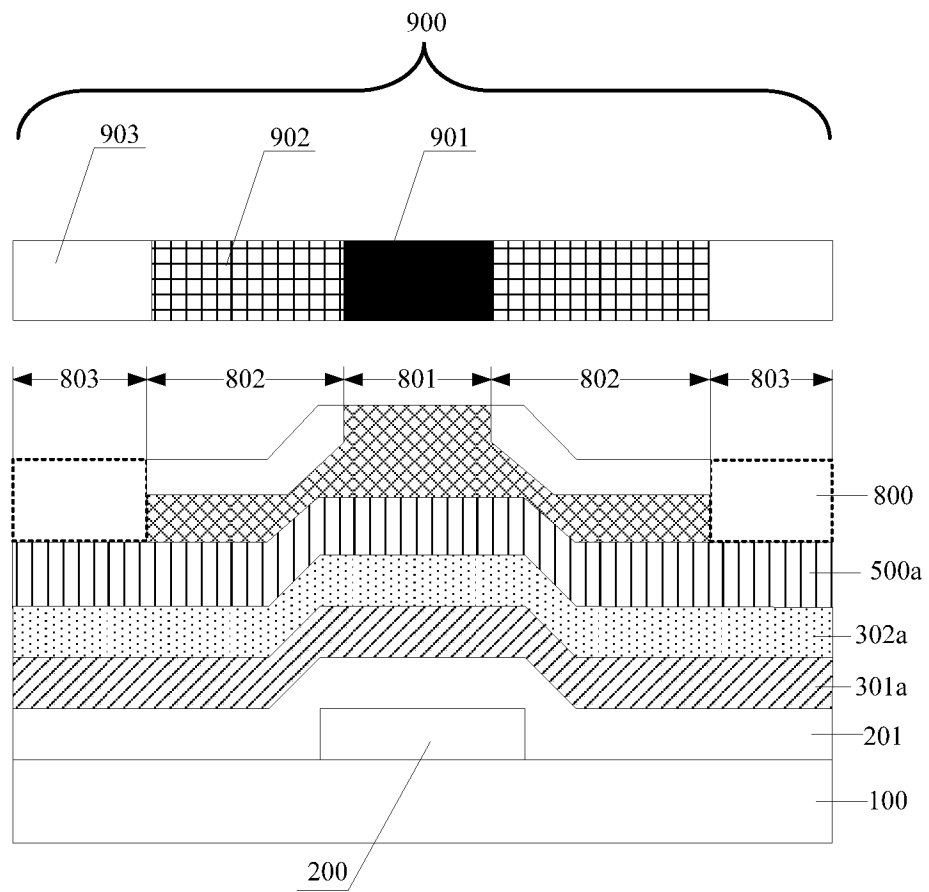


图 14

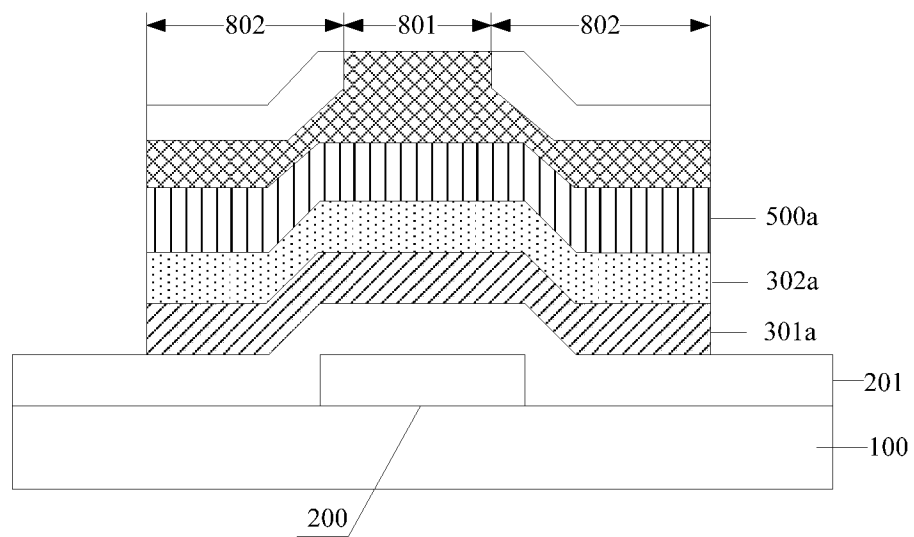


图 15

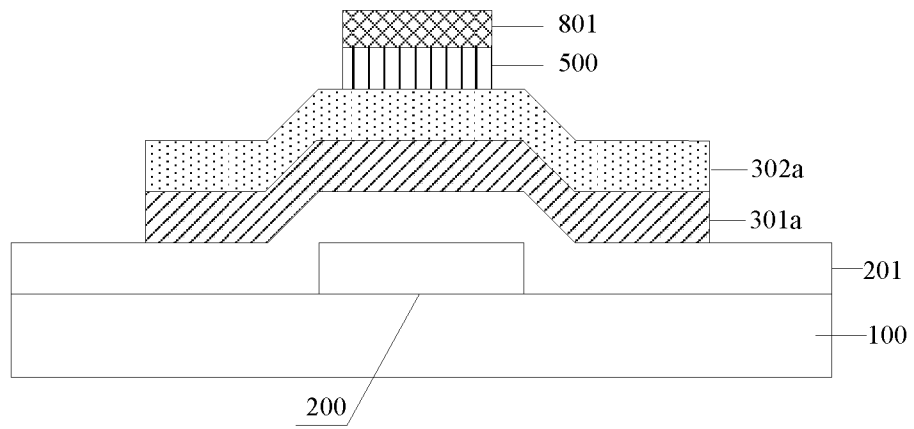


图 16

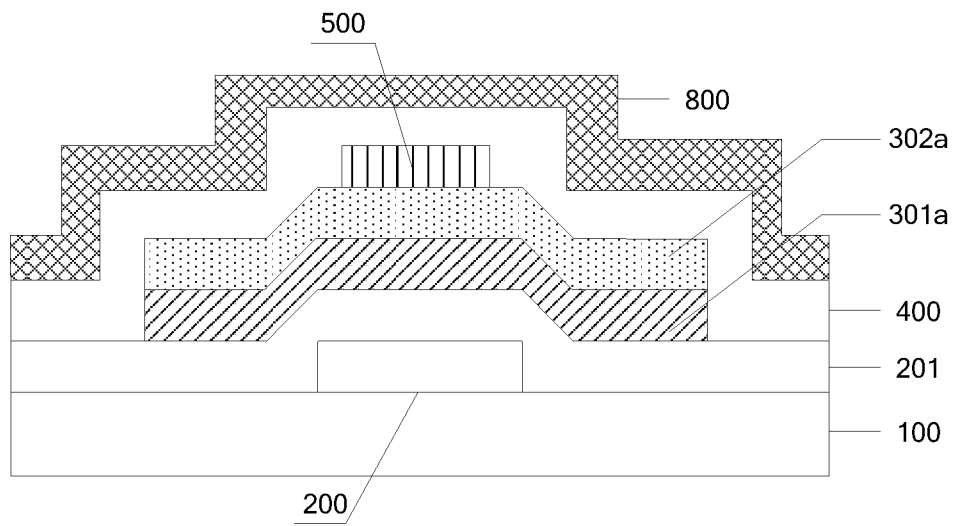


图 17

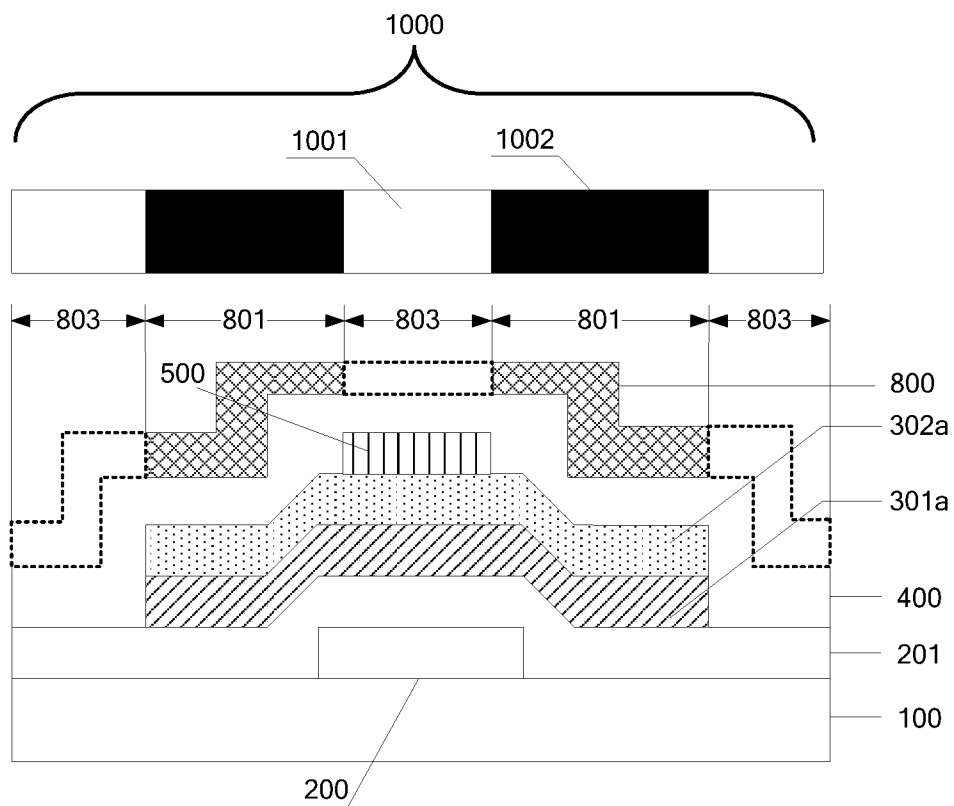


图 18

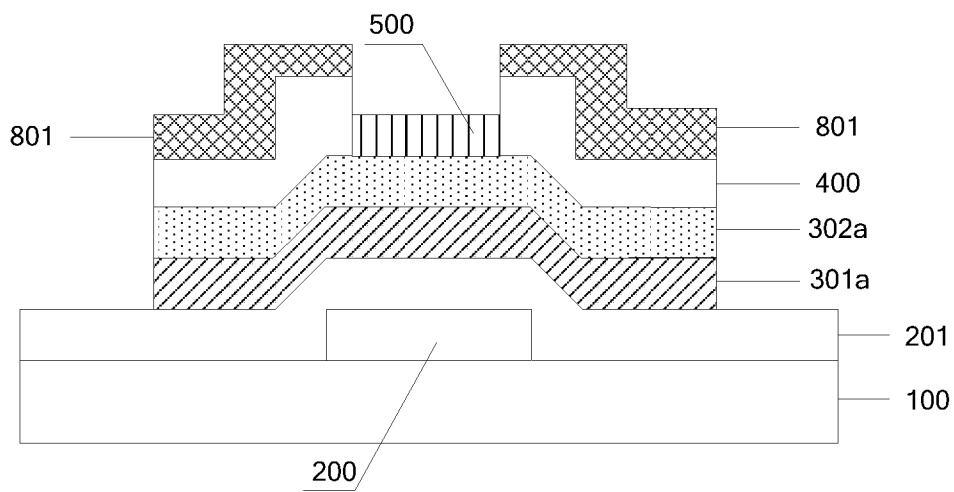


图 19

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2014/084932

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786 (2006.01) i; H01L 29/24 (2006.01) i; H01L 27/12 (2006.01) i; H01L 21/34 (2006.01) i
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 29/-; H01L 27/-; H01L 21/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT WPI EPODOC: channel layer, active layer, nitrogen, oxygen, zinc, migration rate, drain current, off-current, off-state current, active, channel, ZnNO, ZnON, mobility, current, doped

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 103500764 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 08 January 2014 (08.01.2014), description, paragraphs [0006]-[0026], and claims 1-16	1-18
PX	CN 103500710 A (BOE TECHNOLOGY GROUP CO., LTD.), 08 January 2014 (08.01.2014), description, paragraphs [0048] and [0070], and figure h	1-18
X	CN 101630692 A (SAMSUNG ELECTRONICS CO., LTD.), 20 January 2010 (20.01.2010), description, page 5, paragraph 5, page 7, paragraph 2 and page 12, paragraphs 1-4, and figures 1 and 10	1, 10
Y	CN 101630692 A (SAMSUNG ELECTRONICS CO., LTD.), 20 January 2010 (20.01.2010), description, page 5, paragraph 5, page 7, paragraph 2 and page 12, paragraphs 1-4, and figures 1 and 10	2-9, 11-18
Y	CN 101688286 A (APPLIED MATERIALS INC.), 31 March 2010 (31.03.2010), description, page 1, paragraph 1, page 12, paragraph 2 and page 13, paragraph 3	2-9, 11-18
X	CN 102769039 A (BOE TECHNOLOGY GROUP CO., LTD.), 07 November 2012 (07.11.2012), description, paragraphs [0061]-[0065], and figure 2	1, 10

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 31 October 2014 (31.10.2014)	Date of mailing of the international search report 19 November 2014 (19.11.2014)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer AN, Jing Telephone No.: (86-10) 61648450

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/084932

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2009085033 A1 (CHUNGHWA PICTURE TUBES, LTD.), 02 April 2009 (02.04.2009), the whole document	1-18

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/084932

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103500764 A	08 January 2014	None	
CN 103500710 A	08 January 2014	None	
CN 101630692 A	20 January 2010	KR 20100007703 A	22 January 2010
		US 2010006834 A1	14 January 2010
		US 8232551 B2	31 July 2012
		EP 2146379 A1	20 January 2010
		JP 2010021555	28 January 2010
CN 101688286 A	31 March 2010	KR 20100017429 A	16 February 2010
		KR 20110120980 A	04 November 2011
		US 8398826 B2	19 March 2013
		US 2014124712 A1	08 May 2014
		EP 2148937 A1	03 February 2010
		US 8614007 B2	24 December 2013
		US 7927713 B2	19 April 2011
		TWI 438294 B	21 May 2014
		CN 101688286 B	27 February 2013
		WO 2008134204 A1	06 November 2008
		KR 20130101168 A	12 September 2013
		US 2008264777 A1	30 October 2008
		US 2011175084 A1	21 July 2011
		US 2013146871 A1	13 June 2013
		CN 103147039 A	12 June 2013
		JP 2010525176 A	22 July 2010
		KR 101114052 B1	22 February 2012
		TW 200842199 A	01 November 2008
CN 102769039 A	07 November 2012	WO 2013104226 A1	18 July 2013
		CN 103208525 A	17 July 2013
US 2009085033 A1	02 April 2009	TW 200915573 A	01 April 2009

A. 主题的分类		
H01L 29/786(2006.01)i; H01L 29/24(2006.01)i; H01L 27/12(2006.01)i; H01L 21/34(2006.01)i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
H01L 29/-; H01L 27/-; H01L21/-		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CNPAT WPI EPDOC: 沟道层、活性层、通道层、有源层、氮、氧、锌、迁移率、漏电流、关闭电流、关态电流、断态电流、掺杂、active, channel, ZnNO, ZnON, mobility, current, doped		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 103500764 A (京东方科技集团股份有限公司 等) 2014年 1月 08日 (2014 - 01 - 08) 说明书第[0006]-[0026]段、权利要求1-16	1-18
PX	CN 103500710 A (京东方科技集团股份有限公司) 2014年 1月 08日 (2014 - 01 - 08) 说明书第[0048], [0070]段、附图h	1-18
X	CN 101630692 A (三星电子株式会社) 2010年 1月 20日 (2010 - 01 - 20) 说明书第5页第5段, 第7页第2段, 第12页第1-4段、附图1, 10	1, 10
Y	CN 101630692 A (三星电子株式会社) 2010年 1月 20日 (2010 - 01 - 20) 说明书第5页第5段, 第7页第2段, 第12页第1-4段、附图1, 10	2-9, 11-18
Y	CN 101688286 A (应用材料股份有限公司) 2010年 3月 31日 (2010 - 03 - 31) 说明书第1页第1段, 第12页第2段, 第13页第3段	2-9, 11-18
X	CN 102769039 A (京东方科技集团股份有限公司) 2012年 11月 07日 (2012 - 11 - 07) 说明书第[0061]-[0065]段、附图2	1, 10
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2014年 10月 31日		2014年 11月 19日
ISA/CN的名称和邮寄地址		受权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国		安晶
传真号 (86-10)62019451		电话号码 (86-10)61648450

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	US 2009085033 A1 (CHUNGHWA PICTURE TUBES, LTD.) 2009年 4月 02日 (2009 - 04 - 02) 全文	1-18

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/084932

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103500764	A	2014年 1月 08日	无			
CN	103500710	A	2014年 1月 08日	无			
CN	101630692	A	2010年 1月 20日	KR	20100007703	A	2010年 1月 22日
				US	2010006834	A1	2010年 1月 14日
				US	8232551	B2	2012年 7月 31日
				EP	2146379	A1	2010年 1月 20日
				JP	2010021555		2010年 1月 28日
CN	101688286	A	2010年 3月 31日	KR	20100017429	A	2010年 2月 16日
				KR	20110120980	A	2011年 11月 04日
				US	8398826	B2	2013年 3月 19日
				US	2014124712	A1	2014年 5月 08日
				EP	2148937	A1	2010年 2月 03日
				US	8614007	B2	2013年 12月 24日
				US	7927713	B2	2011年 4月 19日
				TW	1438294	B	2014年 5月 21日
				CN	101688286	B	2013年 2月 27日
				WO	2008134204	A1	2008年 11月 06日
				KR	20130101168	A	2013年 9月 12日
				US	2008264777	A1	2008年 10月 30日
				US	2011175084	A1	2011年 7月 21日
				US	2013146871	A1	2013年 6月 13日
				CN	103147039	A	2013年 6月 12日
				JP	2010525176	A	2010年 7月 22日
				KR	101114052	B1	2012年 2月 22日
				TW	200842199	A	2008年 11月 01日
CN	102769039	A	2012年 11月 07日	WO	2013104226	A1	2013年 7月 18日
				CN	103208525	A	2013年 7月 17日
US	2009085033	A1	2009年 4月 02日	TW	200915573	A	2009年 4月 01日

表 PCT/ISA/210 (同族专利附件) (2009年7月)