

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5362180号
(P5362180)

(45) 発行日 平成25年12月11日(2013.12.11)

(24) 登録日 平成25年9月13日(2013.9.13)

(51) Int.Cl. F I
G O 1 C 19/72 (2006.01) G O 1 C 19/72 C

請求項の数 3 外国語出願 (全 15 頁)

(21) 出願番号	特願2006-303940 (P2006-303940)	(73) 特許権者	500575824
(22) 出願日	平成18年11月9日(2006.11.9)		ハネウェル・インターナショナル・インコーポレーテッド
(65) 公開番号	特開2007-132941 (P2007-132941A)		アメリカ合衆国ニュージャージー州07962-2245, モーリスタウン, コロンビア・ロード 101, ピー・オー・ボックス 2245
(43) 公開日	平成19年5月31日(2007.5.31)		
審査請求日	平成21年6月16日(2009.6.16)	(74) 代理人	100140109
(31) 優先権主張番号	11/271, 994		弁理士 小野 新次郎
(32) 優先日	平成17年11月9日(2005.11.9)	(74) 代理人	100075270
(33) 優先権主張国	米国 (US)		弁理士 小林 泰
		(74) 代理人	100080137
			弁理士 千葉 昭男
		(74) 代理人	100096013
			弁理士 富田 博行

最終頁に続く

(54) 【発明の名称】 光ファイバ・ジャイロスコープの非同期復調

(57) 【特許請求の範囲】

【請求項 1】

走行時間を有する光学経路を含む光ファイバ・ジャイロスコープのためのクロック・システムであって、

周波数をチューン可能なバイアス変調クロック信号を生成するバイアス変調クロック生成器と、

前記バイアス変調クロック信号に対して非同期のサンプリング・クロック信号を生成するサンプリング・クロック生成器であって、前記光ファイバ・ジャイロスコープの検出器出力のサンプリングが、前記サンプリング・クロック信号により制御されるものである、サンプリング・クロック生成器と

を備え、

前記サンプリング・クロック生成器は、前記バイアス変調クロック信号におけるエッジにおける遷移の後に第1のサンプリング・クロック・サイクルを生成するものであり、前記サンプリング・クロック生成器は、更に、前記第1のサンプリング・クロック・サイクルの後であり且つ前記第1のサンプリング・クロック・サイクルが生成される前記バイアス変調クロック信号の周期内に、所定数の追加のサンプリング・クロック・サイクルを生成するものであり、

前記遷移の位置は、前記バイアス変調クロック信号を、前記サンプリング・クロック生成器に含まれる固定クロックにより生成される比較的高い周波数のクロック信号を用いてサンプリングすることにより、見つけられる、

クロック・システム。

【請求項 2】

走行時間を有する光学経路を含む光ファイバ・ジャイロスコープのためのクロック・システムであって、

制御可能な周期を有するデジタル正弦波の近似物を作成するデジタル正弦波生成器と、前記デジタル正弦波の近似物を受信してアナログ正弦波信号を出力するデジタル/アナログ変換器と、前記アナログ正弦波信号を受信してバイアス変調クロック信号を出力するコンパレータとを備えるバイアス変調クロック生成器と、

比較的高い周波数のクロック信号を出力する固定クロックと、前記比較的高い周波数のクロック信号を分割して、前記バイアス変調クロック信号に対して非同期のサンプリング・クロック信号を生成する周波数分割器とを備えるサンプリング・クロック生成器であって、前記光ファイバ・ジャイロスコープの検出器出力のサンプリングが、前記サンプリング・クロック信号により制御されるものである、サンプリング・クロック生成器と

10

を備え、

前記バイアス変調クロック信号は、クロック遷移の位置を見つけるために前記比較的高い周波数のクロック信号を用いてサンプリングされるものであり、クロック遷移が検出されたときに、前記サンプリング・クロック信号が開始されて、前記サンプリング・クロック信号に基づいて所定数のサンプルが取られるものであり、前記所定数のサンプルが取られた後、前記バイアス変調クロック信号の次のクロック遷移まで、更なる測定は行われない、

20

クロック・システム。

【請求項 3】

サンプリング・クロックとは別のバイアス変調クロックを有する光ファイバ・ジャイロスコープにおける光検出器信号を復調する方法であって、

クロック遷移を識別するために前記バイアス変調クロック信号をサンプリングするステップと、

前記バイアス変調クロック信号におけるクロック遷移を検出したときに、サンプリング・クロックを開始させるステップと、

前記サンプリング・クロックに基づいて、前記光ファイバ・ジャイロスコープの検出器出力の所定数のサンプルを取るステップであって、前記所定数のサンプルは、前記クロック遷移で開始する前記バイアス変調クロック信号の周期内に得るものである、ステップと

30

を備える方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は一般に光ファイバ・ジャイロスコープに関し、より詳細には光ファイバ・ジャイロスコープのタイミングに関する。

【背景技術】

【0002】

本発明は、海軍省から付与された契約 N 0 0 3 0 - 0 4 - C - 0 0 1 0 に基づき、又、空軍研究所から付与された契約 F 2 9 6 0 1 - 0 3 - 0 1 2 4 に基づき、政府の支援を受けて作成された。政府は、本発明のある種の権利を有する。

40

【0003】

光ファイバ・ジャイロスコープは、かかるジャイロスコープを支持する物体の回転を正確に感知するために使用される。光ファイバ・ジャイロスコープは、非常に小さくすることができ、かなりの機械的衝撃、温度変化、及び他の極端な環境に耐えられるように構築することができる。これらは可動部が存在しない故に、ほとんど保守不要である。これらは更に、他の種類の光ジャイロスコープでは問題になる可能性がある非常に低い回転速度に対しても高感度とすることができる。

【0004】

50

典型的な光ファイバ・ジャイロスコープは、コアに巻き付けられるコイル状光ファイバを含み、その周囲の軸について回転が感知される。光ファイバは閉光学経路を提供し、閉光学経路では、電磁波が伝えられ、1対の波に分割され、それらは反対方向に伝搬して最終的に光検出器へ入射する。使用中は、コアの感知軸に関しての回転が、一方の回転方向では実効光学経路長を増加させ、他方の回転方向では光学経路長を減少させる。その結果として得られる経路長の差が、互いに反対方向で伝搬する波間の位相シフトをもたらす。このような結果は一般に、サニャック効果と呼ばれる。光ファイバ・ジャイロスコープでは、サニャック効果に起因する位相シフトは、軸の周囲の回転を判定するために使用される。具体的には、互いに反対方向に伝搬する波は、再び組み合わせられたときに干渉し、その組み合わせられた波は強度を測定する光検出器に入射する。光検出器の出力は干渉量の測定値であり、互いに向きが逆に伝搬するビームの位相差を判定するのに使用され、従って、軸の周囲の回転を判定するのに使用される。

10

【0005】

多くの光ファイバ・ジャイロスコープでは、コイル状光ファイバの片側又は両側の光学経路に光位相変調器を配置することによって、伝搬する電磁波が変調される。この変調は、光ファイバの入力波及び出力波に位相偏移(位相シフト)を導入することによって、方向の曖昧性を克服するために使用される。一例として、この位相変調は、光位相変調器の電極に変調信号を印加することによって達成される。この変調信号は典型的には、コイルを通る光の走行時間(transit time)の2倍に等しい周期の矩形波である。この変調信号は、光検出器に、2乗余弦インターフェログラムにおける2つの異なる点での強度を測定させる。次いで、2つの異なる測定点における放射強度の差によって、回転速度及び方向が判定され得る。

20

【0006】

高いレベルの性能を実現するには、バイアス変調周波数を、光ファイバ・ジャイロスコープの感知コイルの適当な周波数と等しくすべきである。適当な周波数は、典型的には、互いに逆に伝搬する波の一方の変調と他方の変調との間に180度の位相差を生じさせる周波数である。適当な周波数の値は、光ファイバの長さ及びその等価屈折率を基に決定され得る。適当な周波数での変調によって、直交タイプの誤差がほとんど排除される。直交誤差は、所望されるレート(周波数)の信号と同期するがそのレート(周波数)の信号と90度の位相差がある不要な信号である。光ファイバ・ジャイロスコープにおける最も一般的且つ顕著な2つの直交誤差は、バイアス位相変調によって生成される強度変調と第2高調波(又は任意の偶数高調波)の位相変調とを原因とする。これらの誤差のメカニズムは双方とも、光検出器において、所望される回転レート(周波数)の信号と90度の位相差がある光信号を生成する。直交誤差信号は、バイアス変調周波数が感知コイルの適当な周波数へと調整されたときに、ゼロになる。従って、高性能の光ファイバ・ジャイロスコープにとっては、適当な周波数でバイアス変調を生成することが非常に望ましい。更に、バイアス変調周波数を生成するために使用されるクロックが、コイル長の変動に合わせて、或いは温度に依存しての適当な周波数の補償を実施するように、又は適当な周波数サーボを実施するように、チューン可能であることが望ましい。

30

【0007】

バイアス変調を制御するようにチューン可能なクロックを生成することに加えて、典型的な光ファイバ・ジャイロスコープは、光検出器信号をサンプリングするための高周波数クロックも使用する。光検出器信号をサンプリングするときは、バイアス変調グリッチを排除するために、それぞれのバイアス変調期間の開始時点の標本(サンプル)は、通常、除去(reject)される。バイアス変調グリッチは、バイアス変調周波数が適当な周波数と等しくないときに生成される。バイアス変調の変化とループ走行時間との間の時間差に関して、両方の互いに逆に伝搬する波は等しく位相シフトされ、それにより、これらが再び組み合わせられたときに干渉をほとんど発生しない。この期間の間に、レート不感性の(rate insensitive)大きな光検出器信号又はグリッチが、タイミング差に比例する幅で作り出される。バイアス変調が適当な周波数と正確に等しい場合にも

40

50

、バイアス変調駆動信号のスルー限界 (s l e w l i m i t) によってもたらされる、インターフェログラムの或る点から別の点までの変調に要する有限時間から、バイアス変調グリッチが生じ得る。典型的には周波数が光検出器のサンプリング周波数の半分に設定されるアンチ・エイリアシング・フィルタは、高い周波数の雑音が増加するのを防ぐために使用される。これらと同等のアンチ・エイリアシング・フィルタもまた、バイアス変調グリッチを拡散させ、それにより、グリッチで著しく汚染された光検出器サンプルを除去する必要が生じる。除去されるサンプルの割合が大きくなるほど、測定される雑音も大きくなる。光検出器信号をより高い周波数でサンプリングすることにより、アンチ・エイリアシング・フィルタの周波数をより高く設定することができ、その結果として、グリッチの拡散量を低減させることができる。グリッチの拡散が少なくなると、除去される必要のあるサンプルも少なくなり、その結果として、雑音性能が改善される。従って、雑音に対する最良の性能を得るには、光検出器のサンプリング周波数をより高くすることが好ましい。

10

【 0 0 0 8 】

従来のタイミング方法は、1つのチューン可能高周波数クロックを提供し、そのクロックからバイアス変調クロックと光検出器サンプリング・クロックとの両方が導出されていた。それらの方法は典型的には、必ずしも全ての応用例において使用可能でない可能性がある高周波数チューン可能クロック回路に頼っている。例えば、耐放射線が必要とされる応用（例えば、幾つかの宇宙での応用）では、使用可能なチューン可能高周波数回路の数及びタイプが厳しく制限される。

20

【 発明の開示 】**【 発明が解決しようとする課題 】****【 0 0 0 9 】**

従って、適当な周波数のための高度にチューン可能なクロックと、実現困難な耐放射線型高速デバイスを必要としない光検出器サンプリング変換器用の高速クロックとを生成するためのシステム及び方法が必要とされる。

【 課題を解決するための手段 】**【 0 0 1 0 】**

本発明は、バイアス変調用の高度にチューン可能なクロックと、光検出器サンプリング用の別個の非同期高速クロックとを含む光ファイバ・ジャイロスコープのためのクロック・システム及び方法を提供する。このクロック・システム及び方法は、同じクロックの2つの派生物を使用するのではなく2つのクロックを分離することにより、容易に使用可能な低性能の耐放射線型の電子部品を使用しながらも、バイアス変調クロックのチューン可能性に関する目的と、サンプリング・クロックの高速性に関する目的との両方を実現することができる。

30

【 0 0 1 1 】

バイアス変調用のチューン可能低速クロックを作成する好ましい実施形態のシステムは、直接デジタル合成 (D D S) 回路を使用する。D D S 回路は、デジタル正弦波生成器と、デジタル/アナログ変換器 (D A C) と、アナログ・フィルタと、コンパレータとを備える。具体的には、デジタル正弦波生成器は、精密に制御可能な周波数のデジタル正弦波を作り出す。次いで、デジタル正弦波は、D A C によってアナログ正弦波に変換される。次いで、D A C の生成した正弦波は、低域通過フィルタを通過する。濾波された出力は、こうしてほぼ全体的に所望の周波数から構成されるようになり、コンパレータへ渡される。次いで、コンパレータの出力は、高度にチューン可能な周波数のクロック信号となり、従って、光ファイバ・ジャイロスコープにおけるバイアス変調クロックとしての使用に適している。更に、D D S は、比較的低い周波数の電子部品を用いて実装され得る。このことは、耐放射線型ではない部品よりも低い性能レベルでのみ典型的には使用可能である耐放射線型電子品の使用を容易にする。

40

【 0 0 1 2 】

50

好ましい実施形態は、バイアス変調クロックに加えて、別個の比較的高速のサンプリング・クロックも生成する。高速サンプリング・クロックは、固定周波数の高速クロックを分割 (d i v i d e d o w n) することによって生成されることが好ましい。例えば、水晶発振器の固定周波数クロックは、アナログ/デジタル変換器のサンプリング周波数へと分割され得る。サンプリング・クロックは、固定周波数の高速クロックを分割することによって生成されるので、耐放射線型電子部品を使用して提供され得る。

【 0 0 1 3 】

レートを測定するために、光検出器信号は、サンプリング・クロックをバイアス変調クロックの遷移と位置合わせすることによって、バイアス変調周波数で復調される。次いで、サンプル・クロック周波数に基づいて、所定の数のサンプルが得られるまでサンプルが取得される。所定の数のサンプルが得られると、バイアス変調クロックの次の適当な遷移まで、それ以上のサンプルは取られない。

10

【 0 0 1 4 】

従って、本発明は、容易に使用可能な低性能の耐放射線型の電子部品を使用しながらも、バイアス変調クロックのチューン可能性に関する目的と、サンプリング・クロックの高速性に関する目的との両方を実現することができるクロック・システム及び方法を提供する。

【 0 0 1 5 】

以下では、本発明の例示的な好ましい実施形態を、添付の図面と併せて説明される。図面において、同様の参照符号は同様の要素を示す。

20

【 発明を実施するための最良の形態 】

【 0 0 1 6 】

本発明は、バイアス変調の高度にチューン可能なクロックと、光検出器のサンプリング用の別個の非同期高速クロックとを含む光ファイバ・ジャイロスコープのためのクロック・システム及び方法を提供する。このクロック・システム及び方法は、同じクロックの2つの派生物を使用するのではなく2つのクロックを分離することにより、容易に使用可能な低性能の耐放射線型の電子部品を使用しながらも、バイアス変調クロックのチューン可能性に関する目的と、サンプリング・クロックの高速性に関する目的との両方を実現することができる。

【 0 0 1 7 】

30

バイアス変調のチューン可能な低速クロックを生成する好ましい実施形態のシステムは、直接デジタル合成 (D D S) 回路を使用する。D D S 回路は、デジタル正弦波生成器と、デジタル/アナログ変換器 (D A C) と、アナログ・フィルタと、コンパレータとを備える。D D S 回路は、高度にチューン可能な周波数を有するクロック信号を生成し、従って、光ファイバ・ジャイロスコープにおけるバイアス変調クロックとしての使用に適するものである。好ましい実施形態は、バイアス変調クロックに加えて、別個の比較的高速のサンプリング・クロックも生成する。この高速サンプリング・クロックは、固定周波数の高速クロックを分割することによって生成されることが好ましい。従って、本発明は、容易に使用可能な低性能の耐放射線型の電子部品を使用しながらも、バイアス変調クロックのチューン可能性に関する目的と、サンプリング・クロックの高速性に関する目的との両方を実現することができるクロック・システム及び方法を提供する。

40

【 0 0 1 8 】

光ファイバ・ジャイロスコープは、光ファイバ・ジャイロスコープを支持する物体の回転を感知することができる。かかるジャイロスコープは、かなり小さくすることができ、かなりの機械的衝撃、温度変化、及び他の環境的な極限に耐えられるように構築することができる。これらのジャイロスコープは、重要となる可動部が存在しないので、ほとんど保守不要である。これらのジャイロスコープはまた、他の種類のジャイロスコープでは検出が困難な低い回転レートも感知し得る。

【 0 0 1 9 】

次に、図 1 を参照すると、例示的な干渉型光ファイバ・ジャイロスコープ (I F O G)

50

100が概略的に示される。IFOG100は、光源102と、光カプラ104と、集積光学チップ106と、光ファイバ・コイル108と、検出器110と、ループ閉用電子回路(loop closure electronics)112と、バイアス変調器114とを含む。更に、IFOG100は、サンプリング・クロック生成器132と、チューン可能バイアス変調クロック生成器130とを含み、これらは、容易に使用可能な低性能の耐放射線型電子部品を使用しながらもバイアス変調のチューン可能性に関する目的とサンプリングの高速性に関する目的との両方が実現できるクロック・システムの一部である。IFOG100は、上記のクロック・システムを実装でき得るタイプのIFOGを例示するものに過ぎず、他の適当な実装形態では他の要素の組合せを含み得ることに留意すべきである。

10

【0020】

光ファイバ・コイル108は典型的には、コアの周囲に巻き付けられ、及びコイルの巻かれた軸についての回転が感知される。光ファイバ・コイル108は長く、典型的には50メートルから2000メートル程度である。光ファイバ・コイルは閉じた光学経路を提供し、この経路では、電磁波が分割され、互いに反対の方向へ伝搬し、最終的に検出器110へ入射する。1つの方向の感知軸についての回転は、一方の方向についての光学経路長を実効的に増加させ、他方の方向についての光学経路長を減少させる。この経路の長さの差は波の間に位相シフトをもたらし、その結果はサニャック効果として知られている。

【0021】

回転に起因する位相シフトの量は、互いに反対の方向に進行する2つの波が横切るコイルの光学経路全体の長さ依存するので、光ファイバ・コイル108の形に光ファイバを巻くことが望ましい。従って、長いものであるが、巻かれた結果として占める面積が比較的小さくなっている光ファイバで、大きな位相差が得られ得る。

20

【0022】

光源102は、IFOG100を伝搬する光を供給する。光源102は、光ファイバ・システム100を通して電磁波を伝搬させる任意の適当な光源であってよい。例えば、光源102は、半導体スーパー・ルミネッセント・ダイオードを含むポンプ・レーザを備えることもできる。代替例として、光源は、希土類ドープ・ファイバ光源を備えることもできる。一般に、光源は、選択された波長の安定出力を比較的高い効率で提供することが望ましい。

30

【0023】

光源102は、典型的には光ファイバを含む適当な光学経路を使用して、光カプラ104に接続される。光カプラ104は、ファイバ・カプラ、光学光ビーム・カプラ、ウェーブ・コンバイナ及びスプリッタなどと呼ばれることもあり、4つのポートA、B、C、及びDの間に延びる光伝送媒体を有する。ポートAは光源102に接続され、ポートBは検出器110に接続され、ポートCは集積光学チップ106に結合される。

【0024】

一般に、光カプラ104は、それ自体のポートの何れかで電磁波を受信したときに、入力ポートの反対側の2つのポートのそれぞれにおいて、送信される光の約半分が現れるように、電磁波を送信する。同時に、入力ポートと同じ側にあるポートには、実質上、電磁波は送信されない。例えば、ポートAで受信された光は、ポートC及びポートDへは送信されるが、ポートBへは実質的に送信されない。同様に、ポートCで受信された波は、ポートA及びポートBへは送信されるが、ポートDへは送信されず、他のポートについても同様である。

40

【0025】

従って、動作中、光源102は、光カプラ104のポートAへ光を送信する。光カプラ104は、送信された光を分割し、その光をポートC及びDへ供給する。ポートCへ送信された光は更に、光ファイバ又は他の適当な機構を介して集積光学チップ106へ送信される。

【0026】

50

I F O G 1 0 0 が光カプラ 1 0 4 を使用していることを示しているが、本発明の他の実施形態では、カプラ 1 0 4 の代わりに様々なデバイスを使用することに留意すべきである。例えば、幾つかの光ファイバ・ジャイロスコープの実装形態では、光カプラの代わりにサーキュレータが使用される。

【 0 0 2 7 】

集積光学チップ 1 0 6 は、Y 接合部 1 2 0 と、導波管 1 2 2 及び 1 2 4 とを含む。更に、集積光学チップ 1 0 6 は、導波管 1 2 2 及び 1 2 4 と統合された光位相変調器電極 1 2 6 も含む。I F O G 1 0 0 は集積光学チップを使用するが、本発明の他の実施形態では他のデバイスを使用することもできることに、留意すべきである。例えば、別個の Y 接合部やカプラを別個の変調器と共に使用してもよい。

10

【 0 0 2 8 】

集積光学チップ 1 0 6 の内部では、光は Y 接合部 1 2 0 で更に分割され、導波管 1 2 2 及び 1 2 4 へ供給される。導波管 1 2 2 に供給された光は、ファイバ・コイル 1 0 8 へ送られ、ファイバ・コイル 1 0 8 を時計回りに伝搬する。この光は「c w 波」と呼ばれ、ファイバ・コイル 1 0 8 内を伝搬した後に集積光学チップ 1 0 6 内の導波管 1 2 4 へ戻る。同様に、導波管 1 2 4 に供給された光波は、ファイバ・コイル 1 0 8 へ送信され、ファイバ・コイル 1 0 8 を反時計回りに伝搬する。この光は「c c w 波」と呼ばれ、ファイバ・コイル 1 0 8 内を伝搬した後に集積光学チップ 1 0 6 内の導波管 1 2 2 へ戻る。

【 0 0 2 9 】

c w 波及び c c w 波はそれぞれにファイバ・コイル 1 0 8 から送信されてそれぞれの導波管を通過した後に、Y 接合部 1 2 0 で組み合わせられ、光カプラ 1 0 4 のポート C へ伝搬する。次いで、組み合わせられた波は分割され、ポート A 及び B において出力される。ポート B は、c w 波及び c c w 波が検出器 1 1 0 で受信されるように、検出器 1 1 0 と光学的に結合される。検出器 1 1 0 は、典型的には、適当なフォトダイオードや適当な増幅器等の光検出器を備える。勿論、他の適当な検出器が使用されてもよい。組み合わせられた波が検出器 1 1 0 に到着すると、検出器 1 1 0 は、光検出器 1 1 0 へ入射する 2 つの波の強度に比例する出力電流を供給する。

20

【 0 0 3 0 】

検出器 1 1 0 の出力は、ループ閉用電子回路 (loop closure electronics) 1 1 2 へ渡される。一般に、ループ閉用電子回路 1 1 2 は、検出器 1 1 0 からの電流を受信し、集積光学チップ 1 0 6 を駆動させて、干渉計の 2 つの測定値に関する強度差をゼロに保つのに必要とされる位相シフトを行うフィードバックを行う。従って、回転速度 (回転レート) の測定値は、フィードバック位相を基に計算され、出力 1 1 6 として導出される。I F O G 1 0 0 はジャイロスコープの閉ループ動作を示しているが、本発明の他の実施形態では、例えば、復調された光検出器信号から回転を直接に測定する開ループの光ファイバ・ジャイロスコープなどのような他の実装形態も使用できることに留意すべきである。

30

【 0 0 3 1 】

2 つの互いに逆に伝搬する波が検出器 1 1 0 に入射したとき、検出器 1 1 0 からの出力は、その 2 つの波の位相差の余弦に従う。次に、図 2 を参照すると、グラフ 2 0 0 は、検出器へ入射する 2 つの例示的な波の間の位相差の余弦を示す。グラフ 2 0 0 に示されるパターンは、一般に、干渉計パターンと呼ばれる。余弦は偶関数であることから、かかる出力関数は、位相シフトの相対方向に関する指示は与えない。このため、2 つの互いに逆に伝搬する波の位相差は、典型的には、一般にバイアス変調と呼ばれる処理で変調される。

40

【 0 0 3 2 】

バイアス変調器 1 1 4 は、集積光学チップ 1 0 6 内の入力波及び出力波に位相シフトを適用することによって、位相のバイアス変調をもたらす。この変調は、導波管 1 2 2 及び 1 2 4 の周囲の電極 1 2 6 に変調電圧を印加することによって、達成される。電圧の印加により実効光学経路長が延長又は短縮され、それによって印加電圧に比例する光位相シフトがもたらされる。典型的には、バイアス変調器 1 1 4 は、コイルを通る光の走行時間と等しい半期間の 2 乗を印加する。バイアス変調器は干渉計の検出点をシフトさせて、それ

50

により、検出器 1 1 0 が干渉計の頂点の強度を測定せずに 2 つのオフセット点の強度を測定するようにさせる。検出器 1 1 0 で測定された回転速度は、2 つのオフセット点での放射強度の差に比例する。次に、図 3 及び 4 を参照すると、グラフ 3 0 0 及び 4 0 0 は、干渉計パターンに関するバイアス変調を示す。具体的には、グラフ 3 0 0 は、矩形波のバイアス変調信号 3 0 1 が、検出器によるオフセット点 3 0 2 及び 3 0 4 の放射強度の差の測定にどのように影響するかを示す。従って、ここでの回転速度は、点 3 0 2 及び 3 0 4 での放射強度の差に比例する。グラフ 3 0 0 では回転が存在せず ($\omega = 0$)、点 3 0 2 及び 3 0 4 の放射強度差はゼロである。グラフ 4 0 0 では回転が存在し ($\omega \neq 0$)、従って点 4 0 2 及び 4 0 4 の放射強度差はゼロではない。

【 0 0 3 3 】

好ましい実施形態では、バイアス変調信号 M は、 $\pm V_m / 2 \cdot V$ の振幅の周波数チューン可能な矩形波であり、ここで、 V_m は変調深度であり、 V は、集積光学チップ 1 0 6 において ラジアン位の相シフトをもたらすために必要な電圧である。変調深度 V_m は、典型的には、ランダムな角度の動き (random angle walk) を減少させるように選択される。バイアス変調信号の周期は、コイルを通しての光のループ走行時間 (loop transit time) の半分にチューン可能であり、それにより、逆に伝搬する波は、集積光学チップ 1 0 6 に戻ったときに、出力波として逆の変調を受けようになる。実装時に、かかる変調方式の位相は、2 つの波が Y 接合部 1 2 0 で組み合わせられたときに干渉し合うように、入力波を進ませ、出力波を遅らせる。

【 0 0 3 4 】

上述のように、高レベルの性能を実現するために、バイアス変調信号は、その変調信号の周期が光ファイバ・コイル 1 0 8 を通る光の走行時間の 2 倍と等しくされ得るように、チューン可能な周波数とされる。バイアス変調信号の周波数は、チューン可能バイアス変調クロック生成器 1 3 0 によって制御される。チューン可能バイアス変調クロック生成器 1 3 0 は、互いに逆に伝搬する波のうち一方の波の変調が他方の波の変調と 1 8 0 度の位相差が生じるように構成される周波数をもつクロック信号を、供給する。チューン可能バイアス変調クロック生成器 1 3 0 は、周波数を正確に調整して、光ファイバの長さにわたっての及びその等価屈折率の変動を補償することを可能にする。以下では、チューン可能バイアス変調クロック生成器 1 3 0 がどのようにバイアス変調クロックを生成し得るかに関する詳細な例が説明される。

【 0 0 3 5 】

上述のように、閉ループ動作では、ループ閉用電子回路 1 1 2 は、集積光学チップ 1 0 6 を駆動させて、2 つのオフセット測定点の放射強度差をゼロに保つ。従って、回転速度の測定値は、フィードバック位相から計算され、出力 1 1 6 として渡される。次に、図 5 を参照すると、グラフ 5 0 0 は、点 5 0 2 と点 5 0 4 の強度差をゼロへと駆動するために、回転により誘導された位相シフトと等しく且つ反対向きのフィードバック位相シフト Φ_B がどのように導入されるかを示す。従って、回転速度の測定値は、フィードバック位相シフト Φ_B から計算され得る。具体的には、ループ閉用電子回路は、測定されたフィードバック位相シフト Φ_B を積分して、回転した角度に比例する値を得ることができる。次いで、蓄積した位相 (accumulated phase) に換算係数 (scaling factor) を乗じる

【 0 0 3 6 】

閉ループ動作は、開ループ動作よりも多くの利点を有する。例えば、2 乗余弦干渉計上の同じ場所にバイアスがかかることによって、出力が極めて線形的且つ安定的となる。更に、出力 1 1 6 は、位相の測定値から導出されるので、温度、放射線、振動、及び電子回路利得の変化にตอบสนองして変化し得る検出器における測定の総合的強度に依存しない。

【 0 0 3 7 】

一定の回転速度を得るために、速度サーボを閉じるために必要とされるフィードバック変調は、継続的に増加するランプ (ramp) である。ループ閉用電子回路 1 1 2 の増幅回路は、それ自体の出力範囲により制限される。この問題を回避するために、フィードバック

10

20

30

40

50

変調の電圧が I O C 1 0 6 の駆動電圧限界に近付いたときは、フィードバック変調に対して 2 の位相変化に対応する電圧が加算又は減算される。

【 0 0 3 8 】

上述のように、検出器 1 1 0 は、光カプラ 1 0 4 からの波を受信し、2つの波の強度に比例する出力電流を供給する。検出器の出力は、ループ閉用電子回路 1 1 2 へ渡される。ループ閉用電子回路 1 1 2 は、検出器 1 1 0 の出力をサンプリングして2つの波の強度を判定する。検出器 1 1 0 の出力のサンプリングは、サンプリング・クロック生成器 1 3 2 によって生成されるサンプリング・クロックによって制御される。サンプリング・クロックは、バイアス変調クロックの半周期あたりについて所望される数のサンプルが得られる周波数を有するように、選択される。以下でより詳細に説明されるように、サンプリング・クロックは、固定周波数の高速クロックを分割することによって生成されることが好ましい。例えば、水晶発振器の固定周波数クロックは、アナログ/デジタル変換器のサンプリング周波数へと分割され得る。サンプリング・クロックは、固定周波数の高速クロックを分割することによって生成されるので、耐放射線型の電子部品を使用して提供され得る。

10

【 0 0 3 9 】

従って、I F O G 1 0 0 は、バイアス変調用の高度にチューン可能な低速クロックと、光検出器のサンプリング用の別個のチューン可能ではない高速クロックとを含む。同じクロックの2つの派生物を使用するのではなく2つのクロックを分離することによって、容易に使用可能な低性能の耐放射線型の電子部品を使用しながらも、バイアス変調クロックのチューン可能性に関する目的と、光検出器のサンプリング・クロックの高速性に関する目的との両方を実現することができる。

20

【 0 0 4 0 】

次に、図 6 を参照すると、チューン可能バイアス変調クロック生成器 6 0 0 の一実施形態が示されている。チューン可能な低速バイアス変調クロックを生成するこの実施形態は、直接デジタル合成 (D D S) 回路を使用して作成される。具体的には、チューン可能な低速バイアス変調クロックは、デジタル正弦波生成器 6 0 2 と、デジタル/アナログ変換器 (D A C) 6 0 4 と、フィルタ 6 0 6 と、コンパレータ 6 0 8 とを備える。デジタル正弦波生成器 6 0 2 は、精密に制御可能な周波数のデジタル正弦波を作り出す。デジタル正弦波が生成される周波数は、典型的には、適応するように制御される。例えば、入力位相ステップを蓄積し、そしてアキュムレータのロールオーバー周波数を、デジタル正弦波の所望される周波数として使用することによって、制御される。勿論、他の適当な技法が使用されてもよい。次いで、デジタル正弦波は、D A C 6 0 2 によってアナログ信号に変換されるものであり、これは、好ましくは、デジタル正弦波生成器 6 0 2 によって作り出される正弦波の周波数より少なくとも 4 倍大きい固定周波数クロックでクロックされる。一実施形態では、D A C のクロックは、以下でより詳細に説明されるように、光検出器のサンプリング・クロックを生成するために使用されるものと同じクロックから導出される。D A C の生成した正弦波は、D A C のビット深度で電圧量子化が定められ、D A C のクロック速度で時間量子化が定められるものであり、次いで、フィルタ 6 0 6 を通過する。フィルタ 6 0 6 は、低域通過型のアナログ・フィルタであることが好ましい。低域通過フィルタは、D A C のスイッチング周波数で生成される周波数を拒絶し、所望される正弦波周波数を残す。一実施形態では、フィルタ 6 0 6 は、5 次チェビシェフ・フィルタ (C h e b y s h e v f i l t e r) を備える。濾波された出力は、ここではほぼ全体的に所望の周波数から構成されており、それがコンパレータ 6 0 8 へ渡されて、D A C 6 0 4 を駆動するために使用されるクロックから独立した周波数の矩形波クロックが生成される。

30

40

【 0 0 4 1 】

幾つかの実施形態では、必要な周波数の 2 倍の周波数でバイアス変調クロックを生成して、バイアス変調信号を生成するために立ち上がりエッジさえ使用すれば済むようにすることが望ましく、これにより、コンパレータの出力のデューティ・サイクルに関する要件を取り除く。従って、高度にチューン可能なクロックが生成され得、このクロックは、安

50

定的であり、使用可能な構成部品の速度により周波数が制限される。

【0042】

更に、バイアス変調信号自体は比較的低い周波数を必要とするので、DDSベースの変調クロック生成器600は、比較的低い周波数の電子部品を用いて実装され得る。このことは、典型的には、耐放射線型ではない部品よりもずっと低い性能レベルで使用可能な耐放射線型の電子部品の使用を容易にする。例えば、ファイバ・コイルの長さを約1kmとした場合、適当な周波数はほぼ100kHzとなり、望まれるDDS周波数は、適当な周波数の2倍、即ち、200kHz程度(～200kHz)となる。IFOG内の主クロックが、耐放射線型の30MHzの固定周波数水晶発振器である場合、その主クロックは、耐放射線型DAC用の1.5MHzのクロックを生成するためにカウンタを用いて20

10

【0043】

次に、図7を参照すると、高速サンプリング・クロック生成器700の一実施形態が示される。この実施形態では、サンプリング・クロック生成器700は、固定高速クロック702と、周波数分割器704とを備える。固定高速クロック702は、光ファイバ・ジャイロスコープで主の固定クロックを提供する水晶発振器などのような、任意の適当なクロックを備えることができる。従って、サンプリング・クロックは、固定周波数の高速クロックを分割することによって生成される。典型的には、サンプリング・クロックのチューン性に関する要件は存在しないので、固定周波数クロックが使用されてもよい。1つの具体例として、アナログ/デジタル変換器の最大サンプリング周波数が6MHzであり、水晶発振器の周波数が30MHzであると仮定すると、カウンタを用いて30MHzクロックを5で割ることによって、6MHzの光検出器のサンプリング・クロックが生成される。これと同じ高速水晶発振器のクロックを、バイアス変調クロック生成器がバイアス変調信号を生成するために、使用することができる。例えば、これと同じ固定周波数クロックは、バイアス変調クロックを生成するために使用されるデジタル/アナログ変換器の最大変換周波数へと分割することができ、また、光検出器信号をサンプリングするために使用されるアナログ/デジタル変換器の最大サンプリング周波数へと分割することができる。

20

30

【0044】

光検出器信号を最良の形で復調するために、光検出器のサンプルは、バイアス変調信号のエッジと位置合わせされることが好ましい。このクロック・システムでは、バイアス変調クロックのエッジは、光検出器のサンプリング・クロックのエッジとは非同期である。位置合わせを容易にするために、バイアス変調クロックは、バイアス変調クロックのクロック遷移の位置を見つけるために、高速固定周波数発振器のクロックを用いてサンプリングされる。バイアス変調クロックがバイアス変調周波数の2倍の周波数で生成される実施形態では、立ち上がりエッジの遷移さえ識別されればよく、この方法は、バイアス変調クロックに関するどのようなデューティ・サイクル要件の影響も受けない。

40

【0045】

従って、動作中、バイアス変調クロックは、高速の固定クロックを用いてサンプリングされる。バイアス変調クロックにおけるクロックの遷移が検出されたとき、サンプリング・クロックが開始され、コイル・ループ走行時間内に最初の光検出器サンプルが取られる。サンプリング・クロックは、典型的には、高速クロックのほんの数サイクル内に開始され得る。従って、バイアス変調クロックとサンプリング・クロックとは非同期であるが、これにより、サンプリング・クロックとバイアス変調クロックとの十分な位置合わせが容易になる。次いで、導出された固定周波数クロックに基づいて、後続の光検出器サンプル

50

が取られる。所定の数の光検出器サンプルが得られると、DDSの生成したクロックにおける次の遷移まで、それ以上の測定は行われない。

【0046】

次に、図8を参照すると、クロッキング・システムの動作の一例が、グラフ800に示されている。グラフ800は、例示的な高速固定周波数水晶発振器の30MHzのクロックと、DDSのバイアス変調クロック回路内におけるデジタル正弦波を生成するために使用される1.5MHzのクロックと、結果的に得られたチューン可能バイアス変調によって生成される200kHzのクロックと、バイアス変調クロックの立ち上がりエッジと近接して位置合わせされる6MHzの光検出器のサンプリング・クロックとを示す。この例では、バイアス変調信号の1つの周期あたりに30個の光検出器サンプルが存在し、次のバイアス変調の遷移まで、すなわち、バイアス変調信号の次の立ち上がりエッジの遷移まで、更なるサンプルは得られない。

10

【0047】

バイアス変調と光検出器のサンプリングとを非同期的にクロッキングする1つの結果は、バイアス変調の遷移エッジに対する光検出器サンプルのタイミング・ジッタである。このタイミング・ジッタは、バイアス変調クロックの遷移を認識するために使用されるクロックの周波数によって決定される。ここで提供される実施形態では、このタイミング・ジッタは30MHzである。高い周波数の雑音が復調周波数にエイリアシングを生じさせるのを防ぐために、光検出器信号に対するアンチ・エイリアシング・フィルタが必要とされる。アンチ・エイリアシング・フィルタの周波数は、典型的には、光検出器のサンプリング周波数の半分に設定される。ここで提供される実施形態では、光検出器のサンプリング周波数は6MHzであり、アンチ・エイリアシング・フィルタは3MHzに設定される。アンチ・エイリアシング・フィルタを3MHzとした結果として、30MHzのタイミング・ジッタによってもたらされる誤差は最小となる。

20

【0048】

従って、本発明は、バイアス変調用の高度にチューン可能なクロックと、光検出器のサンプリング用の別個の高速クロックとを含む光ファイバ・ジャイロスコープのためのクロック・システム及び方法を提供する。このクロック・システム及び方法は、同じクロックの2つの派生物を使用するのではなく2つのクロックを分離することにより、容易に使用可能な低性能の耐放射線型の電子部品を使用しながらも、バイアス変調クロックのチューン可能性に関する目的と、サンプリング・クロックの高速性に関する目的との両方を実現することができる。

30

【0049】

本明細書に詳しく記載される実施形態及び各種の例は、本発明及びその具体的な応用例を最良の形で説明し、それによって当業者が本発明を製作し使用することを可能にするために提示された。しかしながら、当業者であれば、上記の記載及び各種の例は説明及び例示のためのみに提示されるに過ぎないことを理解するであろう。ここに詳しく記載される説明は排他的なものではなく、また、開示された形態に厳密に本発明を限定するものでもない。上記の教示に照らして、添付の特許請求の範囲の趣旨から逸脱することのない多くの変更形態及び変形形態が可能である。

40

【図面の簡単な説明】

【0050】

【図1】図1は、本発明の一実施形態による例示的な光ファイバ・ジャイロスコープの概略図である。

【図2】図2～5は、互いに逆に伝搬する波からの余弦干渉計パターンの例示的なグラフである。

【図3】図2～5は、互いに逆に伝搬する波からの余弦干渉計パターンの例示的なグラフである。

【図4】図2～5は、互いに逆に伝搬する波からの余弦干渉計パターンの例示的なグラフである。

50

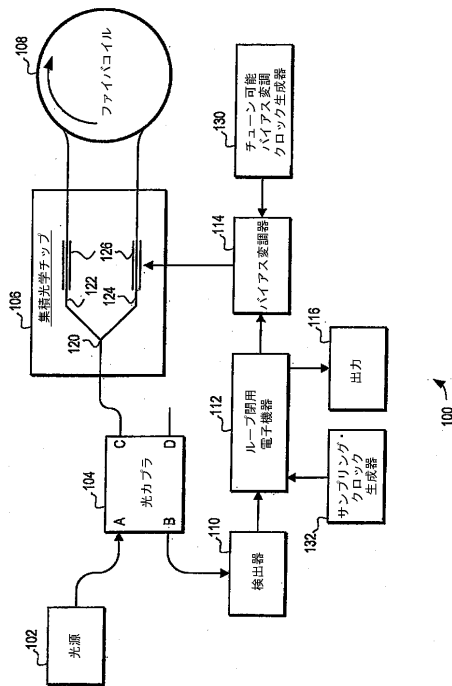
【図5】図2～5は、互いに逆に伝搬する波からの余弦干渉計パターンの例示的なグラフである。

【図6】図6は、本発明の一実施形態による例示的なバイアス変調クロック生成器の概略図である。

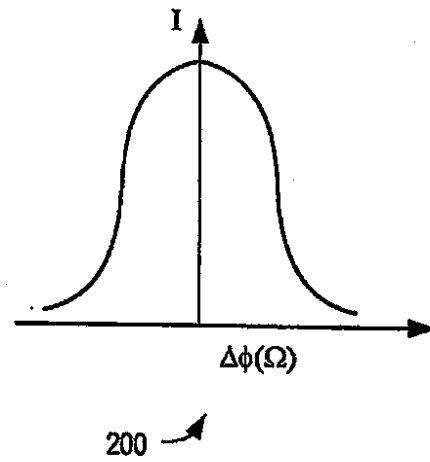
【図7】図7は、本発明の一実施形態による例示的なサンプリング・クロック生成器の概略図である。

【図8】図8は、例示的なタイミング図のグラフである。

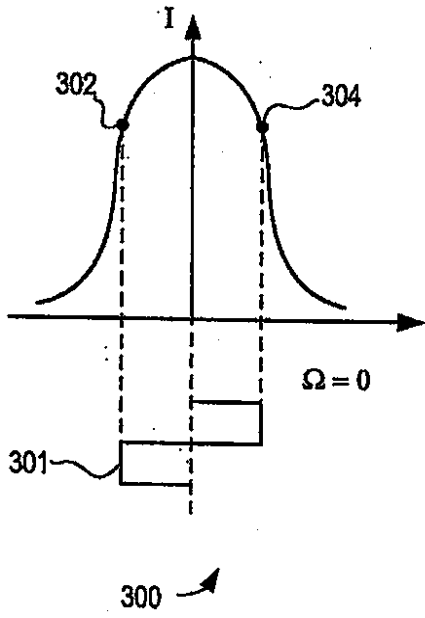
【図1】



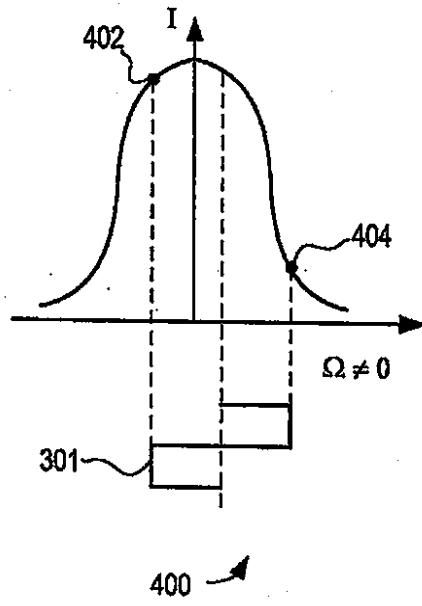
【図2】



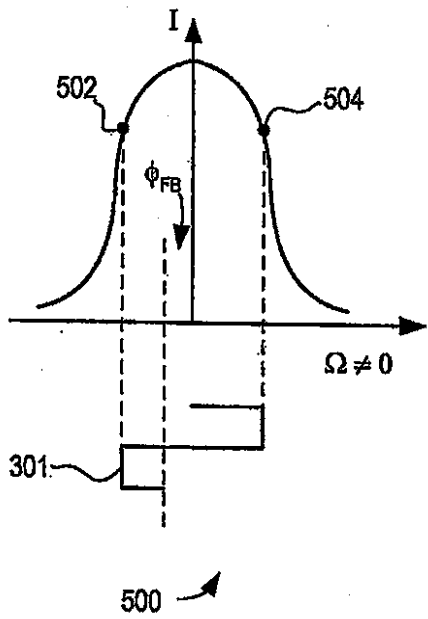
【図3】



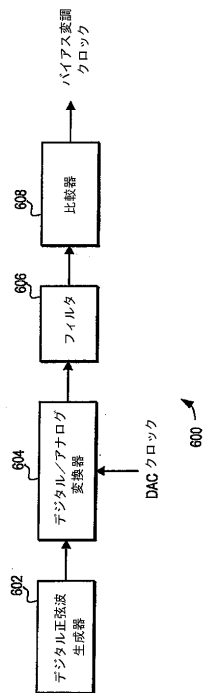
【図4】



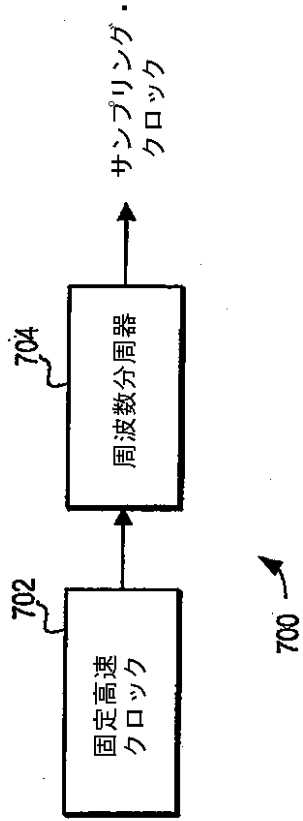
【図5】



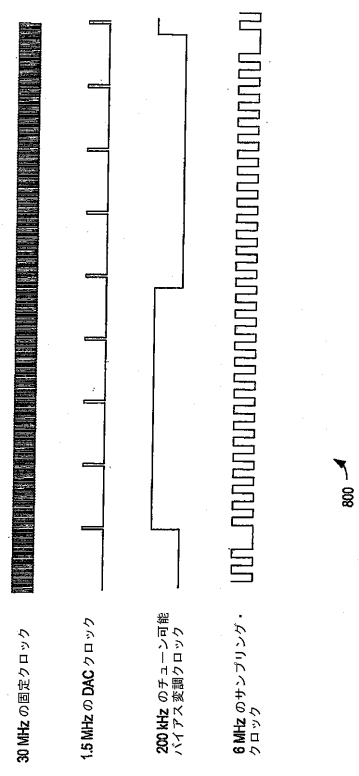
【図6】



【図7】



【図8】



フロントページの続き

- (74)代理人 100107696
弁理士 西山 文俊
- (72)発明者 トーマス・シー・グリーンング
アメリカ合衆国アリゾナ州 8 5 3 8 3 , ペオリア, ウエスト・ヴィア・デル・ソル 7 8 0 1
- (72)発明者 チャールズ・エイチ・ランゲ
アメリカ合衆国アリゾナ州 8 5 3 1 0 , グレンデイル, ウエスト・アラメダ・ロード 4 6 1 1
- (72)発明者 チュン・イエン・チェン
アメリカ合衆国アリゾナ州 8 5 0 5 0 , フェニックス, イースト・ウィリアムズ・ドライブ 4 3
0 8

審査官 梶田 真也

- (56)参考文献 特開平 0 6 - 3 0 7 8 7 5 (J P , A)
特開平 0 9 - 0 8 3 3 5 2 (J P , A)
特開 2 0 0 0 - 3 1 5 3 5 7 (J P , A)
特開平 0 3 - 2 5 2 5 2 1 (J P , A)
特開平 0 8 - 1 5 2 3 2 9 (J P , A)
特開 2 0 0 0 - 0 5 5 6 7 2 (J P , A)
特開 2 0 0 3 - 1 7 9 5 3 1 (J P , A)
特開 2 0 0 2 - 1 9 0 7 9 4 (J P , A)
特開平 0 6 - 1 2 9 8 5 9 (J P , A)
特開平 0 5 - 0 1 0 7 6 9 (J P , A)
特開平 0 3 - 0 0 1 7 3 4 (J P , A)

(58)調査した分野(Int.Cl. , DB名)

G 0 1 C 1 9 / 6 4 - 1 9 / 7 2