

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-143134

(P2012-143134A)

(43) 公開日 平成24年7月26日(2012.7.26)

(51) Int.Cl.	F I	テーマコード (参考)
<b>HO2M 3/28 (2006.01)</b>	HO2M 3/28 U	5H730
<b>HO2M 3/155 (2006.01)</b>	HO2M 3/28 H	
	HO2M 3/155 U	
	HO2M 3/155 H	

審査請求 有 請求項の数 14 O L (全 20 頁)

(21) 出願番号 特願2011-273764 (P2011-273764)  
 (22) 出願日 平成23年12月14日 (2011.12.14)  
 (31) 優先権主張番号 特願2010-278659 (P2010-278659)  
 (32) 優先日 平成22年12月14日 (2010.12.14)  
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 390005223  
 株式会社タムラ製作所  
 東京都練馬区東大泉1丁目19番43号  
 (74) 代理人 100078880  
 弁理士 松岡 修平  
 (74) 代理人 100169856  
 弁理士 尾山 栄啓  
 (74) 代理人 100148895  
 弁理士 荒木 佳幸  
 (72) 発明者 青木 弘利  
 埼玉県坂戸市千代田5丁目5番30号 株  
 式会社タムラ製作所坂戸事業所内  
 (72) 発明者 ▲高▼田 啓明  
 埼玉県坂戸市千代田5丁目5番30号 株  
 式会社タムラ製作所坂戸事業所内  
 最終頁に続く

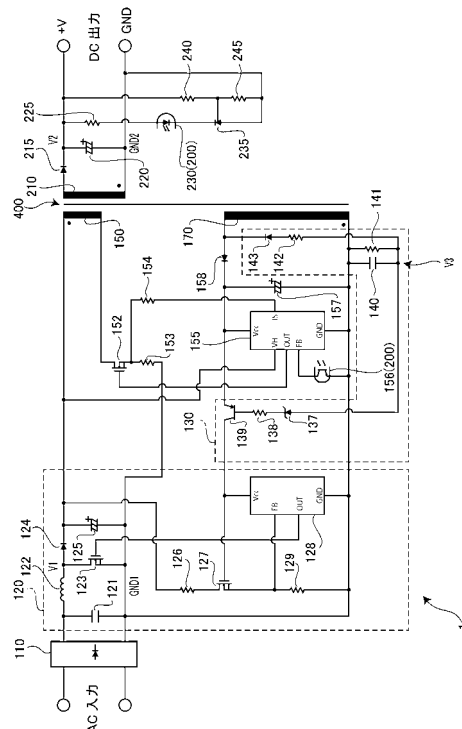
(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【課題】 無駄な電力消費を防ぎつつ、PFC回路の起動に遅れが生じない、高効率かつ安定性の高いスイッチング電源装置を提供することを目的とする。

【解決手段】 スイッチング電源装置が、PFC回路と、PFC回路に電源を供給する電源供給回路とを有する一次側回路と、二次巻線と、二次巻線に生じる電圧から直流電圧を生成し負荷回路に供給する直流通路とを有する二次側回路とを有し、一次側回路は、負荷回路の負荷に対応した電圧を出力する出力回路を有し、PFC回路は、入力される電流を制御するスイッチング素子と、PFC回路の検出電圧を生成する検出電圧生成回路と、検出電圧が所定の一定電圧となるようにスイッチング素子を制御するPFC制御回路とを有し、電源供給回路は、PFC回路の電源を出力回路の電圧に応じた所定の周期で間欠的にオン/オフし、検出電圧は、PFC回路の電源がオンする時のみ生成される。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

一次側回路と二次側回路を有するスイッチング電源装置であって、  
 前記一次側回路は、  
 交流電源電圧を整流する整流回路と、  
 前記整流回路から出力される電流の波形を整形し昇圧して第 1 の直流電圧を出力する  
 第 1 の直流化回路と、  
 前記第 1 の直流電圧が一端に印加される一次巻線と、  
 前記一次巻線の他端に接続され前記一次巻線に流れる電流をオン/オフする第 1 のス  
 イッチング素子と、  
 前記第 1 のスイッチング素子のオン/オフを制御する制御回路と、  
 前記第 1 の直流化回路を駆動するための電源を供給する電源供給回路と、  
 を有し、  
 前記二次側回路は、  
 前記一次巻線との間で電磁誘導を生じる二次巻線と、  
 前記二次巻線に生じる電圧を整流し平滑化して第 2 の直流電圧を負荷回路に供給する  
 第 2 の直流化回路と、  
 を有し、  
 前記一次側回路は、前記負荷回路の負荷に対応した電圧を出力する出力回路をさらに有  
 し、  
 前記第 1 の直流化回路は、前記整流回路から出力される電流をオン/オフする第 2 のス  
 イッチング素子と、前記第 1 の直流電圧に基づいて検出電圧を生成する検出電圧生成回路  
 と、該検出電圧が所定の一定電圧となるように前記第 2 のスイッチング素子を制御する P  
 F C 制御回路と、を有し、  
 前記電源供給回路は、前記第 1 の直流化回路を駆動するための電源を前記出力回路から  
 出力される電圧に応じた所定の周期で間欠的にオン/オフし、  
 前記検出電圧は、前記第 1 の直流化回路の電源がオンする時にのみ生成されることを特  
 徴とするスイッチング電源装置。

10

20

## 【請求項 2】

前記検出電圧生成回路は、前記第 1 の直流化回路の出力と前記一次側回路のグラウンド  
 との間に挿入され、前記第 1 の直流電圧に応じた電流が流れる抵抗と、前記抵抗に流れる  
 電流を制御する第 1 のスイッチ回路とを有し、  
 前記第 1 のスイッチ回路は、前記第 1 の直流化回路の電源がオンする時に同期して前記  
 抵抗に電流を流し、前記抵抗の一端に前記検出電圧を生成する  
 ことを特徴とする請求項 1 に記載のスイッチング電源装置。

30

## 【請求項 3】

前記第 1 のスイッチ回路が、トランジスタであることを特徴とする請求項 2 に記載のス  
 イッチング電源装置。

## 【請求項 4】

前記第 1 のスイッチ回路は、前記第 1 の直流化回路の電源に接続され、該電源がオンす  
 る時に所定の光量で発光する発光ダイオードと、前記発光ダイオードからの光を受光して  
 前記抵抗に電流を流すフォトトランジスタと、を有することを特徴とする請求項 2 に記載  
 のスイッチング電源装置。

40

## 【請求項 5】

前記発光ダイオードと前記フォトトランジスタが、フォトカップラを構成することを特徴  
 とする請求項 4 に記載のスイッチング電源装置。

## 【請求項 6】

前記電源供給回路は、前記出力回路の電圧に基づいて前記所定の周期のパルスを生  
 成するパルス生成回路を有し、前記第 1 の直流化回路を駆動するための電源を前記パルスに基  
 づいてオン/オフすることを特徴とする請求項 1 から請求項 5 のいずれか一項に記載のス

50

スイッチング電源装置。

【請求項 7】

前記電源供給回路は、前記一次巻線との間で電磁誘導を生じる一次補助巻線を有し、  
前記出力回路は、前記一次補助巻線に生じる電圧を平均化した平均電圧を生成し出力することを特徴とする請求項 1 から請求項 6 のいずれか一項に記載のスイッチング電源装置。

【請求項 8】

前記電源供給回路は、前記平均電圧が第 1 の基準電圧よりも大きい時に前記第 1 の直流化回路を駆動するための電源をオンし、前記平均電圧が前記第 1 の基準電圧よりも小さい時に前記第 1 の直流化回路を駆動するための電源を前記所定の周期で間欠的にオン/オフすることを特徴とする請求項 7 に記載のスイッチング電源装置。

10

【請求項 9】

前記制御回路は、第 2 の直流電圧が一定となるように前記第 1 のスイッチング素子のオン/オフを制御し、前記平均電圧が前記第 1 の基準電圧よりも小さい時、前記第 1 のスイッチング素子を前記所定の周期毎に複数回バースト状にオン/オフし、

前記平均電圧は、前記第 1 のスイッチング素子がバースト状にオン/オフする時、前記第 1 のスイッチング素子のオン/オフと同期して所定の電圧範囲で変動し、

前記電源供給回路は、前記平均電圧の変動に応じて前記第 1 の直流化回路を駆動するための電源をオン/オフすることを特徴とする請求項 8 に記載のスイッチング電源装置。

20

【請求項 10】

前記電源供給回路は、前記平均電圧が第 2 の基準電圧よりも大きい時に前記第 1 の直流化回路を駆動するための電源をオンし、前記平均電圧が前記第 2 の基準電圧よりも小さい時に前記第 1 の直流化回路を駆動するための電源をオフすることを特徴とする請求項 9 に記載のスイッチング電源装置。

【請求項 11】

前記電源供給回路は、前記一次補助巻線に生じる電圧を整流し平滑化して第 3 の直流電圧を生成する第 3 の直流化回路を有し、該第 3 の直流電圧を前記第 1 の直流化回路を駆動するための電源として供給することを特徴とする請求項 7 から請求項 10 のいずれか一項に記載のスイッチング電源装置。

【請求項 12】

前記電源供給回路は、前記第 1 の直流化回路が備える昇圧用のインダクタとの間で電磁誘導を生じる補助巻線と、該補助巻線に生じる電圧を整流し平滑化して第 3 の直流電圧を生成する第 3 の直流化回路と、を有し、該第 3 の直流電圧を前記第 1 の直流化回路を駆動するための電源として供給することを特徴とする請求項 1 から請求項 10 のいずれか一項に記載のスイッチング電源装置。

30

【請求項 13】

前記電源供給回路は、前記第 3 の直流電圧と前記第 2 の基準電圧との電圧差を検出する電圧差検出回路と、該電圧差に基づいて前記第 3 の直流電圧をオン/オフする第 2 のスイッチ回路とを有することを特徴とする請求項 10 を引用する請求項 11 又は請求項 12 に記載のスイッチング電源装置。

40

【請求項 14】

前記電圧差検出回路は、前記第 3 の直流電圧と前記第 2 の基準電圧との電圧差に略等しい電圧を生成するツェナーダイオードを有することを特徴とする請求項 13 に記載のスイッチング電源装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、交流電源電圧を直流電源電圧に変換するスイッチング電源装置に関し、特に、二次側の出力電圧が供給される負荷の状態に応じて一次側の PFC 回路 (Power Factor Collection の略称：力率改善回路) の動作を制御する機能を備えたスイッチング電源装

50

置に関する。

【背景技術】

【0002】

従来から、直流を別の直流に変換するDC-DCコンバータと、このDC-DCコンバータの前段に設けられて、交流入力の力率改善を行うPFC回路とを備えたスイッチング電源装置が使用されている。このスイッチング電源装置においては、交流電源を全波整流する全波整流回路の後段に、チョークコイル、スイッチング素子、ダイオード及び平滑コンデンサを備えたPFC回路を設け、このPFC回路により全波整流出力を昇圧・平滑して力率改善した直流電圧をDC-DCコンバータに入力する。そして、DC-DCコンバータは、PFC回路からの直流電圧をトランスの一次側巻線を介してスイッチング素子によりオン/オフさせることにより高周波電圧に変換し、二次側巻線に発生する高周波電圧を整流・平滑して、負荷となる機器の要求する直流電圧に変換する。

10

【0003】

近年、環境保護などの観点から、スイッチング電源装置の電力変換効率の改善が求められており、特に待機時の消費電力の低減が重要になってきている。例えば、スイッチング素子のオン/オフ制御に関しては、待機時にスイッチング周波数を低下させたり、間欠動作（バースト動作）させたりする等、各種方法が提案されている（例えば、特許文献1）。

【0004】

また、PFC回路についても、待機時の電力消費を抑えるために、無負荷状態の時にPFC回路への電力供給を停止する方法が提案されている（例えば、特許文献2）。

20

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2007-135277号公報

【特許文献2】特許第3751943号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかし、特許文献2の構成の場合、待機時の電力消費は抑えられるものの、待機時にPFC回路の電源が遮断されてしまうため、起動時（待機時から通常の動作に復帰する時）にPFC回路の動作が遅れてしまうという問題がある。そして、PFC回路の動作が遅れてしまうと、PFC回路が正常に動作するまでの間、出力電圧に一時的な落ち込みが発生してしまうという問題がある。また、特許文献2の構成の場合、PFC回路への電力供給の有無に拘わらず、常にPFC回路の出力電圧がPFC回路にフィードバックされる（出力される）構成となっているため、このフィードバック経路（ループ）での電力消費が発生するという問題がある。

30

【0007】

本発明は、二次側の負荷の状態に応じてPFC回路の電力供給及びフィードバックループを制御することにより、無駄な電力消費を防ぎつつ、PFC回路の起動に遅れが生じない、高効率かつ安定性の高いスイッチング電源装置を提供することを目的とする。

40

【課題を解決するための手段】

【0008】

上記の目的を達成するため、本願発明のスイッチング電源装置は、一次側回路と二次側回路を有するスイッチング電源装置であって、一次側回路は、交流電源電圧を整流する整流回路と、整流回路から出力される電流の波形を整形し昇圧して第1の直流電圧を出力する第1の直流化回路と、第1の直流電圧が一端に印加される一次巻線と、一次巻線他端に接続され一次巻線に流れる電流をオン/オフする第1のスイッチング素子と、第1のスイッチング素子のオン/オフを制御する制御回路と、第1の直流化回路を駆動するための電源を供給する電源供給回路とを有し、二次側回路は、一次巻線との間で電磁誘導を生じ

50

る二次巻線と、二次巻線に生じる電圧を整流し平滑化して第2の直流電圧を負荷回路に供給する第2の直流化回路とを有し、一次側回路は、負荷回路の負荷に対応した電圧を出力する出力回路をさらに有し、第1の直流化回路は、整流回路から出力される電流をオン/オフする第2のスイッチング素子と、第1の直流電圧に基づいて検出電圧を生成する検出電圧生成回路と、該検出電圧が所定の一定電圧となるように第2のスイッチング素子を制御するPFC制御回路とを有し、電源供給回路は、第1の直流化回路を駆動するための電源を出力回路から出力される電圧に応じた所定の周期で間欠的にオン/オフし、検出電圧は、第1の直流化回路の電源がオンする時にのみ生成されることを特徴とする。

【0009】

このように、本願発明のスイッチング電源装置は、負荷回路の負荷に対応した電圧を出力する出力回路を有し、第1の直流化回路を駆動するための電源を出力回路から出力される電圧に応じた所定の周期で間欠的にオン/オフするため、第1の直流化回路での無駄な電力消費が抑えられる。また、更に、第1の直流化回路の電源がオンする時にのみPFC制御回路の検出電圧が生成される構成となっているため、検出電圧生成回路での無駄な電力消費も抑えられる。そして、第1の直流化回路は、第1の直流化回路を駆動するための電源がオンする時に第1の直流電圧を出力するように構成されているため、負荷回路の負荷が重くなった場合（無負荷の状態から脱した場合）であっても、第1の直流化回路の動作が遅れることはなく、第2の直流電圧に一時的な落ち込みを発生させることがない。すなわち、高効率かつ安定性の高いスイッチング電源装置が実現される。

【0010】

また、検出電圧生成回路は、第1の直流化回路の出力と一次側回路のグラウンドとの間に挿入され、第1の直流電圧に応じた電流が流れる抵抗と、抵抗に流れる電流を制御する第1のスイッチ回路とを有し、第1のスイッチ回路は、第1の直流化回路の電源がオンする時に同期して抵抗に電流を流し、抵抗の一端に検出電圧を生成する構成とすることができる。この場合、第1のスイッチ回路が、トランジスタで構成されてもよい。また、第1のスイッチ回路は、第1の直流化回路の電源に接続され、該電源がオンする時に所定の光量で発光する発光ダイオードと、発光ダイオードからの光を受光して抵抗に電流を流すフォトトランジスタとを有する構成としてもよい。また、この場合には、発光ダイオードとフォトトランジスタが、フォトカプラを構成することが望ましい。

【0011】

また、電源供給回路は、出力回路の電圧に基づいて所定の周期のパルスを生成するパルス生成回路を有し、第1の直流化回路を駆動するための電源を該パルスに基づいてオン/オフする構成とすることができる。

【0012】

また、電源供給回路は、一次巻線との間で電磁誘導を生じる一次補助巻線を有し、出力回路は、一次補助巻線に生じる電圧を平均化した平均電圧を生成し出力する構成とすることができる。この場合、電源供給回路は、平均電圧が第1の基準電圧よりも大きい時に第1の直流化回路を駆動するための電源をオンし、平均電圧が前記第1の基準電圧よりも小さい時に第1の直流化回路を駆動するための電源を所定の周期で間欠的にオン/オフする構成としてもよい。また、制御回路は、第2の直流電圧が一定となるように第1のスイッチング素子のオン/オフを制御し、平均電圧が第1の基準電圧よりも小さい時、第1のスイッチング素子を所定の周期毎に複数回パースト状にオン/オフし、平均電圧は、第1のスイッチング素子がパースト状にオン/オフする時、第1のスイッチング素子のオン/オフと同期して所定の電圧範囲で変動し、電源供給回路は、平均電圧の変動に応じて第1の直流化回路を駆動するための電源をオン/オフする構成とすることができる。また、この場合、電源供給回路は、平均電圧が第2の基準電圧よりも大きい時に第1の直流化回路を駆動するための電源をオンし、平均電圧が第2の基準電圧よりも小さい時に第1の直流化回路を駆動するための電源をオフする構成としてもよい。このように、第1のスイッチング素子のオン/オフによって平均電圧が変動する構成としたことにより、特別な回路を別途設けることなく第1の直流化回路を駆動するための電源を第1のスイッチング素子のオ

10

20

30

40

50

ン/オフと同期してオン/オフすることが可能となる。

【0013】

また、電源供給回路は、一次補助巻線に生じる電圧を整流し平滑化して第3の直流電圧を生成する第3の直流化回路を有し、該第3の直流電圧を第1の直流化回路を駆動するための電源として供給する構成とすることができる。また、電源供給回路は、第1の直流化回路が備える昇圧用のインダクタとの間で電磁誘導を生じる補助巻線と、補助巻線に生じる電圧を整流し平滑化して第3の直流電圧を生成する第3の直流化回路とを有し、該第3の直流電圧を第1の直流化回路を駆動するための電源として供給する構成としてもよい。この場合、電源供給回路は、第3の直流電圧と第2の基準電圧との電圧差を検出する電圧差検出回路と、該電圧差に基づいて第3の直流電圧をオン/オフする第2のスイッチ回路とを有する構成としてもよい。また、この場合、電圧差検出回路は、第3の直流電圧と第2の基準電圧との電圧差に略等しい電圧を生成するツェナーダイオードを有する構成としてもよい。

10

【発明の効果】

【0014】

以上のように本発明によれば、二次側の負荷の状態に応じてPFC回路の電力供給及びフィードバックループを制御することにより、無駄な電力消費を防ぎつつ、PFC回路の起動に遅れが生じない、高効率かつ安定性の高いスイッチング電源装置を提供することが可能となる。

【図面の簡単な説明】

20

【0015】

【図1】本発明の第1の実施の形態に係るスイッチング電源装置1の構成を示す回路図である。

【図2】本発明の第1の実施の形態に係るスイッチング電源装置1の一次側補助巻線の両端に生じる電圧を示す波形図である。

【図3】図1の負荷検出電圧 $V_3$ （コンデンサ140の一端側）の電圧を示す波形図である。

【図4】本発明の第1の実施の形態に係る制御用IC155がバーストモードで動作する時の負荷検出電圧 $V_3c$ とトランジスタ139のオン/オフの関係を示す波形図である。

【図5】本発明の第1の実施の形態に係るスイッチング電源装置1の変形例1の構成を示す回路図である。

30

【図6】本発明の第1の実施の形態に係るスイッチング電源装置1の変形例2の構成を示す回路図である。

【図7】本発明の第2の実施の形態に係るスイッチング電源装置1Mの構成を示す回路図である。

【図8】本発明の第2の実施の形態に係るスイッチング電源装置1Mの変形例1の構成を示す回路図である。

【図9】本発明の第2の実施の形態に係るスイッチング電源装置1Mの変形例2の構成を示す回路図である。

【発明を実施するための形態】

40

【0016】

本発明の実施の形態に係るスイッチング電源装置について以下に説明する。

【0017】

図1は、本発明の第1の実施の形態に係るスイッチング電源装置1の回路図である。スイッチング電源装置1は、一次側回路に入力される交流電力をトランス400によって変換し、二次側回路から一定の直流電力を出力する電源装置である。トランス400は、一次側巻線150、一次側補助巻線170及び二次側巻線210を有する。スイッチング電源装置1の一次側回路は、ダイオードブリッジ回路110、PFC回路120、PFC待機制御回路130、一次側巻線150、FET152、抵抗153、154、電源制御用IC155、一次側補助巻線170、ダイオード158、コンデンサ157、フォトトラ

50

ンジスタ 156 で構成される。また、スイッチング電源装置 1 の二次側回路は、二次側巻線 210、ダイオード 215、コンデンサ 220、抵抗 225、発光ダイオード 230、シャントレギュレータ 235、抵抗 240、245 によって構成される。発光ダイオード 230 とフォトランジスタ 156 は、フォトプラ 200 を構成し、発光ダイオード 230 から出射された光はフォトランジスタ 156 で受光され光電変換される。なお、実際の回路においては、ノイズフィルタ等の回路部品をさらに備えているが、図 1 においては、説明の便宜上、回路を簡易化して示している。

【0018】

ダイオードブリッジ回路 110 に入力（印加）される商用電源（AC 100 ~ 220 V）は、ダイオードブリッジ回路 110 によって全波整流され、PFC 回路 120 に出力される。

10

【0019】

PFC 回路 120 は、後述するように、PFC 待機制御回路 130 によって動作状態及び電源の供給が制御され、ダイオードブリッジ回路 110 によって全波整流された整流電圧の力率を改善し昇圧する回路である。PFC 回路 120 は、コンデンサ 125 の端子間電圧が所定の電圧となるように制御する。ここで、コンデンサ 125 の + 端子側の電圧を一次直流電圧  $V_1$ （又は、PFC 出力電圧）、- 端子側の電圧を一次側回路のグラウンド（GND1）と定義する。

【0020】

一次直流電圧  $V_1$  は、トランス 400 の一次側巻線 150 の一端、制御用 IC 155 の VH 端子及び PFC 待機制御回路 130 の抵抗 126 の一端に接続される。

20

【0021】

一次側巻線 150 の他端は、FET 152 のドレイン端子に接続される。また、FET 152 のソース端子は、抵抗 153 及び 154 を介して一次側回路のグラウンド GND1 及び制御用 IC 130 の IS 端子にそれぞれ接続され、ゲート端子は、制御用 IC 155 の OUT 端子に接続される。

【0022】

FET 152 は、例えば、パワー MOSFET（Metal - Oxide Semiconductor Field - Effect Transistor）であり、ゲート端子に入力される電圧によって、ドレイン端子 - ソース端子間に流れる電流が制御される。本実施形態の FET 152 は、N 型の MOSFET であり、ゲート端子に入力される電圧が上昇するとドレイン端子 - ソース端子間に電流が流れる（すなわち、オンする）ように構成されている。

30

【0023】

制御用 IC 155 は、FET 152 のオン / オフを制御するための IC である。制御用 IC 155 は、所定の周波数のスイッチングパルスを生じさせて制御用 IC 155 の OUT 端子より出力する。スイッチングパルスが、FET 152 のゲート端子に入力されると、FET 152 がオンし、一次直流電圧  $V_1$  に起因する電流（一次電流）が一次側巻線 150、FET 152 及び抵抗 153 を通って一次側回路のグラウンド GND1 に流れる。制御用 IC 155 の制御により FET 152 が断続的にオン / オフすることにより、一次側補助巻線 170 及び二次側巻線 210 に断続的な電圧が誘起される。

40

【0024】

一次側補助巻線 170 に誘起された電圧は、ダイオード 158 によって整流され、コンデンサ 157 によって平滑化されて、制御用 IC 155 の Vcc 端子（電源端子）及びトランジスタ 139 のエミッタに印加される。すなわち、制御用 IC 155 は、コンデンサ 157 によって平滑化された電圧が印加されることによって駆動される。なお、制御用 IC 155 の起動時には、一次側補助巻線 170 に電圧が誘起されないため、制御用 IC 155 は、制御用 IC 155 の VH 端子に供給される一次直流電圧  $V_1$  に起因する電流によって起動される。

【0025】

50

制御用 IC 155 の IS 端子には、抵抗 154 を介して FET 152 のソース端子が接続される。FET 152 と抵抗 153 は、いわゆるソースフォロアを構成し、FET 152 のソース端子の電圧は、FET 152 を流れる電流に比例する。制御用 IC 155 は、IS 端子に印加される電圧を監視することにより、過電流を検出している。

【0026】

制御用 IC 155 の FB 端子には、フォトトランジスタ 156 のコレクタが接続され、フォトトランジスタ 156 のエミッタはグラウンド GND 1 に接続される。フォトトランジスタ 156 は、後述するように、二次直流電圧 V2 (DC 出力) の電圧値によって光量が増加する発光ダイオード 230 からの光を受光し、光電変換することによってその受光量に応じた電流を流す。制御用 IC 155 は、フォトトランジスタ 156 を流れる電流から、二次側回路に接続される負荷回路の負荷によって変動する二次直流電圧 V2 の電圧値を検出し、二次直流電圧 V2 の電圧値が一定となるように (すなわち、発光ダイオード 230 を流れる電流が一定となるように)、FET 152 に供給するスイッチングパルスのデューティ比及び周波数を変化させる。以上のように、発光ダイオード 230 とフォトトランジスタ 156 によって、二次直流電圧 V2 の電圧値が、電氣的に絶縁された一次側回路にフィードバックされることとなる。

10

【0027】

二次側巻線 210 の両端に断続的に誘起された電圧は、ダイオード 215 によって整流され、コンデンサ 220 によって平滑化されて二次直流電圧 V2 を生成する。そして、二次直流電圧 V2 が、DC 出力 (+V 端子と GND 端子間の電位差) として不図示の負荷回路に供給される。

20

【0028】

発光ダイオード 230、シャントレギュレータ 235、抵抗 225、240、245 は、二次直流電圧モニタ回路を構成している。

【0029】

シャントレギュレータ 235 は、リファレンス端子の電圧によって、シャントレギュレータ 235 を流れる電流を制御する素子である。抵抗 240 と 245 は、二次直流電圧 V2 と二次側回路のグラウンド GND 2 間に直列に挿入され、シャントレギュレータ 235 のリファレンス端子には、抵抗 240 と 245 の接続点の電圧が印加される。シャントレギュレータ 235 のリファレンス端子の電圧が所定値よりも小さい場合にはシャントレギュレータ 235 に流れる電流は少なくなり、逆にリファレンス端子の電圧が所定値よりも大きい場合にはシャントレギュレータ 235 に流れる電流は大きくなる。本実施形態の場合、シャントレギュレータ 235 のリファレンス端子には、二次直流電圧 V2 を抵抗 240 と 245 によって抵抗分圧した電圧が印加されるため、二次直流電圧 V2 の電圧値に応じて発光ダイオード 230 の発光量が増加する。

30

【0030】

以上のような構成により、本実施形態のスイッチング電源装置 1 は、安定した二次直流電圧 V2 を DC 出力として不図示の負荷回路に供給する。なお、本実施形態の制御用 IC 155 は、所定の電力供給を必要とする負荷回路に対し安定した二次直流電圧 V2 を生成・供給する通常モードに加え、特許文献 1 に記載の制御用 IC と同様、負荷回路の負荷に応じて、スイッチングパルスの周波数を低下させる周波数低減モード、及び、スイッチングパルスの間欠的に出力するバーストモードを有している。具体的には、制御用 IC 155 は、発光ダイオード 230 によって検出される二次直流電圧 V2 の変動 (すなわち、フォトトランジスタ 156 が受光する光量の変動) と、FET 152 に供給するスイッチングパルスのデューティ比及び周波数との関係から二次側回路に接続される負荷回路の負荷を検出し、この負荷に応じて、通常モード、周波数低減モード及びバーストモードを切り替えて動作するように構成されている。例えば、通常モードの時 (すなわち、負荷回路の負荷が定格負荷の時)、制御用 IC 155 は、二次直流電圧 V2 の変動をモニタしながら、所定の周波数 (例えば、130 kHz) のスイッチングパルスのデューティ比を制御する。そして、スイッチングパルスのデューティ比が所定のデューティ比 (例えば

40

50

、10%)よりも小さくなると、負荷回路の負荷が軽くなった(軽負荷となった)と判断し、徐々にスイッチングパルスの周波数を低くし、周波数低減モードに移行する。そして、スイッチングパルスの周波数が所定の周波数(例えば、10kHz)よりも低くなると、負荷回路の負荷が無負荷に近くなったと判断し、さらに周波数を下げると共に(例えば、500Hz)、間欠的なパルス(例えば、5パルス)を一定周期で出力するバーストモードに移行する。このように、本実施形態の制御用IC155は、負荷回路の負荷に合わせてスイッチングパルスの供給モードを変えることで、二次直流電圧V2からは、所定の電圧を出力しつつ、一次側回路での電力の消費を抑えている。

#### 【0031】

次に、本実施形態のPFC回路120及びPFC待機制御回路130について説明する

10

#### 【0032】

PFC回路120は、コンデンサ121、チョークコイル122、FET123、ダイオード124、コンデンサ125、抵抗126、FET127、PFC制御用IC128及び抵抗129で構成される。ダイオードブリッジ回路110の出力は、コンデンサ121の両端にそれぞれ接続され、コンデンサ121の一端は、チョークコイル122の一端に接続される。チョークコイル122の他端は、ダイオード124のアノード及びFET123のドレイン端子に接続される。また、FET123のソース端子は、グラウンドGND1に接続される。FET123のゲート端子は、PFC制御用IC128のOUT端子に接続され、PFC制御用IC128からのPFC制御パルスが入力される。ダイオード124のカソードとグラウンドGND1の間には、コンデンサ125が接続される。また、ダイオード124のカソードは抵抗126の一端に接続され、抵抗126の他端はFET127のドレイン端子に接続される。FET127のソース端子は抵抗129の一端及びPFC制御用IC128のFB端子に接続され、抵抗129の他端はグラウンドGND1に接続される。また、PFC制御用IC128のGND端子は、グラウンドGND1に接続され、Vcc端子(電源端子)は、PFC待機制御回路130のトランジスタ139のコレクタ及びFET127のゲート端子に接続される。後述するように、PFC待機制御回路130のトランジスタ139がオンすると、PFC制御用IC128に電源が供給されると共に、FET127がオンする。そして、FET127がオンすると、抵抗126と抵抗129が直列に接続され、その接続点の電圧(すなわち、一次直流電圧V1を抵抗126と抵抗129とで分圧した電圧(以下、「センシング電圧」という)がPFC制御用IC128のFB端子に入力される。

20

30

#### 【0033】

PFC回路120は、ダイオードブリッジ回路110の両端子間にチョークコイル122とFET123との直列回路を接続し、FET123の両端子間(ソースドレイン間)にダイオード124とコンデンサ125との直列回路を接続することで昇圧チョッパ回路を構成している。PFC制御用IC128は、FB端子に入力されるセンシング電圧をモニタしながらFET123をオン/オフ制御する(すなわち、FET123のゲート端子にPFC制御パルスを出力する)ことにより、ダイオードブリッジ回路110によって全波整流された電流の波形を正弦波に近づけて力率を改善し、昇圧している。本実施形態のPFC回路120においては、PFC制御用IC128は、PFC出力電圧(一次直流電圧V1)が約400VとなるようにFET123をオン/オフ制御する。

40

#### 【0034】

PFC待機制御回路130は、ツェナーダイオード137、抵抗138、トランジスタ139、コンデンサ140、抵抗141、142、ダイオード143で構成される。PFC待機制御回路130は、一次側補助巻線170の両端に生じる電圧に基づいて、トランジスタ139をオン/オフし、PFC制御用IC128の電力供給を制御する。コンデンサ140及び抵抗141は並列に接続され、その一端はグラウンドGND1に、また、他端は抵抗142の一端、ツェナーダイオード137のアノードにそれぞれ接続される。また、抵抗142の他端は、ダイオード143のアノードに接続され、ダイオード143の

50

カソードは、一次側補助巻線 170 の一端に接続される。後述するように、コンデンサ 140、抵抗 141、142、ダイオード 143 は、制御用 IC 155 のスイッチングパルスの供給モードを検出することにより、負荷回路の負荷を検出する負荷検出回路を構成している。また、トランジスタ 139、抵抗 138、ツェナーダイオード 137 は、負荷検出回路の出力に基づいて PFC 制御用 IC 128 の電源をオン/オフする電源制御回路を構成している。

【0035】

図 2 は、本発明の第 1 の実施の形態に係るスイッチング電源装置 1 の一次側補助巻線 170 の両端に生じる電圧を示す波形図である。図 2 (a) は、制御用 IC 155 が通常モードで動作している時の一次側補助巻線 170 の両端に生じる電圧を示す波形図であり、  
図 2 (b) は、制御用 IC 155 が周波数低減モードで動作している時の一次側補助巻線 170 の両端に生じる電圧を示す波形図であり、  
図 2 (c) は、制御用 IC 155 がバーストモードで動作している時の一次側補助巻線 170 の両端に生じる電圧を示す波形図である。

10

【0036】

上述のように、負荷回路にある程度の電力供給が要求される場合（すなわち、負荷回路の負荷が定格負荷の場合）、制御用 IC 155 は通常モードで動作し、フォトトランジスタ 156 の受光量に応じた、所定の周波数（例えば、130kHz）且つ所定のデューティ（例えば、10%～90%）のスイッチングパルスを FET 152 のゲート端子に供給する。そして、FET 152 が断続的にオン/オフすることにより、一次側巻線 150 に蓄積されたエネルギーが一次側補助巻線 170 に伝達され、図 2 (a) に示される電圧が一次側補助巻線 170 の両端に生じる。なお、一次側補助巻線 170 の両端に生じる電圧  $V_a$  は、一次側巻線 150 の巻数を NP1、一次側補助巻線 170 の巻数を NP2 とした場合、以下の式 (1) で表わされる。

20

$$V_a = V_1 \times NP2 / NP1 \dots (1)$$

【0037】

上述したように、本実施形態の PFC 回路 120 においては、PFC 出力電圧（すなわち、一次直流電圧  $V_1$ ）が約 400V となる。従って、図 2 (a) に示される電圧波形の振幅は、式 (1) の  $V_1$  に 400V を代入して得られる。

【0038】

負荷回路の負荷が定格負荷よりも軽くなると（すなわち、軽負荷となると）、制御用 IC 155 は周波数軽減モードで動作し、所定の周波数（例えば、10～130kHz）且つ所定のデューティ（例えば、10%）のスイッチングパルスを FET 152 のゲート端子に供給する。その結果、一次側補助巻線 170 の両端には、図 2 (b) に示される電圧が生じる。

30

【0039】

負荷回路の負荷が軽負荷よりもさらに軽くなり、無負荷の状態に近くなると、制御用 IC 155 はバーストモードで動作し、軽負荷の時よりもさらに低い所定の周波数（例えば、500Hz）で、所定数のパルス（例えば、5パルス）をスイッチングパルスとして FET 152 のゲート端子に供給する。その結果、一次側補助巻線 170 の両端には、図 2 (c) に示される電圧が生じる。

40

【0040】

コンデンサ 140、抵抗 141、142、ダイオード 143 によって構成される負荷検出回路は、一次側補助巻線 170 の両端に生じる電圧を平均化する回路である。一次側補助巻線 170 の両端に生じる電圧をコンデンサ 140 と抵抗 141 によってフィルタ（積分）して、一次側補助巻線 170 の両端に生じる電圧の平均値をコンデンサ 140 の一端に負の電圧として出力する。上述のように、一次側補助巻線 170 の両端に生じる電圧は、一次側巻線 150 に蓄積されたエネルギー、すなわち、スイッチングパルスのオン/オフの状態（周波数、デューティ比）によって変化し、スイッチングパルスのオン/オフの状態は、負荷回路の負荷によって変化するため、一次側補助巻線 170 の両端に生じる

50

電圧の平均値は、負荷回路の負荷を表すこととなる。以下、本明細書においては、コンデンサ 140 の一端側の電圧を「負荷検出電圧 V3」と称する。

【0041】

図3は、本実施形態の負荷検出電圧 V3 を示す波形図である。図3(a)は、制御用 IC155 が通常モードで動作している時の負荷検出電圧 V3 を示す波形図であり、図3(b)は、制御用 IC155 が周波数低減モードで動作している時の負荷検出電圧 V3 を示す波形図であり、図3(c)は、制御用 IC155 がバーストモードで動作している時の負荷検出電圧 V3 を示す波形図である。なお、図3(a)～(c)中の点線で示す波形は、負荷検出回路によって平均化する前の波形、すなわち、図2(a)～(c)に示した一次側補助巻線 170 の両端に生じる電圧をそれぞれ示している。

10

【0042】

上述のように、制御用 IC155 が通常モードで動作している時の一次側補助巻線 170 の両端に生じる電圧波形は、制御用 IC155 が周波数低減モードで動作している時の一次側補助巻線 170 の両端に生じる電圧波形と比較し、周波数が高い。従って、制御用 IC155 が通常モードで動作している時の負荷検出電圧 V3 a は、制御用 IC155 が周波数低減モードで動作している時の負荷検出電圧 V3 b よりも大きくなり、負の方向に比較的大きな電圧として出力される(図3(a))。なお、本実施形態においては、コンデンサ 140 と抵抗 141 によるフィルタの時定数は、制御用 IC155 が通常モードで動作している時のスイッチングパルスの周波数と比較して十分に長くなるように設定されており、負荷検出電圧 V3 a は負の一定電圧となる。

20

【0043】

逆に、制御用 IC155 が周波数低減モードで動作している時の負荷検出電圧 V3 b は、制御用 IC155 が通常モードで動作している時の負荷検出電圧 V3 a よりも小さくなるため、負の方向に負荷検出電圧 V3 a よりも小さな電圧として出力される(図3(b))。この場合も、通常モードと同様、コンデンサ 140 と抵抗 141 によるフィルタの時定数は、制御用 IC155 が周波数低減モードで動作している時のスイッチングパルスの周波数と比較して長くなるように設定されており、負荷検出電圧 V3 b は負の一定電圧となる。

【0044】

制御用 IC155 がバーストモードで動作している時の一次側補助巻線 170 の両端に生じる電圧波形は、制御用 IC155 が周波数低減モードで動作している時の一次側補助巻線 170 の両端に生じる電圧波形と比較し、周波数が低く、また間欠的に出力されるパルス幅も短い。従って、制御用 IC155 がバーストモードで動作している時の負荷検出電圧 V3 c は、制御用 IC155 が周波数低減モードで動作している時の負荷検出電圧 V3 b よりも小さくなり、負の方向に負荷検出電圧 V3 b よりも小さな電圧として出力される(図3(c))。なお、本実施形態においては、制御用 IC155 がバーストモードで動作している場合に、制御用 IC155 が FET152 へ出力するスイッチングパルスの周波数が、コンデンサ 140 と抵抗 141 によるフィルタの時定数よりも短くなるように設定されている。従って、負荷検出電圧 V3 c は、スイッチングパルス(所定数のパルス)と同期して変動し、リップルを持った電圧波形となる。

30

40

【0045】

以上のように、本実施形態の負荷検出回路は、一次側補助巻線 170 の両端に生じる電圧を平均化し、負の出力電圧(負荷検出電圧 V3)として出力する。そして、この負荷検出電圧 V3 は、制御用 IC155 のスイッチングパルスの供給モード(すなわち、負荷回路の負荷)を示す電圧となっている。本実施形態の PFC 待機制御回路 130 は、この負荷検出電圧 V3 を利用して、PFC 制御用 IC128 の電力供給を制御している。

【0046】

制御用 IC155 が通常モードで動作している場合、負荷検出回路の出力(負荷検出電圧 V3)は負の方向に大きな電圧として出力される(V3 a)。本実施形態においては、トランジスタ 139 のエミッタ電圧と負荷検出電圧 V3 a の電位差が、ツェナーダイオー

50

ド137のツェナー電圧よりも大きくなるように設定されている。従って、ツェナーダイオード137にトランジスタ139を介してツェナー電流が流れ、トランジスタ139がオンする。トランジスタ139がオンすると、PFC制御用IC128のVcc端子(電源端子)には、トランジスタ139を介してコンデンサ157からの電流が供給され、PFC制御用IC128が動作することとなる。また、トランジスタ139がオンすると、FET127のゲート端子にもコンデンサ157の+端子の電圧が印加され、FET127がオンする。FET127がオンすると、一次直流電圧V1とグラウンドGND1間に抵抗126と抵抗129が直列に接続され、一次直流電圧V1からの電流が抵抗126と抵抗129に流れる。その結果、一次直流電圧V1を抵抗126と抵抗129とで分圧した電圧(センシング電圧)がPFC制御用IC128のFB端子に入力されることとなる。そして、この時のセンシング電圧に基づいて、一次直流電圧V1が約400VとなるようにPFC回路120が動作する。

#### 【0047】

制御用IC155が周波数低減モードで動作すると、負荷検出回路の出力は負の方向において減少する(V3b)。本実施形態においては、この場合も制御用IC155が通常モードで動作している場合と同様、トランジスタ139のエミッタ電圧と負荷検出電圧V3bの電位差が、ツェナーダイオード137のツェナー電圧よりも大きくなるように設定されている。すなわち、トランジスタ139がオンし、PFC制御用IC128のVcc端子(電源端子)には、トランジスタ139を介してコンデンサ157からの電流が供給され、PFC制御用IC128が動作することとなる。そして、トランジスタ139がオンすることにより、FET127がオンし、一次直流電圧V1を抵抗126と抵抗129とで分圧した電圧(センシング電圧)がPFC制御用IC128のFB端子に入力されることとなる。従って、PFC回路120は、制御用IC155が通常モードで動作している場合と同様、一次直流電圧V1が約400Vとなるように動作する。

#### 【0048】

制御用IC155がバーストモードで動作すると、負荷検出回路の出力は負の方向においてさらに減少し、リップルが生じる(V3c)。本実施形態では、リップルの谷の部分(負の方向に大きくなる部分)で、トランジスタ139のエミッタ電圧と負荷検出電圧V3cの電位差が、ツェナーダイオード137のツェナー電圧よりも大きくなり、また、リップルの山の部分(負の方向に小さくなる部分)で、トランジスタ139のエミッタ電圧と負荷検出電圧V3cの電位差が、ツェナーダイオード137のツェナー電圧よりも小さくなるように設定されている。

#### 【0049】

図4は、本実施形態の制御用IC155がバーストモードで動作する時の負荷検出電圧V3cとトランジスタ139のオン/オフの関係を示す波形図である。図4に示すように、制御用IC155からFET152にスイッチングパルス(所定数のパルス)が出力され負荷検出電圧V3cが低下した場合(負の方向に大きくなった場合)、リップル電圧Vの範囲内の所定の閾値電圧で、トランジスタ139がオンし、また、スイッチングパルスが停止し負荷検出電圧V3cが上昇した場合(負の方向に小さくなった場合)、リップル電圧Vの範囲内の所定の閾値電圧で、トランジスタ139がオフするようにツェナーダイオード137のツェナー電圧が設定されている。すなわち、トランジスタ139は、負荷検出電圧V3cのリップルに同期して間欠的にオン/オフする。従って、PFC制御用IC128のVcc端子(電源端子)には、コンデンサ157からの電流がトランジスタ139を介して間欠的に供給されることとなり、PFC制御用IC128が間欠的に動作することとなる。また、FET127のゲート端子には、コンデンサ157の電圧がトランジスタ139を介して間欠的に印加されることとなり、PFC制御用IC128への電力の供給と同期して、一次直流電圧V1を抵抗126と抵抗129とで分圧した電圧(センシング電圧)がPFC制御用IC128のFB端子に入力される。そして、トランジスタ139がオンしている間、PFC制御用IC128に電力が供給されると共に、センシング電圧がPFC制御用IC128のFB端子に入力されるため、PFC制御用IC1

28は、一次直流電圧V1が約400Vとなるように動作する。また、トランジスタ139がオフしている間、PFC制御用IC128への電力供給が遮断されると共に、一次直流電圧V1から抵抗129に流れる電流が遮断されるため、PFC回路120における電力消費は最少に抑えられる。このように、本実施形態のPFC待機制御回路130は、制御用IC155がバーストモードで動作する時に、スイッチングパルスと同期して、PFC制御用IC128への電源の供給及びセンシング電圧の生成を間欠的に行うことで、電力の消費を抑え、電力効率をさらに高めている。換言すると、制御用IC155がバーストモードで動作する場合、PFC制御用IC128は、一次側巻線150に電力供給が必要なタイミングでのみ動作し、センシング電圧は、PFC制御用IC128が動作する時にのみ生成される。従って、一次側巻線150に電力供給が不要なタイミングでの電力消費が抑えられる。なお、本実施形態においては、トランジスタ139がオフしている間、PFC制御用IC128が停止することとなるが、この間での一次側巻線150による電力消費がないため、一次直流電圧V1は、コンデンサ125の自然放電による電圧の低下があるものの、約400Vを維持する。

10

20

30

40

50

#### 【0050】

以上のように、本実施形態のPFC回路120においては、制御用IC155がバーストモードで動作する場合（すなわち、負荷回路の負荷が無負荷に近い場合）、スイッチングパルスと同期して、PFC制御用IC128への電源の供給及びセンシング電圧の生成を間欠的に行うことで、PFC回路120を能動的な状態（すなわち、PFC出力電圧が一定の電圧となる状態）に保ちつつ、電力消費を抑えている。すなわち、本実施形態のPFC回路120は、バーストモードにおいてもPFC出力電圧（一次直流電圧V1）をほぼ一定に保っているため、負荷回路の負荷が重くなり、バーストモードから通常モードに復帰する場合であっても、PFC回路120の動作が遅れることはなく、出力電圧（二次直流電圧V2）に一時的な落ち込みを発生させることがない。

#### 【0051】

以上が、本発明の第1の実施の形態の説明であるが、本発明は、上述した第1の実施形態の構成に限定されるものではなく、発明の技術的思想の範囲内において様々な変形が可能である。本実施形態では、制御用IC155がバーストモードで動作する場合の負荷検出電圧V3cのリップルを利用して、PFC制御用IC128の電源の供給及びセンシング電圧の生成を間欠的に行うように構成したが、この構成に限定されるものではない。例えば、制御用IC155が周波数低減モードで動作する場合の負荷検出電圧V3bを利用して、PFC制御用IC128の電源の供給及びセンシング電圧の生成を間欠的に行うように構成してもよい。この場合、例えば、負荷検出電圧V3bにリップルが生じるようにコンデンサ140と抵抗141によるフィルタの時定数を調整してもよい。また、例えば、負荷検出電圧V3bに応じてパルス周期が変化するパルス生成回路を設け、負荷検出電圧V3bが所定の閾値電圧よりも低下した時（すなわち、負荷回路の負荷が所定の負荷よりも軽くなった時）に、このパルス生成回路のパルスによってPFC制御用IC128への電源の供給及びセンシング電圧の生成を制御してもよい。

#### 【0052】

また、第1の実施形態においては、スイッチングパルスと同期して、PFC制御用IC128への電源の供給及びセンシング電圧の生成を間欠的に行うように構成したが、この構成に限定されるものではない。PFC回路120は、一次側巻線150が消費する電力を供給できればよく、一次側巻線150が消費する電力が減った場合（すなわち、負荷回路の負荷が軽い場合）、PFC制御用IC128は、必ずしも一次側巻線と同期して動作する必要はない。すなわち、一次側巻線150が消費する電力が、コンデンサ125によってチャージされた電荷で賄えるのであれば、PFC制御用IC128への電源の供給及びセンシング電圧の生成は、スイッチングパルスと非同期に間欠的に行われてもよい。この場合、例えば、負荷検出電圧V3の電圧に応じた周期のパルスを生成するパルス生成回路を設け、このパルス生成回路のパルスによってPFC制御用IC128への電源の供給及びセンシング電圧の生成を制御すればよい。

## 【 0 0 5 3 】

また、第 1 の実施形態においては、一次側補助巻線 1 7 0 の両端に生じる電圧を平均化する負荷検出回路を用いて、制御用 I C 1 5 5 のスイッチングパルスの供給モード（すなわち、負荷回路の負荷）を検出する構成としたが、負荷回路の負荷を検出できればよく、この構成に限定されるものではない。例えば、制御用 I C 1 5 5 の F B 端子をモニタして、負荷を検出する構成としてもよいし、二次側回路に負荷回路の負荷を検出する回路を設けてもよい。また、F E T 1 5 2 を流れる電流を検出して負荷を検出してもよい。

## 【 0 0 5 4 】

図 5 は、第 1 の実施形態に係るスイッチング電源装置 1 の変形例 1（スイッチング電源装置 1 a）を示す回路図である。本実施形態のスイッチング電源装置 1 は、一次側補助巻線 1 7 0 にて誘起された電圧を、ダイオード 1 5 8 を通してトランジスタ 1 3 9 のエミッタに接続し、トランジスタ 1 3 9 を制御して P F C 制御用 I C 1 2 8 の V c c 端子（電源端子）に供給するが、変形例 1 のスイッチング電源装置 1 a は、P F C 回路 1 2 0 a を備えており、P F C 回路 1 2 0 a が備えるチョークコイル 1 2 2 の補助巻線 L にて誘起された電圧を、ダイオード D を通じてトランジスタ 1 3 9 のエミッタに接続し、トランジスタ 1 3 9 を制御して P F C 制御用 I C 1 2 8 の V c c 端子（電源端子）に供給する。以下、変形例 1 において、第 1 の実施形態のスイッチング電源装置 1 と異なる点について説明する。なお、図 5 において、図 1 と共通する構成については、同一の符号を付し、詳細な説明は省略する。

## 【 0 0 5 5 】

図 5 に示されるように、変形例 1 の P F C 回路 1 2 0 a は、チョークコイル 1 2 2 の二次側として補助巻線 L を備えている。また、ダイオード D、コンデンサ C、抵抗 R、ツェナーダイオード Z D を備えている。ダイオード D とコンデンサ C は、補助巻線 L の両端間に直列に接続される。抵抗 R の一端は、コンデンサ 1 2 1 及びチョークコイル 1 2 2 に接続され、抵抗 R の他端は、ダイオード D のカソード及びコンデンサ C に接続される。

## 【 0 0 5 6 】

ダイオードブリッジ回路 1 1 0 による整流電圧は、チョークコイル 1 2 2 を介してダイオード 1 2 4 に供給される一方、補助巻線 L に断続的な電圧を誘起する。補助巻線 L に誘起された電圧は、ダイオード D によって整流され、コンデンサ C によって平滑化されて、トランジスタ 1 3 9 のエミッタに印加される。すなわち、変形例 1 のスイッチング電源装置 1 a では、一次側補助巻線 1 7 0 を介さずに P F C 制御用 I C 1 2 8 の V c c 端子（電源端子）に電圧が供給される。なお、ツェナーダイオード Z D は、コンデンサ C と並列に接続されており、P F C 制御用 I C 1 2 8 への供給電圧を一定レベル以下に抑えている。また、コンデンサ C によって平滑された電圧により、トランジスタ 1 3 9 がオンされている期間、P F C 制御用 I C 1 2 8 が動作することとなるため、変形例 1 のスイッチング電源装置 1 a においても、第 1 の実施形態のスイッチング電源装置 1 と同様の効果を得ることができる。

## 【 0 0 5 7 】

図 6 は、第 1 の実施形態に係るスイッチング電源装置 1 の変形例 2（スイッチング電源装置 1 b）を示す回路図である。変形例 2 のスイッチング電源装置 1 b も変形例 1 の P F C 回路 1 2 0 a と同様の P F C 回路 1 2 0 b を備えており、P F C 回路 1 2 0 b が備えるチョークコイル 1 2 2 の補助巻線 L にて誘起された電圧を、抵抗 R'、コンデンサ C'、ダイオード D を通じてトランジスタ 1 3 9 のエミッタに接続し、トランジスタ 1 3 9 を制御して P F C 制御用 I C 1 2 8 の V c c 端子（電源端子）に供給する。以下、変形例 2 において、第 1 の実施形態のスイッチング電源装置 1 と異なる点について説明する。なお、図 6 において、図 1 と共通する構成については、同一の符号を付し、詳細な説明は省略する。

## 【 0 0 5 8 】

図 6 に示されるように、変形例 2 の P F C 回路 1 2 0 b もチョークコイル 1 2 2 の二次側として補助巻線 L を備えている。また、ダイオード D、D'、コンデンサ C、C'、抵

10

20

30

40

50

抗 R、R' を備えている。補助巻線 L の両端間には、抵抗 R'、コンデンサ C'、ダイオード D'、D、コンデンサ C、ツェナーダイオード ZD が接続されている。抵抗 R の一端は、コンデンサ 121 及びチョークコイル 122 に接続され、抵抗 R の他端は、ダイオード D のカソード及びコンデンサ C に接続される。

【0059】

ダイオードブリッジ回路 110 による整流電圧は、チョークコイル 122 を介してダイオード 124 に供給される一方、補助巻線 L に断続的な電圧を誘起する。補助巻線 L に誘起された電圧は、抵抗 R'、コンデンサ C'、ダイオード D によって整流され、コンデンサ C によって平滑化されて、トランジスタ 139 のエミッタに印加される。すなわち、変形例 2 のスイッチング電源装置 1b においても、一次側補助巻線 170 を介さずに PFC 制御用 IC 128 の Vcc 端子（電源端子）に電圧が供給される。また、コンデンサ C によって平滑された電圧により、トランジスタ 139 がオンされている期間、PFC 制御用 IC 128 が動作することとなるため、変形例 2 のスイッチング電源装置 1b においても、第 1 の実施形態のスイッチング電源装置 1 と同様の効果を得ることができる。

10

【0060】

図 7 は、本発明の第 2 の実施の形態に係るスイッチング電源装置 1M の構成を示す回路図である。図 7 おいて、図 1 と共通する構成については、同一の符号を付している。第 2 の実施形態においては、PFC 回路 120 の FET 127 に代えて、フォトトランジスタ 1270a と発光ダイオード 1270b とで構成されるフォトカプラ 1270 を備え、抵抗 1272 が追加されている点で第 1 の実施形態と異なる。すなわち、第 2 の実施形態のスイッチング電源装置 1M は、第 1 の実施形態と同様、制御用 IC 155 がバーストモードで動作する場合（すなわち、負荷回路の負荷が無負荷に近い場合）、スイッチングパルスと同期して、PFC 制御用 IC 128 への電源の供給及びセンシング電圧の生成を間欠的に行うが、PFC 制御用 IC 128 への電源の供給状態をフォトカプラ 1270 で検出し、その検出結果に応じてセンシング電圧の生成を制御するように構成される。以下、第 1 の実施形態と異なる点について説明する。

20

【0061】

第 2 の実施形態の PFC 回路 120 においては、ダイオード 124 のカソードは抵抗 126 の一端に接続され、抵抗 126 の他端はフォトトランジスタ 1270a のコレクタに接続される。フォトトランジスタ 1270a のエミッタは、抵抗 129 の一端及び PFC 制御用 IC 128 の FB 端子に接続され、抵抗 129 の他端はグラウンド GND1 に接続される。また、抵抗 1272 の一端は PFC 制御用 IC 128 の Vcc 端子（電源端子）に接続され、他端は発光ダイオード 1270b のアノードに接続され、発光ダイオード 1270b のカソードは、グラウンド GND1 に接続される。

30

【0062】

第 2 の実施形態においても、第 1 の実施形態と同様、制御用 IC 155 がバーストモードで動作する場合、負荷検出電圧 V3c のリップルに同期して、トランジスタ 139 が間欠的にオン/オフする。そして、トランジスタ 139 のオン/オフに応じて、コンデンサ 157 からの電流が PFC 制御用 IC 128 の Vcc 端子（電源端子）及び抵抗 1272 を介して発光ダイオード 1270b に供給され、PFC 制御用 IC 128 が間欠的に動作すると共に、発光ダイオード 1270b が所定の光量で間欠的に発光する。

40

【0063】

トランジスタ 139 がオンした時に発光ダイオード 1270b から出射される光は、フォトトランジスタ 1270a で受光され、光電変換されて、フォトトランジスタ 1270a をオンする。そして、フォトトランジスタ 1270a がオンすることにより、第 1 の実施形態と同様、一次直流電圧 V1 を抵抗 126 と抵抗 129 とで分圧した電圧（センシング電圧）が PFC 制御用 IC 128 の FB 端子に入力されることとなる。このように、第 2 の実施形態の PFC 回路 120 においては、PFC 制御用 IC 128 への電源の供給状態をフォトカプラ 1270 で検出し、その検出結果に応じてセンシング電圧の生成を制御するように構成される。そして、第 1 の実施形態と同様、制御用 IC 155 がバーストモ

50

ードで動作する場合（すなわち、負荷回路の負荷が無負荷に近い場合）、スイッチングパルスと同期して、PFC制御用IC128への電源の供給及びセンシング電圧の生成が間欠的に行われる。

【0064】

図8は、第2の実施形態に係るスイッチング電源装置1Mの変形例1（スイッチング電源装置1Ma）を示す回路図である。変形例1のスイッチング電源装置1Maは、PFC回路120a（第2の実施形態のPFC回路120に、補助巻線L、ダイオードD、コンデンサC、抵抗R、ツェナーダイオードZDを追加した回路）を備えており、PFC回路120aが備えるチョークコイル122の補助巻線Lにて誘起された電圧を、ダイオードDを通じてトランジスタ139のエミッタに接続し、トランジスタ139を制御してPFC制御用IC128のVcc端子（電源端子）に供給する。すなわち、本変形例1は、第1の実施形態に係るスイッチング電源装置1の変形例1と同じく、一次側補助巻線170を介さずにPFC制御用IC128のVcc端子（電源端子）に電圧が供給される。また、コンデンサCによって平滑された電圧により、トランジスタ139がオンされている期間、PFC制御用IC128が動作することとなるため、変形例1のスイッチング電源装置1Maにおいても、第2の実施形態のスイッチング電源装置1Mと同様の効果を得ることができる。

10

【0065】

図9は、第2の実施形態に係るスイッチング電源装置1Mの変形例2（スイッチング電源装置1Mb）を示す回路図である。変形例2のスイッチング電源装置1Mbは、PFC回路120b（第2の実施形態のPFC回路120に、補助巻線L、ダイオードD、D'、コンデンサC、C'、抵抗R、R'、ツェナーダイオードZDを追加した回路）を備えており、PFC回路120bが備えるチョークコイル122の補助巻線Lにて誘起された電圧を、抵抗R'、コンデンサC'ダイオードDを通じてトランジスタ139のエミッタに接続し、トランジスタ139を制御してPFC制御用IC128のVcc端子（電源端子）に供給する。すなわち、本変形例2は、第1の実施形態に係るスイッチング電源装置1の変形例2と同じく、一次側補助巻線170を介さずにPFC制御用IC128のVcc端子（電源端子）に電圧が供給される。また、コンデンサCによって平滑された電圧により、トランジスタ139がオンされている期間、PFC制御用IC128が動作することとなるため、変形例2のスイッチング電源装置1Mbにおいても、第2の実施形態のスイッチング電源装置1Mと同様の効果を得ることができる。

20

30

【符号の説明】

【0066】

1、1a、1b、1M、1Ma、1Mb スwitchング電源装置

110 ダイオードブリッジ回路

120 PFC回路

122 チョークコイル

123、152 FET

124、143、158、215 ダイオード

121、125、140、157、220 コンデンサ

126、129、138、141、142、153、154、225、240、245、

1272 抵抗

130 PFC待機制御回路

127、139 トランジスタ

137 ツェナーダイオード

150 一次側巻線

156、1270a フォトトランジスタ

170 一次側補助巻線

200、1270 フォトカプラ

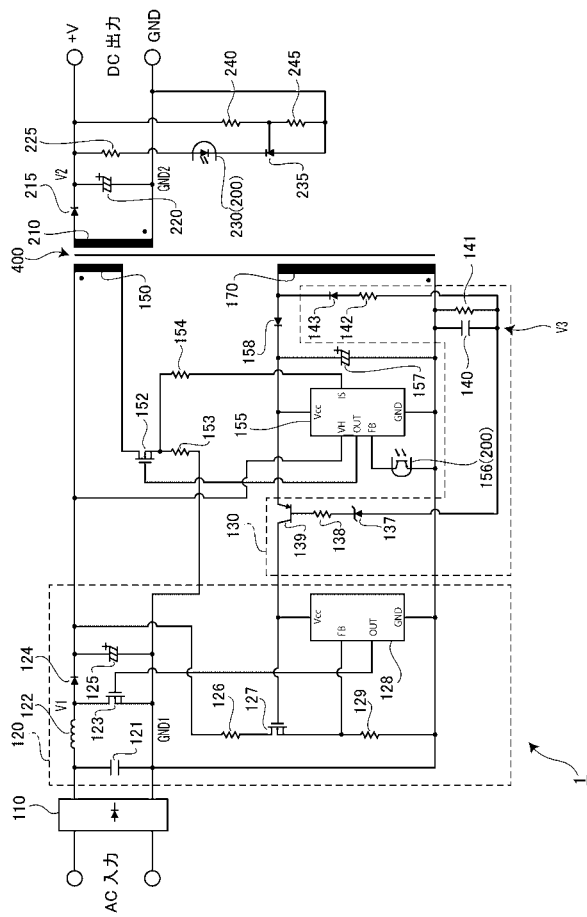
210 二次側巻線

40

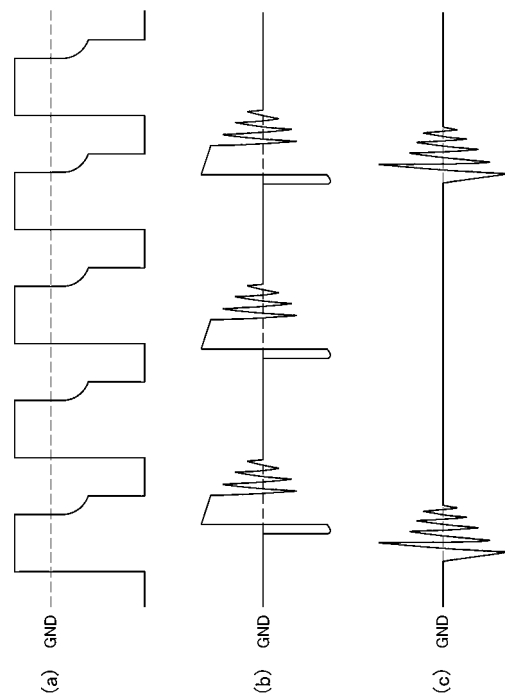
50

- 230、1270b 発光ダイオード
- 235 シャントレギュレータ
- 400 トランス

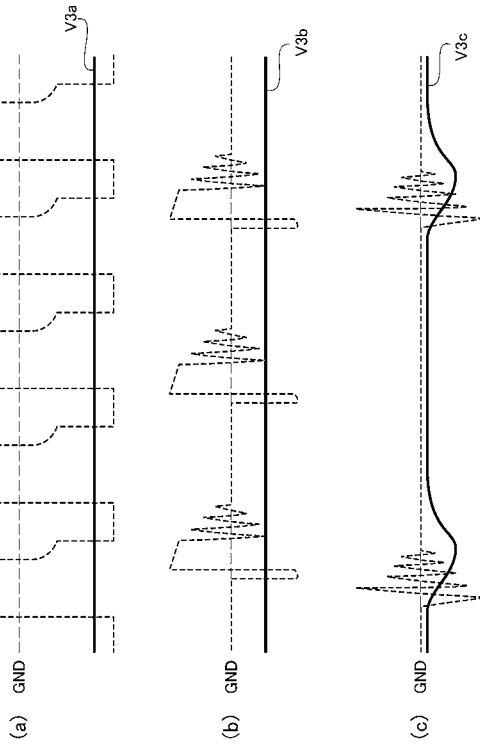
【図1】



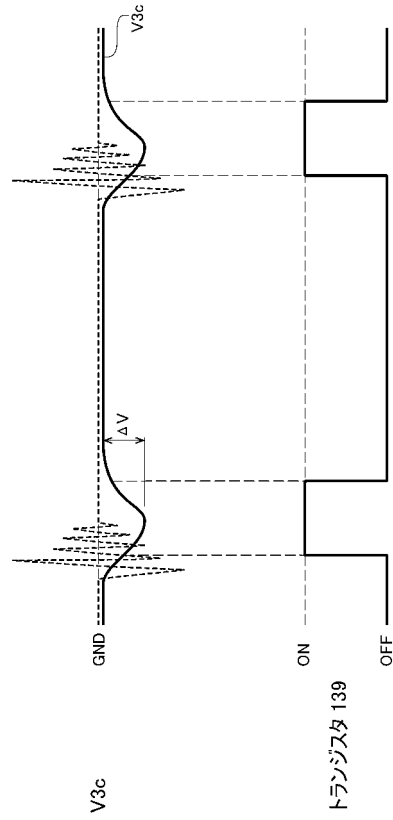
【図2】



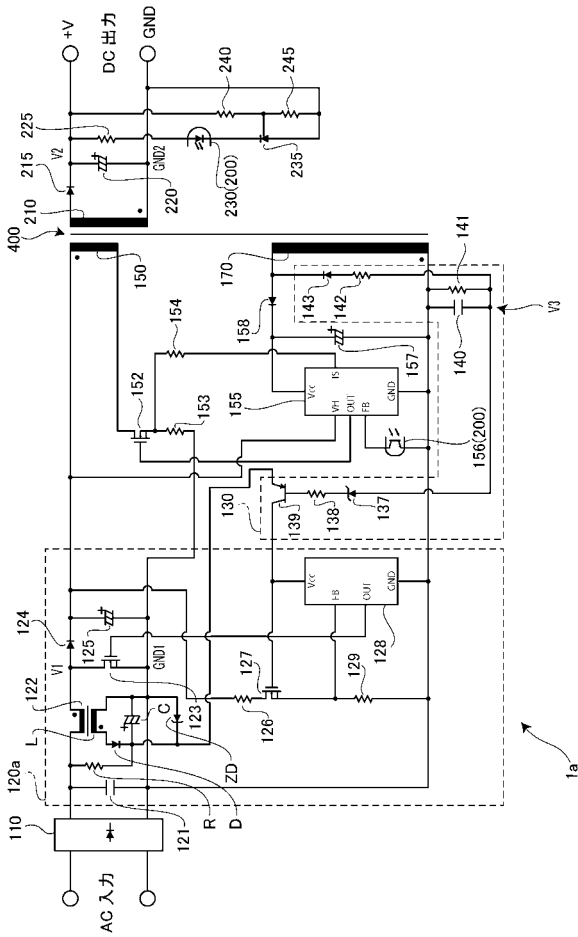
【図 3】



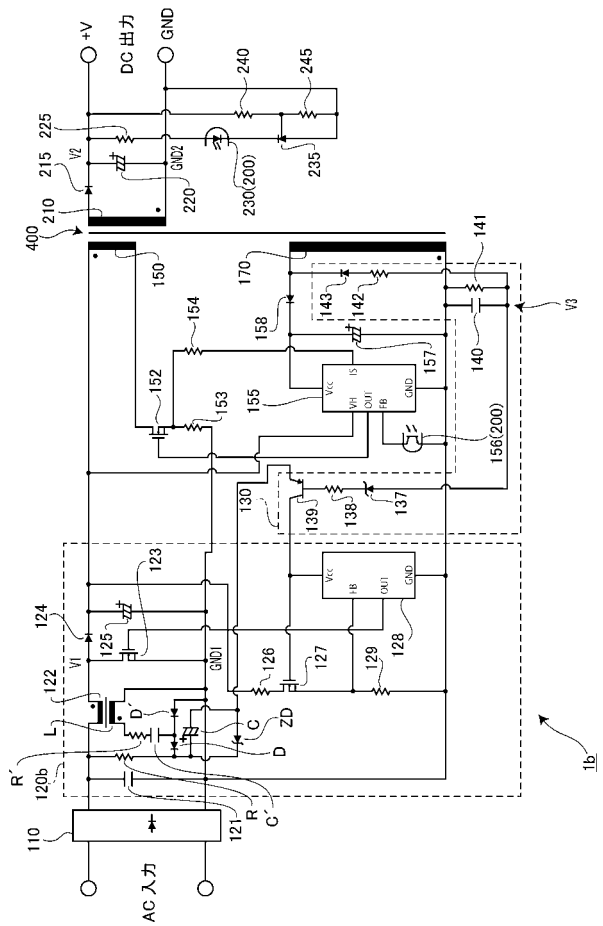
【図 4】



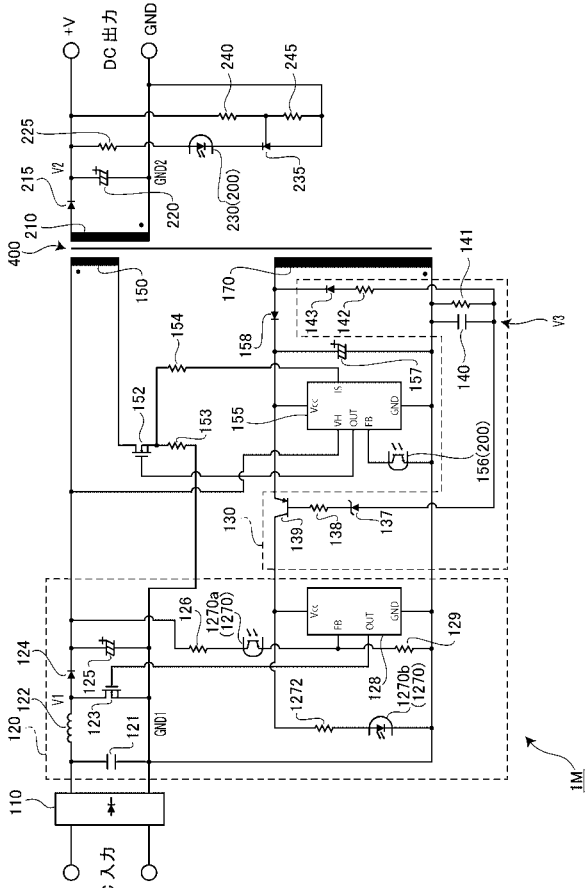
【図 5】



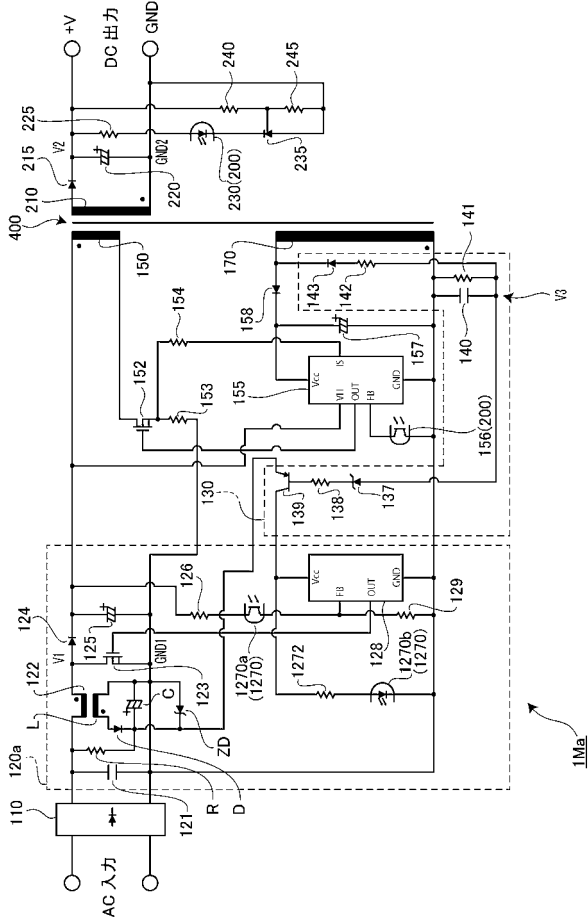
【図 6】



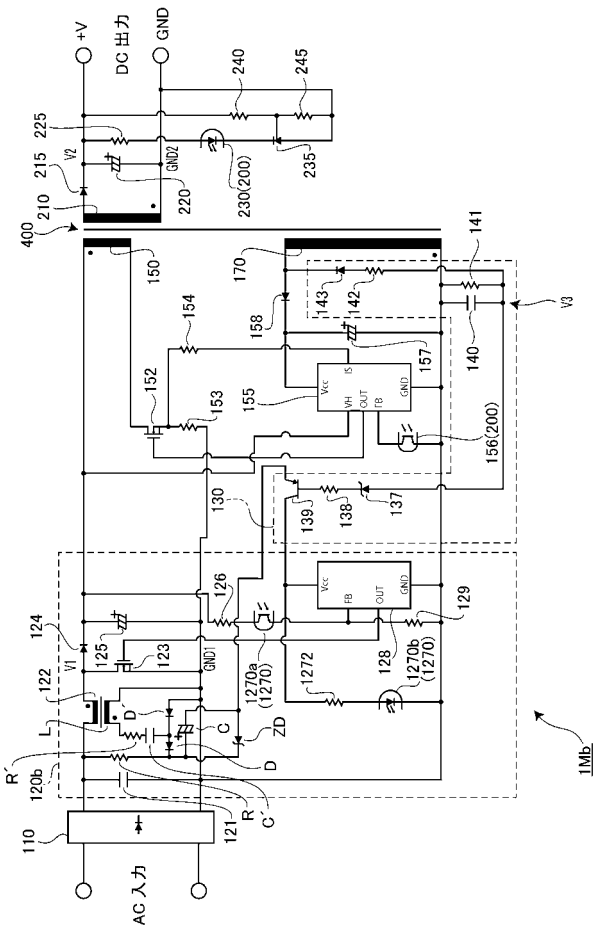
【 図 7 】



【 図 8 】



【 図 9 】



---

フロントページの続き

Fターム(参考) 5H730 AA14 AS01 BB14 BB43 BB86 BB98 CC05 DD04 EE07 FD01  
FD41 FF19 FG16 VV01