



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0049011
 (43) 공개일자 2008년06월03일

- | | |
|--|---|
| <p>(51) Int. Cl.
 <i>H01L 33/00</i> (2006.01)</p> <p>(21) 출원번호 10-2008-7003408
 (22) 출원일자 2008년02월12일
 심사청구일자 없음
 번역문제출일자 2008년02월12일</p> <p>(86) 국제출원번호 PCT/JP2006/314844
 국제출원일자 2006년07월27일</p> <p>(87) 국제공개번호 WO 2007/018039
 국제공개일자 2007년02월15일</p> <p>(30) 우선권주장
 JP-P-2005-00228748 2005년08월05일 일본(JP)
 JP-P-2006-00164958 2006년06월14일 일본(JP)</p> | <p>(71) 출원인
 마쯔시다덴기산교 가부시키키가이샤
 일본국 오사카후 가도마시 오아자 가도마 1006반지</p> <p>(72) 발명자
 고이케 스스무
 일본국 오사카후 가도마시 오아자 가도마 1006반지
 지마쯔시다덴기산교 가부시키키가이샤 내
 스즈키 마사아키
 일본국 오사카후 가도마시 오아자 가도마 1006반지
 지마쯔시다덴기산교 가부시키키가이샤 내
 (뒷면에 계속)</p> <p>(74) 대리인
 한양특허법인</p> |
|--|---|

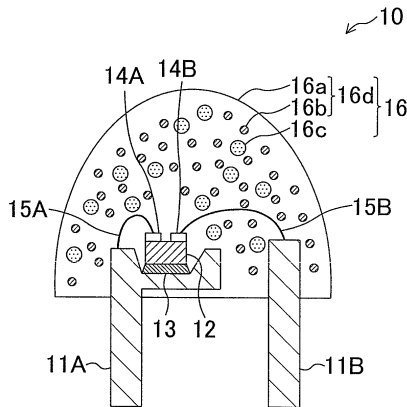
전체 청구항 수 : 총 38 항

(54) 반도체 발광장치

(57) 요약

반도체 발광장치(10)는, 청색영역부터 자외선영역까지의 파장을 갖는 광을 방출하는 반도체칩(12)과, 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부(16)를 갖는다. 봉입부(16)는, 수지로 이루어진 모재(16a) 및 이 모재(16a) 중에 분산되며 모재(16a) 내부에서 광 파장 1/4 이하의 실효입경을 갖는 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)와, 형광제(16c)를 포함한다.

대표도 - 도1



(72) 발명자

이케다 다다아키

일본국 가고시마켄 히오키시 이주인쵸 도쿠시게
1786-6 과나소닉세미컨덕터 읍토 디바이스 가부시
키가이샤 내

나카이 히데오

일본국 오사카후 가도마시 오아자 가도마 1006반지
마쯔시다덴기산교 가부시키가이샤 내

특허청구의 범위

청구항 1

청색영역부터 자외선영역까지의 파장을 갖는 광을 방출하는 반도체칩과,
상기 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부를 구비하며,
상기 봉입부는,
모재 및 이 모재 중에 분산되고 상기 모재 내부에서 상기 광 파장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하는 혼성재료(composite material)로 이루어지는 봉입재료와,
형광재를 포함하는 반도체 발광장치.

청구항 2

청구항 1에 있어서,
상기 봉입부는, 상기 반도체칩 주위를 피복하도록 형성되는 반도체 발광장치.

청구항 3

청구항 1에 있어서,
상기 봉입부는, 상기 반도체칩과 접하여 형성되는 반도체 발광장치.

청구항 4

청구항 1에 있어서,
상기 봉입부는, 상기 봉입재료로 이루어지는 제 1 봉입부와, 이 제 1 봉입부 외측에 형성되며 상기 형광재를 포함하는 제 2 봉입부로 구성되는 반도체 발광장치.

청구항 5

청구항 4에 있어서,
상기 제 1 봉입부에서 상기 반도체칩의 적어도 하방 및 측방에 형성되며, 상기 광을 반사하는 반사부재를 추가로 구비하는 반도체 발광장치.

청구항 6

청구항 5에 있어서,
상기 봉입재료는, 투명성을 갖는 페이스트재료로 상기 반도체칩을 고착하며, 또 상기 반사부재에 유지된 바탕층인 반도체 발광장치.

청구항 7

청구항 1에 있어서,
상기 봉입부는, 상기 봉입재료로 이루어지는 제 1 봉입부와, 이 제 1 봉입부 외측에 형성되는 제 2 봉입부로 구성되며,
상기 입자는 자외선영역의 광을 흡수하는 재료로 이루어지는 반도체 발광장치.

청구항 8

청구항 1에 있어서,
상기 봉입부는, 상기 형광재를 포함하는 제 1 봉입부와, 이 제 1 봉입부 외측에 형성되며 상기 봉입재료로 이루어지는 제 2 봉입부로 구성되는 반도체 발광장치.

청구항 9

청구항 4~8 중 어느 한 항에 있어서,
상기 제 1 봉입부 및 제 2 봉입부는, 외형이 반구형인 반도체 발광장치.

청구항 10

청구항 4~8 중 어느 한 항에 있어서,
상기 제 1 봉입부는 단면의 외형이 사각형이며, 상기 제 2 봉입부는 외형이 반구형인 반도체 발광장치.

청구항 11

청구항 4~8 중 어느 한 항에 있어서,
상기 제 1 봉입부 및 제 2 봉입부는, 단면의 외형이 사각형인 반도체 발광장치.

청구항 12

청구항 4~8 중 어느 한 항에 있어서,
상기 제 1 봉입부는 외형이 반구형이며, 상기 제 2 봉입부는 단면의 외형이 사각형인 반도체 발광장치.

청구항 13

광을 방출하는 반도체칩과,
상기 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부를 구비하며,
상기 봉입부는, 모재 및 이 모재 중에 분산되고 상기 모재 내부에서의 상기 광 파장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하는 혼성재료로 이루어지는 봉입재료를 포함하며, 또 상기 반도체칩을 피복하는 제 1 봉입부와, 이 제 1 봉입부 외측에 형성된 제 2 봉입부로 구성되고,
상기 제 1 봉입부에서의 상기 광 파장에 대한 제 1 굴절률은, 상기 제 2 봉입부에서의 상기 광 파장에 대한 제 2 굴절률보다 큰 반도체 발광장치.

청구항 14

청구항 13에 있어서,
상기 제 1 봉입부에 포함되는 상기 입자와, 상기 제 2 봉입부에 포함되는 상기 입자는 조성이 서로 다른 반도체 발광장치.

청구항 15

청구항 13에 있어서,
상기 제 1 봉입부에서 상기 입자가 상기 혼성재료를 차지하는 비율은, 상기 제 2 봉입부에서 상기 입자가 상기 혼성재료를 차지하는 비율보다 높은 반도체 발광장치.

청구항 16

청구항 13에 있어서,
상기 제 1 봉입부 및 제 2 봉입부는 외형이 반구형인 반도체 발광장치.

청구항 17

청구항 13에 있어서,
상기 제 1 봉입부는 단면의 외형이 사각형이며, 상기 제 2 봉입부는 외형이 반구형인 반도체 발광장치.

청구항 18

청구항 13에 있어서,

상기 제 1 봉입부 및 제 2 봉입부는, 단면의 외형이 사각형인 반도체 발광장치.

청구항 19

청구항 13에 있어서,

상기 제 1 봉입부는 외형이 반구형이며, 상기 제 2 봉입부는 단면의 외형이 사각형인 반도체 발광장치.

청구항 20

광을 방출하는 반도체칩과,

상기 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부를 구비하며,

상기 봉입부는, 모재 및 이 모재 중에 분산되고 상기 모재 내부에서 상기 광 파장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하는 혼성재료로 이루어지는 봉입재료를 포함하며, 또 상기 광 파장에 대한 굴절률이 상기 반도체칩에 가까운 내측영역에서 외측영역을 향해 작아지도록 설정되는 반도체 발광장치.

청구항 21

청구항 20에 있어서,

상기 봉입부에서 상기 입자가 상기 혼성재료를 차지하는 비율은, 상기 반도체칩에 가까운 내측영역이 그 외측영역에 비해 높은 반도체 발광장치.

청구항 22

청구항 20에 있어서,

상기 봉입부에 포함되는 상기 입자는, 상기 봉입부 내측에 포함되는 입자의 조성과 상기 봉입부 외측에 포함되는 입자의 조성이 서로 다른 반도체 발광장치.

청구항 23

광을 방출하는 반도체칩과,

상기 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부를 구비하며,

상기 봉입부는, 모재 및 이 모재 중에 분산되고 상기 모재 내부에서의 상기 광 파장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하는 혼성재료로 이루어지는 봉입재료를 포함하며, 또 상기 반도체칩을 피복하는 제 1 봉입부와, 이 제 1 봉입부 외측에 형성된 제 2 봉입부로 구성되고,

상기 제 2 봉입부는, 상기 입자로서 자외선영역의 광을 흡수하는 재료로 이루어진 입자를 포함하는 반도체 발광장치.

청구항 24

청구항 23에 있어서,

상기 제 2 봉입부는, 상기 반도체칩의 상방, 하방 및 측방을 피복하도록 형성되는 반도체 발광장치.

청구항 25

청색영역부터 자외선영역까지의 파장을 갖는 광을 방출하는 반도체칩과,

상기 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부와,

상기 반도체칩을 유지하는 유지부재와,

상기 반도체칩과 상기 유지부재를 고착시키는 투명성을 갖는 페이스트부재를 구비하며,

상기 페이스트부재는,

모재 및 이 모재 중에 분산되고 상기 모재 내부에서의 상기 광 파장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하는 혼성재료로 이루어지며,

상기 입자는 자외선영역의 광을 흡수하는 재료로 이루어지는 반도체 발광장치.

청구항 26

청구항 13~25 중 어느 한 항에 있어서,

상기 봉입부는 형광재료를 포함하는 반도체 발광장치.

청구항 27

청구항 1~8 및 청구항 13~25 중 어느 한 항에 있어서,

상기 입자는 무기화합물로 이루어지는 반도체 발광장치.

청구항 28

청구항 1~8 및 청구항 13~25 중 어느 한 항에 있어서,

상기 모재는 수지재료로 이루어지는 반도체 발광장치.

청구항 29

청구항 28에 있어서,

상기 수지재료는 무기고분자재료인 반도체 발광장치.

청구항 30

청구항 28에 있어서,

상기 수지재료는 유기고분자재료인 반도체 발광장치.

청구항 31

청구항 1~8 및 청구항 13~25 중 어느 한 항에 있어서,

상기 모재는 가시광에 대하여 투명한 재료로 이루어지는 반도체 발광장치.

청구항 32

청구항 1~8 및 청구항 13~25 중 어느 한 항에 있어서,

상기 혼성재료는, 가시광에 대하여 투명한 반도체 발광장치.

청구항 33

청구항 1~8 및 청구항 13~25 중 어느 한 항에 있어서,

상기 광 파장에 대한 상기 입자의 굴절률은, 상기 광 파장에 대한 상기 모재의 굴절률보다 크며, 또 상기 반도체 칩의 굴절률과 동등하거나 그 이하인 반도체 발광장치.

청구항 34

청구항 1~8 및 청구항 13~25 중 어느 한 항에 있어서,

상기 입자의 상기 혼성재료를 차지하는 비율은 5체적% 이상 60체적% 이하인 반도체 발광장치.

청구항 35

청구항 1~3 및 청구항 20~25 중 어느 한 항에 있어서,

상기 봉입부는 외형이 반구형인 반도체 발광장치.

청구항 36

청구항 1~3 및 청구항 20~25 중 어느 한 항에 있어서,
상기 봉입부는 단면 외형이 사각형인 반도체 발광장치.

청구항 37

청구항 1~4, 7, 8 및 청구항 13~25 중 어느 한 항에 있어서,
상기 봉입부에서의 상기 반도체칩 측방 영역에 형성되며, 상기 광을 반사시키는 반사부재를 추가로 구비하는 반도체 발광장치.

청구항 38

청구항 37에 있어서,
상기 봉입부는, 그 단면형상이 아래쪽으로 좁고 위쪽으로 넓은 역 테이퍼 형상을 갖는 반도체 발광장치.

명세서

기술분야

<1> 본 발명은, LED(Light Emitting Diode)칩 등의 반도체칩을 패키지화한 반도체 발광장치에 관한 것이다.

배경기술

- <2> 근래, 백색 LED장치가 실용화되어, 형광등을 대신하는 조명부품으로서 주목을 모으고 있다.
- <3> 질화갈륨(GaN)계의 화합물반도체를 이용하여 청색영역부터 자외선영역에서 발광하는 LED칩이 개발된 것이 백색 LED장치의 실용화에 박차를 가하고 있다.
- <4> 청색영역부터 자외선영역에서 발광하는 LED칩을 이용하여 백색광을 얻는 방법으로는, 주로 2가지 방법이 있다 (예를 들어 비특허문헌1(다다토모 카즈유키(只友 一行), 외 저 "미츠비시전선공업시보(三菱電線工業時報)" 제 99호, 2002년 7월, 35-41쪽) 참조). 첫째로, 청색 LED칩에서 방사되는 청색광과, 세륨첨가 이트륨알루미늄가넷(YAG:Ce) 등의 형광재를 청색광으로 여기시켜 얻어지는 황색광으로부터 백색광을 얻는 방법이 있다. 둘째로, 보라색영역부터 자외선 영역에서 발광하는 LED칩에서 방사되는 광에 의해 복수 종류의 형광재를 여기시켜, 적색, 녹색 및 청색의 이른바 삼원색 광으로부터 백색광을 얻는 방법이 있다. 형광재로는, 적색용으로 Y₂O₃:Eu(약칭 P22-RE3)가, 녹색용으로 ZnS:Cu, Al(약칭 P22-GN4) 또는 (Ba, Mg)Al₁₀O₁₇:Eu, Mn(약칭 LP-G3)이, 청색용으로 (Sr, Ca, Ba, Mg)₁₀(PO₄)₆C₁₂:Eu(약칭 LP-B1) 또는 (Ba, Mg)Al₁₀O₁₇:Eu(약칭 LP-B4)가 각각 이용된다.
- <5> 백색 LED장치는, 청색영역부터 자외선영역에서 발광하는 LED칩과 전술한 형광재를 봉입용 수지재료로 패키지화함으로써 실현된다. 패키지 형태로는 대표적인 것으로서, 봉입용 수지재료를 포탄형으로 형성하는 구성이 있다 (예를 들어 비특허문헌 2(스기모토 마사루(杉本 勝), 외 저 "마츠시타전공기보(松下電工技報)" 제 53호, No.1, 4-9쪽) 참조).
- <6> 이하, 포탄형 패키지 형상을 갖는 종래의 백색 LED장치에 대하여 도 45를 참조하면서 설명한다.
- <7> 도 45에 나타낸 바와 같이, 종래에 관한 백색 LED장치(100)는, 제 1 리드프레임(101A)의 한쪽 단부에 컵 모양으로 형성된 다이패드부의 저면 상에, 청색영역부터 자외선영역에서 발광하는 LED칩(102)이 은 페이스트재료 또는 절연페이스트재료 등의 칩 고착용 페이스트재료(103)로 고착된다.
- <8> LED칩(102) 상면에는, 제 1 전극(104A) 및 제 2 전극(104B)이 형성된다. 제 1 전극(104A)은 제 1 와이어(105A)를 개재시켜 제 1 리드프레임(101A)과 전기적으로 접속되며, 제 2 전극(104B)은 제 2 와이어(105B)를 개재시켜 제 1 리드프레임(101A)과 쌍을 이루는 제 2 리드프레임(101B)과 전기적으로 접속된다.
- <9> LED칩(102)은, 포탄형으로 성형된 수지재료(105)에 의해 봉입된다. 수지재료(105)로는, 일반적으로 에폭시수지 또는 실리콘수지 등 가시광에 대해 투명한 수지재료가 이용된다. 또 수지재료(105) 중에는, 전술한 형광재(106)가 혼련된다(예를 들어 특허문헌1(일본특허공개 2004-71908호 공보) 참조).

발명의 상세한 설명

- <10> [발명의 개시]
- <11> [발명이 해결하고자 하는 과제]
- <12> 그러나, 상기 종래의 백색 LED장치(100)는, 봉입용 수지재료(105)로서 에폭시수지 또는 실리콘수지를 이용한 경우에는 다음과 같은 문제가 발생한다.
- <13> 에폭시수지를 이용한 경우에는 황변의 문제가 있다. 즉, LED칩(102)에서 방사되는 청색영역부터 자외선영역의 광에 의해 에폭시수지가 누렇게 변색되어, 백색 LED장치(100)로부터의 발광 휘도가 저하되거나, 색조가 변화되거나 한다. 때문에, 봉입용 수지재료(105)에는 내광성 및 내열성이 요구된다.
- <14> 또, 칩 고착용 페이스트재료(103)가 수지일 경우에는, LED칩(102)으로부터의 방사광에 의해, 칩 고착용 페이스트재료(103)가 변색되어 발광휘도가 저하되거나 강도가 열화되거나 한다는 문제도 있다.
- <15> 그리고, 외부에서 입사되는 자외선영역의 광에 의해서도, 반도체 발광장치를 구성하는 수지재료(105) 및 형광재(106)만이 아닌, 수지로 된 칩 고착용 페이스트재료(103)가 열화 되어버린다는 문제가 있다.
- <16> 또, 실리콘수지는 에폭시수지에 비해 광 굴절률이 낮기 때문에, LED칩(102)으로부터의 방사광이 모두 전반사되기 쉬워져, LED칩(102)으로부터의 광 도출 효율이 낮아진다는 문제가 있다(예를 들어 특허문헌2(일본특허공개 2005-93724호 공보) 참조).
- <17> 여기서, 에폭시수지를 이용하는 경우에도, 에폭시수지의 굴절률은 LED칩(특히 GaN계 반도체)의 굴절률에 비해 매우 작기 때문에 광 도출 효율은 충분하다고 할 수 없다.
- <18> 또, 발광파장이 청색영역부터 자외선영역에서 발광하는 LED칩에 한정되지 않고, 청색보다 발광파장이 긴 LED칩에 대해서도 그 광 도출 효율이 충분하다고는 할 수 없다.
- <19> 본 발명은, 상기 종래의 문제에 감안하여, 발광소자가 형성된 반도체칩을 봉입하는 봉입재료의 내광성, 내열성 및 광 도출효율의 향상을 도모하는 것을 목적으로 한다.
- <20> [과제를 해결하기 위한 수단]
- <21> 상기 목적을 달성하기 위해 본 발명은, 반도체 발광장치의 봉입부를 구성하는 모재에 발광과장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함시키는 구성으로 한다.
- <22> 구체적으로 본 발명에 관한 제 1 반도체 발광장치는, 청색영역부터 자외선영역까지의 과장을 갖는 광을 방출하는 반도체칩과, 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부를 구비하며, 봉입부는, 모재 및 이 모재 중에 분산되고 모재 내부에서의 광 과장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하는 혼성재료로 이루어지는 봉입재료와, 형광재료를 포함하는 것을 특징으로 한다.
- <23> 제 1 반도체 발광장치에 의하면, 봉입부의 모재 중에 분산된 입자는 무기재료로 이루어지므로, 이 무기재료로 된 입자를 포함하지 않는 경우에 비해 봉입부의 내광성 및 내열성이 향상된다. 더불어, 모재 중에 분산된 입자의 실효 입경이 반도체칩으로부터 방사되는 광 과장의 1/4 이하이므로, 봉입부의 투명성이 손상되지 않는다. 즉, 광 도출 효율이 손상되지 않는다. 그리고 입자의 크기가 광 과장보다 충분히 작을 때는, 무기입자가 분산된 혼성재료를, 굴절률의 차이가 없는 균일한 매체로 간주할 수 있다. 또, 입자의 입경이 광 과장의 1/4 이하이면, 혼성재료 중의 광 산란은 레일리 산란(Rayleigh Scattering) 뿐이므로 투광성이 열화되는 일이 적어진다.
- <24> 제 1 반도체 발광장치에 있어서, 봉입부는 반도체칩 주위를 피복하도록 형성되는 것이 바람직하다.
- <25> 이와 같이 하면, 봉입부의 기계적 강도가 증가함과 더불어, 내열성이 향상되어 봉입부의 박리 및 균열이 발생하기 어려워진다.
- <26> 제 1 반도체 발광장치에 있어서, 봉입부는 상기 반도체칩과 접하여 형성되는 것이 바람직하다.
- <27> 이와 같이, 봉입부와 반도체칩이 접해있는 경우에도, 봉입부 모재에 입자를 포함시키지 않는 구성에 비해, 봉입부와 반도체칩의 상호 열팽창계수 차가 작아지므로, 봉입부의 박리 및 균열이 발생하기 어려워진다.
- <28> 제 1 반도체 발광장치에 있어서, 봉입부는 봉입재료로 이루어지는 제 1 봉입부와, 이 제 1 봉입부 외측에 형성되며 형광재를 포함하는 제 2 봉입부로 구성되는 것이 바람직하다.

- <29> 이와 같이, 반도체칩에 비교적 가깝고, 따라서 광 밀도가 비교적 높은 부분에 혼성재료인 봉입재료로 이루어지는 제 1 봉입부를 배치함으로써, 반도체칩으로부터의 높은 광 도출 효율을 실현할 수 있음과 더불어 높은 내광성 및 내열성을 얻을 수 있다. 또, 반도체칩에서 비교적 멀고, 따라서 광 밀도가 비교적 낮은 부분에, 혼성재료보다 투명성이 높으며 또 형광재를 포함하는 제 2 봉입부를 배치함으로써, 제 2 봉입부에서의 광 투과성을 향상시킬 수 있다. 그 결과, 반도체 발광장치로부터의 광 도출 효율을 향상시킬 수 있다.
- <30> 제 1 봉입부가 혼성재료로 이루어질 경우, 제 1 봉입부에서 반도체칩의 적어도 하방 및 측방에 형성되며, 광을 반사하는 반사부재를 추가로 구비하는 것이 바람직하다.
- <31> 이와 같이 하면, 반도체칩 쪽의 제 1 봉입부를 구성하는 혼성재료에 포함되는 입자에 의해, 후술하는 바와 같이 청색영역부터 자외선영역의 스펙트럼이 감쇠하여, 상대적으로 적색영역 등의 단파장 쪽 스펙트럼이 증대한다. 이 현상을 본원 명세서에서는 필터효과라 부른다. 이로써, 평균 연색평가지수(Ra)가 높아지며, 또 색온도를 낮추기가 가능해진다.
- <32> 또 이 경우에 봉입재료는, 투명성을 갖는 페이스트재료로 상기 반도체칩을 고착시키며, 또 상기 반사부재에 유지된 바탕층인 것이 바람직하다.
- <33> 이와 같이, 바탕층에 혼성재료를 이용해도, 반도체칩을 고착시키는 페이스트부재가 투명한 점에서, 바탕층에 포함되는 입자에 의한 필터효과에 따라, 평균 연색평가지수(Ra)가 높아지며, 또 색온도를 낮추기가 가능해진다.
- <34> 또 제 1 반도체 발광장치에 있어서, 봉입부는 봉입재료로 이루어지는 제 1 봉입부와, 이 제 1 봉입부 외측에 형성되는 제 2 봉입부로 구성되며, 입자는 자외선영역의 광을 흡수하는 재료로 이루어지는 것이 바람직하다.
- <35> 이와 같이 하면, 제 1 봉입부를 구성하는 혼성재료에 포함되는 자외선영역의 광을 흡수하는 입자에 의해, 수지 등으로 이루어지는 봉입재료의 자외선광에 의한 열화를 억제할 수 있다.
- <36> 또한 제 1 반도체 발광장치에 있어서, 봉입부는 형광재를 포함하는 제 1 봉입부와, 이 제 1 봉입부 외측에 형성되며 봉입재료로 이루어지는 제 2 봉입부로 구성되는 것이 바람직하다.
- <37> 이와 같이 하면, 제 1 봉입부 외측에 형성된 제 2 봉입부를 구성하는 혼성재료에 포함되는 입자에 의해, 청색영역부터 자외선영역의 스펙트럼이 감쇠하여, 상대적으로 적색영역 등의 단파장 쪽 스펙트럼이 증대하는 필터효과를 얻을 수 있다. 이로써, 평균 연색평가지수(Ra)를 향상시키며, 또 색온도를 낮추기가 가능해진다.
- <38> 본 발명에 관한 제 2 반도체 발광장치는, 광을 방출하는 반도체칩과, 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부를 구비하며, 봉입부는, 모재 및 이 모재 중에 분산되고 모재 내부에서의 광 파장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하는 혼성재료로 이루어지는 봉입재료를 포함하며, 또 반도체칩을 피복하는 제 1 봉입부와, 이 제 1 봉입부 외측에 형성된 제 2 봉입부로 구성되고, 제 1 봉입부에서의 광 파장에 대한 제 1 굴절률은, 제 2 봉입부에서의 광 파장에 대한 제 2 굴절률보다 큰 것을 특징으로 한다.
- <39> 제 2 반도체 발광장치에 의하면, 봉입부는 제 1 반도체 발광장치와 마찬가지로, 모재 중에 분산되며 모재 내부에서의 광 파장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하므로, 봉입부의 내광성 및 내열성이 향상되며 더불어, 봉입부의 투명성이 손상되는 일이 없다. 더불어, 제 1 봉입부에서의 광 파장에 대한 제 1 굴절률은, 제 2 봉입부에서의 광 파장에 대한 제 2 굴절률보다 크므로, 봉입부 전체의 굴절률은 반도체칩 쪽의 내측영역에서 높으며 또, 그 외측영역에서 낮아진다. 따라서 외측영역의 낮은 굴절률에 의해 반도체칩으로부터 출사광의 전반사가 저감되므로 광의 도출효율이 향상된다.
- <40> 제 2 반도체 발광장치에 있어서, 제 1 봉입부에 포함되는 입자와 제 2 봉입부에 포함되는 입자는 조성이 서로 다른 것이 바람직하다.
- <41> 이와 같이, 예를 들어 제 2 봉입부에 포함되는 입자보다 굴절률이 큰 조성의 입자를 제 1 봉입부에 포함시키면, 제 2 봉입부보다 제 1 봉입부의 굴절률을 확실하게 크게 할 수 있다.
- <42> 또 제 2 반도체 발광장치에 있어서, 제 1 봉입부에서의 입자가 혼성재료를 차지하는 비율은, 제 2 봉입부에서의 입자가 혼성재료를 차지하는 비율보다 높은 것이 바람직하다.
- <43> 이와 같이 하면, 제 2 봉입부보다 제 1 봉입부의 굴절률을 확실하게 크게 할 수 있다.
- <44> 본 발명에 관한 제 3 반도체 발광장치는, 광을 방출하는 반도체칩과, 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부를 구비하며, 봉입부는, 모재 및 이 모재 중에 분산되고 모재 내부에서의 광 파장 1/4 이

하의 실효 입경을 갖는 무기재료로 된 입자를 포함하는 혼성재료로 이루어지는 봉입재료를 포함하며, 또 광 파장에 대한 굴절률이 반도체칩에 가까운 내측영역에서 외측영역을 향해 작아지도록 설정되는 것을 특징으로 한다.

- <45> 제 3 반도체 발광장치에 의하면, 봉입부는 제 1 반도체 발광장치와 마찬가지로, 모재 중에 분산되며 모재 내부에서의 광 파장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하므로, 봉입부의 내광성 및 내열성이 향상됨과 더불어, 봉입부의 투명성이 손상되는 일이 없다. 더불어, 광 파장에 대한 굴절률이 반도체칩에 가까운 내측영역에서 외측영역을 향해 작아지도록 설정되므로, 봉입부 전체의 굴절률은 반도체칩 쪽의 내측영역에서 높으며 또, 그 외측영역에서 낮아진다. 따라서 외측영역의 낮은 굴절률에 의해 반도체칩으로부터 출사광의 전 반사가 저감되므로 광의 도출효율이 향상된다.
- <46> 제 3 반도체 발광장치에 있어서, 봉입부에서의 입자가 혼성재료를 차지하는 비율은, 반도체칩에 가까운 내측영역이 그 외측영역에 비해 높은 것이 바람직하다.
- <47> 이와 같이 하면, 봉입부에서의 외측영역보다 내측영역의 굴절률을 확실하게 크게 할 수 있다.
- <48> 또 제 3 반도체 발광장치에 있어서, 봉입부에 포함되는 입자는, 봉입부 내측에 포함되는 입자의 조성과 봉입부 외측에 포함되는 입자의 조성이 서로 다른 것이 바람직하다.
- <49> 이와 같이, 예를 들어 봉입부 외측영역에 포함되는 입자보다 굴절률이 큰 조성의 입자를 봉입부 내측영역에 포함시키면, 봉입부에서의 외측영역보다 내측영역의 굴절률을 확실하게 크게 할 수 있다.
- <50> 제 4 반도체 발광장치는, 광을 방출하는 반도체칩과, 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부를 구비하며, 봉입부는, 모재 및 이 모재 중에 분산되고 모재 내부에서의 광 파장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하는 혼성재료로 이루어지는 봉입재료를 포함하며, 또 반도체칩을 피복하는 제 1 봉입부와, 이 제 1 봉입부 외측에 형성된 제 2 봉입부로 구성되고, 제 2 봉입부는, 입자로서 자외선영역의 광을 흡수하는 재료로 이루어진 입자를 포함하는 것을 특징으로 한다.
- <51> 제 4 반도체 발광장치에 의하면, 제 2 봉입부는 입자로서 자외선영역의 광을 흡수하는 재료로 이루어지는 입자를 포함하므로, 반도체칩으로부터 방출되는 광에 자외선영역의 파장성분을 포함하는 경우에, 불필요한 자외선광의 방출을 억제할 수 있다. 또 외부로부터 입사되는 자외선광에 대해서도, 제 2 봉입부에 첨가된 입자에 흡수되므로 봉입재료 등의 열화를 방지할 수 있다.
- <52> 제 4 반도체 발광장치에 있어서 제 2 봉입부는, 반도체칩의 상방, 하방 및 측방을 피복하도록 형성되는 것이 바람직하다.
- <53> 제 5 반도체 발광장치는, 청색영역부터 자외선영역까지의 파장을 갖는 광을 방출하는 반도체칩과, 광이 통과하는 통과경로상의 적어도 일부 영역에 형성된 봉입부와, 반도체칩을 유지하는 유지부재와, 반도체칩과 유지부재를 고착시키는 투명성을 갖는 페이스트부재를 구비하며, 페이스트부재는 모재 및 이 모재 중에 분산되고 모재 내부에서의 광 파장 1/4 이하의 실효 입경을 갖는 무기재료로 된 입자를 포함하는 혼성재료로 이루어지며, 입자는 자외선영역의 광을 흡수하는 재료로 이루어지는 것을 특징으로 한다.
- <54> 제 5 반도체 발광장치에 의하면, 반도체칩과 유지부재를 고착시키는 투명성을 갖는 페이스트부재는, 무기재료로 된 입자를 포함하는 혼성재료로 이루어지며, 이 입자는 자외선영역의 광을 흡수하는 재료로 이루어지므로, 페이스트부재의 자외선광에 의한 열화와 변색에 의한 발광휘도의 저하를 억제할 수 있다. 또 페이스트부재가 투명하므로, 반도체칩으로부터 방출되는 광을 페이스트부재를 통해 외부로 출력할 수 있으므로, 광의 도출 효율이 향상된다. 또 혼성재료로 이루어지는 페이스트재료에 의해 반도체칩으로부터 발생하는 열의 유지부재로의 방열성이 향상된다.
- <55> 제 2 또는 제 3 반도체 발광장치에 있어서, 봉입부는 형광재를 포함하는 것이 바람직하다.
- <56> 이와 같이 하면, 반도체칩으로부터의 출사광이 청색영역 또는 자외선영역의 광일 경우에, 형광재를 여기시켜 백색광을 얻을 수 있다.
- <57> 제 1 내지 제 3 반도체 발광장치에 있어서, 입자는 무기화합물로 이루어지는 것이 바람직하다.
- <58> 이와 같이 하면, 내광성, 내열성 또는 기계강도의 향상을 위한 재료선택의 폭을 넓힐 수 있다.
- <59> 제 1 내지 제 3 반도체 발광장치에 있어서, 모재는 수지재료로 이루어지는 것이 바람직하다.

- <60> 이와 같이 하면 봉입부의 성형성이 향상된다.
- <61> 이 경우 수지재료는 무기고분자재료인 것이 바람직하다. 이와 같이 하면 내광성 및 내열성을 향상시키기 쉬워진다.
- <62> 또 이 경우, 수지재료는 유기고분자재료인 것이 바람직하다. 이와 같이 하면 성형성을 향상시키기 쉬워진다.
- <63> 제 1 내지 제 3 반도체 발광장치에 있어서, 모재는 가시광에 대하여 투명한 재료로 이루어지는 것이 바람직하다.
- <64> 이와 같이 하면 봉입부의 투명성이 보다 향상되므로, 광 도출효율이 더욱 향상된다.
- <65> 제 1 내지 제 3 반도체 발광장치에 있어서, 혼성재료는, 가시광에 대하여 투명한 것이 바람직하다.
- <66> 이와 같이 하면 봉입부의 투명성이 보다 향상되므로, 광 도출효율이 더욱 향상된다.
- <67> 제 1 내지 제 3 반도체 발광장치에 있어서, 광 파장에 대한 입자의 굴절률은, 광 파장에 대한 모재의 굴절률보다 크며, 또 반도체칩의 굴절률과 동등하거나 그 이하인 것이 바람직하다.
- <68> 이와 같이 하면, 봉입부의 굴절률이 입자를 첨가하지 않은 경우에 비해 높아지므로, 광 도출효율이 보다 향상된다.
- <69> 제 1 내지 제 3 반도체 발광장치에 있어서, 입자의 혼성재료를 차지하는 비율은 5체적% 이상 60체적% 이하인 것이 바람직하다.
- <70> 이와 같이 하면, 혼성재료의 투명성을 충분히 확보하면서 그 내광성 및 내열성을 향상시킬 수 있다. 여기서 입자의 혼성재료를 차지하는 비율은 10체적% 이상 50체적% 이하가 보다 바람직하며, 20체적% 이상 40체적% 이하로 하는 것이 더욱 바람직하다.
- <71> 제 1 또는 제 3 반도체 발광장치에 있어서, 봉입부는 외형이 반구형인 것이 바람직하다.
- <72> 이와 같이 하면, 반도체칩으로부터 출사광의 전반사 억제효과를 높일 수 있다.
- <73> 또 제 1 또는 제 3 반도체 발광장치에 있어서, 봉입부는 단면 외형이 사각형인 것이 바람직하다.
- <74> 이와 같이 하면, 혼성재료로 이루어지는 봉입재료를 인쇄법 등으로 도포할 수 있어, 형성이 용이해진다. 또, 상면이 평면으로 구성되므로 디바이스로서 취급하기 쉬워진다.
- <75> 제 1 반도체 발광장치가 제 1 봉입부 및 제 2 봉입부를 갖는 경우 또는 제 3 반도체 발광장치에 있어서, 제 1 봉입부 및 제 2 봉입부는 외형이 반구형인 것이 바람직하다.
- <76> 제 1 반도체 발광장치가 제 1 봉입부 및 제 2 봉입부를 갖는 경우 또는 제 3 반도체 발광장치에 있어서, 제 1 봉입부는 단면 외형이 사각형이며, 제 2 봉입부는 외형이 반구형인 것이 바람직하다.
- <77> 제 1 반도체 발광장치가 제 1 봉입부 및 제 2 봉입부를 갖는 경우 또는 제 3 반도체 발광장치에 있어서, 제 1 봉입부 및 제 2 봉입부는 단면 외형이 사각형인 것이 바람직하다.
- <78> 제 1 반도체 발광장치가 제 1 봉입부 및 제 2 봉입부를 갖는 경우 또는 제 3 반도체 발광장치에 있어서, 제 1 봉입부는 외형이 반구형이며, 제 2 봉입부는 단면 외형이 사각형인 것이 바람직하다.
- <79> 제 1 내지 제 3 반도체 발광장치는, 봉입부에서의 반도체칩 측방 영역에 형성되며, 광을 반사시키는 반사부재를 추가로 구비하는 것이 바람직하다.
- <80> 이와 같이 하면 광 도출 효율이 보다 향상된다.
- <81> 이 경우, 봉입부는 그 단면형상이 아래쪽으로 좁고 위쪽으로 넓은 역 테이퍼 형상을 갖는 것이 바람직하다.
- <82> [발명의 효과]
- <83> 본 발명의 반도체 발광장치에 의하면, 장수명이며 고휘도의 백색 LED 등의 반도체 발광장치를 실현할 수 있다.

실시예

- <151> [제 1 실시형태]

- <152> 본 발명의 제 1 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명하기로 한다.
- <153> 도 1은 본 발명의 제 1 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 도 1에 나타난 바와 같이, 제 1 실시형태에 관한 백색 LED장치(10)는, 제 1 리드프레임(11A)의 상단부에 컵 형태로 형성된 다이패드부 저면상에 LED칩(12)이 Ag페이스트부재 또는 절연페이스트부재 등의 칩 고착용 페이스트부재(13)로 고착, 유지된다.
- <154> LED칩(12)에는, 예를 들어 GaN계의 화합물반도체로 이루어지며, 청색영역부터 자외선영역의 파장을 갖는 광을 방출하는 LED칩을 이용한다.
- <155> LED칩(12) 상면에는, 제 1 전극(14A) 및 제 2 전극(14B)이 형성된다. 제 1 전극(14A)은 제 1 와이어(15A)를 개재시켜 제 1 리드프레임(11A)과 전기적으로 접속됨과 더불어, 제 2 전극(14B)은 제 2 와이어(15B)를 개재시켜 제 1 리드프레임(11A)과 쌍을 이루는 제 2 리드프레임(11B)과 전기적으로 접속된다.
- <156> LED칩(12)은, 제 1 리드프레임(11A)의 다이패드부 및 제 2 리드프레임(11B) 상단부를 포함하도록 포탄형으로 성형된 봉입부(16)에 의해 봉입된다.
- <157> 봉입부(16)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)와, 형광재(16c)로 구성된다.
- <158> LED칩(12)에서 방사된 청색영역부터 자외선영역의 파장을 갖는 광(이하, 방사광이라 칭함)은, 봉입부(16)의 방사경로상에 위치하는 형광재(16c)를 여기시킨다. 이 여기광과 방사광이 혼색됨으로써, 또는 복수 색의 여기광끼리 혼색됨으로써, 백색 LED장치(10)로부터 백색이 얻어진다.
- <159> 도 2에 봉입부(16)의 일부를 확대시켜 나타낸다. 도 2에 나타난 바와 같이, 무기재료로 이루어지는 미립자(16b)는, 1차 미립자(16b1)와 이 1차 미립자(16b1)가 응축되어 이루어지는 복합미립자(16b2)를 포함한다. 따라서, 미립자(16b)가 모재(16a) 중에 균일하게 분산되었다는 것은, 1차 미립자(16b1) 및 복합미립자(16b2)가 위치에 상관없이 실질적으로 균일하게 분산되었음을 의미한다.
- <160> 모재(16a)에는, 예를 들어 가시광에 대하여 투명한 재료인 에폭시수지, 아크릴수지 또는 시클로올레핀수지 등의 유기고분자재료로 된 수지재료, 또는 실리콘수지 등의 무기고분자재료로 된 수지재료를 이용할 수 있다.
- <161> 여기서, 미립자(16b)의 실효 입경은, LED칩(12)으로부터의 방사광 파장, 즉 모재(16a) 중 파장의 1/4 이하로 설정된다.
- <162> 예를 들어, LED칩(12)으로부터의 방사광 파장이 공기 중에서 400nm이고, 모재(16a)가 에폭시수지라 하면, 이 에폭시수지의 굴절률은 약 1.5인 점에서, 모재(16a) 중의 방사광 파장은 267nm가 된다. 따라서, 미립자(16b)의 실효 입경을 67nm 이하로 하면, 모재(16a) 내 파장의 1/4 이하로 설정 가능하다.
- <163> 또, 미립자(16b)의 실효 입경은, 모재(16a) 중 파장의 1/4 이하로 한정됨 없이, 1nm 이상 100nm 이하로 설정하면, 본 발명의 효과를 얻을 수 있다. 바람직하게는, 청색영역부터 자외선영역의 파장을 갖는 방사광에 있어서, 보다 충분한 투명성을 갖기 위해서는, 미립자(16b)의 실효 입경을 1nm 이상 50nm 이하로 하면 된다.
- <164> 이 때, 미립자의 입경이 1nm 미만이면, 양자적 효과가 발현하는 재질에서는 형광이 발생하는 경우 등이 있어 특성에 영향을 미칠 경우가 있다. 그리고 모재(16a)에 첨가된 미립자(16b)의 입경 및 실효 입경은, 전자현미경 등으로 확인할 수 있다.
- <165> 그런데, 1차 미립자(16b1)의 입경은, 1nm 이상 100nm 이하가 바람직하며, 실질적인 실효 입경을 1nm 이상 50nm 이하로 하면 보다 바람직하다. 또, 1차 미립자(16b1)의 실효 입경 값은, 용액 중에서의 입도분포계에 따른 입경측정 외에, 분말에서의 가스흡착법에 의한 입경측정, 또는 전자현미경으로 관찰한 입경측정으로 얻을 수 있다.
- <166> 보다 바람직하게는, 1차 미립자(16b1)의 평균입경이 1nm 이상 10nm 이하이고, 그 대부분이 응집하는 일없이 균일하게 분산된 상태라면, 레일리산란(Rayleigh scattering)을 더욱 저감시켜 충분한 투명성을 가지므로 바람직하다. 이 상태는, 혼성재료를 투과형 전자현미경으로 관찰함으로써 그 균일한 분산을 확인할 수 있다.
- <167> 여기서, 실효 입경에 대하여 도 3을 이용하여 설명한다. 도 3에 있어서, 가로축은 미립자(16b)의 입경을 나타내며, 좌측의 세로축은 세로축의 입경에 대한 미립자(16b)의 빈도를 나타내고, 우측의 세로축은 입경의 누적빈도를 나타낸다. 실효 입경이란, 미립자(16b) 전체 중, 그 입도 빈도분포에서 누적빈도가 50%인 입경을 중심입

경(메디안지름: d50)으로 하고, 그 중심입경을 중심으로 누적빈도가 50% 범위(A)에 있는 입경범위(B)를 가리킨다. 1차 미립자(16b1)의 실효 입경에 대해서도 마찬가지이다. 실효 입경의 값을 정밀도 좋게 구하기 위해서는, 예를 들어 200개 이상의 미립자(16b) 또는 1차 미립자(16b1)를 대상으로 하면 된다.

<168> 미립자(16b)로는, 예를 들어 무기산화물, 금속질화물, 금속탄화물, 탄소화합물 및 황화물 군에서 선택되는 적어도 1종류의 무기재료를 이용하면 된다.

<169> 무기산화물로는, 산화티타늄(굴절률: 2.2~2.5), 산화탄탈(굴절률: 2.0~2.3), 산화니오브(굴절률: 2.1~2.3), 산화텅스텐(굴절률: 2.2), 산화지르코늄(굴절률: 2.1), 산화아연(굴절률: 1.9~2.0), 산화인듐(굴절률: 2.0), 산화주석(굴절률: 2.0), 산화하프늄(굴절률: 2.0), 산화이트륨(굴절률: 1.9), 산화실리콘(굴절률: 1.4~1.5), 또는 산화알루미늄(굴절률: 1.7~1.8) 등을 이용할 수 있다. 또, 이들의 복합무기산화물을 이용할 수도 있다. 금속질화물로는, 질화실리콘(굴절률: 1.9~2.0) 등을 들 수 있다. 금속탄화물로는, 탄화실리콘(굴절률: 2.6) 등을 들 수 있다. 탄소화합물로는, 탄소단량체인 하나 다이아몬드(굴절률: 3.0) 또는 DLC(Diamond Like Carbon)(굴절률: 3.0) 등의 투광성을 갖는 무기재료를 들 수 있다. 또, 황화물로는 황화구리 또는 황화주석 등을 들 수 있다. 여기서, 각 무기재료명에 붙은 굴절률은, LED칩(12)으로부터의 방사광 즉 청색영역에서 자외선 영역까지의 파장을 갖는 방사광에 대한 굴절률을 나타낸다.

<170> 또한, 미립자(16b)로는, 붕입재료(16d)를 고굴절률화하기 위한 무기화합물로서, 전술한 산화티타늄, 산화탄탈, 산화지르코늄 및 산화아연으로 이루어지는 군에서 선택되는 적어도 1가지 산화물을 주성분으로 하는 무기입자를 이용할 수 있다. 이들 무기입자는, 시판 제품의 종류가 많아 입수가 쉽다는 이점이 있다.

<171> 단, 주의해야 할 점으로서, 산화티타늄과 같이 자외선에 의해 광 촉매작용이 발현되기 쉬운 무기화합물에 대해서는, 강한 광 촉매작용을 갖는 아나타아제(anatase)결정구조가 아닌, 루틸(rutile)결정구조를 갖는 화합물을 이용하거나, 비정질 또는 미립자 표면에 산화실리콘(SiO₂) 또는 산화알루미늄(알루미나: Al₂O₃) 등의 광 촉매작용이 불활성인 무기화합물에 의해 미립자 표면이 수식된 재료를 이용할 필요가 있다.

<172> 혼성재료로 이루어지는 붕입재료(16d)를 차지하는 미립자(16b)의 비율은, 5체적% 이상 60체적% 이하가 바람직하다. 미립자(16b)의 비율이 지나치게 높아지면, 붕입재료(16d)의 투명성이 저하되며, 역으로 미립자(16b)의 비율이 지나치게 낮아지면, 미립자(16b)를 첨가하는 효과가 작아진다.

<173> 도 4에, 예를 들어 모재(16a) 재료로서 굴절률이 각각 1.4, 1.5 및 1.6의 재료를 이용하고, 미립자(16b) 재료로서 산화티타늄(TiO₂)(굴절률 2.4)을 이용한 경우에 있어서, 혼성재료로 된 붕입재료(16d)를 차지하는 미립자(16b)의 비율에 대한 이 혼성재료의 굴절률(n_c) 변화를 계산한 결과를 나타낸다. 계산은 이하의 식(1)(Maxwell-Garnett 이론)을 이용하여 실시한다. 여기서, 혼성재료의 굴절률이란, 혼성재료를 1개의 굴절률을 갖는 매체로 간주했을 때의 실효적 굴절률을 말한다.

<174>
$$n_c^2 = n_2^2 \times \{n_1^2 + 2n_2^2 + 2P_1(n_1^2 - n_2^2)\} / \{n_1^2 + 2n_2^2 - P_1(n_1^2 - n_2^2)\} \dots \dots \dots (1)$$

<175> 여기서, n_c는 혼성재료의 굴절률이며, n₁은 미립자(16b)의 굴절률이고, n₂는 모재(16a)의 굴절률이며, P₁은 혼성재료를 차지하는 미립자(16b)의 비율(체적비)이다.

<176> 도 4에서, 혼성재료의 굴절률을 1.8 이상으로 하기 위해서는, 모재(16a)의 굴절률이 1.4, 1.5 및 1.6일 경우 혼성재료를 차지하는 미립자(16b)의 비율을 각각 46체적%, 37체적% 및 28체적%로 하면 됨을 알 수 있다. 여기서, 일반적인 광학수지의 굴절률 값은 1.4에서 1.7의 범위이므로, 굴절률 값을 1.7을 초과하고 1.8 이상으로 하기란 광학수지만으로는 실현이 매우 어렵다. 따라서, 모재(16a)에 이용하는 재질과 미립자(16b)의 재질에 따라 유효범위가 다르긴 하나, 미립자(16b)가 혼성재료를 차지하는 비율은 5체적% 이상 60체적% 이하로 하는 것이 바람직하다. 또 10체적% 이상 50체적% 이하가 보다 바람직하다. 또한, 굴절률 1.4에서 1.55 범위의 범용 광학수지를 모재(16a)로 이용할 경우, 20체적% 이상 40체적% 이하로 하는 것이 더욱 바람직하다.

<177> 형광재(16c)의 재료로, LED칩(12)이 청색의 방사광을 출력하는 경우에는 황색광을 얻을 수 있는 YAG:Ce 등의 형광재를 이용하면 된다. 또, 보라색영역부터 자외선영역의 방사광을 출력하는 경우에는 형광재(16c)로서 복수종류의 형광재를 이용한다. 구체적으로는, 적색용으로 Y₂O₂S:Eu를, 녹색용으로 ZnS:Cu, Al 또는 (Ba, Mg)Al₁₀O₁₇:Eu, Mn을, 청색용으로 (Sr, Ca, Ba, Mg)₁₀(PO₄)₆C₁₂:Eu 또는 (Ba, Mg)Al₁₀O₁₇:Eu를 각각 이용할 수 있다.

<178> 제 1 실시형태에 관한 반도체 발광장치에 의하면, 붕입부(16)를 구성하는 붕입재료(16d) 중에 무기재료로 된 미

립자(16b)를 균일하게 분산되도록 첨가하므로, 미립자(16b)를 첨가하지 않는 경우에 비해, 봉입부(16)의 내광성 및 내열성이 향상된다. 또, 분산된 미립자(16b)의 실효 입경이 LED칩(12)(반도체칩)에서 방사되는 방사광 파장의 1/4 이하로 설정되므로, 봉입부(16)의 투명성이 손상되지 않으며, 따라서 광 도출 효율이 손상되는 일이 없다.

- <179> 또한, 미립자(16b)를 첨가하지 않는 경우에 비해, 봉입부(16)와 LED칩(12) 사이의 열팽창계수 차가 작아지므로, 봉입부(16)가 LED칩(12)으로부터 박리되거나, 봉입부(16)(봉입재료(16d))에 균열이 발생하기 어려워진다.
- <180> 또, 봉입부(16)에서의 방사광에 대한 굴절률이 미립자(16b)를 첨가하지 않는 경우에 비해 높아지므로 광 도출 효율이 더욱 향상된다.
- <181> 여기서, 봉입부(16)에 첨가하는 미립자(16b)로, 자외선영역 광의 흡수가 가능한 산화아연(ZnO), 산화티타늄(TiO₂), 또는 산화세륨(CeO₂)을 이용하면, 봉입재료(16d)의 모재(16a)가 에폭시수지 등의 유기고분자재료로 이루어진 경우에, 자외선광에 의한 변색을 억제할 수 있다.
- <182> 그리고, 칩 고착용 페이스트부재(13)에 투명성을 갖게 하면, 이 칩 고착용 페이스트부재(13)에는 LED칩(12)으로부터의 방사광이 흡수되지 않으므로, 광 도출 효율이 향상된다. 여기서, 투명성을 갖는 칩 고착용 페이스트부재(13)는, 예를 들어 에폭시수지 또는 실리콘수지를 주성분으로 하는 투명한 페이스트부재, 저융점 유리재료 또는 실록산결합을 갖는 화합물을 촉매로 반응시키는 제 1 공정과, 이 제 1 공정에서의 반응물을 가수분해 및 탈수 축합 반응시키는 제 2 공정과, 이 제 2 공정의 생성물을 건조시킴으로써 얻어지는 저온경화유리부재에, 자외선광을 흡수하는 미립자(16b)를 첨가하여 혼성재료로 하면 얻을 수 있다.
- <183> 또, 칩 고착용 페이스트부재(13)에 미립자(16b)를 첨가함으로써, 이 칩 고착용 페이스트부재(13)의 방열성이 향상됨과 더불어, 미립자(16b)가 자외선광을 흡수하므로 칩 고착용 페이스트부재(13)의 내광성(내UV성)도 향상된다.

<184> [제 2 실시형태]

- <185> 이하, 본 발명의 제 2 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명한다.
- <186> 도 5는 본 발명의 제 2 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서, 도 1에 나타난 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 그 설명을 생략한다.
- <187> 도 5에 나타난 바와 같이, 제 2 실시형태에 관한 반도체 발광장치(20)는, 봉입부(26)가, 제 1 리드프레임(11A)의 다이패드부 상에 유지된 LED칩(12)을 직접 피복하는 제 1 봉입부(26A)와, 이 제 1 봉입부(26A)를 포함하는 제 1 리드프레임(11A) 및 제 2 리드프레임(11B)의 각 상단부를 포탄형으로 피복하는 제 2 봉입부(26B)로 구성된다.
- <188> 제 1 봉입부(26A)는, 제 1 실시형태에 관한 미립자(16b)를 포함하는 혼성재료로 된 봉입재료(16d)로 구성되며, 제 2 봉입부(26B)는 형광재(16c)가 혼련된 수지재료(25)로 구성된다. 수지재료(25)의 재료로는, 제 1 실시형태에 관한 모재(16a)와 동일한 재료를 이용하면 된다.
- <189> 제 2 실시형태에 관한 반도체 발광장치(20)에 의하면, LED칩(12)에서 가까우며 광밀도가 비교적 높은 부분에, 혼성재료로 된 봉입재료(16d)로 이루어지는 제 1 봉입부(26A)를 형성함으로써, 제 1 실시형태와 마찬가지로 LED칩(12)으로부터의 높은 광 도출 효율을 실현할 수 있음과 더불어 높은 내광성 및 내열성을 얻을 수 있다.
- <190> 또, LED칩(12)에서 떨어진 위치이며 광밀도가 비교적 낮은 부분에, 봉입재료(16d)보다 투명성이 높은 수지재료(25)로 이루어지는 제 2 봉입부(26B)를, 제 1 봉입부(26A)를 피복하도록 형성함으로써, 제 2 봉입부(26B)에서의 광 투과성을 향상시킬 수 있다. 그 결과, 반도체 발광장치(20)로부터의 광 도출 효율을 향상시킬 수 있다.
- <191> 여기서, LED칩(12)의 방사광이 청색영역 파장보다 긴 경우, 제 1 봉입부(26A)에 첨가되는 미립자(16b)로 자외선광을 흡수 가능한 산화아연, 산화티타늄 또는 산화세륨을 이용하면, 제 1 봉입부(26A)를 구성하는 모재(16a)의 자외선광에 의한 열화를 억제할 수 있다. 그 결과 모재(16a)로서, 투명성이 우수하기는 하나 자외선광에 의해 황변이 발생하기 쉬운, 예를 들어 에폭시수지를 이용할 수 있게 된다.

<192> [제 3 실시형태]

- <193> 이하, 본 발명의 제 3 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명한다.
- <194> 도 6은, 본 발명의 제 3 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여

기서도, 도 1에 나타난 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 그 설명을 생략한다.

- <195> 도 6에 나타난 바와 같이, 제 3 실시형태에 관한 반도체 발광장치(30)는, LED칩(12)이 기판(31)과 이 기판(31)의 표면 및 이면에 선택적으로 형성된 적어도 제 1 배선(32A) 및 제 2 배선(32B)을 갖는 프린트배선기판 상에 실장된다.
- <196> 구체적으로 LED칩(12)은, 제 1 배선(32A) 상에 칩 고착용 페이스트부재(13)로 고착되며, LED칩(12) 상면에 형성된 제 1 전극(14A) 및 제 2 전극(14B) 중, 제 1 전극(14A)은 제 1 와이어(15A)를 개재시켜 제 1 배선(32A)과 전기적으로 접속되며, 제 2 전극(14B)은 제 2 와이어(15B)를 개재시켜 제 2 배선(32B)과 전기적으로 접속된다.
- <197> 봉입부(16)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성 재료로 이루어지는 봉입재료(16d)와, 형광재(16c)로 구성된다. 봉입부(16)를 구성하는 재료로는, 제 1 실시형태의 봉입부(16)를 구성하는 재료와 마찬가지로 재료를 이용하면 된다.
- <198> 제 1 배선(32A) 및 제 2 배선(32B)과 각각 전기적으로 접속된 LED칩(12)은, 프린트배선기판 상에서 봉입부(16)에 의해 그 주위가 봉입된다.
- <199> 여기서 제 1 배선(32A) 및 제 2 배선(32B)은, 예를 들어 도금법에 의해 구리(Cu)박막으로 된 배선을 기판(31) 상에 형성하고, 형성된 배선 상에 도금법으로 니켈(Ni)과 금(Au)을 순차 성막시킴으로써 형성할 수 있다.
- <200> 이와 같이, 제 3 실시형태에 관한 반도체 발광장치(30)는, 프린트배선기판 상에 LED칩(12)을 실장한 후에, 모재(16a)와 미립자(16b)를 포함하는 혼성재료와 형광재(16c)를 혼합하여 이루어지는 재료를 이송성형(transfer molding)함으로써 실현된다.
- <201> 이로써, 제 3 실시형태에 관한 반도체 발광장치(30)에 있어서도, 제 1 실시형태에 관한 반도체 발광장치(10)와 마찬가지로 봉입부(16)에서의 내광성 및 내열성이 향상됨과 더불어, 광 도출 효율이 향상된다는 효과를 얻을 수 있다.
- <202> [제 4 실시형태]
- <203> 이하, 본 발명의 제 4 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명한다.
- <204> 도 7은, 본 발명의 제 4 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도, 도 1에 나타난 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 그 설명을 생략한다.
- <205> 도 7에 나타난 바와 같이, 제 4 실시형태에 관한 반도체 발광장치(40)는, LED칩(12)이 기판(31)과 이 기판(31)의 표면 및 이면에 선택적으로 형성된 적어도 제 1 배선(32A) 및 제 2 배선(32B)을 갖는 프린트배선기판 상에, LED칩(12) 상면을 기판(31) 주면과 대향시키는, 이른바 플립칩 실장(face down)법으로 실장된다.
- <206> 구체적으로는, LED칩(12)에 형성되며, 기판(31)과 각각 대향하는 제 1 전극(14A) 및 제 2 전극(14B) 중, 제 1 전극(14A)은 제 1 범프(41A)를 개재시켜 제 1 배선(32A)과 전기적으로 접속되고, 제 2 전극(14B)은 제 2 범프(41B)를 개재시켜 제 2 배선(32B)과 전기적으로 접속된다.
- <207> 제 1 배선(32A) 및 제 2 배선(32B)과 각각 전기적으로 접속된 LED칩(12)은, 프린트배선기판 상에서 봉입부(16)에 의해 그 주위가 봉입된다.
- <208> 봉입부(16)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성 재료로 이루어지는 봉입재료(16d)와, 형광재(16c)로 구성된다. 봉입부(16)를 구성하는 재료로는, 제 1 실시형태의 봉입부(16)를 구성하는 재료와 마찬가지로 재료를 이용하면 된다.
- <209> 그리고 제 1 범프(41A) 및 제 2 범프(41B)의 구성재료로는 예를 들어 금(Au)을 이용할 수 있다.
- <210> 이와 같이, 제 4 실시형태에 관한 반도체 발광장치(40)는, 프린트배선기판 상에 LED칩(12)을 플립칩 실장한 후, 모재(16a)와 미립자(16b)를 포함하는 혼성재료와 형광재(16c)를 혼합시켜 이루어지는 재료를 이송성형 시킴으로써 실현된다.
- <211> 따라서, 제 4 실시형태에 관한 반도체 발광장치(40)에 있어서도, 제 1 실시형태 및 제 3 실시형태에 관한 반도체 발광장치(10, 30)와 마찬가지로 봉입부(16)에서의 내광성 및 내열성이 향상됨과 더불어, 광 도출 효율이 향상된다는 효과를 얻을 수 있다.
- <212> 또, 제 4 실시형태에 관한 반도체 발광장치(40)는, LED칩(12)과 프린트배선기판의 전기적 접속에 와이어가 아닌

범프를 이용하므로, 제 3 실시형태에 관한 반도체 발광장치(30)에 비해 박형화를 실현할 수 있다.

<213> [제 5 실시형태]

<214> 이하, 본 발명의 제5 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명한다.

<215> 도 8은, 본 발명의 제 5 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도, 도 1에 나타난 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 그 설명을 생략한다.

<216> 도 8에 나타난 바와 같이, 제 5 실시형태에 관한 반도체 발광장치(50)는, LED칩(12)이, 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 고착된다. 케이스부재(51)는, 예를 들어 액정폴리머 등의 내열성 수지 재료로 이루어지며, 적어도 제 1 리드(52A) 및 제 2 리드(52B)가 삽입 형성된다. 그리고 가시광에 대한 반사를 고려하면 백색의 내열성 수지재료를 이용하는 것이 바람직하다.

<217> 제 1 리드(52A) 및 제 2 리드(52B)는, 케이스부재(51)의 오목부(51a) 저면에서 노출되며, LED칩(12)은 제 1 리드(52A)의 노출된 영역 상에 칩 고착용 페이스트부재(13)로 고착된다.

<218> LED칩(12) 상면에 형성된 제 1 전극(14A) 및 제 2 전극(14B) 중, 제 1 전극(14A)은 제 1 와이어(15A)를 개재시켜 제 1 리드(52A)와 전기적으로 접속되며, 제 2 전극(14B)은 제 2 와이어(15B)를 개재시켜 제 2 리드(52B)와 전기적으로 접속된다.

<219> 제 5 실시형태에서는, 케이스부재(51)의 오목부(51a) 저면 상에 고착된 LED칩(12)을 봉입부(16)에 의해 케이스부재(51)의 오목부(51a)를 충전시킴으로써 봉입한다.

<220> 봉입부(16)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성 재료로 이루어지는 봉입재료(16d)와, 형광재(16c)로 구성된다. 봉입부(16)를 구성하는 재료로는, 제 1 실시형태의 봉입부(16)를 구성하는 재료와 마찬가지로 재료를 이용하면 된다.

<221> 여기서, 제 1 리드(52A) 및 제 2 리드(52B) 중 케이스부재(51)의 외부 부분은, 이른바 곁윙(Gull Wing: GW)형의 단자형상으로 한다. 단, 각 리드(52A, 52B) 외측의 형상은 GW형으로 한정되지 않고 J자 형상이 되도록 성형해도 된다.

<222> 이와 같이, 제 5 실시형태에 관한 반도체 발광장치(50)에 있어서도, 제 1 실시형태, 제 3 실시형태 및 제 4 실시형태에 관한 반도체 발광장치(10, 30, 40)와 마찬가지로 봉입부(16)에서의 내광성 및 내열성이 향상됨과 더불어, 광 도출 효율이 향상된다는 효과를 얻을 수 있다.

<223> 여기서, 제 3, 제 4 및 제 5의 각 실시형태에 관한 봉입부(16) 대신, 제 2 실시형태에 관한 제 1 봉입부(26A) 및 제 2 봉입부(26B)와 같이, LED칩(12)을 무기재료로 이루어지는 미립자(16b)를 포함하는 봉입재료(16d)로 직접 피복하고, 이 봉입재료(16d)를 형광재(16c)를 포함하는 모재(16a)로 피복하는 구성으로 해도 된다.

<224> 또, 제 1 내지 제 5의 각 실시형태에 있어서, 혼성재료와 반도체칩 사이의 적어도 일부에 소정의 공간을 구성시켜도 된다.

<225> 도 9의 (a)는 도 5의 실시형태에 관한 반도체장치(50)의 LED칩(12)을 구성하는 기관 재료별로 시물레이션에 의해 구한, 봉입부(16) 굴절률과 출사광 전광속 변화율과의 관계를 나타내며, 도 9의 (b)는 마찬가지로 시물레이션으로 구한 봉입부(16)의 굴절률과 전광속의 관계를 나타낸다. 여기서, 시물레이션에 이용한 기관재료는 표1에 나타난 바와 같다. 또 표1에 나타난 각 기관재료별 굴절률은, 가시광 영역에서 각 기재의 대표적 값이다.

표 1

기관재료	굴절률
GaN	2.5
ZnSe	2.5
SiC	2.6
사파이어	1.7
GaP	3.3
InGaAlP	3.45
GaAs	3.66
AnO	2.15

- <227> 도 9의 (a) 및 도 9의 (b)에서 알 수 있는 바와 같이, 봉입부(16)의 굴절률은 1.2 이상 2.5 이하가 바람직하다. 또, 기판재료로 굴절률이 2.0보다 큰 산화아연(ZnO), 질화갈륨(GaN) 또는 탄화규소(SiC) 등을 이용할 경우, 봉입부(16) 굴절률은 1.4 이상 2.2 이하가 바람직하며, 1.6 이상 2.0 이하가 보다 바람직하다.
- <228> [제 6 실시형태]
- <229> 이하, 본 발명의 제 6 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명한다.
- <230> 도 10은, 본 발명의 제 6 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도, 도 1 및 도 6에 나타난 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 그 설명을 생략한다.
- <231> 도 10에 나타난 바와 같이, 제 6 실시형태에 관한 반도체 발광장치(30A)는, 제 3 실시형태와 마찬가지로, LED칩(12)이 기판(31)과 이 기판(31)의 표면 및 이면에 선택적으로 형성된 적어도 제 1 배선(32A) 및 제 2 배선(32B)을 갖는 프린트배선기판 상에, LED칩(12)의 이면을 기판(31) 주면과 대향시키는 이른바 정선 업(junction-up)(face-up) 실장된다.
- <232> 봉입부(26)는, LED칩(12)을 직접, 그리고 반구형으로 피복하는 제 1 봉입부(26A)와, 이 제 1 봉입부(26A)를 직접, 그리고 반구형으로 피복하는 제 2 봉입부(26B)로 구성된다.
- <233> 제 1 봉입부(26A)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 제 1 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)와, 형광재(16c)로 구성된다.
- <234> 제 2 봉입부(26B)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 제 2 미립자(17b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)와, 형광재(16c)로 구성된다. 여기서, 제 1 봉입부(26A) 및 제 2 봉입부(26B)를 구성하는 재료로는, 제 1 실시형태의 봉입부(16)를 구성하는 재료와 마찬가지로 재료를 이용하면 된다. 단, 제 6 실시형태에서 제 1 미립자(16b)의 굴절률은, 제 2 미립자(17b)의 굴절률보다 큰 재료가 선택된다.
- <235> 그런데, LED칩(12)이, 결정성장용 기판(에피택셜기판)을 포함하여 질화갈륨계 반도체로 이루어진 경우, 표1에 나타난 바와 같이, GaN 굴절률은 약 2.5이고 미립자를 첨가함으로써, 봉입부의 굴절률을 도출 효율이 가장 높은 1.8 정도로 설정했다 하더라도, 이 봉입부의 굴절률과 공기 굴절률의 차는 크다.
- <236> 그래서, 제 6 실시형태에서는, LED칩(12)에 가까운 제 1 봉입부(26A)의 굴절률 값을, LED칩(12)에서 먼 제 2 봉입부(26B) 굴절률 값보다 크게 한다. 구체적으로는, 제 2 봉입부(26B)에 첨가하는 제 2 미립자(17b)로서, 제 1 봉입부(26A)에 첨가하는 제 1 미립자(16b)의 굴절률보다 작은 굴절률을 갖는 무기재료를 이용한다.
- <237> 이 구성에 의해, 공기와 접하는 제 2 봉입부(26B)의 굴절률이, LED칩(12)과 접하는 제 1 봉입부(26A)의 굴절률보다 작아지므로, 제 2 봉입부(26B)의 굴절률과 공기 굴절률의 차가 작아진다. 이로써, 제 2 봉입부(26B)의 공기와의 계면에서 출사광의 전반사를 저감할 수 있으므로, 봉입부(26)의 내광성 및 내열성이 향상됨과 더불어, 광 도출 효율을 더 한층 향상시킬 수 있다.
- <238> 또, 제 6 실시형태에서는, 제 1 봉입부(26A) 및 제 2 봉입부(26B)의 외형을 모두, 예를 들어 포팅법(potting method)에 의해 반구형으로 하므로 출사광의 전반사가 더욱 저감된다.
- <239> 여기서는, 제 1 봉입부(26A) 및 제 2 봉입부(26B) 모두에 형광재(16c)를 첨가하나, 형광재(16c)는 어느 한쪽에 만 첨가해도 된다.
- <240> [제 6 실시형태의 제 1 변형예]
- <241> 도 11은 본 발명 제 6 실시형태의 제 1 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <242> 도 11에 나타난 바와 같이, 제 1 변형예에 관한 반도체 발광장치(30B)는, LED칩(12)을 직접 피복하는 제 1 봉입부(26A)의 단면 외형을 사각형으로 한다.
- <243> 이로써, 제 1 봉입부(26A)는 봉입재료(16d)의 형성법으로서, 인쇄법을 이용할 수 있으므로 생산성이 향상된다.
- <244> [제 6 실시형태의 제 2 변형예]

- <245> 도 12는 본 발명 제 6 실시형태의 제 2 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <246> 도 12에 나타낸 바와 같이, 제 2 변형예에 관한 반도체 발광장치(30C)는, LED칩(12)을 직접 피복하는 제 1 봉입부(26A)와 이 제 1 봉입부(26A)를 피복하는 제 2 봉입부(26B)의 단면 외형을 모두 사각형으로 한다.
- <247> 이로써, 제 1 봉입부(26A)는 봉입재료(16d)의 형성법으로서, 인쇄법을 이용할 수 있으며, 또 제 2 봉입부(26B)는 이송성형(transfer molding)으로 형성할 수 있으므로 생산성이 향상된다. 더불어, 봉입부(26) 상면이 평탄해지므로 디바이스로서의 취급이 용이해진다.
- <248> [제 6 실시형태의 제 3 변형예]
- <249> 도 13은 본 발명 제 6 실시형태의 제 3 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <250> 도 13에 나타낸 바와 같이, 제 3 변형예에 관한 반도체 발광장치(30D)는, LED칩(12)을 직접 피복하는 제 1 봉입부(26A)의 외형을 반구형으로 하고, 이 제 1 봉입부(26A)를 피복하는 제 2 봉입부(26B)의 단면 외형을 사각형으로 한다.
- <251> 이로써, 반구형의 외형을 갖는 제 1 봉입부(26A)에 의해 전반사가 저감됨과 더불어, 평탄한 상면을 갖는 제 2 봉입부(26B)에 의해 디바이스로서의 취급이 용이해진다.
- <252> [제 6 실시형태의 제 4 변형예]
- <253> 도 14는 본 발명 제 6 실시형태의 제 4 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <254> 도 14에 나타낸 바와 같이, 제 4 변형예에 관한 반도체 발광장치(50A)는 제 5 실시형태와 마찬가지로, LED칩(12)이, 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 페이스 업 법으로 고착된다.
- <255> 여기서, LED칩(12)을 직접 피복하는 제 1 봉입부(26A) 및 이 제 1 봉입부(26A)를 피복하는 제 2 봉입부(26B)의 단면 형상은 모두 사각형이다.
- <256> 본 변형예에서는, 케이스부재(51)에 백색의 내열성 수지재료를 이용하거나, 또는 케이스부재(51) 내벽면 상에 금속, 예를 들어 알루미늄(Al) 증착법 등에 따른 메탈라이징(metallizing)을 실시함으로써, 이 케이스부재(51)의 내벽면은 반사면으로서 기능한다. 더불어, 케이스부재(51)의 내벽면을 아래쪽에서 위쪽을 향해 넓어지는 역 테이퍼 형상으로 하므로, 봉입부(26)를 제 1 미립자(16b) 및 제 2 미립자(17b)에 의한 굴절률 차를 형성하는 구성만이 아닌, 케이스부재(51) 및 그 형상에 따라서도 광의 도출 효율이 향상된다.
- <257> 그리고, 제 1 봉입부(26A)의 형성에 인쇄법을 이용하는 경우이며, 케이스부재(51)의 오목부(51a) 저면 상에 직접 인쇄할 수 없는 경우에는, 예를 들어 서브마운트부재 상에 미리 LED칩(12)을 실장시켜두고, 제 1 봉입부(26A)를 인쇄법으로 형성한 후, 이 서브마운트부재를 케이스부재(51) 저면 상에 실장하면 된다.
- <258> 도 15의 (a) 및 (b)는 제 6 실시형태의 제 4 변형예에 관한 반도체 발광장치(50A)에 있어서, 제 1 봉입부(26A) 및 제 2 봉입부(26B)의 각 굴절률과 광 도출 효율의 관계를 시뮬레이션으로 구한 결과를 나타낸다. 여기서, 도 15의 (a)는 LED칩(12)을 구성하는 기관재료로 GaN을 이용한 경우이며, 도 15의 (b)는 기관재료로 사파이어를 이용한 경우이다. 그리고 제 1 봉입부(26A)의 두께는 500 μ m로 하고, 제 2 봉입부(26B)의 두께는 200 μ m로 한다.
- <259> 도 15의 (a) 및 (b)에서 알 수 있는 바와 같이, LED칩(12)의 기관으로 질화갈륨을 이용한 경우는, 제 1 봉입부(26A)의 굴절률이 클수록 광 도출 효율은 높아지며, LED칩(12)의 기관으로 사파이어를 이용한 경우는, 제 1 봉입부(26A) 굴절률 변화의 영향은 작다.
- <260> 또, 기관이 질화갈륨이거나 사파이어라도, 제 2 봉입부(26B)의 굴절률이 작을수록 광 도출 효율은 높아지나, 제 1 봉입부(26A)의 굴절률 변화에 대한 광 도출 효율의 변화율은 작아진다.
- <261> [제 6 실시형태의 제 5 변형예]
- <262> 도 16은 본 발명 제 6 실시형태의 제 5 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <263> 도 16에 나타낸 바와 같이 제 5 변형예에 관한 반도체 발광장치(50B)는, LED칩(12)이, 오목부(51a)를 갖는 케이

스부재(51)의 오목부(51a) 저면 상에 고착된다.

- <264> 여기서, LED칩(12)을 직접 피복하는 제 1 봉입부(26A)의 외형을 반구형으로 하고, 이 제 1 봉입부(26A)를 피복하는 제 2 봉입부(26B)의 단면 외형을 사각형으로 한다.
- <265> 이로써, 외형이 반구형인 제 1 봉입부(26A)에 의해 반사가 저감됨과 더불어, 케이스부재(51)에 의해 광 도출 효율이 향상된다.
- <266> [제 6 실시형태의 제 6 변형예]
- <267> 도 17은 본 발명 제 6 실시형태의 제 6 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <268> 도 17에 나타난 바와 같이 제 6 변형예에 관한 반도체 발광장치(50C)는, 제 2 봉입부(26B)의 봉입재료(16d)에 첨가되는 미립자(16b)를, 제 1 봉입부(26A)의 봉입재료(16d)에 첨가되는 미립자(16b)와 동일한 조성으로 함과 더불어, 제 1 봉입부(26A)의 미립자(16b)가 봉입재료(16d)를 차지하는 비율을, 제 2 봉입부(26B)의 미립자(16b)가 봉입재료(16d)를 차지하는 비율보다 높게 한다. 즉, 제 2 봉입부(26B) 미립자(16b)의 첨가농도를, 제 1 봉입부(26A) 미립자(16b)의 첨가농도보다 작게 한다. 여기서, 첨가농도에 차를 두기 위해서는, 농도기울기를 갖게 해도 되며, 또 단계적으로 변화시켜도 된다.
- <269> 이와 같이 해도, 제 2 봉입부(26B)의 굴절률이 제 1 봉입부(26A)의 굴절률보다 작아진다.
- <270> 그리고 본 변형예에서는, 제 1 봉입부(26A)에 첨가되는 미립자(16b)와 제 2 봉입부(26B)에 첨가되는 미립자(16b)에 동일 조성의 무기재료를 이용하여, 첨가농도만을 변경하였으나, 이 대신 제 2 봉입부(26B)의 굴절률이 제 1 봉입부(26A)의 굴절률보다 작아지는 것에 한하여, 제 1 봉입부(26A)에 첨가되는 미립자(16b)와 제 2 봉입부(26B)에 첨가되는 미립자(16b)의 조성 및 농도를 바꾸어도 된다.
- <271> 또, 도 17에는 LED칩(12)을 직접 피복하는 제 1 봉입부(26A)의 외형을 반구형으로 한 경우를 나타냈으나, 제 6 실시형태의 제 4 변형예에서 설명한 도 14와 마찬가지로 제 1 봉입부(26A)의 단면 외형을 사각형으로 해도 된다.
- <272> 또한, 제 6 실시형태 및 제 6 실시형태의 제 1 내지 제 3 변형예에서도, 본 변형예와 마찬가지로, 제 2 봉입부(26B)의 봉입재료(16d)에 첨가되는 미립자(17b)를 미립자(16b)로 치환하고, 제 1 봉입부(26A)의 봉입재료(16d)에 첨가되는 미립자(16b)와 동일한 조성으로 함과 더불어, 제 1 봉입부(26A)의 미립자(16b)가 봉입재료(16d)를 차지하는 비율을, 제 2 봉입부(26B)의 미립자(16b)가 봉입재료(16d)를 차지하는 비율보다 높게 해도 된다.
- <273> [제 6 실시형태의 제 7 변형예]
- <274> 제 6 실시형태 및 각 변형예에서는, 제 1 봉입부(26A) 및 제 2 봉입부(26B) 모두에 형광재(16c)를 첨가했으나 어느 한쪽만이라도 된다.
- <275> 도 18에 나타난 제 7 변형예에 관한 반도체 발광장치(50D)는, LED칩(12)으로서 예를 들어, 녹색광의 발광이 가능한 인화갈륨(GaP)계 반도체를 이용하며, 이 경우 봉입부(26)에 형광재(16c)를 첨가할 필요는 없다.
- <276> LED칩(12)에 GaP계 반도체를 이용할 경우, 제 1 전극(14A)과 제 2 전극(14B)은 LED칩(12) 하면과 상면에 각각 대향시켜 형성된다. 제 1 전극(14A)은 은페이스트부재 등의 도전성을 갖는 칩 고착용 페이스트부재(13)를 개재시켜 제 1 리드(52A)와 전기적으로 접속됨과 더불어, 제 2 전극(14B)은 와이어(15B)를 개재시켜 제 2 리드(52B)와 전기적으로 접속된다.
- <277> 여기서, 제 6 실시형태 및 그 변형예에서는, 봉입부(26)를 제 1 봉입부(26A) 및 제 2 봉입부(16B)의 2층 구조로 했으나, 2층 구조에 한정됨 없이 3층 이상의 적층구조로 해도 된다. 단, 3층 이상의 적층구조로 할 경우에는, LED칩(12)에서 멀어짐에 따라 각 봉입부의 굴절률을 저감시킬 필요가 있다.
- <278> [제 7 실시형태]
- <279> 이하, 본 발명의 제 7 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명한다.
- <280> 도 19는, 본 발명의 제 7 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도 도 1 및 도 7에 나타난 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.
- <281> 도 19에 나타난 바와 같이 제 7 실시형태에 관한 반도체 발광장치(40A)는, 제 4 실시형태와 마찬가지로 LED칩

(12)이, 기관(31)과 이 기관(31)의 표면 및 이면에 선택적으로 형성된 적어도 제 1 배선(32A) 및 제 2 배선(32B)을 갖는 프린트배선기관 상에, LED칩(12) 상면을 기관(31)의 주면과 대향시킴으로써, 플립칩 실장된다.

- <282> 봉입부(26)는, LED칩(12)을 직접 그리고 반구형으로 피복하는 제 1 봉입부(26A)와, 이 제 1 봉입부(26A)를 직접 그리고 반구형으로 피복하는 제 2 봉입부(26B)로 구성된다.
- <283> 제 1 봉입부(26A)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 제 1 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)와, 형광재(16c)로 구성된다.
- <284> 제 2 봉입부(26B)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 제 2 미립자(17b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)와, 형광재(16c)로 구성된다. 여기서, 제 1 봉입부(26A) 및 제 2 봉입부(26B)를 구성하는 재료로는, 제 1 실시형태의 봉입부(16)를 구성하는 재료와 마찬가지로 재료를 이용하면 된다. 단, 제 1 미립자(16b)의 굴절률은, 제 2 미립자(17b)의 굴절률보다 큰 재료를 선택할 필요가 있다.
- <285> 이로써, 제 7 실시형태에서도 제 6 실시형태와 마찬가지로, LED칩(12)에 가까운 내측의 제 1 봉입부(26A) 굴절률을 값이, LED칩(12)에서 먼 외측의 제 2 봉입부(26B) 굴절률 값보다 커진다.
- <286> 즉, 이 구성에 의해, 공기와 접하는 제 2 봉입부(26B)의 굴절률이, LED칩과 접하는 제 1 봉입부(26A) 굴절률 값보다 작아지므로, 제 2 봉입부(26B)의 굴절률과 공기 굴절률의 차가 작아진다. 이로써, 제 2 봉입부(26B)의 공기와의 계면에서의 출사광 전반사를 저감할 수 있으므로, 봉입부(16)에서의 내광성 및 내열성이 향상됨과 더불어, 광 도출효율을 더 한층 향상시킬 수 있다.
- <287> 또, 본 실시형태에서는, 제 1 봉입부(26A) 및 제 2 봉입부(26B)의 외형을 모두, 예를 들어 포팅법에 의해 반구형으로 하므로 출사광의 전반사가 더욱 저감된다.
- <288> 그리고 제 7 실시형태에서는, 제 1 봉입부(26A) 및 제 2 봉입부(26B) 모두, 형광재(16c)를 첨가하나, 형광재(16c)는 어느 한쪽에만 첨가해도 된다.
- <289> [제 7 실시형태의 제 1 변형예]
- <290> 도 20은 본 발명 제 7 실시형태의 제 1 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <291> 도 20에 나타난 바와 같이 제 1 변형예에 관한 반도체 발광장치(40B)는, LED칩(12)을 직접 피복하는 제 1 봉입부(26A)의 단면 외형을 사각형으로 한다.
- <292> 이로써, 제 1 봉입부(26A)는 봉입재료(16d)의 형성법으로서 인쇄법을 이용할 수 있으므로 생산성이 향상된다.
- <293> [제 7 실시형태의 제 2 변형예]
- <294> 도 21은 본 발명 제 7 실시형태의 제 2 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <295> 도 21에 나타난 바와 같이 제 2 변형예에 관한 반도체 발광장치(40C)는, LED칩(12)을 직접 피복하는 제 1 봉입부(26A)와, 이 제 1 봉입부를 피복하는 제 2 봉입부(26B)의 단면 외형을 모두 사각형으로 한다.
- <296> 이로써, 제 1 봉입부(26A)는 봉입재료(16d)의 형성법으로서 인쇄법을 이용할 수 있으며, 또, 제 2 봉입부(26B)는 이송성형법으로 형성할 수 있으므로 생산성이 향상된다. 더불어, 봉입부(26)의 상면이 평탄해지므로 디바이스로서의 취급이 용이해진다.
- <297> [제 7 실시형태의 제 3 변형예]
- <298> 도 22는 본 발명 제 7 실시형태의 제 3 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <299> 도 22에 나타난 바와 같이 제 3 변형예에 관한 반도체 발광장치(40D)는, LED칩(12)을 직접 피복하는 제 1 봉입부(26A)의 외형을 반구형으로 하고, 이 제 1 봉입부를 피복하는 제 2 봉입부(26B)의 단면 외형을 사각형으로 한다.
- <300> 이로써, 반구형의 외형을 갖는 제 1 봉입부(26A)에 의해 전반사가 저감됨과 더불어, 평탄한 외형을 갖는 제 2 봉입부(26B)에 의해 디바이스로서의 취급이 용이해진다.

- <301> [제 7 실시형태의 제 4 변형예]
- <302> 도 23은 본 발명 제 7 실시형태의 제 4 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <303> 도 23에 나타난 바와 같이 제 4 변형예에 관한 반도체 발광장치(60)는, LED칩(12)이, 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 플립칩 실장된다.
- <304> 여기서, LED칩(12)을 직접 피복하는 제 1 봉입부(26A)와, 이 제 1 봉입부를 피복하는 제 2 봉입부(26B)의 단면 형상은 모두 사각형이다.
- <305> 본 변형예에서는, 케이스부재(51)로 백색의 내열성 수지재료를 이용하면, 이 케이스부재(51)의 내벽면이 반사면으로서 기능한다. 더불어, 케이스부재(51)의 내벽면을 하방에서 상방을 향해 넓어지는 역 테이퍼형상으로 하므로, 봉입부(26)를 제 1 미립자(16b) 및 제 2 미립자(17b)에 의한 굴절률 차를 형성하는 구성만이 아닌, 케이스부재(51) 및 그 형상에 의해서도 광의 도출효율이 향상된다.
- <306> [제 7 실시형태의 제 5 변형예]
- <307> 도 24는 본 발명 제 7 실시형태의 제 5 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <308> 도 24에 나타난 바와 같이 제 5 변형예에 관한 반도체 발광장치(60A)는, LED칩(12)이, 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 서브마운트부재(53)를 개재하고 플립칩 실장된다.
- <309> LED칩(12)은, 상면에 적어도 제 1 서브마운트전극(54A) 및 제 2 서브마운트전극(54B)이 형성된, 예를 들어 세라믹으로 이루어지는 서브마운트부재(53) 상에 플립칩 실장된다.
- <310> 구체적으로 제 1 봉입부(26A)는, 인쇄법으로 LED칩(12)을 피복하도록 형성된다. 제 1 봉입부(26A)에 봉입된 LED칩(12)을 갖는 서브마운트부재(53)는, 케이스부재(51) 저면 상에 실장되며, 서브마운트부재(53) 상면에 형성된 제 1 서브마운트전극(54A) 및 제 2 서브마운트전극(54B) 중, 제 1 서브마운트전극(54A)은 제 1 와이어(15A)를 개재하고 제 1 리드(52A)와 전기적으로 접속되며, 제 2 서브마운트전극(54B)은 제 2 와이어(15B)를 개재하고 제 2 리드(52B)와 전기적으로 접속된다.
- <311> 여기서 서브마운트부재(53)로 제너다이오드를 이용해도 된다.
- <312> 또, 도 24에는 제 1 봉입부(26A)의 단면 외형을 사각형으로 한 경우를 나타냈으나, 제 1 봉입부(26A)의 외형을 반구형으로 해도 된다.
- <313> [제 7 실시형태의 제 6 변형예]
- <314> 도 25는 본 발명 제 7 실시형태의 제 6 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <315> 도 25에 나타난 바와 같이 제 6 변형예에 관한 반도체 발광장치(60B)는, LED칩(12)이, 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 플립칩 실장되어 고착된다.
- <316> 여기서는, LED칩(12)을 직접 피복하는 제 1 봉입부(26A)의 외형을 반구형으로 하고, 이 제 1 봉입부(26A)를 피복하는 제 2 봉입부(26B)의 단면 외형을 사각형으로 한다.
- <317> 이로써, 외형이 반구형인 제 1 봉입부(26A)에 의해 전반사가 저감됨과 더불어, 케이스부재(51)에 의해 광 도출효율이 향상된다.
- <318> [제 7 실시형태의 제 7 변형예]
- <319> 도 26은 본 발명 제 7 실시형태의 제 7 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <320> 도 26에 나타난 바와 같이 제 7 변형예에 관한 반도체 발광장치(60C)는, 제 2 봉입부(26B)의 봉입재료(16d)에 첨가되는 미립자(16b)를, 제 1 봉입부(26A)의 봉입재료(16d)에 첨가되는 미립자(16b)와 동일 조성으로 함과 더불어, 제 1 봉입부(26A)에서 미립자(16b)가 봉입재료(16d)를 차지하는 비율을, 제 2 봉입부(26B)에서 미립자(16b)가 봉입재료(16d)를 차지하는 비율보다 높게 한다. 즉, 제 2 봉입부(26B)에서의 미립자(16b) 첨가농도를, 제 1 봉입부(26A)에서의 미립자(16b) 첨가농도보다 작게 한다. 여기서 첨가농도에 차를 형성하기 위해서는, 농

도기울기를 부여해도 되며, 또 단계적으로 변화시켜도 된다.

- <321> 이와 같이 하여도, 제 2 봉입부(26B)의 굴절률이 제 1 봉입부(26A)의 굴절률보다 작아진다.
- <322> 여기서 본 변형예에서는, 제 1 봉입부(26A)에 첨가하는 미립자(16b)와 제 2 봉입부(26B)에 첨가하는 미립자(16b)로 동일 조성의 무기재료를 이용하고 그 첨가농도만을 변경했으나, 그 대신 제 2 봉입부(26B)의 굴절률이 제 1 봉입부(26A)의 굴절률보다 작아지는 것에 한하여, 제 1 봉입부(26A)에 첨가하는 미립자(16b)와 제 2 봉입부(26B)에 첨가하는 미립자(16b)의 조성 및 농도를 바꾸어도 된다.
- <323> 또, 도 26에는 LED칩(12)을 직접 피복하는 제 1 봉입부(26A)의 외형을 반구형으로 한 경우를 나타냈으나, 제 7 실시형태의 제 4 변형예에서 설명한 도 23과 마찬가지로 제 1 봉입부(26A)의 단면 외형을 사각형으로 해도 된다.
- <324> 또한, 제 7 실시형태 및 제 7 실시형태의 제 1 내지 제 3, 제 5 변형예에서도, 본 변형예와 마찬가지로, 제 2 봉입부(26B)의 봉입재료(16d)에 첨가되는 미립자(17b)를 미립자(16b)로 치환시켜, 제 1 봉입부(26A)의 봉입재료(16d)에 첨가되는 미립자(16b)와 동일 조성으로 함과 더불어, 제 1 봉입부(26A)에서 미립자(16b)가 봉입재료(16d)를 차지하는 비율을, 제 2 봉입부(26B)에서 미립자(16b)가 봉입재료(16d)를 차지하는 비율보다 높게 해도 된다.
- <325> 제 7 실시형태 및 각 변형예에서는, 제 1 봉입부(26A) 및 제 2 봉입부(26B) 모두에 형광재(16c)를 첨가했으나 어느 한쪽이라도 된다.
- <326> 여기서, 제 7 실시형태 및 그 변형예에서는, 봉입부(26)를 제 1 봉입부(26A) 및 제 2 봉입부(26B)의 2층 구조로 했으나, 2층 구조에 한정됨 없이 3층 이상의 적층구조로 해도 된다. 단, 3층 이상의 적층구조로 할 경우에는, LED칩(12)에서 멀어짐에 따라 각 봉입부의 굴절률을 저감시킬 필요가 있다.
- <327> [제 8 실시형태]
- <328> 이하, 본 발명의 제 8 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명한다.
- <329> 도 27은, 본 발명의 제 8 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도 도 1 및 도 6에 나타낸 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.
- <330> 도 27에 나타낸 바와 같이 제 8 실시형태에 관한 반도체 발광장치(30E)는, 제 3 실시형태와 마찬가지로 LED칩(12)이, 기관(31)과 이 기관(31)의 표면 및 이면에 선택적으로 형성된 적어도 제 1 배선(32A) 및 제 2 배선(32B)을 갖는 프린트배선기관 상에, LED칩(12) 이면을 기관(31)의 주면과 대향시키는 이른바 정선업(face up) 실장된다.
- <331> 봉입부(16)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성 재료로 이루어지는 봉입재료(16d)와 형광재(16c)로 구성된다. 봉입부(16)를 구성하는 재료로는, 제 1 실시형태의 봉입부를 구성하는 재료와 마찬가지로 재료를 이용하면 된다. 단, 제 8 실시형태에서는, 미립자(16b)가 혼성 재료를 차지하는 비율을, LED칩(12)에 가까운 내측영역이 그 외측영역에 비해 높아지도록 한다.
- <332> 그런데, LED칩(12)이 결정성장용 기관(에피택설기관)을 포함하여, 질화갈륨(GaN)계 반도체로 이루어질 경우, [표1]에 나타낸 바와 같이 GaN의 굴절률이 약 2.5이며, 미립자를 첨가함으로써, 봉입부 굴절률을 도출 효율이 가장 높은 1.8 정도로 설정하더라도 이 봉입부 굴절률과 공기 굴절률의 차는 크다.
- <333> 그래서, 제 8 실시형태에서는, 봉입부(16)에서의 LED칩(12)에 가까운 내측영역의 굴절률 값을, 그 외측영역의 굴절률 값보다 크게 한다. 구체적으로는, 봉입부(16)에 첨가하는 미립자(16b)의 농도를 내측영역에서 높게 하고, 외측을 향해 미립자(16b)의 농도를 낮게 함으로써, 봉입부(16) 외측영역의 굴절률을 그 내측영역보다 작게 한다. 이 때, 미립자(16b)의 농도는 내측에서 외측을 향해 서서히 낮추어가도 되고, 또 단계적으로 낮추어도 된다.
- <334> 따라서 이 구성에 의하여, 공기와 접하는 봉입부(16) 외측영역의 굴절률이, LED칩(12)과 접하는 내측영역의 굴절률보다 작아지므로, 봉입부(16) 외측영역의 굴절률과 공기 굴절률과의 차가 작아진다. 이로써, 봉입부(16)의 공기와의 계면에서 출사광의 전반사를 저감할 수 있으므로, 봉입부(16)에서의 내광성 및 내열성이 향상됨과 더불어, 광 도출효율을 더 한층 향상시킬 수 있다.
- <335> 또, 본 실시형태에서는, 봉입부(16)의 외형을 모두, 예를 들어 포팅법에 의해 반구형으로 하므로, 출사광의 전

반사가 더욱 저감된다. 여기서, 미립자(16b)의 첨가농도를 내측영역에서 높고, 외측영역에서 낮게 하기 위해서는, 경화 전의 액상 혼성재료를 복수 회로 나누어 포팅하는 방법을 들 수 있다. 즉, 외측영역용 혼성재료의 미립자(16b) 첨가비율을, 내측영역용 혼성재료의 미립자(16b) 첨가비율보다 작게 하여 포팅하면 된다. 이 때, 2회 이후의 미립자(16b)로서, 1회 때의 미립자(16b) 굴절률보다 작은 굴절률을 갖는 무기재료로 된 다른 미립자를 선택해도 된다. 그 후, 경화시킴으로써 혼성재료로 이루어지는 봉입부(16)로 함으로써 본 실시형태의 구성을 형성할 수 있다.

<336> 그리고, 제 8 실시형태에서는, 봉입부(16)에 형광재(16c)를 포함시켰으나, 전술한 바와 같이 LED칩(12)으로 GaP계 반도체를 이용한 녹색LED장치 등의 경우에는, 봉입부(16)에 형광재(16c)를 포함시킬 필요는 없다.

<337> [제 8 실시형태의 제 1 변형예]

<338> 도 28은, 본 발명 제 8 실시형태의 제 1 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.

<339> 도 28에 나타난 바와 같이 제 1 변형예에 관한 반도체 발광장치(30F)는, 미립자(16b)의 첨가농도를 외측을 향해 점차 줄인 봉입부(16)의 단면 외형을 사각형으로 한다.

<340> 본 변형예에 관한 봉입부(16)에서 봉입재료(16d)의 형성법으로서, 미립자(16b)의 첨가농도를, 봉입부(16) 외측에서 그 내측보다 작게 한 복수 회기의 이송성형법을 이용할 수 있다.

<341> [제 8 실시형태의 제 2 변형예]

<342> 도 29는, 본 발명 제 8 실시형태의 제 2 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.

<343> 도 29에 나타난 바와 같이 제 2 변형예에 관한 반도체 발광장치(50E)는, 제 5 실시형태와 마찬가지로, 페이스업(face-up)법에 의해, 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 LED칩(12)이 고착된다.

<344> 여기서, LED칩(12)의 봉입부(16A) 단면형상은 사각형이다.

<345> 본 변형예에서는, 케이스부재(51)로 백색의 내열성 수지재료를 이용하거나, 또는 케이스부재(51)의 내벽에 금속, 예를 들어 알루미늄 증착층으로 메탈라이징을 실시함으로써, 이 케이스부재(51)의 내벽면은 반사면으로서 기능한다. 더불어, 케이스부재(51)의 내벽면을 아래쪽에서 위쪽을 향해 넓어지는 역 테이퍼형으로 하므로, 미립자(16b)의 첨가농도를 외측을 향해 저감함으로써, 봉입부(16)에 점차 감소하는 굴절률 차를 형성하는 것만이 아닌, 케이스부재(51) 및 그 형상에 의해서도 광의 도출효율이 향상된다.

<346> 여기서, 본 변형예에 관한 봉입부(16)는, 복수 회기의 포팅법으로 형성할 수 있다.

<347> [제 9 실시형태]

<348> 이하, 본 발명의 제 9 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명한다.

<349> 도 30은, 본 발명의 제 9 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도 도 1 및 도 7에 나타난 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.

<350> 도 30에 나타난 바와 같이 제 9 실시형태에 관한 반도체 발광장치(40E)는, 제 4 실시형태와 마찬가지로 LED칩(12)이, 기관(31)과 이 기관(31)의 표면 및 이면에 선택적으로 형성된 적어도 제 1 배선(32A) 및 제 2 배선(32B)을 갖는 프린트배선기관 상에, LED칩(12) 상면을 기관(31)의 주면과 대향시킴으로써 플립칩 실장된다.

<351> 봉입부(16)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)와, 형광재(16c)로 구성된다. 봉입부(16)를 구성하는 재료로는, 제 1 실시형태의 봉입부(16)를 구성하는 재료와 마찬가지로 재료를 이용하면 된다. 단, 제 9 실시형태에서는, 미립자(16b)가 혼성재료를 차지하는 비율을 LED칩(12)에 가까운 내측영역이 그 외측영역에 비해 높아지도록 한다.

<352> 이로써, 제 9 실시형태에서도, 제 6 실시형태 및 제 8 실시형태와 마찬가지로, LED칩(12)에 가까운 봉입부(16) 내측영역의 굴절률 값이 그 외측영역의 굴절률 값보다 커진다.

<353> 즉, 이 구성에 의해, 공기와 접하는 봉입부(16)의 외측영역 굴절률이, LED칩과 접하는 내측영역의 굴절률보다 작아지므로, 봉입부(16)의 외측영역 굴절률과 공기 굴절률의 차가 작아진다. 이로써, 봉입부(16)의 공기와의 계면에서의 출사광 전반사를 저감할 수 있으므로, 봉입부(16)에서의 내광성 및 내열성이 향상됨과 더불어, 광

도출효율을 더 한층 향상시킬 수 있다. 여기서, 미립자(16b)의 첨가농도는, 내측에서 외측을 향해 서서히 낮추어가고 되고, 또 단계적으로 낮추어도 된다.

- <354> 또, 본 실시형태에 있어서, 미립자(16b)의 첨가농도를 내측영역에서 높고, 외측영역에서 낮게 하기 위해서는, 경화 전의 액상 혼성재료를 복수 회로 나누어 포팅하는 방법을 들 수 있다. 즉, 외측영역용 혼성재료의 미립자(16b) 첨가비율을, 내측영역용 혼성재료의 첨가비율보다 작게 하여 포팅하면 된다. 이 때, 2회 이후의 미립자(16b)로서, 1회 때의 미립자(16b) 굴절률보다 작은 굴절률을 갖는 무기재료로 된 다른 미립자를 선택해도 된다. 그 후, 경화시킴으로써 혼성재료로 이루어지는 봉입부(16)로 함에 따라 본 실시형태의 구성을 형성할 수 있다.
- <355> 또, 제 9 실시형태에서는, 봉입부(16)의 외형을 예를 들어 포팅법에 의해 반구형으로 하므로, 출사광의 전반사가 더욱 저감된다.
- <356> 그리고 여기서는, 봉입부(16)에 형광재(16c)를 포함시켰으나, 진술한 바와 같이 LED칩(12)으로 GaP계 반도체를 이용한 녹색LED장치 등의 경우에는, 봉입부(16)에 형광재(16c)를 포함시킬 필요는 없다.
- <357> [제 9 실시형태의 제 1 변형예]
- <358> 도 31은, 본 발명 제 9 실시형태의 제 1 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <359> 도 31에 나타난 바와 같이 제 1 변형예에 관한 반도체 발광장치(40F)는, 미립자(16b)의 첨가농도를 외측을 향해 점차 줄인 봉입부(16)의 단면 외형을 사각형으로 한다.
- <360> 본 변형예에 관한 봉입부(16)에서 봉입재료(16d)의 형성법으로서, 미립자(16b)의 첨가농도를, 봉입부(16) 외측에서 그 내측보다 작게 한 복수 회의 이송성형법을 이용할 수 있다.
- <361> [제 9 실시형태의 제 2 변형예]
- <362> 도 32는, 본 발명 제 9 실시형태의 제 2 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <363> 도 32에 나타난 바와 같이 제 2 변형예에 관한 반도체 발광장치(60E)는, LED칩(12)이 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 플립칩 실장된다.
- <364> 여기서, LED칩(12)의 봉입부(16A) 단면형상은 사각형이다.
- <365> 본 변형예에서는, 케이스부재(51)에 백색의 내열성 수지재료를 이용하거나, 또는 케이스부재(51)의 내벽에 금속, 예를 들어 알루미늄 증착법으로 메탈라이징을 실시함으로써, 이 케이스부재(51)의 내벽면은 반사면으로서 기능한다. 더불어, 케이스부재(51)의 내벽면을 아래쪽에서 위쪽을 향해 넓어지는 역 테이퍼형으로 하므로, 미립자(16b)의 첨가농도를 외측을 향해 저감함으로써, 봉입부(16)에 점차 감소하는 굴절률 차를 형성하는 것만이 아닌, 케이스부재(51) 및 그 형상에 의해서도 광의 도출효율이 향상된다.
- <366> 그리고 본 변형예에 관한 봉입부(16)는, 복수 회의 포팅법으로 형성할 수 있다.
- <367> 또, 본 변형예에서, 제 7 실시형태의 제 5 변형예에서 설명한 바와 같이, LED칩(12)이 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에, 서브마운트부재(53)를 개재하고 플립칩 실장되는 구성을 적용해도 된다.
- <368> [제 10 실시형태]
- <369> 도 33은 본 발명의 제 10 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도 도 6 및 도10에 나타난 구성요소와 동일 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.
- <370> 도 33에 나타난 바와 같이, 제 10 실시형태에 관한 반도체 발광장치(30G)는, 제 6 실시형태와 마찬가지로, LED칩(12)이 기관(31)과 이 기관(31)의 표면 및 이면에 선택적으로 형성된 적어도 제 1 배선(32A) 및 제 2 배선(32B)을 갖는 프론트배선기관 상에, LED칩(12)의 이면을 기관(31) 주면과 대향시키는 이른바 정선 업(face-up) 실장된다.
- <371> 봉입부(26)는, 반도체 발광장치 칩(12)을 직접, 그리고 반구형으로 피복하는 제 1 봉입부(26A)와, 이 제 1 봉입부(26A)를 직접, 그리고 반구형으로 피복하는 제 2 봉입부(26B)로 구성된다.
- <372> 제 1 봉입부(26A)는, 형광재(16c)가 혼련된 수지재료로 구성되며, 제 2 봉입부(26B)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)로

구성된다.

<373> 도 34는, 제 2 봉입부(26B)에 첨가하는 미립자(16b)로서, 지름 3nm~10nm의 산화지르코늄(ZrO₂)을 이용하고, 이 미립자(16b)의 모재(16a)에 대한 비율을 30체적%로 한 경우의 광 과장과 투과율 관계를 나타낸다. 도 34로부터, 광 투과율이 단과장 쪽에서 크게 감소함을 알 수 있다. 여기서는 이 현상을 필터효과라 부른다.

<374> 제 10 실시형태에 관한 반도체 발광장치(30G)에 의하면, 제 1 실시형태와 마찬가지로 효과를 얻을 수 있음과 더불어, 상기 필터효과에 의해 도 35에 나타난 바와 같이 적색영역의 스펙트럼 성분이 상대적으로 증가한다. 즉, LED칩(12)으로부터의 방사광과 형광재(16c)에 의해 여기된 합성광에 대하여, 미립자(16b)의 산란에 의해 청색영역에서 자외선영역까지의 스펙트럼성분이 감소하여 적색영역의 스펙트럼성분이 상대적으로 증가한다. 단, 측정에 사용한 반도체 발광장치로는, 도 23에 나타난 케이스부재(51)에 LED칩(12)을 실장한 구성을 이용한다. 또, LED칩(12)의 방사광은 피크과장 460nm인 청색광이며, 형광재(16c)의 여기광은 피크과장 575nm의 황색광이다. 단, 형광재(16c)는, 피크과장 590nm의 오렌지색용 형광재와 피크과장 535nm의 녹색용 형광재를 조합한다.

<375> 이로써, [표2]에 나타난 바와 같이 평균연색평가수(Ra)가 증대하고 또 색 온도가 저하된다. 여기서, 평균연색평가수(Ra)가 높다는 것은, 어느 광원 하에서 조사된 것의 색 재현성이 우수하다는 것을 나타내며, 색 온도가 낮다는 것은 광원이 난색임을 나타낸다.

표 2

<376>

	비교예	본 발명1	본 발명2
두께	없음	0.2mm	1mm
색 온도	4400K	4400K	3900K
Ra	74	76	74

<377> 여기서, 비교예는 제 2 봉입부(26B)를 형성하지 않는 구성의 경우를 나타내며, 본 발명1은 미립자(16b)를 포함하는 제 2 봉입부(26B)의 두께가 0.2mm인 경우를 나타내고, 본 발명2는 제 2 봉입부(26B)의 두께가 1mm인 경우를 나타낸다.

<378> 표 2에서 알 수 있는 바와 같이, 본 발명1의 경우는 비교예에 비해 평균연색평가수(Ra)가 증대하고 또, 본 발명2의 경우는 비교예에 비해 색 온도가 500K만큼 저하된다. 단, 색 온도는 duv(색도좌표상 흑체궤적으로부터의 차이)값이 ±0.002이다.

<379> 여기서 제 10 실시형태의 제 1 변형예로서, 제 1 봉입부(26A)와 제 2 봉입부(26B)에 모두 녹색광 또는 황색광을 얻을 수 있는 형광재를 첨가해도 된다. 이와 같이 해도, 제 2 봉입부(26B)에 첨가된 미립자(16b)에 의해 합성광의 청색영역부터 자외선영역의 스펙트럼성분이 감소하여, 적색영역의 스펙트럼성분이 상대적으로 증대한다.

<380> 또, 제 2 변형예로서, 제 1 봉입부(26A)에 녹색광 또는 황색광을 얻을 수 있는 제 1 형광재를 첨가하고, 제 2 봉입부(26B)에 미립자(16b)와, 적색광을 얻을 수 있는 제 2 형광재를 첨가해도 된다. 이와 같이 하면, 제 1 형광재로부터의 녹색광 또는 황색광이 적색용의 제 2 형광재에 의해 흡수되어 여기되므로, 적색영역의 스펙트럼성분이 더욱 증대한다. 이로써, 평균연색평가수가 보다 증대하고 또 색 온도도 더욱 저하된다.

<381> 또, 제 3 변형예로서, 제 1 봉입부(26A)에 적색광을 얻을 수 있는 제 1 형광재를 첨가하고, 제 2 봉입부(26B)에 미립자(16b)와, 녹색광 또는 황색광을 얻을 수 있는 제 2 형광재를 첨가해도 된다. 이와 같이 하면, 적색용의 제 1 형광재는 제 2 형광재의 발광광인 녹색광 또는 황색광을 흡수하지 않으므로, LED칩(12)으로부터의 방사광 변환효율이 향상된다.

<382> 또, 제 10 실시형태 및 각 변형예에 있어서, 제 6 실시형태와 마찬가지로 제 1 봉입부(26A)의 굴절률을 LED칩 굴절률보다 낮게 하고, 제 2 봉입부(26B)의 굴절률을 제 1 봉입부(26A) 굴절률보다 낮게 하는 것이 바람직하다. 이와 같이 하면, 광 도출효율이 향상된다.

<383> 여기서, LED칩(12)의 방사광 과장이 청색영역이 아닌, 410nm 이하의 청자색영역부터 380nm 이하의 자외선영역일 경우는, 녹색용 및 적색용 또는 황색용의 각 형광재에, 청색용 형광재를 적어도 제 1 봉입부(26A)에 첨가하면 백색 합성광을 얻을 수 있다.

<384> 또, 반도체 발광장치(30G)의 외형 및 LED칩(12) 실장법은, 도 33에 한정됨 없이 제 2 실시형태, 제 6 실시형태

의 제 1 내지 제 5 변형예 또는 제 7 실시형태의 제 1 내지 제 6 변형예와 마찬가지로 구성으로 해도 된다.

[제 10 실시형태의 제 4 변형예]

도 36은 본 발명 제 10 실시형태의 제 4 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도, 도 8 및 도 14에 나타난 구성요소와 동일 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.

도 36에 나타난 바와 같이, 제 4 변형예에 관한 반도체 발광장치(50F)는 제 5 실시형태와 마찬가지로, LED칩(12)이 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 페이스 업으로 고착된다.

제 1 봉입부(26A)는, 형광재(16c)가 혼련된 수지재료로 구성되며, 제 2 봉입부(26B)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)로 구성된다.

제 4 변형예의 특징으로서, 제 1 봉입부(26A)는 LED칩(12)과 접하며 그 주위를 피복하도록 형성되는 한편, 제 2 봉입부(26B)는 케이스부재(51)의 상단면 상에 케이스부재(51) 저면과 평행으로 형성됨으로써, 제 1 봉입부(26A)와의 사이에 공극부(51b)가 형성된다.

또한, 공극부(51b)에는, 제 1 봉입부(26A)를 피복하는 제 1 렌즈(70)가 형성되고, 제 2 봉입부(26B) 상에는 이 제 2 봉입부(26B)를 피복하는 제 2 렌즈(71)가 형성된다. 여기서 제 1 렌즈(70) 및 제 2 렌즈(71)는, 예를 들어 실리콘수지, 에폭시수지, 올레핀수지, 아크릴수지, 유리아수지, 이미드수지, 폴리카보네이트수지 또는 유리등을 이용할 수 있다. 또, 제 2 렌즈(71)는 반드시 형성할 필요는 없다.

이와 같이 본 변형예에 의하면, 제 1 봉입부(26A)와 제 2 봉입부(26B) 사이에 공극부(51b)가 형성되는 구성이라도, 필터효과에 의해 평균연색평가수의 증대 및 색 온도의 저하라는 제 10 실시형태에 의한 효과를 얻을 수 있다.

본 변형예에 관한 각 렌즈(70, 71)의 형성방법은, 포팅법을 이용할 수 있다. 또, 제 2 봉입부(26B)는, 미리 판상으로 형성해두고 이를 케이스부재(51) 상단면에 고착시킴으로써 형성할 수 있다.

[제 10 실시형태의 제 5 변형예]

도 37은 본 발명 제 10 실시형태의 제 5 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도, 도 8 및 도 14에 나타난 구성요소와 동일 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.

도 37에 나타난 바와 같이, 제 10 실시형태의 제 5 변형예에 관한 반도체 발광장치(50G)는 제 5 실시형태와 마찬가지로, LED칩(12)이 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 페이스 업으로 고착된다.

제 1 봉입부(26A)는, 형광재(16c)가 혼련된 수지재료로 구성되며, 제 2 봉입부(26B)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)로 구성된다.

제 5 변형예의 특징으로서, 제 1 봉입부(26A)는 LED칩(12)과 접하며 그 주위를 피복하도록 형성되는 한편, 제 2 봉입부(26B)는 케이스부재(51) 오목부(51a)의 상부를 남기도록 충전되며 오목부(51a) 상부에 공극부(51b)가 형성된다.

그리고, 케이스부재(51) 상단면 상에 공극부(51b)를 피복하도록 렌즈(70)가 형성된다.

또한, 제 1 봉입부(26A)가 렌즈로서의 기능을 가질 경우는 반드시 렌즈(70)를 구성시킬 필요는 없다.

이와 같이 본 변형예에 의하면, 제 2 봉입부(26B)와 렌즈(70) 사이에 공극부(51b)가 형성되는 구성이라도, 필터 효과에 의해 평균연색평가수의 증대 및 색 온도의 저하라는 제 10 실시형태에 의한 효과를 얻을 수 있다.

여기서, 본 변형예에 관한 렌즈(70)는, 미리 성형 틀 등을 이용하여 성형시켜두고, 이를 케이스부재(51) 상단면에 고착시킴으로써 형성할 수 있다.

[제 10 실시형태의 제 6 변형예]

도 38은 본 발명 제 10 실시형태의 제 6 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도, 도 8 및 도 37에 나타난 구성요소와 동일 구성요소에는 동일 부호를 부여함으로써 설명을

생략한다.

- <404> 도 38에 나타난 바와 같이, 제 10 실시형태의 제 6 변형예에 관한 반도체 발광장치(80)는, 예를 들어 액정폴리머 등의 내열성 수지재료로 이루어지며, 적어도 제 1 리드(52A) 및 제 2 리드(52B)가 상단부에 고착되고, 내부에 오목형의 즉 반구면형 또는 포물면형의 반사부(81a)를 가지며, 케이스를 겸하는 반사기(81)를 구비한다. 여기서 반사기(81)는, 가시광에 대한 반사를 고려하면, 백색의 내열성 수지재료를 이용하거나, 또는 반사부(81a)를 알루미늄 등의 금속으로 메탈라이징하는 것이 바람직하다.
- <405> LED칩(12)은, 제 1 리드(52A)의 하면 상에 페이스 업으로 고착된다. 즉, LED칩(12)의 상면이 반사부(81a) 저부와 대향하도록 실장된다.
- <406> 반사부(81a)의 반사면 상에는, 형광재(16c)가 혼련된 수지재료로 이루어지는 형광체층(27)이 형성되며, 형광체층(27)과 LED칩(12) 사이에는 공극부(81b)가 형성된다. 반사기(81) 상단면 상에는, 각 리드(52A, 52B)를 포함하여 공극부(81b)를 피복하도록 봉입부(16)가 형성된다. 봉입부(16)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)로 구성된다.
- <407> 봉입부(16) 상에는 렌즈(70)가 형성된다. 단, 렌즈(70)는 반드시 구성시킬 필요는 없다.
- <408> 이와 같이, LED칩(12)을 반사기(81)의 반사부(81a) 초점 부근에 배치하는 구성이라도, 본 발명의 효과를 얻을 수 있다.
- <409> 그리고 반사기(81)의 공극부(81b)에는, 봉입용 수지재료를 충전해도 되고, 또는 봉입부(16)와 동일 조성의 혼성재료 또는 굴절률이 다른 혼성재료를 충전해도 된다.
- <410> [제 11 실시형태]
- <411> 도 39는 본 발명의 제 11 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도, 도 8 및 도 14에 나타난 구성요소와 동일 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.
- <412> 도 39에 나타난 바와 같이, 제 11 실시형태에 관한 반도체 발광장치(50H)는 제 5 실시형태와 마찬가지로, LED칩(12)이 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 페이스 업으로 고착된다.
- <413> 케이스부재(51)로는, 백색의 내열성 수지재료를 이용하거나, 또는 케이스부재(51)의 오목부(51a) 내벽면 상 및 저면 상에 금속, 예를 들어 알루미늄(A1) 증착법에 의한 메탈라이징을 실시하고, 이 케이스부재(51)의 내면을 반사면으로서 기능시킨다.
- <414> 봉입부(26)는, LED칩(12)을 직접 피복함과 더불어 케이스부재(51)의 오목부(51a) 하부에 충전된 제 1 봉입부(26A)와, 이 제 1 봉입부(26A) 상의 층상으로 형성된 제 2 봉입부(26B)로 구성된다.
- <415> 제 1 봉입부(26A)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 된 봉입재료(16d)로 구성되고, 제 2 봉입부(26B)는 형광재(16c)가 혼련된 수지재료로 구성된다.
- <416> 이 구성에 의해, 제 2 봉입부(26B)에 첨가된 형광재(16c)에 의해 반사된 LED칩(12)으로부터의 방사광 일부 및 형광재(16c)로부터의 발광광 일부가, 케이스부재(51)의 오목부(51a) 내벽 또는 저면과 제 1 봉입부(26A)의 계면에서 반사되어 다시 제 1 봉입부(26A)를 투과한다.
- <417> 제 11 실시형태에 관한 반도체 발광장치(50H)에 의하면, 제 1 실시형태와 마찬가지로 효과를 얻을 수 있음과 더불어, 상기 청색영역부터 자외선영역의 합성광이 감소된다는 필터효과에 의해 적색영역의 스펙트럼 성분이 상대적으로 증가한다. 이로써, 평균연색평가수가 증대하고, 또 색 온도가 저하된다.
- <418> 여기서, 제 11 실시형태의 제 1 변형예로서, LED칩(12)의 방사광이 청색광일 경우, 제 1 봉입부(26A)와 제 2 봉입부(26B)에, 모두 녹색광 또는 황색광을 얻을 수 있는 형광재를 첨가해도 된다. 이와 같이 해도, 제 1 봉입부(26A)에 첨가된 미립자(16b)에 의해, 합성광의 청색영역부터 자외선영역의 스펙트럼 성분이 감소하여, 적색영역의 스펙트럼성분이 상대적으로 증대한다.
- <419> 또, 제 2 변형예로서, 제 1 봉입부(26A)에 미립자(16b)와 녹색광 또는 황색광을 얻을 수 있는 제 1 형광재를 첨가하고, 제 2 봉입부(26B)에 적색광을 얻을 수 있는 제 2 형광재를 첨가해도 된다. 이와 같이 하면, 제 1 형광재료로부터의 녹색광 또는 황색광이 적색용의 제 2 형광재에 의해 흡수되어 여기되므로, 적색영역의 스펙트럼 성분이 더욱 증대한다. 이로써, 평균연색평가수가 보다 증대함과 더불어 색 온도도 더욱 저감된다.
- <420> 또, 제 3 변형예로서, 제 1 봉입부(26A)에 미립자(16b)와, 적색광을 얻을 수 있는 제 1 형광재를 첨가하고, 제

2 봉입부(26B)에 녹색광 또는 황색광을 얻을 수 있는 제 2 형광재를 첨가해도 된다. 이와 같이 하면, 적색용의 제 1 형광재는 제 2 형광재의 발광광인 녹색광 또는 황색광을 흡수하지 않으므로, LED칩(12)으로부터의 방사광 변환효율이 향상된다.

- <421> 또, 제 11 실시형태 및 각 변형예에 있어서, 제 6 실시형태와 마찬가지로 제 1 봉입부(26A)의 굴절률을 LED칩(12) 굴절률보다 낮게 하고, 제 2 봉입부(26B)의 굴절률을 제 1 봉입부(26A) 굴절률보다 낮게 하는 것이 바람직하다. 이와 같이 하면, 광 도출효율이 향상된다.
- <422> 또, 반도체 발광장치(50H)의 외형 및 LED칩(12) 실장법은, 도 39에 한정되지 않으며, 제 2 실시형태, 제 6 실시형태, 제 6 실시형태의 제 1 내지 제 5 변형예, 제 7 실시형태 또는 제 7 실시형태의 제 1 내지 제 6 변형예와 마찬가지로 구성으로 해도 된다.
- <423> [제 11 실시형태의 제 4 변형예]
- <424> 도 40은 본 발명 제 11 실시형태의 제 4 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도, 도 8 및 도 14에 나타난 구성요소와 동일 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.
- <425> 도 40에 나타난 바와 같이, 제 4 변형예에 관한 반도체 발광장치(50I)는, 봉입부로서, LED칩(12) 하측에 형성된 바탕층으로서의 제 1 봉입부(26A)와, 이 제 1 봉입부(26A) 상에 LED칩(12)을 피복하도록 형성되며, 케이스부재(51)의 오목부(51a)를 충전하는 제 2 봉입부(26B)로 구성된다.
- <426> 구체적으로 제 1 봉입부(26A)는, 케이스부재(51) 저면 상에 형성되며, LED칩(12)은 제 1 봉입부(26) 상에, 가시광에 대해 투명한 칩 고착용 페이스트부재(13) 상에 페이스 업으로 고착된다. 케이스부재(51)로는, 백색의 내열성 수지재료를 이용하거나, 또는 케이스부재(51)의 오목부(51a) 저면 상 및 내벽면 상에 금속, 예를 들어 알루미늄(A1) 증착법 등에 의한 메탈라이징을 실시하고, 이 케이스부재(51)의 내벽면을 반사면으로서 기능시킨다.
- <427> 제 1 봉입부(26A)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)로 구성되며, 제 2 봉입부(26B)는 형광재(16c)가 혼련된 수지재료로 구성된다.
- <428> 이 구성에 의해, 제 2 봉입부(26B)에 첨가된 형광재(16c)에 의해 반사된 LED칩(12)으로부터의 방사광 일부 및 형광재(16c)로부터의 여기광 일부가, 케이스부재(51)의 오목부(51a)와 제 1 봉입부(26A)의 계면에서 반사되어 다시 제 1 봉입부(26A)를 통과한다. 그 결과 상기한 필터효과에 의해 적색영역의 스펙트럼 성분이 상대적으로 증가하므로, 평균연색평가수가 증대하고, 또 색 온도가 저하된다.
- <429> 더불어, LED칩(12)의 바탕층인 제 1 봉입부(26A)에는, 미립자(16b)가 첨가되므로 LED칩(12)의 방열성이 향상된다.
- <430> 또, 칩 고착용 페이스트부재(13)로는 투명한 페이스트부재를 이용하고, 또 케이스부재(51)의 오목부(51a) 저면 상은 금속에 의해 메탈라이징되므로 광 도출효율이 향상된다.
- <431> 여기서, 제 2 봉입부(26B)에 대해서도 미립자를 첨가하고, 이 제 2 봉입부(26B)를 혼성재료로 해도 된다. 이 경우에는, 제 2 봉입부(26B)의 굴절률이 제 1 봉입부(26A)의 굴절률보다 작아지는 미립자를 선택하는 것이 바람직하다.
- <432> [제 11 실시형태의 제 5 변형예]
- <433> 도 41은, 본 발명 제 11 실시형태의 제 5 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서는, 도 38에 나타난 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.
- <434> 도 41에 나타난 바와 같이, 제 11 실시형태의 제 5 변형예에 관한 반도체 발광장치(80A)는, 예를 들어 액정폴리머 등의 내열성 수지재료로 이루어지며, 적어도 제 1 리드(52A) 및 제 2 리드(52B)가 상단부에 고착되고, 내부에 오목형의 즉 반구면형 또는 포물면형의 반사부(81a)를 가지며 케이스를 겸하는 반사기(81)를 구비한다. 여기서 반사기(81)는, 백색의 내열성 수지재료를 이용하거나, 또는 반사부(81a)를 알루미늄 등의 금속으로 메탈라이징 하는 것이 바람직하다.
- <435> LED칩(12)은, 제 1 리드(52A)의 하면 상에 페이스 업으로 고착된다. 즉, LED칩(12)의 상면이 반사부(81a) 저부

와 대향하도록 실장된다.

- <436> 반사부(81a)의 반사면 상에는, 형광재(16c)가 혼련된 수지재료로 이루어지는 형광체층(27)이 형성되며, 형광체층(27)과 LED칩(12) 사이는 봉입부(16)로 충전된다. 봉입부(16)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)로 구성된다.
- <437> 반사기(81) 상단면 상에는, 각 리드(52A, 52B)를 포함하여 공극부(81b)를 피복하도록 렌즈(70)가 형성된다. 단, 렌즈(70)는 반드시 구성시킬 필요는 없다.
- <438> 이 구성에 의해, 형광체층(27)에 첨가된 형광재(16c)에 의해 반사된 LED칩(12)으로부터의 방사광 일부 및 형광재(16c)로부터의 발광광 일부가, 반사기(81)의 반사부(81a)에서 반사되어 다시 봉입부(16)를 통과한다. 그 결과 상기한 필터효과에 의해 적색영역의 스펙트럼 성분이 상대적으로 증가하므로, 평균연색평가수가 증대하고, 또 색 온도가 저하된다.
- <439> 여기서, 봉입부(16)는 제 6 실시형태와 같이, 적어도 제 1 봉입부 및 제 2 봉입부의 2층 구조로 하고, 제 1 봉입부 외측에 위치하는 제 2 봉입부의 굴절률을 제 1 봉입부 굴절률보다 낮게 하는 구성으로 해도 된다.
- <440> [제 12 실시형태]
- <441> 이하, 본 발명의 제 12 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명한다.
- <442> 도 42는, 본 발명의 제 12 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도 도 8 및 도 14에 나타난 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.
- <443> 도 42에 나타난 바와 같이 제 12 실시형태에 관한 반도체 발광장치(50J)는 제 5 실시형태와 마찬가지로, LED칩(12)이 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 페이스 업으로 고착된다.
- <444> 봉입부(26)는, LED칩(12)을 직접 피복함과 더불어 케이스부재(51)의 오목부(51a) 하부에 충전된 제 1 봉입부(26A)와, 이 제 1 봉입부(26A) 상에 제 3 봉입부(26C)를 개재시켜 층상으로 형성된 제 2 봉입부(26B)로 구성된다.
- <445> 제 1 봉입부(26A) 및 제 2 봉입부(26B)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)와 형광재(16c)로 구성된다.
- <446> 제 3 봉입부(26C)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산되며, 자외선광의 흡수가 가능한 산화아연, 산화티타늄 또는 산화세륨 등의 무기재료로 된 제 2 미립자(17b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)로 구성된다.
- <447> 제 12 실시형태에 관한 반도체 발광장치(50J)에 의하면, 제 1 실시형태와 마찬가지로 효과를 얻을 수 있음과 더불어, 제 1 봉입부(26A)와 제 2 봉입부(26B) 사이에 자외선광을 흡수하는 자외선광 흡수층으로서의 제 3 봉입부(26C)를 형성하므로, LED칩(12)으로부터의 방사광에 포함되는 자외선 영역의 광 성분이 제 3 봉입부(26C)에 의해 흡수된다. 그 결과, 제 2 봉입부(26B)를 구성하는 모재(16a)로서, 내수성 및 내열성이 우수한 한편, 자외선광에 의해 황변하기 쉬운 에폭시수지의 사용이 가능해진다.
- <448> 여기서, 봉입부(26)는 제 2 봉입부(26B)의 굴절률이 제 3 봉입부(26C)의 굴절률보다 낮으며, 또 제 3 봉입부(26C)의 굴절률을 제 1 봉입부(26A)의 굴절률보다 낮게 하는 구성이 바람직하다.
- <449> 또, 제 1 봉입부(26A) 및 제 2 봉입부(26B)는 제 2 미립자(17b)를 반드시 포함할 필요는 없으며, 형광재(16c)는 제 1 봉입부(26A) 및 제 3 봉입부(26C) 중 어느 한쪽에 포함되면 된다. 단, LED칩(12)으로부터의 방사광이 주로 자외선광일 경우 제 1 봉입부(26A)는 형광재(16c)를 포함할 필요가 있다.
- <450> 또한, 반도체 발광장치(50J)의 외형 및 LED칩(12)의 실장법은 도 42에 한정됨 없이, 제 2 실시형태, 제 6 실시형태, 제 6 실시형태의 제 1 내지 제 5 변형예, 제 7 실시형태 또는 제 7 실시형태의 제 1 내지 제 6 변형예와 마찬가지로 구성으로 해도 된다.
- <451> [제 13 실시형태]
- <452> 이하, 본 발명의 제 13 실시형태에 관한 반도체 발광장치에 대하여 도면을 참조하면서 설명한다.
- <453> 도 43은, 본 발명의 제 13 실시형태에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다. 여기서도 도 8에 나타난 구성요소와 동일한 구성요소에는 동일 부호를 부여함으로써 설명을 생략한다.

- <454> 도 43에 나타난 바와 같이 제 13 실시형태에 관한 반도체 발광장치(50K)는 제 5 실시형태와 마찬가지로, LED칩(12)이 오목부(51a)를 갖는 케이스부재(51)의 오목부(51a) 저면 상에 페이스 업으로 고착된다.
- <455> 봉입부(26)는, LED칩(12)을 직접 피복함과 더불어 케이스부재(51)의 오목부(51a)에 충전된 제 1 봉입부(26A)와, 케이스부재(51) 상면에 제 1 봉입부(26A)를 피복하도록 형성된 제 2 봉입부(26B)로 구성된다.
- <456> 제 1 봉입부(26A)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산된 무기재료로 된 미립자(16b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)와 형광재(16c)로 구성된다.
- <457> 제 2 봉입부(26B)는, 모재(16a) 및 이 모재(16a) 내부에 균일하게 분산되며, 자외선광 흡수가 가능한 산화아연, 산화티타늄 또는 산화세륨 등의 무기재료로 된 제 2 미립자(17b)를 포함하는 혼성재료로 이루어지는 봉입재료(16d)로 구성된다. 이와 같은 혼성재료를 봉입재료(16d)로서 이용함으로써, 미립자(16b)의 흡수에 의한 효과와 더불어, 혼성재료에 의해 자외선광 파장의 광이 산란되기 쉬워지므로, 자외선광의 투과를 억제하는 효과가 매우 높아진다.
- <458> 제 13 실시형태에 관한 반도체 발광장치(50K)에 의하면, 제 1 실시형태와 마찬가지로 효과를 얻을 수 있음과 더불어, 제 1 봉입부(26A) 상에 자외선광을 흡수하는 자외선광 흡수층으로서의 제 2 봉입부(26B)를 형성하므로, LED칩(12)으로부터의 방사광에 포함되는 자외선 영역의 광 성분이 제 2 봉입부(26B)에 의해 흡수된다. 그 결과, 이 반도체 발광장치(50K)로부터 불필요한 자외선광이 출력되는 것을 방지할 수 있다.
- <459> 더불어, 자외선광을 흡수하는 제 2 봉입부(26B)는 제 1 봉입부(26A) 외측에 형성되므로, 외부로부터 입사되는 자외선광에 의한 봉입재료(16d) 및 형광재(16c)의 열화도 방지할 수 있다.
- <460> 여기서, LED칩(12)의 방사광 파장영역은 청색영역부터 자외선영역으로 한정되지 않으며, 따라서 반도체 발광장치(50K)는 백색 LED장치에 한정되지 않는다.
- <461> 또, 제 1 봉입부(26A)는 반드시 제 1 미립자(16b)를 포함할 필요는 없다.
- <462> 그리고, 반도체 발광장치(50K)의 외형 및 LED칩(12)의 실장법은, 도 43에 한정되지 않고 제 1 내지 제 4 실시형태와 마찬가지로 구성으로 해도 된다.
- <463> [제 13 실시형태의 변형예]
- <464> 도 44는, 본 발명 제 13 실시형태의 변형예에 관한 반도체 발광장치인 백색 LED장치의 모식적 단면구성을 나타낸다.
- <465> 도 44에 나타난 바와 같이, 본 변형예에 관한 반도체 발광장치(50L)는 자외선광의 흡수가 가능한 제 2 미립자(17b)를 포함하는 제 2 봉입부(26B)가, 케이스부재(51) 상면만이 아닌, 그 측면 및 저면에까지 케이스부재(51) 주위 전체를 피복하도록 형성된다.
- <466> 이 구성에 의해, 제 13 실시형태와 마찬가지로 효과를 얻을 수 있음과 더불어, 케이스부재(51)의 방열성도 향상시킬 수 있다.
- <467> 케이스부재(51) 주위를 피복하는 제 2 봉입부(26B)의 형성방법은, 제 1 봉입부(26A)를 형성한 후, 예를 들어 제 2 미립자(17b)가 분산된 액상 봉입재료(16d)에 담그는 딥핑법을 이용할 수 있다.
- <468> 여기서, 제 6 실시형태, 제 6 실시형태의 제 1 내지 제 6 변형예, 제 7 실시형태, 제 7 실시형태의 제 1 내지 제 7 변형예, 제 10 실시형태, 제 11 실시형태, 제 11 실시형태의 제 1 내지 제 4 변형예, 제 12 실시형태, 제 13 실시형태 및 제 13 실시형태의 변형예에서는, 제 1 봉입부(26A)의 모재(16a)와 제 2 봉입부(26B)의 모재(16a)를 동일 재료로 한다. 이와 같이 하면, 봉입부간 밀착성을 높여 봉입부의 박리 등이 발생하기 어려운 구성으로 할 수 있으므로 바람직하다. 봉입부끼리의 밀착성은 각각의 모재간 접합에 의한 효과가 비교적 크므로, 봉입부로서 혼성재료를 이용할 때, 모재의 비율이 낮은 점에서 각 봉입부의 모재 재료를 동일하게 함으로써 밀착성을 높일 수 있다.
- <469> 또, 전술한 모든 실시형태 및 그 변형예는, 반도체 발광장치로서 주로 백색 LED장치에 대하여 설명했으나, 본 발명은 백색 LED장치에 한정됨 없이 미립자가 첨가된 봉입재료에 의해 LED칩을 봉입하는 반도체 발광장치에 유효하다.
- <470> 그리고, 혼성재료를 봉입부로서 이용할 때는, 봉입부가 단층구조 및 다층구조 중 어느 한 경우에도, 발광하는 광 투과량의 감쇠가 적어지는 구성으로 하는 것이 바람직하다. 단, 봉입부 구성은 용도에 따라 결정하면 되며,

제 10 실시형태와 같이 연색성을 제어하는 경우나, LED칩이 자외선을 포함하여 그 자외선을 제거하고 싶을 경우 등에는, 혼성재료에 따라 해당하는 파장의 광을 감소하게 된다.

<471> 혼성재료에 따라 발생하는 레일리 산란(Rayleigh scattering)의 정도는, 미립자의 크기, 미립자의 혼합농도 또는 봉입부 두께에 따라 다름과 더불어, 투과하는 광의 파장에 따라서도 다르다. 특히, 단파장의 광으로 될 수록 산란의 정도가 커진다는 특징을 갖는다. 따라서, 채용하는 LED칩의 발광파장 또는 혼성재료에 의한 봉입부 구성에 따라 투과광량에 영향을 미칠 경우도 있다.

<472> 봉입부에 사용하는 혼성재료가, 반도체발광소자의 발광파장에서 산란도 0.3 미만이라는 조건에서, 발광한 광의 투과감쇠량이 적어지며, 따라서 광 도출효율이 향상된다. 이 때, 봉입부 투과율의 레일리 산란 성분은 약 25% 미만이다.

<473> 보다 바람직하게는, 산란도 0.2 이하로 하면, 광의 투과감쇠량이 더욱 적어지므로 광 도출효율이 향상된다. 또한 이 때 투과율의 레일리 산란 성분은 약 20% 이하가 된다. 특히, 산란도 0.1 이하일 때 투과율의 레일리 산란 성분은 약 10% 이하이며, 산란도가 0.05 이하이면 투과율의 레일리 산란 성분은 5% 이하 정도가 되고 거의 투명하여 광의 투과감쇠량은 문제가 되지 않게 된다.

<474> 여기서, 산란도는 혼성재료 부분의 레일리 산란 소쇠계수(α)와 그 두께(t)의 곱(αt)으로 표시되는 값이다. 이 산란도 측정방법은, 소정 두께(t)의 혼성재료 부분의 투과율(T)(%)을 측정하고, 그 값으로부터 산란도($\alpha t = -\ln(T/100)$)를 구할 수 있다. 여기서 \ln 는 자연대수(natural logarithm)이다. 또 레일리 산란 소쇠계수(α)는 산란도를 두께로 나눔으로써 구할 수 있다. 레일리 산란 소쇠계수(α)는, 미립자의 입경, 굴절률 또는 혼합량에 의한 재료조성에 따라 정해지는 재료 파라미터이며, 이 레일리 산란 소쇠계수(α)의 값을 알게 됨으로써, 봉입부 두께 등의 디바이스 광학설계를 용이하게 실시할 수 있다.

<475> 여기서, 제 1 실시형태에서 기재한 본 발명에 이용 가능한 형광체의 다른 예를 색별로 열거한다.

<476> i. 청색형광체

<477> (1) 할로인산염형광체: $(\text{Sr}, \text{Ba})_{10}(\text{PO}_4)_6\text{Cl}_2:\text{Eu}^{2+}$, $\text{Sr}_{10}(\text{PO}_4)_6\text{Cl}_2:\text{Eu}^{2+}$

<478> (2) 규산염(실리케이트)형광체: $\text{Ba}_3\text{MgSi}_2\text{O}_8:\text{Eu}^{2+}$

<479> ii. 청녹색형광체

<480> (1) 알루미늄산염형광체: $\text{Sr}_4\text{Al}_{14}\text{O}_{25}:\text{Eu}^{2+}$

<481> (2) 규산염형광체: $\text{Sr}_2\text{Si}_3\text{O}_8 \cdot 2\text{SrCl}_2:\text{Eu}^{2+}$

<482> iii. 녹색형광체

<483> (1) 알루미늄산염형광체: $(\text{Ba}, \text{Sr}, \text{Ca})\text{Al}_2\text{O}_4:\text{Eu}^{2+}$

<484> (2) 규산염(실리케이트)형광체: $(\text{Ba}, \text{Sr})_2\text{SiO}_4:\text{Eu}^{2+}$

<485> (3) α -사이알론(SIALON)형광체: $\text{Sr}_{1.5}\text{Al}_3\text{Si}_9\text{N}_{16}:\text{Eu}^{2+}$, $\text{Ca}-\alpha\text{-SiAlON}:\text{Yb}^{2+}$

<486> (4) β -사이알론(SIALON)형광체: $\beta\text{-Si}_3\text{N}_4:\text{Eu}^{2+}$

<487> (5) 산질화물형광체

<488> 옥소니트리드실리케이트: $(\text{Ba}, \text{Sr}, \text{Ca})\text{Si}_2\text{O}_2\text{N}_2:\text{Eu}^{2+}$

<489> 옥소니트리드알루미노실리케이트: $(\text{Ba}, \text{Sr}, \text{Ca})_2\text{Si}_4\text{AlON}_7:\text{Ce}^{3+}$, $(\text{Ba}, \text{Sr}, \text{Ca})\text{Al}_{2-x}\text{Si}_x\text{O}_{4-x}\text{N}_x:\text{Eu}^{2+}$ ($0 < x < 2$)

<490> (6) 질화물형광체

- <491> 니트리드실리케이트형광체: $(\text{Ba}, \text{Sr}, \text{Ca})_2\text{Si}_5\text{N}_8:\text{Ce}^{3+}$
- <492> (7) 황화물형광체
- <493> 티오갈레이트: $\text{SrGa}_2\text{S}_4:\text{Eu}^{2+}$
- <494> (8) 가넷형광체: $\text{Ca}_3\text{Sc}_2\text{Si}_3\text{O}_{12}:\text{Ce}^{3+}$, $\text{BaY}_2\text{SiAl}_4\text{O}_{12}:\text{Ce}^{3+}$, $\text{Y}_3(\text{Al}, \text{Ga})_5\text{O}_{12}:\text{Ce}^{3+}$
- <495> (9) 산화물형광체: $\text{CaSc}_2\text{O}_4:\text{Ce}^{3+}$
- <496> iv. 황색형광체
- <497> (1) 규산염(실리케이트)형광체: $(\text{Sr}, \text{Ba})_2\text{SiO}_4:\text{Eu}^{2+}$, $\text{Sr}_3\text{SiO}_5:\text{Eu}^{2+}$
- <498> (2) 가넷형광체: $(\text{Y}, \text{Gd})_3\text{Al}_5\text{O}_{12}:\text{Ce}^{3+}$, $\text{Y}_3\text{Al}_5\text{O}_{12}:\text{Ce}^{3+}$, Pr^{3+}
- <499> (3) 황화물형광체
- <500> 티오갈레이트: $\text{CaGa}_2\text{S}_4:\text{Eu}^{2+}$
- <501> (4) α -사이알론형광체: $\text{Ca}-\alpha-\text{SiAlON}:\text{Eu}^{2+}$, $(0.75(\text{Ca}_{0.9}\text{Eu}_{0.1})\text{O} \cdot 2.25\text{AlN} \cdot 3.25\text{Si}_3\text{N}_4):\text{Eu}^{2+}$, $\text{Ca}_{1.5}\text{Al}_3\text{Si}_9\text{N}_{16}:\text{Eu}^{2+}$ 등)
- <502> v. 오렌지색형광체
- <503> (1) 규산염(실리케이트)형광체: $(\text{Sr}, \text{Ca})_2\text{SiO}_4:\text{Eu}^{2+}$
- <504> (2) 가넷형광체: $\text{Gd}_3\text{Al}_5\text{O}_{12}:\text{Ce}^{3+}$
- <505> (3) α -사이알론형광체: $\text{Ca}-\alpha-\text{SiAlON}:\text{Eu}^{2+}$
- <506> vi. 적색형광체
- <507> (1) 황화물형광체: $(\text{Sr}, \text{Ca})\text{S}:\text{Eu}^{2+}$, $\text{La}_2\text{O}_2\text{S}:\text{Eu}^{3+}$, Sm^{3+}
- <508> (2) 규산염(실리케이트)형광체: $\text{Ba}_3\text{MgSi}_2\text{O}_8:\text{Eu}^{2+}$, Mn^{2+}
- <509> (3) 질화물 또는 산질화물형광체: $(\text{Ca}, \text{Sr})\text{SiN}_2:\text{Eu}^{2+}$, $(\text{Ca}, \text{Sr})\text{AlSiN}_3:\text{Eu}^{2+}$, $\text{Sr}_2\text{Si}_{5-x}\text{Al}_x\text{O}_x\text{N}_{8-x}:\text{Eu}^{2+}$ ($0 \leq x \leq 1$)
- <510> 여기서, 형광체 대신, 금속착체, 유기염료 또는 안료 등의 파장변환재료도 사용할 수 있다.
- <511> 또, 투광성재료(형광체층, 봉입재료)에 첨가하는 미립자로는, 요변성(thixotropy)의 향상, 광 산란효과, 봉입재료의 굴절률 조정 및 열전도성 향상 등의 효과를 기대할 수 있다. 미립자로는, 금속화합물로서 제 1 실시형태에 기재한 것 외에, 예를 들어 BaSO_4 , ZnS 혹은 V_2O_5 , 또는 이들의 혼합물을 이용할 수 있다. 미립자의 중심입경은 수십nm~수백nm이다.
- <512> 또, LED칩(12)을 실장하는 기판(31) 또는 기대(pedestal)로는, 세라믹스로서 AlN , Al_2O_3 , BN , MgO , ZnO , SiC 혹은 C 또는 이들 중 적어도 2가지를 포함하는 혼합물을 이용할 수 있다. 또, 금속으로서, 알루미늄, 구리, 철 혹은 금 또는 이들 중 적어도 2가지를 포함하는 합금을 이용할 수 있다. 또한, 유리에폭시를 이용할 수 있다.
- <513> 케이스부재(51) 또는 반사기(81)에 형성하는 반사층으로는, 금속으로서 알루미늄(Al) 외에 은(Ag), 금(Au), 니켈(Ni), 로듐(Rh) 혹은 팔라듐(Pd) 또는 이들 중 적어도 2가지를 포함하는 합금을 이용할 수 있다.
- <514> 봉입재료(16d)의 모재(16a)로는, 수지로서: 에폭시수지, 실리콘수지, 아크릴수지, 유리아수지, 이미드수지, 폴리카보네이트수지, 폴리페닐설파이드수지, 액정폴리머수지 혹은 아크릴로니트릴-부타디엔-스티렌(ABS)수지 또는 이들 중 적어도 2가지를 포함하는 혼합물을 이용할 수 있다. 또, 캡유리로서, 석영 또는 내열경질유리를

이용할 수 있다. 그리고 봉입유리로서 저융점 유리를 이용할 수 있다.

<515> LED칩을 봉입하는 봉입가스로는, 질소, 아르곤 또는 건조공기를 이용할 수 있다.

산업상 이용 가능성

<516> 본 발명은, 장수명이며 또 고휘도의 LED 등으로 이루어지는 반도체 발광장치를 얻을 수 있으며, 발광소자가 형성된 반도체칩을 수지봉입으로 패키지화한 반도체 발광장치 등에 유용하다.

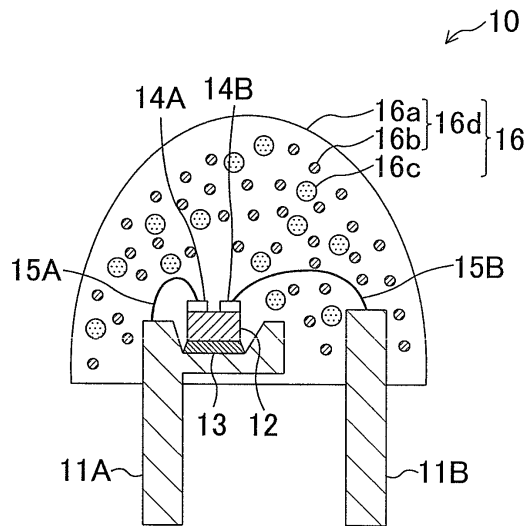
도면의 간단한 설명

- <84> 도 1은, 본 발명의 제 1 실시형태에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <85> 도 2는, 본 발명의 제 1 실시형태에 관한 반도체 발광장치에서의 봉입부를 확대한 단면도이다.
- <86> 도 3은, 본 발명의 제 1 실시형태에 관한 반도체 발광장치에서 봉입부에 첨가하는 미립자의 실효 입경을 설명하는 그래프이다.
- <87> 도 4는, 본 발명의 제 1 실시형태에 관한 반도체 발광장치의 봉입부(혼성재료) 굴절률과 미립자 첨가량(체적비)의 관계를 나타낸 그래프이다.
- <88> 도 5는, 본 발명의 제 2 실시형태에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <89> 도 6은, 본 발명의 제 3 실시형태에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <90> 도 7은, 본 발명의 제 4 실시형태에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <91> 도 8은, 본 발명의 제 5 실시형태에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <92> 도 9의 (a)는 본 발명의 제 5 실시형태에 관한 반도체 발광장치에서 LED칩을 구성하는 기판 재료별로 봉입부의 굴절률과 출사광의 전광속 변화율과의 관계를 시뮬레이션으로 구한 그래프이다. (b)는 본 발명의 제 5 실시형태에 관한 반도체 발광장치에서 LED칩을 구성하는 기판 재료별로 봉입부의 굴절률과 전체 광속의 관계를 시뮬레이션으로 구한 그래프이다.
- <93> 도 10은, 본 발명의 제 6 실시형태에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <94> 도 11은, 본 발명 제 6 실시형태의 제 1 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <95> 도 12는, 본 발명 제 6 실시형태의 제 2 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <96> 도 13은, 본 발명 제 6 실시형태의 제 3 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <97> 도 14는, 본 발명 제 6 실시형태의 제 4 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <98> 도 15의 (a) 및 (b)는, 본 발명의 제 6 실시형태의 제 4 변형예에 관한 반도체 발광장치에 있어서, 제 1 봉입부 및 제 2 봉입부의 각 굴절률과 광 도출 효율의 관계를 시뮬레이션으로 구한 그래프이다.
- <99> 도 16은, 본 발명 제 6 실시형태의 제 5 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <100> 도 17은, 본 발명 제 6 실시형태의 제 6 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <101> 도 18은, 본 발명 제 6 실시형태의 제 7 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <102> 도 19는, 본 발명의 제 7 실시형태에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <103> 도 20은, 본 발명 제 7 실시형태의 제 1 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <104> 도 21은, 본 발명 제 7 실시형태의 제 2 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <105> 도 22는, 본 발명 제 7 실시형태의 제 3 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <106> 도 23은, 본 발명 제 7 실시형태의 제 4 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <107> 도 24는, 본 발명 제 7 실시형태의 제 5 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.
- <108> 도 25는, 본 발명 제 7 실시형태의 제 6 변형예에 관한 반도체 발광장치를 나타낸 모식적 단면도이다.

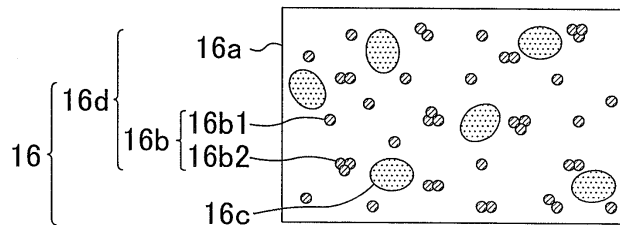
- | | | |
|-------|-------------------|-------------------|
| <143> | 41A : 제 1 범프 | 41B : 제 2 범프 |
| <144> | 51 : 케이스부재 | 51a : 오목부 |
| <145> | 51b : 공극부 | 52A : 제 1 리드 |
| <146> | 52B : 제 2 리드 | 53 : 서브마운트부재 |
| <147> | 54A : 제 1 서브마운트전극 | 54B : 제 2 서브마운트전극 |
| <148> | 55 : 페이스트부재 | 70 : (제 1) 렌즈 |
| <149> | 71 : 제 2 렌즈 | 81 : 반사기 |
| <150> | 81a : 반사부 | 81b : 공극부 |

도면

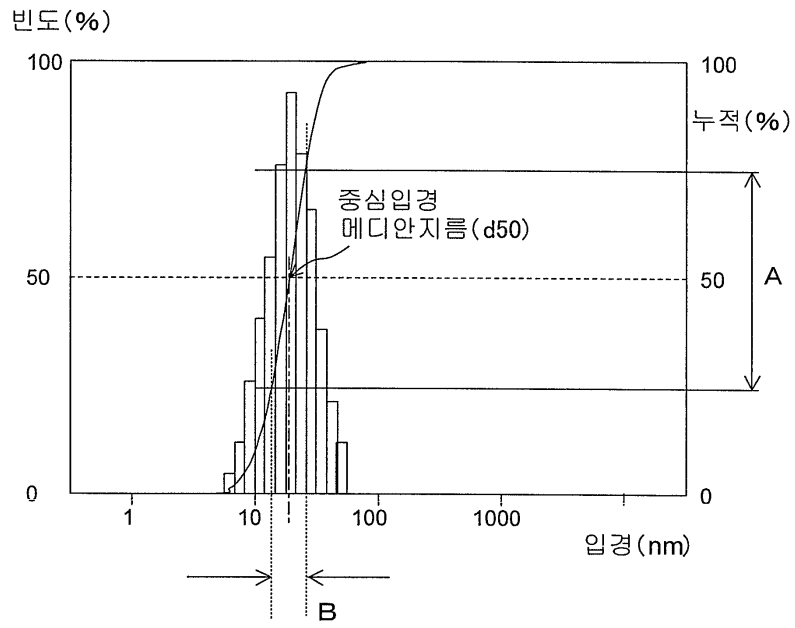
도면1



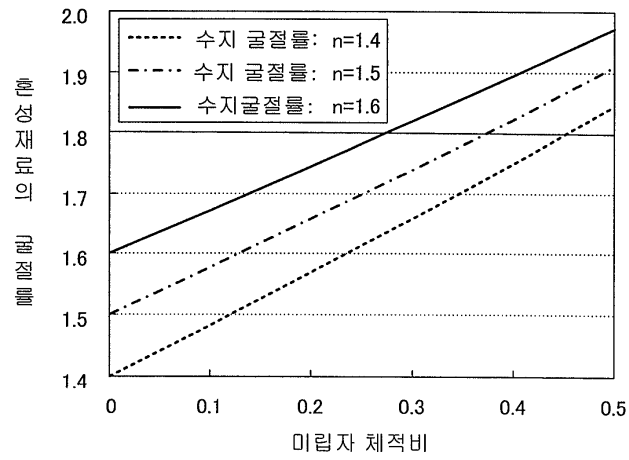
도면2



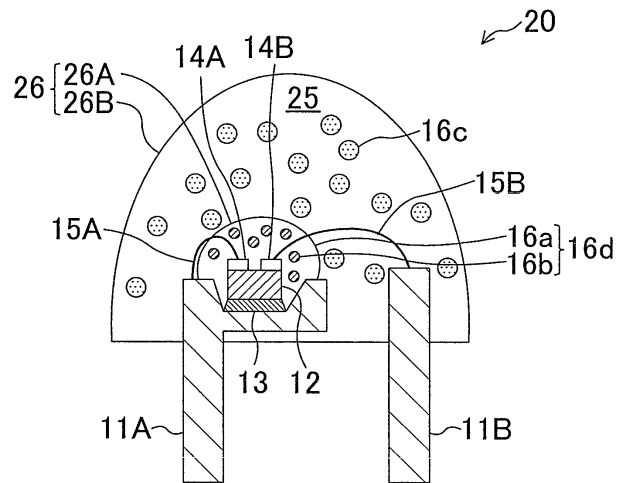
도면3



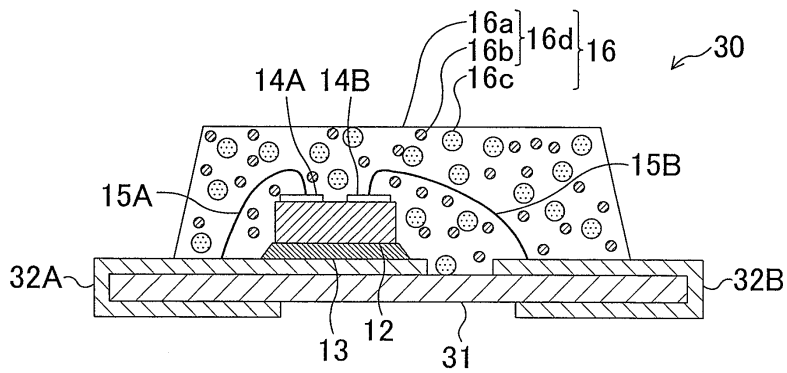
도면4



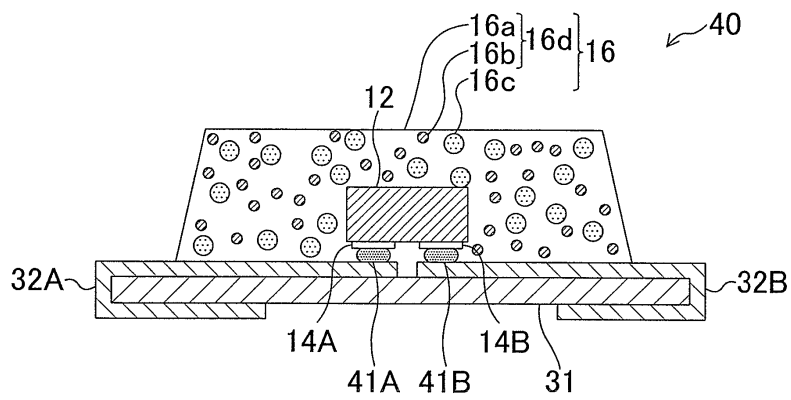
도면5



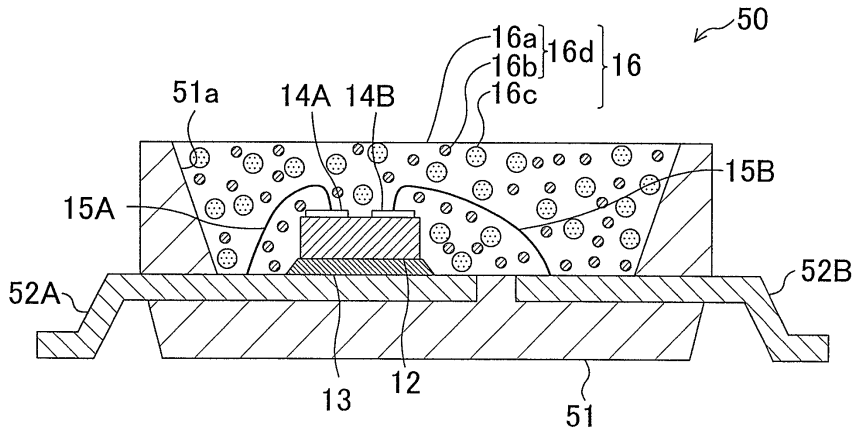
도면6



도면7

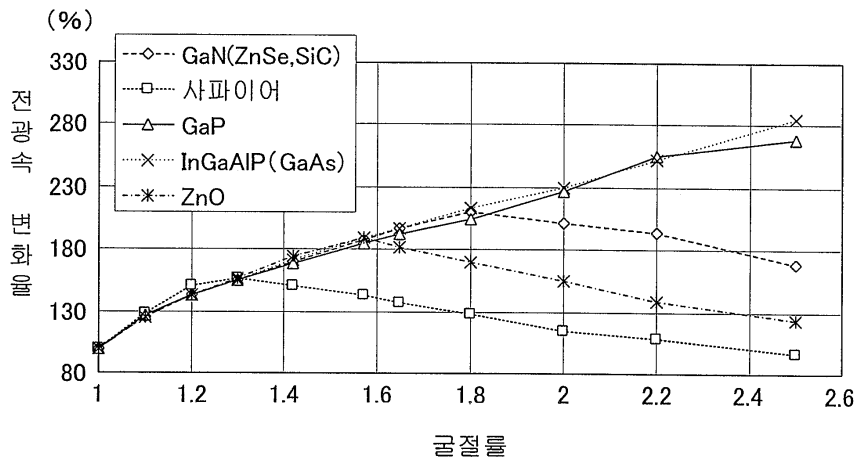


도면8

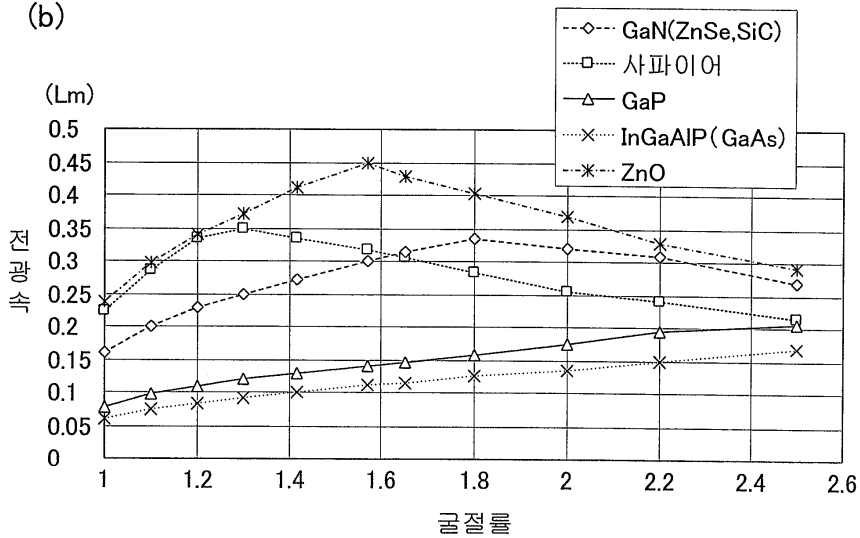


도면9

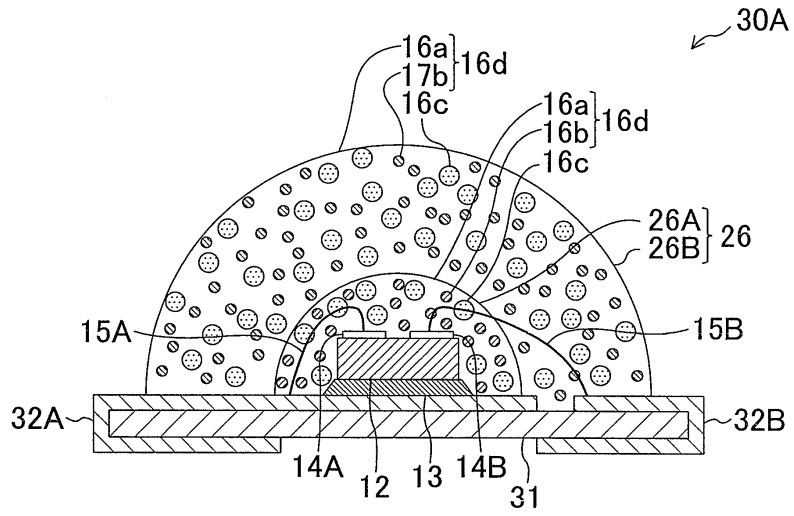
(a)



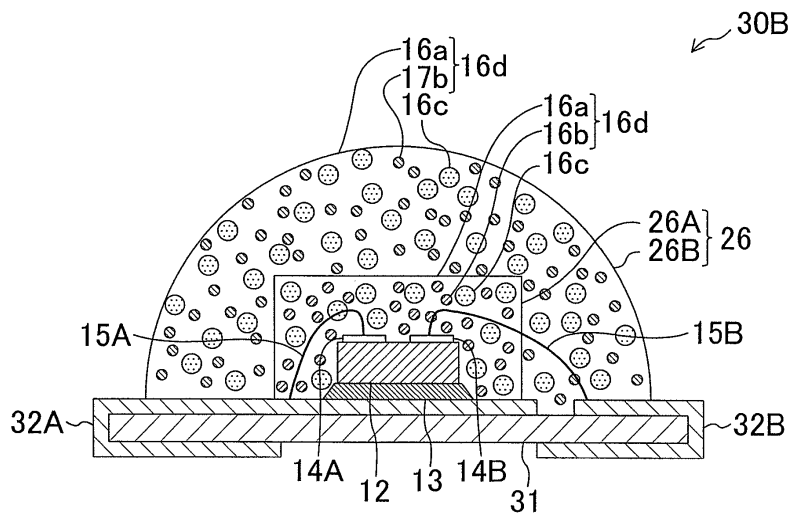
(b)



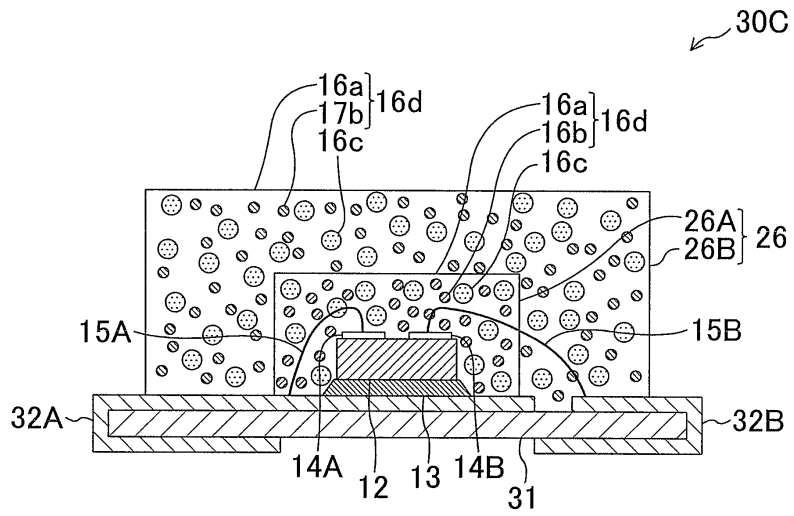
도면10



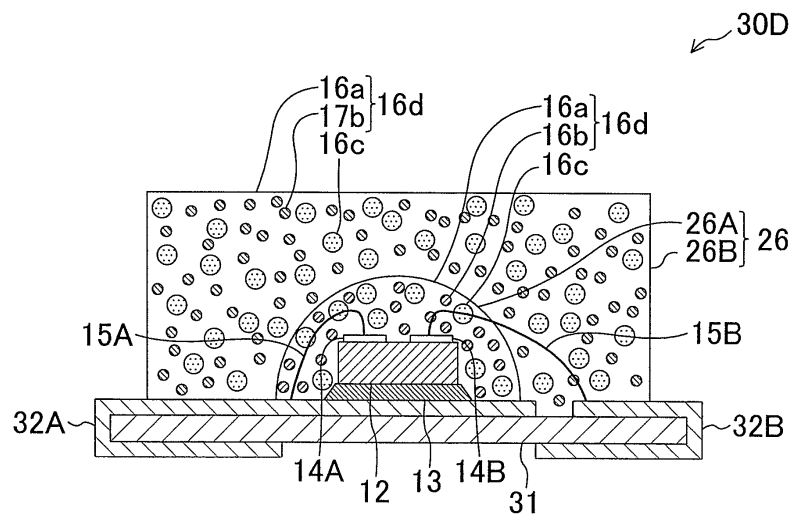
도면11



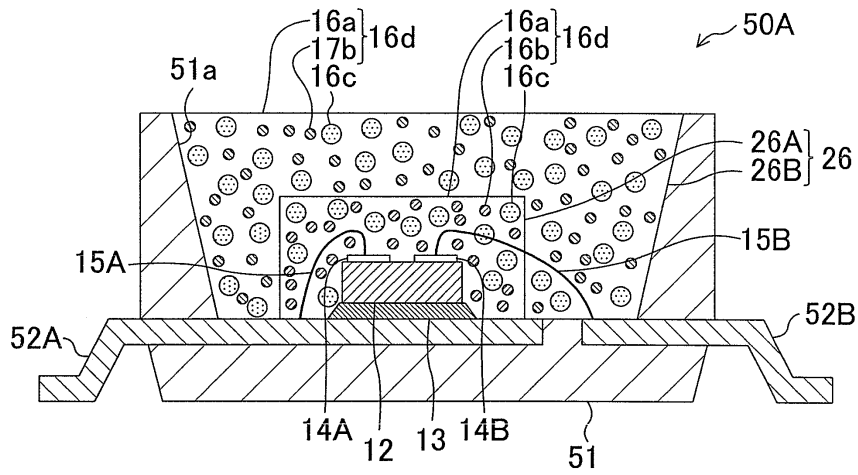
도면12



도면13

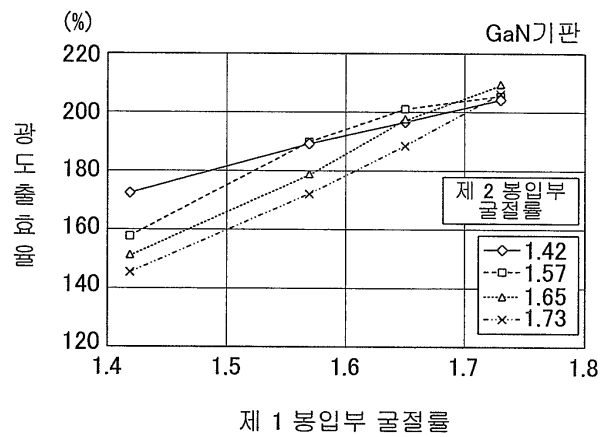


도면14

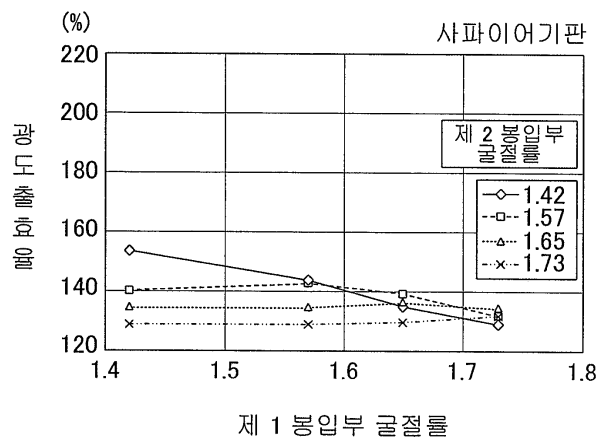


도면15

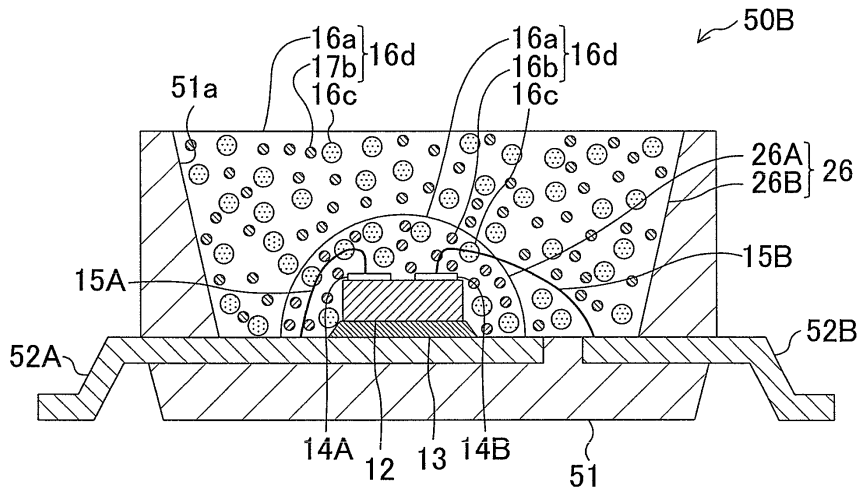
(a)



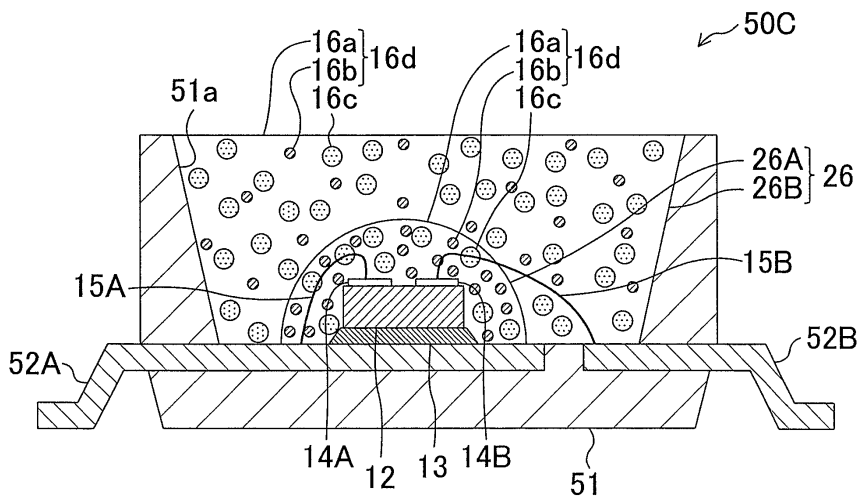
(b)



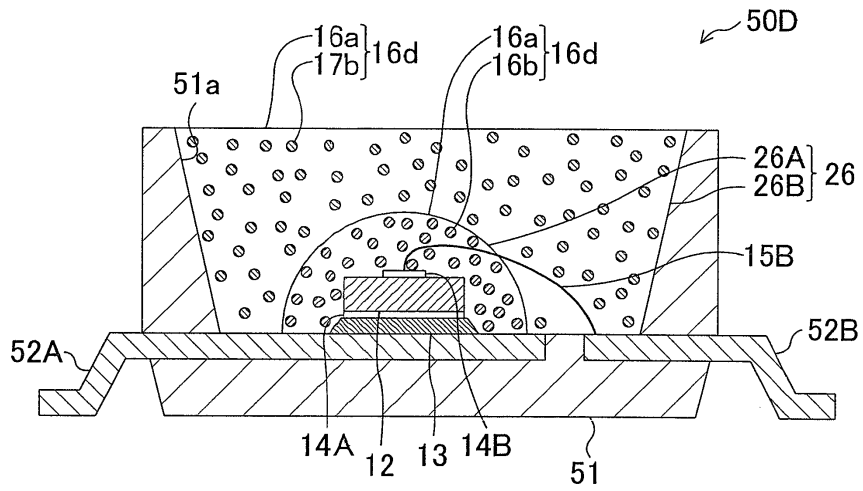
도면16



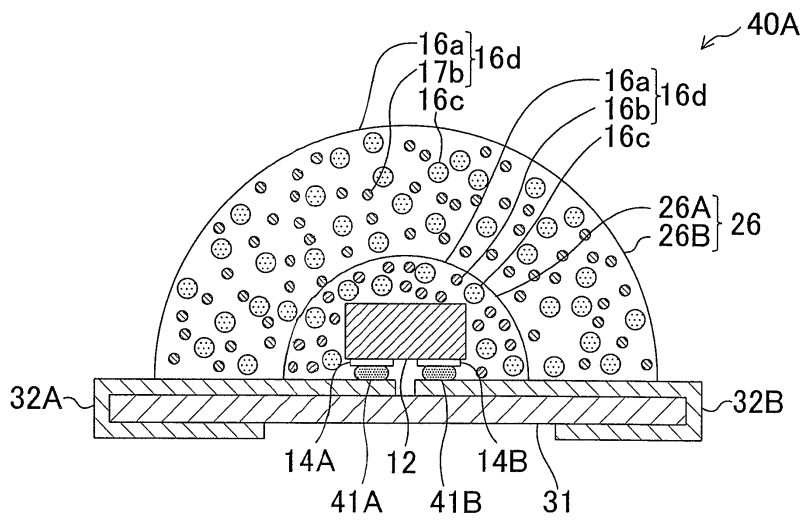
도면17



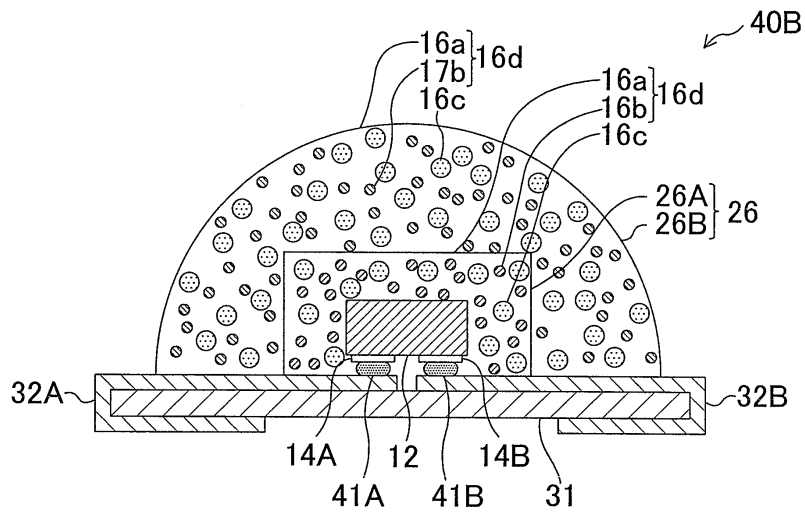
도면18



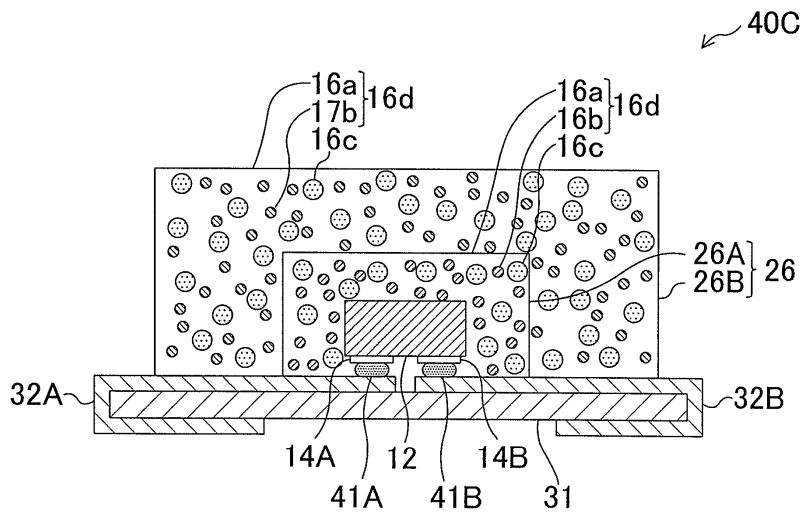
도면19



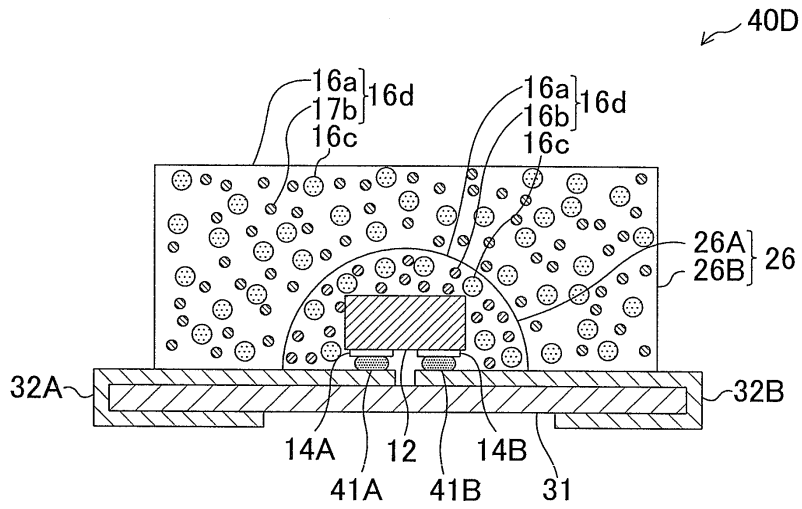
도면20



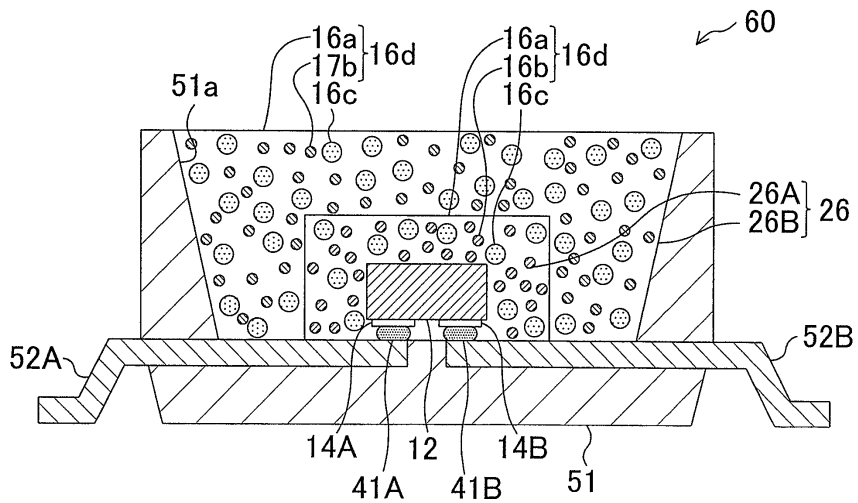
도면21



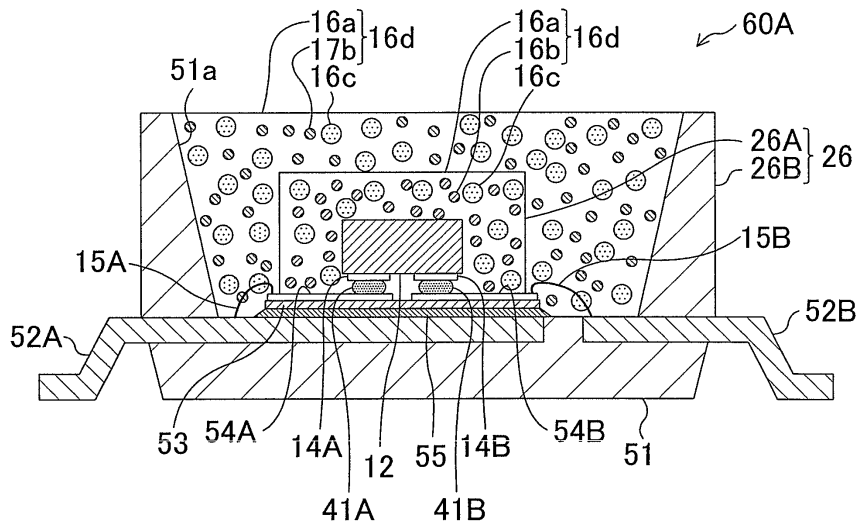
도면22



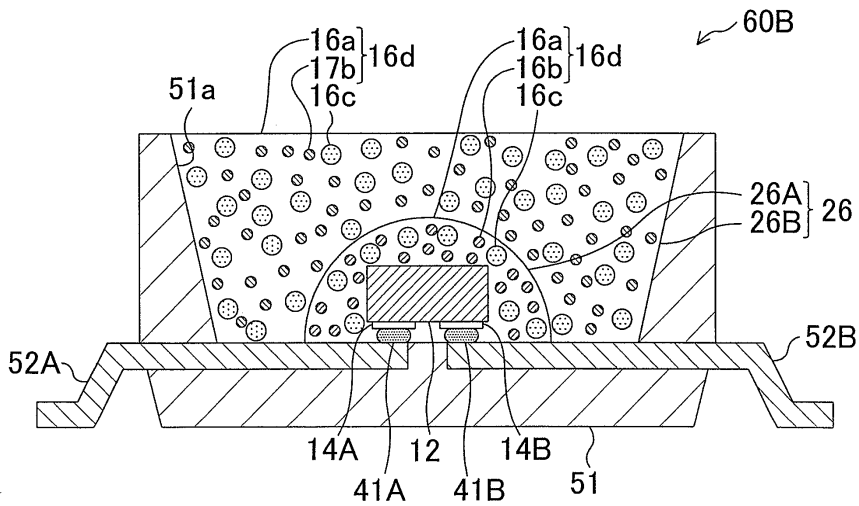
도면23



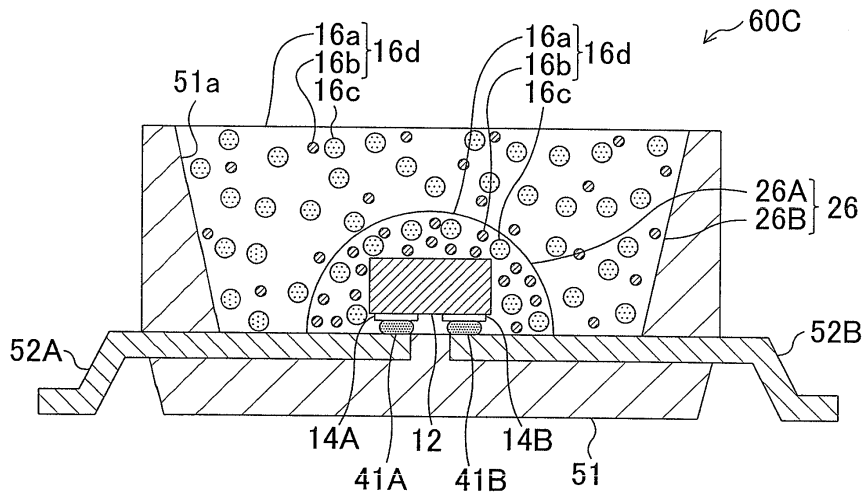
도면24



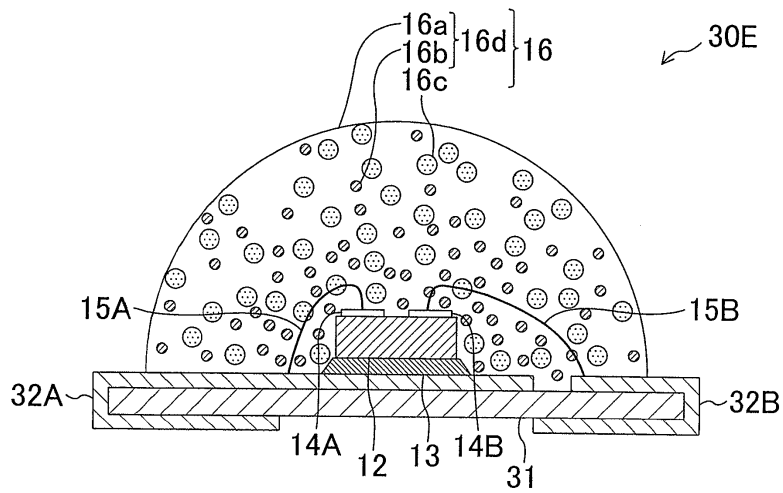
도면25



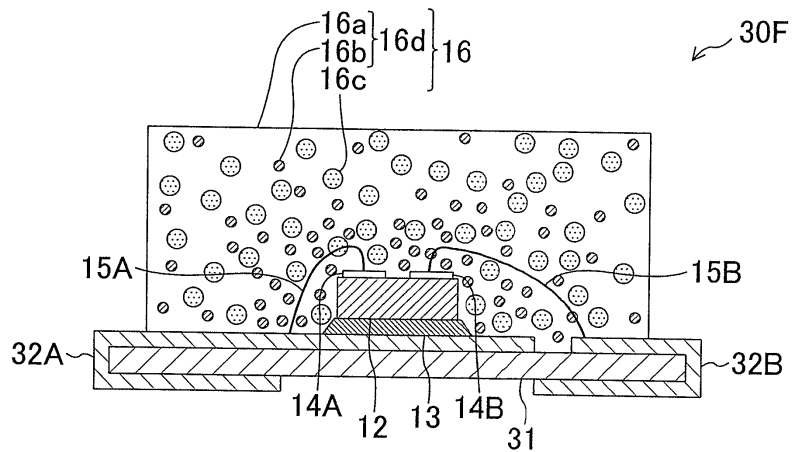
도면26



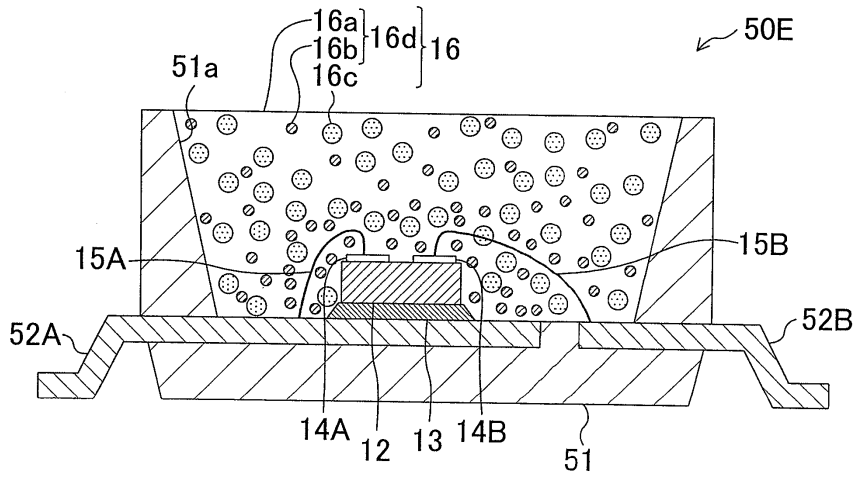
도면27



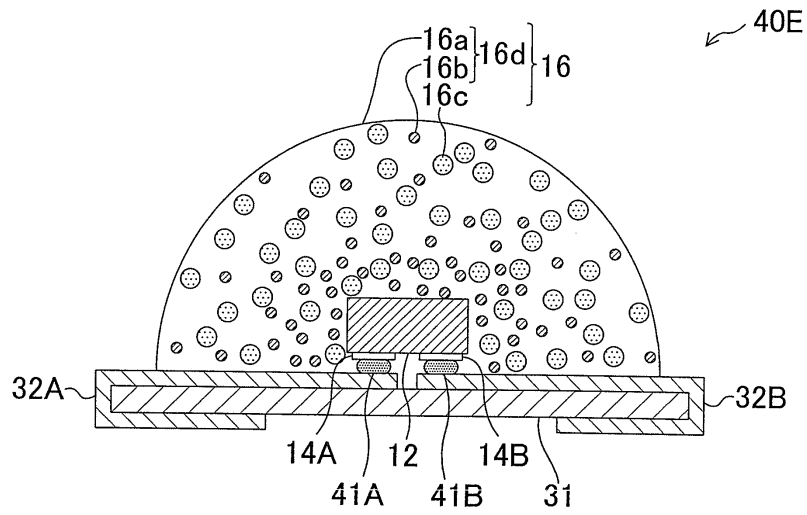
도면28



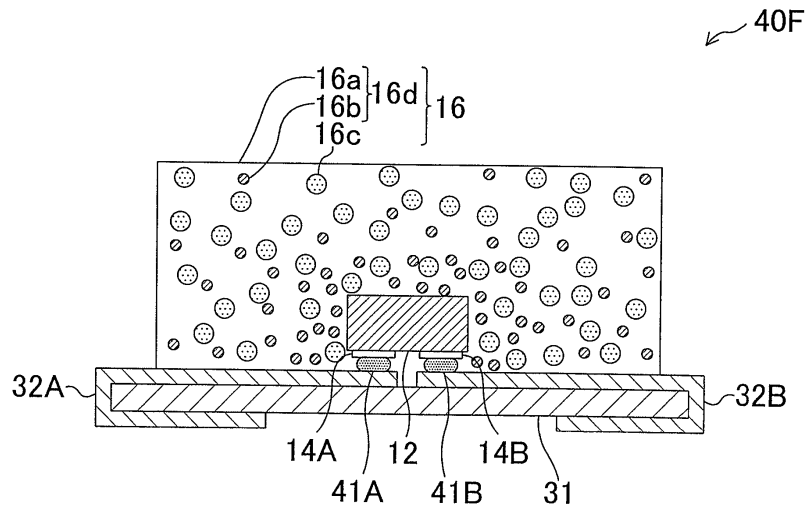
도면29



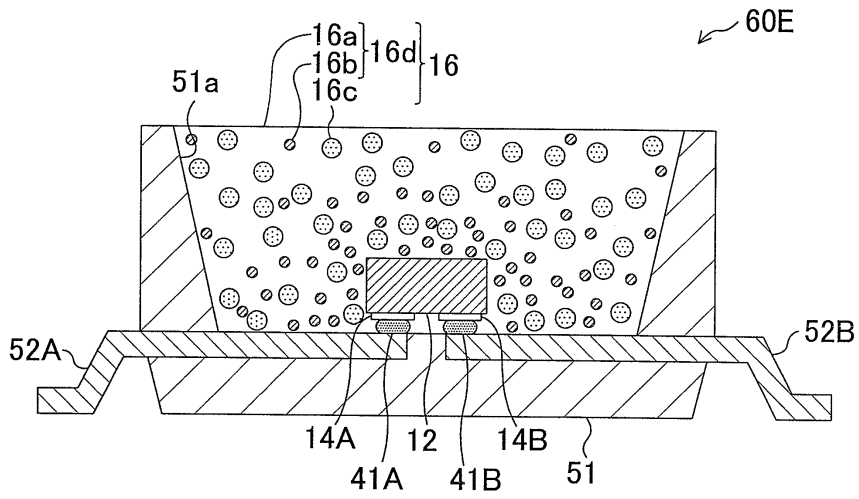
도면30



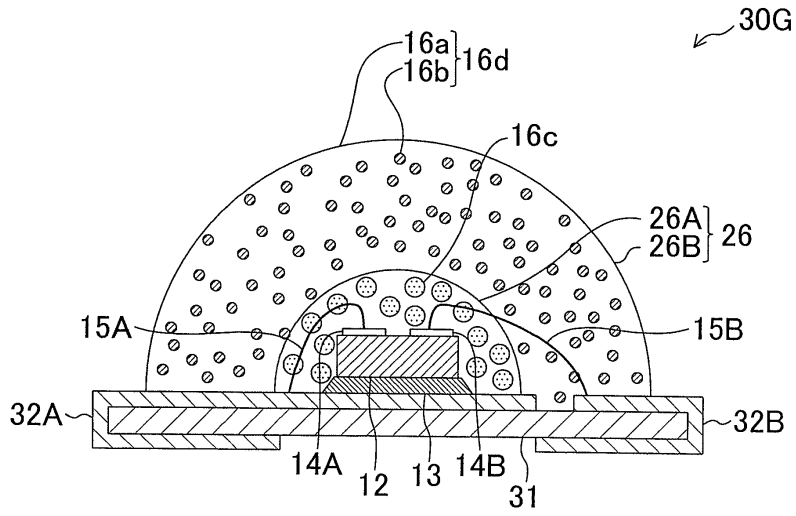
도면31



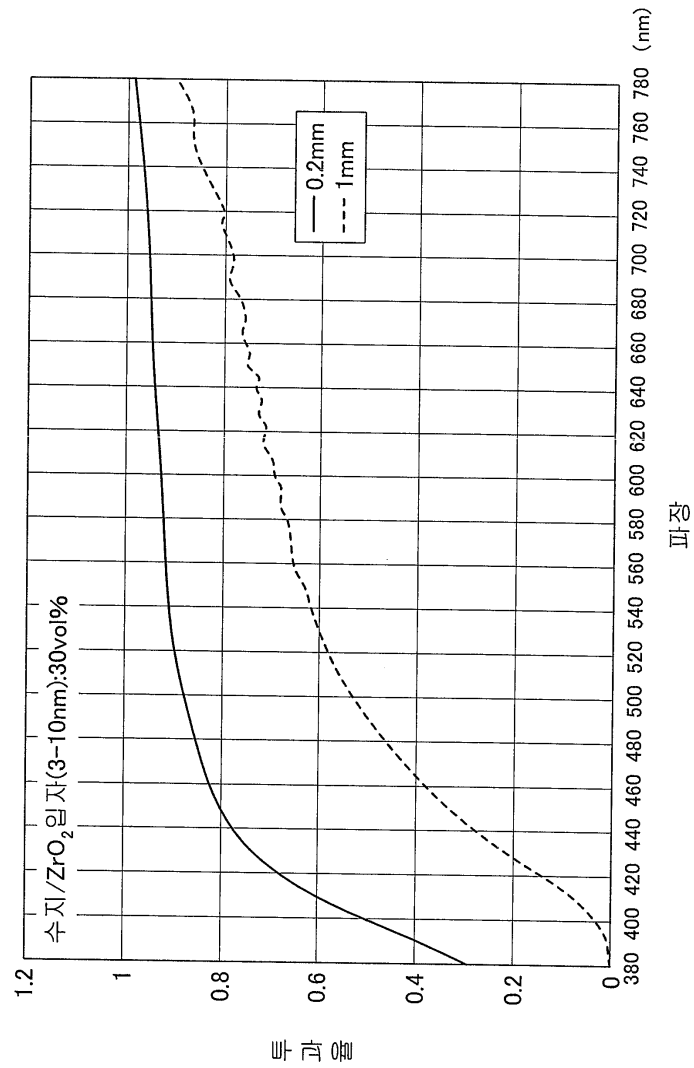
도면32



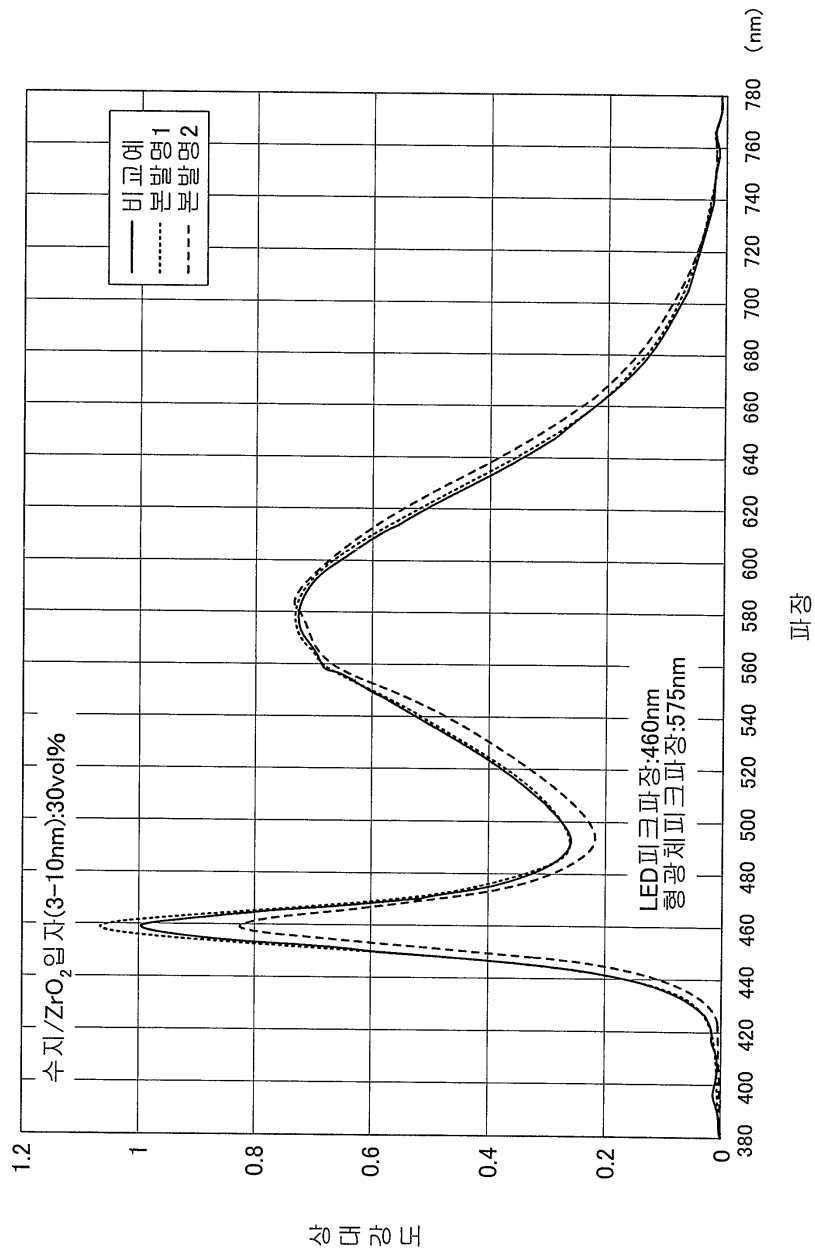
도면33



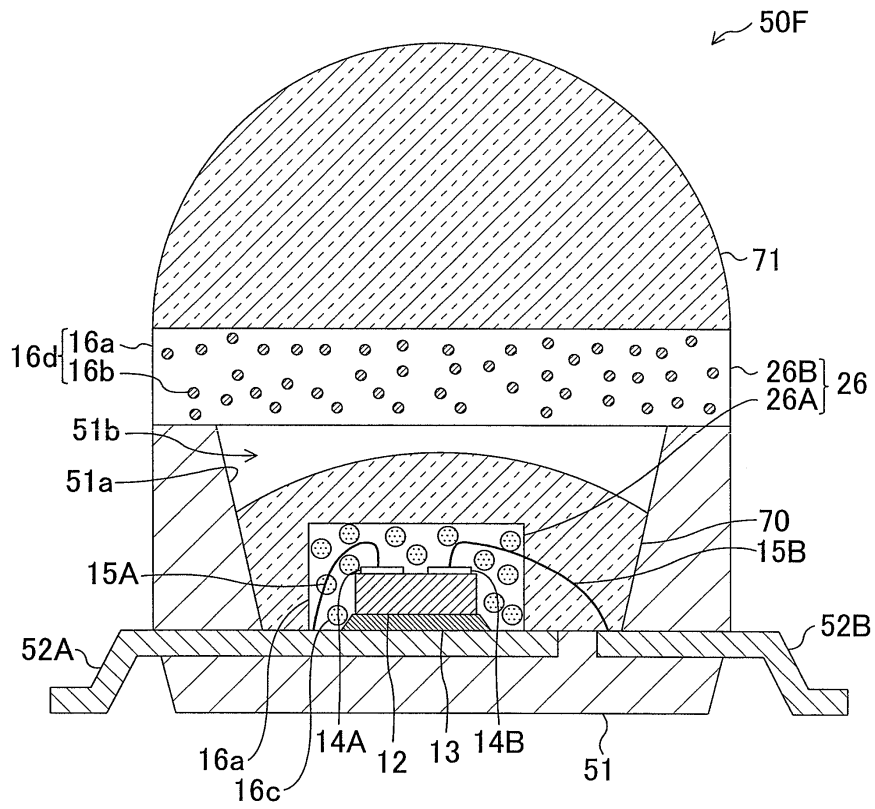
도면34



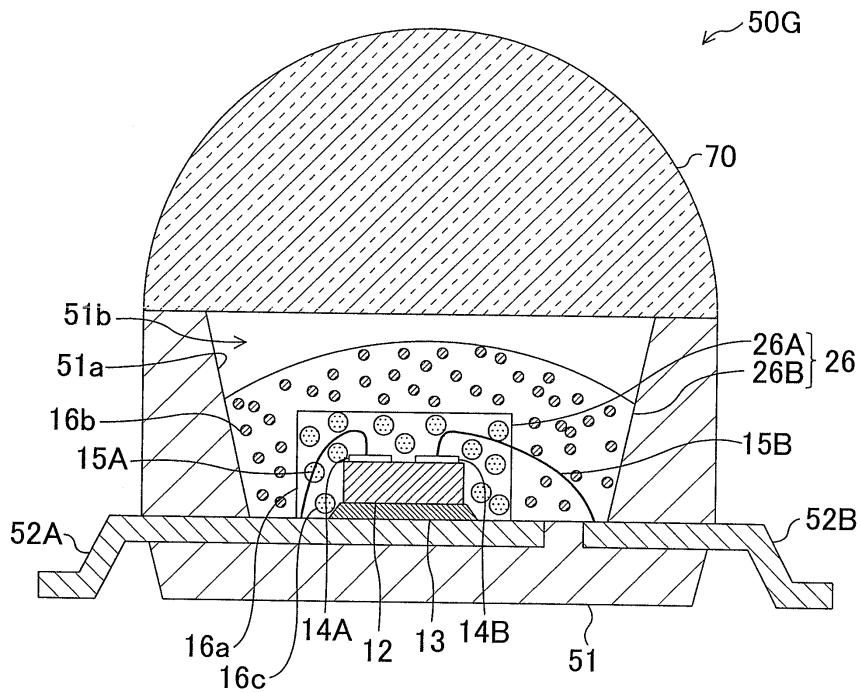
도면35



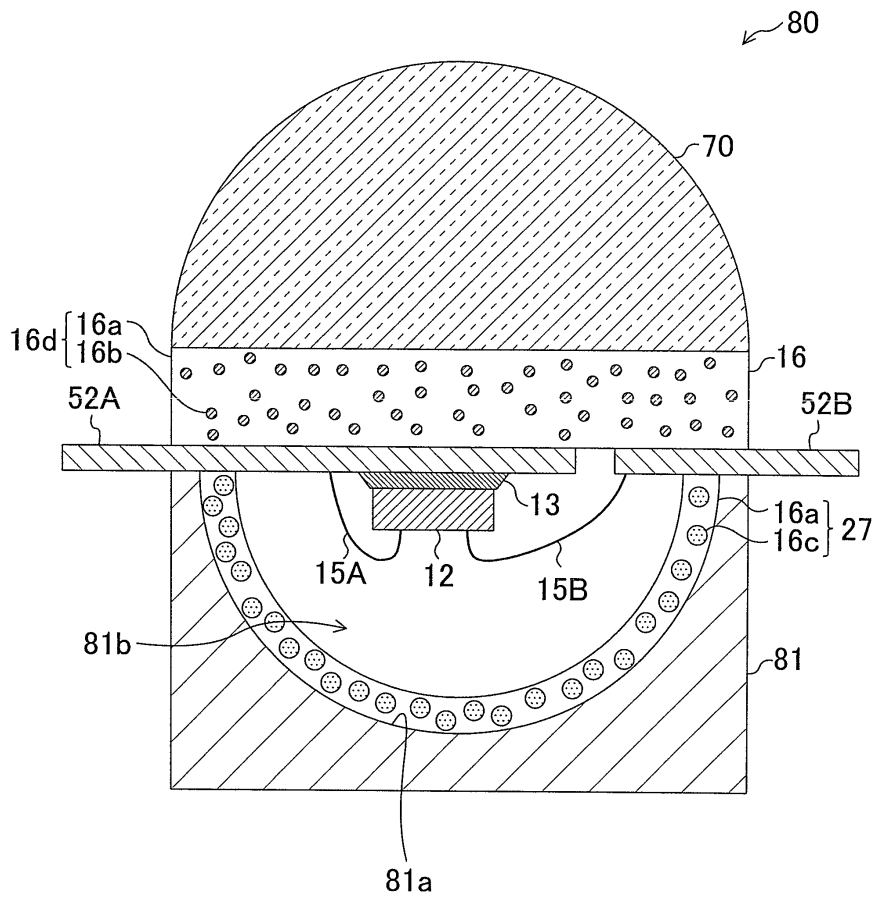
도면36



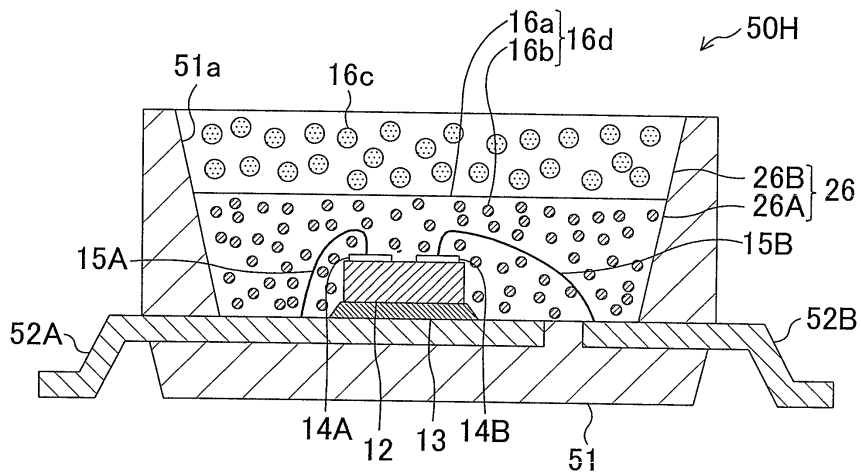
도면37



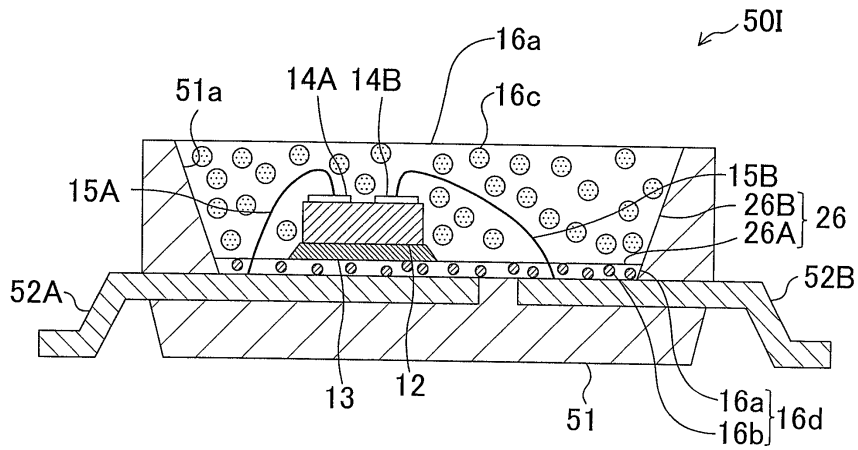
도면38



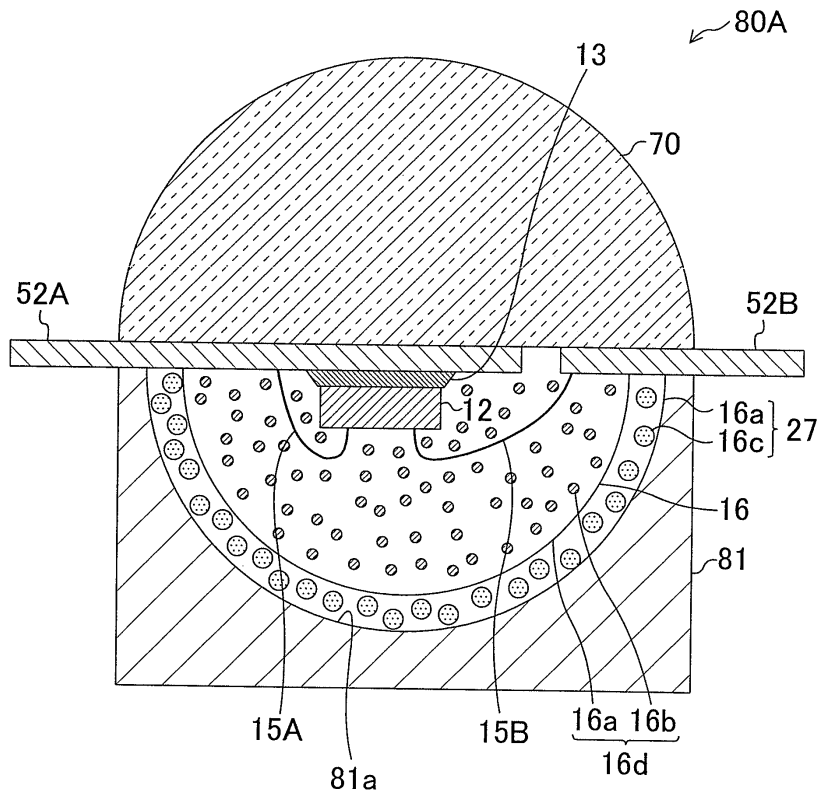
도면39



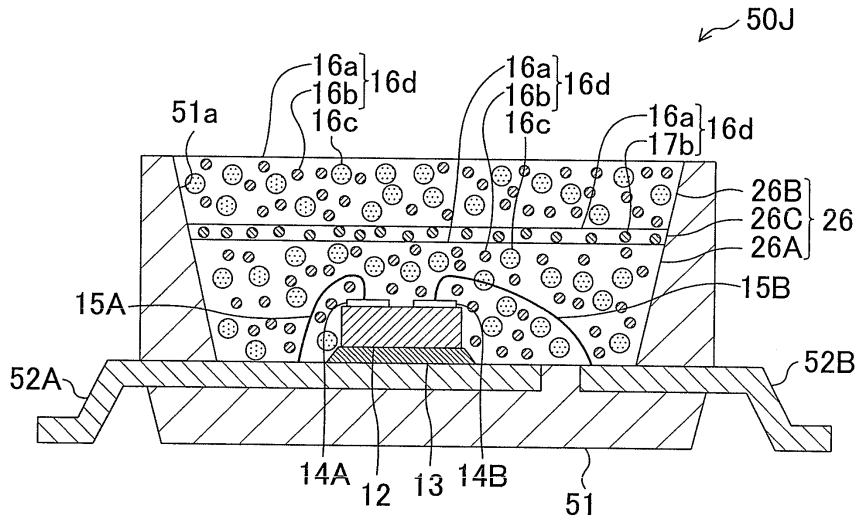
도면40



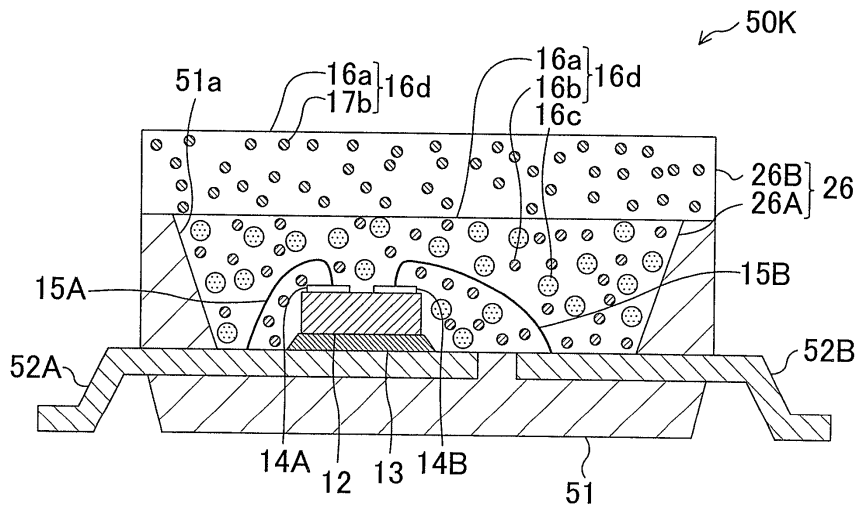
도면41



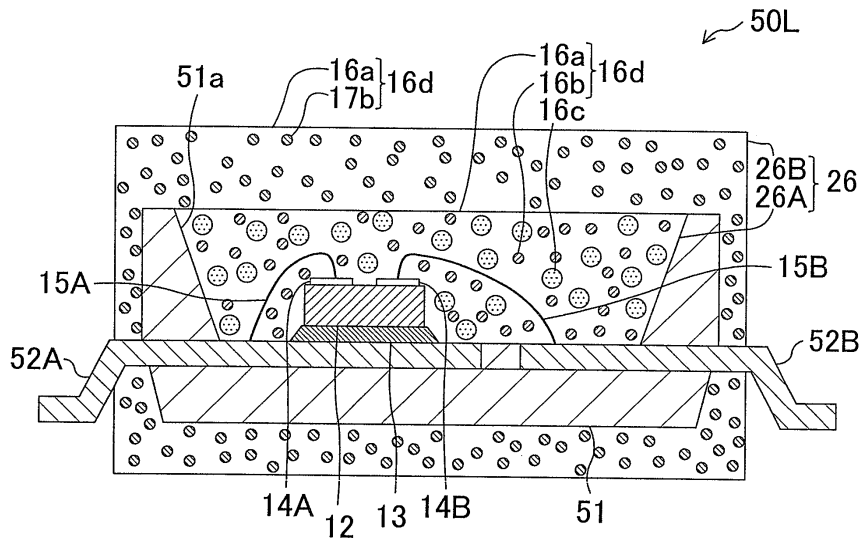
도면42



도면43



도면44



도면45

