



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0117817
(43) 공개일자 2012년10월24일

(51) 국제특허분류(Int. Cl.)
H01L 33/48 (2010.01) H01L 33/46 (2010.01)
(21) 출원번호 10-2012-7018022
(22) 출원일자(국제) 2010년11월17일
심사청구일자 없음
(85) 번역문제출일자 2012년07월11일
(86) 국제출원번호 PCT/EP2010/067707
(87) 국제공개번호 WO 2011/069791
국제공개일자 2011년06월16일
(30) 우선권주장
102009058006.9 2009년12월11일 독일(DE)

(71) 출원인
오스람 옵토 세미컨덕터스 게엠베하
독일 레겐스부르크 라이브니츠슈트라쎄 4 (우:93055)
(72) 발명자
크로이터, 게르트루트
독일 93051 레겐스부르크 요한-이글-베크 24
바르흐만, 베른트
독일 93059 레겐스부르크 쿠니체 슈트라쎄 11 (뒷면에 계속)
(74) 대리인
남상선

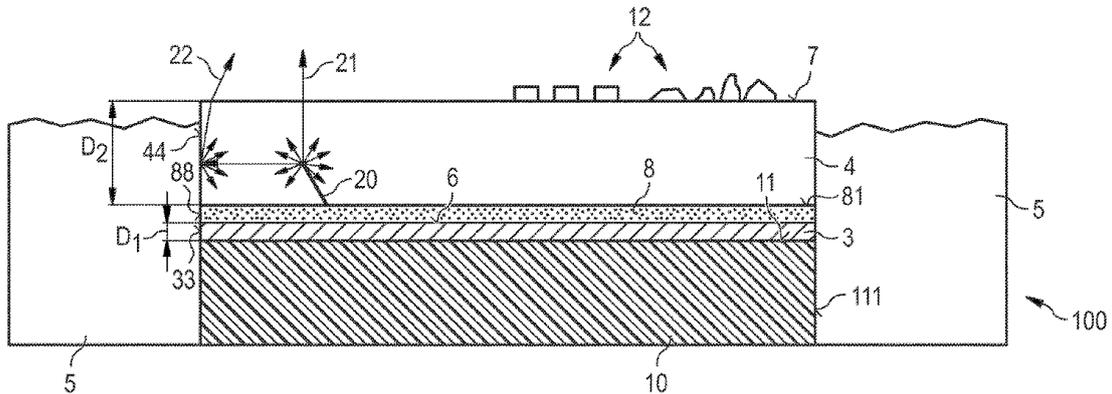
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 **광전자 반도체 소자**

(57) 요약

본 발명은 적어도 하나의 방사선 방출 반도체 칩(3), 적어도 하나의 변환기 소자(4) 그리고 반사 작용을 하는 피복(5)(reflecting sheath)을 포함하는 광전자 반도체 소자(100)와 관련이 있으며, 이때 방사선 방출 반도체 칩(3)은 방사선 디커플링 면(6)을 구비하고, 상기 방사선 디커플링 면을 통해서는 상기 반도체 칩(3) 내에서 발생하는 전자기 방사선의 적어도 일부가 상기 반도체 칩(3)을 벗어나며; 이때 변환기 소자(4)는 반도체 칩(3)으로부터 방출되는 전자기 방사선을 변환하기 위하여 상기 반도체 칩의 방사선 디커플링 면(6)에서 상기 반도체 칩(3) 뒤에 배치되어 있고, 그리고 상기 변환기 소자는 방사선 디커플링 면(6)으로부터 떨어져서 마주보는 제 1 표면(7)을 구비하며; 그리고 이때 반사 피복(5)은 측면들(33, 44)에서 상기 반도체 칩(3)을 그리고 적어도 국부적으로 상기 변환기 소자(4)를 형상 결합 방식으로 둘러싸고, 그리고 상기 변환기 소자(4)의 제 1 표면(7)에는 반사 피복(5)이 없다.

대표도



(72) 발명자

베르게네크, 크리스터

독일 93059 레겐스부르크 슈타트암호프 13

람헨, 요한

독일 93105 데케른하임 툴펜베크 7

치츨슈페르거, 미하엘

독일 93047 레겐스부르크 샤펜호퍼가쎄 4

특허청구의 범위

청구항 1

광전자 반도체 소자(100)로서,

적어도 하나의 방사선 방출 반도체 칩(3)을 포함하며, 상기 방사선 방출 반도체 칩(3)은 방사선 디커플링 면(6)을 구비하고, 상기 방사선 디커플링 면을 통해 상기 반도체 칩(3) 내에서 발생하는 전자기 방사선의 적어도 일부가 상기 반도체 칩(3)을 벗어나며;

적어도 하나의 변환기 소자(4)를 포함하며, 상기 변환기 소자(4)는 반도체 칩(3)으로부터 방출되는 전자기 방사선을 변환하기 위하여 상기 반도체 칩(3)의 방사선 디커플링 면(6)에서 상기 반도체 칩(3) 뒤에 배치되어 있고, 그리고 상기 변환기 소자는 상기 방사선 디커플링 면(6)으로부터 떨어져서 마주보는 제 1 표면(7)을 구비하며;

반사 작용을 하는 피복(5)을 포함하며, 이때

상기 반사 피복(5)은 측면들(33, 44)에서 상기 반도체 칩(3)을 그리고 적어도 국부적으로 상기 변환기 소자(4)를 형상 결합 방식으로 둘러싸며, 그리고

상기 변환기 소자(4)의 제 1 표면(7)에는 반사 피복(5)이 없는,

광전자 반도체 소자.

청구항 2

제 1 항에 있어서,

상기 방사선 방출 반도체 칩(3)은 전자기 방사선 스펙트럼의 청색 내지 자외선 범위 안에 있는 광을 방출하며,

상기 반사 피복(5)은 실리콘 혹은 실리콘으로 이루어진 혼합물로 형성되거나 또는 방사선을 반사하는 입자가 주입된 에폭시드로 형성되며, 이때 상기 방사선을 반사하는 입자는 적어도 ZrO_2 로 이루어지거나 또는 적어도 ZrO_2 를 함유하며, 그리고

상기 반사 피복(5)은 측면들(33, 44)을 따라서 상기 측면들(33, 44)에 대하여 수직인 방향으로 팽창되는 팽창률이 적어도 국부적으로 상이한 소켓팅으로 구현된,

광전자 반도체 소자.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 반사 피복(5)이 측면에서는 상기 변환기 소자(4) 위로 돌출하지 않는,

광전자 반도체 소자.

청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 변환기 소자(4)가 세라믹 재료로 형성된,

광전자 반도체 소자.

청구항 5

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 변환기 소자(4)가 상기 반도체 칩(3)의 수직 방향 두께의 적어도 2배 크기에 상응하는 수직 방향 두께를 갖는,

광전자 반도체 소자.

청구항 6

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,
 상기 변환기 소자(4)가 수직 방향으로 적어도 50 μm 내지 최대 500 μm 의 두께를 갖는,
 광전자 반도체 소자.

청구항 7

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,
 상기 변환기 소자(4)로부터 방출되는 전자기 방사선의 적어도 10 %는 상기 변환기 소자(4)의 측면들(44)에서 방출되고, 상기 반사 피복(5)에 의해서 반사되는,
 광전자 반도체 소자.

청구항 8

제 1 항 내지 제 7 항 중 어느 한 항에 있어서,
 상기 변환기 소자(4)의 제 1 표면(7)이 적어도 국부적으로 구조화된,
 광전자 반도체 소자.

청구항 9

제 1 항 내지 제 8 항 중 어느 한 항에 있어서,
 상기 반도체 칩(3)과 변환기 소자(4) 사이에 방사선을 투과시킬 수 있는 접착층(8)이 배치된,
 광전자 반도체 소자.

청구항 10

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,
 상기 반사 피복(5)이 상기 반도체 칩(3)의 측면들(33) 및 접착층(8)의 측면들(88)을 완전히 덮는,
 광전자 반도체 소자.

청구항 11

제 1 항 내지 제 10 항 중 어느 한 항에 있어서,
 상기 반사 피복(5)이 젯-프로세스(jet process)에 의해서 제공되는,
 광전자 반도체 소자.

청구항 12

제 1 항 내지 제 11 항 중 어느 한 항에 있어서,
 상기 반사 피복(5)이 실리콘 혹은 실리콘으로 이루어진 혼합물로 형성되거나 또는 방사선을 반사하는 입자가 주입된 에폭시드로 형성되며, 이때 상기 방사선을 반사하는 입자는 TiO_2 , BaSO_4 , ZnO , Al_xO_y , ZrO_2 와 같은 물질들 중에 적어도 한 가지 물질로 이루어지거나 또는 전술된 물질들 중에 한 가지 물질을 함유하는,
 광전자 반도체 소자.

청구항 13

제 1 항 내지 제 12 항 중 어느 한 항에 있어서,
 상기 측면들(33, 44)에 대하여 수직인 방향으로 팽창되는 상기 반사 피복(5)의 팽창 크기가 1000 μm 이상인,
 광전자 반도체 소자.

청구항 14

제 1 항 내지 제 13 항 중 어느 한 항에 있어서,

상기 반사 피복(5)은 측면들(33, 44)을 따라서 상기 측면들(33, 44)에 대하여 수직인 방향으로 팽창되는 팽창률이 적어도 국부적으로 상이한 소켓팅으로 구현된,

광전자 반도체 소자.

명세서

기술분야

[0001] 본 발명은 광전자 반도체 소자에 관한 것이다.

배경기술

[0002] 본 특허 출원서는 독일 특허 출원서 제 10 2009 058 006.9호를 우선권으로 주장하며, 상기 우선권 서류의 공개 내용은 인용의 방식으로 본 출원서에 수용된다.

발명의 내용

[0003] 본 발명의 해결 과제는, 방사선 손실이 특히 적고 그리고 방사선 방출 면이 특히 밝게 보이는 광전자 반도체 소자를 제공하는 것이다.

[0004] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 광전자 반도체 소자는 방사선 디커플링 면을 구비하는 적어도 하나의 방사선 방출 반도체 칩을 포함한다. 상기 방사선 디커플링 면을 통해서는 반도체 칩 내에서 발생하는 전자기 방사선의 적어도 일부분이 상기 반도체 칩을 벗어난다. 상기 방사선 방출 반도체 칩으로서는 예를 들어 발광 다이오드 칩이 사용될 수 있다. 발광 다이오드 칩으로서는 자외선 내지 적외선 광의 범위 안에서 방사선을 방출하는 발광- 또는 레이저 다이오드 칩이 사용될 수 있다. 상기 발광 다이오드 칩은 바람직하게 전자기 방사선 스펙트럼의 가시 또는 자외선 범위 안에서 광을 방출한다.

[0005] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 광전자 반도체 소자는 적어도 하나의 변환기 소자를 포함하며, 상기 변환기 소자는 반도체 칩으로부터 방출되는 전자기 방사선을 변환하기 위하여 상기 반도체 칩의 방사선 디커플링 면에서 상기 반도체 칩 뒤에 배치되어 있다. 상기 적어도 하나의 변환기 소자는 방사선 디커플링 면으로부터 떨어져서 마주보는 제 1 표면을 구비한다. 또한, 상기 적어도 하나의 변환기 소자는 반도체 칩의 작동 중에 발생하는 전자기 방사선의 적어도 일부분이 상기 변환기 소자 내부에 도달하도록 반도체 칩 뒤에 배치되어 있다. 예를 들어 변환기 소자는 반도체 칩으로부터 방출되는 전자기 방사선을 더 큰 파장의 방사선으로 변환한다. 예를 들면 상기 적어도 하나의 변환기 소자는 적어도 하나의 반도체 칩의 방사선 디커플링 면 위에 제공되고, 결합 수단에 의해서 상기 방사선 디커플링 면에 결합 될 수 있다.

[0006] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 광전자 반도체 소자는 반사 작용을 하는 피복을 포함한다. 본 발명에 따른 광전자 반도체 소자와의 관계에서 "반사 작용을 하는"이라는 표현은 상기 피복이 반도체 칩 및/또는 변환기 소자로부터 상기 피복에 투사되는 전자기 방사선을 적어도 80 %까지, 바람직하게는 90 % 이상까지 반사한다는 것을 의미한다. 반사 피복으로서는 반도체 칩 및 변환기 소자의 외부 면 위에 제공된 층이 사용될 수 있다. 또한, 상기 피복이 예를 들어 반도체 칩 및 변환기 소자의 주조(casting)에 의해서 제공되는 소켓팅(socketing)인 경우도 생각할 수 있다.

[0007] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 반사 피복은 측면들에서 반도체 칩을 그리고 적어도 국부적으로 변환기 소자를 형상 결합 방식으로 둘러싼다. 예를 들어 반도체 칩 및 변환기 소자의 측면들은 수직 방향으로, 더 상세하게 말하자면 방사선을 방출하는 반도체 칩의 에피택셜 방식으로 성장된 반도체 층 시퀀스에 대하여 수직으로 또는 가로로 진행한다. 본 발명에 따른 반사 피복과의 관계에서 "형상 결합 방식으로 둘러싼다"라는 표현은 상기 반사 피복이 측면들에서 반도체 칩을 그리고 국부적으로 변환기 소자를 둘러싸며, 그리고 상기 반사 피복이 상기 반도체 칩 및 변환기 소자와 직접 접촉한다는 것을 의미한다. 다른 말로 표현하자면, 반사 피복과 측면들 사이에서는 바람직하게 간극도 형성되지 않고 중단부도 형성되지 않는다. 이때 "적어도 국부적으로"라는 표현은 반사 피복, 예를 들어 소켓팅이 변환기 소자의 측면들을 단지 소정의 층 전 높이까지만 형상 결합 방식으로 둘러싼다는 것을 의미할 수 있다. 이와 같은 피복 방식에 의해서는 반도체

칩의 측면들이 반사 피복에 의해서 완전히 은폐될 수 있으며, 이때에도 변환기 소자는 계속해서 반사 피복으로부터 외부로 돌출해 있다. 다시 말하자면, 변환기 소자의 측면들은 반사 피복에 의해서 완전히 덮여 있거나 또는 사전에 결정될 수 있는 높이까지 부분적으로 덮여 있다.

[0008] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 변환기 소자의 제 1 표면에는 피복이 없다. "없다"라는 표현은 변환기 소자의 제 1 표면이 반사 피복에 의해서 덮여 있지도 않고, 반사 피복이 반도체 소자의 방사선 방출 경로를 따라서 변환기 소자 뒤에 배치되어 있다는 것을 의미한다. 그렇기 때문에 방사선은 아무런 방해 없이 변환기 소자로부터 외부로 방출될 수 있다. 제조 공정으로 인해 반사 피복의 재료 잔류물들이 제 1 표면상에 존재할 수 있는 가능성이 매우 높지만, 상기 재료 잔류물들은 제 1 표면을 최대 10%까지, 바람직하게는 최대 5%까지 덮는다.

[0009] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 광전자 반도체 소자는 방사선 디커플링 면을 구비하는 적어도 하나의 방사선 방출 반도체 칩을 포함하고, 상기 방사선 디커플링 면을 통해서는 반도체 칩 내에서 발생하는 전자기 방사선의 적어도 일부분이 상기 반도체 칩을 벗어난다. 또한, 반도체 칩의 방사선 디커플링 면에서 상기 반도체 칩 뒤에는 반도체 칩으로부터 방출되는 전자기 방사선을 변환하기 위하여 변환기 소자가 배치되어 있다. 상기 변환기 소자는 방사선 디커플링 면으로부터 떨어져서 마주보는 제 1 표면을 구비한다. 또한, 상기 광전자 반도체 소자는 반사 작용을 하는 피복을 구비하며, 이때 상기 반사 피복은 측면들에서 상기 반도체 칩을 그리고 적어도 국부적으로 상기 변환기 소자를 형상 결합 방식으로 둘러싸고, 그리고 상기 변환기 소자의 제 1 표면에는 반사 피복이 없다.

[0010] 본 출원서에 기재된 광전자 반도체 소자는 다른 무엇보다도 반도체 소자 내에서 최초로 발생하는 전자기 방사선이 반도체 칩의 측면들 및 상기 반도체 칩 뒤에 배치된 변환기 소자의 측면들을 통해서 방출됨으로써 방사선 손실이 야기된다는 인식을 토대로 한다. 이와 같은 상황은 반도체 소자의 방사 효율 측면에서 손실을 유도할 수 있는데, 그 이유는 측면에서 방출되는 전자기 방사선의 대부분이 물리적인 그리고/또는 과학 기술적인 적용 예들을 위해서는 이용 불가능하게 될 수 있기 때문이다. 다른 말로 표현하자면, 상기와 같은 상황은 방사 효율을 감소시킬 수 있다. 상기 내용과 관련된 "방사 효율"이라는 표현은 반도체 소자로부터 각각 디커플링 되는, 이용 가능한 발광 에너지 대 반도체 칩 내부에서 최초로 발생하는 발광 에너지의 비율을 의미한다.

[0011] 상기와 같은 원치 않는 방사선 손실을 피하는 동시에 방사 효율을 높이기 위하여, 본 출원서에 기재된 광전자 반도체 소자는 다른 무엇보다도 측면들에서 반도체 칩을 그리고 적어도 국부적으로 변환기 소자를 형상 결합 방식으로 둘러싸는 반사 피복을 제공하는 아이디어를 활용하고 있으며, 이때 상기 변환기 소자의 제 1 표면에는 반사 피복이 없다.

[0012] 상기 반사 피복에 의해서는 반도체 칩 내부에서 발생하는 전자기 방사선, 즉 반도체 칩의 측면들을 통해서 부분적으로 방출되는 전자기 방사선이 역으로 반도체 칩 안으로 그리고 예를 들어 변환기 소자의 방향으로 반사된다. 바람직한 경우는 상기와 같이 반도체 칩 내에서 발생하는 방사선의 최대 비율이 변환기 소자의 방향으로 유도되는 경우이다.

[0013] 반도체 칩으로부터 방사선 디커플링 면을 통해서 디커플링 된 후에 이어서 변환기 소자 안으로 커플링 되는 방사선의 적어도 일부분은 그 다음에 우선 변환기 소자 내부에서, 예를 들어 변환기 소자 내에 함유된 방사선 변환 입자에 의해 방향과 무관하게 방사선 변환된 다음에 상기 입자로부터 재방출된다. "방향과 무관하게"라는 표현은 변환기 소자 내에서 변환된 전자기 방사선이 변환기 소자 내부에서 방사선 변환 입자로부터 선호 방향으로 재방출되지 않는다는 것을 의미한다.

[0014] 전자기 방사선이 변환기 소자 내부에서 변환된 후에는 상기 변환된 방사선의 일부분이 변환기 소자의 측면들 방향으로 재방출된 다음에 변환기 소자의 측면들을 통해서 상기 변환기 소자로부터 방출된다. 그 다음에 이어서 상기 방사선 비율은 적어도 부분적으로는 반사 피복에 투사되고, 부분적으로는 상기 반사 피복으로부터 변환기 소자로 내부로 역반사 된다. 변환기 소자 내부로 역반사된 상기 방사선의 적어도 일부분은 반도체 칩으로부터 멀어지는 방향으로 유도된 다음에 변환기 소자로부터 그리고 그와 더불어 반도체 소자로부터도 디커플링 될 수 있다. 변환기 소자 내부로 역반사된 방사선의 일부분이 예를 들어 반도체 칩의 방향으로 역반사 되면, 반사 프로세스는 수회 반복될 수 있다. 상응하는 방사선 비율이 변환기 소자로부터 디커플링 될 때까지 상기 반사 프로세스가 반복되는 경우를 생각할 수 있다. 다른 말로 표현하자면, 반도체 소자로부터 디커플링 될 이용 가능한 방사선은 직접적인 방사선 비율, 더 상세하게 말하자면 반사 피복에서 사전에 반사되지 않고 반도체 소자로부터 디커플링 되는 방사선 비율 및 피복에서 적어도 1회의 (역-)반사에 의해서 반도체 소자를 떠나는 방사선 비율로 이루어지며, 그리고 상기 방사선은 제 1 표면을 통해서 반도체 소자로부터 디커플링 된다.

- [0015] 그렇기 때문에 반도체 칩의 발생된 방사선 중에 최대 비율이 변환기 소자의 방향으로 유도되고, 상기 변환기 소자의 제 1 표면을 통해서 반도체 소자로부터 디커플링 된다. 본 출원서에 기재된 피복에 의해서는 바람직하게 반도체 소자의 방사 효율뿐만 아니라 제 1 표면에서의 휘도도 증가 되며, 그로 인해 변환기 소자의 제 1 표면은 외부 관찰자에게 예를 들어 훨씬 더 밝게 보인다. 이때 "휘도"라는 용어는 제 1 표면의 면적에 비례하여 제 1 표면으로부터 디커플링 되는 발광 에너지이다.
- [0016] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 방사선을 방출하는 반도체 칩은 전자기 방사선 스펙트럼의 청색 내지 자외선 범위 안에 있는 광을 방출한다.
- [0017] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 반사 피복은 실리콘 혹은 실리콘으로 이루어진 혼합물로 형성되거나 또는 방사선을 반사하는 입자가 주입된 에폭시드로 형성되며, 이 경우 상기 방사선을 반사하는 입자는 적어도 ZrO_2 로 이루어지거나 또는 적어도 ZrO_2 를 함유한다. 방사선을 방출하는 반도체 칩이 청색의 또는 자외선 광을 방출하면, 이와 같은 과장 범위 안에서 ZrO_2 는 특히 낮은 흡수 특성을 갖게 된다. 다른 말로 표현하자면, 이 경우에는 높은 비율의 전자기 방사선이 반사 피복으로부터 반사된다.
- [0018] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 반사 피복은 소켓팅으로 구현되었으며, 이때 측면들을 따라서 상기 측면들에 대하여 수직인 방향으로 팽창되는 상기 소켓팅의 팽창률은 적어도 국부적으로 상이하다. 다른 말로 표현하자면, 이 경우에 반사 피복은 측면들을 따라서 균일한 두께를 갖지 않는다. 반사 피복이 상기와 같이 형성된 경우에 반사 피복은 상기 반사 피복에 투사되는 전자기 방사선의 최대 비율을 반사한다는 사실이 밝혀졌다.
- [0019] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 피복은 측면에서는 변환기 소자 위로 돌출하지 않는다. 상기 피복이 가로 방향으로 변환기 소자의 제 1 표면과 동일한 높이에서 끝나는 경우를 생각할 수 있다. 그 경우에는 반사 피복이 변환기 소자의 측면들을 예컨대 완전히 둘러싸므로써, 반사 피복으로부터 변환기 소자 내부로 역 반사되는 방사선 비율은 최대로 된다. 더 상세하게 말하자면, 반도체 칩 내에서 발생하는 전자기 방사선은 - 상황에 따라 이루어지는 피복의 흡수 효과를 제외하고 - 단지 이 목적을 위해서 사전에 제공된 장소들에서만, 다시 말해 오로지 제 1 표면 그리고 그와 더불어 변환기 소자를 통해서만 반도체 소자를 벗어날 수 있다. 그렇기 때문에 반사 피복은 반도체 칩으로부터 방출되는 방사선의 특히 효과적인 변환에 기여하게 된다.
- [0020] 또한, 상기와 같은 관계에서는 변환기 소자의 제 1 표면 위에 광학 소자, 예컨대 렌즈가 제공되는 상황도 생각할 수 있으며, 이 경우 상기 렌즈는 가로 방향으로 최대로 팽창된 상태에서 측면에서 반도체 칩 위로 돌출한다.
- [0021] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 변환기 소자는 세라믹 재료로 형성되었다. 이 경우 상기 변환기 소자는 매트릭스 재료 안에, 예를 들어 유리 세라믹 또는 세라믹 안에 매립된 발광 변환 재료를 구비할 수 있다. 이때 변환기 소자는 예컨대 소형 플레이트이다. 또한, 상기 변환기 소자가 완전히 세라믹 발광 변환 재료로 이루어지는 경우도 가능하다. 이 경우 변환기 소자는 상기와 같은 발광 변환 재료로 이루어진 소형 플레이트일 수 있다.
- [0022] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 변환기 소자는 반도체 칩의 수직 방향 두께의 적어도 2배 크기에 상응하는 수직 방향 두께를 갖는다. 따라서, 변환기 소자의 전체 표면적에서 상기 변환기 소자의 측면들이 차지하는 면적 비율은 가급적 큰 것이 바람직하다. 그럼으로써 반사 피복으로부터 변환기 소자 내부로 역 반사되는 방사선 비율이 증가하게 되고, 그로 인해 방사 효율 및 반도체 소자의 휘도는 더욱 두드러지게 상승 된다.
- [0023] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 변환기 소자는 수직 방향으로 적어도 50 μm 내지 최대 500 μm 의 두께를 갖는다. 바람직한 경우는 변환기 소자가 수직 방향으로 적어도 50 내지 최대 150 μm 의 두께를 갖는 경우이다. 이와 같은 변환기 소자의 두께 범위는 방사선 손실을 줄이는 것과 관련해서 전체적으로 특히 바람직한 것으로 입증되었다.
- [0024] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 변환기 소자로부터 방출되는 전자기 방사선의 적어도 10 %는 변환기 소자의 측면들에서 방출되고, 반사 피복에 의해서 반사된다. 예를 들어 변환기 소자의 전체 표면적에 대하여 변환기 소자의 측면들이 차지하는 면적 비율이 30 %에 달하면, 반도체 칩으로부터 방출되는 전자기 방사선의 30 %까지는 변환기 소자로부터 방출되고, 반사 피복에 의해서 예컨대 변환기 소자 내부로 역 반사될 수 있다.

- [0025] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 변환기 소자의 제 1 표면은 적어도 국부적으로 구조화되었다. 상기 실시예와 관련하여 "구조화되었다"라는 표현이 의미하는 바는, 제 1 표면상에 적어도 국부적으로 용기부들 및 함몰부들이 존재한다는 것이다. 상기 적어도 국부적으로 구조화된 표면은 예컨대 사전에 제조되어 조절된 상태에서 제 1 표면 안에 삽입된 규칙적인 구조물들로 형성될 수 있다. 상기 구조물들은 릴리프(relief) 또는 트렌치(trench) 형태로 형성될 수 있다. 예를 들면 제 1 표면은 피라미드 모양으로 구조화되었다. 다시 말해, 제 1 표면은 피라미드 형태로 형성된 다수의 용기부를 갖는다. 또한, 제 1 표면이 상기 제 1 표면을 따라서 주기적으로 교체되는 두 가지 이상의 상이한 구조화 프로파일로 구조화된 경우도 생각할 수 있다. 예를 들면 한 가지 구조화 프로파일은 피라미드 형태의 용기부들일 수 있으며, 그리고 다른 구조화 프로파일은 원통형의 용기부들이거나 또는 아무렇게나 형성된 표면 주름일 수 있다. 상기와 같은 구조화된 표면들이 반도체 소자의 방사 효율을 높인다는 것을 알 수 있다.
- [0026] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 반도체 칩과 변환기 소자 사이에는 방사선을 투과시킬 수 있는 접착층이 배치되어 있다. 굴절률은 예컨대 접착층에 직접 접하는 반도체 칩 재료의 굴절률과 변환기 소자의 굴절률 사이에 놓일 수 있다. "방사선을 투과시킬 수 있는"이라는 표현은 접착층이 적어도 80 %까지, 바람직하게는 적어도 90 %까지 전자기 방사선을 투과시킬 수 있다는 것을 의미한다. 예를 들어 접착층은 반도체 칩의 방사선 디커플링 면 위에 제공되고, 상기 방사선 디커플링 면과 직접 접촉하고 있으며, 그리고 변환기 소자가 상기 접착층 상에 제공된 후에는 상기 변환기 소자의 제 1 표면에 마주 놓인 표면과도 접촉된다. 다른 말로 표현하자면, 이 경우에는 접착층이 반도체 칩과 변환기 소자를 상호 이격시킨다. 접착층은 변환기 소자가 반도체 칩으로부터 분리되는 현상(박리 현상; Delaminating으로도 언급됨)을 방지해준다. 그렇기 때문에 반도체 칩 및 변환기 소자는 접착층을 통해서 기계적으로 서로 단단히 결합되어 있다. 반도체 칩 내에서 최초로 발생하는 전자기 방사선은 방사선 디커플링 면을 통해 반도체 칩으로부터 접착층을 통과해서 방출되고, 변환기 소자 내부로 커플링 될 수 있다. 바람직하게는 접착층을 위해서 제공된 굴절률 범위가 반도체 칩 내부로의 역반사를 방해하는 요인을 피할 수 있는 가능성을 제공해줌으로써, 가급적 많은 방사선이 변환기 소자 내부로 커플링 된다. 또한, 방사선을 투과시킬 수 있는 접착층의 굴절률이 상기 접착층에 직접 접하는 반도체 칩 재료의 굴절률보다 더 작을 수도 있다. 이와 관련해서는 방사선을 투과시킬 수 있는 접착층의 굴절률이 추가로 변환기 소자의 굴절률보다 더 작은 경우도 생각할 수 있다. 예를 들어 방사선을 투과시킬 수 있는 접착층의 굴절률은 1.3 내지 1.7의 범위 안에 놓이고, 바람직하게는 1.4 내지 1.56의 범위 안에 놓인다. 예컨대 이 경우에 접착층은 실리콘, 에폭시드 또는 상기 두 가지 재료의 혼합물로 형성되었다. 전술된 재료들은 반도체 칩의 재료에서뿐만 아니라 변환기 소자의 재료에서도 매우 우수한 접착 특성을 나타낸다.
- [0027] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 반사 피복은 반도체 칩의 측면들 및 접착층의 측면들을 완전히 덮는다. 바람직하게는 반도체 칩 내에서 발생하여 반도체 칩의 측면들을 통해서 그리고 접착층의 측면들을 통해서 방출되는 전자기 방사선의 최대 비율이 반사 피복을 통과하여 예를 들어 변환기 소자의 방향으로 반도체 칩 내부로 그리고 접착층 내부로 역 반사된다.
- [0028] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 변환기 소자에 마주 놓인 반도체 칩의 표면은 캐리어 상에 고정되어 있다. 캐리어로서는 성장 기판과 상이한 캐리어 기판이 사용될 수 있다.
- [0029] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 반도체 칩에 마주 놓인 캐리어의 표면은 소자 캐리어 상에 배치되어 있다. 상기 소자 캐리어는 플라스틱, 세라믹 또는 금속으로 형성될 수 있다. 소자 캐리어는 프린트 회로 기판으로서 형성되었거나 또는 - 소자 캐리어가 금속으로 이루어진 경우에는 - 리드 프레임(leadframe)으로서 형성되었다.
- [0030] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 반사 피복은 젯 프로세스(jet process)에 의해서 제공되었다. 또한, 반사 피복이 몰드 프로세스, 선택적 증착(예컨대 플라즈마 스프레이 프로세스), 실크 스크린 프린팅, 스퍼터링 또는 스프레이에 의해서 제공되는 경우도 생각할 수 있다.
- [0031] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 반사 피복은 실리콘 혹은 실리콘으로 이루어진 혼합물로 형성되었거나 또는 방사선을 반사하는 입자가 주입된 에폭시드로 형성되었으며, 이 경우 상기 방사선을 반사하는 입자는 TiO_2 , $BaSO_4$, ZnO , Al_xO_y , ZrO_2 와 같은 물질들 중에 적어도 한 가지 물질로 이루어지거나 또는 전술된 물질들 중에 한 가지 물질을 함유한다.
- [0032] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시예에 따르면, 측면들에 대하여 수직인 방향으로 팽창되는 반사 피복의 팽창 크기는 1000 μm 이상이다. 예를 들어 측면들에 대하여 수직인 방향으로는 가로 방향

이 이용된다.

[0033] 반사 피복이 젯 프로세스, 몰드 프로세스, 선택적 증착, 실크 스크린 프린팅, 스퍼터링 또는 스프레이에 의해서 제공된 경우에 나타나는 특징들은 각각 물적인(객관적인; objective) 특징들이며, 그 이유는 상기 제공 방식들이 광전자 반도체 소자에서 직접 입증될 수 있기 때문이다.

[0034] 본 출원서에 기재된 반도체 소자는 실시예 및 해당 도면을 참조하여 아래에서 상세하게 설명된다.

도면의 간단한 설명

[0035] 도 1은 본 출원서에 기재된 광전자 반도체 소자의 한 가지 실시예의 개략적인 단면도이며,

도 2는 본 출원서에 기재된 광전자 반도체 소자의 추가의 한 가지 실시예의 개략적인 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0036] 실시예 및 도면에서 동일한 또는 동일한 작용을 하는 부품들에는 각각 동일한 도면 부호가 제공되었다. 도시된 소자들은 척도에 맞는 것으로 간주 될 수 없으며, 오히려 개별 소자들은 이해를 도울 목적으로 과도하게 크게 도시될 수 있다.

[0037] 도 1에는 캐리어(10), 상기 캐리어(10)의 표면(11) 상에 고정된 광전자 반도체 칩(3), 접착층(8) 그리고 본 출원서에 기재된 광전자 반도체 소자(100)의 실시예에 따른 변환기 소자(4)를 구비하는 본 출원서에 기재된 반도체 소자(100)가 개략적인 단면도를 참조해서 상세하게 설명되어 있다. 실시예에서 반도체 칩(3)으로서는 박막-발광 다이오드 칩이 사용되며, 이 경우 캐리어(10)는 성장 기판과 상이한 캐리어 기판이다. 예를 들어 캐리어(10)는 게르마늄 또는 규소로 형성되었다. 이 경우 반도체 칩(3)은 예컨대 에피택셜 방식으로 성장된 그리고 성장 기판으로부터 분리된 반도체 층 시퀀스를 포함한다.

[0038] 반도체 칩(3)의 방사선 디커플링 면(6) 위에는 접착층(8)이 제공되어 있다. 반도체 칩(3)에 마주 놓인 상기 접착층(8)의 표면(81) 위에는 세라믹 재료로 형성된 변환기 소자(4)가 제공되어 있으며, 상기 변환기 소자 안에는 예를 들어 방사선을 변환시키는 물질, 예컨대 입자 및/또는 섬유가 주입되어 있다. 변환기 소자(4)는 200 μm의 두께(D₂)를 가지며, 이 경우 반도체 칩(3)의 두께(D₁)는 100 μm이다.

[0039] 본 실시예에서는 접착층(8)과 변환기 소자(4)가 직접 접촉함으로써, 변환기 소자(4)와 접착층(8) 사이에서는 간극도 형성되지 않고 중단부도 형성되지 않는다. 변환기 소자(4)가 반도체 칩(3)으로부터 분리되는 것을 피하기 위하여, 접착층(8)은 변환기 소자(4) 및 반도체 칩(3)이 상기 접착층(8)을 통해 서로 기계적으로 단단히 연결될 수 있도록 해준다. 접착층(8)은 실리콘으로 형성되었다. 반사 피복(5)은 반도체 칩(3)의 측면들(33), 접착층(8)의 측면들(88) 및 캐리어(10)의 측면들(111)을 완전히 덮고, 변환기 소자(4)의 측면들(44)을 국부적으로 덮는다.

[0040] 본 경우에 반사 피복(5)은 소켓팅으로서 형성되었다. 외부 관찰자는 반도체 칩(3)이 반사 피복(5)에 의해서 완전히 은폐되어 있다는 것을 알 수 있으며, 이때에도 변환기 소자(4)는 계속해서 반사 피복으로부터 외부로 돌출한다. 반사 피복이 측면들에 대하여 수직인 방향으로, 예를 들어 가로 방향으로 팽창하는 크기는 특히 1,000 μm보다 더 클 수 있다.

[0041] 반사 피복(5)은 실리콘으로 형성될 수 있으며, 상기 실리콘 안에는 방사선을 반사하는 물질, 예컨대 입자 및/또는 섬유가 주입되어 있다. 상기와 같은 재료로 형성된 반사 피복(5)은 노화에 매우 안정적이다. 예를 들어 실리콘은 전자기 방사선이 조사될 때에 다른 피복 재료, 예를 들어 수지보다 훨씬 덜 노화되는 장점을 갖는다. 또한, 실리콘은 예컨대 에폭시드보다 훨씬 더 상승된 온도에 대한 안정성을 갖는다. 에폭시드는 통상적으로 손상을 입지 않으면서 최대 약 150 °C까지 가열될 수 있는 한편, 이와 같은 상황이 실리콘의 경우에는 약 200 °C까지 가능하다. 또한, 반사 피복(5)이 하이브리드 재료, 예를 들면 실리콘과 에폭시드로 이루어진 혼합물로 형성되는 것도 생각할 수 있다.

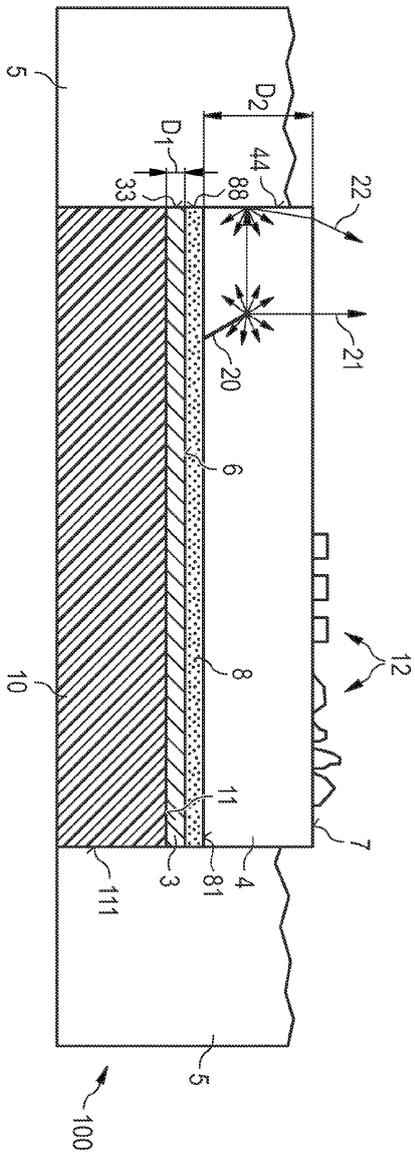
[0042] 예를 들어 방사선을 반사하는 입자로서는 TiO₂, BaSO₄, ZnO, Al_xO_y, ZrO₂와 같은 물질들 중에 적어도 한 가지 물질로 이루어지거나 또는 전술된 물질들 중에 한 가지 물질을 함유하는 입자가 사용된다. 광전자 반도체 칩(3)이 청색의 광 및/또는 전자기 방사선 스펙트럼의 자외선 스펙트럼 범위 안에 있는 전자기 방사선을 방출하는 경우에는, 특히 ZrO₂가 방사선 반사 입자를 위한 재료로서 사용될 수 있는데, 그 이유는 상기와 같은 파장 범위 안에서는 ZrO₂가 특히 낮은 흡수 특성을 나타내기 때문이다. 다른 말로 표현하자면, 상기의 경우에는 높은 비율

의 전자기 방사선이 반사 피복(5)으로부터 반사된다.

- [0043] 반사 피복(5) 안에 있는 방사선 분산 입자의 농도는 10 내지 40 중량-%이다. 바람직한 농도는 15 내지 30 중량-%이다. 예를 들어 반사 피복(5)의 반사 능력은 방사선 분산 입자의 농도에 따라서 개별적으로 조절될 수 있다. 외부 관찰자에게 반사 피복(5)은 반사 특성들 때문에 백색-색조로 보이는데, 그 이유는 바람직하게 투사되는 전체 컬러 스펙트럼이 반사 피복으로부터 반사되기 때문이다. 피복의 백색-색조는 변환기 소자(4)의 제 1 표면(7)으로부터 디커플링된 전자기 방사선과 반사 피복(5) 간의 색상 대비(color contrast)가 감소될 수 있음으로써, 결과적으로 전체 반도체 소자(100)는 외부 관찰자에게 상기 반도체 소자의 전체 가로 방향 연장부에 걸쳐서 최대로 균일한 색조로 나타나게 된다.
- [0044] 변환기 소자(4) 내부에 커플링된 방사선(20)은 변환기 소자(4) 내에서 적어도 부분적으로 변환된 후에 변환기 소자(4) 안에서 방향과 무관하게 재방출된다. 본 실시예에서는 변환기 소자(4)로부터 방출되는 전자기 방사선의 30 %가 변환기 소자(4)의 측면들(44)로부터 방출된다. 변환기 소자(4)로부터 방출된 후에는 전자기 방사선이 부분적으로 반사 피복(5)을 통해 제 1 표면(7)의 방향으로, 더 상세하게 말하자면 반도체 칩(3)으로부터 멀어지는 방향으로 변환기 소자(4) 내부로 역 반사된다.
- [0045] 그렇기 때문에 변환기 소자(4)로부터 제 1 표면(7)을 통해 디커플링되는 방사선(20)은 반사 피복(5)으로부터 반사되지 않은 상태로 반도체 소자(100)로부터 방출되는 방사선 비율(21) 및 반사된 방사선 비율(22)로 구성된다.
- [0046] 본 실시예에서는 반사 피복(5)이 또한 캐리어(10)의 측면들(111)도 완전히 덮기 때문에, 광전자 반도체 소자(100)를 이미 벗어난 방사선이 예를 들어 캐리어(10)의 측면들(111)을 통해서 다시 재흡수되는 상황이 피해진다.
- [0047] 또한, 변환기 소자(4)의 제 1 표면(7)은 적어도 국부적으로 구조화되었다. 다른 말로 표현하자면, 제 1 표면(7)은 적어도 국부적으로 디커플링 구조물들(12)을 갖는다. 반도체 칩(3)에 의해서 발생하는 전자기 방사선은 적어도 국부적으로 구조화된 제 1 표면(7)을 통해서 반도체 소자(100)로부터 디커플링 된다. 상기와 같은 디커플링 구조물들(12)이 방사 효율을 현저하게 높인다는 사실이 입증될 수 있다.
- [0048] 다시 말해, 도 1에 도시된 실시예에서 방사 효율은 한 편으로는 본 출원서에 기재된 반사 피복(5)에 의해서 그리고 다른 한 편으로는 디커플링 구조물들(12)에 의해서 증가하며, 이 경우에는 바람직하게 두 가지 효과가 보일 수 있다.
- [0049] 도 2에서는 반도체 칩(3)에 마주 놓인 캐리어(10)의 표면이 소자 캐리어(1000) 상에 배치되어 있다. 본 경우에 소자 캐리어(1000)는 금속 리드 프레임이며, 상기 금속 리드 프레임의 표면에는 골드 층이 적어도 국부적으로 제공되어 있다. 반사 피복(5)은 반도체 칩(3)의 측면들(33), 접착층(8)의 측면들(88) 및 캐리어(10)의 측면들(111)을 완전히 덮고, 변환기 소자(4)의 측면들(44)을 국부적으로 덮는다. 또한, 반사 피복(5)은 캐리어(10)에 의해서 덮이지 않은 소자 캐리어(1000)의 한 면(1111)에 있는 장소들을 적어도 국부적으로 덮는다.
- [0050] 광전자 반도체 소자(100)를 이미 벗어난 전자기 방사선이 예를 들어 반도체 소자(100)의 방사 방향으로 상기 광전자 반도체 소자(100) 뒤에 배치된 광학 수단에 의해서 소자 캐리어(1000)의 방향으로 역으로 편향되면, 반사 피복(5)의 최대 방사선 비율이 소자 캐리어(1000)로부터 멀어지는 방향으로 재차 역 반사된다. 다른 말로 표현하자면, 반사 피복(5)에 의해서 소자 캐리어(1000)의 골드 표면의 반사 능력이 높아진다.
- [0051] 또한, 소자 캐리어(1000)가 은으로 형성되었거나 또는 은으로 코팅된 경우에는 반사 피복(5)에 의해서 야기되는 상승된 반사율도 나타난다. 추가로 반사 코팅(5)에 의해서는 주변 환경적인 영향들에 대한 보호 조치가 제공됨으로써, 예를 들어 소자 캐리어(1000)의 부식, 예컨대 은의 부식이 피해진다.
- [0052] 본 발명은 실시예들을 참조하는 상세한 설명으로 인해 상기 실시예들에만 한정되지 않는다. 오히려 본 발명은 각각의 새로운 특징 그리고 상기 특징들의 각각의 조합을 포함하며, 상기 특징 또는 특징 조합 자체가 특허청구 범위 또는 실시예들에 명시적으로 기재되어 있지 않더라도, 특히 상기 각각의 특징 조합은 특허청구범위에 포함될 것으로 간주한다.

도면

도면1



도면2

