[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
G09F 9/00

[12] 发明专利说明书

[21] ZL 专利号 96106161.8

[45] 授权公告日 2003 年 11 月 5 日

[11] 授权公告号 CN 1127045C

[22] 申请日 1996.4.27 [21] 申请号 96106161.8

[30] 优先权

[32] 1995. 4.27 [33] JP [31] 129429/1995

[71] 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 山崎舜平 小山润 千村秀彦

[56] 参考文献

US3787834A 1974.01.22 G09F9/35

US4804951A 1989.02.14 G09G3/34,G09G3/36

US5345249A 1994.09.06 G09G5/12

US5396257A 1995.03.07 G09G1/00

审查员 黄金龙

[74] 专利代理机构 中国专利代理(香港)有限公司

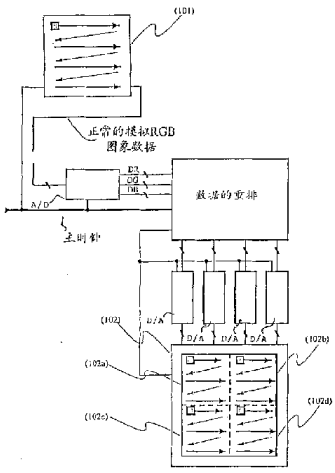
代理人 萧掬昌 张志醒

权利要求书 3 页 说明书 10 页 附图 22 页

[54] 发明名称 有源矩阵显示器及其驱动方法

[57] 摘要

一种用于矩阵显示器，其提供了至少第一部分和与第一部分分开的第二部分，含有至少第一显示区和第二显示区的显示部分，每个显示区包括一个含有布置成矩阵形式的多个象素电极和用于开关所述象素电极的多个开关元件的有源矩阵电路，其中所述第一显示区形成在所述第一部分上面，所述第二显示区形成在所述第二部分上面；第一和第二信号线驱动器电路，用于分别向所述第一和第二显示区的有源矩阵电路提供图象信号；和第一和第二扫描线驱动器电路，用于分别扫描上述第一显示区和第二显示区的有源矩阵电路；其中所述第一和第二信号线驱动器电路分别位于所述显示部分的外面，它们使所述第一和第二显示区中的有源矩阵电路以彼此相反的方向被扫描或驱动。



ISSN1008-4274

知识产权出版社出版

1. 一种有源矩阵显示器，包括:

含有至少一个第一部分和与所述第一部分分开的第二部分的一个衬底;

含有至少第一显示区和第二显示区的显示部分，每个显示区包括一个含有布置成矩阵形式的多个象素电极和用于开关所述象素电极的多个开关元件的有源矩阵电路，其中所述第一显示区形成在所述衬底的第一部分上面，所述第二显示区形成在所述衬底的第二部分上面;

至少第一和第二信号线驱动器电路，用于分别向所述至少第一和第二显示区的有源矩阵电路提供图象信号; 和

至少第一和第二扫描线驱动器电路，用于分别扫描上述至少第一显示区和第二显示区的有源矩阵电路;

其中所述第一和第二信号线驱动器电路分别位于所述显示部分的外面，它们使所述第一和第二显示区中的有源矩阵电路以彼此相反的方向被扫描或驱动。

2. 根据权利要求 1 的显示器，其特征在于，还包括分别对应于每个所述有源矩阵电路的至少第一和第二先进先出存储器。

3. 根据权利要求 1 的显示器，其特征在于，所述至少第一和第二信号线驱动器电路分别包括一个移位寄存器和一个取样电路，所述取样电路根据所述移位寄存器的输出对输入的图象信号进行取样并将取样的信号提供到所述信号线上。

4. 根据权利要求 1 的显示器，其特征在于，所说开关元件由薄膜晶体管构成。

5. 根据权利要求 1 的显示器，其特征在于，所述第一和第二信号线驱动器电路由所述衬底上的薄膜晶体管构成。

6. 一种有源矩阵显示器，包括:

含有至少一个第一部分和与所述第一部分分开的第二部分的一个衬底;

含有至少第一和第二显示区的显示部分，每个显示区包括一个含有布置成矩阵形式的多个象素电极和用于开关所述象素电极的多个开关元件的有源矩阵电路，其中所述第一显示区形成在所述衬底的第一部分上面，所述第二显示区形成在所述衬底的第二部分上面;

至少第一和第二扫描线驱动器电路，用于分别扫描所述至少第一和第二显示区的有源矩阵电路；和

至少第一和第二信号线驱动器电路，用于分别向所述至少第一和第二显示区的有源矩阵电路提供图象信号；

其中所述第一和第二扫描线驱动器电路分别位于所述显示部分的外面，它们使所述第一和第二显示区中的有源矩阵电路以彼此相反的方向被扫描或驱动。

7. 根据权利要求 6 的显示器，其特征在于，还包括分别对应于每个所述有源矩阵电路的至少第一和第二先进先出存储器。

8. 根据权利要求 6 的显示器，其特征在于，所说开关元件由薄膜晶体管构成。

9. 根据权利要求 6 的显示器，其特征在于，所述第一和第二扫描线驱动器电路由所述衬底上的薄膜晶体管构成。

10. 根据权利要求 6 的显示器，其特征在于，所述第一和第二扫描线驱动器电路分别包括一个移位寄存器和一个取样电路，所述取样电路根据所述移位寄存器的输出对输入的图象信号进行取样并将取样的信号提供到所述扫描线上。

11. 一种驱动有源矩阵显示器的方法，

所述有源矩阵显示器包括：含有至少一个第一部分和与所述第一部分分开的第二部分的一个衬底；含有至少第一和第二显示区的显示部分，每个显示区包括一个含有布置成矩阵形式的多个象素电极和用于开关所述象素电极的多个开关元件的有源矩阵电路，其中所述第一显示区形成在所述衬底的第一部分上面，所述第二显示区形成在所述衬底的第二部分上面；第一和第二扫描线驱动器电路，用于分别扫描所述第一和第二显示区的有源矩阵电路；其中所述第一和第二扫描线驱动器电路分别位于所述显示部分的外面；

所述方法包括：

同时显示所述至少第一和第二显示区以画出整个图象；

操作所述至少第一和第二信号线驱动器电路使得所述第一和第二显示区中的有源矩阵电路以彼此相反的方向被扫描或驱动。

12. 根据权利要求 11 的驱动有源矩阵显示器的方法，其特征在于，所述有源矩阵显示器还包括分别对应于每个所述有源矩阵电路的第一和第二先进先出存储器。

13. 根据权利要求 11 的驱动有源矩阵显示器的方法，其特征在于，所说开关元件由薄膜晶体管构成。

14. 根据权利要求 11 的驱动有源矩阵显示器的方法，其特征在于，所述第一和第二信号线驱动器电路由所述衬底上的薄膜晶体管构成。

15. 根据权利要求 11 的驱动有源矩阵显示器的方法，其特征在于，所述第一和第二信号线驱动器电路分别包括一个移位寄存器和一个取样电路，所述取样电路根据所述移位寄存器的输出对输入的图象信号进行取样并将取样的信号提供到所述信号线上。

16. 一种驱动有源矩阵显示器的方法，

所述有源矩阵显示器包括：含有至少一个第一部分和与所述第一部分分开的第二部分的一个衬底；含有至少第一和第二显示区的显示部分，每个显示区包括一个含有布置成矩阵形式的多个象素电极和用于开关所述象素电极的多个开关元件的有源矩阵电路，其中所述第一显示区形成在所述衬底的第一部分上面，所述第二显示区形成在所述衬底的第二部分上面；第一和第二信号线驱动器电路，用于分别向所述第一和第二显示区的有源矩阵电路提供图象信号；其中所述第一和第二信号线驱动器电路分别位于所述显示部分的外面；

所述方法包括：

同时显示所述至少第一和第二显示区以画出整个图象；

操作所述至少第一和第二扫描线驱动器电路使得所述第一和第二显示区中的有源矩阵电路以彼此相反的方向被扫描或驱动。

17. 根据权利要求 16 的驱动有源矩阵显示器的方法，其特征在于，所述有源矩阵显示器还包括分别对应于每个所述有源矩阵电路的至少第一和第二先进先出存储器。

18. 根据权利要求 16 的驱动有源矩阵显示器的方法，其特征在于，所说开关元件由薄膜晶体管构成。

19. 根据权利要求 16 的驱动有源矩阵显示器的方法，其特征在于，所述第一和第二扫描线驱动器电路由所述衬底上的薄膜晶体管构成。

20. 根据权利要求 16 的驱动有源矩阵显示器的方法，其特征在于，所述第一和第二扫描线驱动器电路分别包括一个移位寄存器和一个取样电路，所述取样电路根据所述移位寄存器的输出对输入的图象信号进行取样并将取样的信号提供到所述扫描线上。

有源矩阵显示器及其驱动方法

技术领域

本发明涉及使用高速、大量图象数据的适以显示高质量图象（例如HDTV）的显示器件，更具体地说，它涉及一种电光液晶显示器。本发明还涉及上述显示器件的驱动方法。

背景技术

图 20 所示的是为提供一种图象显示用的现有技术系统的结构图。这种系统具有图象读出器 2001，例如视频照相机。这种图象读出器扫描所需图象（静止图象或移动图象），并产生输出数据。显示器件 2002，例如电光液晶显示器，在连接于显示器件 2002 和图象读出器 2001 之间的控制器单元控制下，使用来自图象读出器 2001 的输出数据，即根据扫描结果提供一种显示。

接下去参考图 21 来叙述一种电光有源矩阵液晶显示器，它是一例上述显示器件。这种常规有源矩阵液晶显示器包括：栅侧驱动器或扫描线驱动器电路 2116、源侧驱动器或信号线驱动器电路 2115，以及由多个安置在行和列的象素组成的象素矩阵 2105。

信号线驱动器电路 2115 由移位寄存器 2102 和取样电路 2103 组成，而它们又由互补 TFT 组成。移位寄存器 2102 包括由互补 TFT 组成的主从触发器。

扫描线驱动器电路 2116 包括由互补 TFT 组成的移位寄存器 2102 和缓冲器电路。移位寄存器 2102 包括由互补 TFT 组成的主从触发器。

图 22 中所示的是各象素的结构。N 型 TFT 2200 具有栅电极 2202、源电极 2201 和漏电极 2203。连接到 N 型 TFT 2200 的漏电极 2203 的液晶单元 2204 和辅助电容器 2206 分别和反电极 2205 和地相连接。

如上述结构的现有技术的电光有源矩阵液晶显示器的工作叙述如下。首先，叙述在栅极侧的驱动器或扫描线驱动器电路 2116 的工作情况。当输入栅侧上的起始脉冲或栅侧上的移位时钟脉冲时，与缓冲器 2107 相连接的栅信号线 2108 和栅侧上的移位时钟脉冲同步地先变低（L）后变高（H）。

接着叙述源侧上的驱动器或信号线驱动器电路 2115 的工作情况。当输

入源侧上的起始脉冲和源侧上的移位时钟脉冲时，取样线 2117 使一跃变由低（L）电平至高（H）电平，然后与源侧上的移位时钟脉冲同步地由高（H）电平变到低（L）电平。

通过模拟RGB信号线2110进入的图象信号根据由取样信号线2117取得的信号进行取样，而与图象有关的数据则加到源信号线。

整个有源矩阵显示器的工作如下。为将数据写进一个水平方向，与图象有关的数据就被写入在这些水平线上的象素，这些象素的栅信号线与源侧上的移位时钟信号同步地处于高（H）电平。这种操作与栅侧上的垂直移位时钟脉冲同步而垂直地重复。为了完成一帧图象进行了这些操作。一帧图象就这样地显示出来。图 23 说明这一系列操作的定时图。

迄今所叙述的由现有技术提供的显示器有一些不利之处：（1）现有技术的液晶显示器的 TFT 具有小的迁移率；以及（2）将数据写入液晶象素里要花很长的时间。为了这些和其他原因，要使水平取样时钟频率处于高的数值是不可能的。结果，很难取得高速操作。亦即要在很长时间来改变 TFT 和液晶的状态。

随着显示屏面积的增加，即象素的数目增加，由于使用大量的数据，这些讨厌的现象变得更为明显。

与常规电视相比，现今的一帧图象的数据量增加了许多倍，以达到高清晰度 TV（HDTV）和 EDTV 所要求的较高的图象质量。由于显示面积增加，可见度得到改善。此外。众多的图象可在较大面积的显示器上同时显示出来。因此，对于更大面积的显示器有日愈增长的要求。为了满足这些需求，迫切要求电光液晶显示器能在较高的速率下工作。

发明内容

本发明的目的是要提供没有上述问题的显示器件。

本发明的一个实施例是一种有源矩阵显示器，它包括：一种有源矩阵显示器，包括：含有至少一个第一部分和与所述第一部分分开的第二部分的一个衬底；含有至少第一和第二显示区的显示部分，每个显示区包括一个含有布置成矩阵形式的多个象素电极和用于开关所述象素电极的多个开关元件的有源矩阵电路，其中所述第一显示区形成在所述衬底的第一部分上面，所述第二显示区形成在所述衬底的第二部分上面；第一和第二信号线驱动器电路，用于分别向所述第一和第二显示区的有源矩阵电路提供图象信号；和第一和第二扫描线驱动器电路，用于分别扫描上述第一显示区和第二显示区的

有源矩阵电路；其中所述第一和第二信号线驱动器电路分别位于所述显示部分的外面，它们使所述第一和第二显示区中的有源矩阵电路以彼此相反的方向被扫描或驱动。

上述有源矩阵显示器，还可以包括分别对应于每个所述有源矩阵电路的第一和第二先进先出存储器。

在所述有源矩阵显示器中，所述第一和第二信号线驱动器电路分别包括一个移位寄存器和一个取样电路，所述取样电路根据所述移位寄存器的输出对输入的图象信号进行取样并将取样的信号提供到所述信号线上。所说开关元件由薄膜晶体管构成。所述第一和第二信号线驱动器电路由所述衬底上的薄膜晶体管构成。

本发明的另一个方面，提供了一种有源矩阵显示器，包括：含有至少一个第一部分和与所述第一部分分开的第二部分的一个衬底；含有至少第一和第二显示区的显示部分，每个显示区包括一个含有布置成矩阵形式的多个象素电极和用于开关所述象素电极的多个开关元件的有源矩阵电路，其中所述第一显示区形成在所述衬底的第一部分上面，所述第二显示区形成在所述衬底的第二部分上面；第一和第二扫描线驱动器电路，用于分别扫描所述第一和第二显示区的有源矩阵电路；和第一和第二信号线驱动器电路，用于分别向所述第一和第二显示区的有源矩阵电路提供图象信号；其中所述第一和第二扫描线驱动器电路分别位于所述显示部分的外面，它们使所述第一和第二显示区中的有源矩阵电路以彼此相反的方向被扫描或驱动。

所述有源矩阵显示器，还包括分别对应于每个所述有源矩阵电路的第一和第二先进先出存储器。所说开关元件由薄膜晶体管构成。所述第一和第二扫描线驱动器电路由所述衬底上的薄膜晶体管构成。所述第一和第二扫描线驱动器电路分别包括一个移位寄存器和一个取样电路，所述取样电路根据所述移位寄存器的输出对输入的图象信号进行取样并将取样的信号提供到所述扫描线上。

本发明的再一个方面，还提供了驱动上述有源矩阵显示器的方法，

在本发明的一个特征中，上述的扫描和信号线之一或两者采取多层金属化结构的形式。

在本发明的另一个特征中，上述部分的图象显示部分各都具有一在电气上是独立的反电极。

在本发明的再一个特征中，上述显示器件具有一图象数据重排单元，用

以将输入图象数据转换为分别与部分的图象显示部分相对应的数据集。

该新颖的显示器件具有两类由至少一个扫描线驱动器电路和至少一个信号线驱动器电路组成的线驱动器电路。这两类线驱动器电路至少有一类在数目上是众多的。当显示器件显示一帧图象时，有一个部分的图象显示部分至少由一个扫描线驱动器电路和至少一个信号线驱动器电路组成。亦即，多个部分的图象显示部分共同制成一个显示器件。因此，部分的图象显示部分的集合显示一帧图象。

各个部分的图象显示部分较用一整个图象方式来显示时有较少数目的扫描线和较少数目的信号线。因此，用来驱动扫描线和信号线以及用来提供信号的时间可以做得较常规的长。

于是，如果使用在较低速率下工作的 TFT 来驱动各线，可以以相同方式提供显示。这样做可以降低阶格。

如果是用以常规情况下的相同速率工作的 TFT 来启动各线，可以增加在整个显示器件中所包含的象素数目。

作为一个例子，整个显示器件有两个扫描线驱动器电路和两个信号线驱动器电路。在每个部分的图象显示部分是由一个扫描线驱动器电路和一个信号线驱动器电路组成的场合下，形成了四个部分的图象显示部分。

现假定显示器件具有 480 条扫描线，每秒产生 30 帧。在过去，提供一条扫描线的数据所需的时间要求短于 $1 \div 30 \div 480 = 69\,\mu s$，而在本发明中，这个时间是 $1 \div 30 \div 240 = 139\,\mu s$。因此，达到了两倍于现有技术的时间。在现有技术中，一个驱动器电路可以驱动 480 条线。在本发明中，相同的驱动器电路可以驱动 960 条线。

本发明允许在显示器件上，特别是在电光有源矩阵液晶显示器上以高于常规的速率显示图象，它无需改变栅侧上的驱动器的或源侧上的驱动动器的基本的工作速率，也无需改变时钟频率或其他参数。结果，可以用低的价格轻易完成具有高信息内容的高速大面积显示。

在下面说明本发明的过程中，本发明的其他目的和特征将变得明显。

附图说明

图 1 为根据本发明例 1 的图象读出和重现系统的方块图；

图 2 为图 1 所示的 A/D 转换器和 D/A 转换器的示图；

图 3 为图 1 所示的图象数据重排单元的示图；

图 4 为 R 信号的 FIFO 存储器示图，其中的 FIFO 存储器用于图 1 所示

的系统中；

图 5 显示读出的图象数据和显示图象之间的关系图；

图 6 是一定时图，说明图 3 中所示的图象数据重排单元的工作情况；

图 7 为在使用于图 1 中所示的系统中的电光液晶显示器的电路图；

图 8 说明由图 7 所示的液晶显示器显示的图象方式；

图 9（a）和 9（b）说明由图 7 所示的液晶显示器的扫描例子；

图 10 为根据本发明例 2 的电光液晶显示器的电路图；

图 11（a）和 11（b）电路图说明图 10 所示的栅侧驱动器的驱动性能；

图 12 为用于图 10 中所示液晶显示器的取样电路的局部电路图；

图 13 示图说明图 10 液晶显示器中的某些象素矩阵的布图；

图 14 示图说明用于图 10 液晶显示器中的取样电路的布图；

图 15 示图说明由图 10 所示的液晶显示器所做的扫描实例；

图 16 示图说明根据本发明例 3 的液晶显示器的某些象素矩阵的布图；

图 17 示图说明用于图 16 中的液晶显示器的取样电路的布图；

图 18 为取自图 9 平面 1010 的横截面视图；

图 19 为取自图 9 平面 1011 的横截面视图；

图 20 为现有技术的显示器件的方块图；

图 21 为现有技术电光有源矩阵液晶显示器的电路图；

图 22 为由现有技术形成的一个象素的电路图；以及

图 23 为现有技术显示器件的波形图。

具体实施方式

例 1

本例的结构主要通过参考图 1 来说明。本例是一图象读出和重现系统，用的是显示器件 102，例如一种电光液晶显示器。如图所示，图象由一图象读出器 101 扫描和读出。图象在显示器件 102 的四部分 102a、102b、102c 和 102d 被显示和重现出来。待读出的图象 101 在两个方向上被扫描，故称之为双向扫描。

图象由图象读出器 101，例如由 $2m \times 2n$ 个象素组成的视频照相机加以读出。

下面说明这种图象读出和重现系统的工作情况，图象读出器 101 为一 A/D 转换器产生模拟 RGB 信号，这种转换器将输入的模拟数据转换成数据型。数字数据由图象数据重排单元从 A/D 转换器重排成四组数据。这四组来

自 A/D 转换器的数据分别加到四个 D/A 转换器上。来自四个 D/A 转换器的输出数据组被馈至显示器件 102，数据组在这里变为可视。

图 2（a）为一例图 1 所示的 A/D 转换器。图 2（b）为图 1 所示的一组 D/A 转换器的例子。该 A/D 转换器为一种 8 位（256 灰电平）的模拟-数字转换器。此外，每个 D/A 转换器为一 8 位数字-模拟转换器。根据要显示的灰色电平的数目，位的数目可以增减。

一种图 1 所示的图象数据重排单元具体示于图 3。这种图象数据重排单元包括 FIFO（先进先出）存储器 301-303 和定时发生器 304，以产生为同步写入和读自 FIFO 存储器 301-303 的定时信号。这些 FIFO 存储器 301-303 将三种原色 R、G 和 B 有关的数字数据重排成与四个图象显示部分相对应的四组数据。

与 R（红色）信号有关的 FIFO 存储器具体示于图 4。与 G（绿色）和 B（蓝色）有关的 FIFO 存储器以相同方式构成。存储在 FIFO 存储器 FIFOa、FIFOb、FIFOc 和 FIFOd 分别用于显示图 1 所示的显示器件 102 的四个图象显示部分 102a、102b、102c 和 102d 上的图象的四个部分。

现在说明关于 R 信号的图象数据重排单元的工作情况。较象数据重排单元对于 G 和 B 信号的工作情况相似。将图 1 所示的由图象读出器 101 产生的图象数据被加到 A/D 转换器。来自这 A/D 转换器的输出信号具体示于图 5 中。图 6 是定时图，说明写入和读自 FIFO 存储器。图象数据和主时钟脉冲同步地自 A/D 转换器传来，并和写入时钟脉冲 $RCLK_{wa}$ 同步地写入存储器 FIFOa 中。当写入完成到第一行的第 m 列时，使写入时钟脉冲 $RCLK_{wa}$ 停止而产生写入时钟冲 $RCLK_{wb}$。然后，从（m+1）列将数据写入存储器 FIFOb。

将这些操作重复至象素（n，2m）。然后，将数据从（n+1）行写入存储器 FIFOc。接着，将数据从（n+1）行的第（m+1）列写入存储器 FIFOd。重复这些操作，将一帧图象的数据写入四个 FIFO 存储器中。

接着，以和读出时钟脉冲 RCLK 同步地同时从四个存储器读出四组图象数据。读出的各组数据同时被送到显示器个 102 的四个部分，四组数据就在这里写入，如图 1 所示。

接下去参考图 7 来说明显示器件 102。各部分的图象显示部分 001a、001b、001c 和 001d 结构上和现有技术的有源矩阵液晶显示器的相似。

参考图 7，各部分的图象显示部分 001a 包括：源侧移位寄存器 1，由 p

型 TFT、N 型 TFT 或互补 TFT 组成；TFT 组成的取样电路；栅侧移位寄存器 1，由 p 型 TFT、N 型 TFT 或互补 TFT 组成；源侧起始脉冲输入端 701a；源侧移位时钟输入端 702a；模拟 RGB 输入端 703a；栅侧起始脉冲输入端 704a；以及栅侧移位时钟输入端 705a。同理，部分的图象显示部分 001b 包括：由 P 型 TFT、N 型 TFT 或互补 TFT 组成的源侧移位寄存器 2；由 TFT 组成的取样电路；由 P 型 TFT、N 型 TFT 或互被 TFT 组成的栅侧移位寄存器 2；源侧起始脉冲输入端 701b；源侧移位时钟输入端 702b；模拟 RGB 输入端 703b；栅侧起始脉冲输入端 704b；以及栅侧移位时钟输入端 705b。部分的图象显示部分 001c 包括：由 P 型 TFT、N 型 TFT 或互补 TFT 组成的源侧移位寄存器 3；由 TFT 组成的取样电路；由 P 型 TFT、N 型 TFT 或互补 TFT 组成的栅侧移位寄存器 3；源侧起始脉冲输入端 701c；源侧移位时钟输入端 702c；模拟 RGB 输入端 703c；栅侧起始脉冲输入端 704c；以及栅侧移位时钟输入端 705c。部分的图象显示部 001d 包括：由 P 型 TFT、N 型 TFT 或互补 TFT 组成的源侧移位寄存器 4；由 TFT 组成的取样电路；由 P 型 TFT、N 型 TFT 或互补 TFT 组成的栅侧移位寄存器 4；源侧起始脉冲输入端 701d；源侧移位时钟输入端 702d；模拟 RGB 输入端 703d；栅侧起始脉冲输入端 704d；以及栅侧移位时钟输入端 705d。

各部分的图象显示部分的垂直方向上的象素数目是整个电光液晶显示器的垂直方向上的象素数目的一半。此外，各部分的图象显示部分的水平方向上的象素数目也是整个电光液晶显示器的水平方向上的象素数目的一半。部分的图象显示部分 001a、001b、001c 和 001d 分别装配以反电极 720a、720b、720c 和 720d。

下面要说明整个电光液晶显示器的工作情况。各部分的图象显示部分 001a、001b、001c 和 001d 在操作上和现有技术的显示器件相似，因此，这些部分的显示部分的操作下面不予叙述。

当栅侧移位时钟脉冲和栅侧起始脉冲从栅侧起始脉冲输入端 704a、704b、704c 和 704d 以及从栅侧移位时钟输入端 705a、705b、705c 和 705d 施加时，部分的图象显示部分 001a、001b、001c 和 001d 的第一行的象素处的开关晶体管全都被导通。此时，如源侧起始脉冲和源侧移位时钟脉冲是从源侧起始脉冲输入端 701a、701b、701c 和 701d 以及从源侧移位时钟输入端 702a、702b、702c 和 702d 施加的，则从模似 RGB 输入端 703a、703b、703c 和 703d 进入的图象数据由它们各自的取样电路 1、2、3 和 4 加以取样，以

分别启动部分的图象显示部分 001a、001b、001c 和 001d 的第一象素 a（1，1）、b（1，1）、c（1，1）和 d（1，1）。结果，图象数据可用眼肉观看。

这些操作重复进行。因此，启动了第一行的部分的图象显示部分 001a、001b、001c 和 001d。重复上述操作以启动第二行的部分的图象显示部分 007a、007b、007c 和 007d。重复这些操作以便启动所有行的部分的图象显示部分 007a、007b、007c 和 007d。因此，一帧图象就完全显示出来。图 8 说明这种显示所进行的操作。

位于四个不同位置的四个部分的图象显示部分或四个有源矩阵面板同时提供显示。这四个图象显示部分共同画出一整个图象。

这时，可将四个独立的电压分别施加到四个反电极 720a、720b、720c 和 720d。或者，也可使这四个部分的图象显示部分在内部彼此短路以形成共同的反电极，这样就可用一电压施加至这个共同的反电极上。

在这例子中，不要求四个部分的象素矩阵 801a、801b、801c 和 801d 都具有相同的尺寸。但考虑这四个图象显示部分之间的平衡时，这四个部分的显示部分最好具有相同的尺寸。作为一个例子，如整个器件由 640 × 480 象素矩阵组成，则四个部分的象素矩阵 801a、801b、801c 和 801d 中的每一个都包括 320 × 240 象素矩阵。

图 9（a）和 9（b）说明图象数据可以任意的方式显示出来。在这例子中，源侧驱动器的水平取样频率为常规使用的水平取样频率的 1/4。源侧驱动器的垂直取样频率为常规使用的垂直取样频率的 1/2。

例 2

在这例子中，整个显示器件被分割成 9 个部分的图象显示部分，如图 10 所示，它们可以独立地提供显示。增加例 1 所用的 FIFO 存储器的数目可以容易做到图象数据的重排。因此，下面只说明这种显示器的显示部分。

选通信号由栅侧驱动器 1 提供到象素矩阵 1 和 2，一选通信号由栅侧驱动器 2 提供到象素矩阵 4。选通信号由栅侧驱动器 3 提供到象素矩阵 7 和 8。一选通信号从栅侧驱动器 4 加到象素矩阵 3。选通信号从栅侧驱动器 5 加到象素矩阵 5 和 6。一选通信号从栅侧驱动器 6 加到象素矩阵 9。因此，这就需要栅侧驱动器 1、3、5 驱动栅线的能力大于栅侧驱动器 2、4 和 6 的能力。前一个的驱动能力最好约为后者的二倍。图 11（a）和 11（b）展示栅驱动器 1-6 的结构例子。

回头参考图 10，象素矩阵 1-9 的反电极分别用编号 1071-1079 表示。可

将各独立电压加至这些反电极。在一变通的例子中，可将一共用电压加至由公用的源驱动器驱动的象素矩阵。在再一个变通的例子中，可将象素矩阵连接起来以形成象素子配件，且有一电压加至各子配件上。在这种情况下，反电极的数目等于象素子配件的数目。

源信号线从源侧驱动器 1 扩展至象素矩阵 1 和 4。源信号线从源侧驱动器 2 扩展至象素矩阵 2。源信号线从源侧驱动器 3 扩展至象素矩阵 3 和 6。源信号线从源侧驱动器 4 扩展至象素矩阵 4。源信号线从源侧驱动器 5 扩展至象素矩阵 5 和 8。源信号线从源侧驱动器 6 扩展至象素矩阵 9。

源侧驱动器 1、3 和 5 中的取样电路示于图 12 ，且在结构上和源侧驱动器 2、4 和 6 中的取样电路不同（但它们和现有技术的取样电路相同）。

图 13 和 14 中所示的是示于图 12 的导电互连的布线。图 13 中，铝的互连 1306 和 1307 相应于互连 1209 和 1210 或互连 1211 和 1212。栅互连 1303 和 1309 相应于互连 1213 和 1214。

在图 14 中，铝的互连 1401、1402、1403、1404、1405、1406、1407 和 1408 相应于图 12 所示的互连 1205、1206、1229、1206、1230、1209、1211 和 1212。

在例 2 中，栅侧驱动器 1-6 和源侧驱动器 1-6 可以任意组合。而且也可以以任意方式提供显示。图 15 中所示的是一例显示组合和一例显示方式。

例 3

例 3 除了多层金属化结构外，和例 2 相似。即例 2 的源侧驱动器、栅侧驱动器和部分的有源矩阵和它们在例 3 中的对应部分相同。

在例 2 中，每条垂直线的源侧驱动器 1、3 和 5 的源信号线是源侧驱动器电路 2、4 和 6 的源信号线的两倍，因而，如果象素矩阵中的信号线和取样电路中的信号线仅仅是图 13 和 14 中所示的栅互连和铝互连，则象素矩阵 1、3 和 14 的孔径比变坏。

在采用如图 16 和 17 所示的多层金属化结构的情况下，即使使用了多个驱动器电路，也可以改善工作速率而不会牺性孔径比。

在图 16 中，叠合的铝互连 1 和 2 形成两层金属化，例如图 12 中所示的源线 1209 和 1210 及源线 1211 和 1212。在图 16 中，栅互连 1601、1602、1603 和 1604 对应于互连 1205、1229、1206 和 1230。铝互连 1607 和 1608 相不于互连 1207 和 1208。铝互连 1605 和 1606 相应于互连 1209 和 1210 或互连 1211 和 1212。图 18 是从图 16 中取 1610 所得的横截面视图。图 19 是

从图 16 中取 1611 所得的横截面示图。

本发明允许图象在显示器件上，特别是在电光有源矩阵液晶显示器上以较常规速率为高的速度显示出来，而不会改变栅侧驱动器的和源侧驱动器的有效操作速率，也不会改变时钟频率或其它参数。因此，可以低廉价格容易地实现具有高信息容量的高速大面积显示。

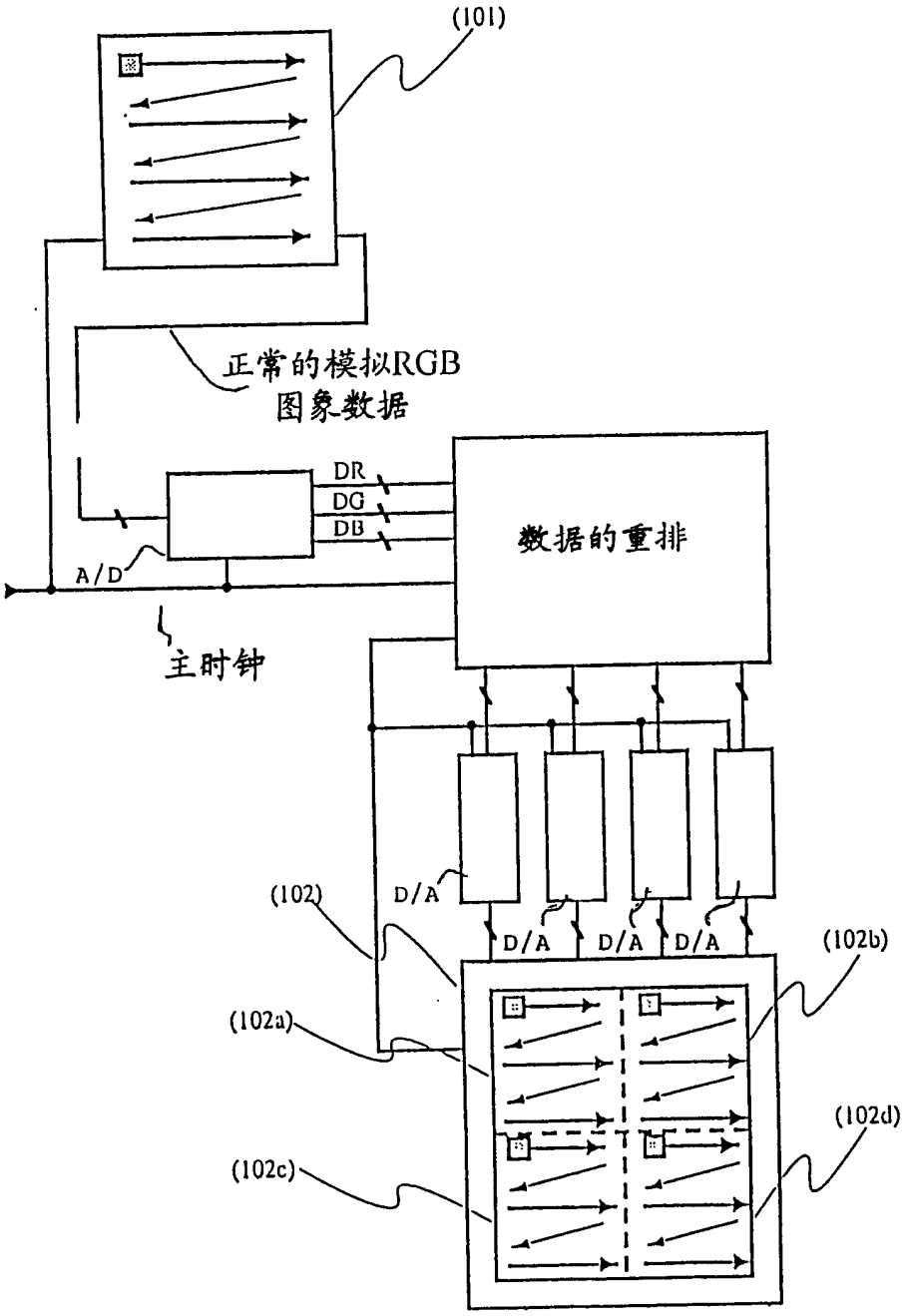

(101)
正常的模拟RGB
图象数据
DR
DG
DB
A/D
数据的重排
主时钟
(102)
D/A
D/A
D/A
D/A
(102b)
(102a)
(102d)
(102c)

图 1

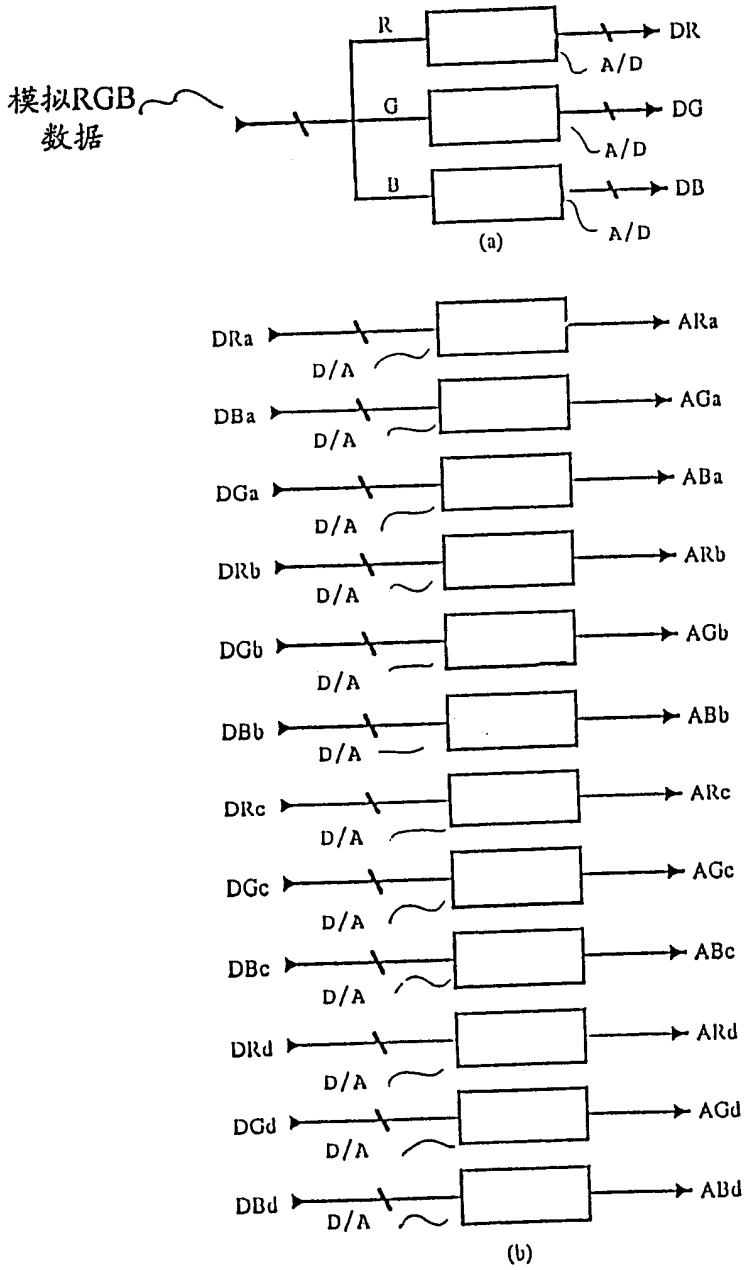

模拟RGB
数据
R
G
B
A/D
DR
DG
DB
(a)
DRa
DBa
DGa
DRb
DGb
DBb
DRc
DGc
DBc
DRd
DGd
DBd
D/A
ARa
AGa
ABa
ARb
AGb
ABb
ARc
AGc
ABc
ARd
AGd
ABd
(b)

图 2

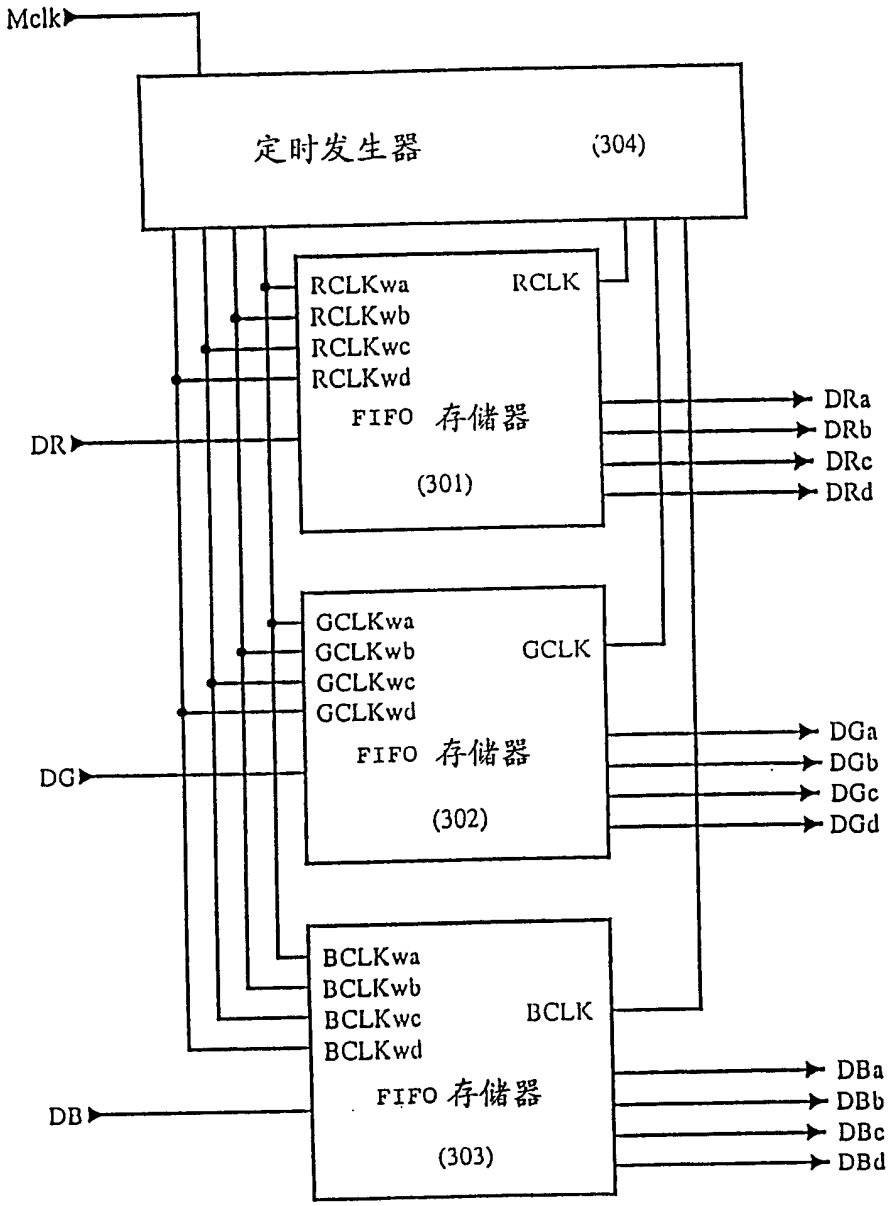

Mclk
定时发生器
(304)
RCLKwa
RCLKwb
RCLKwc
RCLKwd
RCLK
FIFO 存储器
(301)
DR
DRa
DRb
DRc
DRd
GCLKwa
GCLKwb
GCLKwc
GCLKwd
GCLK
FIFO 存储器
(302)
DG
DGa
DGb
DGc
DGd
BCLKwa
BCLKwb
BCLKwc
BCLKwd
BCLK
FIFO 存储器
(303)
DB
DBa
DBb
DBc
DBd

图 3

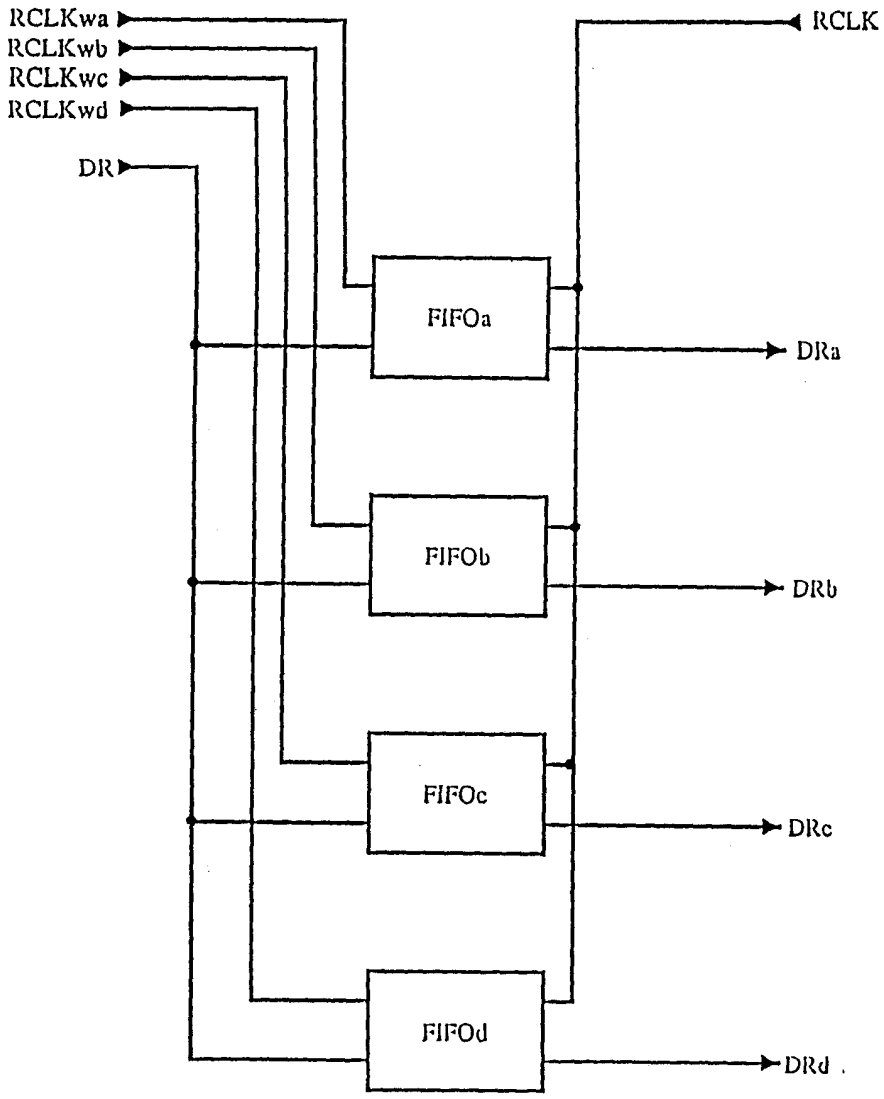

RCLKwa
RCLKwb
RCLKwc
RCLKwd
DR
RCLK
FIFOa
DRa
FIFOb
DRb
FIFOc
DRc
FIFOd
DRd

图 4

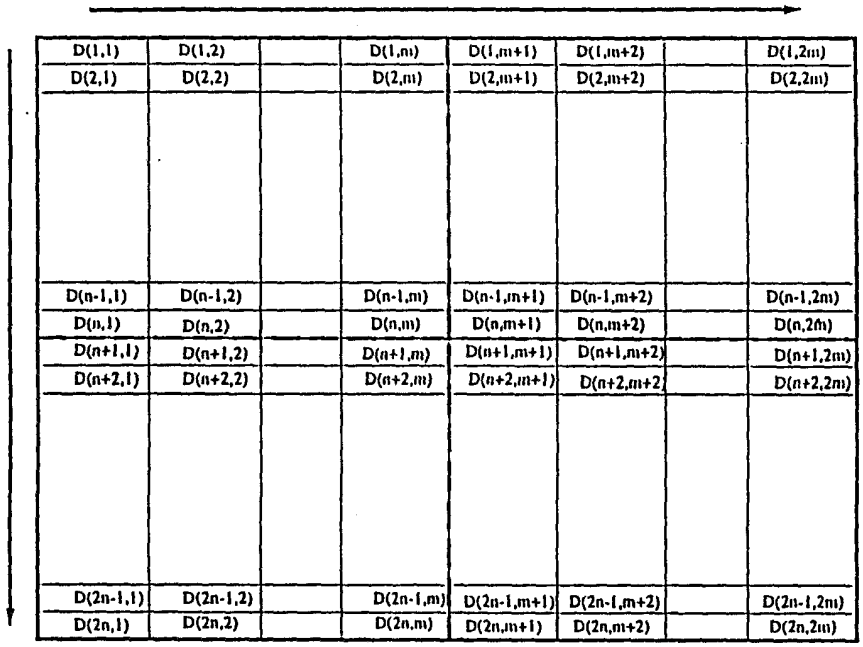

D(1,1) D(1,2) D(1,m) D(1,m+1) D(1,m+2) D(1,2m)
D(2,1) D(2,2) D(2,m) D(2,m+1) D(2,m+2) D(2,2m)
D(n-1,1) D(n-1,2) D(n-1,m) D(n-1,m+1) D(n-1,m+2) D(n-1,2m)
D(n,1) D(n,2) D(n,m) D(n,m+1) D(n,m+2) D(n,2m)
D(n+1,1) D(n+1,2) D(n+1,m) D(n+1,m+1) D(n+1,m+2) D(n+1,2m)
D(n+2,1) D(n+2,2) D(n+2,m) D(n+2,m+1) D(n+2,m+2) D(n+2,2m)
D(2n-1,1) D(2n-1,2) D(2n-1,m) D(2n-1,m+1) D(2n-1,m+2) D(2n-1,2m)
D(2n,1) D(2n,2) D(2n,m) D(2n,m+1) D(2n,m+2) D(2n,2m)

图 5

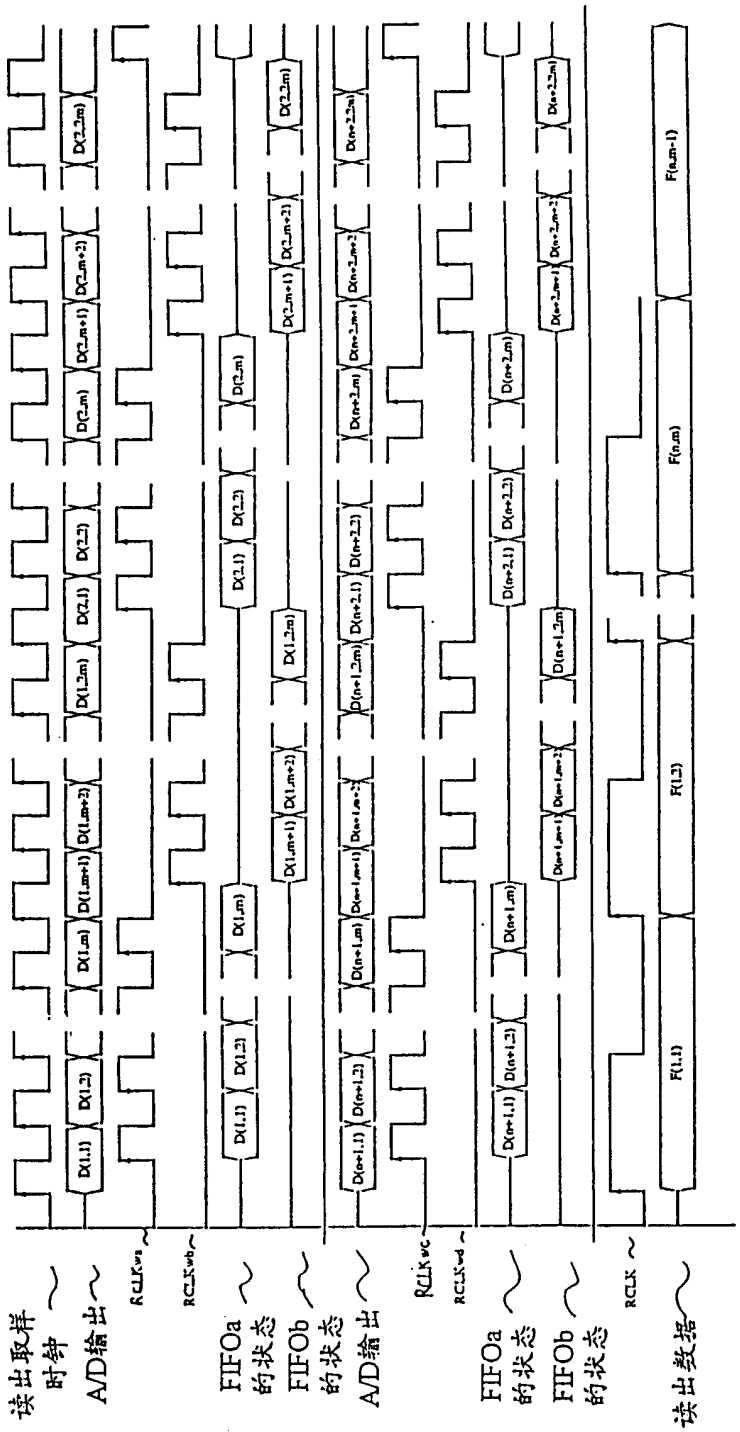

读出取样时钟
A/D输出
RCLKwa
RCLKwb
FIFOa的状态
FIFOb的状态
A/D输出
RCLKwc
RCLKwd
FIFOa的状态
FIFOb的状态
RCLK
读出数据

图 6

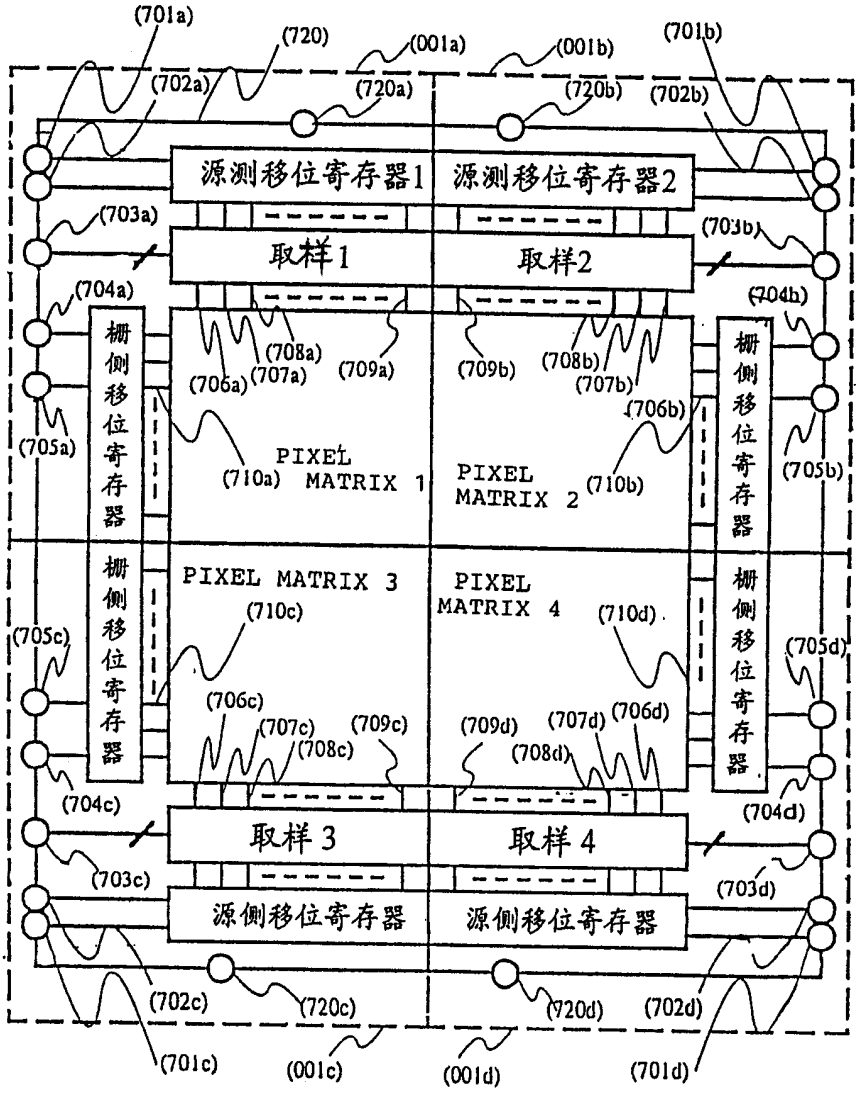

(701a)
(720)
(001a)
(001b)
(701b)
(702a)
(720a)
(720b)
(702b)
源测移位寄存器1
源测移位寄存器2
(703a)
(703b)
取样1
取样2
(704a)
(704b)
栅侧移位寄存器
(708a)
(709a)
(709b)
(708b)
(706a)
(707a)
(707b)
(706b)
(705a)
PIXEL MATRIX 1
(710a)
PIXEL MATRIX 2
(710b)
(705b)
PIXEL MATRIX 3
PIXEL MATRIX 4
(710c)
(710d)
(705c)
(705d)
(706c)
(707c)
(709c)
(708c)
(709d)
(707d)
(706d)
(708d)
(704c)
(704d)
取样 3
取样 4
(703c)
(703d)
源侧移位寄存器
源侧移位寄存器
(702c)
(720c)
(720d)
(702d)
(701c)
(001c)
(001d)
(701d)

图 7

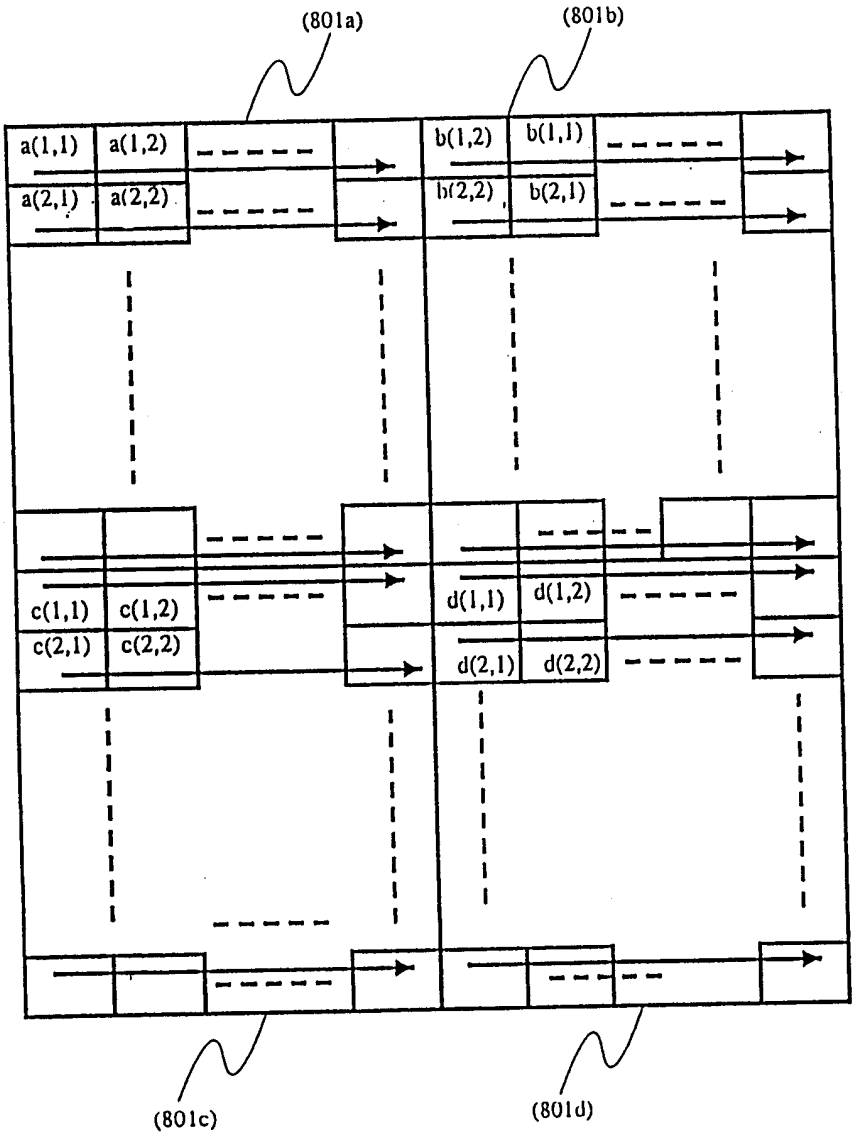

(801a)
(801b)
a(1,1)
a(1,2)
a(2,1)
a(2,2)
b(1,2)
b(1,1)
b(2,2)
b(2,1)
c(1,1)
c(1,2)
c(2,1)
c(2,2)
d(1,1)
d(1,2)
d(2,1)
d(2,2)
(801c)
(801d)

图 8

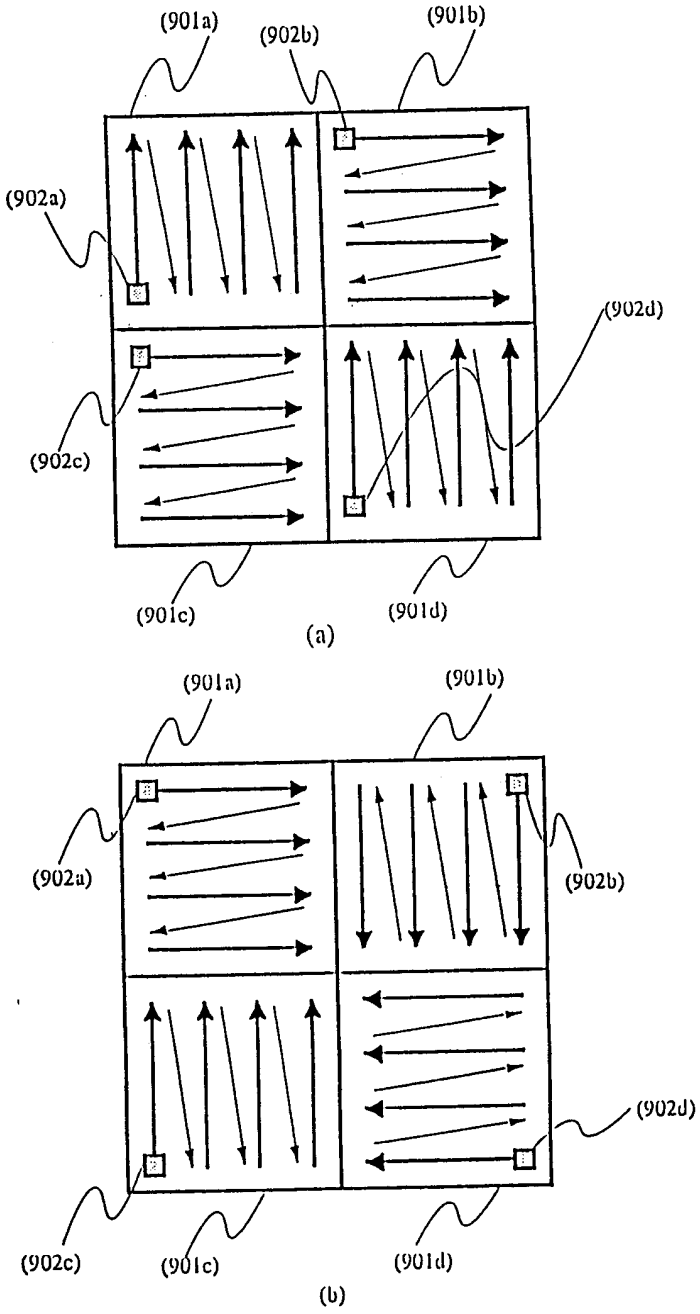

(901a)
(902b)
(901b)
(902a)
(902d)
(902c)
(901c)
(901d)
(a)
(901a)
(901b)
(902a)
(902b)
(902d)
(902c)
(901c)
(901d)
(b)

图 9

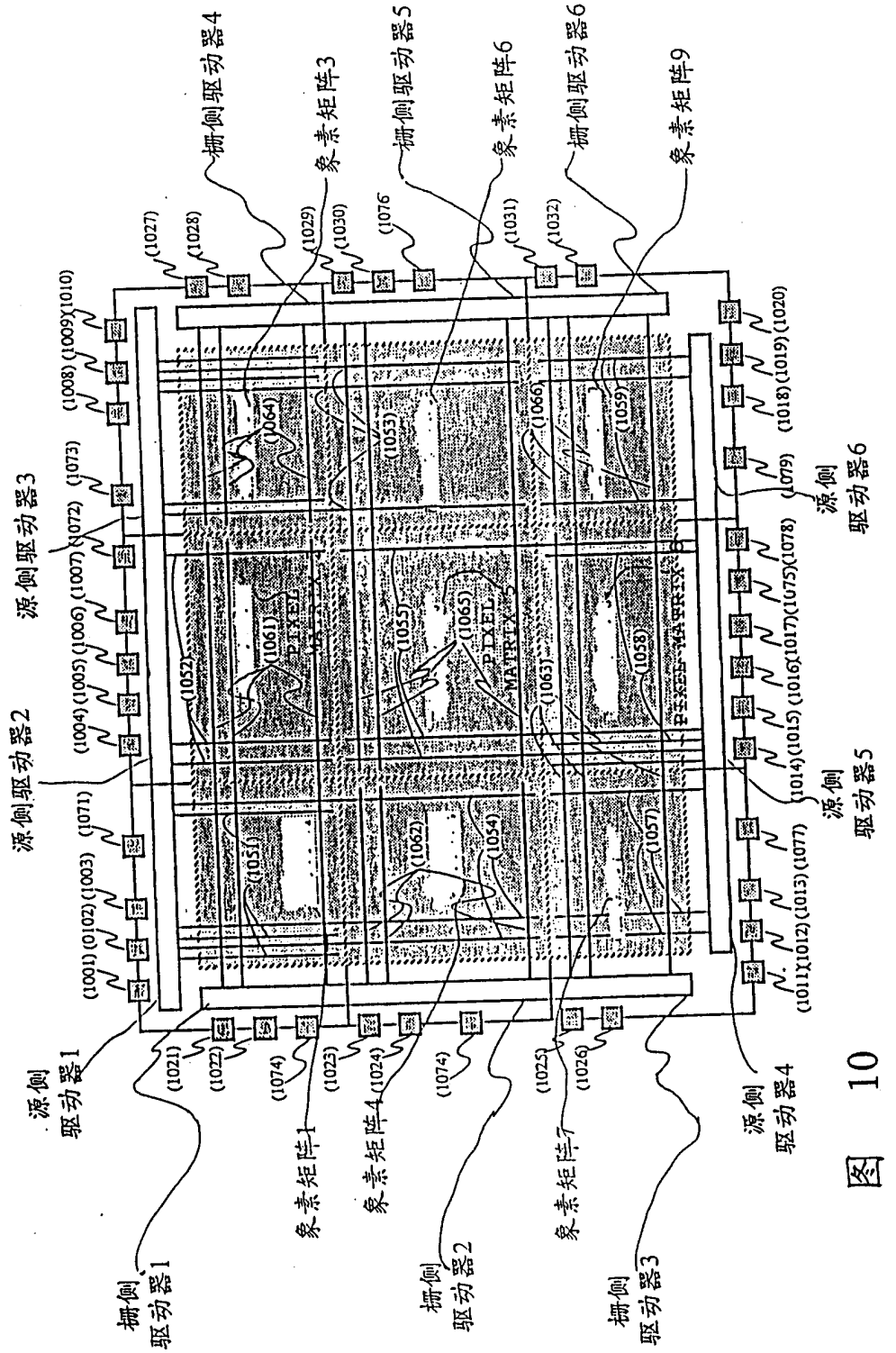
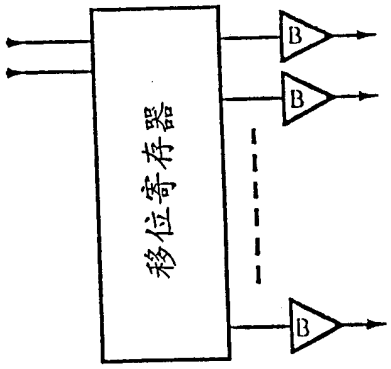
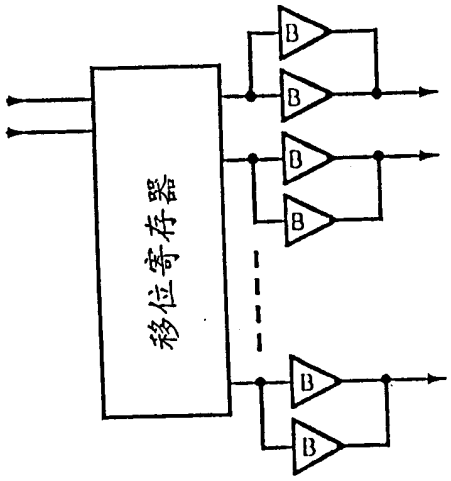

栅侧驱动器4
象素矩阵3
栅侧驱动器5
象素矩阵6
栅侧驱动器6
象素矩阵9
源侧驱动器2
源侧驱动器3
源侧驱动器1
源侧驱动器4
源侧驱动器5
源侧驱动器6
象素矩阵1
象素矩阵4
象素矩阵7
栅侧驱动器1
栅侧驱动器2
栅侧驱动器3
PIXEL MATRIX

图 10



(a)

图 11



(b)

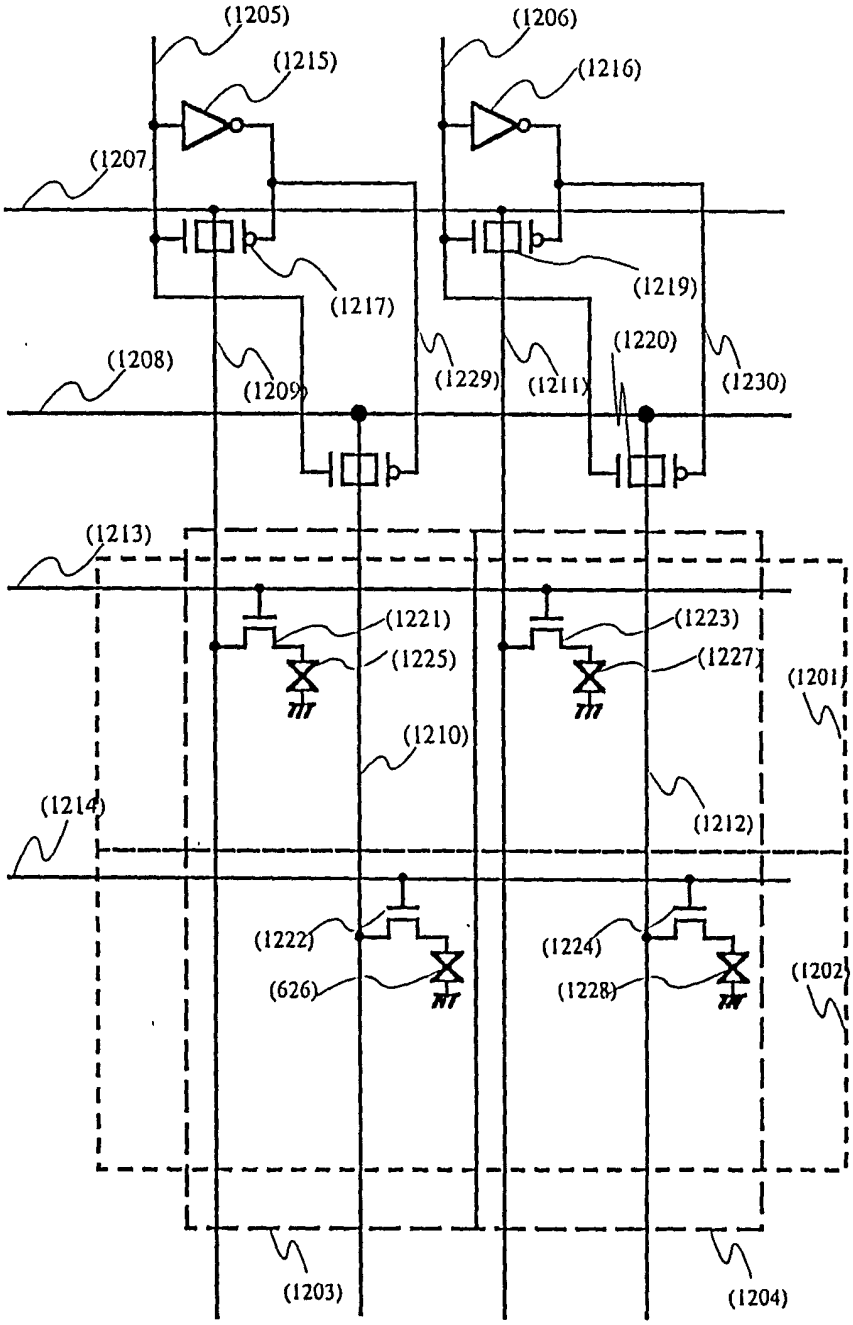

(1205)
(1206)
(1215)
(1216)
(1207)
(1217)
(1219)
(1208)
(1209)
(1229)
(1211)
(1220)
(1230)
(1213)
(1221)
(1223)
(1225)
(1227)
(1201)
(1210)
(1214)
(1212)
(1222)
(1224)
(626)
(1228)
(1202)
(1203)
(1204)

图 12

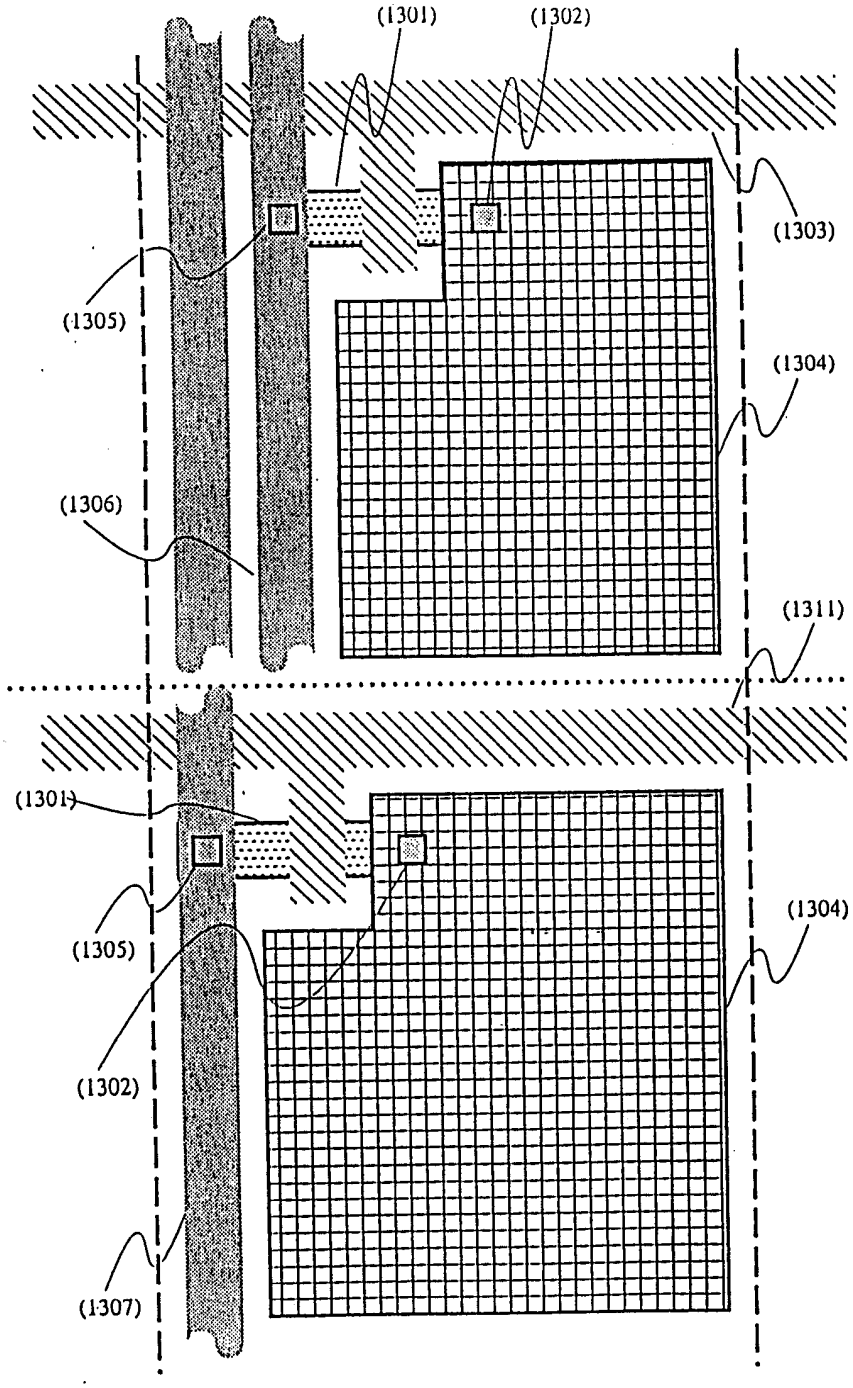


图 13

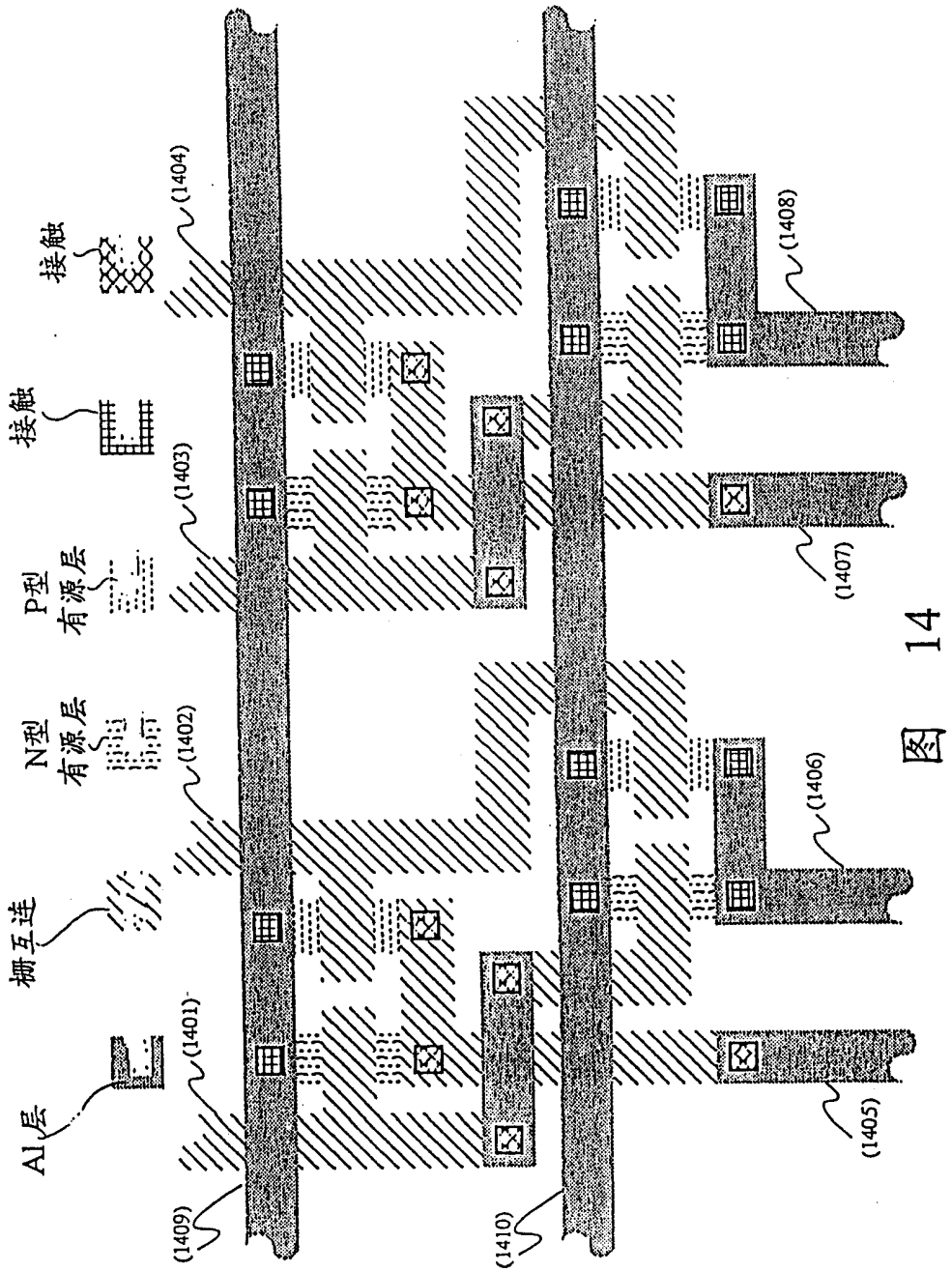

Al层
栅互连
N型有源层
P型有源层
接触
接触
(1401)
(1402)
(1403)
(1404)
(1405)
(1406)
(1407)
(1408)
(1409)
(1410)

图 14

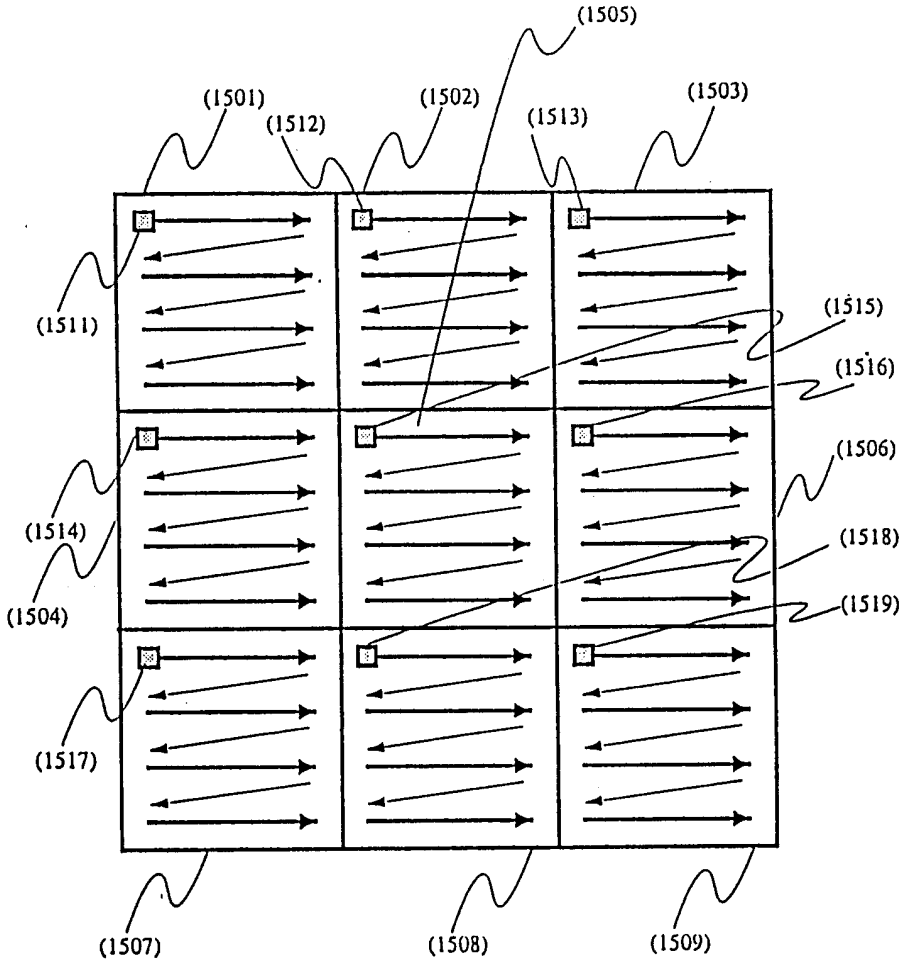

(1505)
(1501)
(1512)
(1502)
(1513)
(1503)
(1511)
(1515)
(1516)
(1506)
(1514)
(1518)
(1504)
(1519)
(1517)
(1507)
(1508)
(1509)

图 15

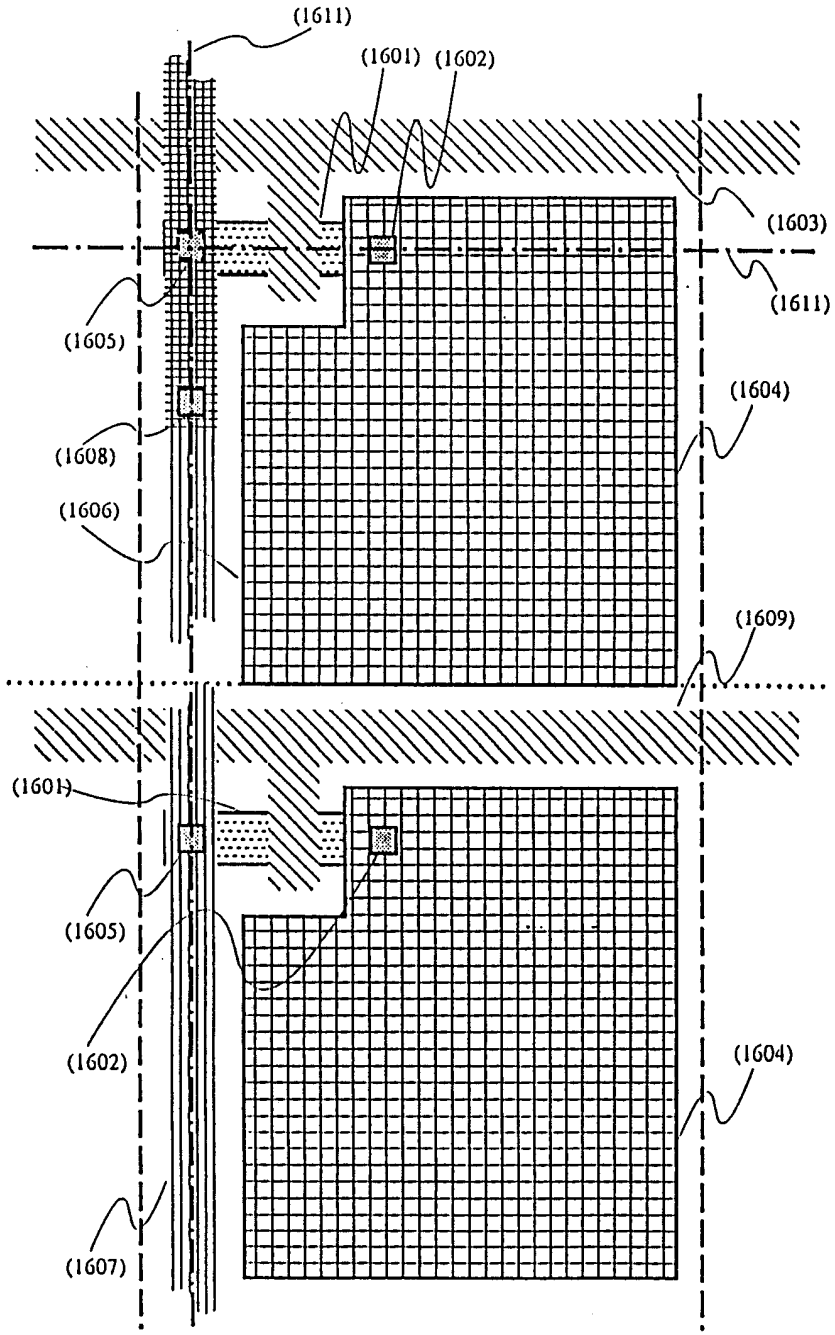

(1611)
(1601)
(1602)
(1603)
(1611)
(1605)
(1604)
(1608)
(1606)
(1609)
(1601)
(1605)
(1602)
(1604)
(1607)

图 16

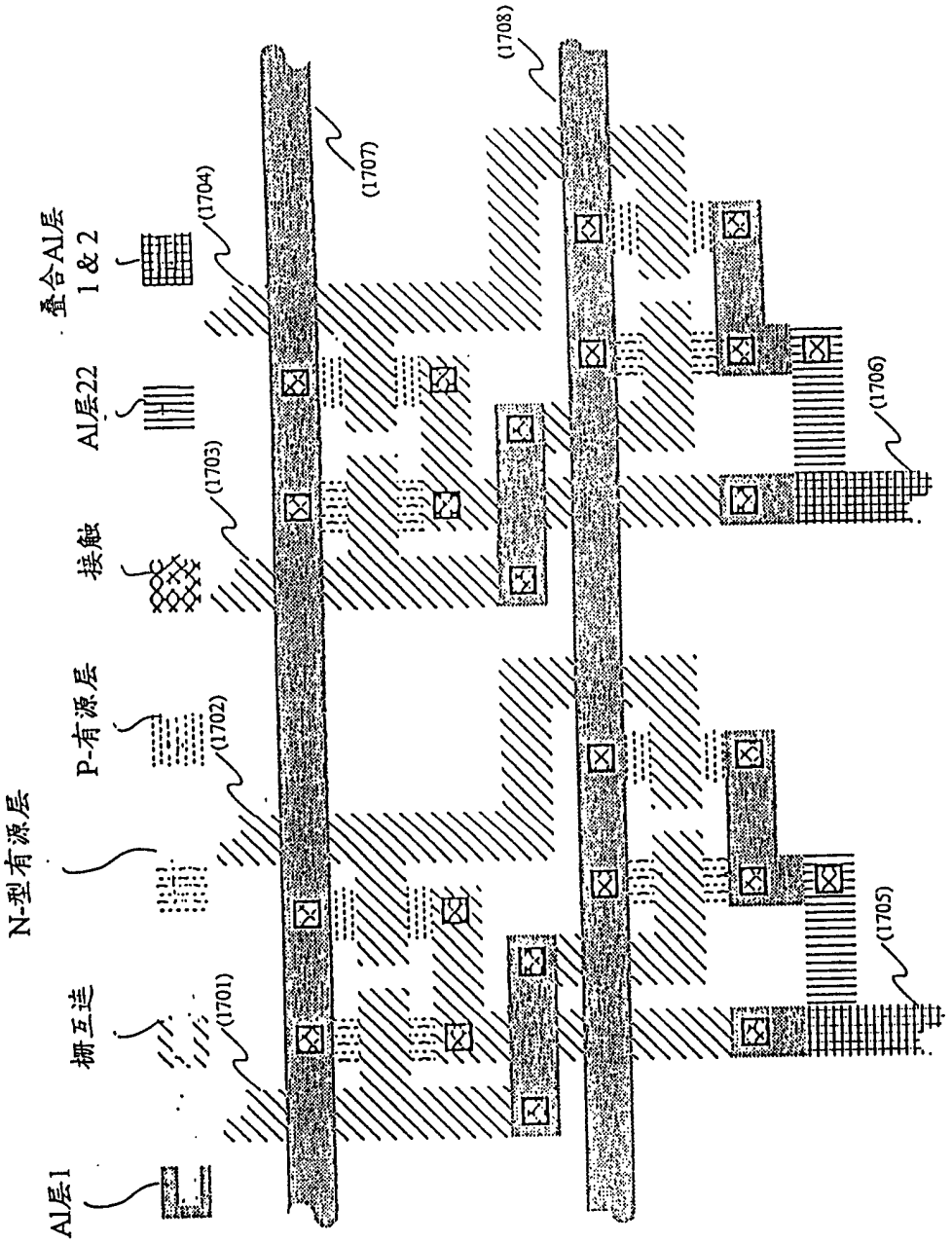

Al层1
栅互连
N-型有源层
P-有源层
接触
Al层22
叠合Al层
1 & 2
(1701)
(1702)
(1703)
(1704)
(1705)
(1706)
(1707)
(1708)

图 17

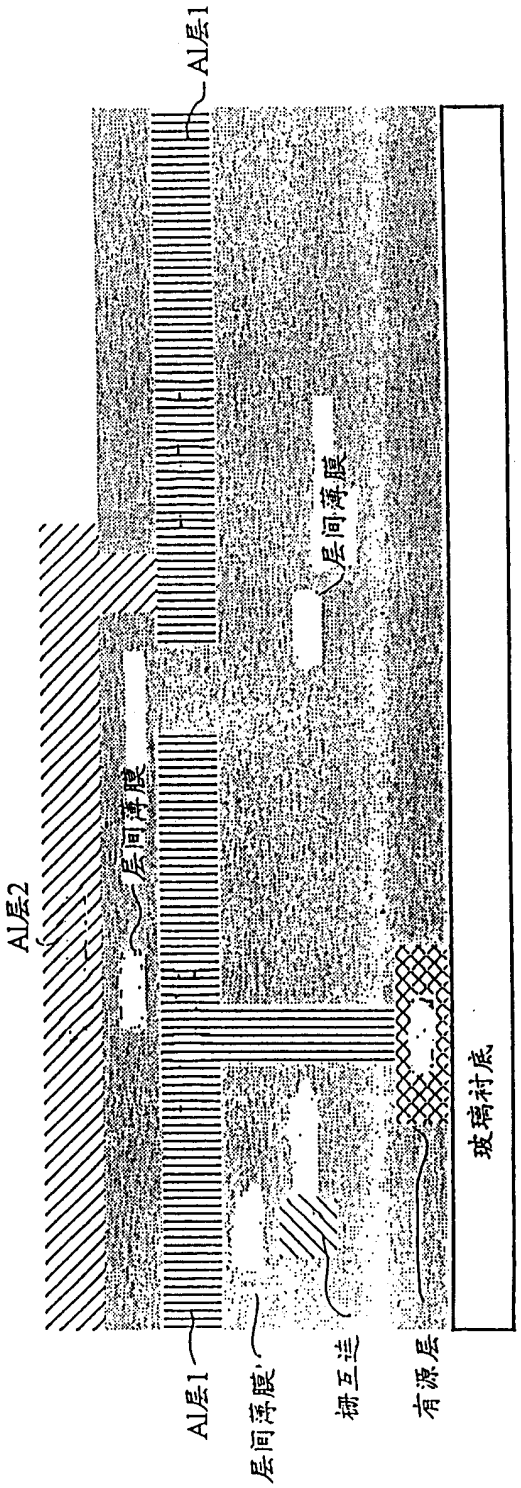


图 18

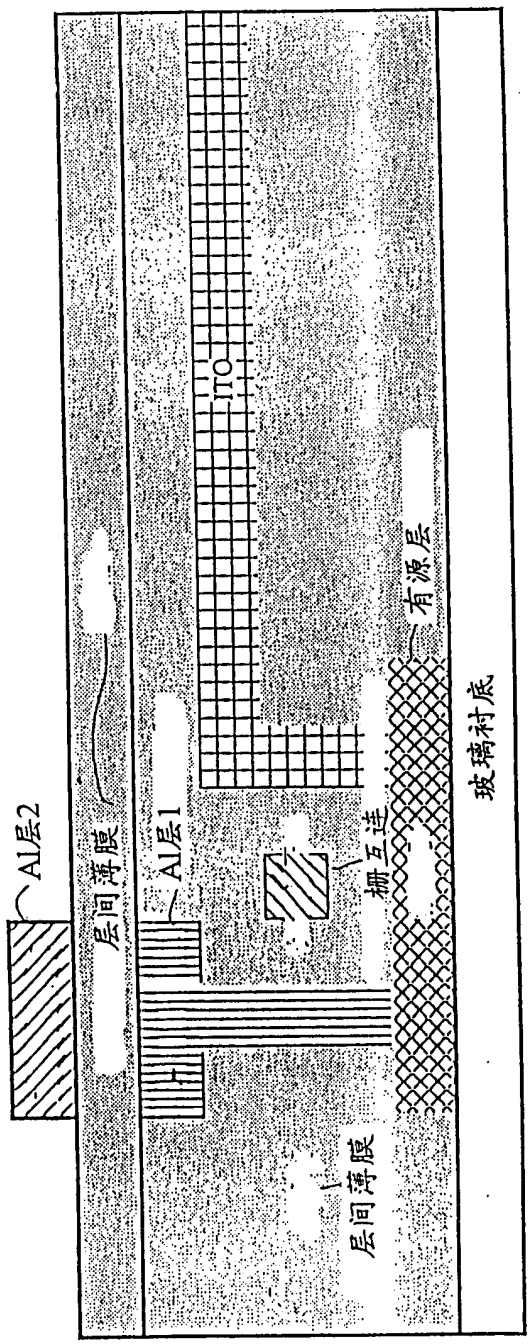


图 19

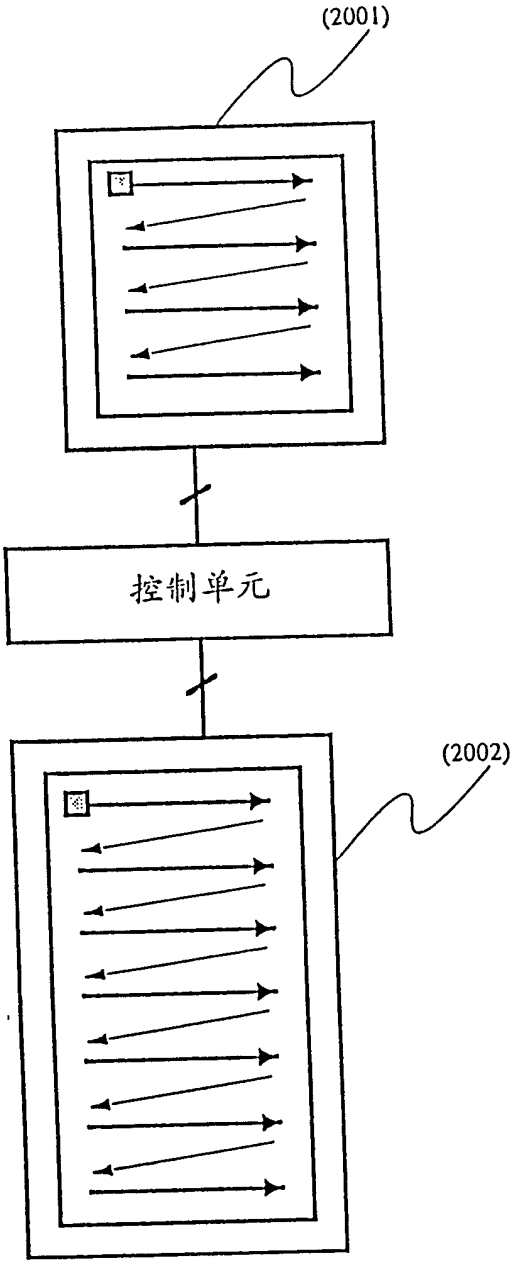


图 20

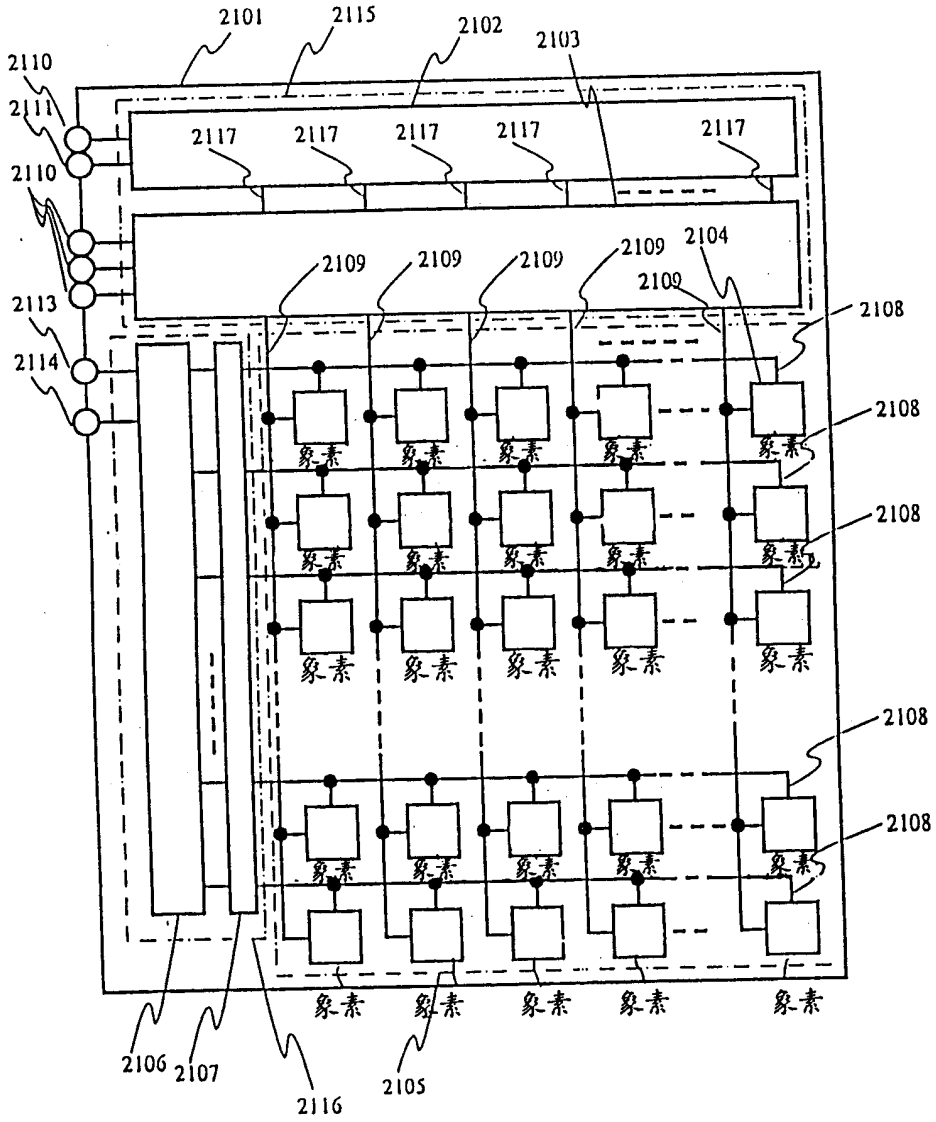

2101
2115
2102
2103
2110
2111
2110
2117
2117
2117
2117
2117
2109
2109
2109
2109
2109
2104
2113
2114
2108
2108
2108
2108
2108
象素
2106
2107
2116
2105

图 21

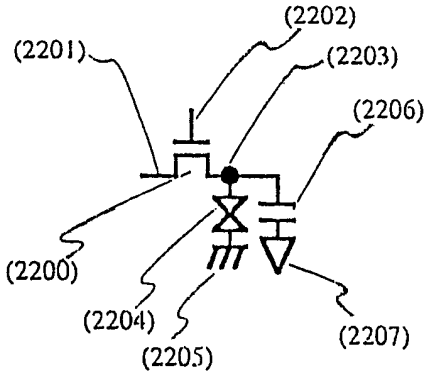

(2202)
(2201)
(2203)
(2206)
(2200)
(2204)
(2205)
(2207)

图 22

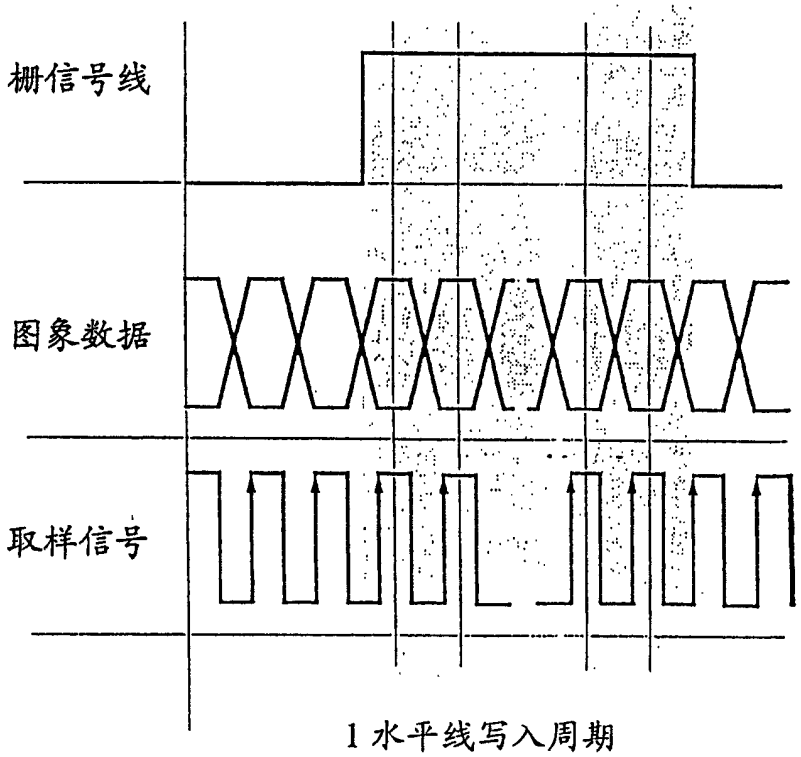

栅信号线
图象数据
取样信号
1 水平线写入周期

图 23