

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4304585号
(P4304585)

(45) 発行日 平成21年7月29日(2009.7.29)

(24) 登録日 平成21年5月15日(2009.5.15)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 K
G09G 3/20 (2006.01)	G09G 3/30 J
H04N 5/70 (2006.01)	G09G 3/20 612F
H01L 51/50 (2006.01)	G09G 3/20 621F
	G09G 3/20 623B
請求項の数 12 (全 38 頁) 最終頁に続く	

(21) 出願番号 特願2003-186270 (P2003-186270)
 (22) 出願日 平成15年6月30日(2003.6.30)
 (65) 公開番号 特開2005-17979 (P2005-17979A)
 (43) 公開日 平成17年1月20日(2005.1.20)
 審査請求日 平成17年3月28日(2005.3.28)

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 100096699
 弁理士 鹿嶋 英實
 (72) 発明者 豊島 剛
 東京都八王子市石川町2951番地の5
 カシオ計算機株式会
 社 八王子研究所内
 (72) 発明者 白崎 友之
 東京都八王子市石川町2951番地の5
 カシオ計算機株式会
 社 八王子研究所内

最終頁に続く

(54) 【発明の名称】 電流生成供給回路及びその制御方法並びに該電流生成供給回路を備えた表示装置

(57) 【特許請求の範囲】

【請求項1】

少なくとも、複数の走査線及び複数の信号線が相互に直交するように配設され、該走査線及び該信号線の交点に複数の表示画素がマトリクス状に配列された表示パネルと、前記各表示画素を行単位で選択状態にするための走査信号を前記各走査線に印加する走査駆動手段と、表示信号に基づく階調電流を、前記各信号線を介して前記各表示画素に供給する信号駆動手段と、を備え、選択状態にある前記表示画素に対して、所定の電流値を有する前記階調電流を供給することにより、前記表示パネルに所望の画像情報を表示する表示装置において、

前記信号駆動手段は、前記複数の信号線の各々に対応して、少なくとも、前記表示信号に基づく複数ビットのデジタル信号を各ビットごとに保持する信号保持手段、及び、互いにトランジスタサイズが異なる複数の基準電流トランジスタを備え、定電流源から供給される一定の基準電流が供給される入力側電流回路と、各々、前記基準電流に対して所定の電流比率の電流値を有する単位電流を生成する複数の出力電流トランジスタを備え、前記信号保持手段に保持された前記デジタル信号の各ビット値に応じて、前記単位電流を選択的に合成し、前記階調電流として前記各表示画素に供給する出力側電流回路と、前記複数の基準電流トランジスタのうちの一つの基準電流トランジスタに前記基準電流を選択的に流す切換スイッチを備え、該切換スイッチにより前記基準電流に対する前記単位電流の前記電流比率を変更設定する特性制御手段と、からなる電流生成手段、を備えた電流生成供給回路を前記複数の信号線の各々に対応して複数具備し、

10

20

前記表示パネルにおいて、前記複数の表示画素の各々は、前記階調電流の電流値に応じた輝度階調で発光動作し、赤色、緑色、青色の何れかの発光色を有する電流駆動型の発光素子を備え、前記複数の信号線の各々に同じ発光色の発光素子を備える表示画素が接続され、

前記信号駆動手段において、前記各電流生成供給回路は前記各発光色に対応して設けられ、該各発光色に対応する前記電流生成供給回路の前記入力側電流回路における前記複数の基準電流トランジスタのトランジスタサイズは、該各電流生成供給回路で互いに異なる値に設定され、

前記特性制御手段は、前記各発光色に対応する前記各電流生成供給回路の前記電流比率を変更設定し、前記各発光色に対応する前記各電流生成供給回路に変更設定される前記電流比率は、前記表示信号が最高階調であるときの前記各発光色の、前記発光素子の発光輝度の割合が、白色光を構成する赤色、緑色、青色成分の輝度の割合に基づく値に設定されていることを特徴とする表示装置。

10

【請求項 2】

前記入力側電流回路は、前記基準電流トランジスタに流れる前記基準電流の電流成分に応じた電荷を蓄積する電荷蓄積手段を備え、前記出力側電流回路は、該電荷蓄積手段に保持された電荷量に応じた電圧成分に基づいて、前記出力電流トランジスタにより前記所定の電流比率の電流値を有する電流を生成することを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記電流生成手段において、前記各基準電流トランジスタと前記出力電流トランジスタとは、カレントミラー回路を構成することを特徴とする請求項 1 又は 2 に記載の表示装置。

20

【請求項 4】

前記電流生成手段は、前記複数の単位電流が、前記複数ビットのデジタル信号の各々に対応して、前記基準電流に対して各々異なる比率の電流値を有するように設定されていることを特徴とする請求項 1 乃至 3 のいずれかに記載の表示装置。

【請求項 5】

前記複数の出力電流トランジスタは、トランジスタサイズが各々異なるように形成されていることを特徴とする請求項 4 記載の表示装置。

【請求項 6】

前記複数の出力電流トランジスタは、該各出力電流トランジスタの各チャネル幅が、互いに 2^k ($k = 0, 1, 2, 3, \dots$) で規定される、異なる比率に設定されていることを特徴とする請求項 5 記載の表示装置。

30

【請求項 7】

前記電流生成手段は、所定のタイミングで、前記切換スイッチにより選択された前記基準電流トランジスタに前記基準電流を流して、前記電荷蓄積手段に蓄積された電荷量を、前記基準電流に応じた電荷量にリフレッシュするリフレッシュ手段を備えたことを特徴とする請求項 2 記載の表示装置。

【請求項 8】

前記信号駆動手段は、前記基準電流が供給される基準電流供給線を備え、前記複数の電流生成供給回路の各々は、前記複数の表示画素に対応して、前記基準電流供給線に並列に接続され、該基準電流供給線を介して前記基準電流が供給されることを特徴とする請求項 1 乃至 7 のいずれかに記載の表示装置。

40

【請求項 9】

前記信号駆動手段は、少なくとも、前記信号線の各々に対して 2 組の前記電流生成供給回路を備え、

一方の前記電流生成供給回路において先に保持した前記複数ビットのデジタル信号に基づく前記階調電流を前記表示画素に供給する動作期間中に、他方の前記電流生成供給回路において次の前記複数ビットのデジタル信号を保持する動作を、交互に順次繰り返し実行することを特徴とする請求項 1 乃至 8 のいずれかに記載の表示装置。

【請求項 10】

50

前記電流生成手段は、前記階調電流の信号極性を、前記表示画素側から引き込む方向に流すように設定することを特徴とする請求項 1 乃至 9 のいずれかに記載の表示装置。

【請求項 1 1】

前記電流生成手段は、前記階調電流の信号極性を、前記表示画素に流し込む方向に流すように設定することを特徴とする請求項 1 乃至 9 のいずれかに記載の表示装置。

【請求項 1 2】

前記発光素子は、有機エレクトロルミネッセント素子であることを特徴とする請求項 1 記載の表示装置。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は、電流生成供給回路及びその制御方法並びに該電流生成供給回路を備えた表示装置に関し、特に、表示データに応じた電流に基づいて所定の輝度階調で発光動作する電流駆動型（又は、電流指定型）の発光素子のように、供給する電流に応じて駆動状態が制御される負荷に対して、所望の電流値を有する駆動電流を生成して供給する電流生成供給回路及びその制御方法、並びに、該電流生成供給回路を備えた表示装置に関する。

【0002】

【従来の技術】

従来、所定の負荷を所望の駆動状態で動作させるために、該負荷に対して所定の電流値を有する駆動電流を生成して供給する回路構成として、カレントミラー回路を適用したものが広く知られている。

20

周知のように、カレントミラー回路は、概略、入力電流が流れる入力側トランジスタと出力電流が流れる出力側トランジスタの制御端子を共通に接続した構成を有し、例えば、入力側及び出力側トランジスタのトランジスタサイズの比に応じて、入力電流に対して所定の電流比（増幅比）となる電流値を有する出力電流を取り出すものである。

【0003】

一方、近年、パーソナルコンピュータや映像機器のモニタやディスプレイとして多用されている液晶表示装置（LCD）に続く次世代の表示デバイス（ディスプレイ）として、有機エレクトロルミネッセンス素子（以下、「有機EL素子」と略記する）や無機エレクトロルミネッセンス素子（以下、「無機EL素子」と略記する）、あるいは、発光ダイオード（LED）等のような自己発光型の光学要素（発光素子）を、マトリクス状に配列した表示パネルを備えた発光素子型のディスプレイ（表示装置）の、実用化に向けた研究開発が盛んに行われている。

30

【0004】

このような発光素子型ディスプレイ（特に、アクティブマトリクス駆動方式を適用した発光素子型ディスプレイ）においては、液晶表示装置に比較して、表示応答速度が速く、視野角依存性もなく、また、高輝度・高コントラスト化、表示画質の高精細化、低消費電力化等が可能であるとともに、液晶表示装置のようにバックライトを必要としないので、一層の薄型軽量化が可能であるという極めて優位な特徴を有している。

【0005】

40

このようなディスプレイの一例は、概略、行方向に配設された走査ラインと列方向に配設されたデータラインの各交点近傍に発光素子を含む表示画素が配列された表示パネルと、画像表示信号（表示データ）に応じた階調電流を生成して、データラインを介して各表示画素に供給するデータドライバと、所定のタイミングで走査信号を順次印加して特定の行の表示画素を選択状態にする走査ドライバと、を備え、各表示画素に供給された上記階調電流により、各発光素子が表示データに応じた所定の輝度階調で発光動作して、所望の画像情報が表示パネルに表示される。なお、発光素子型のディスプレイの具体例については、後述する発明の実施の形態において、詳しく説明する。

【0006】

ここで、上記ディスプレイにおける表示駆動動作としては、走査ドライバにより選択され

50

た特定の行の表示画素（発光素子）に対して、データドライバにより印加する階調信号電圧の電圧値を、表示データに応じて調整することにより、各発光素子に流す発光駆動電流の電流値を制御して、所定の輝度階調で発光動作させる電圧指定型の駆動方式や、データドライバにより供給する駆動電流（階調電流）の電流値を調整することにより、各発光素子に流す発光駆動電流の電流値を制御する電流指定型の駆動方式が知られている。

【0007】

このような表示駆動方式のうち、電圧指定型の駆動方式においては、各表示画素において階調信号電圧の電圧成分を電流成分に変換する画素駆動回路を備える必要があるが、この画素駆動回路を構成する能動素子（薄膜トランジスタ等）の特性は外的環境や経時変化による影響を受けやすく、そのため、発光駆動電流の電流値の変動が大きくなり、長期間にわたり安定的に所望の発光特性を得ることが困難であるという問題があるのに対して、表示画素に供給する駆動電流の電流値を調整する電流指定型の駆動方式においては、このような素子特性の変動を抑制することができるという優位性を有している。なお、電流指定型の駆動方式に適用される画素駆動回路の構成例については、詳しく後述する。

10

【0008】

そして、このような電流指定型の駆動方式を採用したディスプレイに適用されるデータドライバの具体的な構成としては、例えば、図23に示すように、電流路の一端側（エミッタ）が電源端子T M pに接続されるとともに、電流路の他端側（コレクタ）が基準電流入力端子T M rに接続されたトランジスタT P rと、電流路の一端側（エミッタ）が共通電源ラインL pを介して上記電源端子T M pに共通に接続されるとともに、電流路の他端側（コレクタ）が個別の出力端子O U T 1、O U T 2、・・・O U T mに接続され、かつ、各制御端子（ベース）が上記トランジスタT P rの制御端子（ベース）に並列的に接続された複数のトランジスタT P 1、T P 2、・・・T P mからなるカレントミラー回路を基本構成として備えた定電流生成供給回路を良好に適用することができる。

20

【0009】

このようなデータドライバにおいては、トランジスタT P rに流れる基準電流I rに応じて、複数のトランジスタT P 1、T P 2、・・・T P mに流れる一定の電流値を有する駆動電流I P 1、I P 2、・・・I P mを個別の出力端子O U T 1、O U T 2、・・・O U T mを介して（もしくは、図示を省略した出力回路をさらに介して）、図示を省略した表示パネルを構成する複数の表示画素に一括して供給することにより、表示画素（発光素子）を発光動作させることができる。ここで、図23に示したようなデータドライバ（定電流生成供給回路）については、例えば、特許文献1等に、その基本構成や、出力電流間のバラツキを改善した構成が記載されている。

30

【0010】

なお、図23に示した従来技術においては、データドライバにより生成された駆動電流をデータドライバ側から表示パネル（表示画素）側に、流し込む方向に供給する場合について説明したが、上記特許文献1にも示されているように、データドライバにより生成された駆動電流を表示パネル（表示画素）側からデータドライバ側に、引き込む方向に供給するものも知られている。また、図23に示した電流生成供給回路を構成するカレントミラー回路は、バイポーラトランジスタを適用した回路構成を有しているが、電界効果型トランジスタを適用したものも知られている。

40

【0011】

【特許文献1】

特開2002-202823号公報（第3頁、図2、図15）

【0012】

【発明が解決しようとする課題】

上述したようなカレントミラー回路や、カレントミラー回路を適用したデータドライバ（表示装置）においては、以下に示すような問題を有していた。

（1）すなわち、従来のカレントミラー回路においては、発光素子等の負荷を所定の駆動状態で動作させる場合、該駆動状態に応じた電流値を有する出力電流（駆動電流）を生成

50

するために、入力側トランジスタ（基準電流が流れるトランジスタ）に流れる入力電流の電流値を変更制御する（変化させる）必要がある。そのため、特定の負荷を異なる駆動状態で連続的に動作させる場合、入力電流の設定制御が煩雑になるという問題を有していた。

【0013】

（2）また、上述したようなカレントミラー回路をデータドライバに適用した場合において、表示データに応じた階調電流（駆動電流）を表示画素ごとに生成し、各データラインを介して各表示画素に供給する場合、各データラインに供給される階調電流は表示データに対応して変化するため、所定の電流源から電流供給ラインを介して各カレントミラー回路の入力側に供給される入力電流（基準電流）も変化することになる。

10

【0014】

一般に、信号配線には寄生容量（配線容量）が存在するため、上述したような電流供給ラインを介して電流を供給する動作は、当該信号配線に存在する寄生容量を所定の電位まで充電、あるいは、放電することに相当する。そのため、特に、電流供給ラインを介して供給される電流が微少である場合には、その充放電動作に時間を要し、電流供給ラインの電位が安定するまでに比較的長い時間を要することになる。

【0015】

ここで、データドライバにおける動作は、データライン数（すなわち、表示画素数）が増加するほど、各データラインにおける電流の保持、供給動作等に割り当てられる動作期間が短くなって高速な動作を要求されるが、上述したように電流供給ラインへの充放電動作にある程度の時間を要するため、この充放電動作の速度に起因してデータドライバの動作速度が律速されてしまうという問題を有していた。すなわち、表示パネルの小型化や高精細化（高解像度化）等に伴って、階調電流の電流値が小さくなるほど、データドライバの動作速度（又は、動作期間）が制約されることになり、良好な画像表示動作を実現することが困難になるという問題を有していた。

20

【0016】

（3）さらに、カレントミラー回路を適用したデータドライバを備えた表示装置において、画像情報をカラー表示する場合にあっては、一般に、赤（R）、緑（G）、青（B）の各色の発光素子の発光輝度を、表示データに含まれる各色成分に応じて個別に制御することにより、所望の発光色が得られるが、後述するように、RGB各色の発光素子における階調電流に対する発光輝度の関係（電流 - 輝度特性）は各々異なるため、各色の発光素子に階調電流を供給するカレントミラー回路に流す入力電流の電流値を個別かつ適切に制御する必要があった。

30

そのため、カラー表示を行うための駆動制御が煩雑になり、特に、表示色が良好に白色と認識されるように、RGB各色の発光素子の発光輝度を設定するホワイトバランスを良好に制御することが困難となり、表示画質の劣化を招くという問題を有していた。

【0017】

そこで、本発明は、上述した課題に鑑み、負荷に供給する駆動電流が微少な場合であっても、適切な電流値を有する駆動電流を迅速に生成、供給することができる電流生成供給回路及びその制御方法を提供し、以て、表示データに対応した適切な電流値を有する階調電流を迅速に生成するとともに、ホワイトバランスを改善して、表示応答特性及び表示画質の向上を図ることができる表示装置を提供することを目的とする。

40

【0033】

請求項1記載の表示装置は、少なくとも、少なくとも、複数の走査線及び複数の信号線が相互に直交するように配設され、該走査線及び該信号線の交点に複数の表示画素がマトリクス状に配列された表示パネルと、前記各表示画素を行単位で選択状態にするための走査信号を前記各走査線に印加する走査駆動手段と、表示信号に基づく階調電流を、前記各信号線を介して前記各表示画素に供給する信号駆動手段と、を備え、選択状態にある前記表示画素に対して、所定の電流値を有する前記階調電流を供給することにより、前記表示パネルに所望の画像情報を表示する表示装置において、前記信号駆動手段は、前記複数の信

50

号線の各々に対応して、少なくとも、前記表示信号に基づく複数ビットのデジタル信号を各ビットごとに保持する信号保持手段、及び、互いにトランジスタサイズが異なる複数の基準電流トランジスタを備え、定電流源から供給される一定の基準電流が供給される入力側電流回路と、各々、前記基準電流に対して所定の電流比率の電流値を有する単位電流を生成する複数の出力電流トランジスタを備え、前記信号保持手段に保持された前記デジタル信号の各ビット値に応じて、前記単位電流を選択的に合成し、前記階調電流として前記各表示画素に供給する出力側電流回路と、前記複数の基準電流トランジスタのうち一つの基準電流トランジスタに前記基準電流を選択的に流す切換スイッチを備え、該切換スイッチにより前記基準電流に対する前記単位電流の前記電流比率を変更設定する特性制御手段と、からなる電流生成手段、を備えた電流生成供給回路を前記複数の信号線の各々に対応して複数具備し、前記表示パネルにおいて、前記複数の表示画素の各々は、前記階調電流の電流値に応じた輝度階調で発光動作し、赤色、緑色、青色の何れかの発光色を有する電流駆動型の発光素子を備え、前記各信号線に沿って同じ発光色の発光素子を備える表示画素が配列され、前記信号駆動手段において、前記各電流生成供給回路は前記各発光色に対応して設けられ、該各発光色に対応する前記電流生成供給回路の前記入力側電流回路における前記複数の基準電流トランジスタのトランジスタサイズは、該各電流生成供給回路で互いに異なる値に設定され、前記特性制御手段は、前記各発光色に対応する前記各電流生成供給回路の前記電流比率を変更設定し、前記各発光色に対応する前記各電流生成供給回路に変更設定される前記電流比率は、前記表示信号が最高階調であるときの前記各発光色の、前記発光素子の発光輝度の割合が、白色光を構成する赤色、緑色、青色成分の輝度の割合に基づく値に設定されていることを特徴とする。

10

20

【0034】

請求項2記載の表示装置は、請求項1記載の表示装置において、前記入力側電流回路は、前記基準電流トランジスタに流れる前記基準電流の電流成分に応じた電荷を蓄積する電荷蓄積手段を備え、前記出力側電流回路は、該電荷蓄積手段に保持された電荷量に応じた電圧成分に基づいて、前記出力電流トランジスタにより前記所定の電流比率の電流値を有する電流を生成することを特徴とする。

【0035】

請求項3記載の表示装置は、請求項1乃至2のいずれかに記載の表示装置において、前記電流生成手段において、前記基準電流トランジスタと前記出力電流トランジスタとは、カレントミラー回路を構成することを特徴とする。

30

請求項4記載の表示装置は、請求項1乃至3のいずれかに記載の表示装置において、前記電流生成手段は、前記複数の単位電流が、前記複数ビットのデジタル信号の各々に対応して、前記基準電流に対して各々異なる比率の電流値を有するように設定されていることを特徴とする。

【0036】

請求項5記載の表示装置は、請求項4記載の表示装置において、前記複数の出力電流トランジスタは、トランジスタサイズが各々異なるように形成されていることを特徴とする。

請求項6記載の表示装置は、請求項5記載の表示装置において、前記複数の出力電流トランジスタは、該各出力電流トランジスタの各チャンネル幅が、互いに 2^k ($k = 0, 1, 2, 3, \dots$)で規定される、異なる比率に設定されていることを特徴とする。

40

【0037】

請求項7記載の表示装置は、請求項2記載の表示装置において、前記電流生成手段は、所定のタイミングで、前記切換スイッチにより選択された前記基準電流トランジスタに前記基準電流を流して、前記電荷蓄積手段に蓄積された電荷量を、前記基準電流に応じた電荷量にリフレッシュするリフレッシュ手段を備えたことを特徴とする。

請求項8記載の表示装置は、請求項1乃至7のいずれかに記載の表示装置において、前記信号駆動手段は、前記基準電流が供給される基準電流供給線を備え、前記複数の電流生成供給回路の各々は、前記複数の表示画素に対応して、前記基準電流供給線に並列に接続

50

され、該基準電流供給線を介して前記基準電流が供給されることを特徴とする。

【0038】

請求項9記載の表示装置は、請求項1乃至8のいずれかに記載の表示装置において、前記信号駆動手段は、少なくとも、前記信号線の各々に対して2組の前記電流生成供給回路を備え、一方の前記電流生成供給回路において先に保持した前記複数ビットのデジタル信号に基づく前記階調電流を前記表示画素に供給する動作期間中に、他方の前記電流生成供給回路において次の前記複数ビットのデジタル信号を保持する動作を、交互に順次繰り返し実行することを特徴とする。

【0039】

請求項10記載の表示装置は、請求項1乃至9のいずれかに記載の表示装置において、前記電流生成手段は、前記階調電流の信号極性を、前記表示画素側から引き込む方向に流すように設定することを特徴とする。

10

請求項11記載の表示装置は、請求項1乃至9のいずれかに記載の表示装置において、前記電流生成手段は、前記階調電流の信号極性を、前記表示画素に流し込む方向に流すように設定することを特徴とする。

【0041】

請求項12記載の表示装置は、請求項1記載の表示装置において、前記発光素子は、有機エレクトロルミネッセント素子であることを特徴とする。

【0042】

すなわち、本発明に係る電流生成供給回路及びその制御方法は、有機EL素子や発光ダイオード等のように、電流値に応じて所定の駆動状態（発光輝度）で動作する負荷に対して、所定の電流値を有する駆動電流（負荷駆動電流、階調電流）を個別に供給する電流駆動回路であって、少なくとも、互いにトランジスタサイズが異なる複数の基準電流トランジスタを備えた入力側電流回路（基準電流トランジスタ部）と、上記複数の基準電流トランジスタのうち、一の基準電流トランジスタに定電流源（定電流発生源）から供給される一定の電流値を有する基準電流が流れることにより、該基準電流の電流成分に応じて基準電流トランジスタの制御端子に生じる電圧成分に基づいて導通状態が制御される出力電流トランジスタ（単位電流トランジスタ）を備え、該出力トランジスタに流れる電流を上記駆動電流として負荷に供給する出力側電流回路（単位電流トランジスタ部）と、を有し、上記入力側電流回路において一の基準電流トランジスタを選択することにより、基準電流に対する駆動電流の電流比率を変更設定するように構成されている。

20

30

【0043】

ここで、基準電流トランジスタと出力電流トランジスタとは、各々の制御端子相互が共通に接続されたカレントミラー回路を構成している。

これにより、負荷を所定の駆動特性で動作させる場合であっても、基準電流の電流値を変更制御することなく、複数の基準電流トランジスタのいずれかを選択する簡易な制御のみで行うことができるため、基準電流が供給される電流供給ラインに存在する寄生容量への充放電動作に起因する電流生成供給回路の動作速度の低下を抑制して、負荷を所望の駆動状態で迅速に動作させることができる。

【0044】

40

特に、電流生成供給回路は、例えば、負荷の駆動状態を設定する複数ビットのデジタル信号を並列的に取り込んで保持する信号保持手段（データラッチ部）を備え、また、出力側電流回路は、上記複数ビットのデジタル信号の各ビットに対応し、上記基準電流に対して各々所定の電流比率を有する複数の単位電流を生成する複数の出力電流トランジスタ（単位電流トランジスタ）を備え、信号保持手段に保持されたデジタル信号の各ビット値に応じて、各単位電流を選択的に合成することにより所定の電流値を有する駆動電流を生成して負荷に供給する構成を適用することができる。

これにより、負荷に直接駆動電流を供給する電流駆動回路において、一定の基準電流、及び、複数ビットのデジタル信号に基づいて、負荷を所望の駆動状態で動作させることができる電流値を有する駆動電流を生成することができるため、駆動電流の電流値が微少な場

50

合や、負荷への駆動電流の供給時間が短い場合であっても、負荷をより迅速かつ的確な駆動状態で動作させることができる。

【 0 0 4 5 】

また、基準電流トランジスタと出力電流トランジスタの制御端子が共通に接続される接点に、一の基準電流トランジスタに基準電流が流れることにより生じる電圧成分を保持（電荷を保持）する電荷蓄積手段（コンデンサ）が設けられ、所定のタイミングで上記一の基準電流トランジスタに基準電流を流すことにより、該電荷蓄積手段に保持された電圧成分をリフレッシュするように構成されているので、出力電流トランジスタにおける電流リーク等に起因する、上記電圧成分の電圧低下を抑制して、各出力電流トランジスタの導通状態を均一化することができ、負荷を適切かつ安定した状態で動作させることができる。

10

【 0 0 4 6 】

さらに、本発明に係る電流生成供給回路及びその制御方法においては、複数の負荷における各々の駆動状態が相互に関連して特定の状態を実現する場合（例えば、後述するような R G B 各色の発光輝度を制御することにより、白色光を実現するような場合）、該複数の負荷相互の駆動状態を所定の関係に保持するように、各負荷に駆動電流を供給する電流生成手段における、基準電流に対する各駆動電流の電流比率（すなわち、駆動特性）を個別に設定することにより、上記負荷相互の駆動状態を所定の関係に良好に保持することができる。

【 0 0 4 7 】

そして、本発明に係る表示装置においては、相互に直交する複数の走査ライン（走査線）及び複数のデータライン（信号線）の交点近傍に、発光素子を備えた複数の表示画素をマトリクス状に配列してなる表示パネルを備えた表示装置において、上述したような電流生成供給回路を、各データライン（又は、表示画素）に対応して設けられるデータドライバ（信号駆動手段）の階調電流生成回路に適用し、表示パネルの所定の行に配列された表示画素群の選択期間に、データラッチ部（信号保持手段）に保持した複数ビットのデジタル信号（表示データ）及び定電流源から供給される一定の基準電流に基づいて、電流生成部（電流生成手段）において生成された特定の単位電流の合成電流を、階調電流として表示画素に供給する電流生成供給動作に先立って、表示画素（発光素子）の発光特性（階調 - 輝度特性）に応じて、上記電流生成部において生成される単位電流（さらには、単位電流を合成して得られる階調電流）の、基準電流に対する電流比率を変更設定するように構成されている。

20

30

これにより、表示画素を所定の階調 - 輝度特性で発光動作させる場合であっても、基準電流の電流値を変更制御することなく、複数の基準電流トランジスタのいずれかを選択する制御のみで簡易に切り換え制御することができる。

【 0 0 4 8 】

また、階調電流生成回路により表示画素に供給される階調電流が、一定の基準電流、及び、複数ビットのデジタル信号に基づいて生成されるので、表示画素を比較的低い輝度階調で発光動作させる場合（階調電流の電流値が微少な場合）や、表示パネルの高精細化等に伴って表示画素への階調電流の供給時間（選択時間）が短く設定されている場合であっても、基準電流が供給される基準電流供給線に存在する寄生容量への充放電動作に起因する、信号の伝達遅延の影響を排除することができ、データドライバの動作速度の低下を抑制して、表示装置における表示応答特性並びに表示画質の向上を図ることができる。

40

【 0 0 4 9 】

さらに、本発明に係る表示装置においては、所望の画像情報のカラー表示を行う場合、R G B の各色に対応する発光素子に対応して設けられた各階調電流生成回路（電流生成供給回路）における、上記基準電流に対する各単位電流の電流比率を適宜制御して、特定の階調で R G B 各色の発光輝度が最適なホワイトバランスを有するように設定されているので、R G B 各色の発光素子における電流 - 輝度特性が異なっている場合であっても、簡易な制御方法により良好な輝度の白色表示及びカラー表示を実現することができ、表示画質の向上を図ることができる。

50

【 0 0 5 0 】

なお、本発明に係る表示装置においては、表示画素が接続された各列のデータラインごとに上述した階調電流生成回路（電流駆動回路）を2組備え、該2組の階調電流生成回路を交互に選択状態に設定して、一方の階調電流生成回路から所定の行の表示画素群に階調電流を供給する動作を実行しつつ、並行して、他方の階調電流生成回路において、次の行の表示画素に対応した表示データ（複数ビットのデジタル信号）を取り込み保持する動作を実行するように構成したものであってもよい。これによれば、特定の行の表示画素に階調電流を供給する動作と、次行の表示画素に供給する階調電流を生成するための表示データを取り込む動作を、2組の階調電流生成回路により交互に繰り返し実行することにより、各行の表示画素に対して連続的に階調電流を生成して供給することができるので、実質的にデータドライバの動作速度を向上させて、表示装置の画質の向上を図ることができる。

10

【 0 0 5 1 】

【発明の実施の形態】

以下、本発明に係る電流生成供給回路及びその制御方法並びに電流生成供給回路を備えた表示装置について、実施の形態を示して詳しく説明する。

まず、本発明に係る電流生成供給回路及びその制御方法について、図面を参照して説明する。

【 0 0 5 2 】

< 電流生成供給回路の第1の実施形態 >

図1は、本発明に係る電流生成供給回路の第1の実施形態を示す概略構成図である。

20

図1に示すように、本実施形態に係る電流生成供給回路（電流生成手段）CLMは、高電位電源+Vと接点Npaとの間に電流路（ソース・ドレイン）を有するpチャネル型の電界効果型トランジスタ（以下、「pチャネル型トランジスタ」と記す）TPAと、接点Npa及びpチャネル型トランジスタTPAの制御端子（ゲート端子）と接点Npとの間の接続状態（導通状態）を制御するスイッチSWAと、高電位電源+Vと接点Npbとの間に電流路を有するpチャネル型トランジスタTPBと、接点Npb及びpチャネル型トランジスタTPBの制御端子と接点Npとの間の接続状態を制御するスイッチSWBと、電流路が高電位電源+Vと出力端子T_{out}との間に接続され、制御端子が接点Npに接続されたpチャネル型トランジスタ（出力電流トランジスタ）TPCと、接点Npと高電位電源+Vとの間に接続されたコンデンサ（電荷蓄積手段）Cpと、を備え、さらに、接点Npと低電位電源（例えば、接地電位）-Vとの間に、一定の電流値を有する基準電流I_{ref}を供給する定電流発生源（定電流源）IRが接続された構成を有している。

30

【 0 0 5 3 】

ここで、本実施形態においては、pチャネル型トランジスタTPA及びTPBの一端側に高電位電源+Vを接続するとともに、定電流発生源IRの他端側に低電位電位電源-Vを接続することにより、後述するように、高電位電源+V、pチャネル型トランジスタTPA及びTPB側から定電流発生源IR方向に基準電流I_{ref}が引き抜くように流れる。

また、本実施形態においては、高電位電源+Vと接点Np（又は、定電流発生源IR）との間には、pチャネル型トランジスタTPA及びスイッチSWAからなる回路と、pチャネル型トランジスタTPB及びスイッチSWBからなる回路を並列に接続した構成を示したが、本発明はこれに限定されるものではなく、2系統以上の複数の回路が並列に接続された構成を有するものであってもよい。

40

【 0 0 5 4 】

電流生成供給回路を構成するpチャネル型トランジスタTPA及びTPB（基準電流トランジスタ）は、各々異なるチャネル幅を有するように設定され、また、スイッチSWA及びSWB（切換スイッチ）は、各々図示を省略した制御部から供給される制御信号CNT（切換制御信号CNa、CNb）に基づいて、いずれか一方のみが導通状態になるように制御され、pチャネル型トランジスタTPA又はTPBのゲート端子及び電流路を接点Npに選択的に接続するように構成されている。

【 0 0 5 5 】

50

これにより、制御信号CNT（切換制御信号CNa、CNb）に基づいて、pチャネル型トランジスタTPA又はTPBのいずれか一方が、高電位電源+Vと接点Npとの間に電氣的に接続されて、定電流発生源IRにより該pチャネル型トランジスタに一定の電流値を有する基準電流Irefが供給されることにより、各のゲート端子（接点Np）に、上記基準電流Irefとpチャネル型トランジスタTPA又はTPBのチャネル幅に応じた一定の電圧成分（基準電圧）が生じ、pチャネル型トランジスタTPCのゲート端子に印加される。すなわち、pチャネル型トランジスタTPA又はTPBとpチャネル型トランジスタTPCはカレントミラー回路を構成している。

【0056】

ここで、pチャネル型トランジスタTPA及びTPBは、各々異なるチャネル幅を有するように設定されているので、接点Npに生じる電圧成分は、スイッチSWA及びSWBの導通状態に応じて、2種類の異なるレベルとなる。これにより、接点Npに生じる電圧成分に応じて、pチャネル型トランジスタTPCの導通状態が制御されて、高電位電源+Vからpチャネル型トランジスタTPC及び出力端子Toutを介して出力される電流Ioutが2種類の電流値に設定されることになる。すなわち、一定の基準電流Irefに対して、出力信号Ioutの電流値を規定する電流比率（駆動特性）を2種類設定することができる。これらのpチャネル型トランジスタTPA、TPB及びスイッチSWA、SWBを含む回路構成は、本発明における入力側電流回路を構成し、pチャネル型トランジスタTPCを含む回路構成は、本発明における出力側電流回路を構成する。

【0057】

なお、本実施形態においては、上述したように、電流生成供給回路から出力電流Ioutを流し出す方向に供給する構成（以下、便宜的に、「電流印加方式」と記す）を示したが、本発明はこれに限定されるものではなく、図1（b）に示すように、電流生成供給回路方向に出力電流Ioutを引き込むように供給する構成（以下、便宜的に、「電流シンク方式」と記す）を有するものであってもよい。この場合、図1（b）に示すように、図1（a）に示した電流生成供給回路CLMにおいて、pチャネル型トランジスタTPA～TPCに替えて、nチャネル型の電界効果型トランジスタ（nチャネル型トランジスタ）TNA～TNCを適用し、基準電流Irefを定電流発生源IR側から電流生成供給回路CLMに流し込むように供給するように、定電流発生源IRの他端側に高電位電源+Vが接続され、nチャネル型トランジスタTNA～TNCの一端側が低電位電源-Vに接続された構成を有している。

【0058】

<電流生成供給回路の第2の実施形態>

図2は、本発明に係る電流生成供給回路の第2の実施形態を示す概略構成図である。ここで、上述した第1の実施形態と同等の構成については、同一又は同等の符号を付してその説明を簡略化する。

図2（a）に示すように、本実施形態に係る電流生成供給回路ILAは、電流値を指定するための複数ビットのデジタル信号（本実施形態においては、4ビットの場合を示す）d0、d1、d2、d3（d0～d3）を個別に取り込んで保持（ラッチ）するラッチ回路LC0、LC1、LC2、LC3（LC0～LC3）を備えたデータラッチ部（信号保持手段）10と、定電流発生源（定電流源）IRから基準電流供給線Lsを介して供給される一定の電流値を有する基準電流Irefを取り込み、上記データラッチ部10（各ラッチ回路LC0～LC3）から出力される出力信号（反転出力信号）d10*、d11*、d12*、d13*（d10*～d13*；以下、本明細書中では、反転極性を示す記号を、便宜的に「*」を用いて示す。図2（a）、（b）の符号参照）に基づいて、基準電流Irefに対して所定比率の電流値を有する負荷駆動電流（駆動電流）IDを生成し、駆動電流供給線Ldを介して図示を省略した負荷に出力する電流生成部（駆動電流生成手段）20Aと、を有して構成されている。ここで、本実施形態においては、定電流発生源IRは、電流生成部20Aから基準電流Irefを引き抜く方向に流すように、他端側が低電位電源（接地電位）Vgndに接続されている。

【 0 0 5 9 】

なお、図 2 (a) に示したデータラッチ部 1 0 の構成は、本明細書においては、便宜的に図 2 (b) に示すような回路記号で表す。図 2 (b) において、 $I N 0 \sim I N 3$ は、各々、図 2 (a) に示した各ラッチ回路 $L C 0 \sim L C 3$ の入力接点 $I N$ を示し、 $O T 0 \sim O T 3$ は、各々、各ラッチ回路 $L C 0 \sim L C 3$ の非反転出力接点 $O T$ を示し、 $O T 0^* \sim O T 3^*$ は、各々、各ラッチ回路 $L C 0 \sim L C 3$ の反転出力接点 $O T^*$ を示す。

【 0 0 6 0 】

以下、上記各構成について、具体的に説明する。

(データラッチ部 1 0)

データラッチ部 1 0 は、図 2 (a) に示すように、デジタル信号 $d 0 \sim d 3$ のビット数 (4 ビット) に応じた数のラッチ回路 $L C 0 \sim L C 3$ が並列に設けられた構成を有し、図示を省略したタイミングジェネレータやシフトレジスタ等から出力されるタイミング制御信号 (非反転クロック信号) $C L K$ 、(反転クロック信号) $C L K^*$ に基づいて、該タイミング制御信号 $C L K$ がハイレベル ($C L K^*$ がローレベル) となるタイミングで、各々個別に供給される上記デジタル信号 $d 0 \sim d 3$ を同時に取り込み、タイミング制御信号 $C L K$ がローレベル ($C L K^*$ がハイレベル) となるタイミングで、取り込んだデジタル信号 $d 0 \sim d 3$ に基づく信号レベル (非反転レベル及び反転レベル) を出力、保持する動作 (信号保持動作) を実行する。

【 0 0 6 1 】

(電流生成部 2 0 A)

図 3 は、本実施形態に係る電流生成供給回路に適用される電流生成部の一具体例を示す回路構成図であり、図 4 は、本実施形態に係る電流生成供給回路における指定階調に対する電流特性 (階調 - 電流特性) の一例を示す特性図である。

電流生成部 2 0 A は、図 3 に示すように、基準電流 I_{ref} に対して、各々、異なる比率の電流値を有する複数の単位電流 I_{sa} 、 I_{sb} 、 I_{sc} 、 I_{sd} ($I_{sa} \sim I_{sd}$) を生成するカレントミラー回路部 2 1 A と、上記複数の単位電流 $I_{sa} \sim I_{sd}$ のうち、上述したデータラッチ部 1 0 の各ラッチ回路 $L C 0 \sim L C 3$ から出力される出力信号 (反転出力信号) $d 1 0^* \sim d 1 3^*$ (図 2 に示した反転出力接点 $O T 0^* \sim O T 3^*$ の信号レベル) に基づいて、任意の単位電流を選択するスイッチ回路部 (選択スイッチ) 2 2 A と、を備えている。そして、カレントミラー回路部 2 1 A は、さらに、基準電流トランジスタ部と単位電流トランジスタ部から構成されている。

【 0 0 6 2 】

カレントミラー回路部 2 1 A を構成する基準電流トランジスタ部 (入力電流回路) は、具体的には、上述した第 1 の実施形態に示した電流生成供給回路 $C L M$ における、 p チャネル型トランジスタ $T P A$ 、 $T P B$ 、スイッチ $S W A$ 、 $S W B$ 、コンデンサ $C p$ からなる回路と同等の構成を有し、定電流発生源 $I R$ から基準電流供給線 $L s$ を介して、基準電流 I_{ref} が供給される (引き抜かれる) 電流入力接点 $I N i$ (接点 $N g a$) と高電位電源 $+ V$ との間に、 p チャネル型トランジスタからなる基準電流トランジスタ $T P 1 1 a$ 及びスイッチ $S A a$ を備えた回路と、 p チャネル型トランジスタからなる基準電流トランジスタ $T P 1 1 b$ 及びスイッチ $S A b$ を備えた回路と、が各々並列に接続された構成を有している。また、電流入力接点 $I N i$ が接続される接点 $N g a$ と高電位電源 $+ V$ との間にはコンデンサ (電荷蓄積手段) $C a$ が接続されている。

【 0 0 6 3 】

ここで、 p チャネル型トランジスタ $T P 1 1 a$ の電流路及び制御端子 (ゲート) は、切換制御信号 $C N a$ により導通状態が制御されるスイッチ $S A a$ を介して、電流入力接点 $I N i$ 及び接点 $N g a$ に接続され、また、 p チャネル型トランジスタ $T P 1 1 b$ の電流路及び制御端子 (ゲート) は、切換制御信号 $C N b$ により導通状態が制御されるスイッチ $S A b$ を介して、電流入力接点 $I N i$ 及び接点 $N g a$ に接続されている。

【 0 0 6 4 】

また、カレントミラー回路部 2 1 A を構成する単位電流トランジスタ部 (出力電流回路)

は、具体的には、各接点 N_a 、 N_b 、 N_c 、 N_d と高電位電源 $+V$ との間に、各々、電流路が並列に接続されるとともに、各制御端子が上記接点 N_{ga} に共通に接続され、各々所定のチャンネル幅を有する p チャンネル型トランジスタからなる単位電流トランジスタ（出力電流トランジスタ） $TP12$ 、 $TP13$ 、 $TP14$ 、 $TP15$ （ $TP12 \sim TP15$ ）と、を備えた構成を有している。ここで、単位電流トランジスタ $TP12 \sim TP15$ は、後述するように、各々トランジスタサイズが各々所定の比率で異なるように構成されている。なお、図3においては、カレントミラー回路部 $21A$ を構成する各電界効果型トランジスタのトランジスタサイズの大小関係を、トランジスタの回路記号の幅を変えることで便宜的かつ概念的に示した。

【0065】

また、スイッチ回路部 $22A$ は、負荷が接続される電流出力接点 OUT_i と上記各接点 N_a 、 N_b 、 N_c 、 N_d との間に電流路が接続されるとともに、制御端子に上記データラッチ部 10 の各ラッチ回路 $LC0 \sim LC3$ から個別に出力される出力信号 $d10^* \sim d13^*$ が並列的に印加される複数（4個）の p チャンネル型トランジスタからなるスイッチトランジスタ $TP16$ 、 $TP17$ 、 $TP18$ 、 $TP19$ （ $TP16 \sim TP19$ ）と、を備えた構成を有している。

【0066】

そして、本実施形態に係る電流生成部 $20A$ においては、特に、上述したカレントミラー回路部 $21A$ を構成する各単位電流トランジスタ $TP12 \sim TP15$ に流れる単位電流 $I_{sa} \sim I_{sd}$ が、基準電流トランジスタ部（基準電流トランジスタ $TP11a$ 又は $TP11b$ ）に流れる一定の基準電流 I_{ref} に対して、各々異なる所定の比率の電流値を有するように設定されている。

具体的には、各単位電流トランジスタ $TP12 \sim TP15$ のトランジスタサイズが各々異なる比率、例えば、各単位電流トランジスタ $TP12 \sim TP15$ を構成する電界効果型トランジスタにおいて、チャンネル長を一定とした場合の各チャンネル幅の比が、 $W12 : W13 : W14 : W15 = 1 : 2 : 4 : 8$ になるように形成されている。ここで、 $W12$ は、単位電流トランジスタ $TP12$ のチャンネル幅を示し、 $W13$ は、単位電流トランジスタ $TP13$ のチャンネル幅を示し、 $W14$ は、単位電流トランジスタ $TP14$ のチャンネル幅を示し、 $W15$ は、単位電流トランジスタ $TP15$ のチャンネル幅を示す。

【0067】

これにより、各単位電流トランジスタ $TP12 \sim TP15$ に流れる単位電流 $I_{sa} \sim I_{sd}$ の電流値は、基準電流トランジスタ部（基準電流トランジスタ $TP11a$ 又は $TP11b$ のいずれか）のチャンネル幅を $W11$ とすると、各々 $I_{sa} = (W12 / W11) \times I_{ref}$ 、 $I_{sb} = (W13 / W11) \times I_{ref}$ 、 $I_{sc} = (W14 / W11) \times I_{ref}$ 、 $I_{sd} = (W15 / W11) \times I_{ref}$ に設定される。したがって、単位電流トランジスタ $TP12 \sim TP15$ の各チャンネル幅を、各々 2^k （ $k = 0, 1, 2, 3, \dots$ ； $2^k = 1, 2, 4, 8, \dots$ ）の関係になるように設定することにより、単位電流 $I_{sa} \sim I_{sd}$ 間の電流値を 2^k で規定される比率に設定することができる。

【0068】

特に、本実施形態に係る電流生成部 $20A$ においては、基準電流トランジスタ部として、各々チャンネル幅の異なる2系統の基準電流トランジスタ $TP11a$ 、 $TP11b$ を備えた構成を有しているため、上記基準電流トランジスタ部を構成する基準電流トランジスタ $TP11a$ 又は $TP11b$ を選択的に切り換えることにより、単位電流トランジスタ $TP12 \sim TP15$ により生成される単位電流 $I_{sa} \sim I_{sd}$ の電流値を、各々2種類設定することができる。

【0069】

そして、このように電流値が設定された各単位電流 $I_{sa} \sim I_{sd}$ から、後述するように、複数ビットのデジタル信号 $d0 \sim d3$ （すなわち、データラッチ部 10 からの出力信号 $d10^* \sim d13^*$ ）に基づいて、任意の単位電流を選択して合成することにより、図4に示すように、 2^k 段階の電流値を有する負荷駆動電流 I_D が生成されるとともに、制御信号

10

20

30

40

50

CNT (切換制御信号CNa、CNb)により、複数ビットのデジタル信号d0～d3に基づいて指定される階調(指定階調)に対する電流特性が異なる2種類の負荷駆動電流が生成される。ここで、図4において、SPaは基準電流トランジスタTP11aを選択した場合の電流特性を示し、SPbは基準電流トランジスタTP11bを選択した場合の電流特性を示す。これにより、図2、図3に示したように、4ビットのデジタル信号d0～d3を適用した場合、各単位電流トランジスタTP12～TP15に接続されるスイッチトランジスタTP16～TP19のオン状態に応じて、各電流特性ごとに、 $2^4 = 16$ 段階(階調)の異なる電流値を有する負荷駆動電流IDが生成される。

【0070】

すなわち、このような構成を有する電流生成部20Aにおいては、上記ラッチ回路LC0～LC3から出力される出力信号d10*～d13*の信号レベルに応じて、スイッチ回路部22Aのうちの、特定のスイッチトランジスタがオン動作(スイッチトランジスタTP16～TP19のいずれか1つ以上がオン動作する場合のほか、いずれのスイッチトランジスタTP16～TP19もオフ動作する場合を含む)し、該オン動作したスイッチトランジスタに接続されたカレントミラー回路部22Aの単位電流トランジスタ(TP12～TP15のいずれか1つ以上の組み合わせ)に、基準電流トランジスタTP11a又はTP11bに流れる基準電流Irefに対して、所定比率($a \times 2^k$ 倍; aは基準電流トランジスタTP11a又はTP11bのチャンネル幅W11により規定される定数)の電流値を有する単位電流I_{sa}～I_{sd}が流れ、上述したように、電流出力接点OUTiにおいて、これらの単位電流の合成値となる電流値を有する負荷駆動電流IDが、高電位電源+Vから、オン状態にあるスイッチトランジスタ(TP16～TP19のいずれか)に接続された単位電流トランジスタ(TP12～TP15のいずれか)及び電流出力接点OUTiを介して、図示を省略した負荷方向に流れる。

【0071】

これにより、本実施形態に係る電流生成供給回路ILAにおいては、タイミング制御信号CLK、CLK*により規定されるタイミングで、データラッチ部21Aに入力される複数ビットのデジタル信号d0～d3に応じて、電流生成部22Aにより所定の電流値を有するアナログ電流からなる負荷駆動電流IDが生成されて、負荷に供給されることになる(本実施形態においては、上述したように、電流生成供給回路側から負荷方向に負荷駆動電流が流し込まれる)。

【0072】

したがって、上述したような構成を有する電流生成供給回路ILAにおいては、例えば、図示を省略した制御部(コントローラ)等から出力される電流特性を切り換え制御する制御信号CNT(切換制御信号CNa、CNb)に基づいて、スイッチSAa又はSAbが選択的に導通状態に設定され、2系統の基準電流トランジスタTP11a又はTP11bのうち、いずれか一方の基準電流トランジスタに電流入力接点INiを介して、定電流発生源IRから一定の電流値を有する基準電流Irefが供給される(引き抜かれる)。これにより、該基準電流トランジスタのゲート端子(接点Nga)に上記基準電流Iref及びチャンネル幅に基づいて所定の電圧レベルが一義的に生じ、各単位電流トランジスタのゲート端子に共通に印加される。よって、基準電流Irefに対する、各単位電流トランジスタTP12～TP15に流れる単位電流I_{sa}～I_{sd}の電流比率が一義的に規定され、負荷駆動電流IDの電流特性が設定される。

【0073】

このことから、負荷を比較的低い階調の駆動状態で動作させる場合には、図4中、電流特性SPaに示すように、指定階調に対する負荷駆動電流の変化が緩やかな状態になるように、制御信号CNTにより基準電流トランジスタTP11a側に基準電流Irefを流すように設定し、また、負荷を比較的高い階調の駆動状態で動作させる場合には、図4中、電流特性SPbに示すように、指定階調に対する負荷駆動電流の変化が急峻な状態になるように、制御信号CNTにより基準電流トランジスタTP11bに基準電流Irefを流すように設定することにより、電流生成供給回路ILAに供給する電流成分(基準電流)を一

10

20

30

40

50

定に保持した状態で、負荷を異なる駆動特性で動作させることができる。

【0074】

なお、本実施形態においても、上述した第1の実施形態と同様に、電流生成供給回路に接続された負荷に対して、電流生成供給回路側から負荷駆動電流 I_D を流し込むように電流極性を設定した電流印加方式を適用した構成に限定されるものではなく、負荷側から電流生成供給回路方向に負荷駆動電流 I_D を引き込むように電流極性を設定した電流シンク方式を適用した構成を有するものであってもよい。以下、電流シンク方式に対応した電流生成供給回路について、簡単に後述する。

【0075】

<電流生成供給回路の第3の実施形態>

図5は、本発明に係る電流生成供給回路の第3の実施形態を示す概略構成図であり、図6は、本実施形態に係る電流生成供給回路に適用される電流生成部の一具体例を示す回路構成図である。ここで、上述した実施形態と同等の構成については、同一又は同等の符号を付して、その説明を簡略化又は省略する。

【0076】

図5に示すように、本実施形態に係る電流生成供給回路 ILB は、上述した第2の実施形態(図2参照)と同様に、データラッチ部10と、該データラッチ部10(ラッチ回路 $LC0 \sim LC3$)の非反転出力端子 OT に接続された電流生成部20Bと、を有して構成されている。ここで、本実施形態においては、電流生成部20Bに接続された定電流発生源 IR は、電流生成部20Bに基準電流 I_{ref} を流し込むように、他端側が高電位電源 $+V$ に接続されている。

【0077】

また、本実施形態に係る電流生成部20Bは、図6に示すように、概略、上述した実施形態(図3参照)と略同等の回路構成を有するカレントミラー回路部21B及びスイッチ回路部22Bと、を備え、各ラッチ回路 $LC0 \sim LC3$ からの出力信号(非反転出力信号) $d10 \sim d13$ 、及び、制御部から出力される制御信号 CNT (切換制御信号 CNa 、 CNb)に基づいて、基準電流 I_{ref} に対して、所定比率の電流値を有する複数の単位電流 I_{sh} 、 I_{si} 、 I_{sj} 、 I_{sk} ($I_{sh} \sim I_{sk}$) を選択的に合成して生成される負荷駆動電流 I_D を負荷に供給するように構成されている。

【0078】

電流生成部20Bは、具体的には、カレントミラー回路部21B及びスイッチ回路部22Bを構成する全てのトランジスタ $TN21a$ 、 $TN21b$ 、 $TN22 \sim TN29$ が n チャンネル型トランジスタからなり、基準電流トランジスタ $TN21a$ 、 $TN21b$ は、各々、スイッチ SBa 、 SBb を介して、電流路が電流入力接点 INi と低電位電源 $-V$ (例えば、接地電位) との間に並列に接続されるとともに、各制御端子が、スイッチ SBa 、 SBb を介して、電流入力接点 INi に接続された接点 Ngb に接続されている。接点 Ngb と低電位電源 V_{gnd} との間には容量 Cb が接続されている。また、単位電流トランジスタ $TN22 \sim TN25$ は、各々、電流路が接点 Nh 、 Ni 、 Nj 、 Nk と低電位電源 $-V$ との間に接続されるとともに、制御端子が接点 Ngb に共通に接続され、また、スイッチング用のトランジスタ $TN26 \sim TN29$ は、各々、電流路が上記接点 Nh 、 Ni 、 Nj 、 Nk と電流出力接点 $OUTi$ との間に接続されるとともに、制御端子にデータラッチ部10(ラッチ回路 $LC0 \sim LC3$) から出力される出力信号(非反転出力信号) $d10 \sim d13$ が並列的に印加されるように構成されている。

【0079】

ここで、本実施形態においても、カレントミラー回路部21Bを構成する各単位電流トランジスタ $TN22 \sim TN25$ のトランジスタサイズ(すなわち、チャンネル長を一定とした場合のチャンネル幅)が、基準電流トランジスタ $TN21a$ 又は $TN21b$ を基準として、所定の比率になるように形成され、各電流路に流れる単位電流 $I_{sh} \sim I_{sk}$ が、基準電流 I_{ref} に対して、各々異なる所定の比率の電流値を有するように設定されている。

【0080】

これにより、本実施形態に係る電流生成部20Bにおいても、データラッチ部10（ラッチ回路LC0～LC3）から出力される出力信号d10～d13の信号レベルに応じて、スイッチ回路部22Bの特定のトランジスタTN26～TN29がオン動作して、単位電流トランジスタTN22～TN25を介して基準電流I_{ref}の所定比率倍の電流値を有する単位電流I_{sh}～I_{sk}が流れ、これらの合成電流が電流出力接点OUT_iを介して負荷駆動電流IDとして図示を省略した負荷に供給される（本実施形態においては、負荷側から電流生成供給回路方向に負荷駆動電流が流れ込む）。

【0081】

したがって、上述した第2及び第3の実施形態に示した電流生成供給回路ILA、ILBにおいては、駆動電流供給線L_dを介して負荷に直接接続された電流生成部20A、20Bに、定電流発生源IRから基準電流供給線L_sを介して信号レベルが変動しない一定の基準電流I_{ref}を供給し、複数ビットのデジタル信号d0～d3（データラッチ部10の出力信号d10～d13、d10*～d13*）に基づいて、負荷を所望の駆動状態で動作させることができる電流値を有する負荷駆動電流IDを生成する構成を有していることにより、負荷駆動電流の生成に関連して供給される基準電流が一定電流に保たれているため、負荷駆動電流IDの電流値が微少な場合や、負荷への負荷駆動電流IDの供給時間（あるいは、負荷の駆動時間）が短く設定されている場合であっても、配線容量等の寄生容量への充放電動作に起因する信号遅延の影響を排除することができ、電流生成供給回路の動作速度の低下を抑制して、負荷をより迅速かつ的確な駆動状態で動作させることができる。

また、負荷駆動電流IDの電流値を設定するために電流生成供給回路に供給される電流として一定の電流値からなる基準電流I_{ref}を供給し、かつ、複数ビットのデジタル信号の信号レベルをそのまま適用して複数の単位電流を選択的に合成して負荷駆動電流IDを生成することができるので、負荷を階調駆動する際の駆動制御（負荷駆動電流の生成供給動作）を簡易に行うことができる。

【0082】

なお、上述した第2及び第3の実施形態において、複数ビットのデジタル信号としては、後述するように、表示装置に所望の画像情報を表示するための表示データ（表示信号）を適用することで、この場合において、電流生成供給回路により生成、出力される負荷駆動電流は、表示パネルを構成する各表示画素を所定の輝度階調で発光動作させるために供給される階調電流に対応する。以下、上述したような構成及び機能を有する電流生成供給回路ILA、ILBを、データドライバに適用した表示装置について、具体的に説明する。

【0083】

<表示装置の第1の実施形態>

図7は、本発明に係る電流生成供給回路を適用可能な表示装置の第1の実施形態を示す概略ブロック図であり、図8は、本実施形態に係る表示装置の要部構成を示す概略構成図である。ここでは、表示パネルとしてアクティブマトリクス方式に対応した表示画素を備えた構成について説明する。また、本実施形態においては、データドライバ側から表示画素に階調電流（駆動電流）を流し込むようにした電流印加方式を採用した場合について説明し、上述した実施形態に示した電流生成供給回路（図2、図3）を適宜参照する。

【0084】

図7、図8に示すように、本実施形態に係る表示装置100Aは、概略、複数の表示画素（負荷）がマトリクス状に配列された表示パネル110Aと、表示パネル110Aの行方向に配列された表示画素群ごとに、共通に接続された走査ライン（走査線）SL_a、SL_bに接続された走査ドライバ（走査駆動手段）120Aと、表示パネル110Aの列方向に配列された表示画素群ごとに、共通に接続されたデータライン（信号線）DL₁、DL₂、・・・（DL）に接続されたデータドライバ（信号駆動手段）130Aと、走査ドライバ120A及びデータドライバ130Aの動作状態を制御する各種制御信号を生成、出力するシステムコントローラ140Aと、表示装置100Aの外部から供給される映像信

10

20

30

40

50

号に基づいて、表示データやタイミング信号等を生成する表示信号生成回路150Aと、を備えて構成されている。

【0085】

以下、上記各構成について説明する。

(表示パネル110A)

表示パネル110Aは、図8に示すように、各行ごとの表示画素群に対応して、各々、並列に配設された一対の走査ラインSLa、SLbと、各列ごとの表示画素群に対応するとともに、走査ラインSLa、SLbに対して直交するように配設されたデータラインDLと、これらの直交するラインの各交点近傍に配列された複数の表示画素(図8中、画素駆動回路DCx及び有機EL素子OELからなる構成)と、を備えた構成を有している。

10

【0086】

表示画素は、例えば、走査ドライバ120Aから走査ラインSLaを介して印加される走査信号Vsel、走査ラインSLbを介して印加される走査信号Vsel* (走査ラインSLaに印加される走査信号Vselの極性反転信号; 図8の符号参照)、及び、データドライバ130AからデータラインDLを介して供給される階調電流(負荷駆動電流)Ipixに基づいて、各表示画素における階調電流Ipixの書込動作及び発光動作を制御する画素駆動回路DCxと、該画素駆動回路DCxから供給される発光駆動電流の電流値に応じて発光輝度が制御される、周知の有機EL素子(発光素子)OELと、を有して構成されている。なお、本実施形態においては、表示画素の発光素子として、有機EL素子OELを適用した構成を示すが、本発明はこれに限定されるものではなく、発光素子に供給される発光駆動電流の電流値に応じて所定の輝度階調で発光動作する電流駆動型の発光素子であれば、発光ダイオード等の他の発光素子を適用するものであってもよい。

20

【0087】

ここで、画素駆動回路DCxは、概略、走査信号Vsel、Vsel*に基づいて各表示画素の選択/非選択状態を制御し、選択状態において表示データに応じた階調電流Ipixを取り込んで電圧レベルとして保持し、非選択状態において上記保持した電圧レベルに基づく発光駆動電流を有機EL素子OELに供給して、所定の輝度階調で発光させる動作を維持する機能を有している。なお、画素駆動回路DCxに適用可能な回路構成例については後述する。

【0088】

(走査ドライバ120A)

走査ドライバ120Aは、図8に示すように、シフトレジスタとバッファからなるシフトブロックSBを、各行の走査ラインSLa、SLbに対応して複数段備え、システムコントローラ140Aから供給される走査制御信号(走査スタート信号STR、走査クロック信号CLK等)に基づいて、シフトレジスタにより表示パネル110Aの上方から下方に順次シフトしつつ出力されるシフト信号が、バッファを介して所定の電圧レベル(選択レベル; 例えば、ハイレベル)を有する走査信号Vselとして各走査ラインSLaに印加されるとともに、該走査信号Vselを極性反転した電圧レベルが走査信号Vsel*として各走査ラインSLbに印加される。これにより、各行ごとの表示画素群を選択状態とし、データドライバ130Aから各データラインDLを介して供給される表示データに基づく階調電流Ipixを、各表示画素に書き込むように制御する。

30

40

【0089】

(データドライバ130A)

データドライバ130Aは、図8に示すように、システムコントローラ140Aから供給されるデータ制御信号(後述するシフトスタート信号STR、シフトクロック信号SFC等)に基づいて、表示信号生成回路150Aから供給される複数ビットのデジタル信号からなる表示データを取り込んで保持し、当該表示データに対応する電流値を有する階調電流Ipixを生成して、各データラインDLを介して走査ドライバ120Aにより選択状態に設定された各表示画素に並行して供給するように制御する。なお、データドライバ130Aの具体的な回路構成やその駆動制御動作については、詳しく後述する。

50

【 0 0 9 0 】

(システムコントローラ 1 4 0 A)

システムコントローラ 1 4 0 A は、後述する表示信号生成回路 1 5 0 A から供給されるタイミング信号に基づいて、少なくとも、走査ドライバ 1 2 0 A 及びデータドライバ 1 3 0 A の各々に対して、走査制御信号（上述した走査スタート信号 S S T R や走査クロック信号 S C L K 等）及びデータ制御信号（上述したシフトスタート信号 S T R やシフトクロック信号 S F C 等）を生成して出力することにより、各ドライバを所定のタイミングで動作させて、表示パネル 1 1 0 A に走査信号 V_{sel} 、 V_{sel}^* 及び階調電流 I_{pix} を出力させ、画素駆動回路 D C x における所定の制御動作（詳しくは、後述する）を連続的に実行させて、映像信号に基づく所定の画像情報を表示パネル 1 1 0 A に表示させる制御を行う。

10

【 0 0 9 1 】

(表示信号生成回路 1 5 0 A)

表示信号生成回路 1 5 0 A は、例えば、表示装置 1 0 0 A の外部から供給される映像信号から輝度階調信号成分を抽出し、表示パネル 1 1 0 A の 1 行分ごとに、該輝度階調信号成分を、複数ビットのデジタル信号からなる表示データとしてデータドライバ 1 3 0 A に供給する。ここで、上記映像信号が、テレビ放送信号（コンポジット映像信号）のように、画像情報の表示タイミングを規定するタイミング信号成分を含む場合には、表示信号生成回路 1 5 0 A は、上記輝度階調信号成分を抽出する機能のほか、タイミング信号成分を抽出してシステムコントローラ 1 4 0 A に供給する機能を有するものであってもよい。この場合においては、上記システムコントローラ 1 4 0 A は、表示信号生成回路 1 5 0 A から供給されるタイミング信号に基づいて、走査ドライバ 1 2 0 A やデータドライバ 1 3 0 A に対して供給する上記走査制御信号及びデータ制御信号を生成する。

20

【 0 0 9 2 】

なお、本実施形態において、表示パネル 1 1 0 A とその周辺に付設されるドライバやコントローラ等の周辺回路との実装構造については、特に限定するものではないが、例えば、少なくとも、表示パネル 1 1 0 A と走査トランジスタ 1 2 0 A、データドライバ 1 3 0 A が単一の基板上に形成されているものであってもよいし、後述するデータドライバ 1 3 0 A のみ、もしくは、走査ドライバ 1 2 0 A 及びデータドライバ 1 3 0 A を、表示パネル 1 1 0 A とは別個に設けて電氣的に接続するようにしたものであってもよい。

30

【 0 0 9 3 】

(データドライバの第 1 の構成例)

次いで、上述した表示装置に適用されるデータドライバの構成について説明する。

本実施形態に係る表示装置 1 0 0 A に適用されるデータドライバ 1 3 0 A は、概略、図 2 に示した電流生成供給回路 I L A（データラッチ部 1 0、電流生成部 2 0 A）が各データライン D L に対応して、階調電流生成回路として個別に設けられ、各々の階調電流生成回路に対して、例えば、単一の定電流発生源（定電流源）I R から共通の基準電流供給線を介して、一定の電流値を有する基準電流 I_{ref} が供給される（本実施例においては、基準電流 I_{ref} が引き抜かれるように供給される）ように構成されている。

【 0 0 9 4 】

本実施例に係るデータドライバ 1 3 0 A は、例えば、図 8 に示すように、システムコントローラ 1 4 0 A からデータ制御信号として供給されるシフトクロック信号 S F C に基づいて、シフトスタート信号 S T R をシフトしつつ、所定のタイミングでシフト信号 S R 1、S R 2、S R 3、・・・（上述したタイミング制御信号 C L K に相当する）を順次出力するシフトレジスタ回路 1 3 1 A と、該シフトレジスタ回路 1 3 1 A からのシフト信号 S R 1、S R 2、S R 3、・・・の出力タイミングに基づいて、表示信号生成回路 1 5 0 A から順次供給される 1 行分の表示データ D 0 ~ D q（ここでは、図 2 及び図 3 に示した電流生成供給回路 I L A に入力されるデジタル信号 d 0 ~ d 3 に対応させて、便宜的に q = 3 とする）を順次取り込み、各表示画素における発光輝度に対応した階調電流 I_{pix} を生成して、各データライン（上述した駆動電流供給線 L d に相当する）D L 1、D L 2、・・・に供給する階調電流生成回路 P X A 1、P X A 2、P X A 3、・・・（上述した電流生

40

50

成供給回路 I L A に相当する；以下、便宜的に「階調電流生成回路 P X A」とも記す）からなる階調電流生成回路群 1 3 2 A と、データドライバ 1 3 0 A の外部に設けられ、各階調電流生成回路 P X A 1、P X A 2、P X A 3、・・・に対して、共通の基準電流供給線 L s を介して一定の電流値を有する基準電流 I ref を定常的に供給する定電流発生源 I R と、を備えて構成されている。

【 0 0 9 5 】

ここで、各階調電流生成回路 P X A 1、P X A 2、P X A 3、・・・は、上述した電流生成供給回路 I L A（図 2、図 3）と同等のデータラッチ部（信号保持手段）1 0 1、1 0 2、1 0 3、・・・及び、電流生成部（電流生成手段）2 0 1、2 0 2、2 0 3・・・を各々備え、システムコントローラ 1 4 0 A からデータ制御信号として供給される制御信号 C N T（切換制御信号 C N a、C N b）に基づいて、各電流生成部 2 0 1、2 0 2、2 0 3・・・に設けられた基準電流トランジスタ（図示を省略；図 3 参照）を切り換え制御することにより、表示データ D 0 ~ D 3 に基づく指定階調に対する階調電流 I pix の電流特性を変更設定するように構成されている。

10

【 0 0 9 6 】

なお、本実施例においては、データドライバ 1 3 0 A に設けられた全ての階調電流生成回路 P X A 1、P X A 2、P X A 3、・・・に対して、単一の定電流発生源 I R から基準電流 I ref が共通に供給される構成を示したが、本発明はこれに限定されるものではなく、例えば、データドライバが表示パネルに対して複数個設けられている場合には、各データドライバに対応して定電流発生源を個別に備えるものであってもよく、また、単一のデータドライバ内に設けられた複数の階調電流生成回路ごとに定電流発生源を備えるものであってもよい。

20

【 0 0 9 7 】

（表示画素の第 1 の構成例）

次いで、上述した表示装置（表示パネル 1 1 0 A）の各表示画素に適用される画素駆動回路について簡単に説明する。

図 9 は、本実施形態に適用される表示画素（画素駆動回路）の第 1 の実施例を示す回路構成図である。なお、ここで示す画素駆動回路は、電流印加方式を採用した表示装置に適用可能な一例を示すものにすぎず、同等の機能を有する他の回路構成を適用するものであってもよいことはいうまでもない。

30

【 0 0 9 8 】

図 9 に示すように、本実施例に係る画素駆動回路 D C x は、走査ライン S L a、S L b とデータライン D L との交点近傍に、ゲート端子が走査ライン S L a に、ソース端子及びドレイン端子が電源接点 V dd 及び接点 N x a に各々接続された p チャネル型トランジスタ T r 3 1 と、ゲート端子が走査ライン S L b に、ソース端子及びドレイン端子がデータライン D L 及び接点 N x a に各々接続された p チャネル型トランジスタ T r 3 2 と、ゲート端子が接点 N x b に、ソース端子及びドレイン端子が接点 N x a 及び接点 N x c に各々接続された p チャネル型トランジスタ T r 3 3 と、ゲート端子が走査ライン S L に、ソース端子及びドレイン端子が接点 N x b 及び接点 N x c に各々接続された n チャネル型トランジスタ T r 3 4 と、接点 N x a 及び接点 N x b 間に接続されたコンデンサ（保持容量）C x と、を備えた構成を有している。ここで、電源接点 V dd は、例えば、図示を省略した電源ラインを介して、高電位電源に接続され、常時、もしくは、所定のタイミングで一定の高電位電圧が印加される。

40

【 0 0 9 9 】

また、このような画素駆動回路 D C x から供給される発光駆動電流により発光輝度が制御される有機 E L 素子 O E L は、アノード端子が上記画素駆動回路 D C x の接点 N x c に、カソード端子が低電位電源（例えば、接地電位 V gnd）に各々接続された構成を有している。ここで、コンデンサ C x は、トランジスタ T r 3 3 のゲート - ソース間に形成される寄生容量であってもよいし、その寄生容量に加えてゲート - ソース間にさらに、容量素子を別個に付加するようにしたものであってもよい。

50

【 0 1 0 0 】

このような構成を有する画素駆動回路DCxにおける有機EL素子OELの駆動制御動作は、まず、書込動作期間において、例えば、走査ラインSLaにハイレベル（選択レベル）の走査信号Vselを印加するとともに、走査ラインSLbにローレベルの走査信号Vsel*を印加し、このタイミングに同期して、有機EL素子OELを所定の輝度階調で発光動作させるための階調電流IpixをデータラインDLに供給する。ここでは、階調電流Ipixとして、正極性の電流を供給し、データドライバ130A側からデータラインDLを介して表示画素（画素駆動回路DCx）方向に当該電流が流し込まれる（印加する）ように設定する。

【 0 1 0 1 】

これにより、画素駆動回路DCxを構成するトランジスタTr32及びTr34がオン動作するとともに、トランジスタTr31がオフ動作して、データラインDLに供給された階調電流Ipixに対応する正の電位が接点Nxaに印加される。また、接点Nxb及び接点Nxc間が短絡して、トランジスタTr33のゲート-ドレイン間が同電位に制御されることにより、トランジスタTr33がオフ動作するとともに、コンデンサCxの両端（接点Nxa及び接点Nxb間）には、階調電流Ipixに応じた電位差が生じ、該電位差に対応する電荷が蓄積され、電圧成分として保持される（充電される）。

【 0 1 0 2 】

次いで、発光動作期間において、走査ラインSLaにローレベル（非選択レベル）の走査信号Vselを印加するとともに、走査ラインSLbにハイレベルの走査信号Vsel*を印加し、このタイミングに同期して、階調電流Ipixの供給を遮断する。これにより、トランジスタTr32及びTr34がオフ動作してデータラインDL及び接点Nxa間、並びに、接点Nxb及び接点Nxc間が電氣的に遮断されることにより、コンデンサCxは、上述した書込動作において蓄積された電荷を保持する。

【 0 1 0 3 】

このように、コンデンサCxが書込動作時の充電電圧を保持することにより、接点Nxa及び接点Nxb間（トランジスタのTr33のゲート-ソース間）の電位差が保持されることになり、トランジスタTr33はオン動作する。また、上記走査信号Vsel（ローレベル）の印加により、トランジスタTr31が同時にオン動作するので、電源接点（高電位電源）VddからトランジスタTr31及びTr33を介して、有機EL素子OELに階調電流Ipix（より詳しくは、コンデンサCxに保持された電荷）に応じた発光駆動電流が流れ、有機EL素子OELが所定の輝度階調で発光する。このように、本実施例に係る画素駆動回路DCxにおいては、トランジスタTr33は、発光駆動用トランジスタとしての機能を有していることになる。

【 0 1 0 4 】

< 表示装置の駆動制御方法 >

次に、上述した構成を有する表示装置の動作について、図面を参照して説明する。

図10は、本実施形態に係るデータドライバにおける制御動作の一例を示すタイミングチャートであり、図11は、本実施形態に係る表示パネル（表示画素）における制御動作の一例を示すタイミングチャートである。また、図12は、本実施形態に係る表示装置における指定階調に対する表示画素の発光輝度（階調-輝度特性）の一例を示す特性図である。ここでは、図8に示したデータドライバの構成に加え、図2及び図3に示した電流生成供給回路の構成も適宜参照しながら説明する。

【 0 1 0 5 】

（データドライバの制御動作）

データドライバ130における制御動作は、まず、各階調電流生成回路PXA1、PXA2、PXA3、・・・に設けられたデータラッチ部101、102、103、・・・に、表示信号生成回路150Aから供給される表示データD0～D3を取り込み保持するとともに、該表示データD0～D3に基づく出力信号（反転出力信号）を一定期間出力する信号保持動作と、該データラッチ部101、102、103、・・・からの出力信号に基づ

10

20

30

40

50

いて、電流生成部 201、202、203、・・・により、上記表示データ D0 ~ D3 に対応する階調電流 I_{pix} を生成して各データライン DL1、DL2、DL3、・・・を介して各表示画素（画素駆動回路 DCx）に個別に供給する電流生成供給動作と、を順次設定することにより実行される。

【0106】

ここで、信号保持動作においては、図10に示すように、シフトレジスタ回路131から順次出力されるシフト信号 SR1、SR2、SR3、・・・に基づいて、上記各データラッチ部101、102、103、・・・により、各列の表示画素（すなわち、各データライン DL1、DL2、DL3、・・・）に対応して切り替わる表示データ D0 ~ D3 を順次取り込む動作が1行分連続的に実行され、該表示データ D0 ~ D3 が取り込まれたデータラッチ部101、102、103、・・・から順に、出力信号が各電流生成部201、202、203、・・・に出力される状態が、一定期間（例えば、次のハイレベルのシフト信号 SR1、SR2、SR3、・・・が出力されるまでの期間）保持される。

10

【0107】

また、電流生成供給動作においては、上記データラッチ部101、102、103、・・・から出力される出力信号に基づいて、各電流生成部201、202、203、・・・に設けられた複数のスイッチトランジスタ（図3に示したスイッチトランジスタ TP16 ~ TP19）のオン/オフ状態が制御され、オン動作したスイッチトランジスタに接続された単位電流トランジスタ（図3に示したトランジスタ TP12 ~ TP15）に流れる単位電流の合成電流が、階調電流 I_{pix} として各データライン DL1、DL2、DL3、・・・を介して順次供給される。

20

【0108】

このとき、本実施例に係るデータドライバ130Aにおいては、上述したように、システムコントローラ140から出力される制御信号 CNT（切換制御信号 CNa、CNb）に基づいて、各階調電流生成回路 PxA の各電流生成部201、202、203、・・・に設けられた複数（図3に示した電流生成供給回路においては2個）の基準電流トランジスタを選択的に切り換え制御することにより、各基準電流トランジスタのチャネル幅に応じて、基準電流 I_{ref} に対する単位電流の電流比率が複数種類設定されるので、例えば、上記信号保持動作に先立って、制御信号 CNT を操作することにより任意の階調 - 電流特性を有する階調電流 I_{pix} が生成、供給される。

30

【0109】

ここで、階調電流 I_{pix} は、例えば、全てのデータライン DL1、DL2、DL3、・・・に対して、少なくとも一定期間、並列的に供給されるように設定される。また、本実施形態においては、上述したように、基準電流 I_{ref} に対して予めトランジスタサイズにより規定された所定比率（例えば、 $a \times 2^k$; $k = 0, 1, 2, 3, \dots$ ）の電流値を有する複数の単位電流を生成し、上記反転出力信号に基づいてスイッチトランジスタがオン/オフ動作することにより、所定の単位電流を選択して合成し、正極性の階調電流 I_{pix} を生成して、データドライバ130側からデータライン DL1、DL2、DL3、・・・方向に流し込むように該階調電流 I_{pix} を供給する。

【0110】

なお、本実施例に係るデータドライバ130Aにおいては、図8に示したように、定電流発生源 IR から一定の電流値を有する基準電流 I_{ref} が供給される共通の基準電流供給線 Ls に対して、複数の階調電流生成回路 PxA1、PxA2、PxA3、・・・が並列的に接続された構成を有し、図10に示したように、各階調電流生成回路 PxA1、PxA2、PxA3、・・・において、表示データ D0 ~ D3 に基づいて、同時に並行して各データライン DL1、DL2、DL3、・・・（表示画素）に供給する階調電流 I_{pix} が生成されるので、基準電流供給線 Ls を介して各階調電流生成回路 PxA1、PxA2、PxA3、・・・に供給される電流は、定電流発生源 IR により供給される基準電流 I_{ref} そのものではなく、階調電流生成回路の数（すなわち、表示パネル110に配設されたデータラインの数に相当する；例えば、m個）に応じて、略均等分割された電流値（ I_{ref}

40

50

/ m) を有する電流が供給されることになる。

【0111】

したがって、各階調電流生成回路 P X A 1、P X A 2、P X A 3、・・・の電流生成部 201、202、203、・・・を構成するカレントミラー回路部において設定される基準電流 I ref に対する各単位電流の電流比率（すなわち、基準電流トランジスタに対する単位電流トランジスタのチャンネル幅の比）を、各階調電流生成回路 P X A 1、P X A 2、・・・に供給される上記電流値（I ref / m）を勘案して、例えば、図3に示した回路構成における比率の m 倍に設定するようにしてもよい。

【0112】

また、他の構成として、各階調電流生成回路 P X A 1、P X A 2、P X A 3、・・・に、例えば、シフトレジスタ回路 131A から出力されるシフト信号 S R 1、S R 2、S R 3、・・・に基づいて選択的にオン動作するスイッチ手段を設け、各電流生成部 201、202、203、・・・において、表示データ D 0 ~ D 3 に基づいて階調電流 I pix が生成される電流生成供給動作の期間のみ、上記定電流発生源 I R からの基準電流 I ref をそのまま、各階調電流生成回路 P X A 1、P X A 2、P X A 3、・・・に選択的に供給するようにしてもよい。

【0113】

（表示パネル 110 の制御動作）

そして、表示パネル 110A（表示画素）における制御動作は、図11に示すように、表示パネル 110A 一画面に所望の画像情報を表示する一走査期間 T sc を 1 サイクルとして、該一走査期間 T sc 内に、特定の走査ラインに接続された表示画素群を選択して、データドライバ 130A から供給される表示データ D 0 ~ D 3 に対応する階調電流 I pix を書き込み、信号電圧として保持する書込動作期間（選択期間）T se と、該保持された信号電圧に基づいて、上記表示データに応じた発光駆動電流を有機 E L 素子 O E L に供給して、所定の輝度階調で発光動作させる発光動作期間（表示画素の非選択期間）T nse と、を設定（T sc = T se + T nse）し、各動作期間において、上述した画素駆動回路 D C x と同等の駆動制御を実行する。ここで、各行ごとに設定される書込動作期間 T se は、相互に時間的な重なりが生じないように設定される。また、書込動作期間 T se は、少なくとも、上記データドライバ 130A における電流生成供給動作において、各データライン D L に階調電流 I pix を並列的に供給する一定期間を含む期間に設定される。

【0114】

すなわち、表示画素への書込動作期間 T se においては、図11に示すように、特定の行（i 行目）の表示画素に対して、走査ドライバ 120A により走査ライン S L a、S L b を所定の信号レベルに走査することにより、データドライバ 130A により各データライン D L に並列的に供給された階調電流 I pix を電圧成分として一斉に保持する動作を実行し、その後の発光動作期間 T nse においては、上記書込動作期間 T se に保持された電圧成分に基づく発光駆動電流を有機 E L 素子 O E L に継続的に供給することにより、表示データに対応する輝度階調で発光する動作が継続される。

このような一連の駆動制御動作を、図11に示すように、表示パネル 110A を構成する全ての行の表示画素群について順次繰り返し実行することにより、表示パネル一画面分の表示データが書き込まれて、各表示画素が所定の輝度階調で発光し、所望の画像情報が表示される。

【0115】

したがって、本実施形態に係るデータドライバ及び表示装置によれば、各階調電流生成回路 P X A 1、P X A 2、P X A 3、・・・により各データライン D L を介して特定の行の表示画素群に供給される階調電流 I pix が、単一の定電流発生源 I R から（共通の基準電流供給線 L s を介して）供給される信号レベルが変動しない一定の基準電流 I ref、及び、複数ビットのデジタル信号からなる表示データ D 0 ~ D 3 に基づいて生成されるので、表示画素を比較的低い輝度階調で発光動作させる場合（階調電流 I pix の電流値が微少な場合）や、表示パネルの高精細化等に伴って表示画素への階調電流 I pix の供給時間（選

10

20

30

40

50

扱時間)が短く設定されている場合であっても、階調電流 I_{pix} の生成に関連してデータドライバ(各階調電流生成回路 $PXA1$ 、 $PXA2$ 、 $PXA3$ 、...)に供給される信号の伝達遅延の影響を排除して、データドライバの動作速度の低下を抑制することができる。また、各階調電流生成回路 $PXA1$ 、 $PXA2$ 、 $PXA3$ 、...により生成される階調電流を均一化して、表示装置における表示応答特性及び表示画質の向上を図ることができる。

【0116】

また、この場合、各階調電流生成回路 $PXA1$ 、 $PXA2$ 、 $PXA3$ 、...から各データライン $DL1$ 、 $DL2$ 、 $DL3$ 、...に個別に供給される階調電流 I_{pix} の電流特性を、制御信号 CNT に基づいて任意に切り換え制御することができるので、図4に示した場合と同様に、例えば、図12に示すように、表示データに基づいて指定される階調に対する表示画素(発光素子)における発光輝度(すなわち、階調電流 I_{pix} の電流値)の変化を表す階調-輝度特性(発光特性)を2種類(Ea 、 Eb)設定することができ、これらの階調-輝度特性を、基準電流 I_{pix} や表示データ $D0 \sim D3$ を変更制御することなく、制御信号 CNT のみを操作することにより簡易に切り換え設定することができる。

【0117】

したがって、例えば、本実施形態に係る表示装置を備えた電子機器を、屋内等、比較的環境照度の低い条件下で利用する場合には、図12中、輝度特性 Ea に示すように、表示画素の階調-輝度特性を緩やかに変化する状態に設定し、また、該電子機器を、屋外等、環境照度の高い条件下で利用する場合には、図12中、輝度特性 Eb に示すように、表示画素の階調-輝度特性を急峻に変化する状態に設定することにより、環境照度に応じた適切な発光輝度で表示画素を発光動作させることができるので、所望の画像情報を視認性良く表示することができる。

【0118】

なお、上述した実施形態においては、データドライバ及び表示画素(画素駆動回路)として、電流印加方式に対応した構成を示したが、本発明はこれに限定されるものではなく、図5、図6に示したような電流生成供給回路 ILB を階調電流生成回路に適用して、表示画素側からデータドライバ方向に階調電流 I_{pix} を引き込むように供給する電流シンク方式対応した構成を有するものであってもよいことはいうまでもない。

【0119】

<表示装置の第2の実施形態>

次に、本発明に係る電流生成供給回路を適用可能な表示装置の第2の実施形態について簡単に説明する。

(データドライバの第2の構成例)

図13は、第2の実施形態に係る表示装置に適用されるデータドライバの第2の実施例を示す概略構成図である。ここで、上述した実施形態と同等の構成については、同等の符号を付してその説明を簡略化又は省略する。

【0120】

本実施形態に係る表示装置に適用されるデータドライバは、概略、図2に示した電流生成供給回路 ILA を基本構成とする階調電流生成回路が、各データライン DL に2組設けられ、所定の動作タイミングで各組の階調電流生成回路が、相補的かつ連続的に表示データの取り込み保持、階調電流の生成、供給動作を実行するように構成されている。ここで、本構成例においては、2組設けられた各階調電流生成回路群に対して、単一の定電流発生源から一定の電流値を有する負の基準電流 I_{ref} が供給されるように構成されている。

【0121】

本実施例に係るデータドライバ130Bは、図13に示すように、具体的には、図示を省略したシステムコントローラからデータ制御信号として供給されるシフトクロック信号 SFC に基づいて、非反転クロック信号 CKa 及び反転クロック信号 CKb を生成する反転ラッチ回路133Bと、該非反転クロック信号 CKa 及び反転クロック信号 CKb に基づいて、サンプリングスタート信号 STR をシフトしつつ、所定のタイミングでシフト信号

S R 1、S R 2、・・・(上述したタイミング制御信号C L Kに相当する；以下、便宜的に「シフト信号S R」とも記す)を順次出力するシフトレジスタ回路1 3 1 Bと、該シフトレジスタ回路1 3 1 Bからのシフト信号S R 1、S R 2、・・・の入力タイミングに基づいて、図示を省略した表示信号生成回路から順次供給される1行分の表示データD 0 ~ D 3を順次取り込み、システムコントローラからデータ制御信号として供給される制御信号C N Tに基づいて設定される階調 - 電流特性(又は、階調 - 輝度特性)に応じて、各表示画素における発光輝度に対応した階調電流 I_{pix} を生成して、各データラインD L 1、D L 2、・・・を介して供給(印加)する2組の階調電流供給回路群1 3 2 B及び1 3 2 Cと、システムコントローラからデータ制御信号として供給される切換制御信号S E Lに基づいて、上記階調電流供給回路群1 3 2 B及び1 3 2 Cのいずれか一方を選択的に動作させるための選択設定信号(切換制御信号S E Lの非反転信号S L a及び反転信号S L b)を出力する選択設定回路1 3 4 Bと、階調電流供給回路群1 3 2 B及び1 3 2 Cを構成する各階調電流供給回路P X B - 1、P X B - 2、・・・及びP X C - 1、P X C - 2、・・・(以下、「階調電流供給回路部P X B、P X C」とも記す)に共通の基準電流供給線L sを介して一定の基準電流 I_{ref} を供給する(負極性の電流を供給して引き抜く)定電流発生源I Rと、を備えて構成されている。

10

【0 1 2 2】

(階調電流生成回路P X B、P X C)

図1 4は、本実施例に係るデータドライバに適用される階調電流生成回路の一具体例を示す構成図であり、図1 5は、本実施例に適用される階調電流供給回路を構成する電流生成部の一具体例を示す構成図である。ここでは、上述した電流生成供給回路(図2、図3)の構成と対応付けながら説明する。また、上述した実施形態と同等の構成については、同等の符号を付してその説明を簡略化又は省略する。

20

【0 1 2 3】

階調電流生成回路群1 3 2 B、1 3 2 Cを構成する各階調電流生成回路P X B、P X Cは、図1 4に示すように、図2に示した電流生成供給回路I L A(データラッチ部1 0、電流生成部2 0 A)と同等の構成を有するデータラッチ部1 0及び電流生成部2 0 Cと、選択設定回路1 3 4 Bから出力される選択設定信号(非反転信号S L a又は反転信号S L b)に基づいて、各階調電流生成回路P X B、P X Cの動作状態を選択的に設定する動作設定部4 0 Cと、を備えた構成を有している。

30

【0 1 2 4】

ここで、電流生成部2 0 Cは、図1 5に示すように、図3に示した電流生成部と同様に、カレントミラー回路部2 1 Cを構成するpチャネル型トランジスタT P 6 1 a、T P 6 1 b、T P 6 2 ~ T P 6 5と、スイッチ回路部2 2 Cを構成するpチャネル型トランジスタT P 6 6 ~ T P 6 9に加え、後述する動作設定部4 0 Cから出力されるタイミング制御信号(図2に示した非反転クロック信号C L Kに相当する)C Kに基づいて、電流入力接点I N iと接点N g cとの間の導通状態を制御するnチャネル型トランジスタからなるリフレッシュ制御トランジスタ(リフレッシュ手段)T r 6 0を備えた回路構成を有している。

【0 1 2 5】

すなわち、このリフレッシュ制御トランジスタT r 6 0により、動作設定部4 0 Cから出力されるタイミング制御信号(非反転クロック信号)C Kがハイレベルとなるタイミングにおいて、基準電流 I_{ref} に基づく電荷が接点N g cに供給されてコンデンサC cに蓄積され、接点N g cの電圧(すなわち、各単位電流トランジスタT P 6 6 ~ T P 6 9のゲート端子に印加される基準電圧)が一定電圧に再充電(リフレッシュ)される。なお、基準電圧のリフレッシュ動作については、後述する。

40

【0 1 2 6】

本実施例に係る階調電流生成回路P X C、P X Dに適用される動作設定部4 0 Cは、図1 4に示すように、選択設定回路1 3 4 Bから出力される選択設定信号(非反転信号S L a又は反転信号S L b)を反転処理するインバータ4 2と、データラインD Lに電流路が設けられ、制御端子に上記選択設定信号の反転信号(インバータ4 2の出力信号)が印加さ

50

れる p チャンネル型トランジスタ TP 4 1 と、選択設定信号（非反転信号 SL a 又は反転信号 SL b）の反転信号及びシフトレジスタ回路 1 3 1 B からのシフト信号 SR を入力とする NAND 回路 4 3 と、該 NAND 回路 4 3 の論理出力を反転処理するインバータ 4 4 と、該インバータ 4 4 の反転出力をさらに反転処理するインバータ 4 5 と、電流生成部 2 0 C への基準電流 I ref の供給経路に電流路が設けられ、制御端子に上記インバータ 4 5 の出力信号が印加される p チャンネル型トランジスタからなる電流供給制御トランジスタ TP 4 6 と、を備えた構成を有している。

【 0 1 2 7 】

このような構成を有する階調電流供給回路部 P X B、P X C においては、選択設定回路 1 3 4 B から動作設定部 4 0 C に選択レベル（ハイレベル）の選択設定信号（非反転信号 SL a 又は反転信号 SL b）が入力されると、インバータ 4 2 により信号極性が反転処理されて印加されることにより、p チャンネル型トランジスタ TP 4 1 がオン動作して、電流生成部 2 0 C の電流出力接点 O U T i が、p チャンネル型トランジスタ TP 4 1 を介してデータライン D L に接続される。このとき同時に、NAND 回路 4 3 及びインバータ 4 4、4 5 により、シフト信号 SR の出力タイミングに関わらずデータラッチ部 1 0 の非反転入力接点 C K にはローレベルのタイミング制御信号（非反転クロック信号）が、また、反転入力接点 C K * 及び p チャンネル型トランジスタ TP 4 6 の制御端子にはハイレベルのタイミング制御信号（反転クロック信号）が定期的に入力されて、データラッチ部 1 0 に保持されている表示データ D 0 ~ D 3 に基づく反転出力信号 d 1 0 * ~ d 1 3 * が階調電流生成部 2 0 C に供給されるとともに、階調電流生成部 2 0 C への基準電流 I ref の供給が遮断される。

【 0 1 2 8 】

一方、選択設定回路 1 3 4 B から非選択レベル（ローレベル）の選択設定信号（非反転信号 SL a 又は反転信号 SL b）が入力されると、インバータ 4 2 により信号極性が反転処理されて印加されることにより、p チャンネル型トランジスタ TP 4 1 がオフ動作して、階調電流生成部 2 0 C の電流出力接点 O U T i がデータライン D L から切り離される。また、このとき同時に、NAND 回路 4 3 及びインバータ 4 4、4 5 により、シフト信号 SR の出力タイミングに対応してデータラッチ部 1 0 の非反転入力接点 C K にはハイレベルのタイミング制御信号が、また、反転入力接点 C K * 及び p チャンネル型トランジスタ TP 4 6 の制御端子にはローレベルのタイミング制御信号が入力されて、データラッチ部 1 0 に表示データ D 0 ~ D 3 が取り込み保持されるとともに、電流生成部 2 0 C に基準電流 I ref が供給される。

【 0 1 2 9 】

これにより、選択レベルの選択設定信号が入力された場合には、データラッチ部 1 0 から出力される反転出力信号 d 1 0 * ~ d 1 3 * に基づいて、電流生成部 2 0 C において、表示データ D 0 ~ D 3 に応じた階調電流 I pix が生成されて、データライン D L を介して表示画素に供給されることになり、階調電流供給回路 P X B 又は P X C が選択状態に設定される。一方、非選択レベルの選択設定信号が入力された場合には、データラッチ部 1 0 において、表示データ D 0 ~ D 3 を取り込んで保持するものの、階調電流 I pix は生成されず、データライン D L には供給されないことになり、階調電流供給回路 P X B 又は P X C が非選択状態に設定される。なお、この非選択状態においては、階調電流生成部 2 0 C に基準電流 I ref が供給されて、基準電流トランジスタ TP 6 1 a 又は TP 6 1 b のゲート端子（接点 Ngc）の電位が所定電圧に再充電されるリフレッシュ動作が実行される。

【 0 1 3 0 】

したがって、後述する選択設定回路 1 3 4 B により、2 組の階調電流供給回路群 1 3 2 B 及び 1 3 2 C に入力する選択設定信号（切換制御信号 SEL の非反転信号 SL a 又は反転信号 SL b）の信号レベルを適宜設定することにより、2 組の階調電流供給回路群 1 3 2 B 及び 1 3 2 C のいずれか一方を選択状態とし、他方を非選択状態に設定することができる。

【 0 1 3 1 】

(反転ラッチ回路133B / 選択設定回路134B)

反転ラッチ回路133B又は選択設定回路134Bは、概略、シフトクロック信号SFC又は切換制御信号SELが印加されると、当該信号レベルが保持されて、該信号レベルの非反転信号及び反転信号が、各々非反転出力端子及び反転出力端子から出力され、シフトレジスタ回路131Bに対して非反転クロック信号CKa及び反転クロック信号CKbとして、また、階調電流生成回路群132B(各階調電流生成回路PXB1、PXB2、・・・)及び132C(各階調電流供給回路部PXC1、PXC2、・・・)に対して非反転信号SLa及び反転信号SLb(選択設定信号)として供給する。

【0132】

(シフトレジスタ回路131B)

シフトレジスタ回路131Bは、上述した反転ラッチ回路133Bから出力される非反転クロック信号CKa及び反転クロック信号CKbに基づいて、システムコントローラから供給されるシフトスタート信号STRを取り込み、所定のタイミングで順次シフトしつつ、該シフト信号SR1、SR2、・・・を階調電流生成回路群132B及び132Cに出力する。

【0133】

(データドライバの制御動作)

図16は、本実施例に係るデータドライバにおける制御動作の一例を示すタイミングチャートである。

上述したようなデータドライバ130Bにおける制御動作は、非選択レベル(ローレベル)の選択設定信号を入力することにより、階調電流供給回路PXB又はPXCのデータラッチ部10に、表示データD0~D3を取り込んで保持する信号保持動作期間においては、カレントミラー回路部21Cに設けられたリフレッシュ制御トランジスタTr60、及び、動作設定部40Cに設けられた電流供給制御トランジスタTP46の双方がオン動作することにより、基準電流トランジスタTP61a又はTP61bの電流路に基準電流Irefが流れ、該基準電流トランジスタTP61a又はTP61bのゲート端子及び接点Ngcに基準電流Irefに基づく電荷が供給される。これにより、コンデンサCcに該電荷が蓄積(充電)され、ゲート端子の電位(基準電圧Vref)が所定の電圧にリフレッシュされる。また、このとき、動作設定部40Cに設けられたpチャンネル型トランジスタTP41がオフ状態にあることから、電流生成部20における階調電流の生成、データラインDLへの供給は行われぬ。

【0134】

また、データドライバ130Bに選択レベル(ハイレベル)の選択設定信号を入力することにより、上記取り込み保持された表示データD0~D3に基づいて階調電流供給回路PXB、PXCにおいて階調電流を生成して供給する電流生成供給動作期間においては、上記リフレッシュ制御トランジスタTr60及び電流供給制御トランジスタTP46の双方がオフ動作することにより、基準電流トランジスタTP61a又はTP61bのゲート端子及び接点Ngcへの電荷の供給が遮断される。

【0135】

このとき、コンデンサCcに充電された電圧成分により接点Ngcの電位(基準電圧)は、所定の電圧に保持されるので、階調電流供給回路PXB、PXCにおいて、上記表示データD0~D3に基づいて単位電流トランジスタに流れる単位電流が選択的に合成されることにより、所望の電流値を有する階調電流Ipixが生成される。これにより、各階調電流供給回路PXB、PXCから表示データD0~D3に応じた電流値を有する階調電流IpixがデータラインDLを介して各表示画素に継続的に供給される。

【0136】

すなわち、図16に示すように、このような信号保持動作及び電流生成供給動作を所定の周期で、2組の階調電流生成回路群132B、132Cにより交互に繰り返し実行することにより、例えば、一方の階調電流生成回路群132Bの非選択期間において、表示データD0~D3を取り込む信号保持動作を実行しつつ、このとき同時に他方の階調電流生成

10

20

30

40

50

回路群 132C に設定される選択期間において、先のタイミングで取り込んだ表示データ D0 ~ D3 に基づく階調電流 I_{pix} を生成して、供給する電流生成供給動作を平行して実行する。

【0137】

次いで、一方の階調電流生成回路群 132B の選択期間において、先の非選択期間において取り込んだ表示データ D0 ~ D3 に基づく電流生成供給動作を実行しつつ、このとき同時に他方の階調電流生成回路群 132C に設定される非選択期間において、次の表示データ D0 ~ D3 を取り込む信号保持動作を実行する、一連の動作を交互に繰り返し実行する。

【0138】

したがって、各データラインに対して、2組の階調電流生成回路(群)を備え、各階調電流生成回路の動作状態を交互に繰り返し実行することにより、データドライバから各表示画素に対して継続的に、表示データに適切に対応した電流値を有する階調電流を供給することができるので、表示画素を所定の輝度階調で迅速に発光動作させることができ、表示装置の表示応答速度及び表示画質を一層向上させることができる。

【0139】

また、各階調電流供給回路 PXC、PYC (電流生成部 20C) を構成する各単位電流トランジスタ TP62 ~ TP65 のゲート端子(接点 Ngc) に印加される電位(基準電圧)を、周期的に所定の一定電圧に再充電(リフレッシュ)することができるので、単位電流トランジスタにおける電流リーク等に起因する基準電圧の低下を抑制することができ、各単位電流トランジスタの導通状態のバラツキにより、階調電流(すなわち、表示画素の輝度階調)が不均一になる現象を抑制して、良好な階調表示動作(表示画質の向上)を実現することができる。

【0140】

さらに、本実施形態に係る表示装置(データドライバ)においても、システムコントローラから出力される制御信号 CNT (CNa、CNb) に基づいて、各階調電流生成回路 PXC、PYC により生成される階調電流 I_{pix} の階調-電流特性を切り換え制御して、図 12 に示した場合と同様に、表示画素(発光素子)における指定階調に対する発光輝度の変化を表す階調-輝度特性を 2種類設定することができるので、これらの階調-輝度特性を適宜切り換え設定することにより、表示装置の使用環境(環境照度)等に応じた適切な発光輝度で表示画素を発光動作させることができ、所望の画像情報を視認性良く表示することができる。

【0141】

<表示装置の第3の実施形態>

次に、本発明に係る表示装置の第3の実施形態について説明する。

上述した各実施形態においては、トランジスタサイズの異なる複数の基準電流トランジスタを備え、これらを適宜選択的に切り換え制御することにより(すなわち、一定の基準電流 I_{ref} に対して各基準電流トランジスタのゲート端子に生じる電圧が異なるように制御することにより)、表示データに基づく複数ビットのデジタル信号に対応して生成される単位電流の電流値(基準電流に対する電流比率)が異なるように設定して、指定階調に対する階調電流の電流特性及び発光素子の輝度特性を変更設定する構成及び制御方法について説明したが、本発明においては、このような技術思想を、画像情報をカラー表示する際の赤(R)、緑(G)、青(B)の各色の発光素子に対応して設けられた階調電流生成回路に適用して、階調-輝度特性を最適化することもできる。以下、具体的に説明する。

【0142】

図 17 は、第3の実施形態に係る表示装置に適用される階調電流生成回路(電流生成部)の一実施例を示す回路構成図であり、図 18 は、本実施形態に係る階調電流生成回路に適用される基準電流トランジスタ部を示す部分回路図である。また、図 19 は、本実施形態に係る表示装置に適用される発光素子の RGB 各発光色における電流-輝度特性及び階調-輝度特性を示す特性図であり、図 20 は、本実施形態に係る発光素子の RGB 各発光色

10

20

30

40

50

における階調 - 輝度特性を示す特性図及びホワイトバランスの設定概念を示す図である。なお、ここでは、図 3 に示した電流生成供給回路の電流生成部に、本発明に係る技術思想を適用した構成を示し、同等の構成については同一又は同等の符号を付して説明する。

【 0 1 4 3 】

図 1 7 に示すように、本実施形態に係る階調電流生成回路に適用される電流生成部 2 0 D は、図 3 に示した電流生成部 1 0 A と略同様に、高電位電源 + V と電流入力接点 I N i との間に基準電流トランジスタ T P 7 1 及びコンデンサ C d が設けられた基準電流トランジスタ部 S T D、及び、複数の単位電流トランジスタ T P 7 2 ~ T P 7 5 からなるカレントミラー回路部 2 1 D と、 p チャンネル型トランジスタ T P 7 6 ~ T P 7 9 からなるスイッチ回路部 2 2 D と、を備えた回路構成を有している。

10

【 0 1 4 4 】

ここで、基準電流トランジスタ部 S T D を構成する基準電流トランジスタ T P 7 1 は、電流生成部 2 0 D により生成される階調電流 I_{pix} に基づいて、発光素子から放出される発光色に応じて、例えば、該発光色が赤色の場合には図 1 8 (a) に示すように、比較的チャンネル幅が短く設定された p チャンネル型トランジスタ T P 7 1 r を備えた回路構成が適用され、また、該発光色が青色の場合には図 1 8 (c) に示すように、比較的チャンネル幅が長く設定された p チャンネル型トランジスタ T P 7 1 b を備えた回路構成が適用され、そして、該発光色が緑色の場合には図 1 8 (b) に示すように、上記赤色及び青色に対応した各基準電流トランジスタ (p チャンネル型トランジスタ T P 7 1 r、 T P 7 1 b) 間のチャンネル幅に設定された p チャンネル型トランジスタ T P 7 1 g を備えた回路構成が適用される。

20

【 0 1 4 5 】

これにより、各発光素子の発光色に応じて、基準電流トランジスタのチャンネル幅を個別に設定することができるので、基準電流に対する各単位電流の電流比率を、各発光素子の電流 - 輝度特性を最適化することができる状態に任意に変更設定することができる。すなわち、一般に、 R G B の各色を放出する発光素子における電流 - 輝度特性 (指定電流に対する発光輝度) は、図 1 9 (a) に示すように、発光素子に供給される駆動電流の電流値の上昇に伴って、発光輝度が線形性を有して上昇するとともに、各色における発光輝度の変化傾向を示す傾きが異なることが知られている。図 1 9 (a) に示した電流 - 輝度特性の一例においては、同一の電流値となる駆動電流を発光素子に供給した場合、緑色の発光輝度は高く (特性線 S g)、極めて明るく認識されるのに対して、青色の発光輝度は比較的 low (特性線 S b)、暗く認識される。

30

【 0 1 4 6 】

そのため、このような発光素子の電流 - 輝度特性の色依存性により、 R G B 各色の発光素子に対応して個別に設けられる階調電流生成回路 (電流生成部) として、例えば、図 1 7 に示したようなカレントミラー回路を備えた電流生成部 2 0 D において、基準電流トランジスタ部 S T D に同一のチャンネル幅を有する基準電流トランジスタ T P 7 1 を備えた回路構成 (すなわち、基準電流トランジスタ T P 7 1 と単位電流トランジスタ T P 7 2 ~ T P 7 5 のチャンネル幅の比を一定に固定した同一の回路構成) を適用した場合、図 1 9 (b) に示すように、各指定階調 (階調電流) に対応して得られる発光輝度 (階調 - 輝度特性) は、各色ごとに異なる傾向を示すことになる。なお、図 1 9 (b) において、 S E r p は赤色発光素子における輝度特性を示し、 S E r g は緑色発光素子における輝度特性を示し、 S E r b は青色発光素子における輝度特性を示す。

40

【 0 1 4 7 】

そして、このように R G B 各色の発光素子に対応して同一の回路構成を有する階調電流生成回路を個別に適用した構成において、 R G B 3 色の混合により白色発光を実現する場合にあつては、図 1 9 (b) に示すように、白色光を構成する各色成分の発光輝度の割合 (ホワイトバランス) に基づいて、各色の指定階調が設定される。すなわち、最高階調 (図 1 9 (b) では第 1 5 階調) における発光輝度が最も低い青色の発光素子の発光輝度 E P b w を基準にして、他の 2 色 (赤色及び緑色) の発光輝度 E P r w、 E P g w が上記所定の割合

50

となる各固有の（各々異なる）指定階調で発光動作させるように制御され、これにより、白色光の発光輝度 E_{pw} の最大値が規定される。

【0148】

そのため、良好な白色光を実現するためのホワイトバランスを得るための、RGB各色における階調制御が煩雑になるとともに、白色光の発光輝度の最大値が、最高階調における発光輝度が最も低くなる色成分の発光素子の階調 - 輝度特性に基づいて規定されてしまい、白色光の発光輝度の設定範囲が比較的狭くなる（白色光の発光輝度の最大値が比較的 low に規定される）という問題を有していた。

【0149】

そこで、本実施形態に係る電流生成供給回路においては、図20に示すように、RGB各色の最高階調（第15階調）における各発光輝度が良好なホワイトバランスを得ることができる割合となるように、RGB各色の階調 - 輝度特性 SE_r 、 SE_g 、 SE_b を設定する。すなわち、図19(b)に示したホワイトバランスにおける各色の発光輝度の比が保持されるように、RGB各色の最高階調（第15階調）における各発光輝度 E_{rw} 、 E_{gw} 、 E_{bw} が設定される。そして、各色の階調電流生成供給回路（電流生成部）において生成される最高階調における階調電流により、上記各発光輝度 E_{rw} 、 E_{gw} 、 E_{bw} が得られるように、図18(a)～(c)に示したように、基準電流トランジスタ部 STD に設けられる各 p チャンネル型トランジスタ $TP71r$ 、 $TP71g$ 、 $TP71b$ のチャンネル幅が設定される。

【0150】

したがって、図17、図18に示した基準電流トランジスタを唯一備えたカレントミラー回路を適用した階調電流生成回路において、該基準電流トランジスタのチャンネル幅を、RGB各色の発光素子において所定の階調 - 輝度特性（図20に示した SE_r 、 SE_g 、 SE_b ）を得ることができるように設定することにより、図20に示したように、各色の最高階調時に良好なホワイトバランスを有する白色発光を実現することができるとともに、この場合の輝度階調がいずれも最高階調であるので、図19(b)に示した階調 - 輝度特性に比較して、より高輝度の白色発光（発光輝度 E_w ）を実現することができ、表示画質の向上を図ることができる。

【0151】

<表示装置の第4の実施形態>

次に、本発明に係る表示装置の第4の実施形態について説明する。

図21は、第4の実施形態に係る表示装置に適用される階調電流生成回路（電流生成部）の一実施例を示す回路構成図であり、図22は、本実施形態に係る階調電流生成回路に適用される基準電流トランジスタ部を示す部分回路図である。なお、ここでは、図3及び図17に示した電流生成供給回路を適宜参照し、同等の構成については、同一又は同等の符号を付して説明する。

【0152】

本実施形態は、上述した第3の実施形態に示した階調電流生成回路（図17、図18参照）において、RGB各色に対応してチャンネル幅が個別に（異なるように）設定された p チャンネル型トランジスタを唯一備えた各基準電流トランジスタ部に、第2の実施形態に示したように、各々チャンネル幅の異なる複数の基準電流トランジスタを設け、必要に応じてこれらを選択的に切り換え、RGB各色の発光素子の階調 - 輝度特性を変更設定可能なようにした構成を有している。

【0153】

図21に示すように、本実施形態に係る階調電流生成回路に適用される電流生成部 $20E$ は、図17に示した電流生成部 $10D$ と略同様に、高電位電源 $+V$ と電流入力接点 IN_i との間に複数の基準電流トランジスタ $TP81a$ 、 $TP81b$ 及びコンデンサ C_e が設けられた基準電流トランジスタ部 STE 、及び、複数の単位電流トランジスタ $TP82 \sim TP85$ からなるカレントミラー回路部 $21E$ と、p チャンネル型トランジスタ $TP86 \sim TP89$ からなるスイッチ回路部 $22E$ と、を備えた回路構成を有している。

【0154】

ここで、基準電流トランジスタ部S T Eは、図22(a)~(c)に示すように、R G Bの各色ごとにチャネル幅が異なる複数(本実施形態においては2種類)のpチャネル型トランジスタ(基準電流トランジスタ)トランジスタT P 8 1 ra及びT P 8 1 rb、T P 8 1 ga及びT P 8 1 gb、T P 8 1 ba及びT P 8 1 bbと、これらの複数の基準電流トランジスタのうち、いずれかを高電位電源+ V及び電流入力接点I N i間に接続するスイッチS W a、S W bと、電流入力接点I N iに接続されたコンデンサC e r、C e g、C e bと、を備え、R G B各色の基準電流トランジスタ部S T Eのpチャネル型トランジスタを、制御信号C N T(C N a、C N b)に基づいて適宜切り換え制御することにより、R G B各色の発光素子における階調-輝度特性が、図12に示したように、複数種類に変更設定され、また、R G B各色における各階調-輝度特性が、図20に示したように、最高階調における各発光輝度が良好なホワイトバランスを得ることができる割合となるように設定されている。

10

【0155】

このような構成を有する階調電流生成回路によれば、基準電流の電流値を変化させることなく、制御信号C N Tを操作する簡易な制御方法により、電流生成部における基準電流I r e fに対する単位電流(階調電流)の電流比率を切り換え制御して、表示画素(発光素子)における階調-輝度特性を変更設定することができるので、表示装置の使用環境(環境照度)等に応じた適切な発光輝度で表示画素を発光動作させることができ、所望の画像情報を視認性良く表示することができる。また、上記切換制御信号により設定されるR G B各色の発光素子における階調-輝度特性が、各色の最高階調時に良好なホワイトバランスを有する白色発光を実現することができるように設定されているので、より高輝度の白色発光を実現して、表示画質の一層の向上を図ることができる。

20

【0156】

なお、上述した各実施形態においては、一定の基準電流を選択的に流す基準電流トランジスタを2組設けた構成のみを示したが、本発明はこれに限定されるものではなく、2以上の複数組設けて、複数の階調-電流特性(又は、階調輝度特性)をから任意の特性を選択するようにしてもよいことはいうまでもない。また、上記複数の基準電流トランジスタを切り換え制御する手法として、各基準電流トランジスタの電流経路に設けられたスイッチを制御信号C N Tに基づいて、選択的に導通制御する手法を示したが、この制御信号C N Tの生成手法については特に限定するものではなく、例えば、表示装置が搭載された電子機器の使用者が人為的に操作することにより、システムコントローラ等により生成するものであってもよいし、環境照度を検出する照度センサ等を設けて、該検出信号に基づいて制御信号C N Tを生成するものであってもよい。

30

【0157】

【発明の効果】

以上説明したように、本発明に係る電流生成供給回路及びその制御方法によれば、電流駆動型の負荷に対して、所定の電流値を有する駆動電流を個別に供給する電流駆動回路であって、少なくとも、互いにトランジスタサイズが異なる複数の基準電流トランジスタを備えた基準電流トランジスタ部と、上記複数の基準電流トランジスタのうち、一の基準電流トランジスタに定電流発生源から供給される一定の基準電流が流れることにより、基準電流トランジスタの制御端子に生じる電圧成分に基づいて導通状態が制御される出力電流トランジスタを備え、該出力トランジスタに流れる電流を上記駆動電流として負荷に供給する単位電流トランジスタ部と、を有し、上記基準電流トランジスタ部において一の基準電流トランジスタを選択することにより、基準電流に対する駆動電流の電流比率を変更設定するように構成されているので、負荷を所定の駆動特性で動作させる場合であっても、基準電流の電流値を変更制御することなく、複数の基準電流トランジスタのいずれかを選択する簡易な制御のみで行うことができるため、基準電流が供給される電流供給ラインに存在する寄生容量への充放電動作に起因する電流生成供給回路の動作速度の低下を抑制して、負荷を所望の駆動特性で迅速に動作させることができる。

40

50

【0158】

特に、電流生成供給回路として、複数ビットのデジタル信号を並列的に取り込んで保持するデータラッチ部を備え、また、単位電流トランジスタ部として、上記複数ビットのデジタル信号の各ビットに対応し、上記基準電流に対して各々所定の電流比率を有する複数の単位電流を生成する複数の単位電流トランジスタを備える構成を適用することにより、データラッチ部に保持されたデジタル信号の各ビット値に応じて、各単位電流を選択的に合成して所定の電流値を有する駆動電流を生成し、負荷に供給することができる。

これにより、負荷に直接駆動電流を供給する電流駆動回路において、一定の基準電流、及び、複数ビットのデジタル信号に基づいて、負荷を所望の駆動状態で動作させることができる電流値を有する駆動電流を生成することができるため、駆動電流の電流値が微少な場合や、負荷への駆動電流の供給時間が短い場合であっても、負荷をより迅速かつ的確な駆動状態で動作させることができる。

10

【0159】

そして、本発明に係る表示装置においては、相互に直交する走査ライン及びデータラインの交点近傍に、発光素子を備えた表示画素をマトリクス状に配列してなる表示パネルを備えた表示装置において、上述したような電流生成供給回路を、各データライン（又は、表示画素）に対応して設けられるデータドライバの階調電流生成回路に適用し、表示画素（発光素子）の階調 - 輝度特性に応じて、上記電流生成部において生成される単位電流（さらには、単位電流を合成して得られる階調電流）の、基準電流に対する電流比率を変更設定するように構成されているので、表示画素を所定の階調 - 輝度特性で発光動作させる場合であっても、基準電流の電流値を変更制御することなく、複数の基準電流トランジスタのいずれかを選択する制御のみで簡易に切り換え制御することができる。

20

【0160】

また、階調電流生成回路により表示画素に供給される階調電流が、一定の基準電流、及び、複数ビットのデジタル信号に基づいて生成されるので、表示画素を比較的低い輝度階調で発光動作させる場合（階調電流の電流値が微少な場合）や、表示パネルの高精細化等に伴って表示画素への階調電流の供給時間（選択時間）が短く設定されている場合であっても、基準電流が供給される基準電流供給線に存在する寄生容量への充放電動作に起因する、信号の伝達遅延の影響を排除することができ、データドライバの動作速度の低下を抑制して、表示装置における表示応答特性並びに表示画質の向上を図ることができる。

30

【0161】

さらに、本発明に係る表示装置においては、所望の画像情報のカラー表示を行う場合、RGBの各色に対応する発光素子に対応して設けられた各階調電流生成回路（電流生成供給回路）における、上記基準電流に対する各単位電流の電流比率を適宜制御して、特定の階調でRGB各色の発光輝度が最適なホワイトバランスを有するように設定されているので、RGB各色の発光素子における電流 - 輝度特性が異なっている場合であっても、簡易な制御方法により良好な輝度の白色表示及びカラー表示を実現することができ、表示画質の向上を図ることができる。

【図面の簡単な説明】

【図1】本発明に係る電流生成供給回路の第1の実施形態を示す概略構成図である。

40

【図2】本発明に係る電流生成供給回路の第2の実施形態を示す概略構成図である。

【図3】本実施形態に係る電流生成供給回路に適用される電流生成部の一具体例を示す回路構成図である。

【図4】本実施形態に係る電流生成供給回路における指定階調に対する電流特性（階調 - 電流特性）の一例を示す特性図である。

【図5】本発明に係る電流生成供給回路の第3の実施形態を示す概略構成図である。

【図6】本実施形態に係る電流生成供給回路に適用される電流生成部の一具体例を示す回路構成図である。

【図7】本発明に係る電流生成供給回路を適用可能な表示装置の第1の実施形態を示す概略ブロック図である。

50

【図 8】本実施形態に係る表示装置の要部構成を示す概略構成図である。

【図 9】本実施形態に適用される表示画素（画素駆動回路）の第 1 の実施例を示す回路構成図である。

【図 10】本実施形態に係るデータドライバにおける制御動作の一例を示すタイミングチャートである。

【図 11】本実施形態に係る表示パネル（表示画素）における制御動作の一例を示すタイミングチャートである。

【図 12】本実施形態に係る表示装置における指定階調に対する表示画素の発光輝度（階調 - 輝度特性）の一例を示す特性図である。

【図 13】第 2 の実施形態に係る表示装置に適用されるデータドライバの第 2 の実施例を示す概略構成図である。

10

【図 14】本実施例に係るデータドライバに適用される階調電流生成回路の一具体例を示す構成図である。

【図 15】本実施例に適用される階調電流供給回路を構成する電流生成部の一具体例を示す構成図である。

【図 16】本実施例に係るデータドライバにおける制御動作の一例を示すタイミングチャートである。

【図 17】第 3 の実施形態に係る表示装置に適用される階調電流生成回路（電流生成部）の一実施例を示す回路構成図である。

【図 18】本実施形態に係る階調電流生成回路に適用される基準電流トランジスタ部を示す部分回路図である。

20

【図 19】本実施形態に係る表示装置に適用される発光素子の R G B 各発光色における電流 - 輝度特性及び階調 - 輝度特性を示す特性図である。

【図 20】本実施形態に係る発光素子の R G B 各発光色における階調 - 輝度特性を示す特性図及びホワイトバランスの設定概念を示す図である。

【図 21】第 4 の実施形態に係る表示装置に適用される階調電流生成回路（電流生成部）の一実施例を示す回路構成図である。

【図 22】本実施形態に係る階調電流生成回路に適用される基準電流トランジスタ部を示す部分回路図である。

【図 23】従来技術におけるデータドライバの一構成例を示す回路構成図である。

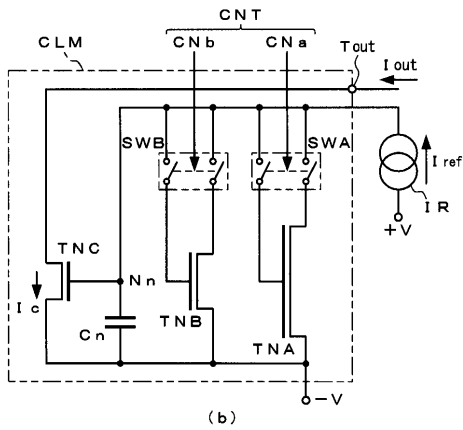
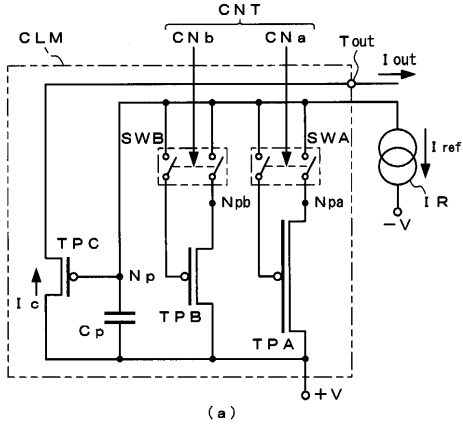
30

【符号の説明】

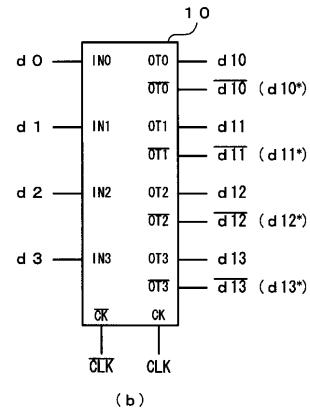
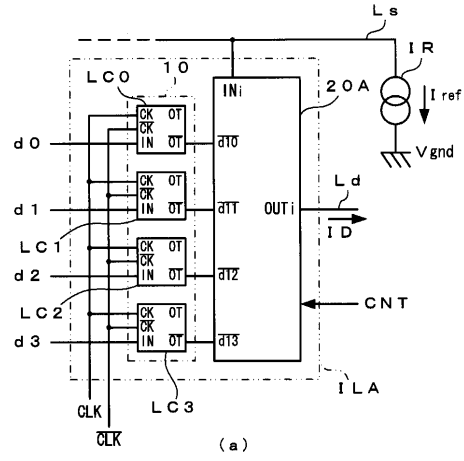
C L M、I L A、I L B 電流生成供給回路
 1 0 データラッチ部
 2 0 A ~ 2 0 E 電流生成部
 2 1 A、2 1 B カレントミラー回路部
 2 2 A、2 2 B スイッチ回路部
 1 0 0 A 表示装置
 1 1 0 A 表示パネル
 1 2 0 A 走査ドライバ
 1 3 0 A、1 3 0 B データドライバ
 I R 定電流発生源
 P X A ~ P X C 階調電流生成回路
 D C x 画素駆動回路

40

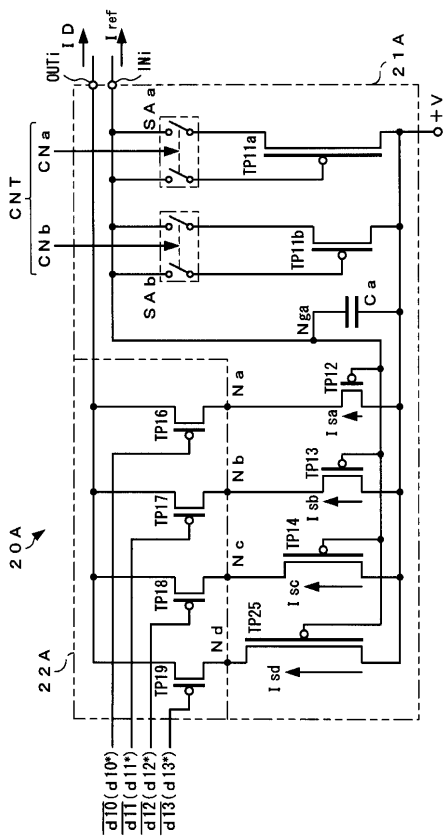
【図1】



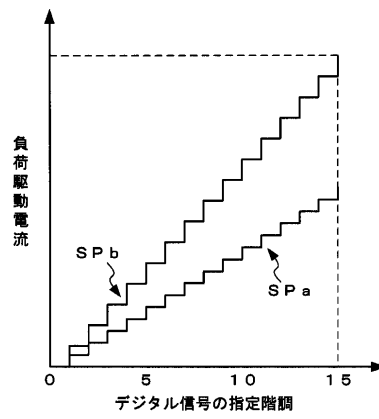
【図2】



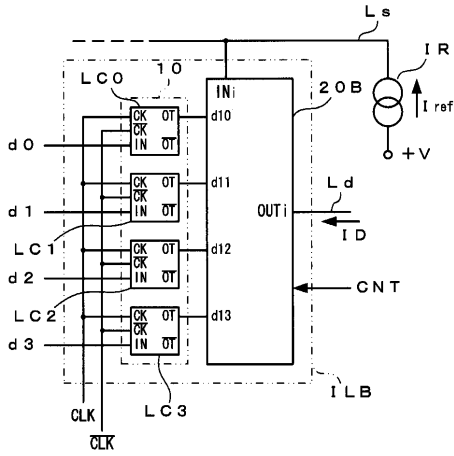
【図3】



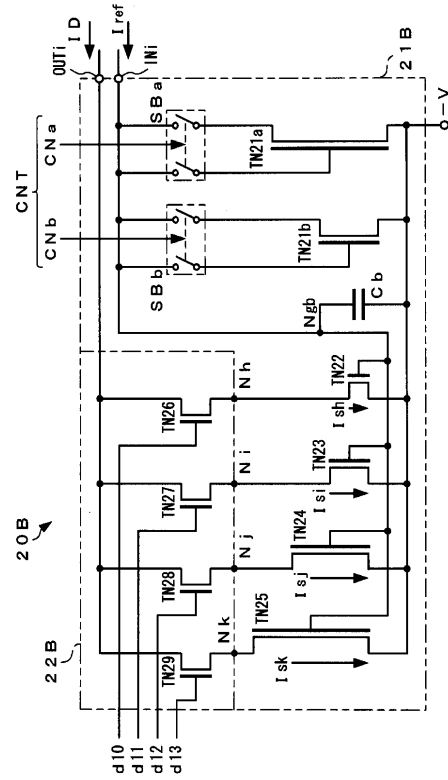
【図4】



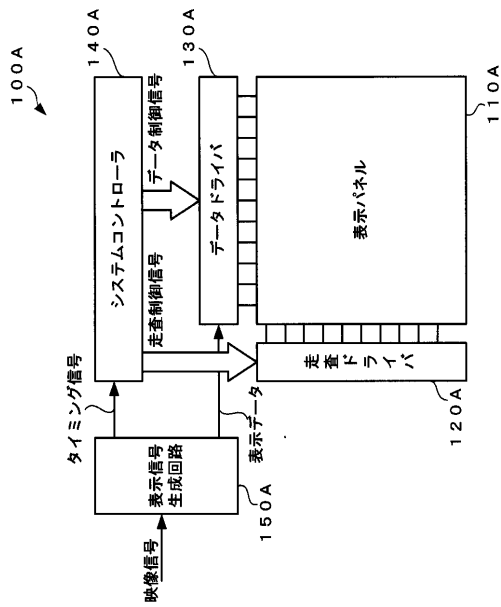
【図5】



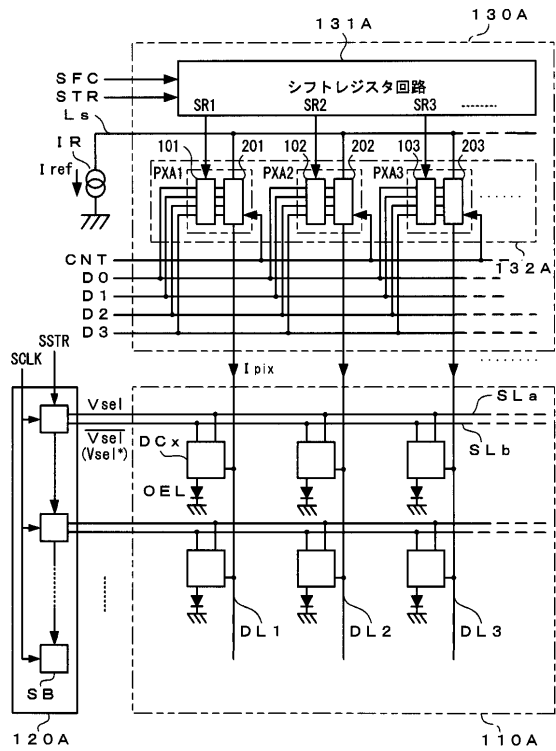
【図6】



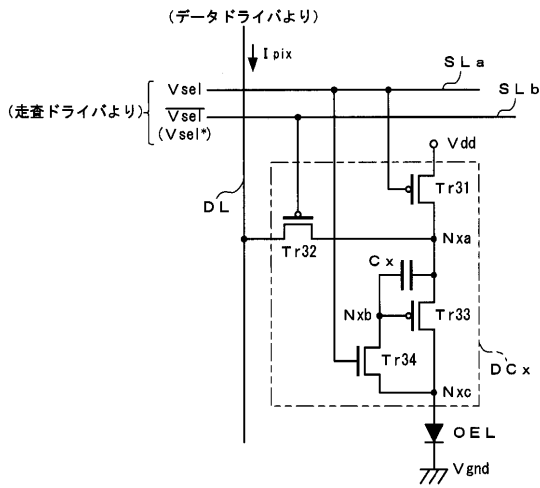
【図7】



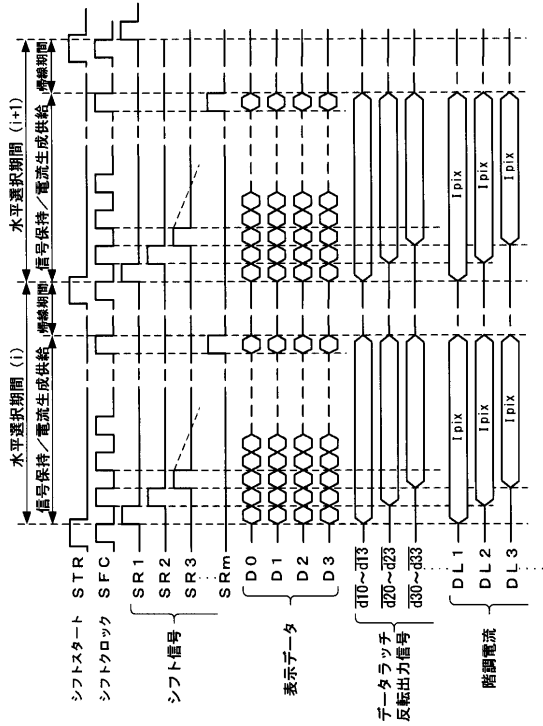
【図8】



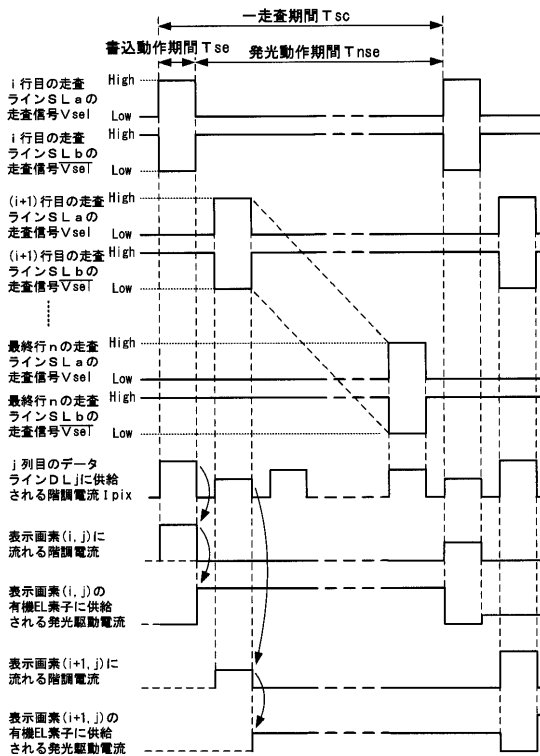
【図9】



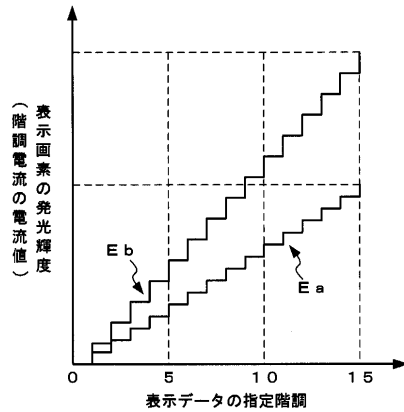
【図10】



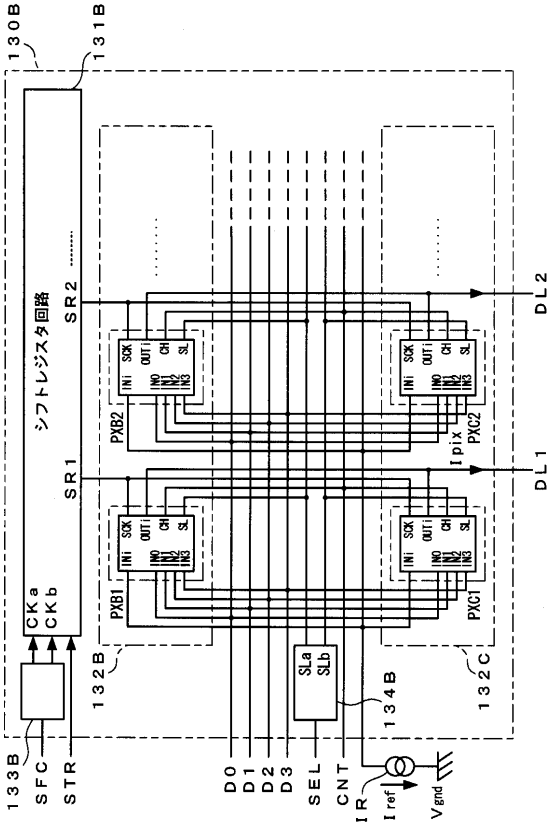
【図11】



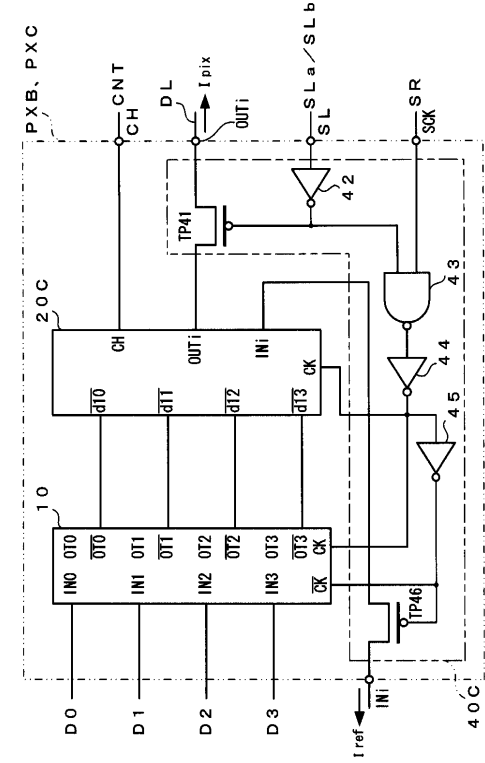
【図12】



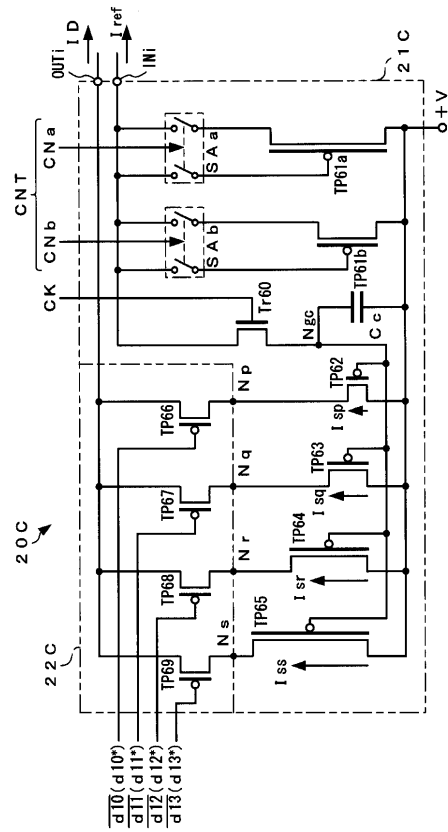
【 133 】



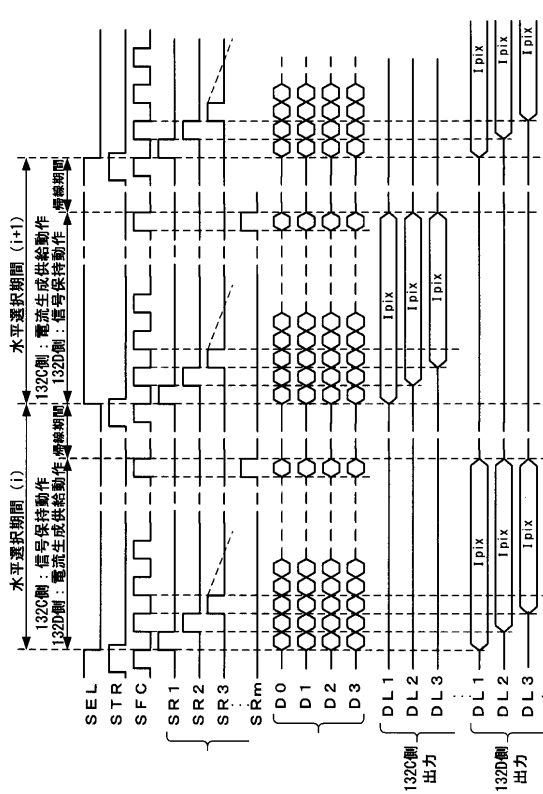
【 144 】



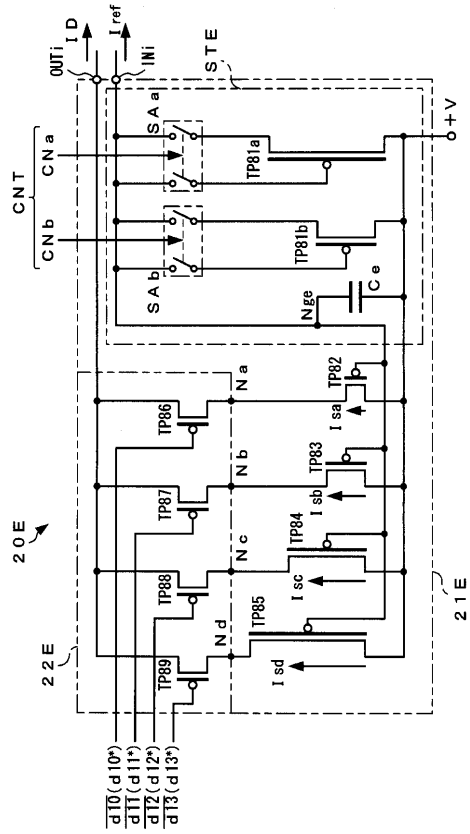
【 155 】



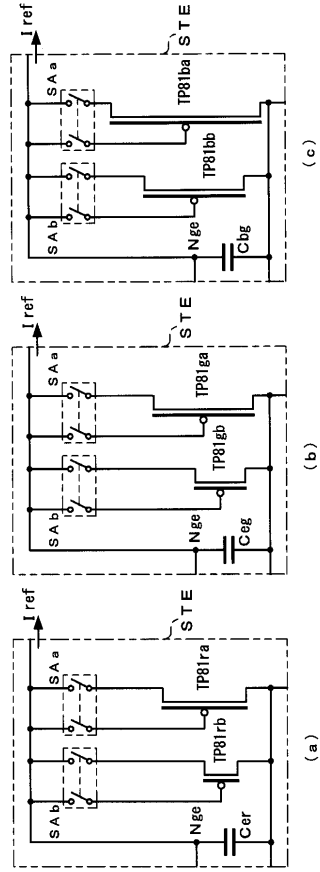
【 166 】



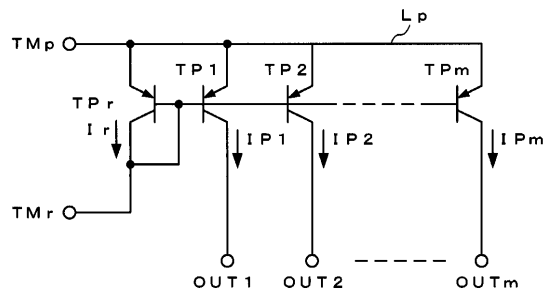
【 2 1 】



【 2 2 】



【 2 3 】



フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 2 3 F
	G 0 9 G	3/20	6 4 1 D
	G 0 9 G	3/20	6 4 2 L
	H 0 4 N	5/70	A
	H 0 5 B	33/14	A

(72)発明者 両澤 克彦
 東京都八王子市石川町2951番地の5
 研究所内
 カシオ計算機株式会社 八王子研

審査官 橋本 直明

(56)参考文献 特開平10-093436(JP,A)
 欧州特許出願公開第01288901(EP,A1)
 特開平04-042619(JP,A)
 欧州特許出願公開第01282103(EP,A1)
 特開2003-308043(JP,A)
 特開2001-142553(JP,A)
 特開平07-163177(JP,A)
 特開2003-202830(JP,A)
 特開2000-122608(JP,A)
 特開2004-004801(JP,A)
 特開昭63-280568(JP,A)
 特開平06-195141(JP,A)
 特開2000-310981(JP,A)
 特開2002-055654(JP,A)
 特開2004-198770(JP,A)
 特開平03-118168(JP,A)
 特開2003-122303(JP,A)
 特開平07-202599(JP,A)
 特開2004-054234(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/30
 G09G 3/20
 H01L 51/50
 H04N 5/70