(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2020 년 3 월 12 일 (12.03.2020)

WIPO | PCT

(10) 국제공개번호
WO 2020/050702 A1

(51) 국제특허분류:
H04N 19/61 (2014.01) *H04N 19/176* (2014.01)
H04N 19/625 (2014.01) *H04N 19/70* (2014.01)
H04N 19/593 (2014.01) *H04N 19/119* (2014.01)
H04N 19/11 (2014.01) *H04N 19/129* (2014.01)
H04N 19/105 (2014.01) *H04N 19/103* (2014.01)

(21) 국제출원번호: PCT/KR2019/011621

(22) 국제출원일: 2019 년 9 월 9 일 (09.09.2019)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

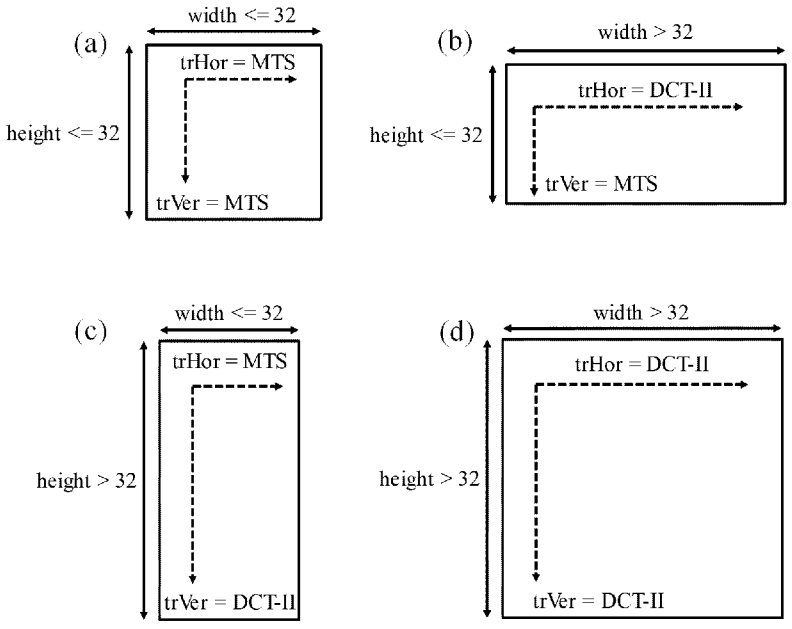
(30) 우선권정보:
10-2018-0107430 2018 년 9 월 7 일 (07.09.2018) KR
10-2018-0119444 2018 년 10 월 6 일 (06.10.2018) KR
10-2018-0121515 2018 년 10 월 12 일 (12.10.2018) KR

(71) 출원인: 주식회사 윌러스표준기술연구소 **(WILUS INSTITUTE OF STANDARDS AND TECHNOLOGY INC.)** [KR/KR]; 13595 경기도 성남시 분당구 황새울로 216, 5층, Gyeonggi-do (KR). **(주)휴맥스 (HUMAX CO., LTD.)** [KR/KR]; 17040 경기도 용인시 처인구 영문로 2, Gyeonggi-do (KR).

(72) 발명자: **정재홍 (JUNG, Jaehong)**; 04775 서울시 성동구 둘레11길 1, 101동 1704호, Seoul (KR). **손주형 (SON, Juhyung)**; 16024 경기도 의왕시 내손순환로 7, 308동 1402호, Gyeonggi-do (KR). **김동철 (KIM, Dongcheol)**; 16323 경기도 수원시 장안구 하률로46번길 17, 307동 506호, Gyeonggi-do (KR). **고건중 (KO, Geonjung)**; 06514 서울시 서초구 잠원로 157, 120동 1006호, Seoul (KR). **곽진삼 (KWAK, Jinsam)**; 14071 경기도 안양시 동안구 귀인로 213, 102동 1704호, Gyeonggi-do (KR).

(54) **Title:** VIDEO SIGNAL PROCESSING METHOD AND APPARATUS USING MULTIPLE TRANSFORM KERNELS

(54) **발명의 명칭:** 다중 변환 커널을 사용하는 비디오 신호 처리 방법 및 장치



(57) **Abstract:** A video signal processing method and apparatus for encoding or decoding a video signal are disclosed. More particularly, disclosed are a video signal processing method and a video signal processing apparatus for performing same, the video signal processing method comprising the steps of: obtaining at least one transform block for a residual signal of a current block from a video signal bitstream, wherein the transform block includes a plurality of transform coefficients that are two-dimensionally arranged; determining, on the basis of length information of a first side of the transform block, a horizontal transform kernel for horizontal transformation of the transform block, regardless of the length of a second side of the transform block, which is orthogonal to the first side; determining, on the basis of length information of the second side, a vertical transform kernel for vertical transformation of the transform block,

WO 2020/050702 A1

[다음 쪽 계속]

(74) 대리인: 임국일 (LIM, Kukil); 13595 경기도 성남시 분당구 황새울로 216, 5층, Gyeonggi-do (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

regardless of the length of the first side; obtaining the residual signal of the current block by performing, on the transform block, inverse transformation using the horizontal transform kernel and the vertical transform kernel; and reconstructing the current block on the basis of the obtained residual signal.

(57) 요약서: 비디오 신호를 인코딩하거나 디코딩하는 비디오 신호 처리 방법 및 장치가 개시된다. 더욱 구체적으로, 비디오 신호 비트스트림으로부터 현재 블록의 레지듀얼 신호에 대한 적어도 하나의 변환 블록을 획득하는 단계, 상기 변환 블록은 2차원 배열된 복수의 변환 계수들로 구성됨, 상기 변환 블록의 제1 변의 길이 정보에 기초하여, 상기 제1 변과 직교하는 상기 변환 블록의 제2 변의 길이와 무관하게 상기 변환 블록의 수평 변환을 위한 수평 변환 커널을 결정하는 단계, 상기 제2 변의 길이 정보에 기초하여, 상기 제1 변의 길이와 무관하게 상기 변환 블록의 수직 변환을 위한 수직 변환 커널을 결정하는 단계, 상기 변환 블록에 대해 상기 수평 변환 커널 및 상기 수직 변환 커널을 이용하는 역변환을 수행하여 상기 현재 블록의 레지듀얼 신호를 획득하는 단계 및 상기 획득된 레지듀얼 신호에 기초하여 상기 현재 블록을 복원하는 단계를 포함하는, 비디오 신호 처리 방법 및 이를 수행하는 비디오 신호 처리 장치가 개시된다.

명세서

발명의 명칭: 다중 변환 커널을 사용하는 비디오 신호 처리 방법 및 장치

기술분야

[1] 본 발명은 비디오 신호의 처리 방법 및 장치에 관한 것으로, 보다 상세하게는 비디오 신호를 인코딩하거나 디코딩하는 비디오 신호 처리 방법 및 장치에 관한 것이다.

배경기술

[2] 압축 부호화란 디지털화한 정보를 통신 회선을 통해 전송하거나, 저장 매체에 적합한 형태로 저장하기 위한 일련의 신호 처리 기술을 의미한다. 압축 부호화의 대상에는 음성, 영상, 문자 등의 대상이 존재하며, 특히 영상을 대상으로 압축 부호화를 수행하는 기술을 비디오 영상 압축이라고 일컫는다. 비디오 신호에 대한 압축 부호화는 공간적인 상관관계, 시간적인 상관관계, 확률적인 상관관계 등을 고려하여 잉여 정보를 제거함으로써 이루어진다. 그러나 최근의 다양한 미디어 및 데이터 전송 매체의 발전으로 인해, 더욱 고효율의 비디오 신호 처리 방법 및 장치가 요구되고 있다.

발명의 상세한 설명

기술적 과제

[3] 본 발명의 목적은 비디오 신호의 코딩 효율을 높이고자 함에 있다. 구체적으로, 본 발명은 변환 블록에 적합한 변환 커널을 사용하여 코딩 효율을 높이기 위한 목적을 가지고 있다.

과제 해결 수단

[4] 상기와 같은 과제를 해결하기 위해, 본 발명은 다음과 같은 비디오 신호 처리 장치 및 비디오 신호 처리 방법을 제공한다.

[5] 먼저 본 발명의 일 실시예에 따르면, 비디오 신호의 처리 방법에 있어서, 비디오 신호 비트스트림으로부터 현재 블록의 레지듀얼 신호에 대한 적어도 하나의 변환 블록을 획득하는 단계, 상기 변환 블록은 2차원 배열된 복수의 변환 계수들로 구성됨, 상기 변환 블록의 제1 변의 길이 정보에 기초하여, 상기 제1 변과 직교하는 상기 변환 블록의 제2 변의 길이와 무관하게 상기 변환 블록의 수평 변환을 위한 수평 변환 커널을 결정하는 단계, 상기 제2 변의 길이 정보에 기초하여, 상기 제1 변의 길이와 무관하게 상기 변환 블록의 수직 변환을 위한 수직 변환 커널을 결정하는 단계, 상기 변환 블록에 대해 상기 수평 변환 커널 및 상기 수직 변환 커널을 이용하는 역변환을 수행하여 상기 현재 블록의 레지듀얼 신호를 획득하는 단계 및 상기 획득된 레지듀얼 신호에 기초하여 상기 현재 블록을 복원하는 단계를 포함하는, 비디오 신호 처리 방법이 제공된다.

[6] 또한, 본 발명의 실시예에 따르면, 비디오 신호 디코딩 장치에 있어서,

프로세서를 포함하고, 상기 프로세서는, 비디오 신호 비트스트림으로부터 현재 블록의 레지듀얼 신호에 대한 적어도 하나의 변환 블록을 획득하되, 상기 변환 블록은 2차원 배열된 복수의 변환 계수들로 구성되고, 상기 변환 블록의 제1 변의 길이 정보에 기초하여, 상기 제1 변과 직교하는 상기 변환 블록의 제2 변의 길이와 무관하게 상기 변환 블록의 수평 변환을 위한 수평 변환 커널을 결정하고, 상기 제2 변의 길이 정보에 기초하여, 상기 제1 변의 길이와 무관하게 상기 변환 블록의 수직 변환을 위한 수직 변환 커널을 결정하고, 상기 변환 블록에 대해 상기 수평 변환 커널 및 상기 수직 변환 커널을 이용하는 역변환을 수행하여 상기 현재 블록의 레지듀얼 신호를 획득하고, 상기 획득된 레지듀얼 신호에 기초하여 상기 현재 블록을 복원하는, 비디오 신호 디코딩 장치가 제공된다.

[7] 상기 수평 변환 커널 및 상기 수직 변환 커널은 각각 상기 변환 블록의 수평 방향에 대응하는 상기 제1 변의 길이 및 상기 변환 블록의 수직 방향에 대응하는 상기 제2 변의 길이에 따라 서로 독립적으로 결정될 수 있다.

[8] 상기 제1 변의 길이는 상기 변환 블록의 너비이고, 상기 제2 변의 길이는 상기 변환 블록의 높이일 수 있다.

[9] 상기 프로세서는, 상기 제1 변의 길이가 기 설정된 범위 내의 값인지에 기초하여, 상기 수평 변환 커널을 결정하고, 상기 제2 변의 길이가 상기 기 설정된 범위 내의 값인지에 기초하여, 상기 수직 변환 커널을 결정할 수 있다.

[10] 상기 제1 변의 길이 및 상기 제2 변의 길이 중 어느 하나가 상기 기 설정된 범위 밖의 값이고, 다른 하나가 상기 기 설정된 범위 내의 값인 경우, 상기 수평 변환 커널과 상기 수직 변환 커널은 서로 다를 수 있다.

[11] 상기 수평 변환 커널과 상기 수직 변환 커널 중에서, 어느 하나는 제1 변환 커널이고, 다른 하나는 제2 변환 커널일 수 있다.

[12] 상기 제1 변환 커널은 이산 코사인 변환 타입 2(discrete cosine transform type 2, DCT-2) 기반의 변환 커널이고, 상기 제2 변환 커널은 상기 DCT-2 기반의 변환 커널이 아닐 수 있다.

[13] 상기 제2 변환 커널은 이산 사인 변환 타입 7(discrete sine transform type 7, DST-7) 기반의 변환 커널일 수 있다.

[14] 상기 제2 변환 커널은 DST-7 기반의 변환 커널 또는 이산 코사인 변환 타입 8(discrete cosine transform type 8, DCT-8) 기반의 변환 커널 중 어느 하나일 수 있다.

[15] 상기 제1 변의 길이가 상기 기 설정된 범위 밖의 값이고, 상기 제2 변의 길이가 상기 기 설정된 범위 내의 값인 경우, 상기 수평 변환 커널은 상기 제1 변환 커널이고, 상기 수직 변환 커널은 상기 제2 변환 커널일 수 있다.

[16] 상기 제2 변의 길이가 상기 기 설정된 범위 밖의 값이고, 상기 제1 변의 길이가 상기 기 설정된 범위 내의 값인 경우, 상기 수직 변환 커널은 상기 제1 변환 커널이고, 상기 수평 변환 커널은 상기 제2 변환 커널일 수 있다.

[17] 상기 기 설정된 범위는 기 설정된 길이 이하를 나타낼 수 있다. 이때, 상기 제1 변 및 상기 제2 변 중 어느 하나의 길이가 상기 기 설정된 길이 보다 크고, 다른 하나의 길이가 상기 기 설정된 길이 보다 작거나 같은 경우, 상기 수평 변환 커널과 상기 수직 변환 커널은 서로 다를 수 있다.

[18] 또한, 본 발명의 실시예에 따르면, 비디오 신호 인코딩 장치에 있어서, 프로세서를 포함하고, 상기 프로세서는, 현재 블록의 적어도 하나의 변환 영역에 대응하는 레지듀얼 신호에 대해 수평 변환 커널 및 수직 변환 커널을 이용하는 변환을 수행하여, 상기 현재 블록의 레지듀얼 신호에 대한 변환 블록을 생성하되, 상기 변환 블록은 2차원 배열된 복수의 변환 계수들로 구성되고 상기 생성된 변환 블록을 인코딩하여 비트스트림을 생성하되, 상기 수평 변환 커널은 상기 변환 블록의 제1 변의 길이 정보에 기초하여, 상기 제1 변과 직교하는 상기 변환 블록의 제2 변의 길이와 무관하게 결정되고, 상기 수직 변환 커널은 상기 제2 변의 길이 정보에 기초하여, 상기 제1 변의 길이와 무관하게 결정되는, 비디오 신호 인코딩 장치가 제공된다.

[19] 또한, 본 발명의 실시예에 따르면, 비트스트림을 저장하는 컴퓨터로 판독 가능한 기록 매체에 있어서, 상기 비트스트림은, 현재 블록의 레지듀얼 신호로부터 인코딩된 복수의 변환 계수들을 포함하되, 상기 복수의 변환 계수들은 상기 현재 블록의 레지듀얼 신호에 대한 적어도 하나의 변환 블록에서 2차원 배열되고, 수평 변환 커널 및 수직 변환 커널을 이용하는 역변환을 통해 상기 레지듀얼 신호로 복원되며, 상기 수평 변환 커널은 상기 변환 블록의 제1 변의 길이 정보에 기초하여, 상기 제1 변과 직교하는 상기 변환 블록의 제2 변의 길이와 무관하게 결정되고, 상기 수직 변환 커널은 상기 제2 변의 길이 정보에 기초하여, 상기 제1 변의 길이와 무관하게 결정되는, 컴퓨터로 판독 가능한 기록 매체가 제공된다.

발명의 효과

[20] 본 발명의 실시예에 따르면, 비디오 신호의 코딩 효율이 높아질 수 있다. 또한, 본 발명의 일 실시예에 따르면, 현재 변환 블록에 적합한 변환 커널이 선택될 수 있다.

도면의 간단한 설명

[21] 도 1은 본 발명의 일 실시예에 따른 비디오 신호 인코딩 장치의 개략적인 블록도이다.

[22] 도 2는 본 발명의 일 실시예에 따른 비디오 신호 디코딩 장치의 개략적인 블록도이다.

[23] 도 3은 픽쳐 내에서 코딩 트리 유닛이 코딩 유닛들로 분할되는 실시예를 도시한다.

[24] 도 4는 쿼드 트리 및 멀티-타입 트리의 분할을 시그널링하는 방법의 일 실시예를 도시한다.

[25] 도 5 및 도 6은 본 발명의 실시예에 따른 인트라 예측 방법을 더욱 구체적으로 도시한다.

[26] 도 7은 인코더가 레지듀얼 신호를 변환하는 방법을 구체적으로 나타내는 도면이다.

[27] 도 8은 인코더 및 디코더가 변환 계수를 역변환하여 레지듀얼 신호를 획득하는 방법을 구체적으로 나타내는 도면이다.

[28] 도 9는 변환 타입 각각에 대응하는 기저 함수를 나타내는 도면이다.

[29] 도 10은 은 변환 타입 DCT-II, DCT-V, DCT-VIII, DST-I, DST-VII 각각의 인덱스별 신호의 크기를 나타내는 도면이다.

[30] 도 11은 변환 타입 DST-IV, DCT-IV, DST-VII 및 DCT-VIII 각각에 대한 인덱스별 신호의 크기를 나타내는 도면이다.

[31] 도 12는 현재 블록의 예측 모드에 따라 변환 후보 세트가 구성되는 방법을 나타내는 도면이다.

[32] 도 13은 세트 인덱스에 따라 결정된 수평 변환 커널 및 수직 변환 커널을 나타낸다.

[33] 도 14는 변환 관련 정보가 획득되는 방법을 나타내는 도면이다.

[34] 도 15는 본 발명의 다른 일 실시예에 따른 레지듀얼 코딩 신택스를 나타내는 도면이다.

[35] 도 16은 본 발명의 일 실시예에 따른 변환 유닛 신택스를 나타내는 도면이다.

[36] 도 17은 변환 블록의 모양에 따른 수직 변환 커널 및 수평 변환 커널을 나타내는 도면이다.

[37] 도 18은 변환 블록의 모양에 기초하여 변환 커널이 결정되는 방법을 나타내는 도면이다.

[38] 도 19는 수평 변환 커널 및 수직 변환 커널의 조합을 나타내는 정보가 시그널링되는 방법을 나타내는 도면이다.

[39] 도 20은 본 발명의 일 실시예에 따라 변환 커널 세트가 시그널링되는 방법을 나타내는 도면이다.

[40] 도 21은 본 발명의 일 실시예에 따른 복수의 변환 커널 세트들을 나타내는 도면이다.

[41] 도 22는 본 발명의 일 실시예에 따른 디코더가 변환 블록에 적용되는 변환 커널을 결정하는 방법을 나타내는 도면이다.

[42] 도 23은 본 발명의 다른 일 실시예에 따른 복수의 변환 커널 세트들을 나타내는 도면이다.

[43] 도 24는 디코더가 도 23의 실시예에 따라 변환 블록에 적용되는 변환 커널을 결정하는 방법을 나타내는 도면이다.

[44] 도 25는 본 발명의 다른 일 실시예에 따른 복수의 변환 커널 세트들을 나타내는 도면이다.

[45] 도 26은 디코더가 도 25의 실시예에 따라 변환 블록에 적용되는 변환 커널을

결정하는 방법을 나타내는 도면이다.

발명의 실시를 위한 형태

[46] 본 명세서에서 사용되는 용어는 본 발명에서의 기능을 고려하면서 가능한 현재 널리 사용되는 일반적인 용어를 선택하였으나, 이는 당 분야에 종사하는 기술자의 의도, 관례 또는 새로운 기술의 출현 등에 따라 달라질 수 있다. 또한 특정 경우는 출원인이 임의로 선정한 용어도 있으며, 이 경우 해당되는 발명의 설명 부분에서 그 의미를 기재할 것이다. 따라서 본 명세서에서 사용되는 용어는, 단순한 용어의 명칭이 아닌 그 용어가 가진 실질적인 의미와 본 명세서의 전반에 걸친 내용을 토대로 해석되어야 함을 밝혀두고자 한다.

[47] 본 명세서에서 일부 용어들은 다음과 같이 해석될 수 있다. 코딩은 경우에 따라 인코딩 또는 디코딩으로 해석될 수 있다. 본 명세서에서 비디오 신호의 인코딩(부호화)을 수행하여 비디오 신호 비트스트림을 생성하는 장치는 인코딩 장치 혹은 인코더로 지칭되며, 비디오 신호 비트스트림의 디코딩(복호화)을 수행하여 비디오 신호를 복원하는 장치는 디코딩 장치 혹은 디코더로 지칭된다. 또한, 본 명세서에서 비디오 신호 처리 장치는 인코더 및 디코더를 모두 포함하는 개념의 용어로 사용된다. 정보(information)는 값(values), 파라미터(parameter), 계수(coefficients), 성분(elements) 등을 모두 포함하는 용어로서, 경우에 따라 의미는 달리 해석될 수 있으므로 본 발명은 이에 한정되지 아니한다. '유닛'은 영상 처리의 기본 단위 또는 픽쳐의 특정 위치를 지칭하는 의미로 사용되며, 루마(luma) 성분 및 크로마(chroma) 성분 중 적어도 하나를 포함하는 이미지 영역을 가리킨다. 또한, '블록'은 루마 성분 및 크로마 성분들(즉, Cb 및 Cr) 중 특정 성분을 포함하는 이미지 영역을 가리킨다. 다만, 실시예에 따라서 '유닛', '블록', '파티션' 및 '영역' 등의 용어는 서로 혼용하여 사용될 수 있다. 또한, 본 명세서에서 유닛은 코딩 유닛, 예측 유닛, 변환 유닛을 모두 포함하는 개념으로 사용될 수 있다. 픽쳐는 필드 혹은 프레임을 가리키며, 실시예에 따라 상기 용어들은 서로 혼용하여 사용될 수 있다.

[48] 도 1은 본 발명의 일 실시예에 따른 비디오 신호 인코딩 장치(100)의 개략적인 블록도이다. 도 1을 참조하면, 본 발명의 인코딩 장치(100)는 변환부(110), 양자화부(115), 역양자화부(120), 역변환부(125), 필터링부(130), 예측부(150) 및 엔트로피 코딩부(160)를 포함한다.

[49] 변환부(110)는 입력 받은 비디오 신호와 예측부(150)에서 생성된 예측 신호의 차이인 레지듀얼 신호를 변환하여 변환 계수 값을 획득한다. 예를 들어, 이산 코사인 변환(Discrete Cosine Transform, DCT), 이산 사인 변환(Discrete Sine Transform, DST) 또는 웨이블릿 변환(Wavelet Transform) 등이 사용될 수 있다. 이산 코사인 변환 및 이산 사인 변환은 입력된 픽쳐 신호를 블록 형태로 나누어 변환을 수행하게 된다. 변환에 있어서 변환 영역 내의 값들의 분포와 특성에 따라서 코딩 효율이 달라질 수 있다. 양자화부(115)는 변환부(110)에서 출력된

변환 계수 값을 양자화한다.

[50] 코딩 효율을 높이기 위하여 픽쳐 신호를 그대로 코딩하는 것이 아니라, 예측부(150)를 통해 이미 코딩된 영역을 이용하여 픽쳐를 예측하고, 예측된 픽쳐에 원본 픽쳐와 예측 픽쳐 간의 레지듀얼 값을 더하여 복원 픽쳐를 획득하는 방법이 사용된다. 인코더와 디코더에서 미스매치가 발생되지 않도록 하기 위해, 인코더에서 예측을 수행할 때에는 디코더에서도 사용 가능한 정보를 사용해야 한다. 이를 위해, 인코더에서는 부호화한 현재 블록을 다시 복원하는 과정을 수행한다. 역양자화부(120)에서는 변환 계수 값을 역양자화하고, 역변환부(125)에서는 역양자화된 변환 계수값을 이용하여 레지듀얼 값을 복원한다. 한편, 필터링부(130)는 복원된 픽쳐의 품질 개선 및 부호화 효율 향상을 위한 필터링 연산을 수행한다. 예를 들어, 디블록킹 필터, 샘플 적응적 오프셋(Sample Adaptive Offset, SAO) 및 적응적 루프 필터 등이 포함될 수 있다. 필터링을 거친 픽쳐는 출력되거나 참조 픽쳐로 이용하기 위하여 복호 픽쳐 버퍼(Decoded Picture Buffer, DPB, 156)에 저장된다.

[51] 코딩 효율을 높이기 위하여 픽쳐 신호를 그대로 코딩하는 것이 아니라, 예측부(150)를 통해 이미 코딩된 영역을 이용하여 픽쳐를 예측하고, 예측된 픽쳐에 원 픽쳐와 예측 픽쳐 간의 레지듀얼 값을 더하여 복원 픽쳐를 획득하는 방법이 사용된다. 인트라 예측부(152)에서는 현재 픽쳐 내에서 화면내 예측을 수행하며, 인터 예측부(154)에서는 복호 픽쳐 버퍼(156)에 저장된 참조 픽쳐를 이용하여 현재 픽쳐를 예측한다. 인트라 예측부(152)는 현재 픽쳐 내의 복원된 영역들로부터 화면내 예측을 수행하여, 화면내 부호화 정보를 엔트로피 코딩부(160)에 전달한다. 인터 예측부(154)는 다시 모션 추정부(154a) 및 모션 보상부(154b)를 포함하여 구성될 수 있다. 모션 추정부(154a)에서는 복원된 특정 영역을 참조하여 현재 영역의 모션 벡터값을 획득한다. 모션 추정부(154a)에서는 참조 영역의 위치 정보(참조 프레임, 모션 벡터 등) 등을 엔트로피 코딩부(160)로 전달하여 비트스트림에 포함될 수 있도록 한다. 모션 추정부(154a)에서 전달된 모션 벡터값을 이용하여 모션 보상부(154b)에서는 화면간 모션 보상을 수행한다.

[52] 예측부(150)는 인트라 예측부(152)와 인터 예측부(154)를 포함한다. 인트라 예측부(152)는 현재 픽쳐 내에서 인트라(intra) 예측을 수행하며, 인터 예측부(154)는 복호 픽쳐 버퍼(156)에 저장된 참조 픽쳐를 이용하여 현재 픽쳐를 예측하는 인터(inter) 예측을 수행한다. 인트라 예측부(152)는 현재 픽쳐 내의 복원된 샘플들로부터 인트라 예측을 수행하여, 인트라 부호화 정보를 엔트로피 코딩부(160)에 전달한다. 인트라 부호화 정보는 인트라 예측 모드, MPM(Most Probable Mode) 플래그, MPM 인덱스 중 적어도 하나를 포함할 수 있다. 인트라 부호화 정보는 참조 샘플에 관한 정보를 포함할 수 있다. 인터 예측부(154)는 모션 추정부(154a) 및 모션 보상부(154b)를 포함하여 구성될 수 있다. 모션 추정부(154a)는 복원된 참조 픽쳐의 특정 영역을 참조하여 현재 영역의 모션 벡터값을 획득한다. 모션 추정부(154a)는 참조 영역에 대한 모션 정보 세트(참조

픽쳐 인덱스, 모션 벡터 정보 등)를 엔트로피 코딩부(160)로 전달한다. 모션 보상부(154b)는 모션 추정부(154a)에서 전달된 모션 벡터값을 이용하여 모션 보상을 수행한다. 인터 예측부(154)는 참조 영역에 대한 모션 정보를 포함하는 인터 부호화 정보를 엔트로피 코딩부(160)에 전달한다.

[53] 추가적인 실시예에 따라, 예측부(150)는 인트라 블록 카피(block copy, BC) 예측부(미도시)를 포함할 수 있다. 인트라 BC 예측부는 현재 픽쳐 내의 복원된 샘플들로부터 인트라 BC 예측을 수행하여, 인트라 BC 부호화 정보를 엔트로피 코딩부(160)에 전달한다. 인트라 BC 예측부는 현재 픽쳐 내의 특정 영역을 참조하여 현재 영역의 예측에 이용되는 참조 영역을 나타내는 블록 벡터값을 획득한다. 인트라 BC 예측부는 획득된 블록 벡터값을 이용하여 인트라 BC 예측을 수행할 수 있다. 인트라 BC 예측부는 인트라 BC 부호화 정보를 엔트로피 코딩부(160)로 전달한다. 인트라 BC 부호화 정보는 블록 벡터 정보를 포함할 수 있다.

[54] 위와 같은 픽쳐 예측이 수행될 경우, 변환부(110)는 원본 픽쳐와 예측 픽쳐 간의 레지듀얼 값을 변환하여 변환 계수 값을 획득한다. 이때, 변환은 픽쳐 내에서 특정 블록 단위로 수행될 수 있으며, 특정 블록의 크기는 기 설정된 범위 내에서 가변할 수 있다. 양자화부(115)는 변환부(110)에서 생성된 변환 계수 값을 양자화하여 엔트로피 코딩부(160)로 전달한다.

[55] 엔트로피 코딩부(160)는 양자화된 변환 계수를 나타내는 정보, 인트라 부호화 정보, 및 인터 부호화 정보 등을 엔트로피 코딩하여 비디오 신호 비트스트림을 생성한다. 엔트로피 코딩부(160)에서는 가변 길이 코딩(Variable Length Coding, VLC) 방식과 산술 코딩(arithmetic coding) 방식 등이 사용될 수 있다. 가변 길이 코딩(VLC) 방식은 입력되는 심볼들을 연속적인 코드워드로 변환하는데, 코드워드의 길이는 가변적일 수 있다. 예를 들어, 자주 발생하는 심볼들을 짧은 코드워드로, 자주 발생하지 않은 심볼들은 긴 코드워드로 표현하는 것이다. 가변 길이 코딩 방식으로서 컨텍스트 기반 적응형 가변 길이 코딩(Context-based Adaptive Variable Length Coding, CAVLC) 방식이 사용될 수 있다. 산술 코딩은 연속적인 데이터 심볼들을 하나의 소수로 변환하는데, 산술 코딩은 각 심볼을 표현하기 위하여 필요한 최적의 소수 비트를 얻을 수 있다. 산술 코딩으로서 컨텍스트 기반 적응형 산술 부호화(Context-based Adaptive Binary Arithmetic Code, CABAC)가 이용될 수 있다. 예를 들어, 엔트로피 코딩부(160)는 양자화된 변환 계수를 나타내는 정보를 이진화할 수 있다. 또한, 엔트로피 코딩부(160)는 이진화된 정보를 산술 코딩하여 비트스트림을 생성할 수 있다.

[56] 상기 생성된 비트스트림은 NAL(Network Abstraction Layer) 유닛을 기본 단위로 캡슐화 된다. NAL 유닛은 부호화된 정수 개의 코딩 트리 유닛(coding tree unit)을 포함한다. 비디오 디코더에서 비트스트림을 복호화하기 위해서는 먼저 비트스트림을 NAL 유닛 단위로 분리한 후, 분리된 각각의 NAL 유닛을 복호화해야 한다. 한편, 비디오 신호 비트스트림의 복호화를 위해 필요한

정보들은 픽쳐 파라미터 세트(Picture Parameter Set, PPS), 시퀀스 파라미터 세트(Sequence Parameter Set, SPS), 비디오 파라미터 세트(Video Parameter Set, VPS) 등과 같은 상위 레벨 세트의 RBSP(Raw Byte Sequence Payload)를 통해 전송될 수 있다.

[57] 한편, 도 1의 블록도는 본 발명의 일 실시예에 따른 인코딩 장치(100)를 나타낸 것으로서, 분리하여 표시된 블록들은 인코딩 장치(100)의 엘리먼트들을 논리적으로 구별하여 도시한 것이다. 따라서 전술한 인코딩 장치(100)의 엘리먼트들은 디바이스의 설계에 따라 하나의 칩으로 또는 복수의 칩으로 장착될 수 있다. 일 실시예에 따르면, 전술한 인코딩 장치(100)의 각 엘리먼트의 동작은 프로세서(미도시)에 의해 수행될 수 있다.

[58] 도 2는 본 발명의 일 실시예에 따른 비디오 신호 디코딩 장치(200)의 개략적인 블록도이다. 도 2를 참조하면 본 발명의 디코딩 장치(200)는 엔트로피 디코딩부(210), 역양자화부(220), 역변환부(225), 필터링부(230) 및 예측부(250)를 포함한다.

[59] 엔트로피 디코딩부(210)는 비디오 신호 비트스트림을 엔트로피 디코딩하여, 각 영역에 대한 변환 계수 정보, 인트라 부호화 정보, 인터 부호화 정보 등을 추출한다. 예를 들어, 엔트로피 디코딩부(210)는 비디오 신호 비트스트림으로부터 특정 영역의 변환 계수 정보에 대한 이진화 코드를 획득할 수 있다. 또한, 엔트로피 디코딩부(210)는 이진화 코드를 역 이진화하여 양자화된 변환 계수를 획득한다. 역양자화부(220)는 양자화된 변환 계수를 역양자화하고, 역변환부(225)는 역양자화된 변환 계수를 이용하여 레지듀얼 값을 복원한다. 비디오 신호 처리 장치(200)는 역변환부(225)에서 획득된 레지듀얼 값을 예측부(250)에서 획득된 예측값과 합산하여 원래의 화소값을 복원한다.

[60] 한편, 필터링부(230)는 픽쳐에 대한 필터링을 수행하여 화질을 향상시킨다. 여기에는 블록 왜곡 현상을 감소시키기 위한 디블록킹 필터 및/또는 픽쳐 전체의 왜곡 제거를 위한 적응적 루프 필터 등이 포함될 수 있다. 필터링을 거친 픽쳐는 출력되거나 다음 픽쳐에 대한 참조 픽쳐로 이용하기 위하여 복호 픽쳐 버퍼(DPB, 256)에 저장된다.

[61] 예측부(250)는 인트라 예측부(252) 및 인터 예측부(254)를 포함한다. 예측부(250)는 전술한 엔트로피 디코딩부(210)를 통해 복호화된 부호화 타입, 각 영역에 대한 변환 계수, 인트라/인터 부호화 정보 등을 활용하여 예측 픽쳐를 생성한다. 복호화가 수행되는 현재 블록을 복원하기 위해서, 현재 블록이 포함된 현재 픽쳐 또는 다른 픽쳐들의 복호화된 영역이 이용될 수 있다. 복원에 현재 픽쳐만을 이용하는, 즉 인트라 예측 또는 인트라 BC 예측을 수행하는 픽쳐(또는, 타일/슬라이스)를 인트라 픽쳐 또는 I 픽쳐(또는, 타일/슬라이스), 인트라 예측, 인터 예측 및 인트라 BC 예측을 모두 수행할 수 있는 픽쳐(또는, 타일/슬라이스)를 인터 픽쳐(또는, 타일/슬라이스)라고 한다. 인터 픽쳐(또는, 타일/슬라이스) 중 각 블록의 샘플값들을 예측하기 위하여 최대 하나의 모션

벡터 및 참조 픽쳐 인덱스를 이용하는 픽쳐(또는, 타일/슬라이스)를 예측 픽쳐(predictive picture) 또는 P 픽쳐(또는, 타일/슬라이스)라고 하며, 최대 두 개의 모션 벡터 및 참조 픽쳐 인덱스를 이용하는 픽쳐(또는, 타일/슬라이스)를 쌍예측 픽쳐(Bi-predictive picture) 또는 B 픽쳐(또는, 타일/슬라이스) 라고 한다. 다시 말해서, P 픽쳐(또는, 타일/슬라이스)는 각 블록을 예측하기 위해 최대 하나의 모션 정보 세트를 이용하고, B 픽쳐(또는, 타일/슬라이스)는 각 블록을 예측하기 위해 최대 두 개의 모션 정보 세트를 이용한다. 여기서, 모션 정보 세트는 하나 이상의 모션 벡터와 하나의 참조 픽쳐 인덱스를 포함한다 .

[62] 인트라 예측부(252)는 인트라 부호화 정보 및 현재 픽쳐 내의 복원된 샘플들을 이용하여 예측 블록을 생성한다. 전술한 바와 같이, 인트라 부호화 정보는 인트라 예측 모드, MPM(Most Probable Mode) 플래그, MPM 인덱스 중 적어도 하나를 포함할 수 있다. 인트라 예측부(252)는 현재 블록의 좌측 및/또는 상측에 위치한 복원된 샘플들을 참조 샘플들로 이용하여 현재 블록의 샘플 값들을 예측한다. 본 개시에서, 복원된 샘플들, 참조 샘플들 및 현재 블록의 샘플들은 픽셀들을 나타낼 수 있다. 또한, 샘플 값(sample value)들은 픽셀 값들을 나타낼 수 있다.

[63] 일 실시예에 따르면, 참조 샘플들은 현재 블록의 주변 블록에 포함된 샘플들일 수 있다. 예를 들어, 참조 샘플들은 현재 블록의 좌측 경계에 인접한 샘플들 및/또는 상측 경계에 인접한 샘플들일 수 있다. 또한, 참조 샘플들은 현재 블록의 주변 블록의 샘플들 중 현재 블록의 좌측 경계로부터 기 설정된 거리 이내의 라인 상에 위치하는 샘플들 및/또는 현재 블록의 상측 경계로부터 기 설정된 거리 이내의 라인 상에 위치하는 샘플들일 수 있다. 이때, 현재 블록의 주변 블록은 현재 블록에 인접한 좌측(L) 블록, 상측(A) 블록, 하좌측(Below Left, BL) 블록, 상우측(Above Right, AR) 블록 또는 상좌측(Above Left, AL) 블록 중 적어도 하나를 포함할 수 있다.

[64] 인터 예측부(254)는 복호 픽쳐 버퍼(256)에 저장된 참조 픽쳐 및 인터 부호화 정보를 이용하여 예측 블록을 생성한다. 인터 부호화 정보는 참조 블록에 대한 현재 블록의 모션 정보 세트(참조 픽쳐 인덱스, 모션 벡터 정보 등)를 포함할 수 있다. 인터 예측에는 L0 예측, L1 예측 및 쌍예측(Bi-prediction)이 있을 수 있다. L0 예측은 L0 픽쳐 리스트에 포함된 1개의 참조 픽쳐를 이용한 예측이고, L1 예측은 L1 픽쳐 리스트에 포함된 1개의 참조 픽쳐를 이용한 예측을 의미한다. 이를 위해서는 1세트의 모션 정보(예를 들어, 모션 벡터 및 참조 픽쳐 인덱스)가 필요할 수 있다. 쌍예측 방식에서는 최대 2개의 참조 영역을 이용할 수 있는데, 이 2개의 참조 영역은 동일한 참조 픽쳐에 존재할 수도 있고, 서로 다른 픽쳐에 각각 존재할 수도 있다. 즉, 쌍예측 방식에서는 최대 2세트의 모션 정보(예를 들어, 모션 벡터 및 참조 픽쳐 인덱스)가 이용될 수 있는데, 2개의 모션 벡터가 동일한 참조 픽쳐 인덱스에 대응될 수도 있고 서로 다른 참조 픽쳐 인덱스에 대응될 수도 있다. 이때, 참조 픽쳐들은 시간적으로 현재 픽쳐 이전이나 이후

모두에 표시(또는 출력)될 수 있다. 일 실시예에 따라, 쌍예측 방식에서는 사용되는 2개의 참조 영역은 L0 픽쳐 리스트 및 L1 픽쳐 리스트 각각에서 선택된 영역일 수 있다.

[65] 인터 예측부(254)는 모션 벡터 및 참조 픽쳐 인덱스를 이용하여 현재 블록의 참조 블록을 획득할 수 있다. 상기 참조 블록은 참조 픽쳐 인덱스에 대응하는 참조 픽쳐 내에 존재한다. 또한, 모션 벡터에 의해서 특정된 블록의 샘플 값 또는 이의 보간(interpolation)된 값이 현재 블록의 예측자(predictor)로 이용될 수 있다. 서브펠(sub-pel) 단위의 픽셀 정확도를 갖는 모션 예측을 위하여 이를 테면, 루마 신호에 대하여 8-탭 보간 필터가, 크로마 신호에 대하여 4-탭 보간 필터가 사용될 수 있다. 다만, 서브펠 단위의 모션 예측을 위한 보간 필터는 이에 한정되지 않는다. 이와 같이 인터 예측부(254)는 이전에 복원된 픽쳐로부터 현재 유닛의 텍스쳐를 예측하는 모션 보상(motion compensation)을 수행한다. 이때, 인터 예측부는 모션 정보 세트를 이용할 수 있다.

[66] 추가적인 실시예에 따라, 예측부(250)는 인트라 BC 예측부(미도시)를 포함할 수 있다. 인트라 BC 예측부는 현재 픽쳐 내의 복원된 샘플들을 포함하는 특정 영역을 참조하여 현재 영역을 복원할 수 있다. 인트라 BC 예측부는 엔트로피 디코딩부(210)로부터 현재 영역에 대한 인트라 BC 부호화 정보를 획득한다. 인트라 BC 예측부는 현재 픽쳐 내의 특정 영역을 지시하는 현재 영역의 블록 벡터값을 획득한다. 인트라 BC 예측부는 획득된 블록 벡터값을 이용하여 인트라 BC 예측을 수행할 수 있다. 인트라 BC 부호화 정보는 블록 벡터 정보를 포함할 수 있다.

[67] 상기 인트라 예측부(252) 또는 인터 예측부(254)로부터 출력된 예측값, 및 역변환부(225)로부터 출력된 레지듀얼 값이 더해져서 복원된 비디오 픽쳐가 생성된다. 즉, 비디오 신호 디코딩 장치(200)는 예측부(250)에서 생성된 예측 블록과 역변환부(225)로부터 획득된 레지듀얼을 이용하여 현재 블록을 복원한다.

[68] 한편, 도 2의 블록도는 본 발명의 일 실시예에 따른 디코딩 장치(200)를 나타낸 것으로서, 분리하여 표시된 블록들은 디코딩 장치(200)의 엘리먼트들을 논리적으로 구별하여 도시한 것이다. 따라서 전술한 디코딩 장치(200)의 엘리먼트들은 디바이스의 설계에 따라 하나의 칩으로 또는 복수의 칩으로 장착될 수 있다. 일 실시예에 따르면, 전술한 디코딩 장치(200)의 각 엘리먼트의 동작은 프로세서(미도시)에 의해 수행될 수 있다.

[69] 도 3은 픽쳐 내에서 코딩 트리 유닛(Coding Tree Unit, CTU)이 코딩 유닛들(Coding Units, CUs)로 분할되는 실시예를 도시한다. 비디오 신호의 코딩 과정에서, 픽쳐는 코딩 트리 유닛(CTU)들의 시퀀스로 분할될 수 있다. 코딩 트리 유닛은 루마(luma) 샘플들의 NXN 블록과, 이에 대응하는 크로마(chroma) 샘플들의 2개의 블록들로 구성된다. 코딩 트리 유닛은 복수의 코딩 유닛들로 분할될 수 있다. 코딩 트리 유닛은 분할되지 않고 리프 노드가 될 수도 있다. 이

경우, 코딩 트리 유닛 자체가 코딩 유닛이 될 수 있다. 코딩 유닛은 상기에서 설명한 비디오 신호의 처리 과정, 즉 인트라/인터 예측, 변환, 양자화 및/또는 엔트로피 코딩 등의 과정에서 픽쳐를 처리하기 위한 기본 단위를 가리킨다. 하나의 픽쳐 내에서 코딩 유닛의 크기 및 모양은 일정하지 않을 수 있다. 코딩 유닛은 정사각형 혹은 직사각형의 모양을 가질 수 있다. 직사각형 코딩 유닛(혹은, 직사각형 블록)은 수직 코딩 유닛(혹은, 수직 블록)과 수평 코딩 유닛(혹은, 수평 블록)을 포함한다. 본 명세서에서, 수직 블록은 높이가 너비보다 큰 블록이며, 수평 블록은 너비가 높이보다 큰 블록이다. 또한, 본 명세서에서 정사각형이 아닌(non-square) 블록은 직사각형 블록을 가리킬 수 있지만, 본 발명은 이에 한정되지 않는다.

[70] 도 3을 참조하면, 코딩 트리 유닛은 먼저 쿼드 트리(Quad Tree, QT) 구조로 분할된다. 즉, 쿼드 트리 구조에서 2NX2N 크기를 가지는 하나의 노드는 NXN 크기를 가지는 네 개의 노드들로 분할될 수 있다. 본 명세서에서 쿼드 트리는 4진(quaternary) 트리로도 지칭될 수 있다. 쿼드 트리 분할은 재귀적으로 수행될 수 있으며, 모든 노드들이 동일한 깊이로 분할될 필요는 없다.

[71] 한편, 전술한 쿼드 트리의 리프 노드(leaf node)는 멀티-타입 트리(Multi-Type Tree, MTT) 구조로 더욱 분할될 수 있다. 본 발명의 실시예에 따르면, 멀티 타입 트리 구조에서는 하나의 노드가 수평 혹은 수직 분할의 2진(binary, 바이너리) 혹은 3진(ternary, 터너리) 트리 구조로 분할될 수 있다. 즉, 멀티-타입 트리 구조에는 수직 바이너리 분할, 수평 바이너리 분할, 수직 터너리 분할 및 수평 터너리 분할의 4가지 분할 구조가 존재한다. 본 발명의 실시예에 따르면, 상기 각 트리 구조에서 노드의 너비 및 높이는 모두 2의 거듭제곱 값을 가질 수 있다. 예를 들어, 바이너리 트리(Binary Tree, BT) 구조에서, 2NX2N 크기의 노드는 수직 바이너리 분할에 의해 2개의 NX2N 노드들로 분할되고, 수평 바이너리 분할에 의해 2개의 2NXN 노드들로 분할될 수 있다. 또한, 터너리 트리(Ternary Tree, TT) 구조에서, 2NX2N 크기의 노드는 수직 터너리 분할에 의해 (N/2)X2N, NX2N 및 (N/2)X2N의 노드들로 분할되고, 수평 바이너리 분할에 의해 2NX(N/2), 2NXN 및 2NX(N/2)의 노드들로 분할될 수 있다. 이러한 멀티-타입 트리 분할은 재귀적으로 수행될 수 있다.

[72] 멀티-타입 트리의 리프 노드는 코딩 유닛이 될 수 있다. 코딩 유닛에 대한 분할이 지시되지 않거나 코딩 유닛이 최대 변환 길이에 비해 크지 않은 경우, 해당 코딩 유닛은 더 이상의 분할 없이 예측 및 변환의 단위로 사용된다. 한편, 전술한 쿼드 트리 및 멀티-타입 트리에서 다음의 파라메터들 중 적어도 하나가 사전에 정의되거나 PPS, SPS, VPS 등과 같은 상위 레벨 세트의 RBSP를 통해 전송될 수 있다. 1) CTU 크기: 쿼드 트리의 루트 노드(root node) 크기, 2) 최소 QT 크기(MinQtSize): 허용된 최소 QT 리프 노드 크기, 3) 최대 BT 크기(MaxBtSize): 허용된 최대 BT 루트 노드 크기, 4) 최대 TT 크기(MaxTtSize): 허용된 최대 TT 루트 노드 크기, 5) 최대 MTT 깊이(MaxMttDepth): QT의 리프 노드로부터의 MTT

분할의 최대 허용 깊이, 6) 최소 BT 크기(MinBtSize): 허용된 최소 BT 리프 노드 크기, 7) 최소 TT 크기(MinTtSize): 허용된 최소 TT 리프 노드 크기.

[73] 도 4는 쿼드 트리 및 멀티-타입 트리의 분할을 시그널링하는 방법의 일 실시예를 도시한다. 전술한 쿼드 트리 및 멀티-타입 트리의 분할을 시그널링하기 위해 기 설정된 플래그들이 사용될 수 있다. 도 4를 참조하면, 쿼드 트리 노드의 분할 여부를 지시하는 플래그 'qt_split_flag', 멀티-타입 트리 노드의 분할 여부를 지시하는 플래그 'mtt_split_flag', 멀티-타입 트리 노드의 분할 방향을 지시하는 플래그 'mtt_split_vertical_flag' 또는 멀티-타입 트리 노드의 분할 모양을 지시하는 플래그 'mtt_split_binary_flag' 중 적어도 하나가 사용될 수 있다.

[74] 본 발명의 실시예에 따르면, 코딩 트리 유닛은 쿼드 트리의 루트 노드이며, 쿼드 트리 구조로 우선 분할될 수 있다. 쿼드 트리 구조에서는 각각의 노드 'QT_node' 별로 'qt_split_flag'가 시그널링된다. 'qt_split_flag'의 값이 1일 경우 해당 노드는 4개의 정사각형 노드들로 분할되며, 'qt_split_flag'의 값이 0일 경우 해당 노드는 쿼드 트리의 리프 노드 'QT_leaf_node'가 된다.

[75] 각각의 쿼드 트리 리프 노드 'QT_leaf_node'는 멀티-타입 트리 구조로 더 분할될 수 있다. 멀티-타입 트리 구조에서는 각각의 노드 'MTT_node' 별로 'mtt_split_flag'가 시그널링된다. 'mtt_split_flag'의 값이 1일 경우 해당 노드는 복수의 직사각형 노드들로 분할되며, 'mtt_split_flag'의 값이 0일 경우 해당 노드는 멀티-타입 트리의 리프 노드 'MTT_leaf_node'가 된다. 멀티-타입 트리 노드 'MTT_node'가 복수의 직사각형 노드들로 분할될 경우(즉, 'mtt_split_flag'의 값이 1일 경우), 노드 'MTT_node'를 위한 'mtt_split_vertical_flag' 및 'mtt_split_binary_flag'가 추가로 시그널링될 수 있다. 'mtt_split_vertical_flag'의 값이 1일 경우 노드 'MTT_node'의 수직 분할이 지시되며, 'mtt_split_vertical_flag'의 값이 0일 경우 노드 'MTT_node'의 수평 분할이 지시된다. 또한, 'mtt_split_binary_flag'의 값이 1일 경우 노드 'MTT_node'는 2개의 직사각형 노드들로 분할되며, 'mtt_split_binary_flag'의 값이 0일 경우 노드 'MTT_node'는 3개의 직사각형 노드들로 분할된다.

[76] 코딩을 위한 픽쳐 예측(모션 보상)은 더 이상 나누어지지 않는 코딩 유닛(즉 코딩 유닛 트리의 리프 노드)을 대상으로 이루어진다. 이러한 예측을 수행하는 기본 단위를 이하에서는 예측 유닛(prediction unit) 또는 예측 블록(prediction block)이라고 한다.

[77] 이하, 본 명세서에서 사용되는 유닛이라는 용어는 예측을 수행하는 기본 단위인 상기 예측 유닛을 대체하는 용어로 사용될 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 더욱 광의적으로는 상기 코딩 유닛을 포함하는 개념으로 이해될 수 있다.

[78] 도 5 및 도 6은 본 발명의 실시예에 따른 인트라 예측 방법을 더욱 구체적으로 도시한다. 전술한 바와 같이, 인트라 예측부는 현재 블록의 좌측 및/또는 상측에 위치한 복원된 샘플들을 참조 샘플들로 이용하여 현재 블록의 샘플 값들을

예측한다.

[79] 먼저, 도 5는 인트라 예측 모드에서 현재 블록의 예측을 위해 사용되는 참조 샘플들의 일 실시예를 도시한다. 일 실시예에 따르면, 참조 샘플들은 현재 블록의 좌측 경계에 인접한 샘플들 및/또는 상측 경계에 인접한 샘플들일 수 있다. 도 5에 도시된 바와 같이, 현재 블록의 크기가 WXH이고 현재 블록에 인접한 단일 참조 라인(line)의 샘플들이 인트라 예측에 사용될 경우, 현재 블록의 좌측 및/또는 상측에 위치한 최대 2W+2H+1개의 주변 샘플들을 사용하여 참조 샘플들이 설정될 수 있다.

[80] 또한, 참조 샘플로 사용될 적어도 일부의 샘플이 아직 복원되지 않은 경우, 인트라 예측부는 참조 샘플 패딩 과정을 수행하여 참조 샘플을 획득할 수 있다. 또한, 인트라 예측부는 인트라 예측의 오차를 줄이기 위해 참조 샘플 필터링 과정을 수행할 수 있다. 즉, 주변 샘플들 및/또는 참조 샘플 패딩 과정에 의해 획득된 참조 샘플들에 필터링을 수행하여 필터링된 참조 샘플들을 획득할 수 있다. 인트라 예측부는 이와 같이 획득된 참조 샘플들을 이용하여 현재 블록의 샘플들을 예측한다. 인트라 예측부는 필터링되지 않은 참조 샘플들 또는 필터링된 참조 샘플들을 이용하여 현재 블록의 샘플들을 예측한다. 본 개시에서, 주변 샘플들은 적어도 하나의 참조 라인 상의 샘플들을 포함할 수 있다. 예를 들어, 주변 샘플들은 현재 블록의 경계에 인접한 라인 상의 인접 샘플들을 포함할 수 있다.

[81] 다음으로, 도 6은 인트라 예측에 사용되는 예측 모드들의 일 실시예를 도시한다. 인트라 예측을 위해, 인트라 예측 방향을 지시하는 인트라 예측 모드 정보가 시그널링될 수 있다. 인트라 예측 모드 정보는 인트라 예측 모드 세트를 구성하는 복수의 인트라 예측 모드들 중 어느 하나를 지시한다. 현재 블록이 인트라 예측 블록일 경우, 디코더는 비트스트림으로부터 현재 블록의 인트라 예측 모드 정보를 수신한다. 디코더의 인트라 예측부는 추출된 인트라 예측 모드 정보에 기초하여 현재 블록에 대한 인트라 예측을 수행한다.

[82] 본 발명의 실시예에 따르면, 인트라 예측 모드 세트는 인트라 예측에 사용되는 모든 인트라 예측 모드들(예, 총 67개의 인트라 예측 모드들)을 포함할 수 있다. 더욱 구체적으로, 인트라 예측 모드 세트는 평면 모드, DC 모드 및 복수의(예, 65개의) 각도 모드들(즉, 방향 모드들)을 포함할 수 있다. 각각의 인트라 예측 모드는 기 설정된 인덱스(즉, 인트라 예측 모드 인덱스)를 통해 지시될 수 있다. 예를 들어, 도 6에 도시된 바와 같이 인트라 예측 모드 인덱스 0은 평면 모드를 지시하고, 인트라 예측 모드 인덱스 1은 DC 모드를 지시한다. 또한, 인트라 예측 모드 인덱스 2 내지 66은 서로 다른 각도 모드들을 각각 지시할 수 있다. 각도 모드들은 기 설정된 각도 범위 이내의 서로 다른 각도들을 각각 지시한다. 예를 들어, 각도 모드는 시계 방향으로 45도에서 -135도 사이의 각도 범위(즉, 제1 각도 범위) 이내의 각도를 지시할 수 있다. 상기 각도 모드는 12시 방향을 기준으로 정의될 수 있다. 이때, 인트라 예측 모드 인덱스 2는 수평 대각(Horizontal

Diagonal, HDIA) 모드를 지시하고, 인트라 예측 모드 인덱스 18은 수평(Horizontal, HOR) 모드를 지시하고, 인트라 예측 모드 인덱스 34는 대각(Diagonal, DIA) 모드를 지시하고, 인트라 예측 모드 인덱스 50은 수직(Vertical, VER) 모드를 지시하며, 인트라 예측 모드 인덱스 66은 수직 대각(Vertical Diagonal, VDIA) 모드를 지시한다.

[83] 한편, 코딩 효율을 높이기 위하여 전술한 레지듀얼 신호를 그대로 코딩하는 것이 아니라, 레지듀얼 신호를 변환하여 획득된 변환 계수 값을 양자화하고, 양자화된 변환 계수를 코딩하는 방법이 사용될 수 있다. 전술한 바와 같이, 변환부는 레지듀얼 신호를 변환하여 변환 계수 값을 획득할 수 있다. 이때, 특정 블록의 레지듀얼 신호는 현재 블록의 전 영역에 분산되어 있을 수 있다. 이에 따라, 레지듀얼 신호에 대한 주파수 영역 변환을 통해 저주파 영역에 에너지를 집중시켜 코딩 효율을 향상시킬 수 있다. 이하에서는, 레지듀얼 신호가 변환 또는 역변환되는 방법에 대해 구체적으로 설명하도록 한다.

[84] 도 7은 인코더가 레지듀얼 신호를 변환하는 방법을 구체적으로 나타내는 도면이다. 전술한 바와 같이, 공간 영역의 레지듀얼 신호는 주파수 영역으로 변환될 수 있다. 인코더는 획득된 레지듀얼 신호를 변환하여 변환 계수를 획득할 수 있다. 먼저, 인코더는 현재 블록에 대한 레지듀얼 신호를 포함하는 적어도 하나의 레지듀얼 블록을 획득할 수 있다. 레지듀얼 블록은 현재 블록 또는 현재 블록으로부터 분할된 블록들 중 어느 하나일 수 있다. 본 개시에서, 레지듀얼 블록은 현재 블록의 레지듀얼 샘플들을 포함하는 레지듀얼 어레이(array) 또는 레지듀얼 매트릭스(matrix)로 지칭될 수 있다. 또한, 본 개시에서 레지듀얼 블록은 변환 유닛 또는 변환 블록의 크기와 동일한 크기의 블록을 나타낼 수 있다.

[85] 다음으로, 인코더는 변환 커널을 사용하여 레지듀얼 블록을 변환할 수 있다. 레지듀얼 블록에 대한 변환에 사용되는 변환 커널은 수직 변환 및 수평 변환의 분리 가능한 특성을 가지는 변환 커널일 수 있다. 이 경우, 레지듀얼 블록에 대한 변환은 수직 변환 및 수평 변환으로 분리되어 수행될 수 있다. 예를 들어, 인코더는 레지듀얼 블록의 수직 방향으로 변환 커널을 적용하여 수직 변환을 수행할 수 있다. 또한, 인코더는 레지듀얼 블록의 수평 방향으로 변환 커널을 적용하여 수평 변환을 수행할 수 있다. 본 개시에서, 변환 커널은 변환 매트릭스, 변환 어레이, 변환 함수, 변환과 같이 레지듀얼 신호의 변환에 사용되는 파라미터 세트를 지칭하는 용어로 사용될 수 있다. 일 실시예에 따라, 변환 커널은 복수의 사용 가능한 커널들 중 어느 하나일 수 있다. 또한, 수직 변환 및 수평 변환 각각에 대해 서로 다른 변환 타입에 기반한 변환 커널이 사용될 수도 있다. 복수의 사용 가능한 변환 커널들 중 어느 하나가 선택되는 방법에 대해서는 도 12 내지 도 26을 통해 후술하도록 한다.

[86] 인코더는 레지듀얼 블록으로부터 변환된 변환 블록을 양자화부로 전달하여 양자화할 수 있다. 이때, 변환 블록은 복수의 변환 계수들을 포함할 수 있다.

구체적으로, 변환 블록은 2차원 배열된 복수의 변환 계수들로 구성될 수 있다. 변환 블록의 크기는 레지듀얼 블록과 마찬가지로 현재 블록 또는 현재 블록으로부터 분할된 블록 중 어느 하나와 동일할 수 있다. 양자화부로 전달된 변환 계수들은 양자화된 값으로 표현될 수 있다.

[87] 또한, 인코더는 변환 계수가 양자화되기 전에 추가적인 변환을 수행할 수 있다. 도 7에 도시된 바와 같이, 전술한 변환 방법은 1차 변환(primary transform)으로 지칭되고, 추가적인 변환은 2차 변환(secondary transform)으로 지칭될 수 있다. 2차 변환은 레지듀얼 블록 별로 선택적일 수 있다. 일 실시예에 따라, 인코더는 1차 변환만으로 저주파 영역에 에너지를 집중시키기 어려운 영역에 대해 2차 변환을 수행하여 코딩 효율을 향상시킬 수 있다. 예를 들어, 레지듀얼 값들이 레지듀얼 블록의 수평 또는 수직 방향 이외의 방향에서 크게 나타나는 블록에 대해 2차 변환이 추가될 수 있다. 인트라 예측된 블록의 레지듀얼 값들은 인터 예측된 블록의 레지듀얼 값들에 비해 수평 또는 수직 방향 이외의 방향으로 변화할 확률이 높을 수 있다. 이에 따라, 인코더는 인트라 예측된 블록의 레지듀얼 신호에 대해 2차 변환을 추가적으로 수행할 수 있다. 또한, 인코더는 인터 예측된 블록의 레지듀얼 신호에 대해 2차 변환을 생략할 수 있다.

[88] 다른 예로, 현재 블록 또는 레지듀얼 블록의 크기에 따라, 2차 변환 수행 여부가 결정될 수 있다. 또한, 현재 블록 또는 레지듀얼 블록의 크기에 따라 크기가 서로 다른 변환 커널이 사용될 수 있다. 예를 들어, 너비 또는 높이 중 짧은 변의 길이가 제1 기 설정된 길이 보다 짧은 블록에 대해서는 8X8 2차 변환이 적용될 수 있다. 또한, 너비 또는 높이 중 짧은 변의 길이가 제2 기 설정된 길이 보다 긴 블록에 대해서는 4X4 2차 변환이 적용될 수 있다. 이때, 제1 기 설정된 길이는 제2 기 설정된 길이 보다 큰 값일 수 있으나, 본 개시가 이에 제한되는 것은 아니다. 또한, 2차 변환은 1차 변환과 달리 수직 변환 및 수평 변환으로 분리되어 수행되지 않을 수 있다. 이러한 2차 변환은 저대역 비-분리 변환(Low Frequency Non-Separable Transform, LFNST)으로 지칭될 수 있다.

[89] 또한, 특정 영역의 비디오 신호의 경우, 급격한 밝기 변화로 인해 주파수 변환을 수행하여도 고주파 대역 에너지가 줄어들지 않을 수 있다. 이에 따라, 양자화에 의한 압축 성능이 저하될 수 있다. 또한, 레지듀얼 값이 드물게 존재하는 영역에 대해 변환을 수행하는 경우, 인코딩 시간 및 디코딩 시간이 불필요하게 증가할 수 있다. 이에 따라, 특정 영역의 레지듀얼 신호에 대한 변환은 생략될 수 있다. 특정 영역의 레지듀얼 신호에 대한 변환 수행 여부는 특정 영역의 변환과 관련된 신택스 요소에 의해 결정될 수 있다. 예를 들어, 상기 신택스 요소는 변환 스킵 정보(transform skip information)를 포함할 수 있다. 변환 스킵 정보는 변환 스킵 플래그(transform skip flag)일 수 있다. 레지듀얼 블록에 대한 변환 스킵 정보가 변환 스킵을 나타내는 경우, 해당 레지듀얼 블록에 대한 변환이 수행되지 않는다. 이 경우, 인코더는 해당 영역의 변환이 수행되지 않은 레지듀얼 신호를 곧바로 양자화할 수 있다. 도 7을 참조하여 설명된 인코더의 동작들은 도 1의

변환부를 통해 수행될 수 있다.

[90] 전술한 변환 관련 신택스 요소들은 비디오 신호 비트스트림으로부터 파싱된 정보일 수 있다. 디코더는 비디오 신호 비트스트림을 엔트로피 디코딩하여 변환 관련 신택스 요소들을 획득할 수 있다. 또한, 인코더는 변환 관련 신택스 요소들을 엔트로피 코딩하여 비디오 신호 비트스트림을 생성할 수 있다.

[91] 도 8은 인코더 및 디코더가 변환 계수를 역변환하여 레지듀얼 신호를 획득하는 방법을 구체적으로 나타내는 도면이다. 이하 설명의 편의를 위해, 인코더 및 디코더 각각의 역변환부를 통해 역변환 동작이 수행되는 것으로 설명한다. 역변환부는 역양자화된 변환 계수를 역변환하여 레지듀얼 신호를 획득할 수 있다. 먼저, 역변환부는 특정 영역의 변환 관련 신택스 요소로부터 해당 영역에 대한 역변환이 수행되는지 검출할 수 있다. 일 실시예에 따라, 특정 변환 블록에 대한 변환 관련 신택스 요소가 변환 스킵을 나타내는 경우, 해당 변환 블록에 대한 변환이 생략될 수 있다. 이 경우, 변환 블록에 대해 전술한 1차 역변환 및 2차 역변환이 모두 생략될 수 있다. 또한, 역양자화된 변환 계수는 레지듀얼 신호로 사용될 수 있다. 예를 들어, 디코더는 역양자화된 변환 계수를 레지듀얼 신호로 사용하여 현재 블록을 복원할 수 있다.

[92] 다른 일 실시예에 따라, 특정 변환 블록에 대한 변환 관련 신택스 요소가 변환 스킵을 나타내지 않을 수 있다. 이 경우, 역변환부는 2차 변환에 대한 2차 역변환 수행 여부를 결정할 수 있다. 예를 들어, 변환 블록이 인트라 예측된 블록의 변환 블록인 경우, 변환 블록에 대한 2차 역변환이 수행될 수 있다. 또한, 변환 블록에 대응하는 인트라 예측 모드에 기초하여 해당 변환 블록에 사용되는 2차 변환 커널이 결정될 수 있다. 다른 예로, 변환 블록의 크기에 기초하여 2차 역변환 수행 여부가 결정될 수도 있다. 2차 역변환은 역양자화 과정 이후 1차 역변환이 수행되기 전에 수행될 수 있다.

[93] 역변환부는 역양자화된 변환 계수 또는 2차 역변환된 변환 계수에 대한 1차 역변환을 수행할 수 있다. 1차 역변환의 경우, 1차 변환과 마찬가지로 수직 변환 및 수평 변환으로 분리되어 수행될 수 있다. 예를 들어, 역변환부는 변환 블록에 대한 수직 역변환 및 수평 역변환을 수행하여 레지듀얼 블록을 획득할 수 있다. 역변환부는 변환 블록의 변환에 사용된 변환 커널에 기초하여 변환 블록을 역변환할 수 있다. 예를 들어, 인코더는 복수의 사용 가능한 변환 커널들 중 현재 변환 블록에 적용된 변환 커널을 지시하는 정보를 명시적 또는 묵시적으로 시그널링할 수 있다. 디코더는 시그널링된 변환 커널을 나타내는 정보를 이용하여 복수의 사용 가능한 변환 커널들 중 변환 블록의 역변환에 사용될 변환 커널을 선택할 수 있다. 역변환부는 변환 계수에 대한 역변환을 통해 획득된 레지듀얼 신호를 이용하여 현재 블록을 복원할 수 있다.

[94] 한편, 픽처의 레지듀얼 신호의 분포는 영역 별로 다를 수 있다. 예를 들어, 특정 영역 내의 레지듀얼 신호는 예측 방법에 따라 값의 분포가 달라질 수 있다. 복수의 서로 다른 변환 영역들에 대해 동일한 변환 커널을 사용하여 변환을

수행하는 경우, 변환 영역 내의 값들의 분포와 특성에 따라 변환 영역 별로 코딩 효율이 달라질 수 있다. 이에 따라, 복수의 사용 가능한 변환 커널 중 특정 변환 블록의 변환에 사용되는 변환 커널을 적응적으로 선택하는 경우 코딩 효율이 추가적으로 향상될 수 있다. 즉, 인코더 및 디코더는 비디오 신호의 변환에 있어서, 기본 변환 커널 이외의 변환 커널을 추가적으로 사용 가능하도록 설정할 수 있다. 변환 커널을 적응적으로 선택하는 방법은 적응적 다중 코어 변환(adaptive multiple core transform, AMT) 또는 다중 변환 선택(multiple transform selection, MTS)으로 지칭될 수 있다. 변환 커널을 적응적으로 선택하는 방법에 대해서는 관련 도면을 참조하여 후술하도록 한다. 본 개시에서는 설명의 편의를 위해 변환 및 역변환을 통틀어 변환이라 지칭한다. 또한, 변환 커널 및 역변환 커널을 통틀어 변환 커널이라 지칭한다.

[95] 이하에서는, 도 9를 참조하여 비디오 신호의 변환에 사용될 수 있는 복수의 변환 커널들에 대해 설명하도록 한다. 본 발명의 일 실시예에 따라, 변환 커널은 특정 기저 함수를 기반으로 도출된 커널일 수 있다. 복수의 서로 다른 변환 커널들 각각은 서로 다른 기저 함수에 기반하여 획득될 수 있다. 복수의 변환 커널들은 서로 다른 변환 타입 각각에 대응하는 기저 함수에 기초하여 획득될 수 있다.

[96] 도 9는 변환 타입 각각에 대응하는 기저 함수(basis function)를 나타내는 도면이다. 일 실시예에 따라, 비디오 레지듀얼 신호의 변환에 사용 가능한 변환 커널은 이산 코사인 변환 타입 2(discrete cosine transform type-II, DCT-II)에 기반한 변환 커널, 이산 코사인 변환 타입 5(discrete cosine transform type-V, DCT-V)에 기반한 변환 커널, 이산 코사인 변환 타입 8(discrete cosine transform type-VIII, DCT-VIII)에 기반한 변환 커널, 이산 사인 변환 타입 1(discrete sine transform type-I, DST-I)에 기반한 변환 커널, 및 이산 사인 변환 타입 7(discrete sine transform type-II, DST-VII)에 기반한 변환 커널 중 적어도 하나를 포함할 수 있다.

[97] 도 9를 참조하면, 전술한 변환 타입 DCT-II, DCT-V, DCT-VIII, DST-I, DST-VII 각각에 대응하는 기저 함수들은 코사인 또는 사인의 함수로 표현될 수 있다. 예를 들어, DCT-II, DCT-V, DCT-VIII 각각에 대응하는 기저 함수들은 코사인 형태의 함수이고, DST-I, DST-VII 각각에 대응하는 기저 함수들은 사인 형태의 함수일 수 있다. 또한, 특정 변환 타입에 대응하는 기저 함수는 주파수 빈 별 기저 함수 형태로 나타낼 수 있다. 예를 들어, 기저 함수 Ti(j)는 i번째 주파수 빈에 대응하는 기저 함수일 수 있다. 즉, i가 나타내는 값이 작을 수록 낮은 주파수에 대응하는 기저 함수를 나타낸다. 또한, i가 나타내는 값이 클 수록 높은 주파수에 대응하는 기저 함수를 나타낸다. 도 9에서, j는 0 부터 N-1 사이의 정수를 나타낼 수 있다.

[98] 기저 함수 Ti(j)는 i 번째 행의 j 번째 열의 요소를 나타내는 2차원 행렬로 표현될 수 있다. 이 경우, 도 9의 변환 타입에 기초한 변환 커널들을 이용하는 변환은

변환을 수행하는데 있어 분리 가능한 특성을 가진다. 즉, 레지듀얼 신호에 대하여 수평 방향과 수직 방향 각각에 대한 변환이 분리되어 수행될 수 있다. 예를 들어, 레지듀얼 블록 X에 대한 변환 매트릭스 T를 이용하는 변환은 매트릭스 연산 TXT'로 나타낼 수 있다. 이때, T'는 변환 매트릭스 T의 전치(transpose) 매트릭스를 의미한다. 또한, 변환 블록 Y에 대한 변환 매트릭스 T를 이용하는 역변환은 T'YT로 나타낼 수 있다.

[99] 도 9에 도시된 기저 함수에 의해 정의되는 변환 매트릭스의 값들은 정수 형태가 아닌 소수 형태일 수 있다. 비디오 인코딩 장치 및 디코딩 장치에 하드웨어적으로 소수 형태의 값들을 구현하기 어려울 수 있다. 따라서 소수 형태의 값들을 포함하는 원형(original) 변환 커널로부터 정수 근사화된 변환 커널이 비디오 신호의 인코딩 및 디코딩에 사용될 수 있다. 정수 형태의 값들을 포함하는 근사화된 변환 커널은 원형 변형 커널에 대한 스케일링 및 라운딩을 통해 생성될 수 있다. 근사화된 변환 커널이 포함하는 정수 값은 기 설정된 개수의 비트로 표현 가능한 범위 내의 값일 수 있다. 기 설정된 개수의 비트는 8-bit 또는 10-bit일 수 있다. 근사화에 따라 DCT와 DST의 정규 직교 (orthonormal) 성질은 유지되지 않을 수 있다. 그러나, 이에 따른 부호화 효율 손실이 크지 않으므로, 변환 커널을 정수 형태로 근사화 시키는 것이 하드웨어적 구현 측면에서 유리할 수 있다.

[100] 도 10은 변환 타입 DCT-II, DCT-V, DCT-VIII, DST-I, DST-VII 각각의 인덱스 별 신호의 크기를 나타내는 도면이다. 도 10은 주파수 빈 별 기저 함수들 중에서 가장 낮은 주파수 빈에 대응하는 기저 함수의 형태를 도시한다. 도 10은 주파수 빈 별 기저 함수들 중에서 0번째 주파수 빈에 대응하는 기저 함수를 나타낸다. 도 10에서, 가로축은 기저 함수 내의 인덱스 j (j=0, 1, ...N-1)를 나타내며, 세로축은 신호의 크기 값을 나타낸다. N은 변환의 대상이 되는 특정 영역 내의 샘플 수를 나타낸다.

[101] 도 10에 도시된 바와 같이, DST-VII은 인덱스 j가 증가할수록 신호의 크기가 증가하는 경향을 보인다. 따라서, DST-VII은 인트라 예측된 블록의 레지듀얼 블록과 같이, 레지듀얼 블록의 좌상단을 기준으로 수평, 수직 방향으로의 거리가 멀어질수록 레지듀얼 신호의 크기가 증가하는 레지듀얼 블록에 대한 변환에 효율적일 수 있다.

[102] 반면, DCT-VIII은 인덱스 j가 증가할수록 신호의 크기가 감소하는 경향을 보인다. 즉, DCT-VIII은 DST-VII와 듀얼리티 특성을 만족한다. 따라서, DCT-VIII은 레지듀얼 블록의 좌상단을 기준으로 수평, 수직 방향으로의 거리가 멀어질수록 레지듀얼 신호의 크기가 감소하는 레지듀얼 블록에 대한 변환에 효율적일 수 있다.

[103] DST-I는 기저 함수 내의 인덱스 j가 증가할수록 신호의 크기가 증가하다가 특정 인덱스를 기점으로 신호의 크기가 감소하는 경향을 보인다. 따라서 레지듀얼 블록의 중심 부분의 레지듀얼 신호의 크기가 큰 레지듀얼 블록에 대한

변환에 효율적일 수 있다.

[104] DCT-II의 0 번째 기저 함수는 DC를 나타낸다. 따라서, 레지듀얼 블록 내의 신호 크기 분포가 균일한 레지듀얼 블록에 대한 변환에 효율적일 수 있다.

[105] DCT-V은 DCT-II와 유사하지만 인덱스 j가 0일 때의 신호의 크기가 인덱스 j가 0이 아닐 때의 신호의 크기보다 작은 값을 가진다. 즉, 인덱스 j가 1일 때 직선이 꺾이는 형태의 신호 모형을 가진다.

[106] 한편, 전술한 바와 같이 분리 가능한 특성을 가지는 변환 커널을 사용하는 경우, 레지듀얼 블록의 수평 방향과 수직 방향 각각에 대한 변환이 수행될 수 있다. 구체적으로, 두 차례의 2차원 매트릭스 곱하기 연산을 통해 레지듀얼 블록에 대한 변환이 수행될 수 있다. 매트릭스 곱하기 연산에는 기 설정된 수준 이상의 연산량이 수반될 수 있다. 이에 따라, DCT-II에 기반한 변환 커널을 사용하여 레지듀얼 블록을 변환하는 경우, 버터플라이 구조(butterfly structure)를 사용하여 연산량을 감소시킬 수 있다. 그러나 DST-VII 및 DCT-VIII은 구현 복잡도는 상대적으로 높아 연산량 측면에 있어 구현이 어려울 수 있다. 이에 따라, DST-VII 및 DCT-VIII 각각과 유사한 특성을 가지면서 상대적으로 구현 복잡도가 낮은 변환 타입이 사용될 수 있다.

[107] 일 실시예에 따라, 이산 사인 변환 타입 IV(discrete sine transform type-IV, DST-IV) 및 이산 코사인 변환 타입-IV(discrete cosine transform type-IV, DCT-IV)은 각각 DST-VII 및 DCT-VIII을 대체할 수 있다. 도 11은 변환 타입 DST-IV, DCT-IV, DST-VII 및 DCT-VIII 각각에 대한 인덱스 별 신호의 크기를 나타내는 도면이다. 도 11(a)는 DST-IV에 대응하는 기저 함수 및 DCT-IV에 대응하는 기저 함수를 나타낸다. 샘플 수 N에 대한 DST-IV 및 DCT-IV는 샘플 수 2N에 대한 DCT-II로부터 도출될 수 있다. 즉, 샘플 수 2N에 대한 DCT-II 부분 버터플라이 구조(partial butterfly structure)는 샘플 수 N에 대한 DCT-IV를 포함한다. 또한, 샘플 수 N에 대한 DST-IV은 샘플 수 N에 대한 DCT-IV로부터 부호 반전 연산 및 해당 기저 함수를 역순으로 정렬함으로써 구현될 수 있다.

[108] 도 11(b)에 도시된 바와 같이, DST-IV는 DST-VII과 유사한 신호 모형을 나타낸다. 이에 따라, DST-IV는 인트라 예측된 블록의 레지듀얼 블록과 같이, 레지듀얼 블록의 좌상단을 기준으로 수평, 수직 방향으로의 거리가 클수록 레지듀얼 신호의 크기가 증가하는 레지듀얼 블록의 변환에 효율적일 수 있다. 또한, DCT-IV는 DCT-VIII과 유사한 신호 모형을 나타낸다. 이에 따라, DCT-IV는 특정 경계에서 레지듀얼 신호의 크기가 크고, 해당 경계로부터 다른 경계로 갈수록 레지듀얼 신호의 크기가 감소하는 레지듀얼 블록의 변환에 효율적일 수 있다.

[109] 전술한 변환 타입들 중 어느 하나에 기반한 변환 커널만이 비디오 신호의 변환을 위해 사용되는 경우, 원본 신호 자체의 특성 및 예측 모드에 따라 달라지는 레지듀얼 신호의 패턴에 따라 적응적인 변환이 수행되기 어렵다. 따라서, 본 발명의 일 실시예에 따른 인코더 및 디코더는 레지듀얼 신호의

변환에 있어 복수의 사용 가능한 변환 커널들 중에서 영역 별로 선택된 변환 커널을 사용하여 코딩 효율을 향상시킬 수 있다.

[110] 기존 HEVC(High Efficiency Video Coding) 표준에서는 전술한 복수의 변환 타입들 중 DCT-II에 기반한 변환 커널을 사용하여 레지듀얼 신호를 변환하고, 인트라 예측된 4X4 크기의 블록에 대해서만 DST-VII에 기반한 변환 커널을 한정적으로 사용하여 레지듀얼 신호를 변환하였다. 전술한 바와 같이, DCT-II는 인터 예측된 블록의 레지듀얼 신호에 대한 변환에 적합할 수 있으나, 인트라 예측된 블록의 레지듀얼 신호에 대한 변환에는 적합하지 않을 수 있다. 즉, 현재 블록이 예측된 방법에 따라, 레지듀얼 블록 내에서 레지듀얼 신호의 패턴이 달라질 수 있다.

[111] 이에 따라, 복수의 사용 가능한 변환 커널들 중 선택된 적어도 하나가 특정 변환 블록의 변환에 사용될 수 있다. 일 실시예에 따라, 인코더 및 디코더는 현재 블록이 예측된 방법에 기초하여 현재 블록의 적어도 하나의 변환 영역을 위한 변환 커널을 선택할 수 있다. 이러한 방법은 전술한 적응적 다중 코어 변환(AMT)으로 지칭될 수 있다. 특정 영역의 예측 방법에 따라 결정된 변환 커널이 해당 영역의 변환에 사용되는 경우, 모든 영역에 대해 DCT-II에 기반한 변환 커널을 사용하여 변환이 수행되는 경우 보다 코딩 효율을 향상시킬 수 있다.

[112] 도 12는 현재 블록의 예측 모드에 따라 변환 후보 세트가 구성되는 방법을 나타내는 도면이다. 본 발명의 일 실시예에 따라, 인코더 및 디코더는 현재 블록에 대응하는 변환 후보 세트에 기초하여 현재 블록의 적어도 하나의 변환 영역에 사용되는 변환 커널을 선택할 수 있다. 변환 후보 세트는 복수의 후보 변환 커널들을 포함할 수 있다. 또한, 변환 후보 세트는 현재 블록의 예측 모드에 따라 서로 다른 후보 변환 커널을 포함할 수 있다.

[113] 일 실시예에 따라, 현재 블록은 복수의 인트라 예측 모드들 중 어느 하나에 기초하여 예측된 블록일 수 있다. 이 경우, 현재 블록의 예측에 사용된 인트라 예측 모드에 따라, 현재 블록의 레지듀얼 신호의 패턴이 달라질 수 있다. 전술한 바와 같이, 인트라 예측 모드 정보는 인트라 예측 방향을 지시할 수 있다. 이에 따라, 현재 블록의 인트라 예측 모드 정보가 지시하는 예측 방향에 따라, 현재 블록의 레지듀얼 신호의 패턴이 달라질 수 있다. 인코더 및 디코더는 예측 방향에 따라 서로 다른 복수의 변환 후보 세트를 사용하여 코딩 효율을 향상시킬 수 있다.

[114] 이에 따라, 인코더 및 디코더는 현재 블록의 인트라 예측 모드에 대응하는 변환 후보 세트로부터 현재 블록의 변환 영역에 사용될 변환 커널을 결정할 수 있다. 예를 들어, 변환 영역에 사용될 변환 커널은 변환 후보 세트가 포함하는 복수의 후보 변환 커널 중 어느 하나를 나타내는 후보 인덱스를 통해 시그널링될 수 있다. 현재 블록의 인트라 예측 모드에 대응하는 변환 후보 세트가 2개의 후보 변환 커널로 구성된 경우, 변환 영역에 사용된 변환 커널을 나타내는 후보

인덱스는 1-bit로 표현될 수 있다.

[115] 또한, 변환 영역의 수직 방향 및 수평 방향 각각에 대해서 서로 다른 변환 후보 세트가 사용될 수도 있다. 방향성에 기초하여 예측되는 인트라 예측 방법의 특성으로 인해, 예측된 영역의 레지듀얼 신호의 수직 방향 패턴과 수평 방향 패턴이 서로 다를 수 있다. 따라서 특정 인트라 예측 모드를 사용하여 예측된 블록에 대한 수직 변환 커널과 수평 변환 커널은 개별적인 변환 후보 세트로부터 획득될 수 있다. 본 개시에서, 특정 변환 영역의 수직 변환에 사용되는 변환 커널은 수직 변환 커널로 지칭될 수 있다. 또한, 특정 변환 영역의 수평 변환에 사용되는 변환 커널은 수평 변환 커널로 지칭될 수 있다. 도 12(a)는 67개의 인트라 예측 모드 인덱스 각각에 대응하는 변환 후보 세트를 나타낸다. 도 12(a)에서, V (vertical)는 수직 변환 커널을 위한 변환 후보 세트를 나타낸다. 또한, H (horizontal)는 수평 변환 커널을 위한 변환 후보 세트를 나타낸다.

[116] 도 12(b)는 변환 후보 세트에 따라 정의되는 후보 변환 커널을 나타낸다. 일 실시예에 따라, 제1 변환 후보 세트(예를 들어, 도 12(b)의 Transform Set 0)는 DST-VII에 기반한 후보 변환 커널 및 DCT-VIII에 기반한 후보 변환 커널을 포함할 수 있다. 또한, 제2 변환 후보 세트(예를 들어, 도 12(b)의 Transform Set 1)는 DST-VII에 기반한 후보 변환 커널 및 DST-I에 기반한 후보 변환 커널을 포함할 수 있다. 제3 변환 후보 세트(예를 들어, 도 12(b)의 Transform Set 2)는 DST-VII에 기반한 후보 변환 커널 및 DCT-V에 기반한 후보 변환 커널을 포함할 수 있다. 도 12에서는 변환 후보 세트가 2개의 후보 변환 커널을 포함하는 것으로 도시하고 있으나, 본 개시가 이에 제한되는 것은 아니다.

[117] 다른 일 실시예에 따라, 현재 블록은 인터 예측된 블록일 수 있다. 이 경우, 현재 블록의 변환 영역에 사용되는 변환 커널은 기 설정된 변환 후보 세트로부터 획득될 수 있다. 예를 들어, 기 설정된 변환 후보 세트는 전술한 복수의 변환 후보 세트들 중 어느 하나일 수 있다. 도 12(c)는 현재 블록이 인터 예측 블록인 경우, 현재 블록에 대응하는 변환 후보 세트를 나타낸다. 예를 들어, 인터 예측 블록에 대응하는 기 설정된 변환 후보 세트는 DCT-VIII에 기반한 후보 변환 커널 및 DST-VII에 기반한 후보 변환 커널을 포함할 수 있다. 즉, 인터 예측 블록의 변환 영역에 사용되는 변환 커널은 DCT-VIII에 기반한 후보 변환 커널 및 DST-VII에 기반한 후보 변환 커널들 중 어느 하나일 수 있다.

[118] 추가적인 실시예에 따라, 전술한 실시예들은 루마 성분의 변환 블록에 대해서만 제한적으로 적용될 수도 있다. 이 경우, 크로마 성분의 변환 블록에 대해서는 기 설정된 기본 변환 커널이 사용될 수 있다. 예를 들어, 기본 변환 커널은 DCT-II에 기반한 변환 커널일 수 있다.

[119] 추가적인 실시예에 따라, 인코더는 변환 영역의 논-제로(non-zero) 변환 계수의 개수에 따라 후보 인덱스를 시그널링하지 않을 수도 있다. 이 경우, 디코더는 변환 영역의 논-제로 변환 계수의 개수를 기 설정된 개수와 비교하여 변환 커널을 결정할 수 있다. 예를 들어, 논-제로 변환 계수의 개수가 하나 또는 둘인

경우 후보 인덱스는 시그널링되지 않을 수 있다. 이 경우, 역변환부는 해당 영역에 대해 기 설정된 변환 커널을 사용하여 변환을 수행할 수 있다. 기 설정된 변환 커널은 DST-VII에 기반한 변환 커널일 수 있다.

[120] 도 13은 세트 인덱스에 따라 결정된 수평 변환 커널 및 수직 변환 커널을 나타낸다. 본 발명의 일 실시예에 따라, 복수의 사용 가능한 변환 커널들 중에서 특정 영역의 레지듀얼 신호를 위한 변환 커널을 나타내는 정보가 시그널링될 수 있다. 이 경우, 해당 영역에 대응하는 예측 모드와 관계 없이 복수의 사용 가능한 변환 커널들 중에서 어느 하나를 지시하는 정보가 시그널링될 수 있다. 예를 들어, 인코더는 특정 영역의 레지듀얼 신호를 위한 변환 커널을 나타내는 변환 커널 정보를 시그널링할 수 있다. 디코더는 시그널링된 변환 커널 정보를 사용하여 해당 영역을 위한 변환 커널을 획득할 수 있다. 이때, 변환 커널 정보는 해당 영역의 수평 변환 커널을 나타내는 정보 또는 해당 영역의 수직 변환 커널을 나타내는 정보 중 적어도 하나를 포함할 수 있다. 이러한 방법은 전술한 다중 변환 선택(MTS)으로 지칭될 수 있다.

[121] 변환 커널은 복수의 사용 가능한 변환 커널들 각각을 나타내는 커널 인덱스 중 어느 하나에 의해 지시될 수 있다. 일 실시예에 따라, 커널 인덱스 '0'에 대응하는 변환 커널은 DCT-II에 기반한 변환 커널이고, 커널 인덱스 '1'에 대응하는 변환 커널은 DST-VII에 기반한 변환 커널이고, 커널 인덱스 '2'에 대응하는 변환 커널은 DCT-VIII에 기반한 변환 커널일 수 있다.

[122] 일 실시예에 따라, 변환 커널 정보는 변환 커널 세트를 나타내는 세트 인덱스일 수 있다. 변환 커널 세트는 수직 변환 커널로 사용될 변환 커널 및 수평 변환 커널로 사용될 변환 커널의 조합을 나타낼 수 있다. 또한, 세트 인덱스는 수평 변환 커널을 지시하는 커널 인덱스와 수직 변환 커널을 지시하는 커널 인덱스의 조합을 지시할 수 있다. 도 13(a)를 참조하면, 특정 영역의 변환 커널 정보가 제1 변환 커널 세트(예를 들어, 도 13(a)의 tu_mts_idx[x0][y0]가 0인 경우)를 나타내는 세트 인덱스를 지시하는 경우, 해당 영역의 수직 변환 커널은 커널 인덱스 '0'에 대응하는 변환 커널일 수 있다. 또한, 해당 영역의 수평 변환 커널은 커널 인덱스 '0'에 대응하는 변환 커널일 수 있다.

[123] 또한, 도 13(b)는 커널 인덱스에 대응하는 변환 커널을 나타낸다. 도 13(b)를 참조하면, 제1 커널 인덱스 '0'에 대응하는 변환 커널은 DCT-II에 기반한 변환 커널을 나타낼 수 있다. 또한, 제2 커널 인덱스 '1'에 대응하는 변환 커널은 DST-VII에 기반한 변환 커널을 나타낼 수 있다. 또한, 제3 커널 인덱스 '2'에 대응하는 변환 커널은 DCT-VIII에 기반한 변환 커널을 나타낼 수 있다.

[124] 추가적인 실시예에 따라, 전술한 실시예들은 루마 블록에 대해서만 제한적으로 적용될 수도 있다. 이 경우, 크로마 성분에 대해서는 기 설정된 기본 변환 커널이 사용될 수 있다. 예를 들어, 기본 변환 커널은 DCT-II에 기반한 변환 커널일 수 있다. 또한, 전술한 세트 인덱스는 변환 블록 단위로 시그널링될 수 있다.

[125] 또한, 세트 인덱스의 시그널링 여부를 나타내는 정보는 현재 블록을 포함하는

상위 레벨의 헤더를 통해 시그널링될 수 있다. 여기에서, 상위 레벨은 현재 블록을 포함하는 슬라이스/타일, 픽쳐 또는 시퀀스를 나타낼 수 있다. 또한, 세트 인덱스에 대한 시그널링 여부를 나타내는 정보는 예측 방법 별로 개별적인 플래그를 통해 시그널링될 수 있다. 예를 들어, 블록의 변환 커널을 결정하는데 있어서, 세트 인덱스가 사용되는지 여부를 나타내는 플래그는 인트라 예측된 블록과 인터 예측된 블록 각각에 대해 독립적으로 설정될 수 있다.

[126] 일 실시예에 따라, 변환 블록을 포함하는 상위 레벨의 세트 인덱스의 시그널링 여부를 나타내는 정보가 세트 인덱스가 명시적으로 시그널링되지 않음을 나타내는 경우, 해당 변환 블록에 대해서는 다른 방식으로 변환 커널이 결정될 수 있다. 예를 들어, 현재 변환 블록의 역변환에 적용될 변환 커널은 세트 인덱스가 아닌 다른 정보로부터 유도된 정보에 기초하여 결정될 수 있다. 구체적으로, 디코더는 현재 변환 블록과 관련하여 시그널링된 정보로부터 현재 변환 블록을 위한 변환 커널을 지시하는 정보를 유도할 수 있다. 즉, 변환 블록에 사용될 수직 변환 커널을 나타내는 정보 및 수평 변환 커널을 나타내는 정보는 묵시적으로 시그널링될 수도 있다. 다른 일 실시예에 따라, 변환 블록을 포함하는 상위 레벨의 세트 인덱스의 시그널링 여부를 나타내는 정보가 세트 인덱스가 명시적으로 시그널링됨을 나타내는 경우, 디코더는 시그널링된 세트 인덱스에 기초하여 변환 블록을 위한 변환 커널을 획득할 수 있다.

[127] 추가적인 실시예에 따라, 인코더는 세트 인덱스의 시그널링 여부는 변환 영역의 논-제로 변환 계수의 개수에 따라 결정될 수도 있다. 이 경우, 디코더는 변환 영역의 논-제로 변환 계수의 개수를 기 설정된 개수와 비교하여 변환 커널을 결정할 수 있다. 예를 들어, 논-제로 변환 계수의 개수가 두개 이하인 경우, 세트 인덱스는 시그널링되지 않을 수 있다. 이 경우, 역변환부는 해당 영역에 대해 기 설정된 변환 커널을 사용하여 변환을 수행할 수 있다. 기 설정된 변환 커널은 DST-VII에 기반한 변환 커널일 수 있다.

[128] 도 14는 변환 관련 정보가 획득되는 방법을 나타내는 도면이다. 현재 블록의 레지듀얼 신호에 대한 변환 및 변환 계수에 대한 역변환은 변환 블록 별로 수행될 수 있다. 현재 블록은 적어도 하나의 변환 블록으로 구성될 수 있다. 즉, 변환 블록은 현재 블록 자체이거나, 현재 블록으로부터 분할된 블록일 수 있다. 변환 블록이 현재 블록 자체인 경우, 변환 블록의 크기는 현재 블록의 크기와 동일할 수 있다. 일 실시예에 따라, 현재 블록은 현재 블록의 크기에 기초하여 복수의 변환 블록들로 분할될 수 있다. 예를 들어, 현재 블록의 크기가 최대 변환 크기 보다 큰 경우, 현재 블록은 복수의 변환 블록들로 분할될 수 있다. 현재 블록의 크기가 최대 변환 크기 이하인 경우, 변환 블록은 현재 블록 자체일 수 있다.

[129] 일 실시예에 따라, 최대 변환 크기는 한 변의 길이를 나타내는 값일 수 있다. 예를 들어, 최대 변환 크기는 64-length일 수 있다. 이 경우, 현재 블록의 크기(너비X높이)가 (128X32)인 경우, 현재 블록은 두개의 (64X32) 크기의 변환

블록으로 분할될 수 있다. 최대 변환 크기가 32이고 현재 블록의 크기가 32X32인 경우, 변환 블록은 현재 블록으로부터 분할되지 않고, 현재 블록과 동일한 크기일 수 있다.

[130] 현재 블록의 너비 및 높이가 모두 최대 변환 크기보다 작거나 같은 경우, 현재 블록은 복수의 변환 블록으로 분할되지 않는다. 이에 따라, 현재 블록의 좌상단 좌표와 해당 변환 블록의 좌상단 좌표는 동일하다. 반면, 현재 블록의 너비 및 높이 중 적어도 하나가 최대 변환 크기보다 큰 경우, 현재 블록은 복수의 변환 블록들로 분할될 수 있다. 이에 따라, 현재 블록의 좌상단 좌표와 해당 변환 블록들의 좌상단 좌표는 다를 수 있다.

[131] 도 14(a)는 변환 유닛 신택스를 나타낸다. 변환 유닛 신택스는 변환 및 역변환과 관련된 처리를 나타낸다. 변환 유닛 신택스는 변환 블록의 좌상단 좌표인 (x0, y0)와 변환 블록의 가로, 세로 방향으로의 크기를 나타내는 tbWidth, tbHeight, 트리 유형을 나타내는 treeType을 인자로 받는다(S1401).

[132] 일 실시예에 따라, 변환 관련 정보는 변환 블록이 논-제로 변환 계수를 적어도 하나 포함하는지를 나타내는 코딩된 블록 플래그(coded block flag, cbf) 정보(tu_cbf_luma, tu_cbf_cb, tu_cdf_cr)를 포함할 수 있다. cbf 정보는 변환 유닛의 성분에 따라 별도로 획득될 수 있다. 예를 들어, 변환 관련 정보는 루마 성분에 대한 cbf 정보(tu_cbf_luma[x0][y0]) 및 2개의 크로마 성분 각각에 대한 cbf 정보들(tu_cbf_cb[x0][y0], tu_cbf_cr[x0][y0]) 중 적어도 하나를 포함할 수 있다.

[133] 일 실시예에 따라, 변환 블록의 cbf 정보가 변환 블록이 적어도 하나의 논-제로 변환계수를 포함함을 나타내는 경우, 해당 변환 블록에 대한 역양자화 및 역변환이 수행될 수 있다. 이 경우, 디코더는 레지듀얼 코딩 관련 정보를 사용하여 양자화된 변환 계수를 역양자화할 수 있다. 또한, 디코더는 역양자화된 변환 계수를 역변환하여 변환 블록에 대응하는 레지듀얼 신호를 획득할 수 있다. 반대로, 해당 변환 블록의 cbf 정보가 변환 블록이 적어도 하나의 0이 아닌 계수를 포함하지 않음을 나타내는 경우, 디코더는 해당 변환 블록에 대해서는 역양자화 및 역변환을 수행하지 않을 수 있다. 이 경우, 디코더는 변환 블록에 대한 역양자화 및 역변환 과정 없이 레지듀얼 신호를 획득할 수 있다. 변환 블록의 cbf 정보가 존재하지 않는 경우, cbf 정보는 변환 블록이 적어도 하나의 0이 아닌 계수를 포함하지 않는 것으로 간주될 수 있다. 인코더는 전술한 엔트로피 코딩부를 통해 cbf 정보를 엔트로피 코딩할 수 있다. 또한, 디코더는 전술한 엔트로피 디코딩부를 통해 비트스트림으로부터 cbf 정보를 획득할 수 있다.

[134] 루마 성분에 대한 트리 구조와 크로마 성분에 대한 트리 구조가 같거나 다르게 인코딩될 수 있다. 따라서, cbf 정보는 변환 블록의 트리 타입을 나타내는 정보(treeType)에 기초하여 획득될 수 있다(S1402). 일 실시예에 따라, 변환 블록의 treeType이 SINGLE_TREE를 나타내는 경우, 현재 블록의 루마 성분을

위한 변환 블록의 트리 구조와 현재 블록의 크로마 성분을 위한 변환 블록의 트리 구조가 동일할 수 있다. 이 경우, 루마 성분에 대한 cbf 정보, 및 크로마 성분 각각에 대한 cbf 정보들이 획득될 수 있다. 다른 일 실시예에 따라, 변환 블록의 treeType이 DUAL_TREE_LUMA 또는 DUAL_TREE_CHROMA를 나타내는 경우, 현재 블록의 루마 성분과 크로마 성분이 각각 서로 다른 구조의 변환 블록들로 분할될 수 있다. 변환 블록의 treeType이 DUAL_TREE_LUMA를 나타내는 경우, 현재 처리되는 변환 블록이 루마 성분 블록임을 의미한다. 이에 따라, 루마 성분에 대한 cbf 정보가 획득될 수 있다. 또한, 변환 블록의 treeType 정보가 DUAL_TREE_CHROMA를 나타내는 경우, 현재 처리되는 변환 블록이 크로마 성분 블록임을 의미한다. 이에 따라, 크로마 성분에 대한 cbf 정보가 획득될 수 있다.

[135] 도 14(a)에서, tu_cbf_luma[x0][y0]는 루마 성분 변환 블록이 0이 아닌 계수를 하나 이상 포함하는지를 지시하는 요소로, 1일 경우 픽쳐의 좌상단 루마 성분 샘플 위치를 기준으로 블록의 좌상단 루마 성분 샘플의 위치가 (x0, y0)인 해당 변환 블록 내에 0이 아닌 계수가 존재함을 표현한다. tu_cbf_luma[x0][y0]가 존재하지 않을 경우, 0으로 추론할 수 있다. tu_cbf_luma[x0][y0]가 0인 경우, 해당 루마 변환 블록 내의 모든 계수가 0임을 나타내므로 복호화기에서는 추가적인 파싱과 역양자화, 역변환을 거치지 않고 루마 성분에 대한 해당 잔차 신호를 복원할 수 있다. tu_cbf_luma[x0][y0]가 1인 경우, 해당 루마 변환 블록 내에 하나 이상의 0이 아닌 변환 계수가 존재함을 의미하므로, residual_coding 신택스 구조에서 변환 계수의 파싱과 역양자화 과정이 필요하며, 역양자화된 계수에 대하여 역변환을 적용함으로써 잔차 신호를 복원할 수 있다. tu_cbf_luma[x0][y0]는 문맥(context)를 고려하여 CABAC의 정규 코딩 엔진(regular coding engine)을 사용하여 부호화/복호화될 수 있다.

[136] tu_cbf_cb[x0][y0]는 크로마 성분 Cb 변환 블록이 0이 아닌 계수를 하나 이상 포함하는지를 지시하는 요소로, 1일 경우 좌상단 위치가 (x0, y0)인 해당 변환 블록 내에 0이 아닌 계수가 존재함을 표현한다. tu_cbf_cb[x0][y0]가 존재하지 않을 경우, 0으로 추론할 수 있다. tu_cbf_cb[x0][y0]가 0인 경우, 해당 Cb 변환 블록 내의 모든 계수가 0임을 나타내므로 복호화기에서는 추가적인 파싱과 역양자화, 역변환 과정 없이 Cb 신호에 대한 잔차 신호를 복원할 수 있다. tu_cbf_cb[x0][y0]가 1인 경우, 해당 Cb 변환 블록 내에 하나 이상의 0이 아닌 변환 계수가 존재함을 의미하므로, residual_coding 신택스 구조에서 변환 계수의 파싱과 역양자화 과정이 필요하며, 역양자화된 계수에 대하여 역변환을 적용함으로써 잔차 신호를 복원할 수 있다. tu_cbf_cb[x0][y0]는 문맥(context)를 고려하여 CABAC의 정규 코딩 엔진(regular coding engine)을 사용하여 부호화/복호화될 수 있다.

[137] tu_cbf_cr[x0][y0]는 크로마 성분 Cr 변환 블록이 0이 아닌 계수를 하나 이상 포함하는지를 지시하는 요소로, 1일 경우 좌상단 위치가 (x0, y0)인 해당 변환

블록 내에 0이 아닌 계수가 존재함을 표현한다. tu_cbf_cr[x0][y0]가 존재하지 않을 경우, 0으로 추론할 수 있다. tu_cbf_cr[x0][y0]가 0인 경우, 해당 Cr 변환 블록 내의 모든 계수가 0임을 나타내므로 복호화기에서는 추가적인 파싱과 역양자화, 역변환 과정 없이 Cr 신호에 대한 잔차 신호를 복원할 수 있다. tu_cbf_cr[x0][y0]가 1인 경우, 해당 Cr 변환 블록 내에 하나 이상의 0이 아닌 변환 계수가 존재함을 의미하므로, residual_coding 신택스 구조에서 변환 계수의 파싱과 역양자화 과정이 필요하며, 역양자화된 계수에 대하여 역변환을 적용함으로써 잔차 신호를 복원할 수 있다. tu_cbf_cr[x0][y0]는 문맥(context)를 고려하여 CABAC의 정규 코딩 엔진(regular coding engine)을 사용하여 부호화/복호화될 수 있다.

[138] 다음으로, 인코더 및 디코더는 현재 변환 블록에서 MTS 방법이 사용되는지를 나타내는 MTS 정보(cu_mts_flag)를 파싱하기 위한 조건을 확인할 수 있다(S1403). 이하에서는 cu_mts_flag를 파싱하기 위한 조건들에 대해 설명하도록 한다. 먼저, 현재 변환 블록의 상위 레벨 헤더를 통해 시그널링된 상위 레벨 MTS 정보(sps_mts_intra_enabled_flag 및 sps_mts_inter_enabled_flag)에 기초하여 cu_mts_flag의 파싱 여부가 결정될 수 있다. 상위 레벨 MTS 정보는 기본 변환 커널 이외의 다른 변환 커널이 사용될 수 있는지를 나타내는 정보일 수 있다. 일 실시예에 따라, sps_mts_intra_enabled_flag가 0인 경우, 해당 SPS에 속한 인트라 예측된 블록에 대응하는 cu_mts_flag가 존재하지 않음을 나타낼 수 있다. 이 경우, cu_mts_flag가 파싱되지 않는다. 반대로, sps_mts_intra_enabled_flag가 1인 경우, 해당 SPS에 속한 인트라 예측된 블록에 대응하는 cu_mts_flag 존재함을 나타낼 수 있다. 이 경우, cu_mts_flag가 시그널링 및 파싱될 수 있다.

[139] 마찬가지로, sps_mts_inter_enabled_flag가 0인 경우, 해당 SPS에 속한 인터 예측된 블록에 대응하는 cu_mts_flag가 존재하지 않음을 나타낼 수 있다. 이 경우, cu_mts_flag가 파싱되지 않는다. 반대로, sps_mts_inter_enabled_flag가 1인 경우, 해당 SPS에 속한 인터 예측된 블록에 대응하는 cu_mts_flag 존재함을 나타낼 수 있다. 이 경우, cu_mts_flag가 시그널링 및 파싱될 수 있다. 상위 레벨 MTS 정보는 시퀀스, 픽쳐 또는 슬라이스/타일의 헤더를 통해와 같은 하이 레벨 신택스(high level syntax)에 포함되어 시그널링될 수 있다.

[140] 또한, CuPredMode[x0][y0]는 픽쳐의 루마 성분 좌상단 좌표를 기준으로 좌상단 루마 성분 샘플의 위치가 (x0, y0)인 변환 블록이 인트라 예측 모드 또는 인터 예측 모드로 예측되었는지를 나타내는 변수이다. CuPredMode[x0][y0]가 MODE_INTRA인 경우, 해당 블록은 인트라 예측 모드로 부호화되었음을 나타낸다. 또한, MODE_INTER일 경우, 해당 블록은 인터 예측 모드로 부호화되었음을 나타낸다. 즉, S1403에서, (CuPredMode[x0][y0] = = MODE_INTRA) && sps_mts_intra_enabled_flag)는 현재 변환 블록이 인트라 예측으로 부호화되었을 경우 MTS를 적용할 수 있는지를 검사한다. 또한,

S1403에서, (CuPredMode[x0][y0] = = MODE_INTER) && sps_mts_inter_enabled_flag)는 현재 변환 블록이 인터 예측으로 부호화되었을 경우 MTS를 적용할 수 있는지를 검사한다.

[141] 또한, tu_cbf_luma[x0][y0]에 기초하여 cu_mts_flag의 파싱 여부가 결정될 수 있다. tu_cbf_luma[x0][y0]이 해당 변환 블록의 루마 성분의 모든 계수가 0인 것을 나타내는 경우, 역변환을 수행할 필요가 없기 때문이다. 추가적인 실시예에 따라, 크로마 성분에 대한 변환에 있어서는 DCT-II에 기반한 변환 커널만이 사용될 수 있다. 또한, cu_mts_flag의 파싱 여부는, 변환 블록의 높이(tbHeight) 및 너비(tbWidth)가 기 설정된 길이 이하인지에 기초하여 결정될 수 있다. 전술한 조건들을 정리하면 다음과 같다.

[142] 조건 i) sps_mts_intra_enabled_flag == 1 이고, CuPredMode[x0][y0] == MODE_INTRA 또는 sps_mts_inter_enabled_flag == 1 이고, CuPredMode[x0][y0] == MODE_INTER,

[143] 조건 ii) tu_cbf_luma[x0][y0] == 1,

[144] 조건 iii) treeType != DUAL_TREE_CHROMA,

[145] 조건 iv) tbWidth <= 32이고, tbHeight <= 32.

[146] 전술한 네 개의 조건을 모두 만족하는 경우, 디코더는 cu_mts_flag를 파싱할 수 있다. 또한, 인코더는 cu_mts_flag를 엔트로피 코딩하여 시그널링할 수 있다. cu_mts_flag[x0][y0]가 1인 경우, 현재 변환 블록에 MTS 방법이 적용됨을 의미할 수 있다. 반대로, cu_mts_flag[x0][y0]가 0인 경우, 현재 변환 블록에 MTS 방법이 적용되지 않음을 나타낼 수 있다. 이 경우, DCT-II에 기반한 변환 커널과 같은 기본 커널을 사용하여 역변환이 수행될 수 있다. cu_mts_flag[x0][y0]가 존재하지 않을 경우, cu_mts_flag[x0][y0]는 '0'으로 추론될 수 있다.

[147] 본 발명의 일 실시예에 따라, 변환 블록의 변환에 사용되는 변환 커널은 현재 블록의 상위 레벨 헤더 및 변환 블록의 헤더를 통해 단계적으로 시그널링될 수 있다. 먼저, 현재 블록을 포함하는 시퀀스, 픽쳐 또는 슬라이스/타일에서 기본 변환 커널 이외의 다른 변환 커널이 사용될 수 있는지를 나타내는 정보가 상위 레벨 헤더를 통해 시그널링될 수 있다. 또한, 해당 정보는 인트라 예측 및 인터 예측 각각에 대해서 개별적으로 시그널링될 수 있다. 구체적인 실시예에 따라, 시퀀스, 픽쳐 또는 슬라이스/타일의 헤더를 통해 sps_mts_intra_enabled_flag 및 sps_mts_inter_enabled_flag가 시그널링될 수 있다. sps_mts_intra_enabled_flag는 인트라 예측된 블록의 변환에 있어서, 기본 변환 커널 이외의 다른 변환 커널이 사용될 수 있는지를 나타내는 정보일 수 있다. 또한, sps_mts_inter_enabled_flag는 인터 예측된 블록의 변환에 있어서, 기본 변환 커널 이외의 다른 변환 커널이 사용될 수 있는지를 나타내는 정보일 수 있다.

[148] 즉, sps_mts_intra_enabled_flag가 기본 변환 커널 이외의 다른 변환 커널에 대한 사용이 허용되지 않음을 나타내고, 현재 블록이 인트라 예측된 블록인 경우, 현재 블록으로부터 획득된 변환 블록의 변환 커널과 관련된 정보는 추가적으로

파싱되지 않을 수 있다. 이 경우, 해당 변환 블록은 기본 변환 커널에 기초하여 변환될 수 있다. 또한, sps_mts_inter_enabled_flag가 기본 변환 커널 이외의 다른 변환 커널에 대한 사용이 허용되지 않음을 나타내고, 현재 블록이 인터 예측된 블록인 경우, 현재 블록으로부터 획득된 변환 블록의 변환 커널과 관련된 정보는 추가적으로 파싱되지 않을 수 있다. 이 경우, 해당 변환 블록은 기본 변환 커널에 기초하여 변환될 수 있다.

[149] 반면, 상위 레벨 헤더를 통해 시그널링된 정보가 기본 변환 커널 이외의 다른 변환 커널이 사용될 수 있음을 나타내는 경우, 변환 유닛 신택스를 통해 해당 변환 블록의 변환 커널과 관련된 추가적인 정보가 시그널링될 수 있다. 예를 들어, 변환 블록의 변환에 있어서, 기본 변환 커널이 아닌 다른 변환 커널이 사용되는지를 나타내는 정보가 해당 변환 유닛 신택스를 통해 시그널링될 수 있다.

[150] 본 발명의 일 실시예에 따라, 변환 블록에 대한 기본 변환 커널 이외의 다른 변환 커널의 사용은 해당 변환 블록의 크기에 따라 제한될 수 있다. 예를 들어, 변환 블록의 크기가 기 설정된 크기 보다 큰 경우, 해당 변환 블록에 대한 변환에 있어서 기본 변환 커널 이외의 다른 변환 커널에 대한 사용이 제한될 수 있다. 일 실시예에 따라, 변환 블록의 높이 또는 너비 중 적어도 하나가 기 설정된 길이 보다 긴 경우, 해당 변환 블록에 대한 변환에 있어서 기본 변환 커널 이외의 다른 변환 커널에 대한 사용이 허용되지 않을 수 있다. 예를 들어, 기 설정된 길이는 32일 수 있다. 도 14(a)를 참조하면, 변환 블록의 너비가 32 이하이고, 높이가 32이 이하인 경우 전술한 변환 유닛 신택스를 통해 시그널링되는 cu_mts_flag[x0][y0]가 파싱될 수 있다.

[151] 도 14(a)에 도시된 바와 같이, 전술한 cbf 정보가 변환 블록이 0이 아닌 변환 계수를 적어도 하나 포함함을 나타내는 경우, 해당 변환 블록에 대한 레지듀얼 코딩이 수행될 수 있다(S1404 내지 S1406). 예를 들어, 디코더는 레지듀얼 코딩을 수행하여 양자화된 변환 계수들을 획득할 수 있다. S1404에서, tu_cbf_luma[x0][y0] == 1인 경우, 변환 블록의 루마 성분에 대한 레지듀얼 코딩이 수행될 수 있다. 즉, 특정 입력 인자를 받는 레지듀얼 코딩 신택스(residual_coding())가 수행될 수 있다. 구체적으로, residual_coding()는 변환 블록의 좌상단 샘플의 좌표(x0, y0), 변환 블록의 너비에 밑이 2인 로그를 취한 값(log2(tbWidth)) 및 변환 블록의 높이에 밑이 2인 로그를 취한 값(log2(tbHeight))을 입력 인자로 받을 수 있다. 또한, residual_coding()는 컬러 인덱스(cdIdx)를 입력 인자로 받을 수 있다. cdIdx의 값은 '0'인 경우 루마 성분 luma를 의미하며, '1'인 경우 제1 크로마 성분 Cb를 의미하며, '2'인 경우 제2 크로마 성분 Cr을 나타낸다.

[152] S1404에서, tu_cbf_cb[x0][y0] == 1인 경우, 제1 크로마 성분에 대한 레지듀얼 코딩이 수행될 수 있다. 구체적으로, residual_coding()는 변환 블록의 좌상단 샘플의 좌표(x0, y0)를 입력 인자로 받을 수 있다. 컬러 포맷 YCbCr 이

4:2:0인 경우, 변환 블록의 크로마 성분 블록의 크기는 루마 성분 블록 크기의 한편, 컬러 포맷 YCbCr 이 4:4:4인 경우, 변환 블록의 크로마 성분 블록의 크기는 루마 성분 블록 크기와 동일할 수 있다. 이 경우, residual_coding()은 루마 성분에 대한 레지듀얼 코딩과 마찬가지로 변환 블록의 너비에 밑이 2인 로그를 취한 값(log2(tbWidth)) 및 변환 블록의 높이에 밑이 2인 로그를 취한 값(log2(tbHeight))을 입력 인자로 받을 수 있다.

[153] S1405에서, tu_cbf_cr[x0][y0] == 1인 경우, 제2 크로마 성분에 대한 레지듀얼 코딩이 수행될 수 있다. 구체적으로, residual_coding()는 변환 블록의 좌상단 샘플의 좌표(x0, y0)를 입력 인자로 받을 수 있다. 컬러 포맷 YCbCr 이 4:2:0인 경우, 변환 블록의 크로마 성분 블록의 크기는 루마 성분 블록 크기의 절반일 수 있다. 이에 따라, residual_coding()은 크로마 성분 블록의 너비(tbWidth/2)에 밑이 2인 로그를 취한 값(log2(tbWidth/2)) 및 크로마 성분 블록의 높이(tbHeight/2)에 밑이 2인 로그를 취한 값(log2(tbHeight/2))을 입력 인자로 받을 수 있다. 한편, 컬러 포맷 YCbCr 이 4:4:4인 경우, 변환 블록의 크로마 성분 블록의 크기는 루마 성분 블록 크기와 동일할 수 있다. 이 경우, residual_coding()은 루마 성분에 대한 레지듀얼 코딩과 마찬가지로 변환 블록의 너비에 밑이 2인 로그를 취한 값(log2(tbWidth)) 및 변환 블록의 높이에 밑이 2인 로그를 취한 값(log2(tbHeight))을 입력 인자로 받을 수 있다.

[154] 디코더는 전술한 변환 관련 정보들에 기초하여 해당 변환 블록에 대한 역양자화 및 역변환을 수행할 수 있다. 디코더는 역양자화 및 역변환을 수행하여 변화 블록에 대응하는 레지듀얼 신호를 획득할 수 있다. 구체적으로, 디코더는 도 14(b)의 레지듀얼 코딩 신택스(residual_coding())를 통해 변환 블록의 양자화된 변환 계수 획득할 수 있다. 또한, 디코더는 양자화된 변환 계수로부터 레지듀얼 신호를 복원할 수 있다.

[155] 도 14(b)의 residual_coding()은 현재 블록을 포함하는 픽쳐의 좌상단 좌표를 기준으로, 현재 블록으로부터 획득된 변환 블록의 좌상단 좌표, 변환 블록의 너비에 밑이 2인 로그를 취한 값, 변환 블록의 높이에 밑이 2인 로그를 취한 값 및 컬러 인덱스(cIdx)를 인자로 받는다. 또한, 레지듀얼 코딩 신택스는 변환 관련 정보에 기초하여 양자화된 변환 계수를 획득할 수 있다.

[156] 일 실시예에 따라, 디코더는 현재 변환 블록의 변환 스킵 플래그(transform_skip_flag)에 대한 파싱 여부를 결정할 수 있다(S1407). transform_skip_flag를 파싱하기 위한 조건들은 다음과 같다.

[157] 조건 i) High level syntax에 포함된 1-bit flag인 transform_skip_enabled_flag가 1 (on)인 경우: transform_skip_enabled_flag는 SPS (sequence parameter set), PPS (picture parameter set), slice header 중 어느 하나에 포함될 수 있으며, transform_skip_enabled_flag가 1인 경우, residual coding syntax에서 transform_skip_flag가 존재함을 나타내며, 0인 경우에는 존재하지 않음을 나타낸다.

[158] 조건 ii) 루마 성분 변환 블록이 아니거나 (cIdx != 0), MTS를 적용하지 않는 경우 (cu_mts_flag[x0][y0] == 0): 변환 생략은 루마 성분과 크로마 성분 모두에 적용이 가능하다. 루마 성분 변환 블록에 대해 MTS를 적용하는 경우 (cIdx == 0 && cu_mts_flag[x0][y0] == 1), 변환을 수행하는 것이 명백하므로 trnasform_skip_flag[x0][y0][cIdx]를 부호화/복호화할 필요가 없다.

[159] 조건 iii) 변환 블록의 너비가 4 이하이고 (log2TbWidth <= 2), 높이가 4이하인 (log2TbHeight <= 2) 경우

[160] 상기 기술한 조건에 따라 transform_skip_flag[x0][y0][cIdx]의 파싱 여부가 결정될 수 있다. transform_skip_flag[x0][y0][cIdx]가 1인 경우, 디코더는 변환을 수행하지 않을 수 있다. transform_skip_flag[x0][y0][cIdx]가 0인 경우, 디코더는 다른 신택스 요소들을 참조하여 현재 변환 블록에 대한 변환 여부를 판단할 수 있다. 도 14(b)에서 생략된 residual_coding() 부분을 통해 디코더는 양자화된 변환 계수를 획득할 수 있다. 또한, 디코더는 획득한 변환 계수를 역양자화하고, 변환하는 과정을 수행할 수 있다. 이를 통해, 디코더는 레지듀얼 신호를 획득할 수 있다.

[161] 다음으로, 디코더는 세트 인덱스(mts_idx)의 파싱 여부를 결정할 수 있다(S1408). mts_idx를 파싱하기 위한 조건들은 다음과 같다.

[162] i) cu_mts_flag[x0][y0] == 1 이고, 루마 성분 변환 블록인 경우 (cIdx == 0)

[163] ii) transform_skip_flag[x0][y0] == 0: transform_skip_flag[x0][y0]가 1인 경우, 변환 생략이 적용됨을 지시하므로 어떤 변환 커널이 사용되는지를 결정할 필요가 없다.

[164] iii) 현재 변환 블록이 인트라 예측된 블록의 적어도 일부이고 (CuPredMode[x0][y0] == MODE_INTRA) 해당 블록 내에 0이 아닌 계수가 3개 이상이거나 (numSigCoeff > 2), 현재 변환 블록이 인터 예측된 블록의 적어도 일부((CuPredMode[x0][y0] == MODE_INTER) (여기에서, numSigCoeff 변수는 변환 블록 내에 존재하는 0이 아닌 계수의 개수를 나타냄.)

[165] 조건 iii)과 관련하여, 변환 블록 내에 존재하는 0이 아닌 계수의 개수가 2개 이하인 경우 (1 또는 2), 현재 변환 블록에 대해 mts_idx[x0][y0]의 시그널링/파싱 없이 기 설정된 변환 커널을 사용하는 변환이 수행될 수 있다. 이때, 기 설정된 변환 커널은 DST-VII에 기반한 변환 커널일 수 있으며, 또한 DST-VII에 기반한 변환 커널 대신 DST-IV에 기반한 변환 커널을 사용할 수도 있다.

[166] 도 15는 본 발명의 다른 일 실시예에 따른 레지듀얼 코딩 신택스를 나타내는 도면이다. 도 15의 신택스 요소들 중 도 14(a)와 중복되는 신택스 요소들은 도 14(a)와 관련된 기재를 따를 수 있다. 도 14(b)에서 세트 인덱스(mts_idx)는 특정 조건들을 만족하는 경우에만 파싱될 수 있다. 예를 들어, 제1 조건 및 제2 조건을 만족하는 경우에만 mts_idx가 파싱될 수 있다. 제1 조건은 현재 변환 블록의 cu_mts_flag가 기본 변환 커널 이외의 다른 변환 커널에 대한 사용이 허용됨을

나타내는 경우일 수 있다. 또한, 제2 조건은 전술한 transform_skip_flag가 변환 스킵을 나타내지 않는 경우일 수 있다. 그러나 제2 조건은 제1 조건에 의해 생략될 수 있다. 구체적으로, 도 15의 S1501을 참조하면 제1 조건(cu_mts_flag==1)이 참인 경우, transform_skip_flag가 파싱되지 않는다. 또한, transform_skip_flag가 파싱되지 않는 경우, '0'으로 결정될 수 있다. 이 경우, 디코더는 변환 스킵 정보가 변환 스킵을 나타내지 않는 것으로 판단할 수 있다. 이에 따라, mts_idx의 파싱을 위한 제2 조건은 생략될 수 있다. 즉, 도 15의 S1502를 참조하면, 도 14의 S1408에서 mts_idx의 파싱을 위한 조건 중 "!transform_skip_flag[x0][y0][cIdx]" 조건이 생략될 수 있다.

[167] 한편, 도 14(a)에 따르면, 변환 블록의 높이 및 너비 모두가 기 설정된 범위 내의 값인 경우에만, 변환 블록의 변환에 있어서 기본 변환 커널 이외의 다른 변환 커널에 대한 사용이 허용될 수 있다. 그러나 변환 블록의 높이와 너비가 서로 다른 경우, 너비와 높이 중 어느 하나는 기 설정된 범위 내의 값이고, 다른 어느 하나는 기 설정된 범위 밖의 값일 수 있다. 이 경우, 기 설정된 범위 내의 길이를 가지는 변에 대응하는 변환에 있어서 기본 변환 커널 이외의 다른 변환 커널을 사용하는 것이 유리할 수 있다. 즉, 변환 블록의 너비 및 높이 중에서 어느 하나가 기 설정된 범위 내인 경우, 수직 변환 또는 수평 변환 중 어느 하나에 대해서는 기본 변환 커널 이외의 다른 변환 커널을 사용하는 것이 유리할 수 있다. 따라서, 변환 블록의 높이 및 너비 중 어느 하나가 기 설정된 범위 내인 경우에도, 해당 변환 블록의 변환에 있어서 기본 변환 커널 이외의 다른 변환 커널이 사용될 수 있다.

[168] 도 16은 본 발명의 일 실시예에 따른 변환 유닛 신택스를 나타내는 도면이다. 도 16의 신택스 요소들 중 도 14(a)와 중복되는 신택스 요소들은 도 14(a)와 관련된 기재를 따를 수 있다. 일 실시예에 따라, 변환 블록의 너비 또는 높이 중 적어도 하나가 기 설정된 범위 내의 값인 경우, 수평 변환 커널 또는 수직 변환 커널 중 적어도 하나는 기본 변환 커널 이외의 다른 변환 커널일 수 있다. 따라서, 변환 블록의 너비 또는 높이 중 적어도 하나가 기 설정된 범위 내의 값인 경우, 전술한 MTS 정보가 파싱될 수 있다. 일 실시예에 따라, 기 설정된 범위는 기 설정된 길이를 나타낼 수 있다. 예를 들어, 변환 블록의 너비 및 높이 중 적어도 하나가 기 설정된 길이 보다 작거나 같은 경우, 해당 변환 블록의 변환에 있어서 기본 변환 커널 이외의 다른 변환 커널이 사용될 수 있다.

[169] 도 16의 블록(1601)을 참조하면, 변환 블록의 너비(tbWidth) 및 높이(tbHeight) 중 적어도 하나가 기 설정된 길이 이하인 경우, cu_mts_flag가 파싱될 수 있다. 즉, 변환 블록의 tbWidth가 기 설정된 길이 이하이거나, tbHeight가 기 설정된 길이 이하인 경우, 기본 변환 커널 이외의 다른 변환 커널이 사용될 수 있다. 이때, 기 설정된 길이는 32일 수 있다. 그러나 본 개시가 이에 제한되는 것은 아니다. 예를 들어, 기 설정된 길이는 16 또는 64일 수 있다. 기 설정된 길이가 16인 경우, 변환 블록의 너비가 16 이하이거나 높이가 16 이하인 변환 블록에 대해 기본 변환

커널 이외의 다른 변환 커널을 사용할 수 있다. 또한, 기 설정된 길이가 64인 경우, 변환 블록의 너비가 64 이하이거나 높이가 64 이하인 변환 블록에 대해 기본 변환 커널 이외의 다른 변환 커널을 사용할 수 있다. 도 14(a)의 S1403의 조건들 중 “tbWidth <= 32이고, tbHeight <= 32”는 “tbWidth <= 32 또는 tbHeight <= 32”로 대체될 수 있다.

[170] 추가적인 실시예에 따라, 기 설정된 길이는 예측 모드에 따라 다르게 설정될 수 있다. 예를 들어, 현재 변환 블록이 인트라 예측된 블록인 경우, 기 설정된 길이는 인트라 예측 블록에 대해 사용 가능한 변환 커널의 최대 크기를 나타내는 정보(log2_mts_max_size_intra_minus2)에 따라 결정될 수 있다. 구체적으로, 사용 가능한 변환 커널의 최대 크기에 밑이 2인 로그를 취한 값에서 2를 뺀 값이 시그널링될 수 있다. 마찬가지로, 현재 변환 블록이 인터 예측된 블록인 경우, 기 설정된 길이는 인터 예측 블록에 대해 사용 가능한 변환 커널의 최대 크기를 나타내는 정보(log2_mts_max_size_inter_minus2)에 따라 결정될 수 있다. 이 경우, 도 16의 블록(1601)은 아래의 조건으로 대체될 수 있다.

[171] && ((CuPredMode[x0][y0] == MODE_INTRA) && ((log2(tbWidth) <= log2_mts_max_size_intra_minus2 + 2) || (log2(tbHeight) <= log2_mts_max_size_intra_minus2 + 2))) || ((CuPredMode[x0][y0] = = MODE_INTER) && ((log2(tbWidth) <= log2_mts_max_size_inter_minus2 + 2) || (log2(tbHeight) <= log2_mts_max_size_inter_minus2 + 2)))

[172] 한편, 변환 블록에 대한 변환에 있어서, 수직 변환 및 수평 변환 각각에 사용되는 변환 커널은 서로 독립적으로 결정될 수 있다. 또한, 전술한 바와 같이 현재 변환 블록의 높이 및 너비 중에서 어느 하나가 기 설정된 범위 내인 경우, 수평 변환 및 수직 변환 중 어느 하나에 대해 기본 변환 커널 이외의 다른 변환 커널이 사용될 수 있다. 이에 따라, 변환 블록의 수직 변환 커널 및 수평 변환 커널은 각각 변환 블록의 서로 다른 변의 길이에 기초하여 획득될 수 있다. 본 발명의 일 실시예에 따라, 인코더 및 디코더는 변환 블록의 서로 다른 변의 길이에 기초하여 변환 블록의 수직 변환 커널 및 수평 변환 커널 각각을 획득할 수 있다.

[173] 먼저, 디코더는 현재 블록의 레지듀얼 신호에 대한 적어도 하나의 변환 블록을 획득할 수 있다. 변환 블록은 2차원 배열된 복수의 변환 계수들로 구성될 수 있다. 이때, 복수의 변환 계수들은 논-제로 변환 계수(non-zero transform coefficient) 또는 제로 변환 계수(zero transform coefficient) 중 적어도 하나를 포함할 수 있다. 또한, 변환 블록은 복수의 변으로 구성된 블록일 수 있다. 예를 들어, 변환 블록은 제1 변, 및 제1 변과 직교하는 제2 변으로 구성된 블록일 수 있다. 예를 들어, 변환 블록의 모양은 정사각형 또는 직사각형일 수 있다. 또는 변환 블록의 모양은 삼각형일 수도 있다. 이 경우, 서로 직교하는 제1 변 및 제2 변은 각각 삼각형의 밑 변 및 높이에 대응할 수 있다. 또는 제1 변 및 제2 변은 각각 삼각형을 이루는 두 개의 변일 수도 있다.

[174] 일 실시예에 따라, 변환 블록의 수평 변환을 위한 수평 변환 커널은 변환 블록의 제1 변의 길이 정보에 기초하여 결정될 수 있다. 예를 들어, 인코더 및 디코더는 변환 블록의 제1 변의 길이 정보에 기초하여 변환 블록의 제2 변의 길이와 무관하게 수평 변환 커널을 결정할 수 있다. 이때, 제2 변은 제1 변과 직교하는 변일 수 있다. 또한, 변환 블록의 수직 변환을 위한 수직 변환 커널은 변환 블록의 제2 변의 길이 정보에 기초하여 결정될 수 있다. 인코더 및 디코더는 변환 블록의 제2 변의 길이 정보에 기초하여 제1 변의 길이와 무관하게 수직 변환 커널을 결정할 수 있다. 즉, 변환 블록의 수평 변환 커널 및 수직 변환 커널은 각각 개별적으로 결정될 수 있다. 또한, 변환 블록의 수평 변환 커널 및 수직 변환 커널의 결정에 사용되는 조건은 서로 독립적일 수 있다.

[175] 일 실시예에 따라, 제1 변의 길이는 변환 블록의 너비에 대응하고, 제2 변의 길이는 변환 블록의 높이에 대응할 수 있다. 즉, 수평 변환 커널은 변환 블록의 너비에 기초하여 결정될 수 있다. 또한, 수직 변환 커널은 변환 블록의 높이에 기초하여 결정될 수 있다. 변환 블록의 수평 변환 커널 및 수직 변환 커널은 각각 변환 블록의 수평 방향에 대응하는 제1 변의 길이 및 변환 블록의 수직 방향에 대응하는 제2 변의 길이에 따라 서로 독립적으로 결정될 수 있다.

[176] 구체적으로, 인코더 및 디코더는 변환 블록의 제1 변의 길이가 제1 기 설정된 범위 내의 값인지에 기초하여 변환 블록의 수평 변환 커널을 결정할 수 있다. 또한, 인코더 및 디코더는 제2 변의 길이가 제2 기 설정된 범위 내의 값인지에 기초하여 변환 블록의 수직 변환 커널을 결정할 수 있다. 이때, 제1 기 설정된 범위 및 제2 기 설정된 범위는 동일한 범위일 수 있다. 이하에서는, 제1 기 설정된 범위 및 제2 기 설정된 범위가 단일의 기 설정된 범위인 경우를 예로 들어 설명하도록 한다. 그러나 본 개시가 이에 제한되는 것은 아니며, 제1 기 설정된 범위 및 제2 기 설정된 범위 각각은 후술하는 방법을 통해 개별적으로 설정된 범위일 수도 있다. 또한, 변환 블록의 모양에 따라, 서로 다른 기 설정된 범위가 사용될 수도 있다.

[177] 본 발명의 일 실시예에 따라, 수평 변환 커널 및 수직 변환 커널 각각은 복수의 사용 가능한 변환 커널들 중에서 선택된 변환 커널일 수 있다. 일 실시예에 따라, 변환 블록의 모양은 직사각형 모양일 수 있다. 즉, 변환 블록의 제1 변의 길이와 제2 변의 길이는 서로 다를 수 있다. 또한, 변환 블록의 제1 변의 길이 및 제2 변의 길이 중 어느 하나는 기 설정된 범위 밖의 값이고, 다른 하나는 기 설정된 범위 내의 값일 수 있다. 이 경우, 수평 변환 커널 및 수직 변환 커널은 서로 다른 변환 커널일 수 있다.

[178] 구체적인 실시예에 따라, 복수의 사용 가능한 변환 커널은 제1 변환 커널 및 제2 변환 커널을 포함할 수 있다. 복수의 사용 가능한 변환 커널들 각각은 서로 다른 커널 인덱스에 의해 지시될 수 있다. 또한, 변환 블록의 제1 변의 길이 및 제2 변의 길이 중 어느 하나는 기 설정된 범위 밖의 값이고, 다른 하나는 기 설정된 범위 내의 값인 경우, 수평 변환 커널과 수직 변환 커널 중에서, 어느 하나는 제1

변환 커널이고, 다른 하나는 제2 변환 커널일 수 있다. 예를 들어, 제1 변의 길이가 기 설정된 범위 밖의 값이고, 제2 변의 길이가 기 설정된 범위 내의 값일 수 있다. 이 경우, 수평 변환 커널은 상기 제1 변환 커널이고, 수직 변환 커널은 상기 제2 변환 커널일 수 있다. 반대로, 제2 변의 길이가 기 설정된 범위 밖의 값이고, 제1 변의 길이가 기 설정된 범위 내의 값일 수 있다. 이 경우, 수직 변환 커널은 상기 제1 변환 커널이고, 수평 변환 커널은 상기 제2 변환 커널일 수 있다. 즉, 수평 변환 커널과 수직 변환 커널 중에서, 기 설정된 범위 밖의 길이의 변에 대응하는 변환 커널은 제1 변환 커널일 수 있다. 또한, 수평 변환 커널과 수직 변환 커널 중에서, 기 설정된 범위 내의 길이의 변에 대응하는 변환 커널은 제2 변환 커널일 수 있다.

[179] 이때, 제1 변환 커널은 기본 변환 커널이고, 제2 변환 커널은 기본 변환 커널 이외의 다른 사용 가능한 변환 커널들 중 어느 하나일 수 있다. 또한, 제1 변환 커널은 복수의 사용 가능한 변환 커널들 각각을 지시하는 커널 인덱스들 중에서 가장 작은 커널 인덱스에 의해 지시되는 사용 가능한 변환 커널일 수 있다. 제1 변환 커널은 기본 변환 커널일 수 있다. 일 실시예에 따라, 제1 변환 커널은 DCT-II 기반의 변환 커널이고, 제2 변환 커널은 DCT-II 기반의 변환 커널이 아닐 수 있다. 즉, 제2 변환 커널은 비-DCT-II(non-DCT-II) 기반의 변환 커널일 수 있다. 이때, non-DCT-II 기반의 변환 커널은 DST-VII에 기반한 변환 커널 및 DCT-VIII에 기반한 변환 커널 중 어느 하나일 수 있다. 예를 들어, 제2 변환 커널은 DST-VII 기반의 변환 커널일 수 있다.

[180] 추가적인 실시예에 따라, 전술한 실시예는 인트라 예측 블록에 대해 적용될 수 있다. 예를 들어, 인코더 및 디코더는 변환 블록에 대응하는 예측 모드가 인트라 예측 모드인지에 따라, 전술한 방법을 사용할지 결정할 수 있다. 구체적으로, 변환 블록에 대응하는 예측 모드가 인트라 예측 모드인 경우, 인코더 및 디코더는 제1 변의 길이 정보 및 제2 변의 길이 정보 각각에 기초하여 해당 변환 블록의 수평 변환 커널 및 수직 변환 커널 각각을 결정할 수 있다. 반대로, 변환 블록에 대응하는 예측 모드가 인터 예측 모드인 경우, 인코더 및 디코더는 다른 방법을 사용하여 해당 변환 블록의 수평 변환 커널 및 수직 변환 커널 각각을 결정할 수 있다.

[181] 일 실시예에 따라, 기 설정된 범위는 기 설정된 제1 길이 값 이하를 나타낼 수 있다. 예를 들어, 제1 변 및 제2 변 중 어느 하나의 길이가 제1 길이 값 보다 크고, 다른 하나의 길이는 제1 길이 값 보다 작거나 같을 수 있다. 이 경우, 수평 변환 커널과 수직 변환 커널은 서로 다를 수 있다. 또한, 기 설정된 범위는 기 설정된 제2 길이 값 이상을 나타낼 수 있다. 예를 들어, 인트라 서브 파티션(intra sub-partition, ISP) 모드가 사용되는 경우, 기 설정된 범위는 제1 길이 값 이하 및 제2 길이 값 이상을 나타낼 수 있다. 이때, 제2 길이 값은 제1 길이 값 보다 작은 값일 수 있다. 반대로, ISP 모드가 사용되지 않는 경우, 기 설정된 범위는 기 설정된 제1 길이 값 이하를 나타낼 수 있다.

[182] 일 실시예에 따라, 기 설정된 범위는 사용 가능한 변환 커널의 최대 크기에 따라 설정된 범위일 수 있다. 예를 들어, 전술한 제1 길이 값은 사용 가능한 변환 커널들 각각의 최대 크기에 따라 결정될 수 있다. 제1 길이 값은 복수의 사용 가능한 변환 커널들 중 기본 변환 커널을 제외한 특정 변환 커널의 최대 크기에 기초하여 결정될 수 있다. 일 실시예에 따라, 기본 변환 커널의 최대 크기는 32이고, 특정 변환 커널의 최대 크기는 32보다 작은 값일 수 있다. 이 경우, 제1 길이 값은 32보다 작은 값으로 설정될 수 있다. 구체적으로, 특정 변환 커널의 최대 크기가 16인 경우, 제1 길이 값은 16일 수 있다. 반면, 특정 사용 가능한 변환 커널의 최대 크기가 32인 경우, 제1 길이 값은 32일 수도 있다.

[183] 이때, 사용 가능한 변환 커널의 최대 크기는 현재 블록을 포함하는 상위 레벨 헤더를 통해 시그널링될 수 있다. 예를 들어, 시퀀스, 픽쳐 또는 슬라이스/타일의 헤더를 통해 시그널링될 수 있다. 구체적으로, 사용 가능한 변환 커널의 최대 크기에 밑이 2인 로그를 취한 값에서 2를 뺀 값이 시그널링될 수 있다. 또한, 사용 가능한 변환 커널의 최대 크기는 예측 모드에 따라 다를 수 있다. 이 경우, 인트라 예측된 블록에 사용 가능한 변환 커널의 최대 크기를 나타내는 정보 및 인터 예측된 블록에 사용 가능한 변환 커널의 최대 크기를 나타내는 정보 각각은 개별적으로 시그널링될 수 있다.

[184] 또한, 전술한 제2 길이 값은 사용 가능한 변환 커널의 최소 크기에 따라 설정된 값일 수 있다. 전술한 바와 같이, 수평 변환 커널 및 수직 변환 커널 각각은 복수의 사용 가능한 변환 커널들 중에서 선택된 변환 커널 수 있다. 이때, 복수의 사용 가능한 변환 커널들 각각의 최소 크기는 서로 다를 수 있다. 구체적인 실시예에 따라, 복수의 사용 가능한 변환 커널은 제1 변환 커널 및 제2 변환 커널을 포함할 수 있다. 제1 변환 커널의 최소 크기는 2X2이고, 제2 변환 커널의 최소 크기는 4X4일 수 있다. 이 경우, 제2 길이 값은 4일 수 있다.

[185] 도 17은 변환 블록의 모양에 따른 수직 변환 커널 및 수평 변환 커널을 나타내는 도면이다. 도 17에서는 기 설정된 제1 길이가 32인 경우를 예로 들어 설명하고 있으나, 본 개시가 이에 제한되는 것은 아니다. 예를 들어, 기 설정된 제1 길이는 16일 있다. 도 17(a)는 너비 및 높이가 모두 기 설정된 범위 내인 변환 블록의 수평 변환 커널(trHor) 및 수직 변환 커널(trVer)을 나타낸다. 즉, 변환 블록의 너비 및 높이가 32 이하의 값일 수 있다. 이 경우, 수평 변환 커널 및 수직 변환 커널 모두에 대해 기본 변환 커널 이외의 다른 사용 가능한 변환 커널이 사용될 수 있다.

[186] 일 실시예에 따라, 기본 변환 커널 이외의 다른 사용 가능한 변환 커널은 복수일 수 있다. 이 경우, 복수의 사용 가능한 변환 커널들 중 어느 하나를 지시하는 지시자가 시그널링될 수 있다. 예를 들어, 인코더는 복수의 사용 가능한 변환 커널들 중에서 변환 블록에 사용될 수직 변환 커널 또는 수평 변환 커널을 나타내는 지시자를 시그널링할 수 있다. 또한, 디코더는 시그널링된 지시자에 기초하여 변환 블록에 사용되는 수직 변환 커널 및 수평 변환 커널을 결정할 수

있다.

[187] 도 17(a)와 같이, 변환 블록의 너비 및 높이가 모두 제1 길이 이하인 경우, 수평 변환 블록 및 수직 변환 블록 각각에 대해 개별적인 지시자가 시그널링될 수 있다. 또는 변환 블록의 변환에 사용되는 수평 변환 커널 및 수직 변환 커널의 조합을 나타내는 정보가 시그널링될 수도 있다. 예를 들어, 기본 변환 커널 이외의 다른 사용 가능한 변환 커널은 DST-VII에 기반한 제3 변환 커널 및 DCT-VIII에 기반한 제4 변환 커널을 포함할 수 있다. 이 경우, 수평 변환 커널 및 수직 변환 커널이 모두 제3 변환 커널임을 나타내는 제1 정보가 시그널링될 수 있다. 또한, 수평 변환 커널이 제3 변환 커널이고, 수직 변환 커널이 제4 변환 커널임을 나타내는 제2 정보가 시그널링될 수 있다. 수평 변환 커널이 제4 변환 커널이고, 수직 변환 커널이 제3 변환 커널임을 나타내는 제3 정보가 시그널링될 수 있다. 수평 변환 커널 및 수직 변환 커널이 모두 제4 변환 커널임을 나타내는 제4 정보가 시그널링될 수 있다. 이때, 제1 내지 제4 정보들 각각은 서로 다른 인덱스 값을 통해 지시될 수 있다.

[188] 도 17(b) 및 도 17(c)는 변환 블록의 너비 또는 높이 중 어느 하나가 기 설정된 범위 밖의 값이고, 다른 하나가 기 설정된 범위 내의 값인 경우, 해당 변환 블록의 수평 변환 커널(trHor) 및 수직 변환 커널(trVer)을 나타낸다. 이 경우, 수평 변환 커널 및 수직 변환 커널은 서로 다를 수 있다. 현재 변환 블록의 너비가 기 설정된 범위 밖의 값이고, 높이가 기 설정된 범위 내의 값인 경우, 인코더 및 디코더는 수평 변환 커널로 제1 변환 커널을 사용할 수 있다. 이 경우, 인코더 및 디코더는 수직 변환 커널로 제2 변환 커널을 사용할 수 있다.

[189] 반대로, 현재 변환 블록의 너비가 기 설정된 범위 내의 값이고, 높이가 기 설정된 범위 밖의 값인 경우, 인코더 및 디코더는 수평 변환 커널로 제2 변환 커널을 사용할 수 있다. 이 경우, 인코더 및 디코더는 수직 변환 커널로 제1 변환 커널을 사용할 수 있다.

[190] 일 실시예에 따라, 기 설정된 규칙은 복수의 사용 가능한 변환 커널들 중 해당 변환 블록을 위해 지시되는 어느 하나를 사용하는 것일 수 있다. 이때, 복수의 사용 가능한 변환 커널들은 제1 변환 커널 및 제2 변환 커널을 포함할 수 있다. 전술한 바와 같이, 제1 변환 커널은 DCT-II에 기반한 변환 커널이고, 제2 변환 커널은 non-DCT-II 기반의 변환 커널들 중 어느 하나일 수 있다.

[191] 다른 일 실시예에 따라, 기 설정된 규칙은 제1 변환 커널을 제외한 복수의 사용 가능한 변환 커널들 중 해당 변환 블록을 위해 지시되는 어느 하나를 사용하는 것일 수 있다. 즉, 인코더 및 디코더는 제1 변환 커널을 제외한 복수의 사용 가능한 변환 커널들 중 현재 변환 블록을 위해 지시되는 어느 하나를 사용하여 변환을 수행할 수 있다. 제1 변환 커널을 제외한 복수의 사용 가능한 변환 커널은 DST-VII에 기반한 변환 커널 및 DCT-VIII에 기반한 변환 커널을 포함할 수 있다. 또한, 기 설정된 규칙은 기 설정된 범위 내의 길이의 변에 대응하는 변환에 있어 기 설정된 변환 커널을 사용하는 것일 수도 있다. 이때, 기 설정된 변환 커널은

DST-VII에 기반한 변환 커널일 수 있다.

[192] 예를 들어, 인코더 및 디코더는 변환 블록의 너비가 제1 길이 이하인지에 기초하여 수평 변환 커널을 결정할 수 있다. 도 17(b)와 같이, 변환 블록의 너비가 제1 길이 보다 큰 경우, 수평 변환 커널은 제1 변환 커널일 수 있다. 도 17(c)와 같이, 변환 블록의 너비가 제1 길이 이하인 경우, 수평 변환 커널은 제2 변환 커널일 수 있다. 수평 변환 커널은 DST-VII에 기반한 변환 커널일 수 있다.

[193] 또한, 인코더 및 디코더는 변환 블록의 높이가 제1 길이 이하인지에 기초하여 수직 변환 커널을 결정할 수 있다. 도 17(b)와 같이, 변환 블록의 높이가 제1 길이 이하인 경우, 수직 변환 커널은 제2 변환 커널일 수 있다. 수직 변환 커널은 DST-VII에 기반한 변환 커널일 수 있다. 도 17(c)와 같이, 변환 블록의 높이가 제1 길이 보다 큰 경우, 수평 변환 커널은 제1 변환 커널일 수 있다. 추가적인 실시예에 따라, 현재 블록이 기 설정된 개수 이상의 변환 블록들로 분할되는 경우, 해당 변환 블록의 수직 변환 및 수평 변환 모두에 대해 기본 변환 커널이 사용될 수 있다. 기본 변환 커널은 DCT-II에 기반한 변환 커널일 수 있다.

[194] 도 17(d)는 변환 블록의 너비 및 높이가 모두 기 설정된 범위 밖인 경우, 해당 변환 블록의 수평 변환 커널(trHor) 및 수직 변환 커널(trVer)을 나타낸다. 즉, 변환 블록의 너비 및 높이가 제1 길이 보다 큰 값일 수 있다. 이 경우, 인코더 및 디코더는 기본 변환 커널을 사용하여 수직 변환 및 수평 변환을 수행할 수 있다. 예를 들어, 기본 변환 커널은 DCT-II에 기반한 변환 커널일 수 있다.

[195] 변환 블록의 변환에 사용되는 수평 변환 커널 및 수직 변환 커널의 조합을 나타내는 정보는 명시적으로 시그널링되지 않을 수 있다. 이 경우, 변환 블록을 위한 수평 변환 커널 및 수직 변환 커널은 해당 변환 블록의 크기 또는 모양 중 적어도 하나에 기초하여 결정될 수 있다. 예를 들어, 레지듀얼 신호의 에너지 분포는 블록의 모양과 상관 관계가 있을 수 있다. 현재 블록이 정사각형 블록이 아닌 직사각형 블록인 경우, 에너지 분포가 다를 수 있다. 이에 따라, 블록의 모양을 고려하여 변환 커널을 적응적으로 적용할 수 있다. 이를 통해, 레지듀얼 신호를 효율적으로 압축할 수 있다. 또한, 변환 블록을 위한 수평 변환 커널 및 수직 변환 커널은 해당 변환 블록을 포함하는 코딩 블록이 예측된 방법에 기초하여 결정될 수 있다.

[196] 도 18은 변환 블록의 모양에 기초하여 변환 커널이 결정되는 방법을 나타내는 도면이다. 도 18을 참조하면 변환 블록을 포함하는 코딩 블록이 인터 예측된 블록인 경우, 변환 블록의 수평 변환 커널 및 수직 변환 커널은 모두 DCT-II 기반의 변환 커널일 수 있다. 반면, 변환 블록을 포함하는 코딩 블록이 인트라 예측된 블록인 경우, 인코더 및 디코더는 변환 블록의 모양에 따라 해당 변환 블록의 변환에 사용되는 수평 변환 커널 및 수직 변환 커널을 획득할 수 있다. 일 실시예에 따라, 변환 블록의 모양이 정사각형인 경우, 수평 변환 및 수직 변환에 대해 기본 변환 커널이 사용될 수 있다. 이때, 기본 변환 커널은 전술한 제1 변환 커널일 수 있다. 기본 변환 커널은 DCT-II에 기반한 변환 커널이 수 있다.

[197] 다른 일 실시예에 따라, 변환 블록의 모양이 직사각형인 경우, 수직 변환 커널 및 수평 변환 커널은 서로 다를 수 있다. 변환 블록의 긴 변에 대응하는 변환에 대해 기본 변환 커널이 사용될 수 있다. 또한, 변환 블록의 짧은 변에 대응하는 변환에 대해 non-DCT-II 기반의 변환 커널이 사용될 수 있다. 예를 들어, 변환 블록의 너비가 높이보다 짧은 경우, 수직 변환 커널로 DCT-II 기반의 변환 커널이 사용되고, 수평 변환 커널로 non-DCT-II 기반의 변환 커널이 사용될 수 있다. 반대로, 변환 블록의 너비가 높이보다 긴 경우, 수평 변환 커널로 DCT-II 기반의 변환 커널이 사용되고, 수직 변환 커널로 non-DCT-II 기반의 변환 커널이 사용될 수 있다. 이때, non-DCT-II 기반의 변환 커널은 DST-VII 기반의 변환 커널일 수 있다. 또한, non-DCT-II 기반의 변환 커널은 복수의 non-DCT-II 기반의 변환 커널들 중 어느 하나를 지시하는 지시자에 의해 지시된 변환 커널일 수 있다.

[198] 이때, 변환 블록의 짧은 변의 길이가 DST-VII 기반의 변환 커널의 최대 크기 보다 큰 경우, 짧은 변에 대응하는 변환(예를 들어, 짧은 변이 높이인 경우 수직 변환, 짧은 변이 너비인 경우 수평 변환)에 대해서도 DCT-II 기반의 변환 커널이 사용될 수 있다. 구체적인 예로, DST-VII 기반의 변환 커널의 최대 크기가 32x32일 수 있다. 이 경우, 크기가 64x32인 제1 변환 블록의 수평 변환 커널은 DCT-II 기반의 변환 커널이고, 수직 변환 커널은 DST-VII 기반의 변환 커널이 수 있다. 반면, 크기가 128x64인 제2 변환 블록의 수평 변환 커널 및 수직 변환 커널은 모두 DCT-II 기반의 변환 커널이 수 있다.

[199] 추가적인 실시예에 따라, 변환 블록의 짧은 변에 대응하는 변환에 대해서도 DST-VII 기반의 변환 커널 보다 DCT-II 기반의 변환 커널을 사용하는 것이 더 작은 율-왜곡 비용을 발생시킬 수도 있다. 따라서, 추가적인 시그널링을 통해, 짧은 변에 대응하는 변환에 대해 DCT-II에 기반한 변환 커널을 사용하도록 설정할 수 있다. 이때, 추가적인 시그널링은 1-bit 또는 플래그를 통해 수행될 수 있다.

[200] 다른 일 실시예에 따라, 변환 블록의 짧은 변에 대응하는 변환(예를 들어, 짧은 변이 높이인 경우 수직 변환, 짧은 변이 너비인 경우 수평 변환)에 대해 DST-IV 기반의 변환 커널이 사용될 수도 있다. 도 11에서 전술한 바와 같이, DST-VII 기반의 변환 커널은 구현 복잡도가 높은 편이므로 저주파 기저 함수의 패턴이 유사한 DST-IV 기반의 변환 커널로 대체될 수 있다. 추가적인 실시예에 따라, 기 설정된 크기에 대응하는 변환 블록에 대해서만 대체된 변환 커널이 사용될 수도 있다. 예를 들어, 변환 블록을 위해 사용되는 변환 커널의 크기가 4x4 또는 8x8인 경우, 해당 DST-VII 기반의 변환 커널은 DST-IV 기반의 변환 커널로 대체될 수 있다.

[201] 또 다른 일 실시예에 따라, 변환 블록의 짧은 변에 대응하는 변환(예를 들어, 짧은 변이 높이인 경우 수직 변환, 짧은 변이 너비인 경우 수평 변환)에 대해, 해당 변환 블록을 포함하는 코딩 블록의 인트라 예측 모드에 따라 결정된 변환

커널이 사용될 수 있다. 예를 들어, 코딩 블록의 인트라 예측 모드가 DC 모드 또는 평면 모드인 경우, 해당 변환 블록의 짧은 변에 대응하는 변환에 사용되는 변환 커널은 DCT-II 기반의 변환 커널일 수 있다.

[202] 다른 예로, 변환 블록은 너비가 높이보다 긴 수평 직사각형일 수 있다. 변환 블록을 포함하는 코딩 블록의 인트라 예측 모드가 수평 방향 모드인 경우, 수평 직사각형인 변환 블록의 짧은 변(즉, 높이)에 대응하는 변환(즉, 수직 변환)에 대해 DCT-II 기반의 변환 커널이 사용될 수 있다. 여기에서, 수평 방향 모드는 수평 대각 모드보다 같거나 크고 대각 모드보다 작거나 같은 인트라 예측 모드를 나타낼 수 있다. 반면, 변환 블록을 포함하는 코딩 블록의 인트라 예측 모드가 수직 방향 모드인 경우, 수평 직사각형인 변환 블록의 짧은 변(즉, 높이)에 대응하는 변환(즉, 수직 변환)에 대해 DST-VII 기반의 변환 커널이 사용될 수 있다. 여기에서, 수직 방향 모드는 대각 모드보다 크고 수직 대각 모드보다 작거나 같은 인트라 예측 모드를 나타낼 수 있다.

[203] 반대로, 변환 블록은 높이가 너비보다 긴 수직 직사각형일 수 있다. 변환 블록을 포함하는 코딩 블록의 인트라 예측 모드가 수평 방향 모드인 경우, 수직 직사각형인 변환 블록의 짧은 변(즉, 너비)에 대응하는 변환(즉, 수평 변환)에 대해 DST-VII 기반의 변환 커널이 사용될 수 있다. 반면, 변환 블록을 포함하는 코딩 블록의 인트라 예측 모드가 수직 방향 모드인 경우, 수직 직사각형인 변환 블록의 짧은 변(즉, 너비)에 대응하는 변환(즉, 수평 변환)에 대해 DCT-II 기반의 변환 커널이 사용될 수 있다.

[204] 이하에서는, 변환 블록의 변환 커널이 명시적으로 시그널링되는 방법에 대해 설명하도록 한다. 예를 들어, 변환 블록의 수평 변환 커널 및 수직 변환 커널의 조합을 나타내는 정보가 시그널링될 수 있다. 수평 변환 커널 및 수직 변환 커널의 조합을 나타내는 정보는 세트 인덱스를 통해 시그널링될 수 있다. 또한, 특정 세트 인덱스에 의해 지시되는 상기 정보는 변환 블록의 크기 또는 모양 중 적어도 하나에 따라 달라질 수 있다.

[205] 도 19는 수평 변환 커널 및 수직 변환 커널의 조합을 나타내는 정보가 시그널링되는 방법을 나타내는 도면이다. 도 19에서, 세트 인덱스 mts_idx[xTbY][yTbY]는 픽쳐의 루마 성분 좌상단 좌표를 기준으로 변환 블록의 좌상단 루마 성분 좌표가 (xTbY, yTbY)인 변환 블록에 적용되는 변환 커널을 지시할 수 있다. mts_idx의 최상위비트(most significant bit, MSB)는 수직 변환에 사용되는 변환 커널의 커널 인덱스를 지시할 수 있다. 또한, mts_idx의 최하위비트(least significant bit, LSB)는 수평 변환에 사용되는 변환 커널의 커널 인덱스를 지시할 수 있다. 일 실시예에 따라, mts_idx는 고정 길이의 2-bit를 통해 시그널링될 수 있다. 다른 일 실시예에 따라, mts_idx는 절삭형 이진화(truncated binary)와 같은 가변 길이의 비트열을 통해 시그널링될 수도 있다.

[206] 일 실시예에 따라, 커널 인덱스 '0'에 대응하는 변환 커널은 DCT-II에 기반한 변환 커널을 나타낼 수 있다. 또한, 커널 인덱스 '1'에 대응하는 변환 커널은

DST-VII에 기반한 변환 커널이고, 커널 인덱스 '2'에 대응하는 변환 커널은 DCT-VIII에 기반한 변환 커널일 수 있다.

[207] 도 19(a)는 변환 블록의 너비 및 높이 모두가 32 이하인 경우, 세트 인덱스(mts_idx)에 의해 지시되는 정보를 나타내는 도면이다. 이 경우, mts_idx에 따른 수평 변환 커널 및 수직 변환 커널은 다음과 같이 해석할 수 있다.

[208] i) mts_idx가 -1인 경우: 수평 - DCT-II, 수직 - DCT-II

[209] ii) mts_idx가 0인 경우: 수평 - DST-VII, 수직 - DST-VII

[210] iii) mts_idx가 1인 경우: 수평 - DCT-VIII, 수직 - DST-VII

[211] iv) mts_idx가 2인 경우: 수평 - DST-VII, 수직 - DCT-VIII

[212] v) mts_idx가 3인 경우: 수평 - DCT-VIII, 수직 - DCT-VIII

[213] 도 19(b)는 변환 블록의 너비가 32보다 크고, 높이가 32 이하인 경우, 세트 인덱스에 의해 지시되는 정보를 나타내는 도면이다. 이 경우, mts_idx에 따른 수평 변환 커널 및 수직 변환 커널은 다음과 같이 해석할 수 있다.

[214] i) mts_idx가 -1인 경우: 수평 - DCT-II, 수직 - DCT-II

[215] ii) mts_idx가 0인 경우: 수평 - DCT-II, 수직 - DST-VII

[216] iii) mts_idx가 1인 경우: 수평 - DCT-II, 수직 - DCT-VIII

[217] 도 19(c)는 변환 블록의 너비가 32 이하이고, 높이가 32보다 큰 경우, 세트 인덱스에 의해 지시되는 정보를 나타내는 도면이다. 이 경우, mts_idx에 따른 수평 변환 커널 및 수직 변환 커널은 다음과 같이 해석할 수 있다.

[218] i) mts_idx가 -1인 경우: 수평 - DCT-II, 수직 - DCT-II

[219] ii) mts_idx가 0인 경우: 수평 - DST-VII, 수직 - DCT-II

[220] iii) mts_idx가 1인 경우: 수평 - DCT-VIII, 수직 - DCT-II

[221] 도 19(d)는 변환 블록의 너비 및 높이가 모두 32보다 큰 경우, 세트 인덱스(mts_idx)에 의해 지시되는 정보를 나타내는 도면이다. 이 경우, mts_idx에 따른 수평 변환 커널 및 수직 변환 커널은 모두 DCT-II에 기반한 변환 커널일 수 있다.

[222] 한편, 도 11을 통해 전술한 바와 같이, DST-VII에 기반한 변환 커널은 DST-IV에 기반한 변환 커널로 대체될 수 있다. 또한, DCT-VIII에 기반한 변환 커널은 DCT-IV에 기반한 변환 커널로 대체될 수 있다. 추가적인 실시예에 따라, 기 설정된 크기에 대응하는 변환 블록에 대해서만 대체된 변환 커널이 사용될 수도 있다. 예를 들어, 변환 블록을 위해 사용되는 변환 커널의 크기가 4x4 또는 8x8인 경우, 해당 DST-VII 또는 DCT-VIII 기반의 변환 커널은 DST-IV 또는 DCT-IV기반의 변환 커널로 대체될 수 있다. 이를 통해, 코딩 효율이 저하되는 것을 방지할 수 있다.

[223] 도 20은 본 발명의 일 실시예에 따라 변환 커널 세트가 시그널링되는 방법을 나타내는 도면이다. 일 실시예에 따라, 변환 커널 세트는 기 설정된 변환 커널의 최대 크기에 기초하여 시그널링될 수 있다. 이때, 기 설정된 변환 커널은 기본 커널 이외의 다른 변환 커널일 수 있다. 기 설정된 변환 커널은 non-DCT-II

기반의 변환 커널일 수 있다. 예를 들어, DST-VII 기반의 변환 커널 및 DCT-VIII 기반의 변환 커널의 최대 크기는 서로 동일할 수 있다. 반면, DCT-II 기반의 변환 커널의 최대 크기는 non-DCT-II 기반의 변환 커널의 최대 크기와 상이할 수 있다. 이하에서, 기 설정된 변환 커널의 최대 크기는 MaxMtsSize로 지칭될 수 있다. MaxMtsSize는 시퀀스, 픽쳐, 또는 슬라이스/타일의 헤더를 통해 시그널링될 수 있다. 또한, MaxMtsSize는 인트라 예측 또는 인터 예측인지에 따라 다른 값으로 설정될 수도 있다.

[224] 일 실시예에 따라, 변환 블록의 너비 및 높이 중 적어도 하나가 MaxMtsSize 이하인 경우, 해당 변환 블록의 변환에 있어서, 기본 변환 커널 이외의 다른 변환 커널에 대한 사용이 가능할 수 있다. 도 20(a)는 변환 블록의 너비가 MaxMtsSize 이하이고, 높이가 MaxMtsSize 이하인 경우 변환 커널 세트가 시그널링되는 방법을 나타낸다. 먼저, 기본 변환 커널 이외의 다른 변환 커널의 사용 가부를 나타내는 제1 비트가 시그널링될 수 있다. 예를 들어, 제1 비트가 다른 변환 커널의 사용이 가능하지 않음을 나타내는 경우, 변환 블록의 수직 변환 커널 및 수평 변환 커널은 모두 DCT-II 기반의 변환 커널일 수 있다. 제1 비트가 다른 변환 커널의 사용이 가능함을 나타내는 경우, 추가적인 정보가 시그널링될 수 있다.

[225] 일 실시예에 따라, 추가적인 정보는 2개의 비트로 구성될 수 있다. 추가적인 정보의 첫번째 비트가 0을 나타내는 경우, 변환 블록의 수직 변환 커널 및 수평 변환 커널은 모두 DST-VII 기반의 변환 커널일 수 있다. 추가적인 정보의 첫번째 비트가 1을 나타내는 경우, 다음 비트에 의해 변환 커널 세트가 결정될 수 있다. 예를 들어, 추가적인 정보의 두번째 비트가 0을 나타내는 경우, 수평 변환 커널은 DST-VII 기반의 변환 커널이고, 수직 변환 커널은 DCT-II 기반의 변환 커널일 수 있다. 추가적인 정보의 두번째 비트가 1을 나타내는 경우, 수평 변환 커널은 DCT-II 기반의 변환 커널이고, 수직 변환 커널은 DST-VII 기반의 변환 커널일 수 있다.

[226] 도 20(b)는 변환 블록의 너비가 MaxMtsSize보다 크고, 높이가 MaxMtsSize 이하인 경우 변환 커널 세트가 시그널링되는 방법을 나타낸다. 먼저, 기본 변환 커널 이외의 다른 변환 커널의 사용 가부를 나타내는 제1 비트가 시그널링될 수 있다. 전술한 바와 같이, 제1 비트가 다른 변환 커널의 사용이 가능하지 않음을 나타내는 경우, 변환 블록의 수직 변환 커널 및 수평 변환 커널은 모두 DCT-II 기반의 변환 커널일 수 있다. 제1 비트가 다른 변환 커널의 사용이 가능함을 나타내는 경우, 변환 블록의 수직 변환 커널은 DST-VII 기반의 변환 커널이고, 수평 변환 커널은 DCT-II 기반의 변환 커널일 수 있다.

[227] 도 20(c)는 변환 블록의 너비가 MaxMtsSize 이하이고, 높이가 MaxMtsSize보다 큰 경우, 변환 커널 세트가 시그널링되는 방법을 나타낸다. 먼저, 기본 변환 커널 이외의 다른 변환 커널의 사용 가부를 나타내는 제1 비트가 시그널링될 수 있다. 제1 비트가 다른 변환 커널의 사용이 가능하지 않음을 나타내는 경우, 변환

블록의 수직 변환 커널 및 수평 변환 커널은 모두 DCT-II 기반의 변환 커널일 수 있다. 제1 비트가 다른 변환 커널의 사용이 가능함을 나타내는 경우, 변환 블록의 수평 변환 커널은 DST-VII 기반의 변환 커널이고, 수직 변환 커널은 모두 DCT-II 기반의 변환 커널일 수 있다. 또한, 변환 블록의 너비가 MaxMtsSize보다 크고, 높이가 MaxMtsSize보다 큰 경우, 별도의 시그널링 없이 변환 블록의 수직 변환 커널 및 수평 변환 커널은 모두 DCT-II 기반의 변환 커널로 결정될 수 있다.

[228] 도 21은 본 발명의 일 실시예에 따른 복수의 변환 커널 세트들을 나타내는 도면이다. 일 실시예에 따라, 기본 변환 커널 이외의 다른 변환 커널의 사용 가부를 나타내는 제1 비트가 다른 변환 커널의 사용 가능을 나타내고, 변환 블록을 위한 세트 인덱스(mts_idx)가 시그널링되지 않은 경우, 세트 인덱스(mts_idx)가 '-1'을 나타내는 것으로 간주될 수 있다. 이 경우, 해당 변환 블록의 수평 변환 커널 및 수직 변환 커널은 모두 DCT-II 기반의 변환 커널일 수 있다. 도 21의 실시예에서는 현재 블록이 인트라 예측된 블록인지 또는 인터 예측된 블록인지에 따라, 동일한 커널 인덱스가 지시하는 변환 커널 세트가 서로 다르게 구성되는 것으로 기술하였다. 그러나, 본 개시가 이에 제한되는 것은 아니며, 현재 블록의 예측 모드가 인트라 예측인지 또는 인터 예측인지와 무관하게 동일한 세트 인덱스(mts_idx)가 동일한 변환 커널 세트를 지시하도록 설정될 수도 있다.

[229] 도 22는 본 발명의 일 실시예에 따른 디코더가 변환 블록에 적용되는 변환 커널을 결정하는 방법을 나타내는 도면이다. 먼저, 디코더는 수신된 비트스트림으로부터 기본 변환 커널 이외의 다른 변환 커널의 사용 가부를 나타내는 제1 비트(cu_mts_flag)를 파싱할 수 있다(S2201). 다음으로, cu_mts_flag가 0인 경우, 디코더는 세트 인덱스(mts_idx)가 '-1'을 나타내는 것으로 간주할 수 있다(S2203). 이 경우, 디코더는 변환 블록에 대해 DCT-II 기반의 변환 커널을 이용하여 역변환을 수행할 수 있다.

[230] cu_mts_flag가 1인 경우, 디코더는 변환 블록을 포함하는 코딩 블록이 인트라 예측된 블록인지 판단할 수 있다(S2205). 해당 코딩 블록이 인트라 예측이 아닌 인터 예측된 블록인 경우, 디코더는 코딩 블록으로부터 획득된 변환 블록의 세트 인덱스(mts_idx)를 비트스트림으로부터 파싱할 수 있다(S2207). 이 경우, 디코더는 파싱된 세트 인덱스(mts_idx)에 의해 지시되는 변환 커널 세트에 기초하여 변환 블록에 대한 역변환을 수행할 수 있다.

[231] 반면, 해당 코딩 블록이 인트라 예측된 블록인 경우, 디코더는 해당 변환 블록의 0이 아닌 변환 계수의 개수가 2 이하인지 판단할 수 있다(S2209). 변환 블록의 0이 아닌 변환 계수의 개수가 2 이하인 경우, 디코더는 세트 인덱스(mts_idx)가 '-1'을 나타내는 것으로 간주할 수 있다(S2211). 즉, 디코더는 세트 인덱스(mts_idx)를 파싱하지 않을 수 있다. 이 경우, 디코더는 변환 블록에 대해 DCT-II 기반의 변환 커널을 이용하여 역변환을 수행할 수 있다. 반면, 해당 변환 블록 내의 0이 아닌 변환 계수의 개수가 3 이상인 경우, 디코더는

비트스트림으로부터 세트 인덱스(mts_idx)를 파싱할 수 있다(S2207). 이 경우, 디코더는 파싱된 세트 인덱스(mts_idx)에 의해 지시되는 변환 커널 세트에 기초하여 변환 블록에 대한 역변환을 수행할 수 있다.

[232] 도 22에 도시된 바와 같이, 인트라 예측된 블록의 변환 블록이 2 개 이하의 0이 아닌 변환 계수를 가지고, 변환 블록의 cu_mts_flag가 1인 경우, 디코더는 cu_mts_flag가 0인 경우와 마찬가지로 변환 블록의 세트 인덱스(mts_idx)가 '-1'을 나타내는 것으로 간주할 수 있다. 또한, 디코더는 DCT-II 기반의 변환 커널을 사용하여 변환 블록에 대한 수직 역변환 및 수평 역변환을 수행할 수 있다. 그러나 이로 인해 코딩 효율이 저하될 수 있다. 따라서, 인트라 예측된 블록의 변환 블록이 2 개 이하의 0이 아닌 변환 계수를 가지고, 변환 블록의 cu_mts_flag가 1인 경우, 변환 커널 세트는 cu_mts_flag가 0인 경우의 변환 커널 세트와 다를 수 있다.

[233] 도 23은 본 발명의 다른 일 실시예에 따른 복수의 변환 커널 세트들을 나타내는 도면이다. 일 실시예에 따라, 기본 변환 커널 이외의 다른 변환 커널의 사용 가부를 나타내는 제1 비트(cu_mts_flag)가 다른 변환 커널의 사용이 가능하지 않음을 나타내고, 변환 블록을 위한 세트 인덱스(mts_idx)가 시그널링되지 않는 경우, 세트 인덱스(mts_idx)가 '-1'을 나타내는 것으로 간주될 수 있다. 또한, 세트 인덱스(mts_idx)는 해당 변환 블록의 컬러 인덱스(cIdx)에 기초하여 결정될 수 있다. 예를 들어, 디코더는 해당 변환 블록이 루마 블록인지 또는 크로마 블록인지를 판단할 수 있다. 변환 블록이 루마 블록인 경우(cIdx==0), 세트 인덱스(mts_idx)가 '0'을 나타내는 것으로 간주될 수 있다. 이 경우, 해당 변환 블록의 수평 변환 커널 및 수직 변환 커널은 모두 DST-VII 기반의 변환 커널일 수 있다. 반면, 변환 블록이 크로마 블록인 경우(cIdx>0), 세트 인덱스(mts_idx)가 '-1'을 나타내는 것으로 간주될 수 있다. 이 경우, 해당 변환 블록의 수평 변환 커널 및 수직 변환 커널은 모두 DCT-II 기반의 변환 커널일 수 있다.

[234] 또한, 현재 변환 블록의 cu_mts_flag가 다른 변환 커널의 사용이 가능함을 나타내고, 해당 변환 블록을 위한 세트 인덱스(mts_idx)가 시그널링되지 않는 경우, 세트 인덱스(mts_idx)가 '0'을 나타내는 것으로 간주될 수 있다. 이 경우, 해당 변환 블록의 수평 변환 커널 및 수직 변환 커널은 모두 DST-VII 기반의 변환 커널일 수 있다.

[235] 도 24는 디코더가 도 23의 실시예에 따라 변환 블록에 적용되는 변환 커널을 결정하는 방법을 나타내는 도면이다. 먼저, 디코더는 수신된 비트스트림으로부터 기본 변환 커널 이외의 다른 변환 커널의 사용 가부를 나타내는 제1 비트(cu_mts_flag)를 파싱할 수 있다(S2401). 다음으로, cu_mts_flag가 0인 경우, 디코더는 세트 인덱스가 '-1'을 나타내는 것으로 간주할 수 있다(S2403). 이 경우, 디코더는 변환 블록에 대해 DCT-II 기반의 변환 커널을 이용하여 역변환을 수행할 수 있다.

[236] cu_mts_flag가 1인 경우, 디코더는 변환 블록을 포함하는 코딩 블록이 인트라

예측된 블록인지 판단할 수 있다(S2405). 해당 코딩 블록이 인트라 예측이 아닌 인터 예측된 블록인 경우, 디코더는 코딩 블록으로부터 획득된 변환 블록의 세트 인덱스를 비트스트림으로부터 파싱할 수 있다(S2407). 이 경우, 디코더는 파싱된 세트 인덱스에 의해 지시되는 변환 커널 세트에 기초하여 변환 블록에 대한 역변환을 수행할 수 있다.

[237] 반면, 해당 코딩 블록이 인트라 예측된 블록인 경우, 디코더는 해당 변환 블록의 0이 아닌 변환 계수의 개수가 2 이하인지 판단할 수 있다(S2409). 변환 블록의 0이 아닌 변환 계수의 개수가 2 이하인 경우, 디코더는 세트 인덱스가 '0'을 나타내는 것으로 간주할 수 있다(S2411). 즉, 디코더는 세트 인덱스를 파싱하지 않을 수 있다. 이 경우, 디코더는 DST-VII 기반의 변환 커널을 이용하여 변환 블록에 대한 수직 역변환 및 수평 역변환을 수행할 수 있다. 반면, 해당 변환 블록 내의 0이 아닌 변환 계수의 개수가 3 이상인 경우, 디코더는 비트스트림으로부터 세트 인덱스를 파싱할 수 있다(S2407). 이 경우, 디코더는 파싱된 세트 인덱스에 의해 지시되는 변환 커널 세트에 기초하여 변환 블록에 대한 역변환을 수행할 수 있다.

[238] 도 25는 본 발명의 또 다른 일 실시예에 따른 복수의 변환 커널 세트들을 나타내는 도면이다. 일 실시예에 따라, 기본 변환 커널 이외의 다른 변환 커널의 사용 가부를 나타내는 제1 비트(cu_mts_flag)가 다른 변환 커널의 사용이 가능하지 않음을 나타내고, 변환 블록을 위한 세트 인덱스(mts_idx)가 시그널링되지 않는 경우, 세트 인덱스(mts_idx)가 '-1'을 나타내는 것으로 간주될 수 있다. 또한, 세트 인덱스(mts_idx)는 해당 변환 블록의 컬러 인덱스(cIdx)에 기초하여 결정될 수 있다. 예를 들어, 디코더는 해당 변환 블록이 루마 블록인지 또는 크로마 블록인지를 판단할 수 있다. 변환 블록이 루마 블록인 경우(cIdx==0), 세트 인덱스(mts_idx)가 '-1'을 나타내는 것으로 간주될 수 있다.

[239] 또한, 현재 변환 블록의 cu_mts_flag가 기본 변환 커널 이외의 다른 변환 커널의 사용이 가능함을 나타내고, 해당 변환 블록을 위한 세트 인덱스(mts_idx)가 시그널링되지 않는 경우, 세트 인덱스(mts_idx)가 '-2'을 나타내는 것으로 간주될 수 있다. 이 경우, 해당 변환 블록의 수평 변환 커널 및 수직 변환 커널은 모두 DST-VII 기반의 변환 커널일 수 있다. 도 25에서 세트 인덱스는 -1, 0, 1, 2 및 3이므로 이들과 중복되지 않는 인덱스 값을 사용하여 별도의 변환 커널 세트가 설정될 수 있다.

[240] 도 26은 디코더가 도 25의 실시예에 따라 변환 블록에 적용되는 변환 커널을 결정하는 방법을 나타내는 도면이다. 먼저, 디코더는 수신된 비트스트림으로부터 기본 변환 커널 이외의 다른 변환 커널의 사용 가부를 나타내는 제1 비트(cu_mts_flag)를 파싱할 수 있다(S2601). 다음으로, cu_mts_flag가 0인 경우, 디코더는 세트 인덱스가 '-1'을 나타내는 것으로 간주할 수 있다(S2603). 이 경우, 디코더는 변환 블록에 대해 DCT-II 기반의 변환 커널을 이용하여 역변환을 수행할 수 있다.

[241] cu_mts_flag가 1인 경우, 디코더는 변환 블록을 포함하는 코딩 블록이 인트라 예측된 블록인지 판단할 수 있다(S2605). 해당 코딩 블록이 인트라 예측이 아닌 인터 예측된 블록인 경우, 디코더는 코딩 블록으로부터 획득된 변환 블록의 세트 인덱스를 비트스트림으로부터 파싱할 수 있다(S2607). 이 경우, 디코더는 파싱된 세트 인덱스에 의해 지시되는 변환 커널 세트에 기초하여 변환 블록에 대한 역변환을 수행할 수 있다.

[242] 반면, 해당 코딩 블록이 인트라 예측된 블록인 경우, 디코더는 해당 변환 블록의 0이 아닌 변환 계수의 개수가 2 이하인지 판단할 수 있다(S2609). 변환 블록의 0이 아닌 변환 계수의 개수가 2 이하인 경우, 디코더는 세트 인덱스가 '-2'를 나타내는 것으로 간주할 수 있다(S2611). 즉, 디코더는 세트 인덱스를 파싱하지 않을 수 있다. 이 경우, 디코더는 DST-VII 기반의 변환 커널을 이용하여 변환 블록에 대한 수직 역변환 및 수평 역변환을 수행할 수 있다. 반면, 해당 변환 블록 내의 0이 아닌 변환 계수의 개수가 3 이상인 경우, 디코더는 비트스트림으로부터 세트 인덱스를 파싱할 수 있다(S2607). 이 경우, 디코더는 파싱된 세트 인덱스에 의해 지시되는 변환 커널 세트에 기초하여 변환 블록에 대한 역변환을 수행할 수 있다.

[243] 상술한 본 발명의 실시예들은 다양한 수단을 통해 구현될 수 있다. 예를 들어, 본 발명의 실시예들은 하드웨어, 펌웨어(firmware), 소프트웨어 또는 그것들의 결합 등에 의해 구현될 수 있다.

[244] 하드웨어에 의한 구현의 경우, 본 발명의 실시예들에 따른 방법은 하나 또는 그 이상의 ASICs(Application Specific Integrated Circuits), DSPs(Digital Signal Processors), DSPDs(Digital Signal Processing Devices), PLDs(Programmable Logic Devices), FPGAs(Field Programmable Gate Arrays), 프로세서, 컨트롤러, 마이크로 컨트롤러, 마이크로 프로세서 등에 의해 구현될 수 있다.

[245] 펌웨어나 소프트웨어에 의한 구현의 경우, 본 발명의 실시예들에 따른 방법은 이상에서 설명된 기능 또는 동작들을 수행하는 모듈, 절차 또는 함수 등의 형태로 구현될 수 있다. 소프트웨어 코드는 메모리에 저장되어 프로세서에 의해 구동될 수 있다. 상기 메모리는 프로세서의 내부 또는 외부에 위치할 수 있으며, 이미 공지된 다양한 수단에 의해 프로세서와 데이터를 주고받을 수 있다.

[246] 일부 실시예는 컴퓨터에 의해 실행되는 프로그램 모듈과 같은 컴퓨터에 의해 실행가능한 명령어를 포함하는 기록 매체의 형태로도 구현될 수 있다. 컴퓨터 판독 가능 매체는 컴퓨터에 의해 액세스될 수 있는 임의의 가용 매체일 수 있고, 휘발성 및 비휘발성 매체, 분리형 및 비분리형 매체를 모두 포함한다. 또한, 컴퓨터 판독 가능 매체는 컴퓨터 저장 매체 및 통신 매체를 모두 포함할 수 있다. 컴퓨터 저장 매체는 컴퓨터 판독가능 명령어, 데이터 구조, 프로그램 모듈 또는 기타 데이터와 같은 정보의 저장을 위한 임의의 방법 또는 기술로 구현된 휘발성 및 비휘발성, 분리형 및 비분리형 매체를 모두 포함한다. 통신 매체는 전형적으로 컴퓨터 판독가능 명령어, 데이터 구조 또는 프로그램 모듈과 같은

변조된 데이터 신호의 기타 데이터, 또는 기타 전송 메커니즘을 포함하며, 임의의 정보 전달 매체를 포함한다.

[247] 전술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아는 것으로 해석해야 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.

[248] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

청구범위

[청구항 1] 비디오 신호 처리 방법에 있어서,
비디오 신호 비트스트림으로부터 현재 블록의 레지듀얼 신호에 대한 적어도 하나의 변환 블록을 획득하는 단계, 상기 변환 블록은 2차원 배열된 복수의 변환 계수들로 구성됨;
상기 변환 블록의 제1 변의 길이 정보에 기초하여, 상기 제1 변과 직교하는 상기 변환 블록의 제2 변의 길이와 무관하게 상기 변환 블록의 수평 변환을 위한 수평 변환 커널을 결정하는 단계;
상기 제2 변의 길이 정보에 기초하여, 상기 제1 변의 길이와 무관하게 상기 변환 블록의 수직 변환을 위한 수직 변환 커널을 결정하는 단계;
상기 변환 블록에 대해 상기 수평 변환 커널 및 상기 수직 변환 커널을 이용하는 역변환을 수행하여 상기 현재 블록의 레지듀얼 신호를 획득하는 단계; 및
상기 획득된 레지듀얼 신호에 기초하여 상기 현재 블록을 복원하는 단계를 포함하는, 비디오 신호 처리 방법.

[청구항 2] 제1 항에 있어서,
상기 수평 변환 커널 및 상기 수직 변환 커널은 각각 상기 변환 블록의 수평 방향에 대응하는 상기 제1 변의 길이 및 상기 변환 블록의 수직 방향에 대응하는 상기 제2 변의 길이에 따라 서로 독립적으로 결정되는, 비디오 신호 처리 방법.

[청구항 3] 제2 항에 있어서,
상기 제1 변의 길이는 상기 변환 블록의 너비이고, 상기 제2 변의 길이는 상기 변환 블록의 높이인, 비디오 신호 처리 방법.

[청구항 4] 제2 항에 있어서,
상기 수평 변환 커널을 결정하는 단계는,
상기 제1 변의 길이가 기 설정된 범위 내의 값인지에 기초하여, 상기 수평 변환 커널을 결정하고,
상기 수직 변환 커널을 획득하는 단계는,
상기 제2 변의 길이가 상기 기 설정된 범위 내의 값인지에 기초하여, 상기 수직 변환 커널을 결정하는, 비디오 신호 처리 방법.

[청구항 5] 제4 항에 있어서,
상기 제1 변의 길이 및 상기 제2 변의 길이 중 어느 하나가 상기 기 설정된 범위 밖의 값이고, 다른 하나가 상기 기 설정된 범위 내의 값인 경우, 상기 수평 변환 커널과 상기 수직 변환 커널은 서로 다른, 비디오 신호 처리 방법.

[청구항 6] 제5 항에 있어서,
상기 수평 변환 커널과 상기 수직 변환 커널 중에서 어느 하나는 제1 변환

커널이고, 다른 하나는 제2 변환 커널인, 비디오 신호 처리 방법.

[청구항 7] 제6 항에 있어서,
상기 제1 변환 커널은 이산 코사인 변환 타입 2(discrete cosine transform type 2, DCT-2) 기반의 변환 커널이고,
상기 제2 변환 커널은 상기 DCT-2 기반의 변환 커널이 아닌, 비디오 신호 처리 방법.

[청구항 8] 제7 항에 있어서,
상기 제2 변환 커널은 이산 사인 변환 타입 7(discrete sine transform type 7, DST-7) 기반의 변환 커널 또는 이산 코사인 변환 타입 8(discrete cosine transform type 8, DCT-8) 기반의 변환 커널 중 어느 하나인, 비디오 신호 처리 방법.

[청구항 9] 제7 항에 있어서,
상기 제1 변의 길이가 상기 기 설정된 범위 밖의 값이고, 상기 제2 변의 길이가 상기 기 설정된 범위 내의 값인 경우, 상기 수평 변환 커널은 상기 제1 변환 커널이고, 상기 수직 변환 커널은 상기 제2 변환 커널인, 비디오 신호 처리 방법.

[청구항 10] 제7 항에 있어서,
상기 제2 변의 길이가 상기 기 설정된 범위 밖의 값이고, 상기 제1 변의 길이가 상기 기 설정된 범위 내의 값인 경우, 상기 수직 변환 커널은 상기 제1 변환 커널이고, 상기 수평 변환 커널은 상기 제2 변환 커널인, 비디오 신호 처리 방법.

[청구항 11] 제6 항에 있어서,
상기 제1 변환 커널은 복수의 사용 가능한 변환 커널들 각각을 지시하는 인덱스들 중에서 가장 작은 인덱스에 의해 지시되는 사용 가능한 변환 커널인, 비디오 신호 처리 방법.

[청구항 12] 제5 항에 있어서,
상기 기 설정된 범위는 기 설정된 길이 이하를 나타내고,
상기 제1 변 및 상기 제2 변 중 어느 하나의 길이가 상기 기 설정된 길이 보다 크고, 다른 하나의 길이가 상기 기 설정된 길이 보다 작거나 같은 경우, 상기 수평 변환 커널과 상기 수직 변환 커널은 서로 다른, 비디오 신호 처리 방법.

[청구항 13] 비디오 신호 디코딩 장치에 있어서,
프로세서를 포함하고,
상기 프로세서는,
비디오 신호 비트스트림으로부터 현재 블록의 레지듀얼 신호에 대한 적어도 하나의 변환 블록을 획득하되, 상기 변환 블록은 2차원 배열된 복수의 변환 계수들로 구성되고,
상기 변환 블록의 제1 변의 길이 정보에 기초하여, 상기 제1 변과

직교하는 상기 변환 블록의 제2 변의 길이와 무관하게 상기 변환 블록의 수평 변환을 위한 수평 변환 커널을 결정하고,
상기 제2 변의 길이 정보에 기초하여, 상기 제1 변의 길이와 무관하게 상기 변환 블록의 수직 변환을 위한 수직 변환 커널을 결정하고,
상기 변환 블록에 대해 상기 수평 변환 커널 및 상기 수직 변환 커널을 이용하는 역변환을 수행하여 상기 현재 블록의 레지듀얼 신호를 획득하고,
상기 획득된 레지듀얼 신호에 기초하여 상기 현재 블록을 복원하는,
비디오 신호 디코딩 장치.

[청구항 14] 제13 항에 있어서,
상기 수평 변환 커널 및 상기 수직 변환 커널은 각각 상기 변환 블록의 수평 방향에 대응하는 상기 제1 변의 길이 및 상기 변환 블록의 수직 방향에 대응하는 상기 제2 변의 길이에 따라 서로 독립적으로 결정되는,
비디오 신호 디코딩 장치.

[청구항 15] 제14 항에 있어서,
상기 제1 변의 길이는 상기 변환 블록의 너비이고, 상기 제2 변의 길이는 상기 변환 블록의 높이인, 비디오 신호 디코딩 장치.

[청구항 16] 제14 항에 있어서,
상기 프로세서는,
상기 제1 변의 길이가 기 설정된 범위 내의 값인지에 기초하여, 상기 수평 변환 커널을 결정하고,
상기 제2 변의 길이가 상기 기 설정된 범위 내의 값인지에 기초하여, 상기 수직 변환 커널을 결정하는, 비디오 신호 디코딩 장치.

[청구항 17] 제16 항에 있어서,
상기 제1 변의 길이 및 상기 제2 변의 길이 중 어느 하나가 상기 기 설정된 범위 밖의 값이고, 다른 하나가 상기 기 설정된 범위 내의 값인 경우, 상기 수평 변환 커널과 상기 수직 변환 커널은 서로 다른, 비디오 신호 디코딩 장치.

[청구항 18] 제17 항에 있어서,
상기 수평 변환 커널과 상기 수직 변환 커널 중에서, 어느 하나는 제1 변환 커널이고, 다른 하나는 제2 변환 커널인, 비디오 신호 디코딩 장치.

[청구항 19] 제18 항에 있어서,
상기 제1 변환 커널은 이산 코사인 변환 타입 2(discrete cosine transform type 2, DCT-2) 기반의 변환 커널이고,
상기 제2 변환 커널은 상기 DCT-2 기반의 변환 커널이 아닌, 비디오 신호 디코딩 장치.

[청구항 20] 제19 항에 있어서,
상기 제2 변환 커널은 이산 사인 변환 타입 7(discrete sine transform type 7,

DST-7) 기반의 변환 커널 또는 이산 코사인 변환 타입 8(discrete cosine transform type 8, DCT-8) 기반의 변환 커널 중 어느 하나인, 비디오 신호 디코딩 장치.

[청구항 21] 제19 항에 있어서,
상기 제1 변의 길이가 상기 기 설정된 범위 밖의 값이고, 상기 제2 변의 길이가 상기 기 설정된 범위 내의 값인 경우, 상기 수평 변환 커널은 상기 제1 변환 커널이고, 상기 수직 변환 커널은 상기 제2 변환 커널인, 비디오 신호 디코딩 장치.

[청구항 22] 제19 항에 있어서,
상기 제2 변의 길이가 상기 기 설정된 범위 밖의 값이고, 상기 제1 변의 길이가 상기 기 설정된 범위 내의 값인 경우, 상기 수직 변환 커널은 상기 제1 변환 커널이고, 상기 수평 변환 커널은 상기 제2 변환 커널인, 비디오 신호 디코딩 장치.

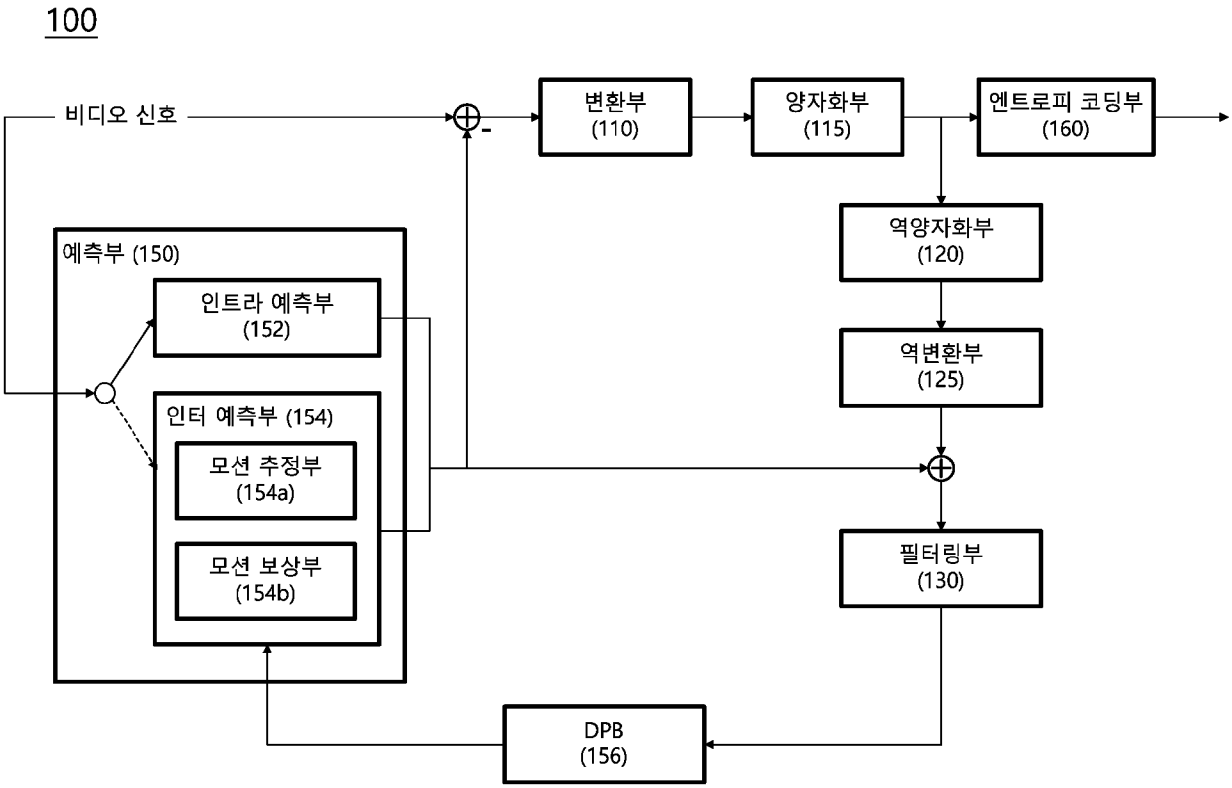
[청구항 23] 제17 항에 있어서,
상기 기 설정된 범위는 기 설정된 길이 이하를 나타내고,
상기 제1 변 및 상기 제2 변 중 어느 하나의 길이가 상기 기 설정된 길이 보다 크고, 다른 하나의 길이가 상기 기 설정된 길이 보다 작거나 같은 경우, 상기 수평 변환 커널과 상기 수직 변환 커널은 서로 다른, 비디오 신호 디코딩 장치.

[청구항 24] 비디오 신호 인코딩 장치에 있어서,
프로세서를 포함하고,
상기 프로세서는,
현재 블록의 적어도 하나의 변환 영역에 대응하는 레지듀얼 신호에 대해 수평 변환 커널 및 수직 변환 커널을 이용하는 변환을 수행하여, 상기 현재 블록의 레지듀얼 신호에 대한 변환 블록을 생성하되, 상기 변환 블록은 2차원 배열된 복수의 변환 계수들로 구성되고
상기 생성된 변환 블록을 인코딩하여 비트스트림을 생성하되,
상기 수평 변환 커널은 상기 변환 블록의 제1 변의 길이 정보에 기초하여, 상기 제1 변과 직교하는 상기 변환 블록의 제2 변의 길이와 무관하게 결정되고, 상기 수직 변환 커널은 상기 제2 변의 길이 정보에 기초하여, 상기 제1 변의 길이와 무관하게 결정되는, 비디오 신호 인코딩 장치.

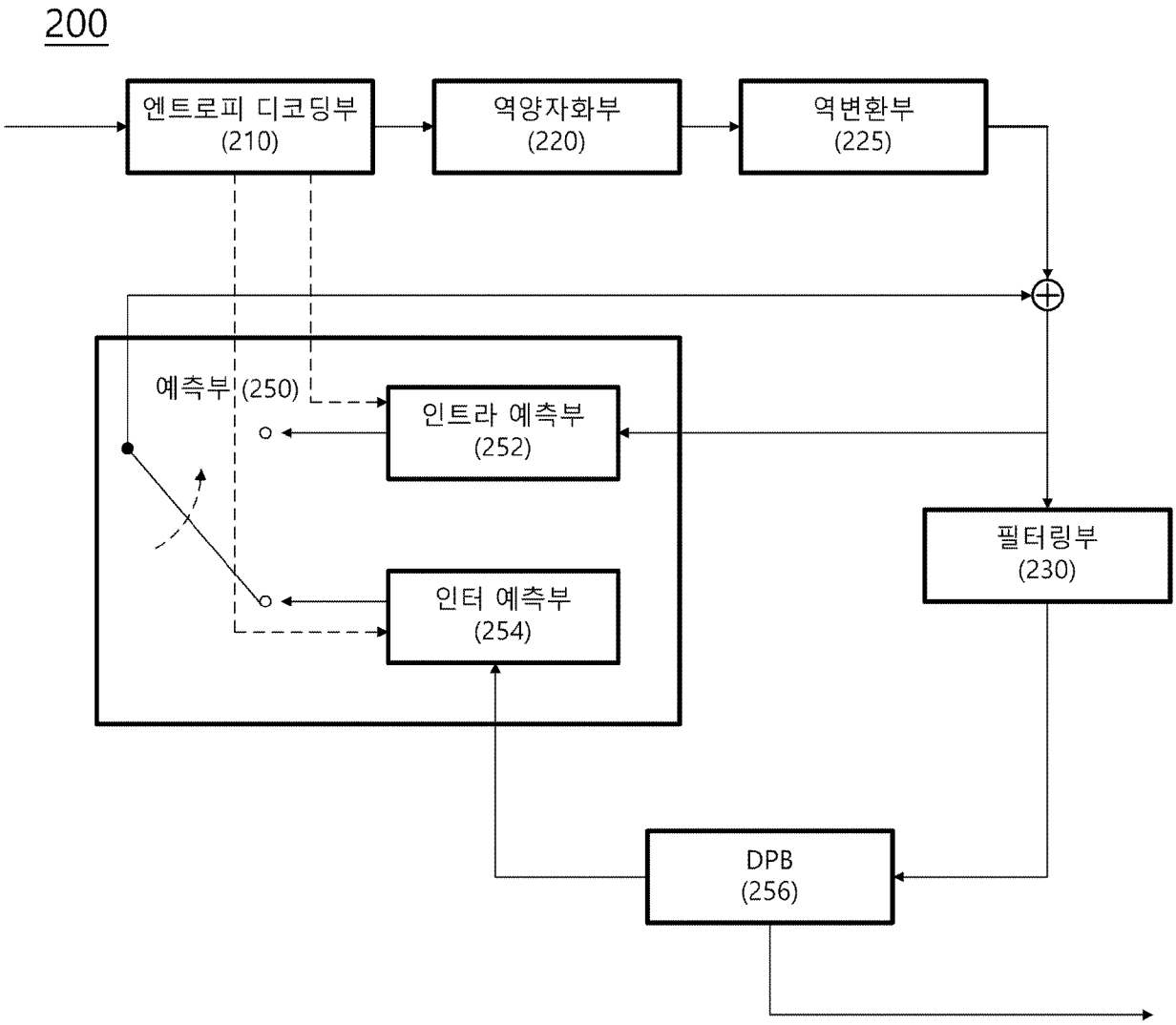
[청구항 25] 비트스트림을 저장하는 컴퓨터로 판독 가능한 기록 매체에 있어서,
상기 비트스트림은 현재 블록의 레지듀얼 신호로부터 인코딩된 복수의 변환 계수들을 포함하되,
상기 복수의 변환 계수들은 상기 현재 블록의 레지듀얼 신호에 대한 적어도 하나의 변환 블록에서 2차원 배열되고, 수평 변환 커널 및 수직 변환 커널을 이용하는 역변환을 통해 상기 레지듀얼 신호로 복원되며,
상기 수평 변환 커널은 상기 변환 블록의 제1 변의 길이 정보에 기초하여,

상기 제1 변과 직교하는 상기 변환 블록의 제2 변의 길이와 무관하게 결정되고, 상기 수직 변환 커널은 상기 제2 변의 길이 정보에 기초하여, 상기 제1 변의 길이와 무관하게 결정되는, 컴퓨터로 판독 가능한 기록 매체.

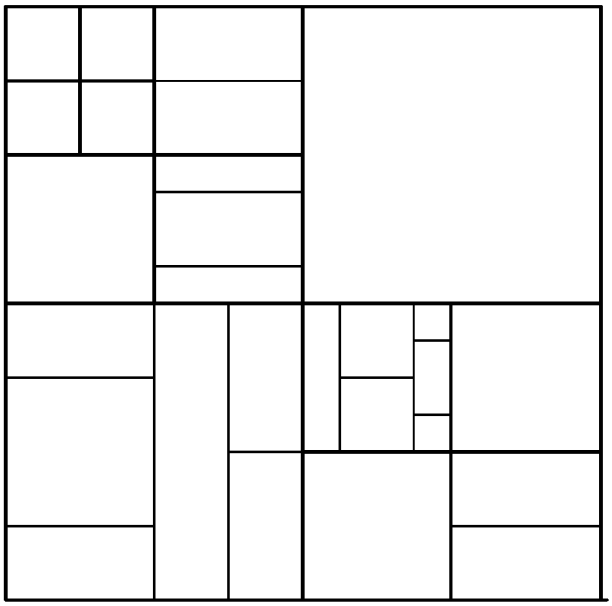
[도1]


100
비디오 신호
변환부
(110)
양자화부
(115)
엔트로피 코딩부
(160)
역양자화부
(120)
역변환부
(125)
예측부 (150)
인트라 예측부
(152)
인터 예측부 (154)
모션 추정부
(154a)
모션 보상부
(154b)
필터링부
(130)
DPB
(156)

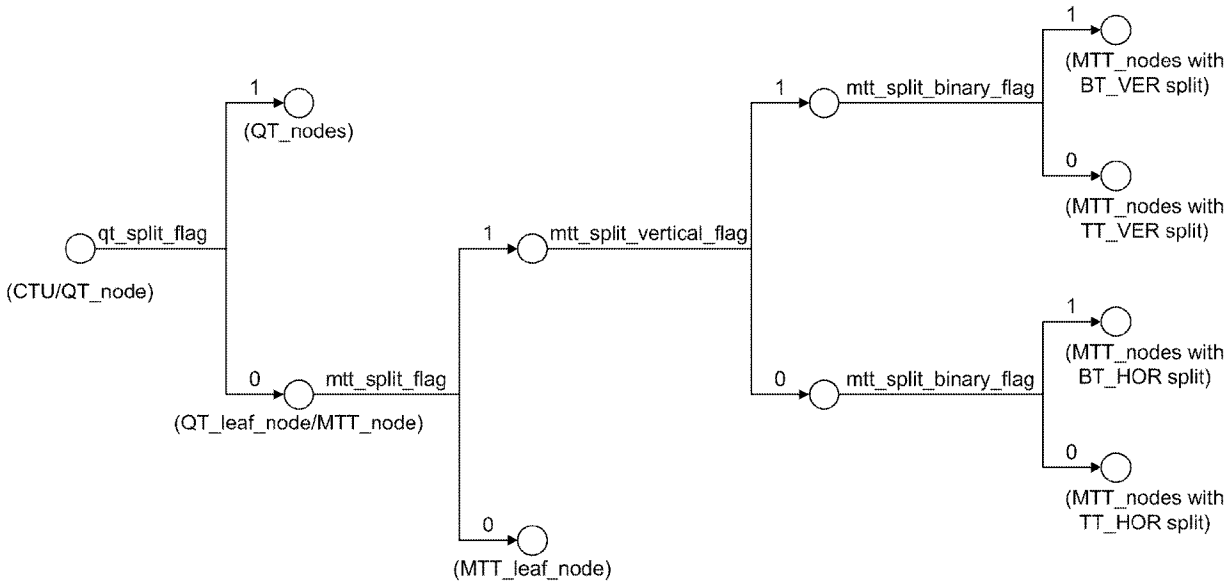
[도2]


200
엔트로피 디코딩부
(210)
역양자화부
(220)
역변환부
(225)
예측부 (250)
인트라 예측부
(252)
인터 예측부
(254)
필터링부
(230)
DPB
(256)

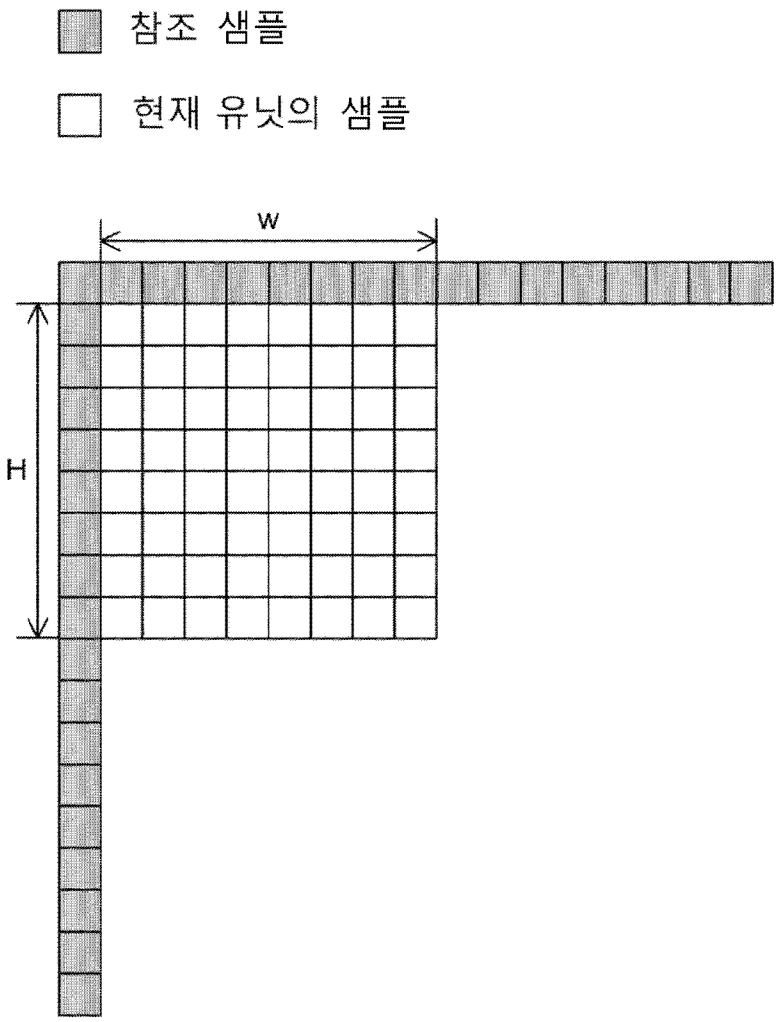
[도3]



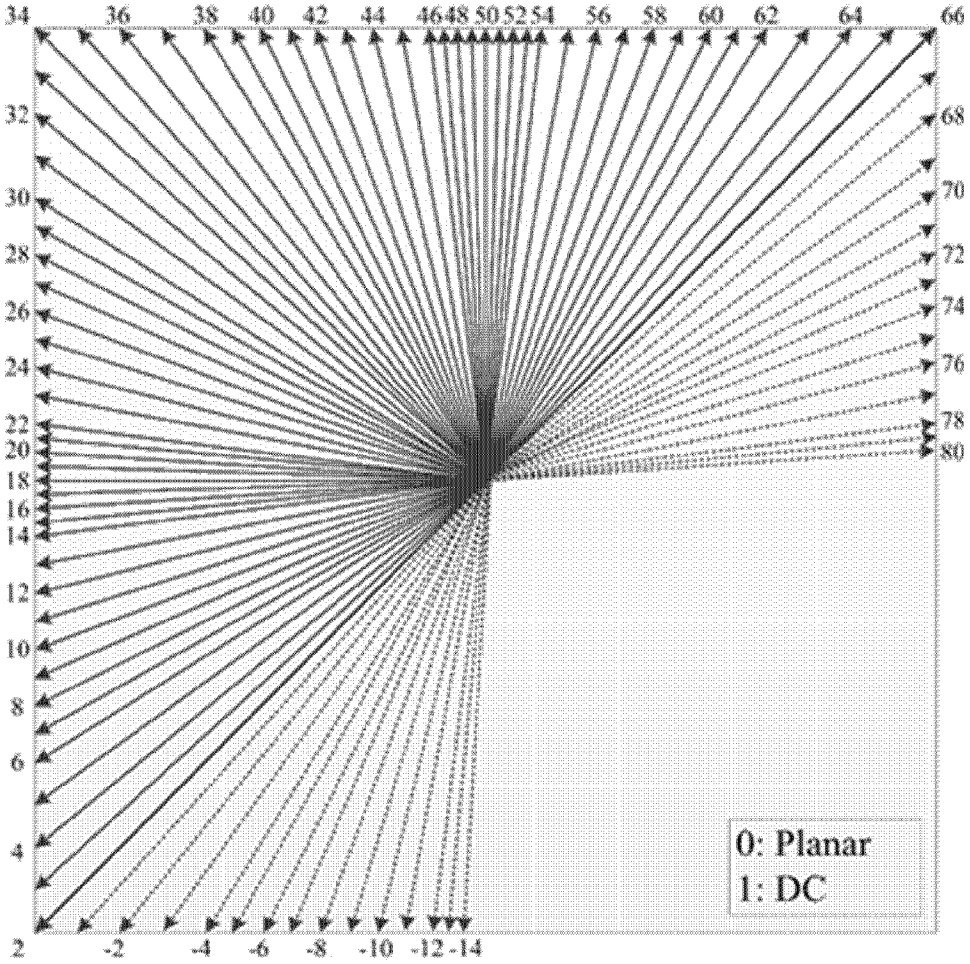
[도4]


qt_split_flag
(CTU/QT_node)
1
(QT_nodes)
0
mtt_split_flag
(QT_leaf_node/MTT_node)
1
mtt_split_vertical_flag
0
(MTT_leaf_node)
1
mtt_split_binary_flag
0
mtt_split_binary_flag
1
(MTT_nodes with BT_VER split)
0
(MTT_nodes with TT_VER split)
1
(MTT_nodes with BT_HOR split)
0
(MTT_nodes with TT_HOR split)

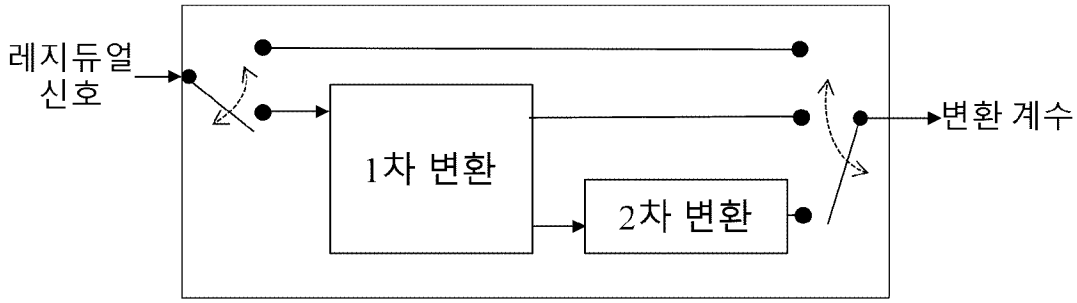
[도5]



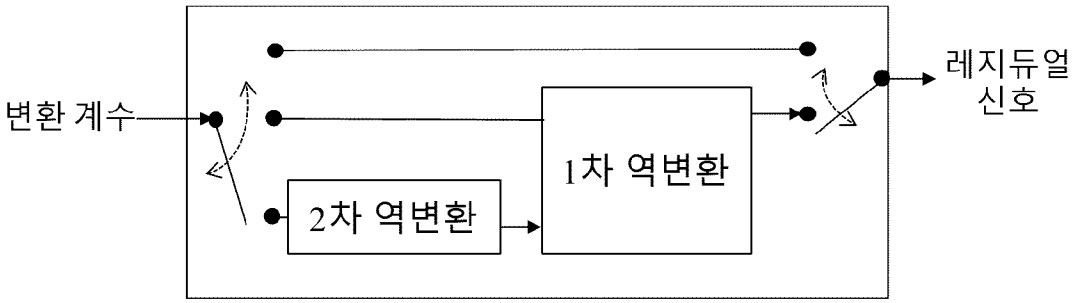
[도6]


34
36
38
40
42
44
46
48
50
52
54
56
58
60
62
64
66
32
68
30
70
28
72
26
74
24
76
22
78
20
80
18
16
14
12
10
8
6
4
2
-2
-4
-6
-8
-10
-12
-14
0: Planar
1: DC

[도7]


레지듀얼
신호
1차 변환
2차 변환
변환 계수

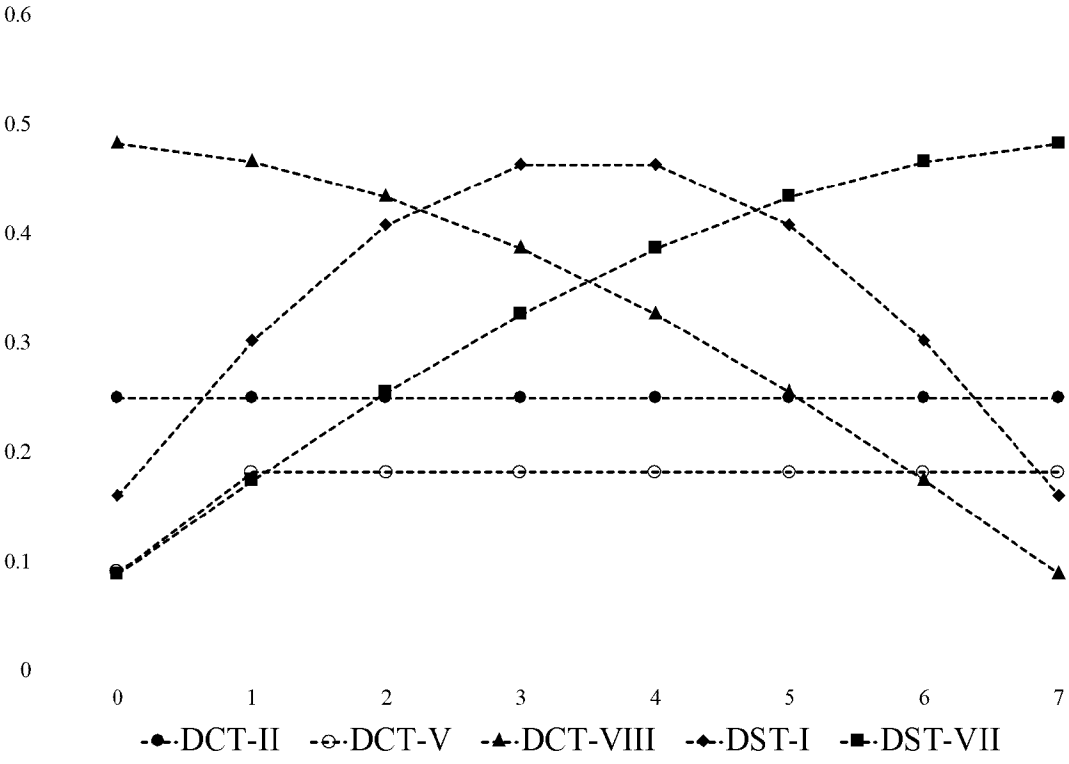
[도8]


변환 계수
2차 역변환
1차 역변환
레지듀얼
신호

[도9]

Transform Type	Basis function $T_i(j)$, $i, j=0, 1, \ldots, N-1$
DCT-II	$T_i(j) = \omega_0 \cdot \sqrt{\frac{2}{N}} \cdot \cos\left(\frac{\pi \cdot i \cdot (2j+1)}{2N}\right)$ where $\omega_0 = \begin{cases} \sqrt{\frac{2}{N}} & i = 0 \\ 1 & i \neq 0 \end{cases}$
DCT-V	$T_i(j) = \omega_0 \cdot \omega_1 \cdot \sqrt{\frac{2}{2N-1}} \cdot \cos\left(\frac{2\pi \cdot i \cdot j}{2N-1}\right)$, where $\omega_0 = \begin{cases} \sqrt{\frac{2}{N}} & i = 0 \\ 1 & i \neq 0 \end{cases}, \omega_1 = \begin{cases} \sqrt{\frac{2}{N}} & j = 0 \\ 1 & j \neq 0 \end{cases}$
DCT-VIII	$T_i(j) = \sqrt{\frac{4}{2N+1}} \cdot \cos\left(\frac{\pi \cdot (2i+1) \cdot (2j+1)}{4N+2}\right)$
DST-I	$T_i(j) = \sqrt{\frac{2}{N+1}} \cdot \sin\left(\frac{\pi \cdot (i+1) \cdot (j+1)}{N+1}\right)$
DST-VII	$T_i(j) = \sqrt{\frac{4}{2N+1}} \cdot \sin\left(\frac{\pi \cdot (2i+1) \cdot (j+1)}{2N+1}\right)$

[도10]

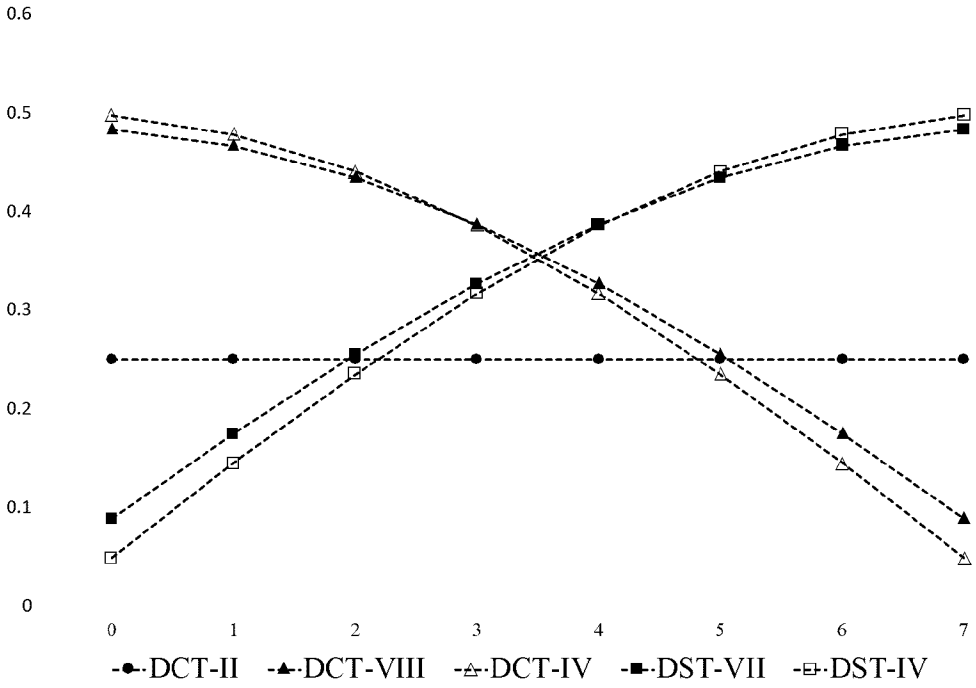


[도11]

(a)

Transform Type	Basis function $T_i(j)$, $i, j=0, 1, \ldots, N-1$
DCT-IV	$T_i(j) = \sqrt{\frac{2}{N}} \cdot \cos\left(\frac{\pi \cdot (2i+1) \cdot (2j+1)}{4N}\right)$
DST-IV	$T_i(j) = \sqrt{\frac{2}{N}} \cdot \sin\left(\frac{\pi \cdot (2i+1) \cdot (2j+1)}{4N}\right)$

(b)



[도12]

(a)

Intra Mode	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
V	2	1	0	1	0	1	0	1	0	1	0	1	0	1	0	0	0	0
H	2	1	0	1	0	1	0	1	0	1	0	1	0	1	2	2	2	2
Intra Mode	**18**	**19**	**20**	**21**	**22**	**23**	**24**	**25**	**26**	**27**	**28**	**29**	**30**	**31**	**32**	**33**	**34**	
V	0	0	0	0	0	1	0	1	0	1	0	1	0	1	0	1	0	
H	2	2	2	2	2	1	0	1	0	1	0	1	0	1	0	1	0	
Intra Mode	**35**	**36**	**37**	**38**	**39**	**40**	**41**	**42**	**43**	**44**	**45**	**46**	**47**	**48**	**49**	**50**	**51**	**52**
V	1	0	1	0	1	0	1	0	1	0	1	2	2	2	2	2	2	2
H	1	0	1	0	1	0	1	0	1	0	1	0	0	0	0	0	0	0
Intra Mode	**53**	**54**	**55**	**56**	**57**	**58**	**59**	**60**	**61**	**62**	**63**	**64**	**65**	**66**				
V	2	2	1	0	1	0	1	0	1	0	1	0	1	0				
H	0	0	1	0	1	0	1	0	1	0	1	0	1	0				

(b)

Transform Set	Transform Candidates
0	DST-VII, DCT-VIII
1	DST-VII, DST-I
2	DST-VII, DCT-V

(c)

Transform Set	Transform Candidates
0	DCT-VIII, DST-VII

[도13]

(a)

tu_mts_idx[x0][y0]	0	1	2	3	4
trTypeHor	0	1	2	1	2
trTypeVer	0	1	1	2	2

(b)

Index	Transform kernel
0	DCT-II
1	DST-VII
2	DCT-VIII

[도14]

(a)

transform_unit(x0, y0, tbWidth, tbHeight, treeType) {	S1401
if(treeType == SINGLE_TREE || treeType == DUAL_TREE_LUMA)	S1402
tu_cbf_luma[x0][y0]	
if(treeType == SINGLE_TREE || treeType == DUAL_TREE_CHROMA) {	
tu_cbf_cb[x0][y0]	
tu_cbf_cr[x0][y0]	
}	
if(((CuPredMode[x0][y0] == MODE_INTRA) && sps_mts_intra_enabled_flag) || ((CuPredMode[x0][y0] == MODE_INTER) && sps_mts_inter_enabled_flag)) && tu_cbf_luma[x0][y0] && treeType != DUAL_TREE_CHROMA && (tbWidth <= 32) && (tbHeight <= 32))	S1403
cu_mts_flag[x0][y0]	
if(tu_cbf_luma[x0][y0])	S1404
residual_coding(x0, y0, log2(tbWidth), log2(tbHeight), 0)	
if(tu_cbf_cb[x0][y0])	S1405
residual_coding(x0, y0, log2(tbWidth / 2), log2(tbHeight / 2), 1)	
if(tu_cbf_cr[x0][y0])	S1406
residual_coding(x0, y0, log2(tbWidth / 2), log2(tbHeight / 2), 2)	
}	

(b)

residual_coding(x0, y0, log2TbWidth, log2TbHeight, cIdx) {	
if(transform_skip_enabled_flag && (cIdx != 0 || cu_mts_flag[x0][y0] == 0) && (log2TbWidth <= 2) && (log2TbHeight <= 2))	S1407
transform_skip_flag[x0][y0][cIdx]	
: (Residual Coding Syntax)	
if(cu_mts_flag[x0][y0] && (cIdx == 0) && !transform_skip_flag[x0][y0][cIdx] && ((CuPredMode[x0][y0] == MODE_INTRA && numSigCoeff > 2) || (CuPredMode[x0][y0] == MODE_INTER)))	S1408
mts_idx[x0][y0]	
}	

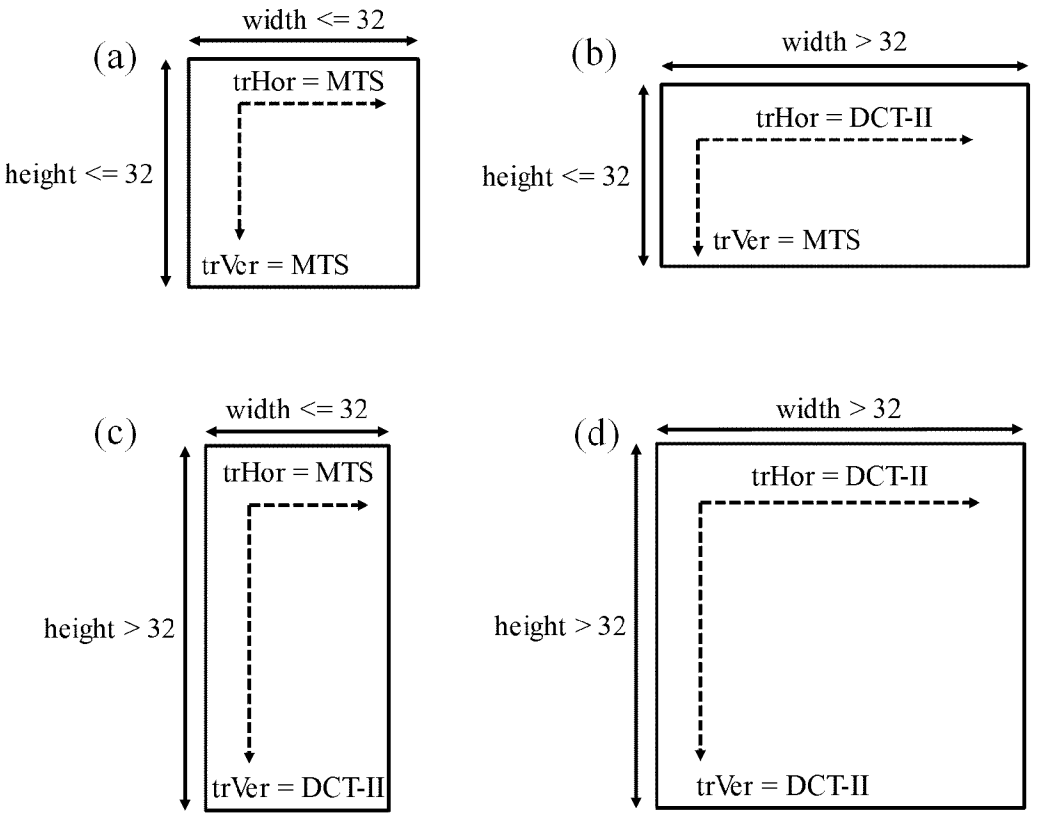
[도15]

residual_coding(x0, y0, log2TbWidth, log2TbHeight, cIdx) {	
if(transform_skip_enabled_flag && (cIdx != 0 || cu_mts_flag[x0][y0] == 0) && (log2TbWidth <= 2) && (log2TbHeight <= 2))	S1501
transform_skip_flag[x0][y0][cIdx]	
: (Residual Coding Syntax)	
if(cu_mts_flag[x0][y0] && (cIdx == 0) && ((CuPredMode[x0][y0] == MODE_INTRA && numSigCoeff > 2) || (CuPredMode[x0][y0] == MODE_INTER)))	S1502
mts_idx[x0][y0]	
}	

[도16]

transform_unit(x0, y0, tbWidth, tbHeight, treeType) {	
if(treeType == SINGLE_TREE || treeType == DUAL_TREE_LUMA)	
tu_cbf_luma[x0][y0]	
if(treeType == SINGLE_TREE || treeType == DUAL_TREE_CHROMA) {	
tu_cbf_cb[x0][y0]	
tu_cbf_cr[x0][y0]	
}	
if(((CuPredMode[x0][y0] == MODE_INTRA) && sps_mts_intra_enabled_flag) || ((CuPredMode[x0][y0] == MODE_INTER) && sps_mts_inter_enabled_flag)) && tu_cbf_luma[x0][y0] && treeType != DUAL_TREE_CHROMA && ((tbWidth <= 32) && (tbHeight <= 32)))	1601
cu_mts_flag[x0][y0]	
if(tu_cbf_luma[x0][y0])	
residual_coding(x0, y0, log2(tbWidth), log2(tbHeight), 0)	
if(tu_cbf_cb[x0][y0])	
residual_coding(x0, y0, log2(tbWidth / 2), log2(tbHeight / 2), 1)	
if(tu_cbf_cr[x0][y0])	
residual_coding(x0, y0, log2(tbWidth / 2), log2(tbHeight / 2), 2)	
}	

[도17]



[도18]

cu_mts_flag	mts_idx	Intra		Inter	
		Horizontal	Vertical	Horizontal	Vertical
0	-1	DST7 if width < height, else DCT2	DST7 if height < width, else DCT2	DCT2	
1	0	DST7	DST7	DST7	DST7
	1	DCT8	DST7	DCT8	DST7
	2	DST7	DCT8	DST7	DCT8
	3	DCT8	DCT8	DCT8	DCT8

[도19]

(a)

mts_idx[xTbY][yTbY]	trTypeHor	trTypeVer
−1	0	0
0	1	1
1	2	1
2	1	2
3	2	2

(b)

mts_idx[xTbY][yTbY]	trTypeHor	trTypeVer
−1	0	0
0	0	1
1	0	2

(c)

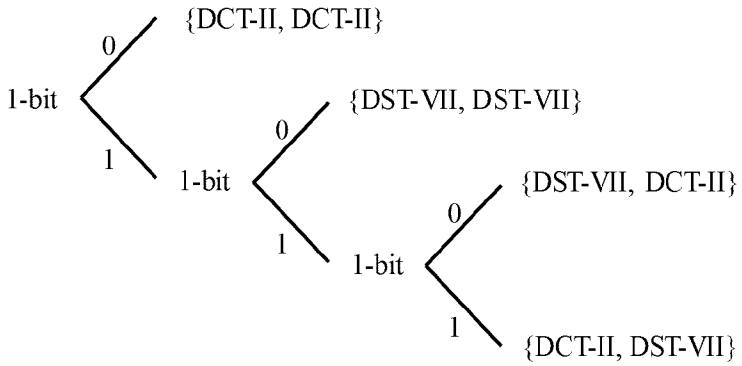
mts_idx[xTbY][yTbY]	trTypeHor	trTypeVer
−1	0	0
0	1	0
1	2	0

(d)

mts_idx[xTbY][yTbY]	trTypeHor	trTypeVer
−1	0	0

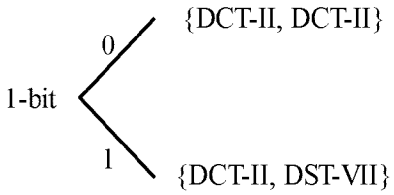
[도20]

(a)



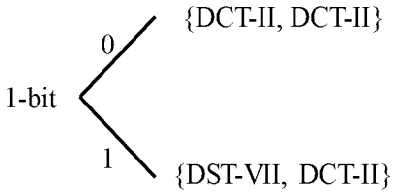
tbWidth <= MaxMtsSize && tbHeight <= MaxMtsSize

(b)



tbWidth > MaxMtsSize && tbHeight <= MaxMtsSize

(c)

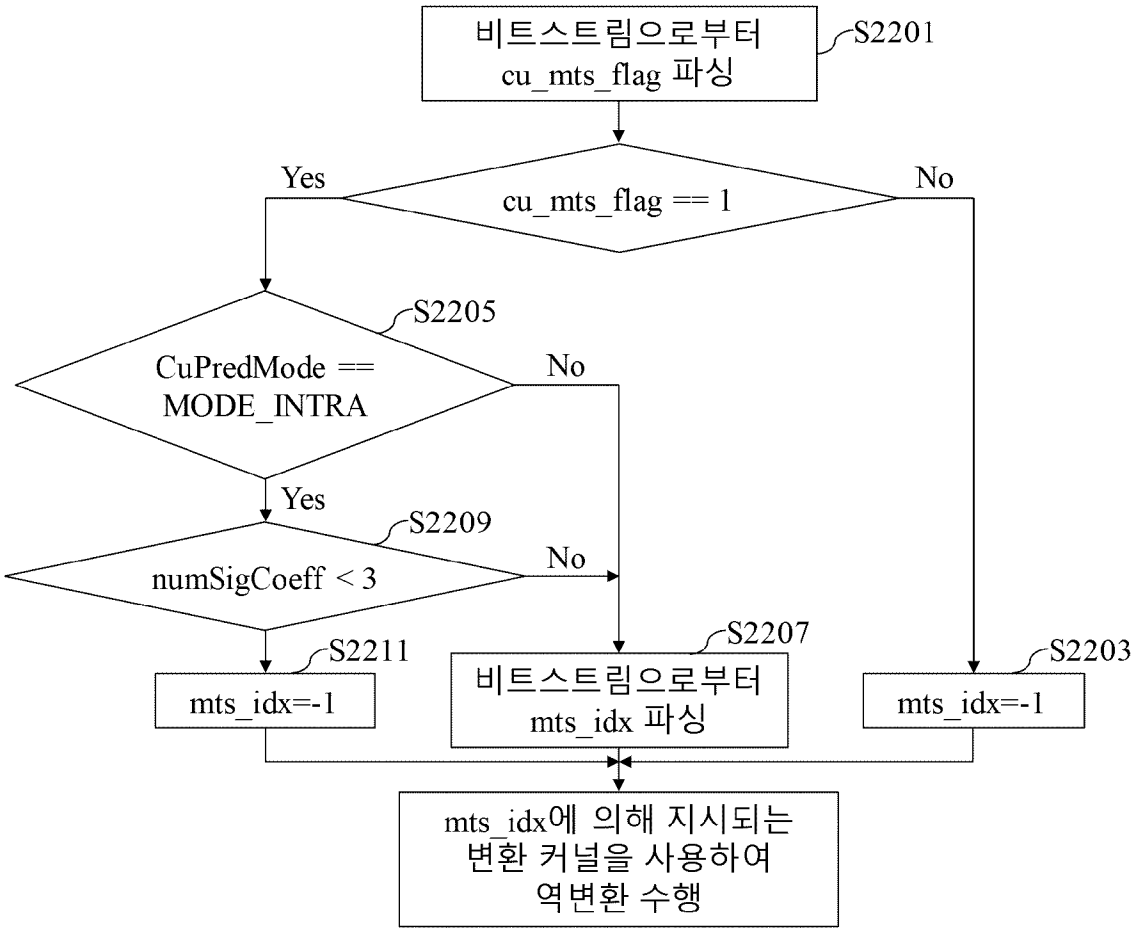


tbWidth <= MaxMtsSize && tbHeight > MaxMtsSize

[도21]

mts_idx[x][y]	CuPredMode[x][y] == MODE_INTRA		CuPredMode[x][y] == MODE_INTER	
	trTypeHor	trTypeVer	trTypeHor	trTypeVer
−1 (inferred)	0	0	0	0
0 (00)	1	1	2	2
1 (01)	2	1	1	2
2 (10)	1	2	2	1
3 (11)	2	2	1	1

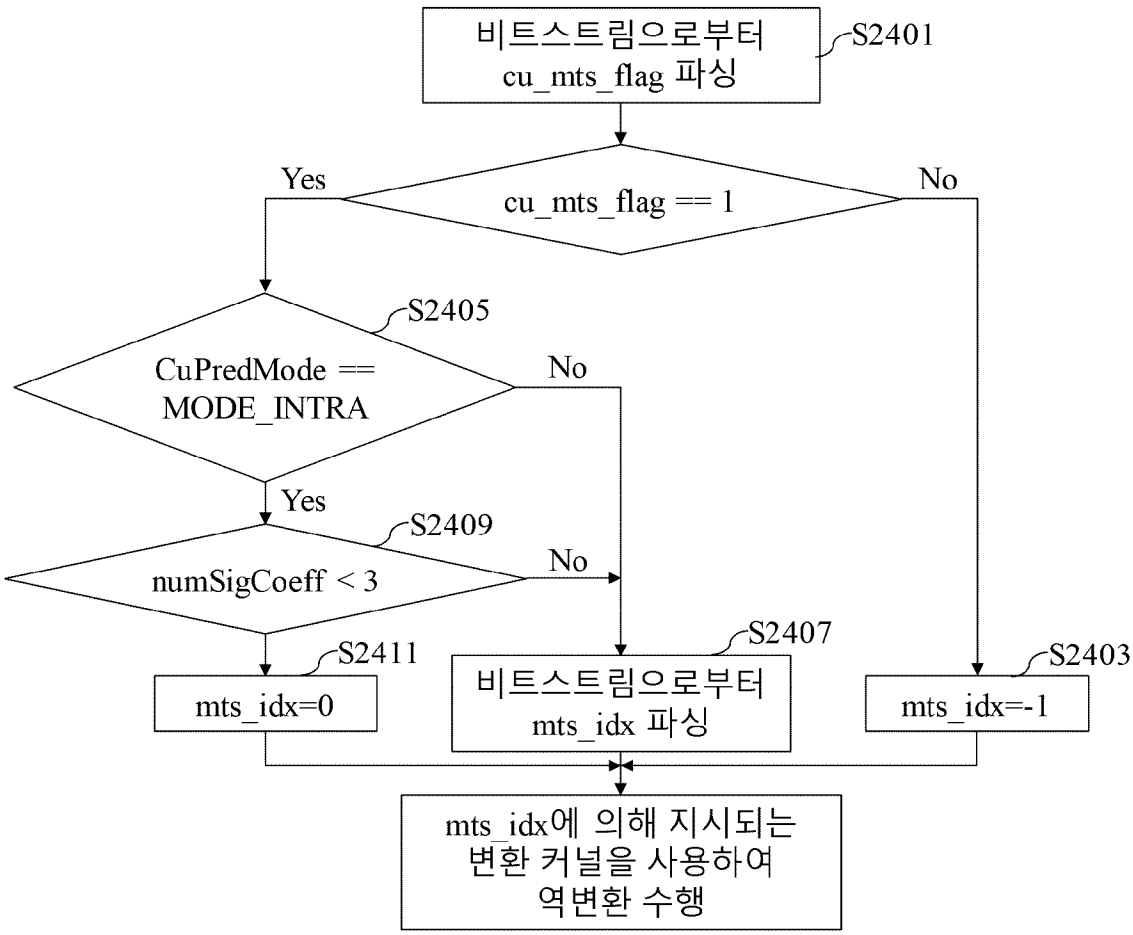
[도22]



[도23]

mts_idx[x][y]	trTypeHor	trTypeVer
−1	0	0
0	1	1
1	2	1
2	1	2
3	2	2

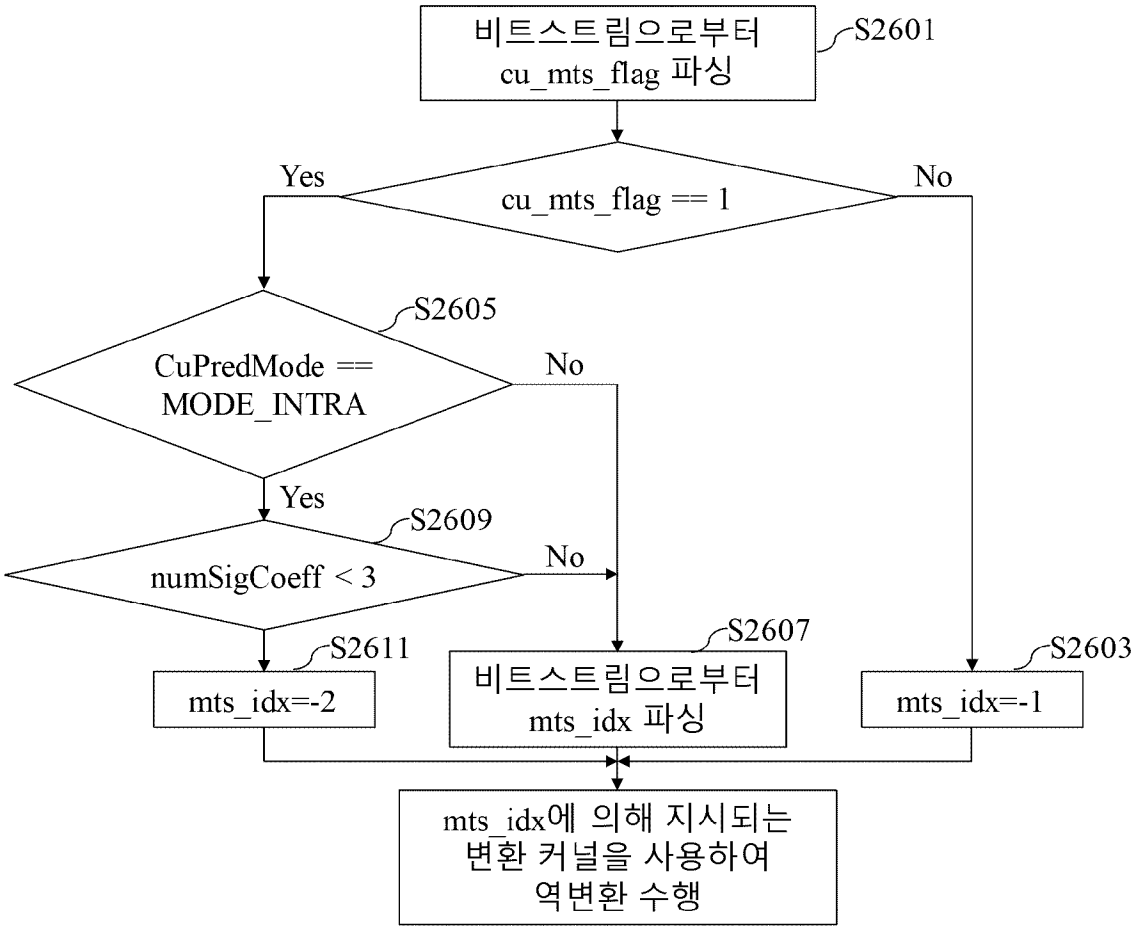
[도24]



[도25]

mts_idx[x][y]	trTypeHor	trTypeVer
−2	1	1
-1	0	0
0	1	1
1	2	1
2	1	2
3	2	2

[도26]


비트스트림으로부터 cu_mts_flag 파싱
S2601
cu_mts_flag == 1
Yes
No
S2605
CuPredMode == MODE_INTRA
No
Yes
S2609
numSigCoeff < 3
No
S2611
mts_idx=-2
S2607
비트스트림으로부터 mts_idx 파싱
S2603
mts_idx=-1
mts_idx에 의해 지시되는 변환 커널을 사용하여 역변환 수행

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2019/011621

A. CLASSIFICATION OF SUBJECT MATTER

H04N 19/61(2014.01)i, H04N 19/625(2014.01)i, H04N 19/593(2014.01)i, H04N 19/11(2014.01)i, H04N 19/105(2014.01)i, H04N 19/176(2014.01)i, H04N 19/70(2014.01)i, H04N 19/119(2014.01)i, H04N 19/129(2014.01)i, H04N 19/103(2014.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N 19/61; H04N 19/122; H04N 19/124; H04N 19/13; H04N 19/40; H04N 19/90; H04N 5/228; H04N 19/625; H04N 19/593; H04N 19/11; H04N 19/105; H04N 19/176; H04N 19/70; H04N 19/119; H04N 19/129; H04N 19/103

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above

Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: transform block, width, height, kernel, residual signal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2018-128323 A1 (LG ELECTRONICS INC.) 12 July 2018 See paragraphs [0002], [0052], [0055]-[0056], [0125], [0148], [0151], [0248], [0257], [0274]; claim 1; and figures 1-2, 6-7.	1-25
A	CHEN, Jianle et al. Algorithm description for Versatile Video Coding and Test Model 2 (VTM 2). Joint Video Experts Team (JVET) of ITU-T SG 16 WP 3 and ISO/IEC JTC 1/SC 29/WG 11. JVET-K1002_v2. 18 July 2018, pages 1-21. See pages 2-21.	1-25
A	KR 10-1805531 B1 (LG ELECTRONICS INC.) 10 January 2018 See paragraphs [0002]-[0076]; and figures 1-6.	1-25
A	WO 2017-023152 A1 (LG ELECTRONICS INC.) 09 February 2017 See claims 1-14; and figures 1-15.	1-25
A	US 8531544 B2 (ALACOQUE, Laurent) 10 September 2013 See claims 1-10.	1-25

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
20 DECEMBER 2019 (20.12.2019)	**20 DECEMBER 2019 (20.12.2019)**

Name and mailing address of the ISA/KR	Authorized officer
Korean Intellectual Property Office Government Complex Daejeon Building 4, 189, Cheongsa-ro, Seo-gu, Daejeon, 35208, Republic of Korea Facsimile No. +82-42-481-8578	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2019/011621

Patent document cited in search report	Publication date	Patent family member	Publication date
WO 2018-128323 A1	12/07/2018	CN 110326294 A	11/10/2019
		EP 3567858 A1	13/11/2019
		KR 10-2019-0090866 A	02/08/2019
KR 10-1805531 B1	10/01/2018	EP 2154898 A3	02/06/2010
		EP 2373031 A1	05/10/2011
		KR 10-1994216 B1	28/06/2019
		KR 10-2010-0020441 A	22/02/2010
		KR 10-2010-0131934 A	16/12/2010
		KR 10-2017-0134300 A	06/12/2017
		KR 10-2019-0075031 A	28/06/2019
		US 10015519 B2	03/07/2018
		US 10405001 B2	03/09/2019
		US 2010-0061454 A1	11/03/2010
		US 2012-0163469 A1	28/06/2012
		US 2015-0249840 A1	03/09/2015
		US 2017-0188050 A1	29/06/2017
		US 2018-0278961 A1	27/09/2018
		US 2019-0349605 A1	14/11/2019
		US 8687692 B2	01/04/2014
		US 9100648 B2	04/08/2015
		US 9635368 B2	25/04/2017
		WO 2010-018992 A2	18/02/2010
		WO 2010-018992 A3	03/06/2010
		WO 2010-143853 A2	16/12/2010
		WO 2010-143853 A3	24/02/2011
WO 2017-023152 A1	09/02/2017	CN 108028945 A	11/05/2018
		EP 3334163 A1	13/06/2018
		EP 3334163 A4	17/04/2019
		KR 10-2018-0028468 A	16/03/2018
US 8531544 B2	10/09/2013	EP 2327217 A1	01/06/2011
		EP 2327217 B1	04/07/2012
		FR 2935864 A1	12/03/2010
		FR 2935864 B1	12/03/2010
		JP 2012-502536 A	26/01/2012
		JP 5534247 B2	25/06/2014
		US 2011-0141310 A1	16/06/2011
		WO 2010-026350 A1	11/03/2010

국 제 조 사 보 고 서

국제출원번호
PCT/KR2019/011621

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H04N 19/61(2014.01)i, H04N 19/625(2014.01)i, H04N 19/593(2014.01)i, H04N 19/11(2014.01)i, H04N 19/105(2014.01)i, H04N 19/176(2014.01)i, H04N 19/70(2014.01)i, H04N 19/119(2014.01)i, H04N 19/129(2014.01)i, H04N 19/103(2014.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)
H04N 19/61; H04N 19/122; H04N 19/124; H04N 19/13; H04N 19/40; H04N 19/90; H04N 5/228; H04N 19/625; H04N 19/593; H04N 19/11; H04N 19/105; H04N 19/176; H04N 19/70; H04N 19/119; H04N 19/129; H04N 19/103

조사된 기술분야에 속하는 최소문헌 이외의 문헌
한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))
eKOMPASS(특허청 내부 검색시스템) & 키워드: 변환 블록(transform block), 너비(width), 높이(heigh), 커널(kernel), 잔차 신호(residual signal)

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	WO 2018-128323 A1 (LG ELECTRONICS INC.) 2018.07.12 단락 [0002], [0052], [0055]-[0056], [0125], [0148], [0151], [0248], [0257], [0274]; 청구항 1; 및 도면 1-2, 6-7 참조.	1-25
A	JIANLE CHEN 등. Algorithm description for Versatile Video Coding and Test Model 2 (VTM 2). Joint Video Experts Team (JVET) of ITU-T SG 16 WP 3 and ISO/IEC JTC 1/SC 29/WG 11, JVET-K1002-v2, 2018.07.18, 페이지 1-21. 페이지 2-21 참조.	1-25
A	KR 10-1805531 B1 (엘지전자 주식회사) 2018.01.10 단락 [0002]-[0076]; 및 도면 1-6 참조.	1-25
A	WO 2017-023152 A1 (LG ELECTRONICS INC.) 2017.02.09 청구항 1-14; 및 도면 1-15 참조.	1-25
A	US 8531544 B2 (LAURENT ALACOQUE) 2013.09.10 청구항 1-10 참조.	1-25

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

"D" 본 국제출원에서 출원인이 인용한 문헌

"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

"&" 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일	국제조사보고서 발송일
2019년 12월 20일 (20.12.2019)	2019년 12월 20일 (20.12.2019)

ISA/KR의 명칭 및 우편주소
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)
팩스 번호 +82-42-481-8578

심사관
김성훈
전화번호 +82-42-481-8710

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2019/011621

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
WO 2018-128323 A1	2018/07/12	CN 110326294 A	2019/10/11
		EP 3567858 A1	2019/11/13
		KR 10-2019-0090866 A	2019/08/02
KR 10-1805531 B1	2018/01/10	EP 2154898 A3	2010/06/02
		EP 2373031 A1	2011/10/05
		KR 10-1994216 B1	2019/06/28
		KR 10-2010-0020441 A	2010/02/22
		KR 10-2010-0131934 A	2010/12/16
		KR 10-2017-0134300 A	2017/12/06
		KR 10-2019-0075031 A	2019/06/28
		US 10015519 B2	2018/07/03
		US 10405001 B2	2019/09/03
		US 2010-0061454 A1	2010/03/11
		US 2012-0163469 A1	2012/06/28
		US 2015-0249840 A1	2015/09/03
		US 2017-0188050 A1	2017/06/29
		US 2018-0278961 A1	2018/09/27
		US 2019-0349605 A1	2019/11/14
		US 8687692 B2	2014/04/01
		US 9100648 B2	2015/08/04
		US 9635368 B2	2017/04/25
		WO 2010-018992 A2	2010/02/18
		WO 2010-018992 A3	2010/06/03
		WO 2010-143853 A2	2010/12/16
		WO 2010-143853 A3	2011/02/24
WO 2017-023152 A1	2017/02/09	CN 108028945 A	2018/05/11
		EP 3334163 A1	2018/06/13
		EP 3334163 A4	2019/04/17
		KR 10-2018-0028468 A	2018/03/16
US 8531544 B2	2013/09/10	EP 2327217 A1	2011/06/01
		EP 2327217 B1	2012/07/04
		FR 2935864 A1	2010/03/12
		FR 2935864 B1	2010/03/12
		JP 2012-502536 A	2012/01/26
		JP 5534247 B2	2014/06/25
		US 2011-0141310 A1	2011/06/16
		WO 2010-026350 A1	2010/03/11