

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成29年1月19日 (2017.1.19)

【公表番号】特表2016-531421(P2016-531421A)

【公表日】平成28年10月6日 (2016.10.6)

【年通号数】公開・登録公報2016-058

【出願番号】特願2016-525429(P2016-525429)

【国際特許分類】

H 0 1 L 23/02 (2006.01)

F 1 6 J 15/14 (2006.01)

H 0 1 L 23/26 (2006.01)

B 2 3 K 1/00 (2006.01)

B 8 1 C 3/00 (2006.01)

B 8 1 B 7/02 (2006.01)

B 2 3 K 101/40 (2006.01)

【 F I 】

H 0 1 L 23/02 C

F 1 6 J 15/14 C

H 0 1 L 23/26

B 2 3 K 1/00 3 3 0 E

B 2 3 K 1/00 W

B 8 1 C 3/00

B 8 1 B 7/02

B 2 3 K 101:40

【手続補正書】

【提出日】平成28年12月1日 (2016.12.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

電子デバイスを製作するための方法であって、

少なくとも一つのキャビティと前記少なくとも一つのキャビティを取り囲む表面を有する第 1 のサブストレートを提供するステップと、

前記第 1 のサブストレートの前記表面上にチタン材料の半田バリアレイヤをデポジットするステップと、

前記少なくとも一つのキャビティの境界線の周りにリングを形成するために、前記第 1 のサブストレートの前記表面の一部分の上に第 1 のシール構造体を形成するステップであり、チタン材料の前記半田バリアレイヤは、チタン材料の前記半田バリアレイヤが前記第 1 のシール構造体の中へ延びないように、前記第 1 のシール構造体の周りに境界線を形成しており、前記境界線は、前記第 1 のシール構造体がその上に配置される前記第 1 のサブストレートの部分を定めている、ステップと、

ゲッタとして機能するように、真空環境において、約 10 分から約 120 分の範囲の時間期間に約 200 °C から約 500 °C の範囲における温度まで、前記チタン材料の半田バリアレイヤを加熱することによって、前記チタン材料の半田バリアレイヤを活性化するステップと、

取り付けられた少なくとも一つのデバイスと第２のシール構造体を含む、第２のサブストレートを提供するステップであり、前記第２のシール構造体は、前記少なくとも一つのデバイスの境界線の周りにリングを形成している、ステップと、

前記第１のサブストレートの前記少なくとも一つのキャビティが前記少なくとも一つのデバイスの上に位置決めされるように、前記第１のシール構造体を前記第２のシール構造体に対して位置合わせするステップと、

半田を用いて前記第１のサブストレートを前記第２のサブストレートに対して接合するステップであり、前記半田バリアレイヤは、前記接合の最中に前記半田が前記第１のサブストレートに接触することを防ぐ、ステップと、

を含む、方法。

【請求項２】

前記チタン材料の半田バリアレイヤをデポジットするステップは、

約１０００オングストロームから約１００００オングストロームの範囲であるチタン材料の厚みで半田バリアレイヤをデポジットするステップ、

を含む、請求項１に記載の方法。

【請求項３】

前記チタン材料の半田バリアレイヤを活性化するステップは、

前記第１のシール構造体を前記第２のシール構造体に対して位置合わせするステップの以後に実行される、

請求項１に記載の方法。

【請求項４】

前記チタン材料の半田バリアレイヤを活性化するステップは、

前記第１のサブストレートを前記第２のサブストレートに対して接合するステップと同時に実行される、

請求項１に記載の方法。

【請求項５】

パッケージされた電子デバイスであって、

第１のサブストレートであり、その上に形成された少なくとも一つのキャビティ、および、前記少なくとも一つのキャビティを取り囲む第１の表面を有する、第１のサブストレートと、

第２のサブストレートであり、取り付けられた少なくとも一つのデバイスを含む、第２のサブストレートと、

前記第１のサブストレートの一部分の上に配置された第１のシール構造体と、

前記第２のサブストレートの上に配置され、かつ、半田を用いて前記第１のシール構造体に対して接合された第２のシール構造体であり、前記第１の表面が前記第２のサブストレートに面しており、かつ、前記少なくとも一つのキャビティが前記少なくとも一つのデバイスの上に位置決めされている、第２のシール構造体と、

前記第１のサブストレートの前記第１の表面の上で、かつ、前記第１のシール構造体の境界線の周りに配置されたチタン材料の少なくとも一つのレイヤを含む半田バリアであり、チタン材料の前記少なくとも一つのレイヤは前記第１のシール構造体の中へ延びず、前記境界線は前記第１のシール構造体がその上に配置される前記第１のサブストレートの部分を定めており、前記チタン材料の少なくとも一つのレイヤはゲッタとして機能するように活性化されている、半田バリアと、

を含む、パッケージされた電子デバイス。

【請求項６】

前記半田バリアは、さらに、

前記キャビティの境界線の周りに配置された、バリア材料の少なくとも一つのレイヤを含む、

請求項５に記載のパッケージされた電子デバイス。

【請求項７】

前記チタン材料の少なくとも一つのレイヤは、前記バリア材料の少なくとも一つのレイヤ上で、かつ、前記第 1 のシール構造体の境界線の周りに配置される、

請求項 6 に記載のパッケージされた電子デバイス。

【請求項 8】

前記バリア材料の少なくとも一つのレイヤは、チタン - タングステンを含む、

請求項 7 に記載のパッケージされた電子デバイス。

【請求項 9】

前記チタン材料の少なくとも一つのレイヤの厚みは、約 1 0 0 0 オングストロームから約 1 0 0 0 0 オングストロームの範囲である、

請求項 5 に記載のパッケージされた電子デバイス。

【請求項 10】

前記第 2 のサブストレータは、さらに、取り付けられた少なくとも一つの参照デバイスを含み、かつ、

前記チタン材料の少なくとも一つのレイヤは、前記少なくとも一つの参照デバイスの上に位置決めされている、

請求項 5 に記載のパッケージされた電子デバイス。