(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第6432722号
(P6432722)

(45)発行日　平成30年12月5日(2018.12.5)　(24)登録日　平成30年11月16日(2018.11.16)

(51)Int.Cl.		F I	
H01G 11/22	(2013.01)	H01G	11/22
H04R 19/04	(2006.01)	H04R	19/04
H01L 41/113	(2006.01)	H01L	41/113
H01L 41/187	(2006.01)	H01L	41/187
H01L 41/193	(2006.01)	H01L	41/193

請求項の数 7　(全 253 頁)　最終頁に続く

(21)出願番号　特願2013-157230 (P2013-157230)
(22)出願日　平成25年7月30日 (2013.7.30)
(65)公開番号　特開2015-28425 (P2015-28425A)
(43)公開日　平成27年2月12日 (2015.2.12)
審査請求日　平成28年7月29日 (2016.7.29)

(73)特許権者　309003186
保坂　俊
東京都杉並区南荻窪４－１９－３
(72)発明者　保坂　俊
東京都杉並区南荻窪４－１９－３

審査官　多田　幸司

最終頁に続く

(54)【発明の名称】半導体センサー・デバイスおよびその製造方法

(57)【特許請求の範囲】

【請求項１】

圧電体基板の第１面（表面）から第２面（裏面）に向かい、基板面（第１面および第２面）に対して略垂直に形成された凹部または貫通孔を用いることを特徴とする微小発電機であって、隣接する凹部または貫通孔によって形成される基板側壁の両側面に形成した導電体膜・電極を２つの電極とし、隣接する前記凹部または貫通孔の少なくとも１つは前記基板の外側と開口部を通じて接続し、前記開口部から導入される振動波により、前記基板側壁が変形することによって基板側壁の両側面に発生する電荷を前記導電体膜・電極で集めて発電することを特徴とする微小発電機。

【請求項２】

基板内に配置された凹部へ充填された圧電性ポリマー内に形成された凹部（ポリマー内凹部）を用いることを特徴とする微小発電機であって、隣接するポリマー内凹部によって形成されるポリマー基板側壁の両側面に形成した導電体膜・電極を２つの電極とし、隣接する前記ポリマー内凹部の少なくとも１つは基板の外側と開口部を通じて接続し、前記開口部から導入される振動波により、前記ポリマー基板側壁が変形することによって前記ポリマー基板側壁の両側面に発生する電荷を前記導電体膜・電極で集めて発電することを特徴とする微小発電機。

【請求項３】

基板内に配置された凹部へ充填されたポリマー内に形成された凹部（ポリマー内凹部）を用いることを特徴とする微小発電機であって、隣接するポリマー内凹部によって形成されるポリマー基板側壁の両側面に第１導電体膜、その上に圧電体膜、その上に第２導電体膜を形成し、隣接する前記ポリマー内凹部の少なくとも１つは基板の外側と開口部を通じて接続し、前記開口部から導入される振動波により、前記ポリマー基板側壁が変形することによって前記圧電体膜の両面に発生する電荷を第１導電体膜および／または第２導電体膜で集めて発電することを特徴とする微小発電機。

【請求項４】
半導体基板内に形成された凹部へ充填されたポリマー内に形成された凹部（ポリマー内凹部）を用いることを特徴とする電気二重層キャパシタであって、前記ポリマー内凹部の対向する２つの側面に配置された導電体膜を電極（対向電極）とし、前記対向電極間の前記ポリマー内凹部内に電解質を有することを特徴とする電気二重層キャパシタ。

【請求項５】
半導体基板内には前記二重層キャパシタで発生した電荷を用いて駆動する集積回路（ＩＣ）を備えたことを特徴とする、請求項４に記載の電気二重層キャパシタ。

【請求項６】
基板の第１面（表面）から第２面（裏面）に向かい、基板面（第１面および第２面）に対して略垂直に形成された凹部または貫通孔を用いることを特徴とする静電容量型音響トランスデューサーであって、隣接する凹部または貫通孔（第１凹部または第１貫通孔、および第２凹部または第２貫通孔）の間に基板側壁を有し、前記隣接する凹部または貫通孔のうちの１つ（第１凹部または第１貫通孔）は基板の外側と開口部を通じて接続し、
前記開口部から導入される振動波（音波）により、前記基板側壁が変形して、前記隣接する凹部または貫通孔のうちの他方（第２凹部または第２貫通孔）の静電容量が変化することを用いた静電容量型音響トランスデューサー。

【請求項７】
半導体基板内に配置された凹部へ充填されたポリマー内に形成された凹部（ポリマー内凹部）を用いることを特徴とする音響トランスデューサーであって、隣接するポリマー内凹部（ポリマー内第１凹部およびポリマー内第２凹部）の間にポリマー内基板側壁を有し、
前記隣接するポリマー内凹部のうちの１つ（ポリマー内第１凹部）は基板の外側とポリマー内第１凹部の開口部を通じて接続し、
前記ポリマー内第１凹部の開口部から導入される振動波（音波）により、前記ポリマー内基板側壁が変形して、前記隣接するポリマー内凹部のうちの他方（ポリマー内第２凹部）の静電容量が変化することを用いた音響トランスデューサー。

【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、半導体圧力センサーの構造およびその製造方法、さらには加速度センサー、音響トランスデューサー、ポンプデバイス等各種小型センサーまたは各種小型デバイスに関するものであり、センサーや各種デバイスの大きさを非常に小さくすることが可能であり、その結果従来に比較して安価で高性能な圧力センサー等各種センサーや各種デバイスを提供するものである。
【背景技術】
【０００２】
半導体圧力センサーとして、シリコンウエハ等の半導体基板の一部を薄くして、その上に蓋を被せたものがある。たとえば、特許文献１において、基板内に凹部を作りその凹部

をダイヤフラムで被った構造のものがある。この半導体圧力センサーは、外部圧力により、ダイヤフラムが変形し、凹部内部の静電容量が変化することを利用して、圧力を検出するものである。

【先行技術文献】

【特許文献】

【０００３】

【特許文献１】特許２９１８２７２

【発明の開示】

【発明が解決しようとする課題】

【０００４】

従来の半導体基板内に空間（空洞または凹部）を作りその空間の静電容量の変化を利用した圧力センサーにおいては、空間が半導体基板の横方向（平面方向）に形成するため、その空間は半導体基板の横方向（平面方向）に大きな面積を占有していた。図３６は、従来の圧力センサーを模式的に示した図である。図３６（ａ）は半導体基板内のチップ５０１の表面に形成された空間５０２を蓋５０３で覆っている。空間５０２は真空状態（或いは、１気圧以下の低圧状態）になっている。空間内には基板５０１上に形成された下部電極５０４と蓋５０３に形成された上部電極５０５が対向している。下部電極５０４と上部電極５０５の間隔はｚである。図３６（ｂ）は平面的に見た図である。蓋５０３は省略している。空間の平面的な大きさは、横ｘ、縦ｙの矩形となっている。５０７はｘおよびｙで規定される圧力センサーを示す。

下部電極と上部電極で構成されるこの空間の容量Ｃは、Ｃ＝ε＊ε0＊Ｓ／ｚで示される。ここで、εは比誘電率、ε0は真空誘電率、Ｓは半導体基板の平面方向における面積で、Ｓ＝ｘ＊ｙである。空間が空気の場合はεは約１である。外部から圧力Ｐを受けたとき、蓋は変形して下方へ曲がり、ｚが変化する。このｚの変化により、容量Ｃが変化して、変化量から圧力を計算できる。変化量は大きいほど検出しやすいので、面積Ｓは大きいほど良い。すなわち、圧力を精密に測定するためには、面積を大きくする必要があるので、この空間の平面的サイズ、すなわちｘやｙを大きくする必要がある。従って、チップサイズが大きくなってしまう。ウエハ面積は限られているので、ウエハ内のチップ（圧力センサーチップ）の取れ個数が少なくなる。この結果、圧力センサーチップの価格も高くなってしまう。

【課題を解決するための手段】

【０００５】

本発明は、平面的な基板（たとえば、円板状、矩形形状の板状）の厚み方向に深い溝または貫通溝を複数作り、隣接する貫通溝によって挟まれる側壁がその両側の圧力差により変形することにより静電容量が変化することを利用した静電容量型圧力センサーに関するものである。具体的には以下のような手段を取る。

【０００６】

（１）本発明は、上面および下面の一方の面、或いは両方の面に貫通する少なくとも２つの溝（貫通溝）空間を有する２．０ｍｍ以下の厚みを持つ導電体基板、前記導電体基板の上面（第１面）に付着した１．０ｍｍ以下の厚みを持つ絶縁体基板（第１面絶縁体基板）および前記導電体基板の下面（第２面）に付着した１．０ｍｍ以下の厚みを持つ絶縁体基板（第２面絶縁体基板）から構成されることを特徴とする静電容量型圧力センサーであって、

隣接する２つの貫通溝（第１貫通溝および第２貫通溝）を横方向（導電体基板の厚さ方向に対して略直角方向）に隔てる導電体基板を一方の電極（第１側壁容量電極）とし、

前記第１側壁容量電極と前記隣接する貫通溝のうちの１つ（第１貫通溝）を挟んで対向し、前記第１側壁容量電極と電気的に導通しない導電体基板の側壁を他方の対向電極（第２側壁容量電極）とし、これらの第１側壁容量電極および第２側壁容量電極の間の第１貫通溝空間を静電容量空間とし、前記静電容量空間となる第１貫通溝の空間の圧力と前記第１側壁容量電極を挟んだ他の貫通溝（第２貫通溝）の空間の圧力との圧力差により、前記第

１側壁電極が変位することにより前記第１貫通溝空間の静電容量が変化することを用いて圧力を検出することを特徴とし、さらに
第１側壁容量電極は、その上面が第１面絶縁体基板に付着、および／またはその下面が第２面絶縁体基板に付着していること、および／または
第２側壁容量電極は、その上面が第１面絶縁体基板に付着、および／またはその下面が第２面絶縁体基板に付着していること、を特徴とする、静電容量型圧力センサーである。
【０００７】
（２）本発明は、前記第２側壁容量電極を挟んで第１貫通溝と対向する貫通溝（第３貫通溝）を有し、前記第３貫通溝の圧力と第１貫通溝の圧力との圧力差により前記第２側壁容量電極が変位することにより前記第１貫通溝空間の静電容量が変化することを用いて圧力を検出することを特徴とする、（１）に記載の静電容量型圧力センサーである。
（３）本発明は、前記第２貫通溝は、その上面が第１面絶縁体基板、その下面が第２面絶縁体基板、その側面が第１側壁容量電極を含む連続した導電体基板（第１連続導電体基板）であり、これら第１面絶縁体基板、第２面絶縁体基板、および第１連続導電体基板によって囲まれた閉空間であることを特徴とする、（１）または（２）に記載の静電容量型圧力センサーである。
（４）本発明は、前記第３貫通溝は、その上面が第１面絶縁体基板、その下面が第２面絶縁体基板、その側面が第２側壁容量電極を含む連続した導電体基板（第２連続導電体基板）であり、これら第１面絶縁体基板、第２面絶縁体基板、および第２連続導電体基板によって囲まれた閉空間であることを特徴とする、（２）または（３）に記載の静電容量型圧力センサーである。
（５）本発明は、第１貫通溝および／または第２貫通溝および／または第３貫通溝の上面の第１面絶縁体基板および／または下面の第２面絶縁体基板における１部の領域に圧力を導入する圧力伝達孔が形成されていることを特徴とする、（１）～（４）のいずれかに記載の静電容量型圧力センサー。
【０００８】
（６）本発明は、第２貫通溝および／または第３貫通溝を取り囲む導電体基板を取り囲む貫通溝（第４貫通溝）を有し、第４貫通溝は第２貫通溝を含み第２貫通溝と同じ圧力空間をなし、第４貫通溝はその上面が第１面絶縁体基板、その下面が第２面絶縁体基板、その側面が連続した導電体基板（第３連続導電体基板）であり、第４貫通溝はこれら第１面絶縁体基板、第２面絶縁体基板、および第３連続導電体基板によって囲まれた閉空間であることを特徴とする、（１）～（５）のいずれかに記載の静電容量型圧力センサーである。
（７）本発明は、第２貫通溝を含む第４貫通溝の上面の第１絶縁体基板および／または下面の第２絶縁体基板における１部に圧力を導入する圧力伝達孔が形成されていることを特徴とする、（６）に記載の静電容量型圧力センサーである。
【０００９】
（８）本発明は、第２貫通溝は第１側壁容量電極を形成する導電体基板（第１連続導電体基板）によってその側面を取り囲まれており、第１側壁容量電極を形成する導電体基板は第１貫通溝によってその側面を取り囲まれており、第１貫通溝は第２側壁容量電極を形成する導電体基板によってその側面を取り囲まれており、第２側壁容量電極を形成する導電体基板は第３貫通溝によってその側面を取り囲まれており、
第２貫通溝の外面（第２貫通溝および第１側壁容量電極を形成する導電体基板で形成される面であって、第１側壁容量電極を形成する導電体基板の内面でもある）は、その平面形状が多角形形状（G形状）であり、
第１側壁容量電極の外面（第１側壁容量電極および第１貫通溝で形成される面であって、第１貫通溝の内面でもある）は、その平面形状が前記Ｇ形状に略相似の多角形形状であり、
第１貫通溝の外面（第２側壁容量電極および第１貫通溝で形成される面であって、第２側壁容量電極の内面でもある）は、その平面形状が前記Ｇ形状に略相似の多角形形状であり、

第２側壁容量電極の外面（第２側壁容量電極および第３貫通溝で形成される面であって、第３貫通溝の内面でもある）は、その平面形状が前記Ｇ形状に略相似の多角形形状であり、
さらに、
多角形形状の第１側壁容量電極を形成する導電体の各辺厚み（幅）はそれぞれ略等しく、多角形形状の第１貫通溝の各辺幅はそれぞれ略等しく、多角形形状の第２側壁容量電極を形成する導電体の各辺厚み（幅）はそれぞれ略等しく、
多角形形状の第１側壁容量電極を形成する導電体の各辺はそれぞれ第１側壁容量電極を形成し、
多角形形状の第２側壁容量電極を形成する導電体の各辺はそれぞれ第２側壁容量電極を形成することを特徴とする、（１）～（５）のいずれかに記載の静電容量型圧力センサー。
【００１０】
（９）本発明は、第２貫通溝は第１側壁容量電極を形成する導電体基板によってその側面を取り囲まれており、第１側壁容量電極を形成する導電体基板は第１貫通溝によってその側面を取り囲まれており、第１貫通溝は第２側壁容量電極を形成する導電体基板によってその側面を取り囲まれており、第２側壁容量電極を形成する導電体基板は第３貫通溝によってその側面を取り囲まれており、
第２貫通溝の外面（第２貫通溝および第１側壁容量電極を形成する導電体基板で形成される面であって、第１側壁容量電極を形成する導電体基板の内面でもある）は、その平面形状が曲線形状（Ｓ形状）であり、
第１側壁容量電極の外面（第１側壁容量電極および第１貫通溝で形成される面であって、第１貫通溝の内面でもある）は、その平面形状が前記Ｓ形状に略相似の曲線形状であり、
第１貫通溝の外面（第２側壁容量電極および第１貫通溝で形成される面であって、第２側壁容量電極の内面でもある）は、その平面形状が前記Ｓ形状に略相似の曲線形状であり、
第２側壁容量電極の外面（第２側壁容量電極および第３貫通溝で形成される面であって、第３貫通溝の内面でもある）は、その平面形状が前記Ｓ形状に略相似の曲線形状であり、
さらに、
前記曲線形状の第１側壁容量電極を形成する導電体の厚み（幅）は各部分で略一定であり、曲線形状の第１貫通溝の幅は各部分で略一定であり、曲線形状の第２側壁容量電極を形成する導電体の各辺厚み（幅）は各部分で略一定であり、
曲線形状の第１側壁容量電極を形成する導電体全体はれ第１側壁容量電極を形成し、
曲線形状の第２側壁容量電極を形成する導電体全体は第２側壁容量電極を形成することを特徴とする、（１）～（５）のいずれかに記載の静電容量型圧力センサーである。
【００１１】
（１０）本発明は、第３貫通溝を取り囲むその側面が連続する導電体基板（第３連続導電体基板）をさらに有し、第３貫通溝はこれら第１面絶縁体基板、第２面絶縁体基板、導電体基板（第３連続導電体基板）によって囲まれた閉空間であることを特徴とする、（８）または（９）に記載の静電容量型圧力センサーである。
（１１）本発明は、第３貫通溝の上面の第１絶縁体基板および／または下面の第２絶縁体基板における１部の領域に圧力を導入する圧力伝達孔が形成されていることを特徴とする、（１０）に記載の静電容量型圧力センサーである。
（１２）本発明は、第３貫通溝の上面の第１絶縁体基板および／または下面の第２絶縁体基板における１部の領域に圧力を導入する圧力伝達孔が形成されていることを特徴とする、（１０）に記載の静電容量型圧力センサーである。
（１３）本発明は、導電体基板は、高濃度不純物元素を有する低抵抗のＮ型シリコン基板、高濃度不純物元素を有する低抵抗のＰ型シリコン基板、導電性ゴム基板、導電性高分子材料基板、銅やアルミニウム等の金属基板から選択された基板であることを特徴とする（１）～（１２）のいずれかに記載の静電容量型圧力センサー。
（１４）本発明は、第１面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であることを特徴とする（１）～

（１３）のいずれかに記載の静電容量型圧力センサーである。
（１５）本発明は、第２面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であることを特徴とする（１）～（１４）のいずれかの項に記載の静電容量型圧力センサーである。
【００１２】
（１６）本発明は、上面（第１面）および下面（第２面）を有する（たとえば、２．０ｍｍ以下の厚みを持つ）導電体基板の第２面に（たとえば、１．０ｍｍ以下の厚みを持つ）絶縁体基板（第２面絶縁体基板）とを付着させた複合基板を作製する工程、
前記導電体基板の第１面側にパターニングされた感光性膜を用いて導電体基板の第１面から第２面に貫通し第２面絶縁体基板に達する貫通溝を形成する工程、
前記導電体基板の第１面側に（たとえば、１．０ｍｍ以下の厚みを持つ）絶縁体基板（第１面絶縁体基板）を付着させ、前記貫通溝の１部または全部を閉空間とする工程
を含む静電容量型圧力センサーの製造方法であって、
隣接する２つの貫通溝により挟まれた導電体側壁を静電容量素子の電極として用い、前記隣接する２つの貫通溝内部の圧力差により前記導電体側壁電極が変形することによる静電容量素子の電気容量が変化することを用いた静電容量型圧力センサーの製造方法である。
【００１３】
（１７）本発明は、表面（第１面）および裏面（第２面）を有する（たとえば、２．０ｍｍ以下の厚みを持つ）導電体基板の第２面に（たとえば、１．０ｍｍ以下の厚みを持つ）絶縁体基板（第２面絶縁体基板）とを付着させた複合基板を作製する工程、
前記導電体基板の第１面側にパターニングされた感光性膜を用いて導電体基板の第１面から第２面に貫通し第２面絶縁体基板に達する第１面貫通溝を形成する工程、
前記導電体基板の第１面側に（たとえば、１．０ｍｍ以下の厚みを持つ）絶縁体基板（第１面絶縁体基板）を付着させ、前記第１面貫通溝の１部または全部を閉空間とする工程、
前記複合基板の第２面絶縁体基板にパターニングされた感光性膜を用いて第２面絶縁体基板および導電体基板の第２面から第１面に貫通し第１面絶縁体基板に達する貫通溝（第２面貫通溝）を形成する工程、
を含む静電容量型圧力センサーの製造方法であって、
隣接する２つの貫通溝（第１面貫通溝および第２面貫通溝）により挟まれた導電体側壁を静電容量素子の電極として用い、第１面貫通溝の圧力と第２面貫通溝の圧力差により前記導電体側壁電極が変形することによる静電容量素子の電気容量が変化することを用いた静電容量型圧力センサーの製造方法である。
【００１４】
（１８）本発明は、前記導電体基板の第１面側に（たとえば、１．０ｍｍ以下の厚みを持つ）絶縁体基板（第１面絶縁体基板）を付着させ、前記第１面貫通溝の１部または全部を閉空間とする工程の後に、第２面絶縁基板を薄くする工程をさらに含むことを特徴とする、（１７）に記載の静電容量型圧力センサーの製造方法である。
（１９）本発明は、貫通溝或いは、第１面貫通溝および／または第２面貫通溝の上面に付着している第1面絶縁体基板、および／または貫通溝或いは、第１面貫通溝および／または第２面貫通溝の下面に付着している第２面絶縁体基板に圧力伝達孔を形成する工程をさらに含むことを特徴とする、（１６）～（１８）のいずれかの項に記載の静電容量型圧力センサーの製造方法である。
（２０）本発明は、隣接する２つの貫通溝（第１面貫通溝および第２面貫通溝）により挟まれた導電体側壁である前記静電容量素子の電極と連続する導電体基板、およびこれと対向する静電容量素子の他方の電極連続する導電体基板の上面に付着した第１面絶縁体基板および／または仮面に付着しや第２面絶縁体基板における１部の領域にコンタクト孔を形成する工程、および前記コンタクト孔に導電体膜を形成し第１面絶縁体基板上および／または第２面絶縁体基板上に外部と接続するための電極・配線を形成する工程をさらに含むことを特徴とする、（１６）～（１９）のいずれかの項に記載の静電容量型圧力センサーの製造方法。

【００１５】
（２１）本発明は、導電体基板は、高濃度不純物元素を有する低抵抗のＮ型シリコン基板、高濃度不純物元素を有する低抵抗のＰ型シリコン基板、導電性ゴム基板、導電性高分子材料基板、銅やアルミニウム等の金属基板から選択された基板であることを特徴とする、（１６）～（２０）のいずれかの項に記載の静電容量型圧力センサーの製造方法である。
（２２）本発明は、第１面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であることを特徴とする、（１６）～（２１）のいずれかの項に記載の静電容量型圧力センサーの製造方法である。
（２３）本発明は、第２面絶縁体基板は、ガラス基板、石英基板、透明プラスチック基板、高分子材料基板、セラミック基板から選択された基板であることを特徴とする、（１６）～（２２）のいずれかの項に記載の静電容量型圧力センサーの製造方法である。
【００１６】
（２４）本発明は、上面（第１面）側に低濃度不純物領域を有し、その下側に下面（第２面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、第１面側から形成され第２面に達しない溝（第１面溝）および第２面側から形成され基板厚み方向に対して第１面側の低濃度不純物領域に達するが第１面には達しない溝（第２面溝）を有する静電容量型圧力センサーであって、
隣接する第１面溝Ｏ１および第２面溝Ｑ２により挟まれたシリコン基板側壁（Ａ１）を一方の静電容量素子の電極として用い、第２面溝Ｑ２を挟んで第１面溝Ｏ１と対向する第１面溝Ｏ２および第２面溝Ｑ２により挟まれたシリコン基板側壁（Ａ２）を他方の静電容量素子の電極として用い、第１面溝Ｏ１およびＯ２の圧力と第２面溝Ｑ２の圧力差により前記シリコン基板側壁Ａ１およびＡ２が変形することにより、第２面溝Ｑ２における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーであり、
前記第１面溝Ｏ１およびＯ２は第２面溝によって囲まれていて、シリコン基板の上面（第１面）側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサーである。
【００１７】
（２５）本発明は、上面（第１面）側に低濃度不純物領域を有し、その下側に下面（第２面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、第１面側から形成され第２面に達する貫通溝（第１面貫通溝Ｒ１）および第２面側から形成され基板厚み方向に対して第１面側の低濃度不純物領域に達するが第１面には達しない溝（第２面溝）を有する静電容量型圧力センサーであって、
隣接する第１面貫通溝Ｒ１および第２面溝Ｑ２により挟まれたシリコン基板側壁（Ａ１）を一方の静電容量素子の電極として用い、第２面溝Ｑ２を挟んで第１面貫通溝Ｒ１と対向する第１面貫通溝Ｒ２および第２面溝Ｑ２により挟まれたシリコン基板側壁（Ａ２）を他方の静電容量素子の電極として用い、第１面貫通溝Ｒ１およびＲ２の圧力と第２面溝Ｑ２の圧力差により前記シリコン基板側壁Ａ１およびＡ２が変形することにより、第２面溝Ｑ２における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーであり、
前記第１面貫通溝Ｒ１およびＲ２は第２面溝によって囲まれていて、シリコン基板の上面（第１面）側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサーである。
【００１８】
（２６）本発明は、第１面貫通溝Ｒ１およびＲ２の第２面側は絶縁基板が付着して閉じられていることを特徴とする、（２５）に記載の静電容量型圧力センサーである。
（２７）本発明は、第２面溝Ｑ２側の上部における低濃度不純物領域には、これと逆導電型の高濃度不純物拡散層を形成しないことを特徴とする静電容量型圧力センサーであって、第２面溝Ｑ２側とは異なる第２面貫通溝の上部における低濃度不純物領域（Ｂ領域）における上面およびそれにつながる第１面溝Ｏ１およびＯ２、或いは第１面貫通溝Ｒ１およ

びＲ２の側壁における低濃度不純物領域にこれと逆導電型の高濃度不純物拡散層を形成するとともに、前記Ｂ領域における上面に形成された高濃度不純物拡散層に接続する電極・配線（Ｃ電極・配線）を形成し、第２面溝Ｑ２側の第１面溝Ｏ１および第１面溝Ｏ２あるいは、第１面貫通溝Ｒ１および第１面貫通溝Ｒ２の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板と、第１面溝Ｏ１および第１面溝Ｏ２あるいは、第１面貫通溝Ｒ１およびＲ２の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板を通じて前記Ｃ電極・配線と電気的に接続していることを特徴とする、（２４）～（２６）のいずれかの項に記載の静電容量型圧力センサーである。

【００１９】

（２８）本発明は、第２面溝Ｑ２側の上部における低濃度不純物領域の第１面には、これと逆導電型の高濃度不純物拡散層を形成しないことを特徴とする静電容量型圧力センサーであって、第２面溝Ｑ２側とは異なる第２面貫通溝の上部における低濃度不純物領域（Ｂ領域）における上面およびそれにつながる第１面溝Ｏ１およびＯ２、或いは第１面貫通溝Ｒ１およびＲ２の側壁における低濃度不純物領域にこれと逆導電型の高濃度不純物拡散層を形成するとともに、前記Ｂ領域における上面に形成された高濃度不純物拡散層に接続する電極・配線（Ｃ電極・配線）を形成し、第２面溝Ｑ２側の第１面溝Ｏ１および第１面溝Ｏ２あるいは、第１面貫通溝Ｒ１および第１面貫通溝Ｒ２の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板と、第１面溝Ｏ１および第１面溝Ｏ２あるいは、第１面貫通溝Ｒ１およびＲ２の側壁における高濃度不純物（低抵抗）領域であるシリコン半導体基板を通じて前記Ｃ電極・配線と電気的に接続していることを特徴とする、（２４）～（２６）のいずれかの項に記載の静電容量型圧力センサーである。

（２９）本発明は、低濃度不純物領域は高濃度不純物を有する低抵抗シリコン基板上にエピタキシャル成長法により形成した領域であることを特徴とする、（２４）～（２８）のいずれかの項に記載の静電容量型圧力センサーである。

（３０）本発明は、低濃度不純物領域は高濃度不純物を有する低抵抗シリコン基板上に高濃度不純物を有する高抵抗シリコン基板を貼り合わせることによって形成された領域であることを特徴とする、（２４）～（２８）のいずれかの項に記載の静電容量型圧力センサーである。

（３１）本発明は、第１面溝Ｏ１およびＯ２或いは、第１面貫通溝Ｒ１およびＲ２の低濃度不純物領域には、これと逆導電型の不純物拡散層を、回転イオン注入法またはプリデポ法により導入した高濃度不純物層から熱処理により拡散させて作成したものであることを特徴とする、（２４）～（３０）のいずれかの項に記載の静電容量型圧力センサーである。

（３２）本発明は、トランジスタ等の半導体デバイスが形成されたシリコン基板と同一のシリコン基板に搭載されていることを特徴とする、（２４）～（３１）のいずれかの項に記載の静電容量型圧力センサーである。

（３３）本発明は、（２４）～（３１）のいずれかの項に記載の静電容量型圧力センサーを同一チップ内に搭載したことを特徴とする半導体デバイス。

【００２０】

（３４）本発明は、上面（第１面）側に低濃度不純物領域を有し、その下側に下面（第２面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、

第１面側から第２面側に達しない溝（第１面溝）を形成する工程、および

第２面側から第１面側の低濃度不純物領域に達するが第１面には達しない溝（第２面溝）を形成する工程を含むことを特徴とする、静電容量型圧力センサーの製造方法であって、隣接する第１面溝Ｏ１および第２面溝Ｑ２により挟まれたシリコン基板側壁（Ａ１）を一方の静電容量素子の電極として用い、第２面溝Ｑ２を挟んで第１面溝Ｏ１と対向する第１面溝Ｏ２および第２面溝Ｑ２により挟まれたシリコン基板側壁（Ａ２）を他方の静電容量素子の電極として用い、第１面溝Ｏ１およびＯ２の圧力と第２面溝Ｑ２の圧力差により前記シリコン基板側壁Ａ１およびＡ２が変形することにより、第２面溝Ｑ２における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧

力センサーの製造方法であり、
前記第１面溝Ｏ１およびＯ２は第２面溝によって囲まれていて、シリコン基板の上面（第１面）側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサーの製造方法である。
【００２１】
（３５）本発明は、上面（第１面）側に低濃度不純物領域を有し、その下側に下面（第２面）に達する逆導電型の高濃度不純物領域を有するシリコン基板において、
第１面側から第２面に達する貫通溝（第１面貫通溝）を形成する工程、および
第２面側から第１面側の低濃度不純物領域に達するが第１面には達しない溝（第２面溝）を形成する工程を含むことを特徴とする、静電容量型圧力センサーの製造方法であって、
隣接する第１面貫通溝（第１面貫通溝Ｒ１）および第２面溝（第２面溝Ｑ２）により挟まれたシリコン基板側壁（Ａ１）を一方の静電容量素子の電極として用い、第２面溝Ｑ２を挟んで第１面貫通溝Ｒ１と対向する第１面貫通溝Ｒ２および第２面溝Ｑ２により挟まれたシリコン基板側壁（Ａ２）を他方の静電容量素子の電極として用い、第１面貫通溝Ｒ１およびＲ２の圧力と第２面溝Ｑ２の圧力差により前記シリコン基板側壁Ａ１およびＡ２が変形することにより、第２面溝Ｑ２における静電容量素子の電気容量が変化することによって圧力検出を行うことを特徴とする静電容量型圧力センサーの製造方法であり、
前記第１面貫通溝Ｒ１およびＲ２は第２面溝によって囲まれていて、シリコン基板の上面（第１面）側における低濃度不純物領域を有するシリコン基板によって支持されていることを特徴とする静電容量型圧力センサーの製造方法である。
（３６）本発明は、前記第１面貫通溝を形成した後に、第１面貫通溝の第２面側に絶縁基板を付着する工程をさらに含み、これによって、第１面貫通溝の第２面側は閉じられていることを特徴とする、（３５）に記載の静電容量型圧力センサーの製造方法である。
（３７）本発明は、第１面貫通溝における側壁の低濃度基板表面にこれと逆導電型の不純物層をプリデポ法により、或いは回転イオン注入法により導入する工程をさらに含むことを特徴とする、（３４）～（３６）のいずれかの項に記載の静電容量型圧力センサーの製造方法である。
【００２２】
（３８）本発明は、半導体基板の厚み方向に深い溝または貫通孔を形成して、溝または貫通孔同士の間で形成される容量を用いて、圧力センサーを形成する。また、この溝または貫通孔側面（側壁）にピエゾ抵抗を形成して、貫通孔側壁の変形によるピエゾ抵抗の変化を利用して、圧力センサーを形成する。
（３９）本発明は、半導体基板の厚み方向に形成された複数の溝部を有する半導体装置において、隣接する複数の溝部の１つの溝部（第１溝部）内の空間の圧力と、これと隣接する溝部（第２溝部）内の空間の圧力によって、第１溝部と第2溝部の間の側壁（隔壁）が変形することを利用した圧力センサーを有する半導体装置である。
（４０）本発明は、第１溝部内および／または第２溝部内の容量変化により圧力検出をする静電容量型圧力センサーを有し、第１溝部の開口部をキャップにより気密にして一定の圧力に保持したことを特徴とする。さらに、第１溝部の開口部に１つまたは複数の圧力導入孔を設けたキャップを取り付け、第２溝部の開口部に１つまたは複数の圧力導入孔を設けたキャップを取り付けたことを特徴とする。
【００２３】
（４１）本発明は、第２溝部に対して第1溝部と対向する、第２溝部に隣接する第３の溝部（第３溝部）を有する半導体装置において、第１溝部内および第３溝部内は同じ圧力になり、この圧力は第２溝部内の圧力と異なり、第１溝部と第２溝部との間の側壁（隔壁）において第１溝部側壁に第1の電極が形成され、第３の溝部と第２の溝部との間の側壁（隔壁）において第３の溝部側壁に第２の電極が形成され、第１の電極と第２の電極の間で容量が形成されていることを特徴とする。第１溝部の対向する２つの側壁に分離された２つの電極を有し、これらの２つの電極間で第1溝部内空間容量が形成されていることを特徴とする。

（４２）本発明は、第２溝部の対向する２つの側壁に分離された２つの電極を有し、これらの２つの電極間で第２溝部内空間容量が形成されていて、２つ以上の容量が並列に接続していることを特徴とする。或いは、２つ以上の容量が直列に接続していることを特徴とする。

（４３）本発明は、半導体基板の厚み方向に形成された、半導体基板の第１の面と第２の面とを貫通した複数の貫通孔を有する半導体装置において、隣接する複数の貫通孔の１つの貫通孔（第１貫通孔）内の空間の圧力と、これと隣接する貫通孔（第２貫通孔）内の空間の圧力によって、第１貫通孔と第2貫通孔の間の側壁（隔壁）が変形することを利用し、第１貫通孔内および／または第２貫通孔内の容量変化により圧力検出をする静電容量型圧力センサーを有し、第１貫通孔の開口部をキャップにより気密にして一定の圧力に保持したことを特徴とする。また、第１貫通孔の開口部に１つまたは複数の圧力導入孔を設けたキャップを取り付け、第２貫通孔の開口部に１つまたは複数の圧力導入孔を設けたキャップを取り付けたことを特徴とする。

【００２４】

（４４）本発明は、第２貫通孔に対して第1貫通孔と対向する、第２貫通孔に隣接する第３の貫通孔（第３貫通孔）を有する半導体装置において、第１貫通孔内および第３貫通孔内は同じ圧力になり、この圧力は第２貫通孔内の圧力と異なり、第１貫通孔と第２貫通孔との間の側壁（隔壁）において第１貫通孔側壁に第1の電極が形成され、第３の貫通孔と第２の貫通孔との間の側壁（隔壁）において第３の貫通孔側壁に第２の電極が形成され、第１の電極と第2の電極の間で容量が形成されていることを特徴とする。さらに、第１貫通孔の対向する２つの側壁に分離された２つの電極を有し、これらの２つの電極間で第1貫通孔内空間容量が形成されていることを特徴とする。

（４５）本発明は、第２貫通孔の対向する２つの側壁に分離された２つの電極を有し、これらの２つの電極間で第２貫通孔内空間容量が形成されていて、２つ以上の容量が並列に接続していることを特徴とする。或いは、２つ以上の容量が直列に接続していることを特徴とする。

（４６）本発明は、前記側壁（隔壁）に形成されたピエゾ抵抗の変化により圧力検出をするピエゾ抵抗型圧力センサーを有する。さらに、２つ以上の溝部側壁に形成された抵抗が並列に接続していることを特徴とする。或いは、２つ以上の溝部側壁に形成された抵抗が直列に接続していることを特徴とする。或いは、４つの抵抗体が１つの溝部側壁に形成された環状直列に接続していることを特徴とする。また、第１溝部または第１貫通孔の開口部をキャップにより気密にして一定の圧力に保持し、また、第１溝部および／または第２溝部、あるいは第１貫通孔および／または第２貫通孔の開口部に１つまたは複数の圧力導入孔を設けたキャップを取り付けたことを特徴とする。

【００２５】

（４７）本発明は、第１面（主面）および第２面（裏面）からなる基板において、隣接する複数の凹部が基板中に形成され、前記隣接する凹部に挟まれた基板側壁をダイヤフラムとする圧力センサーであって、前記基板側壁上に形成された第１導電体膜、前記第１導電体膜上に作成された圧電体膜、および前記圧電体膜上に形成された第２導電体膜を含み、前記隣接する複数の凹部内の異なる圧力差により前記基板側壁とともに前記圧電体膜が変形することによって発生する電位差を前記第１導電体膜および前記第２導電体膜を用いて検出することを特徴とする圧力センサーであり、前記基板側壁は前記基板の第１面または第２面に垂直または略垂直（第１面または第２面に対して傾きが２０度以下、好適には１０度以下、もっと好適には５度以下）であることを特徴とし、また、圧力センサーは、前記基板側壁の両側に形成されており、あるいは、前記隣接する凹部の一方（第１凹部）は前記基板の第１面側から形成し、前記隣接する凹部の他方（第２凹部）は前記基板の第２面側から形成したものであり、あるいは、前記第１凹部は前記基板の第２面側に貫通しておらず、前記第２凹部は第２面側に貫通しておらず、あるいは、前記隣接する凹部（第１凹部および第２凹部）はともに前記基板の第１面側から形成したものであるか、あるいは前記隣接する凹部（第１凹部および第２凹部）はともに前記基板の第２面側から形成した

ものであり、あるいは、前記隣接する凹部（第１凹部および第２凹部）は第１面側から第２面側に貫通した貫通溝であるか、あるいは前記隣接する凹部（第１凹部および第２凹部）は第２面側から第１面側に貫通した貫通溝であり、さらに、前記凹部の第１面側および／または第２面側は前記基板とは異なる薄板で被われていることを特徴とし、また、前記凹部を被っている薄板の一部に前記凹部内に圧力を伝達する圧力伝達孔が開いており、また、基板は、半導体基板または導電体基板であり、前記基板側壁および第１導電体膜の間に絶縁膜を介在していて、さらに、前記圧力センサーおよび前記トランジスタは１チップ内にともに搭載されており、あるいは、前記基板はポリマーであり、前記ポリマー内にインプリント法を用いて前記凹部を形成することを特徴とする。

【００２６】

（４８）本発明は、（４７）に加えて、前記基板側壁の両側に形成された圧力センサーにおいて、前記基板の第１面側に形成され前記第１面側に開口した第１凹部側の第１導電体膜および第２導電体膜と接続する引き出し電極パッドは前記基板の第１面側に形成されており、前記基板の第２面側に形成され前記第２面側に開口した第２凹部側の第１導電体膜（第３導電体膜）および第２導電体膜（第４導電体膜）と接続する引き出し電極パッドは前記基板の第２面側に形成されており、さらに前記基板内に複数の圧力センサーが形成されている場合において、複数の圧力センサーが接続されており、同じ極性の電位を有する導電体膜および／または電極は接続されて電位を増大させていることを特徴とする。

【００２７】

（４８）本発明は、半導体基板上に形成された絶縁体膜内に形成された複数の凹部を有する圧力センサーであって、かつ、隣接する２つの凹部（第１凹部および第２凹部）に挟まれた絶縁体膜側壁をダイヤフラムとし、前記絶縁体膜側壁の側面に形成された第１導電体膜、前記第１導電体膜上に形成された圧電体膜、および前記圧電体膜上に形成された第２導電体膜を有する圧力センサーであって、前記２つの凹部（第１凹部および第２凹部）の間の圧力差によって前記絶縁体膜側壁およびその上に形成した前記圧電体膜が変形することにより、前記圧電体膜の両側の面に発生した電位差を前記第１導電体および前記第２導電体を通して測定することによって、前記２つの凹部（第１凹部および第２凹部）の間の圧力差を検出することを特徴とする圧力センサーであり、また、第１導電体膜、前記第１導電体膜上に形成された圧電体膜、および前記圧電体膜上に形成された第２導電体膜は、前記絶縁体膜側壁の両方の側面に形成されていて、また、前記絶縁体膜はポリマーまたはセラミックまたはこれらの混合体であり、あるいは前記絶縁体膜内の凹部はインプリント法を用いて形成したものであり、前記絶縁体膜は半導体基板内に形成した凹部に形成されていることを特徴とする。

【００２８】

（４９）本発明は、第１面（主面）および第２面（裏面）からなる基板において、隣接する第１面側を開口部とする第１凹部および第２面側を開口部とする第２凹部により挟まれた基板側壁をダイヤフラムとし、前記基板側壁上に形成された圧電体膜を有する圧力センサーにおいて、第１凹部を形成する工程、第１凹部側面に第１導電体膜を形成する工程、前記第１導電体膜上に第１の圧電体膜を形成する工程、前記圧電体膜上に第２導電体膜を形成する工程、第１面上に第１凹部をカバーする第１の薄板を付着する工程、第２凹部を形成する工程、第２凹部側面に第３導電体膜を形成する工程、前記第２導電体膜上に第２の圧電体膜を形成する工程、前記第２の圧電体膜上に第４導電体膜を形成する工程、および第２面上に第２凹部をカバーする第２の薄板を付着する工程、を含むことを特徴とする圧力センサーの製造方法であり、さらに、前記第１凹部は前記基板の第２面側に貫通する貫通溝であり、あるいは前記第２凹部は前記基板の第１面側に貫通する貫通溝であり、さらに、第１導電体膜と接続する第１の電極・配線を第１面側に形成する工程、第２導電体膜と接続する第２の電極・配線を第１面側に形成する工程、第３導電体膜と接続する第３の電極・配線を第２面側に形成する工程、および第４導電体膜と接続する第４の電極・配線を第２面側に形成する工程を含むことを特徴とする。

【００２９】

（５０）本発明は、第１面（主面）および第２面（裏面）からなる基板において、隣接する第１面側を開口部とする第１凹部および第２凹部により挟まれた基板側壁をダイヤフラムとし、前記基板側壁上に形成された圧電体膜を有する圧力センサーにおいて、前記第１凹部および第２凹部を形成する工程、前記第１凹部側面に第１導電体膜を形成する工程、前記第１導電体膜上に第１の圧電体膜を形成する工程、前記第１の圧電体膜上に第２導電体膜を形成する工程、前記第１面上に第１凹部および第２凹部をカバーする第１の薄板を付着する工程を含むことを特徴とする圧力センサーの製造方法であり、さらに、第２凹部側面に第３導電体膜を形成する工程、前記第３導電体膜上に第２の圧電体膜を形成する工程、および前記第２の圧電体膜上に第４導電体膜を形成する工程を含むことを特徴とし、また、前記第１凹部および第２凹部は前記基板の第２面側に貫通する貫通溝であり、あるいはさらに、第１導電体膜と接続する第１の電極・配線を第１面側に形成する工程、第２導電体膜と接続する第２の電極・配線を第１面側に形成する工程、第３導電体膜と接続する第３の電極・配線を第１面側に形成する工程、および第４導電体膜と接続する第４の電極・配線を第１面側に形成する工程を含むことを特徴とする。

【００３０】

（５１）本発明は、第１面（主面）および第２面（裏面）からなる圧電体基板において、隣接する複数の凹部が圧電体基板中に形成され、前記隣接する凹部に挟まれた圧電体基板側壁をダイヤフラムとする圧力センサーであって、前記圧電体基板側壁の一方の側面上に形成された第１導電体膜および前記圧電体基板側壁の他方の側面上に形成された第２導電体膜を含み、前記隣接する複数の凹部内の異なる圧力差により前記圧電体基板側壁が変形することによって発生する電位差を前記第１導電体膜および前記第２導電体膜を用いて検出することを特徴とする圧力センサーであり、また、前記圧電体基板側壁は前記圧電体基板の第１面または第２面に垂直または略垂直（第１面または第２面に対して傾きが２０度以下、好適には１０度以下、もっと好適には５度以下）であることを特徴とし、

【００３１】

（５１－２）本発明は、（５１）に加えて、前記隣接する凹部の一方（第１凹部）は前記基板の第１面側から形成し、前記隣接する凹部の他方（第２凹部）は前記基板の第２面側から形成したものであり、また、記第１凹部は前記基板の第２面側に貫通しておらず、前記第２凹部は第２面側に貫通していないことを特徴とし、あるいは前記第１凹部は前記基板の第２面側に貫通し、および／または前記第２凹部は第２面側に貫通しており、あるいは、前記隣接する凹部（第１凹部、第２凹部）はともに前記基板の第１面側から形成したものであるか、あるいは前記隣接する凹部（第１凹部、第２凹部）はともに前記基板の第２面側から形成したものであり、さらに前記隣接する凹部は第１面側から第２面側に貫通した貫通溝であるか、あるいは前記隣接する凹部は第２面側から第１面側に貫通した貫通溝であることを特徴とする。あるいはさらに前記凹部の第１面側および／または第２面側は前記基板とは異なる薄板で被われていることを特徴とし、また、前記凹部を被っている薄板の一部に前記凹部内に圧力を伝達する圧力伝達孔が開いており、あるいは、圧電体基板は圧電性ポリマーであり、前記圧電性ポリマー内にインプリント法を用いて前記凹部を形成することを特徴とし、あるいは圧電体基板は圧電性セラミックであり、前記圧電性セラミック内にインプリント法を用いて前記凹部を形成することを特徴とする。さらに、基板内に複数の圧力センサーが形成されている場合において、複数の圧力センサーが接続されており、同じ極性の電位を有する導電体膜および／または電極は接続されて電位を増大させていることを特徴とする。

【００３２】

（５２）本発明は、第１面（主面）および第２面（裏面）からなる圧電体基板において、隣接する第１面側を開口部とする第１凹部および第２面側を開口部とする第２凹部により挟まれた圧電体基板側壁をダイヤフラムとする圧力センサーにおいて、第１凹部を形成する工程、第１凹部側面に第１導電体膜を形成する工程、第１面上に第１凹部をカバーする第１の薄板を付着する工程、第２凹部を形成する工程、第２凹部側面に第２導電体膜を形成する工程、および第２面上に第２凹部をカバーする第２の薄板を付着する工程を含むこ

とを特徴とする圧力センサーの製造方法であり、さらに、前記第１凹部は前記基板の第２面側に貫通する貫通溝であり、また、前記第２凹部は前記基板の第１面側に貫通する貫通溝である。

【００３３】

（５３）本発明は、第１面（主面）および第２面（裏面）からなる圧電体基板において、隣接する第１面側を開口部とする第１凹部および第２凹部により挟まれた圧電体基板側壁をダイヤフラムとする圧力センサーにおいて、第１凹部および第２凹部を形成する工程、第１凹部側面に第１導電体膜を形成する工程、第２凹部側面に第２導電体膜を形成する工程、および第１面上に第１凹部および第２凹部をカバーする第１の薄板を付着する工程を含むことを特徴とする圧力センサーの製造方法であり、さらに前記第１凹部および第２凹部は前記基板の第２面側に貫通する貫通溝である。

【００３４】

（５４）本発明は、半導体基板上に形成された圧電体膜内に形成された複数の凹部を有する圧力センサーであって、隣接する２つの凹部（第１凹部および第２凹部）に挟まれた圧電体膜側壁をダイヤフラムとする圧力センサーにおいて、前記２つの凹部（第１凹部および第２凹部）の間の圧力差によって前記圧電体膜側壁が変形することにより前記圧電体膜側壁の両側の面に発生した電位差を用いて、前記２つの凹部（第１凹部および第２凹部）の間の圧力差を検出することを特徴とする圧力センサーであり、さらにまた前記圧電体膜はポリマーまたはセラミックまたはこれらの混合体であり、さらに前記圧電体膜内の凹部はインプリント法を用いて形成したものであり、また前記圧電体膜は半導体基板内に形成した凹部に形成されており、さらにあるいは、前記圧電体膜内に複数の圧力センサーが形成されている場合において、複数の圧力センサーが接続されており、同じ極性の電位を有する導電体膜および／または電極は接続されて電位を増大させていることを特徴とし、また、半導体基板内には圧力センサー以外のデバイスが存在し、前記圧力センサーと前記圧力センサー以外のデバイスは前記圧電体膜側壁の両側の面に形成した導電体膜を少なくとも介して接続していることを特徴とする。

【００３５】

（５５）本発明は、第１面（主面）および第２面（裏面）からなる基板において、隣接する複数の凹部（第１凹部および第２凹部）が基板中に形成され、前記隣接する凹部に挟まれた基板側壁をダイヤフラムとする圧力センサーであって、隣接する複数の凹部（第１凹部および第２凹部）の間の圧力差によって前記基板側壁が変形することにより前記基板側壁上に形成されたピエゾ抵抗の抵抗が変化することを用いて、前記隣接する複数の凹部（第１凹部および第２凹部）の間の圧力差を検出することを特徴とする圧力センサーであり、また前記基板側壁は前記圧電体基板の第１面または第２面に垂直または略垂直（第１面または第２面に対して傾きが２０度以下、好適には１０度以下、もっと好適には５度以下）であり、あるいはさらに、前記隣接する複数の凹部（第１凹部および第２凹部）において、前記第１凹部は前記基板の第１面側を開口部として第１面側から形成され、前記第２凹部は前記基板の第２面側を開口部として第２面側から形成されたものであり、あるいはさらに、前記第１凹部は前記基板の第２面側に貫通する貫通溝であり、および／または前記第２凹部は前記基板の第１面側に貫通する貫通溝である。

【００３６】

（５６）本発明は、（５５）に加えて、前記隣接する複数の凹部（第１凹部および第２凹部）は、前記基板の第１面側を開口部として第１面側から形成されたものであり、さらに前記隣接する複数の凹部（第１凹部および第２凹部）は、前記基板の第２面側に貫通する貫通溝であり、あるいは前記ピエゾ抵抗は薄膜抵抗であり、あるいはさらに、基板は半導体基板であり、前記ピエゾ抵抗はプリデポ法またはイオン注入法により形成した拡散抵抗であるか、または薄膜抵抗であることを特徴とし、また基板内に圧力センサーの他にトランジスタを搭載し、圧力センサーからの信号を処理する演算回路を有し、あるいはさらに基板はポリマーであり、凹部はインプリント法により形成されることを特徴とし、あるいはさらに、前記ピエゾ抵抗の変化は基板側壁に形成されたブリッジ回路を用いて検出する

ことを特徴とし、あるいはさらに複数の圧力センサーを接続して前記ピエゾ抵抗の変化を増幅させることを特徴とする。

（５６－２）本発明は、半導体基板上に形成された絶縁体膜内に形成された複数の凹部を有する圧力センサーであって、隣接する２つの凹部（第１凹部および第２凹部）に挟まれた絶縁体膜側壁をダイヤフラムとし、隣接する複数の凹部（第１凹部および第２凹部）の間の圧力差によって前記絶縁体膜側壁が変形することにより前記絶縁体膜側壁上に形成されたピエゾ抵抗の抵抗が変化することを用いて、前記隣接する複数の凹部（第１凹部および第２凹部）の間の圧力差を検出することを特徴とし、前記絶縁体膜はポリマーであり、前記凹部はインプリント法により形成され、前記ピエゾ抵抗は薄膜抵抗であることを特徴とする。

【００３７】

（５７）本発明は、第１面（主面）および第２面（裏面）からなる基板において、隣接する複数の凹部（第１凹部および第２凹部）が基板中に形成され、前記隣接する凹部に挟まれた基板側壁をダイヤフラムとする圧力センサーであって、隣接する複数の凹部（第１凹部および第２凹部）の間の圧力差によって前記基板側壁が変形することにより前記凹部内の静電容量が変化することを用いて、前記隣接する複数の凹部（第１凹部および第２凹部）の間の圧力差を検出することを特徴とする圧力センサーであり、また前記圧電体基板側壁は前記圧電体基板の第１面または第２面に垂直または略垂直（第１面または第２面に対して傾きが２０度以下、好適には１０度以下、もっと好適には５度以下）であり、あるいはさらに前記隣接する複数の凹部（第１凹部および第２凹部）において、前記第１凹部は前記基板の第１面側を開口部として第１面側から形成され、前記第２凹部は前記基板の第２面側を開口部として第２面側から形成されたものであり、さらに前記第１凹部は前記基板の第２面側に貫通する貫通溝であり、および／または前記第２凹部は前記基板の第１面側に貫通する貫通溝であり、あるいはさらに前記隣接する複数の凹部（第１凹部および第２凹部）は、前記基板の第１面側を開口部として第１面側から形成されたものであることを特徴とし、また前記隣接する複数の凹部（第１凹部および第２凹部）は、前記基板の第２面側に貫通する貫通溝であり、あるいはさらに前記基板はポリマーであり、前記凹部はインプリント法により形成されることを特徴とする。

【００３８】

（５８）本発明は、半導体基板上に形成された絶縁体膜内に形成された複数の凹部を有する圧力センサーであって、隣接する２つの凹部（第１凹部および第２凹部）に挟まれた絶縁体膜側壁をダイヤフラムとし、前記凹部内の対向する側面に形成された対向電極を有する圧力センサーにおいて、前記２つの凹部（第１凹部および第２凹部）の間の圧力差によって前記絶縁体膜側壁が変形することにより、前記凹部内の対向電極間の静電容量の変化を用いて、前記２つの凹部（第１凹部および第２凹部）の間の圧力差を検出することを特徴とする圧力センサーであり、また前記絶縁体膜はポリマーまたはセラミックであり、前記凹部はインプリント法により形成されることを特徴とし、あるいはさらに前記絶縁体膜は半導体基板内に形成した凹部に形成されており、あるいはさらに前記凹部の開口部は薄板で被われており、さらに前記凹部を被っている薄板の一部に前記凹部内に圧力を伝達する圧力伝達孔が開いていることを特徴とする。

【００３９】

（５９）本発明は、第１面から第２面に貫通する複数の貫通溝を有する基板を用いた媒体吐出デバイスにおいて、隣接する複数の貫通溝のうち少なくとも１つの貫通溝を媒体吐出用貫通溝とし、少なくとも１つの貫通溝を圧力が変化可能な貫通溝（圧力可変貫通溝）とし、前記圧力可変貫通溝内の圧力を変化させることによって、前記圧力可変貫通溝と前記媒体吐出用貫通溝との間の基板側壁が膨張または収縮することを用いて、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出することを特徴とする媒体吐出デバイスであり、あるいはさらに前記貫通溝の第１面側に第１の薄板が付着し、前記貫通溝をカバーするとともに、前記圧力可変貫通溝において前記第１の薄板には圧力伝達孔が開口し、前記媒体吐出用貫通溝において前

記第１の薄板には媒体導入孔が開口しており、前記貫通溝の第２面側に第２の薄板が付着し、前記貫通溝をカバーするとともに、前記媒体吐出用貫通溝において前記第２の薄板には媒体吐出孔が開口しており、前記圧力可変貫通溝の圧力伝達孔を通じて前記圧力可変貫通溝の圧力を隣接する前記媒体吐出用貫通溝の圧力よりも低下させることによって、前記圧力可変貫通溝および媒体吐出用貫通溝の間の前記基板側壁を前記圧力可変貫通溝側へ膨らませることにより、前記媒体吐出用貫通溝の媒体導入孔から媒体を前記媒体吐出用貫通溝内へ導入し、前記圧力可変貫通溝の圧力伝達孔を通じて前記圧力可変貫通溝の圧力を隣接する前記媒体吐出用貫通溝の圧力よりも上昇させることによって、前記圧力可変貫通溝および媒体吐出用貫通溝の間の前記基板側壁を前記媒体吐出用貫通溝側へ膨らませることにより、前記媒体吐出用貫通溝の媒体吐出孔から媒体を前記媒体吐出用貫通溝外へ排出することを特徴とする。

【００４０】

（６０）本発明は、第１面から第２面に貫通する複数の貫通溝を有する基板を用いた媒体吐出デバイスにおいて、隣接する複数の貫通溝のうち少なくとも１つの貫通溝を媒体吐出用貫通溝とし、前記媒体吐出用貫通溝および前記媒体吐出用貫通溝と隣接する貫通溝（基板側壁可変貫通溝）の間の基板側壁は、前記基板側壁可変貫通溝側および／または前記媒体吐出用貫通溝側における前記基板側壁上に形成した第１導電体膜、前記第１導電体膜上の圧電体膜および前記圧電体膜上の第２導電体膜を有することを特徴とし、前記１導電体膜および前記第２導電体膜の間に電圧を印加することによって前記圧電体膜を変形させて前記基板側壁を変形させることにより、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出することを特徴とする媒体吐出デバイスである。

【００４１】

（６１）本発明は、第１面から第２面に貫通する複数の貫通溝を有する圧電体基板を用いた媒体吐出デバイスにおいて、隣接する複数の貫通溝のうち少なくとも１つの貫通溝を媒体吐出用貫通溝とし、前記媒体吐出用貫通溝および前記媒体吐出用貫通溝と隣接する貫通溝（基板側壁可変貫通溝）の間の圧電体基板側壁において、前記媒体吐出用貫通溝側の圧電体基板側壁上に形成した第１導電体膜および前記基板側壁可変貫通溝側の圧電体基板側壁上に形成した第２導電体膜を有することを特徴とし、前記１導電体膜および前記第２導電体膜の間に電圧を印加することによって前記圧電体基板側壁を変形させることにより、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出することを特徴とする媒体吐出デバイスである。

【００４２】

（６２）本発明は、第１面から第２面に貫通する複数の貫通溝を有する基板を用いた媒体を移動するポンプデバイスにおいて、隣接する複数の貫通溝のうち少なくとも１つの貫通溝を媒体吐出用貫通溝とし、少なくとも１つの貫通溝を圧力が変化可能な貫通溝（圧力可変貫通溝）とし、前記圧力可変貫通溝内の圧力を変化させることによって、前記圧力可変貫通溝と前記媒体吐出用貫通溝との間の基板側壁が膨張または収縮することを用いて、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出するとともに、複数の媒体吐出用貫通溝は前記媒体媒体吐出用貫通溝を被う前記基板の第１面に付着した第１の薄板および／または前記基板の第２面に付着した第２の薄板に形成された媒体流動通路により接続し、媒体が１つの媒体吐出用貫通溝から前記媒体流動通路を通り他方の媒体吐出用貫通溝へ移動することを特徴とするポンプデバイス。

【００４３】

（６３）本発明は、第１面から第２面に貫通する複数の貫通溝を有する基板を用いた媒体を移動するポンプデバイスにおいて、隣接する複数の貫通溝のうち少なくとも１つの貫通溝を媒体吐出用貫通溝とし、少なくとも１つの貫通溝を内容積が変化可能な貫通溝（内容積可変貫通溝）とし、前記媒体吐出用貫通溝側および／または前記内容積可変貫通溝側における前記媒体吐出用貫通溝と前記内容積可変貫通溝との間の基板側壁上に第１の導電体

膜、前記第１の導電体膜上に圧電体膜、および前記圧電体膜上に第２の導電体膜を有し、前記第１の導電体膜および第２の導電体膜に電圧を印加することにより前記圧電体膜を変形して、前記基板側壁が膨張または収縮することを用いて、前記媒体吐出用貫通溝内へ媒体を導入するか、あるいは前記媒体吐出用貫通溝内の媒体を前記媒体吐出用貫通溝から吐出するとともに、複数の媒体吐出用貫通溝は前記媒体媒体吐出用貫通溝を被う前記基板の第１面に付着した第１の薄板および／または前記基板の第２面に付着した第２の薄板に形成された媒体流動通路により接続し、媒体が１つの媒体吐出用貫通溝から前記媒体流動通路を通り他方の媒体吐出用貫通溝へ移動することを特徴とするポンプデバイスである。

【００４４】

（６４）本発明は、基板内に形成され入り口及び出口を有する第１凹部および第２凹部を含み、前記第１凹部および第２凹部の開口部は薄板でカバーされた熱交換器であって、熱媒体が第１凹部の入り口から入り、出口から出ていき、熱交換媒体が第２凹部の入り口から入り、出口から出ていき、第１凹部は第２凹部と隣接し、第１凹部および第２凹部の間の基板側壁を通して第１凹部内の熱媒体の熱が第２凹部内の熱交換媒体に移動することを特徴とする熱交換器であり、また、第１凹部および／または第２凹部は貫通溝であり、前記貫通溝の上面および下面は薄板でカバーされており、あるいはさらに基板は、熱良導体であり、さらに熱良導体は、炭素、窒化アルミニウム、金、銀、銅、アルミニウム、またはシリコンであることを特徴とする。

【００４５】

（６５）本発明は、第１凹部を有する第１基板および前記第１凹部の内サイズより小さな外サイズを有する第１凸部を持つ第２基板から構成される加速度センサーであって、前記第１凸部が前記第１凹部内に挿入された状態で前記第１基板および前記第２基板が付着し、前記第１凹部の内面および前記第１凸部の外面が離間して対向した構造であり、前記第１凸部および第１凹部の間の静電容量の変化を用いて加速度を検出することを特徴とする加速度センサーであり、また、前記第１凹部は矩形形状であり、前記第１凸部は矩形形状であり、前記第１凹部の内側面は前記第１凸部の外側面と対向しており、あるいはさらに、前記第１凹部内側面は多角形柱側面であり、前記第１凸部外側面は多角形柱側面であり、前記第１凹部の内側面は前記第１凸部の外側面と対向しており、あるいはさらに、前記第１凸部の外側面は曲面を有した形状であり、前記第１凹部の内側面は前記第１凸部外側面の曲面に対向した曲面であり、さらに前記第１凸部の外側面および第１凹部の内側面は円柱側面または楕円柱側面であることを特徴とする。

【００４６】

（６６）本発明は、（６５）に加えて、前記第１凸部の４つの外側面のうち少なくとも１つの外側面には導電体膜が形成され、当該第１凸部外側面上の導電体膜は静電容量の一方の電極となっており、および／または、前記第１凸部外側面上の導電体膜に対向する前記第１凹部の内側面に導電体膜が形成され、当該第１凹部内側面上の導電体膜は静電容量の一方の電極となっており、あるいはさらに前記第１凸部外側面上の導電体膜上に絶縁膜が形成されており、および／または前記第１凹部外側面上の導電体膜上に絶縁膜が形成されており、あるいはさらに第１凸部外側面のすべての面に導電体膜（第１導電体膜）が形成されており当該第１導電体膜はすべて接続しており、および／または、第１凹部内側面のすべての面に導電体膜（第２導電体膜）が形成されており当該第２導電体膜はすべて接続していて、あるいはさらに、前記第１凸部の底面に第１凸部の材料の質量より大きな錘が付着していることを特徴とする。

【００４７】

（６７）本発明は、第１面（表面）および第２面（裏面）を有する基板内に第１面に開口部を有する第１凹部、並びに第１凹部に隣接する第２凹部を有する音響トランスデューサーであって、前記第１凹部および第２凹部に挟まれた基板側壁をダイヤフラムとし、前記第１凹部へ導入された振動波により前記基板側壁が振動することによって前記基板側壁に形成された圧電素子に発生する電位の変化を検出するか、または前記基板側壁に形成された圧電素子に電圧を印加することによって前記基板側壁を振動させて前記第１凹部から振

動波を発生することを特徴とする音響トランスデューサーであり、さらにあるいは前記基板は圧電体であり、前記第１凹部側の基板側壁上に形成した第１導電体膜および前記第２凹部側の基板側壁上に形成した第２導電体膜の間で電位差を検出するか、または前記第１凹部側の基板側壁上に形成した第１導電体膜および前記第２凹部側の基板側壁上に形成した第２導電体膜の間に電圧を印加して前記基板側壁を振動させることを特徴とし、さらにあるいは、前記第１凹部側の基板側壁上に形成した第１導電体膜、前記第１導電体膜上に形成した第１圧電体膜、および前記第１圧電体膜上に形成した第２導電体膜を有することを特徴とし、前記第１凹部へ導入された振動波により前記基板側壁が振動することによって前記基板側壁に形成された前記第１圧電体膜で発生した電荷により前記第１導電体膜および前記第２導電体膜の間で電位差を検出するか、あるいは前記第１導電体膜および前記第２導電体膜の間に電圧を印加することにより前記基板側壁を振動させて前記第１凹部から振動波を発生することを特徴とし、さらにあるいは、前記第２凹部側の基板側壁上に形成した第３導電体膜、前記第３導電体膜上に形成した第２圧電体膜、および前記第２圧電体膜上に形成した第４導電体膜を有することを特徴とし、前記第１凹部へ導入された振動波により前記基板側壁が振動することによって前記基板側壁に形成された前記第２圧電体膜で発生した電荷により前記第３導電体膜および前記第４導電体膜の間で電位差を検出するか、あるいは前記第３導電体膜および前記第４導電体膜の間に電圧を印加することにより前記基板側壁を振動させて前記第１凹部から振動波を発生することを特徴とする。

【発明の効果】

【００４８】

基板の厚み方向にセンサーが形成されるので、半導体基板の平面における圧力センサーの大きさを極めて小さくできる。しかもリソグラフィー等のＬＳＩ技術を用いて形成できるので、極めて精密なセンサーを作成できる。その他種々の効果については、以下の各項目で記載する。

【図面の簡単な説明】

【００４９】

【図１】本発明の１実施形態における圧力センサー（静電容量型素子）の構造を説明するための斜視図である

【図２】図１の斜視図で示された圧力センサーを平面的に描いた図である。

【図３】圧力センサの構造およびその作製方法を説明する図である。

【図４】貫通溝または凹部を形成した圧力センサの構造および製造方法を示す図である。

【図５】本発明の実施形態である半導体圧力センサーの構造を示す図である。

【図６】本発明の１実施形態における圧力センサー（静電容量型素子）の幅方向における断面の斜視図である。

【図７】図６に示す本発明の１実施形態における圧力センサー（静電容量型素子）を製造する方法について説明する図である。

【図８】図６または図７に示す実施形態によって作成した容量素子（圧力センサー）の投影図および容量素子（圧力センサー）パッケージを実装基板に搭載したときの図を模式的に示した図である。半導体基板に第３の基板を接合する方法について説明する図である。

【図９】図６に示す本発明の１実施形態における圧力センサー（静電容量型素子）を製造する別の方法について説明する図である。

【図１０】図６に示す本発明の実施形態のバリエイションである。

【図１１】図６に示す本発明の実施形態のバリエイションである。

【図１２】図６に示す本発明の実施形態のバリエイションである。

【図１３】本発明の縦型圧力センサーの断面図（別の実施形態における）を示す図である。

【図１４】本発明の圧電体基板を用いた圧電素子（圧力センサー）の製造方法を示す図である。

【図１５－１】図１５は、インプリント法を用いて本発明の圧電デバイスを作製する方法を示す図である。

【図１５－２】図１５は、インプリント法を用いて本発明の圧電デバイスを作製する方法を示す図である。
【図１６】基板内の第１面（表面）側に形成した第１凹部だけで側壁を形成した実施形態を示す図である。
【図１７】図１６に示す本発明の圧電素子を用いた圧力センサーの製造方法を示す図である。
【図１８】凹部が第１面（表面）から第２面（裏面）に貫通している場合を示す図である。
【図１９】インプリント法を用いた圧力センサーの製造方法を示す図である。
【図２０】シリコン等の半導体基板内にこのような凹部を形成してインプリント法を用いた圧力センサーの製造方法を示す図である。
【図２１】隣接する凹部間の基板側壁の側面にピエゾ抵抗を配置してそのピエゾ抵抗効果を利用した本発明の圧力センサーの構造および製造方法を示す図である。
【図２２】半導体基板内にピエゾ抵抗を形成する場合の構造および製造方法を示す別の実施形態を示す図である。
【図２３】側壁の側面に抵抗体を形成する一実施形態を示す図である。
【図２４】感光性膜を側壁の側面に形成する方法について説明する図である。
【図２５】基板内に形成した凹部を用いた静電容量型の圧力センサーの構造および製造方法を示す図である。
【図２６】圧力センサーのパッケージの例を示す図である。
【図２７】本発明の縦型圧力動作素子を用いたインクジェット（ポンプ）デバイスを示す図である
【図２８】本発明のインクジェットデバイス（ポンプ）の動作方法を示す図である。
【図２９】本発明の圧電素子を用いたインク（液体）ジェットデバイスを示す図である。
【図３０】ポンプデバイスの実施例を示す図である。
【図３１】本発明の加速度センサーの構造および製造方法を示す図である。
【図３２】インプリント法を用いた凸部電極の作製方法を示す図である。
【図３３】凹部を用いた圧電体マイクの構造および製造方法を示す図である。
【図３４】本発明を適用した熱交換器を示す図である。
【図３５】インプリント法を用いて本発明の凹部パターンを形成する方法を示す図である。
【図３６】従来の実施形態を示す図である。
【図３７】図３７は、基板の厚み方向の断面を示したマイクロリアクターを示す図である。
【図３８】図３８は、図３７において貫通孔２１０３（２１０３－２）の断面を右方向から見た図である。
【図３９】図３９は、液体等導入孔および液体等排出孔に設置する開閉バルブを示す図である。
【図４０】図４０は、開閉バルブの別の構造を示す図である。
【図４１－１】図４１は、本発明の１実施形態における圧力センサー（静電容量型素子）を製造する方法について説明する図である。
【図４１－２】図４１は、本発明の１実施形態における圧力センサー（静電容量型素子）を製造する方法について説明する図である。
【図４２－１】図４２は、本発明の１実施形態における圧力センサー（静電容量型素子）を製造する方法について説明する図である。
【図４２－２】図４２は、本発明の１実施形態における圧力センサー（静電容量型素子）を製造する方法について説明する図である。
【図４３】図４３は、回転イオン注入を用いて不純物拡散層を形成する方法について説明する図である。
【図４４】図４４は、圧力伝達経路をさらに設けた圧力センサーを示す図である。

【図４５】図４５は、本発明のマイクロホンの第１の実施形態（第１の構造）を示す図である。
【図４６】図４６は、本発明のマイクロホンを平面的に見た図である。
【図４７】図４７は、容量空間を構成する貫通孔１１２－４、１１２－５を貫通孔１１２－２の側面に設けた構造を示す図である。
【図４８】図４８は、平面形状（基板面に平行な断面）が円形状（立体的に見れば、円柱形状）であるマイクロホンを示す図である。
【図４９】図４９は、矩形（正方形または長方形）形状のマイクロホンで、コンデンサを構成する電極は２つの場合を示す図である。
【図５０】図５０は、本発明の加速度センサを示す平面図である。
【図５１】図５１は、加速度による基板側壁の変形状態を示す模式図である。
【図５２】図５２は、本発明の加速度センサの断面図である。
【図５３】図５３は、中央の貫通孔２１１の周囲のコンデンサ用貫通孔２１３、２１４、２１５、２１６がつながった構造を有する加速度センサを示す図である。
【図５４】図５４は、断面（基板面に平行な面）が円形状（立体的には円柱状となる）の貫通孔および基板側壁を有する本発明の加速度センサを示す図である。
【図５５】図５５は、断面が８角形形状である貫通孔および基板側壁を有する本発明の加速度センサを示す図である。
【図５６】図５６は、本発明のマイクロホンデバイスまたは加速度センサデバイスの製造プロセスを示す図である。
【図５７】図５７は、コンデンサの電極を形成する別の方法を示す図である。
【図５８】図５８は、円環状の構造を有する本発明のセンサにおいて、拡散層をコンデンサ電極に用いる場合の構造および製造方法を示す図である。
【図５９】図５９は、本発明の電荷蓄積型センサの構造を示す図である。
【図６０】図６０は、本発明のセンサのインプリントプロセスによる製造方法を示す図である。
【図６１】図６１は、本発明の加速度センサの別の実施形態を示す図である。
【図６２】図６２は、導電体基板を使用した加速度センサの別の実施形態を示す図である。
【図６３】図６３は、本発明の加速度センサの別の実施形態を示す図である。
【図６４】図６４は、導電体基板を用いた本発明の力量センサを作製するプロセスの製造方法である。
【図６５】図６５は、絶縁体基板または半導体基板を用いた本発明のセンサを形成する方法を示す図である。
【図６６】図６６は、シリコン等の半導体基板を用いた本発明のセンサを作製する方法を示す図である。
【図６７】図６７は、貫通孔の内側面および基板上面に拡散層を形成する別の実施形態を示す図である。
【図６８】図６８は、半導体基板を用いた従来のマイクロホンを示す図である。
【図６９】図６９は、本発明のセンサの別の製造方法を示す図である。
【図７０】図７０は、導電体基板を種基板として用いた本発明の製造方法を示す別の実施形態を示す図である。
【図７１】図７１は、図４５において凹部を形成した場合を示す図である。
【図７２】図７２は、図７１と類似構造を加速度センサに適用した場合を示す図である。
【図７３】図７３は、エピウエハを用いたセンサの製造方法を示す図である。
【図７４】図７４は、エピウエハを用いたセンサの製造方法の別の実施形態を示す図である。
【図７５】図７５は、本発明のセンサの製造方法の一実施形態を示す図である。
【図７６】図７６は、エピウエハを用いたセンサの別の作製方法を示す図である。
【図７７】図７７は、エピウエハを貼り合わせた基板を用いたセンサおよびその製造方法

の一実施形態を示す図である。
【図７８】図７８は、導電体基板および半導体基板を接着させた複合基板を用いたセンサおよびその製造方法を示す図である。
【図７９】図７９は、インプリント法を用いて作成したセンサおよびセンサの製造方法を示す図である。
【図８０】図８０は、インプリントモールドを用いてセンサを作製する別の実施形態を示す図である。
【図８１】図８１は、インプリント法を用いて本発明のセンサを製造する方法を示す別の実施形態を示す図である。
【図８２】図８２は、絶縁性ポリマー内にインプリントモールド法により凹部を形成して、そのままモールド基板を凹部上の絶縁体基板として使用するセンサおよびその作製方法を示す図である。
【図８３】図８３は、インプリント法を用いた本発明の圧力センサの構造およびその製造方法を示す図である。
【図８４】図８４は、電気二重層キャパシタの構造を示す図である。
【図８５】図８５は、別の電気二重層キャパシタの構造を示す図である。
【図８６】図８６は、さらに別の電気二重層キャパシタの構造を示す図である。
【図８７】図８７は、電気二重層キャパシタの構造を平面的示した一実施例である。
【図８８】図８８は、圧電体基板に形成した貫通孔または凹部の間に形成された基板側壁の振動によって発生する電荷を用いた発電機を示す図である。
【図８９】図８９は、基板内に形成した凹部に充填した圧電体ポリマー等内に凹部を形成し、その凹部間の圧電体ポリマー基板側壁を用いて作製した微小発電器を示す図である。
【発明を実施するための形態】
【００５０】
本発明の圧力センサーの第１の実施形態は、半導体ウエハのような円板状の基板や、矩形状（たとえば、正方形や長方形）の薄板状の基板の一方の面（第１の面）に他方の面（第２の面）まで貫通しない溝（第１面溝）を形成し、第２の面に第１面溝と交差せずかつ第２の面まで貫通しない溝（第２面溝）を形成し、第１面溝と第２面溝を隔てる隔壁（側壁）を用いた容量型センサーである。
【００５１】
図１は、本発明の圧力センサーの構造を分かりやすく説明するための斜視図である。本発明の第１の実施形態において使用される基板は基本的に導電体基板である。基本的にという意味は、後述するように基板の一部は絶縁体や半導体であるが、大部分は導電体であるということである。また、導電体という意味は、必ずしも金属や合金であるということではなく、電気抵抗が低く電気が流れやすい物質ということである。たとえば、Ｎ＋シリコンやＰ＋シリコンのような高濃度の不純物元素を含む低抵抗の半導体も本発明では導電体に含まれる。
【００５２】
図１に示すように、第１面側（上面側）に溝（第１面溝）Ｏ（Ｏ１、Ｏ２、Ｏ３）が第２面側（下面側）に向かって基板の厚み方向に形成されているが、第２面までは達していない。すなわち、第１面溝は第２面には貫通していない。一方、第２面にも溝Ｑ（Ｑ１、Ｑ２，Ｑ３、Ｑ４）が形成されているが、第１面までは達していない。すなわち、第２面溝は第１面には貫通していない。図１に示す構造は、本発明の圧力センサーの構造の断面からの斜視図で示されている。実際の第１面溝は、この断面側（図に示すｘ軸方向（＋側および－側）にも隔壁がある。すなわち、第１面溝は、第１面側にのみ開口している。一方、実際の第２面溝は、第１面溝を取り囲むように形成されている。（この詳細は、後の図でより明確に把握される。）
【００５３】
第１面溝Ｏ１の１つの側壁（第１面溝Ｏ１と第２面溝Ｑ１との隔壁）を側壁１００３－１、第１面溝Ｏ１の他の側壁（第１面溝Ｏ１と第２面溝Ｑ２との隔壁）を側壁１００３－３

、第１面溝Ｏ１の底壁を１００３－２とする。第１面溝Ｏ２の１つの側壁（第１面溝Ｏ２と第２面溝Ｑ２との隔壁）を側壁１００４－１、第１面溝Ｏ２の他の側壁（第１面溝Ｏ２と第２面溝Ｑ３との隔壁）を側壁１００４－３）、第１面溝Ｏ２の底壁を１００４－２とする。第１面溝Ｏ３の１つの側壁（第１面溝Ｏ３と第２面溝Ｑ３との隔壁）を側壁１００５－１、第１面溝Ｏ３の他の側壁（第１面溝Ｏ３と第２面溝Ｑ４との隔壁）を側壁１００５－３）、第１面溝Ｏ１の底壁を１００５－２とする。尚、第１面溝Ｏ（Ｏ１～Ｏ３）は、第２面側の溝によってその側壁が取り囲まれているので、実際にはもう２面の側壁（Ｘ方向の＋側および－側）があるが、ここでは省略する。（図１においては、上述した様に溝内部が良く分かるように断面で切断し斜視図で示し開放されているので、これら２面の側壁は描かれていないが、それらの存在は容易に理解される。）

【００５４】

第１面溝Ｏによって分離されている第１面１００１側の上壁を第１面上壁１００６（１００６－１～４）とする。図１に示す基板１０００は導電体であるから、第１面溝Ｏおよび第２面溝Ｑを形成しても、図１に示す構造（溝パターンと称する）は電気的につながっているので、このままでは容量を形成できない。そこで、本発明は、第１面上壁において第１面側から第２面溝に達する電気的不活性領域を備えている。すなわち、図１において、第１面上壁１００６－２に形成された領域Ｉ１および第１面上壁１００６－３に形成された領域Ｉ２がその電気的不活性領域である。これらの電気的不活性領域Ｉ１およびＩ２は図１では分離されて示されているが、実際には、第１面溝Ｏ２を囲んでいるのでつながっていて、同じ領域である。ここで記載する電気的不活性領域とは、電気が流れない領域である。すなわち、第１面上壁１００６－２は導電体であるが、電気的不活性領域Ｉ１によって分離された２つの領域１００６－２－１および１００６－２－２は電気的には導通していないので、１００６－２－１および１００６－２－２に電圧を印加したときには、一定の耐圧までは電気が流れない。同様に、第１面上壁１００６－３は導電体であるが、電気的不活性領域Ｉ２によって分離された２つの領域１００６－３－１および１００６－３－２は電気的には導通していないので、１００６－３－１および１００６－３－２に電圧を印加したときには、一定の耐電圧までは電気が流れない。

【００５５】

それぞれの第１面上壁に配線・電極を設ける。ここでは、模式的にＮ１～Ｎ６で示す。すなわち、１００６－１にはＮ１、１００６－２－１にはＮ２、１００６－２－２にはＮ３、１００６－３－１にはＮ４、１００６－３－２にはＮ５および１００６－４にはＮ６の配線・電極を設ける。Ｎ１とＮ２、Ｎ３とＮ４、Ｎ５とＮ６は電気的に導通しているが、Ｎ２とＮ３は電気的不活性領域Ｉ１により電気的に導通していない。従って、圧力がかからないときは、側壁１００３－３および側壁１００４－１は（略）平行になっているので、第２面溝Ｑ２を空間（絶縁）領域として、側壁１００３－３および側壁１００４－１で容量（コンデンサ）を形成している。第２面溝Ｑ２の溝幅（側壁１００３－３および側壁１００４－１の離間距離）をｄ１、側壁１００３－３および側壁１００４－１の対面する面積をＳ１とすれば、これらの側壁電極間に生じる容量は、ε＊Ｓ１／ｄ１となる。同様に、Ｎ４とＮ５は電気的不活性領域Ｉ２により電気的に導通していない。従って、側壁１００４－３および側壁１００５－１は（略）平行になっているので、第２面溝Ｑ３を空間（絶縁）領域として、側壁１００４－３および側壁１００５－１で容量（コンデンサ）を形成している。第２面溝Ｑ３の溝幅（側壁１００４－３および側壁１００５－１の離間距離）をｄ２、側壁１００４－３および側壁１００５－１の対面する面積をＳ２とすれば、これらの側壁電極間に生じる容量は、ε＊Ｓ２／ｄ２となる。このように電気的不活性領域を備えることにより、導電体基板の厚み方向に形成された溝を用いて静電容量を測定できる。（εは誘電率、本発明の容量では空間容量なので、εは空気等の気体の誘電率或いは、真空誘電率に近い。真空は存在しないので、圧力を小さくしても真空には近くなるが真空にはならない。物質の比誘電率をε１、真空誘電率をε0とすると、物質の誘電率εｓはεｓ＝ε1＊ε0となる。）

【００５６】

図１は、第１面溝の両サイドは開放して記載しているが、上述したように、この部分は第１面溝の状態を見やすいように断面にして見たものであり、実際には両サイドも閉じて上方（第１面側）だけが開口された溝となっている。また、第２面溝は、上述したように、第１面溝を取り巻くように形成されている。この結果、第１面溝は、上方の基板すなわち上壁だけで支持され、溝の４つの側面側（側壁）や溝の底面（底壁）はどこにも接触していない状態、すなわち浮いた状態となっている。また、第１面側（上方）の空間と第２面側（下方）の空間は溝状に形成された基板１０００によって完全に分離している。従って、上方空間の圧力（Ｐｕ）と下方空間の圧力（Ｐｂ）が異なっていても圧力が伝達され平準化することはない。そこでＰｕ＞Ｐｂの場合、その圧力差により溝を形成する上壁、側壁および底壁は第１面側から第２面側に膨らむ。逆にＰｕ＜Ｐｂの場合、その圧力差により溝を形成する上壁、側壁および底壁は第２面側から第１面側に膨らむ。特に容量を構成している側壁（電極）１００３－３、１００４－１、１００４－３、１００５－１などは上壁１００６や底壁よりも薄く形成されているので、撓みやすい。つまり、容量を構成する側壁は圧力差により変形するダイヤフラムのようになっている。ＰｕとＰｂの圧力差Ｐｕ－Ｐｂによるｄ１の変形量をΔｄ１とすれば、容量変化ΔＣ１は、ΔＣ１＝ε＊Ｓ｛１／（ｄ１－Δｄ１）－１／ｄ１｝となる。またｄ２に関しては、ＰｕとＰｂの圧力差Ｐｕ－Ｐｂによるｄ２の変形量をΔｄ２とすれば、容量変化ΔＣ２は、ΔＣ２＝ε＊Ｓ｛１／（ｄ２－Δｄ２）－１／ｄ２｝となる。この変形量は、変形する材料である側壁（導電体基板）の物理量（たとえば、ヤング率）や側壁の厚みによっても変化する。導電体であってヤング率の小さな材料を用いたり、側壁の厚みを薄くすれば撓み量が大きくなるので、同じ圧力差でも容量変化ΔＣを大きくできる。（もちろん、繰り返しの圧力差によりダイヤフラムが破壊しない程度の強度が必要である。）尚側壁（電極）は側壁の枠（上壁、両側面、底壁）によって周囲が押さえられているので、側壁の周囲は変形量が小さいか殆どなく、そこから離れた側壁の中心部付近の変形量が大きく、曲面形状の撓みとなる。従って、上記のｄ１、ｄ２、Δｄ１、Δｄ２などは平均値として考える必要がある。（尚、電極・配線Ｎ２およびＮ３の間に生じる静電容量として、電気的不活性領域に生じる静電容量も存在するが、この静電容量は圧力差が生じてもほぼ一定であるため、圧力差による容量変化を問題にするときは考えなくても良い。）

【００５７】

前述のように導電体基板として各種の金属材料や合金を使用できる。またN+シリコン基板、P+シリコン基板などの低抵抗半導体基板も使用できる。導電性高分子や導電性ゴムも使用でき、これらの材料のヤング率は小さいのでわずかな圧力差によって側壁電極が変動するので、逆に微小な圧力変動を検知することができる。導電性炭素や導電性カーボンナノチューブや導電性グラフェンも使用できる。さらに、ステンレス鋼(たとえば、SUS6300)も使用でき、金属ガラス（Ni基金属ガラス：$Ni_{53}Nb_{20}Ti_{10}Zr_8Co_6Cu_3$（ヤング率100Gpa、引張強度1700Mpa）やZr基金属ガラス：$Zr_{55}Al_{10}Cu_{30}Ni_5$（ヤング率140Gpa、引張強度2700Mpa））のように、ステンレス鋼より低ヤング率で高強度な材料も使用できる。

【００５８】

ヤング率が小さく高強度の材料を有する導電性基板（以下、低Y基板と称する）とシリコンを貼り合わせて形成した貼り合わせ基板（エピウエハ等も含めて以下複合基板と呼ぶ場合もある）でも良い。シリコン基板側はあらかじめ高濃度領域の導電体層を低濃度領域内に形成したものを貼り合わせても良い。さらには、低Y基板にあらかじめ第１面溝および／または第２面溝を形成した基板をシリコン基板に貼り付けても良い。および／またはシリコン基板にもあらかじめ第１面溝を形成ししたものを低Y基板に貼り付けても良い。複合基板は上記の組合せに限らず各種の導電体基板を組み合わせても良い。低Y基板で側壁電極を作り、ダイヤフラムとして機能させると低い圧力差でも変形することができ感度を良くすることができる。また、シリコン基板側には電気不活性領域Iを作製しやすい。たとえば、電気不活性領域としてシリコン酸化膜などを形成することができる。

【００５９】

低Y基板とシリコン基板を張り付けた複合基板に関して、低Y基板側から第２面溝を形成す

るとき、高速にしかも異方性エッチングができるエッチング方法（エッチング装置、エッチング方式、エッチングガス、その他のエッチング条件）により低Y基板をシリコン基板側までエッチングする必要がある。低Y基板側はかなり厚い（たとえば、シリコン基板の厚みは約１０～１００μmに対して、低Y基板を２００μm以上とする）ので、オーバーエッチングが必要であるから、早く露出した一部のシリコン基板もエッチングされるので、そのエッチング量も見込んでシリコン基板の厚みを決定しなければならない。しかし、低Y基板のエッチング速度は速いが、シリコン基板のエッチングが遅いか殆どエッチングしないエッチング方法で行うことによりシリコン基板側のオーバーエッチング量を抑えることができる。複合基板の場合には、異なる材料であるため、このような選択比の高いエッチング方法を選定しやすいという利点もある。低Y基板として金属や合金等の導電体基板や、もっとYが小さい材料も使用できる。たとえば、導電性ゴム部材や導電性高分子などを使用すれば、側壁電極の厚みも厚くできるので、プロセスの安定度が向上する。低Y基板に貼りつける基板としてはシリコン基板以外の導電体基板を使用しても良い。ただし、電気不活性層を形成しやすい基板が良い。

【００６０】

図２は、図１の斜視図で示された圧力センサーを平面的に描いた図である。図２(a)は第１面側から見た図（平面図）である。図２(b)は図２(a)に示すＡ１－Ａ２における切断面の側面図であり、図２(ｃ)は図２(a)に示すＢ１－Ｂ２における切断面の側面図である。図２は、容量を構成する部分だけを描いているが、図１に含まれる部分および図１に含まれない部分についても容易に図２を拡張できる。１０１１（１０１１－１、１０１１－２）の実線は溝Ｏ（Ｏ１、Ｏ２）の内枠を示す。溝Ｏは第１面（上面）から下方に向かって形成されていて、図２(b)や(c)に示されるように、第２面（下面）には達せず完全に貫通していない文字通りの溝となっている。すなわち、溝Ｏ１は第１面（上面）側が開口され、その他の面（側壁１００３－１、１００３－３、１００３－４、１００３－５および底壁１００３－２）によって囲まれている。溝Ｏ２も第１面（上面）側が開口され、その他の面（側壁１００４－１、１００４－３、１００４－４、１００４－５および底壁１００４－２）によって囲まれている。

【００６１】

図２(a)に示す矩形状の破線は第２面側の溝部との境界を示すもので、この外側が第２面溝Ｑ（Ｑ１、Ｑ２、Ｑ３）となっている。すなわち、第２面溝Ｑは第２面側（下側）が開口され、第１面側（上面側）に向かって形成されているが、第１面（上面）には到達せず完全に貫通していない文字通りの溝となっている。図２から分かるように、第２面溝Ｑは第１面溝Ｏを取り囲んでいるが、第１面溝Ｏは第２面溝Ｑと側壁や底壁によって隔離されている。すなわち、第１面溝Ｏ１は、側壁１００３－１、１００３－３、１００３－４、１００３－５および底壁１００３－２により、第１面溝Ｏ２は、側壁１００４－１、１００４－３、１００４－４、１００４－５および底壁１００４－２により隔離されている。この結果、第１面側（上側）の圧力（Ｐ１）と第２面側（下側）の圧力（Ｐ２）と異なる圧力を印加することが可能となる。

【００６２】

図２(a)に示すように、溝部Ｏ（Ｏ１、Ｏ２）は電気不活性層Ｉ（Ｉ１、Ｉ２、Ｉ３、Ｉ４、Ｉ５）により取り囲まれている。この電気不活性層Ｉ（Ｉ１、Ｉ２、Ｉ３、Ｉ４、Ｉ５）は、平面的に溝部Ｏ（Ｏ１、Ｏ２）を取り囲んでいるだけでなく、図２(b)および図２(c)から分かるように、基板の深さ方向に形成されており、第１面（上面）から第２面溝Ｑへ達している。すなわち、溝部Ｏ（Ｏ１、Ｏ２）は電気不活性層Ｉ（Ｉ１、Ｉ２、Ｉ３、Ｉ４、Ｉ５）によって完全に隔離されている。基板１０００は導電体であるが、基板１０００は、電気不活性層Ｉ（Ｉ１、Ｉ２、Ｉ３、Ｉ４、Ｉ５）により、１０００－２および１０００－３は完全に隔離されている。たとえば、基板１０００－１や１０００－４は、基板１０００－２や１０００－３を取り囲んでいて、基板１０００－１や１０００－４は、基板１０００－２や１０００－３と電気的に導通していない。電気不活性層Ｉの耐電圧までは、基板１０００－１や１０００－４と、基板１０００－２や１０００－３との

間には電気が流れない。さらに基板１０００－２と１０００－３とも電気不活性層Ｉによって隔離されているため、基板１０００－２と１０００－３とは導通せず、電気不活性層Ｉの耐電圧までは、基板１０００－２と１０００－３との間には電気が流れない。

【００６３】

図２(b)に示すように、第１面溝Ｏ１の側壁１００３－３と第１面溝Ｏ２の側壁１００４－１は、第２面溝Ｑ２を介して互いに対面している。側壁１００３－３と側壁１００４－１との距離をｄとする。第１面側の圧力Ｐ１は第１面溝Ｏ１やＯ２の内部に伝達し、第２面側の圧力Ｐ２は第２面溝Ｑ２の内部に伝達される。Ｐ１とＰ２が等しいときは第１面溝Ｏ１およびＯ２の側壁１００３－３および１００４－１は変形していないので、その時のこれらの側壁間の距離をｄ０とする。Ｐ１がＰ２より大きいとき、第１面溝Ｏ（Ｏ１、Ｏ２）は膨らみ、側壁１００３－１、１００３－３、１００４－１、１００４－３は第２面側の空間Ｑ（Ｑ１、Ｑ２、Ｑ３）の方へ膨らむ。すなわち、ｄ＜ｄ０となる。Ｐ１がＰ２より小さいとき、第１面溝Ｏ（Ｏ１、Ｏ２）はへこみ、側壁１００３－１、１００３－３、１００４－１、１００４－３は第１面側の空間Ｏ（Ｏ１、Ｏ２）の方へ膨らむ。すなわち、ｄ＞ｄ０となる。Ｐ１＝Ｐ２のときは、側壁１００３－３と側壁１００４－１はほぼ平行であるから、ｄは側壁１００３－３および側壁１００４－１の全域でほぼ一定である。

【００６４】

しかし、第１面の上壁１００６（１００６－１、１００６－２、１００６－３）は側壁１００３－１、１００３－３、１００４－１、１００４－３に比べて厚い（たとえば、基板がシリコンの場合には、使用圧力にもよるが、上壁の厚みは約２０μｍ以上、側壁の厚みは約２０μｍ以下である。）ので、上壁は余り変形せずに側壁の方が大きく変形する。また、第１面溝Ｏ１は４つの側壁（１００３－１、１００３－３、１００３－４、１００３－５）によって囲まれているので、容量変化に影響をおよぼす距離の方向（図２ではＡ１－Ａ２の方向）において、側壁同士の角部（たとえば、１００３－１と１００３－４、１００３－１と１００３－５、１００３－３と１００３－４、１００３－３と１００３－５）では、側壁１００３－３の変形は小さい。また、第１面溝Ｏ１の底壁１００３－２の厚みも容量を構成する側壁１００３－３の厚みより厚いので、底壁１００３－２の変形は側壁１００３－３の変形よりも小さくなる。当然側壁１００３－３と底壁１００３－２の角部では側壁１００３－３の変形は小さい。さらに、上壁１００６－２と側壁１００３－３との角部における側壁１００３－３の変形も小さい。すなわち、Ｐ１とＰ２の圧力差Ｐ１－Ｐ２が生じると、最も大きく変形する部分は側壁１００３－３の中心部付近であり、そこから離れるに従い変形量は小さくなる。１００３－３と対面する側壁１００４－１に関しても同様である。

【００６５】

Ｐ１とＰ２の圧力差Ｐ１－Ｐ２によって変形しやすい方が容量変化を大きくできるので、容量を構成する側壁１００３－３や１００４－１の厚みは小さい方が、圧力検出感度が高まる。（ただし、圧力差による破壊や繰り返しの疲労破壊が生じないほどの厚みは必要である。）一方、壁の中で容量を構成しない側壁（第１面溝Ｏ１では１００３－４および１００３－５、第１面溝Ｏ２では１００４－４および１００４－５）の厚みは、容量を構成する側壁１００３－３や１００４－１よりも大きくした方が良い。何故なら、第１面溝Ｏや第２面溝を形成するときに、容量を構成しない側壁の方はプロセス余裕度を高めることができるし、容量を構成する側壁よりも破壊しにくくもできる。さらに、これらが変形がしにくければ、効果的に容量を構成する側壁１００３－３や１００４－１が変形しやすくなる。底壁や上壁に関しても上述の理由により厚くした方が良いが、さらにエッチングによって形成するときにエッチングの余裕度をできるだけ大きくした方が良いという理由もある。もちろん、精度よく形成できればそれほど厚くする必要はない。

【００６６】

図２（ｄ）、（ｅ）にＰ１＞Ｐ２のときとＰ１＞Ｐ２のときのＡ１－Ａ２の断面の状態を示す。図２(b)（これは、P1=P2の図とほぼ同じである）と同様の図である。上述したよう

に、Ｐ１＞Ｐ２のとき（図２（ｄ））は、側壁１００３－１、１００３－３、１００４－１、１００４－３は第２面溝Ｑ（Ｑ１、Ｑ２、Ｑ３）の方へ膨らみ、余り変形しない上壁１００６（１００６－１、１００６－２、１００６－３）や底壁１００３－２、１００４－２に支持されて、側壁１００３－１、１００３－３、１００４－１、１００４－３の中心部の膨らみが他の部分よりも大きくなる。紙面に垂直な方向においても、側壁１００３－３および１００４－１は、側壁１００３－４と１００３－５、および１００４－４と１００４－５に支持されているので、側壁１００３－３および１００４－１の中心部の膨らみが他の部分よりも大きい凸状になる。Ｐ１＜Ｐ２のとき（図２（ｅ））は、側壁１００３－１、１００３－３、１００４－１、１００４－３は第１面溝Ｏ（Ｏ１、Ｏ２）の方へ膨らみ、余り変形しない上壁１００６（１００６－１、１００６－２、１００６－３）や底壁１００３－２、１００４－２に支持されて、側壁１００３－１、１００３－３、１００４－１、１００４－２の中心部の膨らみが他の部分よりも大きくなる。紙面に垂直な方向においても、側壁１００３－３および１００４－１は、側壁１００３－４と１００３－５、および１００４－４と１００４－５に支持されているので、側壁１００３－３および１００４－１の中心部の膨らみ（第１面溝Ｏ側への）が他の部分よりも大きい凸状（第１面溝Ｏ側への）になる。

【００６７】

従って、Ｐ１とＰ２に圧力差があるときは、容量を構成する側壁１００３－３および１００４－１の距離ｄは平均距離を考える必要がある。すなわち、Ｐ１とＰ２に圧力差があるときの容量は、異なる距離ｄを有する微小部分の容量として、全体の容量はその積分値となる。図２（ｄ）に示すように、Ｐ１＞Ｐ２のときの平均距離をｄ１とすると、ｄ１＜ｄ０となり容量が増大する。第１面溝Ｏ１とＯ２はほぼ等しい特性値を有する（同じ材料であるから、ヤング率Ｅやポアッソン比σは等しく、また、側壁や底壁や上壁などの厚みやサイズも同じ）とすれば、第１面溝Ｏ１とＯ２は同じ圧力差Ｐ１－Ｐ２で同じ量だけ膨らむ。すなわち、側壁１００３－２および１００４－１はΔｄ１だけ膨らむ（このΔｄ１も平均値である）とすると、ｄ１＝ｄ０－２Δｄ１となる。本発明はこのように両側から側壁間距離ｄを小さくするので、２倍の効果がある。（尚、片側だけの構造とすることも簡単にできる。Ｏ１は形成するが、Ｏ２は電極だけにして第１面溝Ｏ２を形成しなければ良い。）図２（ｄ）からすぐ分かるように、圧力差を大きくしてもΔｄ１をｄ０／２以上にはできないので、側壁１００３－３や１００４－１の破壊強度をΔｄ１＝ｄ０／２になるときの圧力差による強度よりも大きくしておけば、側壁１００３－３や１００４－１が破壊することはない。容量を構成しない側壁（１００３－１、１００３－４、１００３－５、１００４－３、１００４－４、１００４－５）や底壁（１００３－２、１００４－２）や上壁などは、容量を構成する側壁１００３－３や１００４－１より厚くしておけば、破壊強度も大きくなるので、これらも圧力差Ｐ１－Ｐ２の増大による破壊を防止できる。もちろん、容量の上限値を設定してこれよりも圧力差が生じたときに圧力がこのセンサーにかかることを防止する機構を備えておけば、確実にセンサーの破壊を防止できる。さらにこの容量も本発明の圧力センサーを使って検出できる。

【００６８】

また、図２（ｅ）に示すように、Ｐ１＜Ｐ２のときの平均距離をｄ２とすると、ｄ２＞ｄ０となり容量が減少する。第１面溝Ｏ１とＯ２はほぼ等しい特性値を有する（同じ材料であるから、ヤング率Ｅやポアッソン比σは等しく、また、側壁や底壁や上壁などの厚みやサイズも同じ）とすれば、第１面溝Ｏ１とＯ２は同じ圧力差Ｐ１－Ｐ２で同じ量だけ縮む。すなわち、側壁１００３－３および１００４－１はΔｄ２だけ縮む（このΔｄ２も平均値である）とすると、ｄ２＝ｄ０＋２Δｄ２となる。本発明はこのように両側から側壁間距離ｄを大きくするので、２倍の効果がある。（尚、片側だけの構造とすることも簡単にできる。Ｏ１は形成するが、Ｏ２は電極だけにして第１面溝Ｏ２を形成しなければ良い。）図２（ｅ）からすぐ分かるように、圧力差を大きくしてもΔｄ２を｛第１面溝Ｏ(Ｏ１、Ｏ２)の幅｝／２以上にはできないので、側壁１００３－３や１００４－１の破壊強度をΔｄ２＝｛第１面溝Ｏ(Ｏ１、Ｏ２)の幅｝／２になるときの圧力差による強度よりも大

きくしておけば、側壁１００３－３や１００４－１が破壊することはない。容量を構成しない側壁（１００３－１、１００３－４、１００３－５、１００４－３、１００４－４、１００４－５）や底壁（１００３－２、１００４－２）や上壁などは、容量を構成する側壁１００３－３や１００４－１より厚くしておけば、破壊強度も大きくなるので、これらも圧力差Ｐ１－Ｐ２の増大による破壊を防止できる。もちろん、容量の下限値を設定してこれよりも圧力差が生じたときに圧力がこのセンサーにかかることを防止する機構を備えておけば、確実にセンサーの破壊を防止できる。

【００６９】

図２(c)は、図２(a)におけるＢ１－Ｂ２における切断面の側面図である。Ｂ１－Ｂ２の方向は第１面溝Ｏ２（奥側のＯ１は省略する）の縦方向である。（Ａ１－Ａ２の方向は横方向である。）第１面溝Ｏ２の壁１００４（１００４－２、１００４－４、１００４－５）は導電体であり、同じ導電体である上壁１０００（１０００－３）とつながっているが、電気不活性領域Ｉ４やＩ５により、その外側の上壁１０００（１０００－１）とは電気的には接続していない。第１面溝Ｏ（Ｏ２）の長さ（縦方向長さ）をａ、幅（横方向長さ）をｂ、深さ（上壁の下面から溝の底面までの距離）をｈ、底壁の厚みをｑ３、側壁１００４－４の厚みをｑ１、１００４－５の厚みをｑ２とすると、容量を構成する電極の面積Ｓ（側壁１００３－３および１００４－１の容量に寄与する面積にほぼ等しい）は、Ｓ＝（ａ＋ｑ１＋ｑ２）＊（ｈ＋ｑ３）となる。

側壁１００３－３および１００４－１で構成される容量Ｃは、Ｃ＝ε＊Ｓ／ｄで示される。Ｐ２＝Ｐ１のときは、側壁１００３－３および１００４－１はほぼ平行と考えて良いのでＣ＝ε＊Ｓ／ｄ０である。Ｐ１＞Ｐ２のときは Ｃ＝ε＊Ｓ／ｄ１、Ｐ１＜Ｐ２のときは Ｃ＝ε＊Ｓ／ｄ２である。尚、静電容量を測定するときは、図２(b)に示すように、対向する側壁電極１００３－３および１００４－１へ接続する電極・配線Ｆ１およびＦ２を形成するが、上述したようにＦ１とＦ２に生じる静電容量は、側壁電極１００３－３および１００４－１の間に生じる静電容量のほかに、電気不活性領域Ｉ１に生じる静電容量もある。（これらの容量は並列に入っていると考えれば良い。すなわち、全体の静電容量は個々の静電容量の和となる。）しかし、この電気不活性領域Ｉ１に生じる静電容量は一定であるから、静電容量変化に寄与するのは、側壁電極１００３－３および１００４－１の間に生じる静電容量である。

【００７０】

図１、図２に示したものが本発明の圧力センサーに用いる容量の１つの実施形態である。このように、本発明は、導電体基板の厚み方向に第１面（上面）側および第２面（下面）側から形成した溝を利用した静電容量型圧力センサーである。導電体基板として、金属や合金などを用いることができる。この場合、電気不活性領域は第１面側の一部に絶縁体を形成して作成することができる。また、導電体基板として、不純物元素を高濃度に固溶した低抵抗のシリコンなどの半導体基板を使うことができる。この場合、電気不活性領域は第１面側の一部に絶縁体を形成して作成することができる。たとえば、電気不活性領域となるべき部分を酸化または窒化して酸化物（絶縁体）や窒化物（絶縁体）や酸窒化物（絶縁体）を形成して作成できる。或いは、酸素や窒素をイオン注入して酸化物（絶縁体）や窒化物（絶縁体）や酸窒化物（絶縁体）を形成して作成できる。或いは、電気不活性領域となるべき部分にトレンチ溝を形成して絶縁体を埋めこんだり、酸化または窒化して絶縁体を形成して作成できる。また、導電体基板として、導電体高分子や導電体ゴムを使うこともできる。この場合、電気不活性領域は第１面側の一部に絶縁体を形成して作成することができる。導電体高分子や導電体ゴムはわずかな圧力差により縮小または膨張するので、微小な圧力変動を検出することができる。

【００７１】

また高濃度不純物を有する低抵抗の半導体基板上に高濃度不純物元素と逆導電体の元素である低濃度の不純物を有する半導体をエピタキシャル成長させた基板（たとえば、N型不純物元素を高濃度に含み低抵抗のシリコン半導体基板（N+基板）上に低濃度のＰ型不純物元素を含むエピ層）、或いは、高濃度不純物を有する低抵抗の半導体基板上に高濃度不純

物元素と逆導電体の元素である低濃度の不純物を有する半導体基板を接合させた複合基板を用いることができる。これらの場合、第１面溝の側壁およびこれに接続する第１面溝の一部に高濃度不純物領域と同じ導電体の元素を有する高濃度領域を形成し、容量を形成する２つの電極に接続する第１面に形成される高濃度領域はそれぞれ離間して形成する。このようにすると低濃度の不純物領域がこれらの電極間の電気的不活性領域となる。さらに導電体基板として、貼り合わせ基板を用いることもできる。第１面側には電気不活性領域を形成しやすい基板を用い、その下側に深い溝部を形成しやすい基板或いは、薄い側壁を形成しやすい基板、或いはヤング率が低い基板、さらには破壊強度が高く繰り返し疲労強度が高い基板を使用することができる。

【００７２】

導電体基板として、高濃度不純物を含み低抵抗のシリコン半導体基板を使用する場合に、本発明の圧力センサーを製造する方法について図４１に基づいて説明する。図４１においては、簡単のために活性領域と１つの第１面溝を有する場合について説明するが、これをそのまま用いることにより圧力センサーを作成できる。図４１(a)に示すように、シリコン半導体基板として、N型不純物元素を高濃度に含み低抵抗のシリコン半導体基板（N+基板）１１０１を用いる。（前述したようにＰ＋シリコン基板も用いることができる。）このN+基板１１０１の両面に絶縁膜を形成する。（第１面側の絶縁膜を１１０２、第２面側の絶縁膜を１１０３とする。）この絶縁膜は、N+基板１１０１を酸化したシリコン酸化膜、N+基板１１０１を窒化したシリコン窒化膜、N+基板１１０１を酸窒化したシリコン酸窒化膜、ＣＶＤ（化学気相成長）法やＰＶＤ（物理気相成長）法によって成長させたシリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜などである。第１面側の絶縁膜１１０２上にフォトレジスト１１０４を形成し、電気不活性領域を形成する部分を窓開けする（この窓を１１０５とする）。この窓開けは、フォトレジスト等の感光性膜を感光するなどしてフォトリソ法を用いて行う。

【００７３】

次に図４１(b)に示すように、この窓１１０５を用いて、その下に存在する絶縁膜１１０２を除去する。この絶縁膜１１０２の除去には、この絶縁膜１１０２をエッチング可能な液体中へ浸漬したり、液体を吹きかけたりして行なう。（ＷＥＴ法）たとえば、絶縁膜１１０２がシリコン酸化膜であれば、ふっ酸（ＨＦ）を含む溶液を用いることができる。或いは、この絶縁膜１１０２をエッチング可能なガスを用いてドライエッチング法を用いて行うことができる。たとえば、絶縁膜１１０２がシリコン酸化膜であれば、ＣＦ系（CF4など）ガス、ＣＣｌ系ガス（CCl4など）、CHF系ガス（CHF３など）、CHCl系ガス（CHCl3など）、CBr系ガス（CBr4など）、CHBr系ガス（CH2Br2など）、CI系ガス（CI4など）、CHI系ガス（CH2I2など）、塩素系ガス（Cl2など）などのガスや他のガスおよびこれらのガスの混合ガスをプラズマ化してエッチングすることができる。絶縁膜１１０２をエッチングした後、その下にあるＮ＋シリコン基板１１０１をエッチングし、窪み部（凹部）１１０６を形成する。Ｎ＋シリコン基板１１０１のエッチングは、シリコン基板のエッチング可能なガスを用いてドライエッチング法を用いて行うことができる。たとえば、ＣＦ系（CF4など）ガス、ＳＦ系ガス（ＳＦ６）、ＣＣｌ系ガス（CCl4など）、CHF系ガス（CH3Fなど）、CHCl系ガス（CHCl3など）、CBr系ガス（CBr4など）、CHBr系ガス（CH2Br2など）、CI系ガス（CI4など）、CHI系ガス（CH2I2など）、塩素系ガス（Cl2など）などのガスや他のガスおよびこれらのガスの混合ガスをプラズマ化してエッチングすることができる。或いは、アルカリ性エッチング液や熱リン酸溶液などのＷＥＴ法でＮ＋シリコン基板１１０１をエッチングすることができる。尚、絶縁膜１１０２や１１０３は必要がなければ、形成しなくても良い。またフォトレジストなどを使わなくても、選択的に電気不活性領域を形成できる場合には、フォトレジストを用いなくても良い。

【００７４】

次に、図４１（ｃ）に示すように、イオン注入を行い、窓１１０５から酸素等のイオンを高濃度に注入し、酸素イオン等を高濃度に含む領域１１０８を形成する。このプロセスの目的は、Ｎ＋シリコン基板の第1面側の深い部分までを形成することである。図１～図３

も用いて説明したように電気不活性領域Ｉは、容量部分を構成する２つの対向する電極を電気的に完全に分離できる領域でなければならない。ここで用いる導電体基板はＮ＋シリコン基板という１つの導電体材料からなるので、電気不活性領域Ｉを絶縁体として上壁部分の厚み方向に絶縁体を完全に形成する必要がある。一方、第２面溝を形成するとき、第２面溝は第１面溝に達しないようにする必要がある。第１面溝の深さ（図２の「ｈ＋上壁の厚み」））は、１００μｍは欲しい（もっと薄くても良いが、容量が小さくなるとともに、圧力による変形量ｄが小さくなるので、圧力検知の感度が悪くなる）ので、第２面溝も約１００μｍはエッチングする必要がある。また、上壁は圧力により余り変形しない方が良いので、上壁の厚みは容量を構成する側壁の厚みより少なくとも約３μｍは厚くした方が良い。側壁の厚みを約３～５μｍとすれば、上壁の厚みは約６μｍ以上の厚みが必要となる。すなわち、電気不活性領域Ｉの厚みはこの６μｍよりも深い領域まで形成しておく必要がある。第２面溝のエッチングのばらつきも考慮すれば、約１０μｍの深さまで電気不活性領域Ｉを形成しておくと良い。酸化や窒化だけで絶縁体を約１０μｍまで形成するのはかなりの時間酸化処理や窒化処理を行う必要があり、プロセスコストがかかるだけでなく、Ｎ＋シリコン基板中の欠陥を増大させるので、長時間の熱処理は問題がある。そこで、図４１(b)や(c)に示すように、凹部１１０６を形成しさらに深い領域まで高濃度の酸素イオンや窒素イオンを注入する。酸素や窒素を深い領域まで注入するには、高電圧イオン注入を行う。また高濃度の酸素イオンや窒素イオンを注入する必要があるので、高電流のイオン注入を行う。

【００７５】

次に、図４１(d)に示すように、フォトレジスト１１０４を除去して、酸化処理や窒化処理や熱処理を行って、厚い絶縁体１１１０を形成する。この絶縁体１１１０はシリコン酸化物やシリコン窒化物やシリコン酸窒化物である。酸化処理等で絶縁体１１１０を形成しても凹部１１０６や１１０５が残っている場合において、この窪み部１１０６や１１０５を埋めるときには、SOG（silicon on glass）等の絶縁膜を塗布した後熱処理して固化して平坦化しても良いし、および／またはCVD法やPVD法で絶縁膜を積層して平坦化しても良い。この状態が図４１(e)に示されていて、１１１１が絶縁膜である。尚、凹部１１０６をさらに深くして（いわゆるトレンチを形成し）、このトレンチにシリコン酸化物やシリコン窒化物やシリコン酸窒化物等を熱処理法やＣＶＤ法やＰＶＤ法等で積層したり、ＳＯＧ法で平坦化したりして電気不活性層を形成しても良い。

【００７６】

次に図４１(f)に示すように、フォトレジスト等の感光性膜１１１３を第1面上に形成して、第１面溝Ｏを形成する領域の感光性膜１１１３を窓開けして、窓部１１１４を形成し、この窓部１１１４を用いてその下に存在する絶縁膜１１１１および１１０２をエッチング除去する。このエッチング除去には、上述したＷＥＴ法やドライ法を用いることができる。このようにして、Ｎ＋シリコン基板が露出した領域１１１５を選択的に得ることができる。

【００７７】

次に図４１(g)に示すように、窓部１１１４（１１１５も含む）を用いて、第１面溝Ｏを形成する。この第1面溝の深さ（ｇ＝ｈ＋上壁厚み）は約１００μｍ以上である。第１面溝の幅ｋは容量部分には余り関係しないので比較的大きくても良い。たとえば、ｋ＝１００μｍでも良いので、ｇ＝３００μｍとすれば、アスペクト比３（g/k）の溝を形成すれば良い。ボッシュ法等のドライエッチング技術により、サイドエッチングの非常に少ない溝を形成することができる。ドライエッチングを行うときには、露出したN＋シリコン基板だけではなく、フォトレジスト等の感光性膜１１１３もエッチングされていくので、Ｎ＋シリコンのエッチングに対して感光性膜１１１３や（感光性膜１１１３が除去されて絶縁膜１１１１や１１０２が露出されることも考慮して）絶縁膜１１１１や１１０２のエッチング選択比が良好なエッチング条件を選択する必要がある。尚、ｋが小さい方がサイドエッチングの少ない第１面溝が形成できるならばそのような良好なｋを選択すれば良いが、圧力を第1面溝Ｏの内部にスムーズに伝達する必要があるので、１０μｍはあると良い

。また、ｋが大きすぎると、容量素子のサイズが大きくなるので、圧力センサーのサイズも考慮してｋの大きさを決めると良い。第１面溝は第２面に達しないようにする必要があるので、Ｎ＋シリコン基板の厚みをｍとしたときに、当然ｍ＞ｇである。また上述したように、第1面溝の底壁は容量を構成しないが、底壁の部分における圧力差による変動が容量を構成する側壁の部分よりも小さい方が好ましいので、容量を構成する側壁の厚みよりも厚くするのが良い。また、第１面溝のエッチングはストッパーによる検知ができなければ、時間管理で置かなう必要があるため、ある程度のオーバーエッチングが必要となる。以上の問題や第１面溝の厚さ方向のエッチングばらつきを考慮すれば、底壁の厚みは第1面溝の深さｇの約５％～１０％程度が良い。もちろん、エッチング精度が良くなれば、約５％より小さくもできるし、エッチング精度が悪ければ約１０％より大きくすることもできる。さらに、設計値で問題なければ約１０％以上にすることもできる。たとえば、第1面溝の深さが３００μｍであれば、底壁の厚みは約１５～３０μｍとし、最初のＮ＋基板の厚みは約３１５μｍ～３３０μｍとすれば良い。ただし、後述するように容量部分を浮かせたいときには、最初のＮ＋基板の厚みは約３１５μｍ～３３０μｍよりももっと厚くすると良い。

【００７８】

次に、図４１(h)に示すように、感光性膜１１１３を除去して、第１面溝のエッチングダメッジや汚染を除去するための洗浄や処理（ＷＥＴやドライ）を施したり、第１面溝の内壁を熱処理（酸化、窒化や酸窒化などの処理）をしたり、ＣＶＤ法やＰＶＤ法を用いて、絶縁膜１１１７を形成する。この絶縁膜１１１７は第１面溝の内壁を保護する。この絶縁膜１１１７の形成は必要がなければ行なわなくても良い。或いは、絶縁膜でなく多結晶シリコン（PolyＳｉ）膜、金属やシリサイド膜などの導電体膜でも良い。このような導電体膜を形成すれば、第１面溝の内壁の抵抗をさらに下げることもできる。或いは、高濃度の不純物をドープしたり拡散したりしても良い。或いは、上記の処理を併用しても良い。

【００７９】

次に、図４１(h)に示すように第２面（下面）に第2面溝を形成するためのパターニングを行う。たとえば、フォトレジスト等の感光性膜１１２０を形成してパターニングし、第２面溝を形成すべき領域を窓開けする。（窓部１１２１）その後で、窓部１１２１の下（図面では上の方になるが、適宜このように記載する）にある絶縁膜１１０３をエッチング除去する。尚、この絶縁膜１１０３は必要がなければ形成する必要はないし、或いは、感光性膜１１２０を形成する前に第２面から除去しておいても良い。ただし、感光性膜１１２０を直接Ｎ＋シリコン基板上に形成するよりも絶縁膜１１０３上に感光性膜１１２０を形成した方がパターニング性が良くなる場合は、絶縁膜１１０３を形成しておくと良い。（或いは、残しておくと良い。）或いは、第２面溝を形成するためにＮ＋シリコン基板のエッチングのときに、Ｎ＋シリコン基板をエッチングしたくない場所に存在する感光性膜１１２０もなくなる恐れがあるときは、絶縁膜１１０３を残してストッパーとして使用すると良い。絶縁膜１１０３のエッチングはドライでもＷＥＴでも適宜行うことができる。

【００８０】

その次に、窓部１１２１において露出したＮ＋シリコン基板をエッチング（絶縁膜やシリコンのエッチングを図４１(h)では矢印で表している）して、図４１(i)に示すように第２面溝Ｑを形成する。このエッチングも深堀エッチング（Deep　RIE）で行い、サイドエッチングの非常に小さく、深さ方向のエッチングも制度の良いドライエッチングで行なう。第２面溝は前述の電気不活性領域I、すなわち、厚い絶縁体１１１０まで達する必要がある。しかし、第１面に達しないようにする。上壁１００６は容量を構成する側壁よりも圧力による変形度が小さい方が望ましいこと、エッチングばらつきなども考慮する必要があることから、上壁１００６は側壁の厚みよりも約３～５μｍ以上厚い方が良い。たとえば、容量を構成する側壁の厚みを約３～５μｍとすれば、上壁１００６の厚みを約６～１０μｍ以上とする。容量を構成する側壁の厚みを約５～１０μｍとすれば、上壁１００６の厚みを約８～１５μｍ以上とする。容量を構成する側壁の厚みを約１０～２０μｍとすれば、上壁１００６の厚みを約１３～２５μｍ以上とする。容量を構成する側壁の厚みを約

２０～３０μｍとすれば、上壁１００６の厚みを約２３～３５μｍ以上とする。第２面溝の深さをｎ、上壁１００６の厚みをｐとすれば、ｎ＝ｍ－ｐとなる。

【００８１】

第２面溝の形成において最も重要なことは、容量を構成する側壁（図４１(i)においては、１００３－３）の厚みｙと電極間の距離ｄである。厚みｙが薄ければ圧力差による感度が良くなる。たとえば、周囲のみが拘束された厚みｙの長方形（ｈ＊ａ）のシリコンダイヤフラムの最大たわみ（長方形の中心部）はおおよそ以下の計算式で与えられる。

$Wmax = \alpha * z * h^4 / (E y^3)$

（ｚは圧力差（＝Ｐ１－Ｐ２）、Ｅはダイヤフラム材料のヤング率、αはシリコンダイヤフラムの縦横比により変化する定数）

ｈ＝ａ＝３００μｍのとき（正方形状ダイヤフラム）には、α＝０．０１３８となり、Wmaxは約600ｚ／ｙ^3（μｍ）となる。ただし、ｚをMpa単位で示し、ｙはμｍ単位で示す。たとえば、ｚを1Mpa（約１atm）、ｙを５μｍとするとWmax＝約５μｍとなる。また、ｚを1Mpa（約１atm）、ｙを3μｍとするとWmax＝約22μｍとなる。

ｈ＝ａ＝４００μｍのとき（正方形状ダイヤフラム）には、Wmaxは約1890ｚ／ｙ^3（μｍ）となる。たとえば、ｚを1Mpa（約１atm）、ｙを5μｍとするとWmax＝約１５μｍとなる。また、ｚを1Mpa（約１atm）、ｙを3μｍとするとWmax＝約70μｍとなる。

ｈ＝300μｍ、ａ＝600μｍのとき（長方形状ダイヤフラム）には、α＝０．０２７７となり、Wmaxは約1200ｚ／ｙ^3（μｍ）となる。ただし、ｚをMpa単位で示し、ｙはμｍ単位で示す。たとえば、ｚを1Mpa（約１atm）、ｙを５μｍとするとWmax＝約１０μｍとなる。また、ｚを1Mpa（約１atm）、ｙを3μｍとするとWmax＝約45μｍとなる。

上記の式は理論式であるから、この式等を考慮して設計して、できあがったものでデータを取り、実際値と理論式を近づければ精密なセンサーを作製できる。

【００８２】

以上から、たとえば、Ｎ＋シリコン基板の厚みを400μｍとして、第１面溝の深さを300μｍ、第１面溝の長さを600μｍにとり、側壁厚みを３μｍ、第２面溝の幅（圧力差が０のときの容量電極間距離）を１００μｍとすると、1Mpa前後の圧力差でも顕著な容量変化が起きるので、精度良く圧力を検知できる。側壁厚みを３μｍとすることも、第１面溝と第２面溝の合わせ精度は約0.5μｍ以下とすることは現在の技術でも問題なく実現できるし、将来はもっと精度の良い合わせも可能となるであろう。また、第２面溝の幅は１００μｍで第２面溝の深さは、大きくても約390μｍでアスペクト比が３．９であるから、問題なくサイドエッチングの少ない垂直な溝を形成できる。また、現状の技術においてもアスペクト比が２０でも問題なくエッチング可能であることから、第2面溝の幅をもっと狭くすることが可能である。その場合は、１Mpaよりももっと小さな圧力の検出も精度良く行なうことができる。逆に１Mpaよりももっと高い圧力の場合には、側壁厚みを３μｍより厚くできるので、プロセス上かなり余裕をもって容量を形成できる。将来はもっと高いアスペクト比の第２面溝を形成できるであろう。このように、使用圧力により、最適なサイズの容量を形成できるのも本発明の特徴である。

【００８３】

第２面溝の形成において最も重要なことは、容量を構成する側壁（図４１(i)においては、１００３－３）の厚みｙと電極間の距離ｄであり、厚みｙが薄ければ圧力差による感度が良くなることを上述した。図４１(h)から分かるように、第２面（下面）に、第1面溝の部分をエッチングしないように第１面溝より大きいサイズで感光性膜１１２０を形成する。すなわち、第１面溝の側壁内面より感光性膜１１２０の外側を大きくする。この距離をｒとすると、ｒ＞０であることが必要である。この条件を満たさないと第２面溝を形成するときに、第1面溝と第２面溝が重なってしまう。第１面溝の側壁はできるだけ感光性膜１１１３の窓１１１４に忠実に形成するようにする。すなわち、サイドエッチング量を極力小さくし、第１面溝の側壁は垂直か極力垂直に近くする。（或いは、サイドエッチング量を正確に制御できる場合にはサイドエッチングを前提に考慮することができる。しかし、サイドエッチングがある程度起きても垂直か垂直に近い形状が望ましい。）このように

することにより、容量を構成する側壁の厚みを一定か一定に近づけることができる。感光性膜１１１３の窓１１１４のサイズと第１面溝Ｏのサイズとの差をΔｓとしたときに、第１面溝全体に渡りΔｓはできるだけ小さいことが望ましい。（或いは、Δｓが一定でそのばらつきが小さい方が望ましい。この場合は、このΔｓを考慮してパターン設計をすることによって、最適な溝を形成することができる。）

【００８４】

次に図４１(i)において、第１面溝Ｏに対して第２面溝Ｑのパターンを正確に合わせる。両面マスク（或いは、レチクル）アライナーやステッパーを用いれば非常に精度良く合わせることが可能である。

さらに本発明の圧力センサーの場合には、第１面に形成されたパターン（合わせ用のパターンだけでなく本パターンも含む）を第１面側から読み込んで、その情報を第２面にパターンを形成するときに利用してパターン合わせを行うという従来方法以外に、もっと合わせ精度を向上させる方法を用いることができる。すなわち、第１面のパターンに第２面のマスク合わせ（或いは、レチクル合わせ）を行うときに、第１面溝パターンに対して直接合わせ込む方法を取ることができる。その方法の１つとして、第１面溝はかなり深い溝となっているので、第１面溝の底壁の厚みがかなり薄くなっている。従って、厚いシリコン基板では透過できないが、薄いシリコン基板であれば透過可能な波長の光や電磁波を用いることにより、第２面に第1面溝のパターン情報を直接伝達することができる。光や電磁波の情報を使って第２面溝の感光性パターンを合わせ込めば非常に精度の高い合わせ込みが可能となる。すなわち、片面だけでの合わせ込みと同じ精度でパターン合わせが可能である。しかも実パターン（第１面溝）に合わせ込めるので、第１面溝と第2面溝の感光性パターンの合わせ精度はさらに向上する。特にステッパーを用いて合わせ込みもできるので、合わせ精度が非常に向上する。

【００８５】

さらに別の方法も用いて合わせ精度をさらに向上できる。この方法では、第１面溝を形成する前か或いは第１面溝を形成した後で、第２面の一部だけエッチングにより薄くして第１面溝と貫通させるか或いは第１面溝の底壁の厚みを非常に薄くしておく方法である。この方法により、その貫通された部分（或いは、非常に薄くなった部分）を通して第２面から第1面の溝パターンを読むことができ、第1面溝パターンに直接合わせ込むことができる。この場合は、合わせ込みに用いた第１面溝パターンを実パターンとして用いることはできないが、種々の場所に設けておくことにより、ステッパーによる合わせ込みも可能となるので、非常に精度良く合わせ込みが可能となる。

【００８６】

さらに別の方法も用いることができる。第２面側にガラス基板を接合する方法である。この場合は、Ｎ＋シリコン基板の第２面（下面）側にガラス基板を接合する。ガラス基板なので陽極接合も可能となり強固な接合を行うことができる。Ｎ＋シリコン基板は第１面溝形成のときに厚み方向に完全に貫通させる。Ｎ＋シリコン基板とガラス基板は材質が異なるので、ガラス基板がエッチングストッパーとなるので、第１面溝の深さ方向の厚みも非常に精度良くコントロールすることができる。第１面溝のパターンは第２面側から正確に読み取れるので直接に第１面溝に対して第2面溝の感光性パターンを合わせこむことが可能となる。この結果、第１面溝と第２面溝を非常に精度良く形成できる。この場合、第２面溝を形成するとき、最初にガラス基板を垂直にエッチングして感光性膜パターンにできるだけ忠実に形成する必要がある。この場合も材質が異なるので、シリコン基板をストッパーとして用いることが可能であり、オーバーエッチングの余裕度も大きいので、ウエハの全域にわたり、必要な場所においてシリコン基板を完全に露出させることができる。その後で別のエッチング種を用いて（条件しだいでは同じエッチング種でもできる場合がある）第2面溝を垂直に精度良く形成することができるので、第１面溝と第２面溝の間に形成される側壁の厚みを非常に精度良く形成できる。この場合は、第1面溝の底壁はガラス基板となる。ガラス基板は絶縁体であるが、側壁のＮ＋シリコンを通して電気を伝達できるので容量特性には特に問題はない。さらにガラス基板を使用するメリットとして、第１

面溝を形成した後でガラス基板全体をエッチングして薄くすることもできる。この薄くする方法として、ウエットエッチングを用いることもできるし、ドライエッチングを用いることもできるし、さらにはＢＧ法（裏面研磨法）やＣＭＰ法（化学的機械的研磨方法）を用いることもできる。ウエットエッチングの場合には、ＨＦ系のエッチング液を用いて精度良いエッチングを行うことができる。ドライエッチングの場合にも前述したＣＦ系等のエッチングガスを用いて精度良くガラス基板のエッチングを行うことができる。このように第２面溝の感光性パターン形成前にガラス基板を薄くしておけば、第２面溝形成時にエッチングするガラス基板の厚みが薄くなっている。従って、オーバーエッチングも少なくて済むので精度良いエッチングが可能となり、第２面溝も精度良く形成できる。

【００８７】

第２面溝Ｑ（Ｑ１、Ｑ２、Ｑ３）を形成した後、感光性膜１１２０を除去した後、第２面溝で露出したシリコン基板のエッチングダメッジや汚染物を除去する。この方法として、第２面側の露出したシリコンをＷＥＴ法やドライ法で軽くエッチングする方法がある。さらに、図４１(j)に示すように、第２面側の露出したシリコンを軽く酸化（或いは、窒化）して酸化膜（或いは、窒化膜や酸窒化膜）等の絶縁膜１１２２を形成しても良い。或いは、ＣＶＤ法やＰＶＤ法で酸化膜、窒化膜や酸窒化膜等の絶縁膜１１２２を積層しても良い。その後に、第２面側に接着層１１２５を介して薄板１１２６を張り付けて、第２面溝Ｑを固定させることもできる。この接着方法として、第１面側から基板（ウエハ）１１０１を持ちあげて、第2面側の底壁１１２４および第２面側でエッチングしていない基板面（図示されていない）に接着層１１２５を塗布または浸漬または貼り付けて、薄板１１２６に基板１１０１を接着させる。或いは、薄板側に接着層１１２５を付着させて基板１１０１を接着させることもできる。この場合には、薄板１１２６の所望の部分に接着層１１２５をパターニングしてから接着しても良いが、接着後の乾燥処理や熱処理でアウトガスなどが発生して問題が生じなければ薄板１１２６の全面に接着層を形成した方がプロセス上簡便となる。或いは、接着層１１２５を用いずに薄板１１２６を基板１１０１に押しあてて、圧力および／または熱により基板１１０１に薄板１１０１を直接接合させる。基板１１０１の第２面に形成された絶縁膜１１０３等が不要であれば事前に除去してから接合または接着しても良い。薄板１１２６には第２面溝に圧力を伝達するための圧力伝達孔１１２７を設けても良い。この圧力伝達孔１１２７は、薄板１１２６を接合する前に形成しても良いし、或いは薄板１１２６を付着した後に形成しても良い。薄板１１２６を接合する前に形成する場合には、この孔１１２７が第２面溝Ｑの部分に来るようにアライメントする必要があることは言うまでもない。

【００８８】

また、薄板１１２６を付着させた後で孔１１２７を形成するには、第２面溝のある場所に形成するようにすることも当然である。孔１１２７を形成する方法としてレーザーによる方法やマスクを通してエッチングまたはレーザー照射により形成する方法などがある。感光性膜を形成して露光による窓開けをしてその窓を通して薄板１１２６に孔１１２７をドライエッチングやＷＥＴエッチングにより形成する方法もある。圧力伝達孔１１２７を形成しない場合には、第２面溝Ｑは完全に閉じられてしまうので、閉じた時点における圧力Ｐ３が第２面溝の圧力として保持され、この圧力Ｐ３を基準にして第１面側の圧力Ｐ１が検出される。非常に低圧（ほぼ真空状態に近い）状態で薄板１１２６を完全に基板１１０１の第２面側に付着すれば、Ｐ３はほぼ0となり、Ｐ１の絶対圧を検出できる。１気圧（約１Mpa）で薄板１１２６を完全に基板１１０１の第２面側に付着すれば、Ｐ３はほぼ１気圧であるから、１気圧に対する圧力としてP1を検出することができる。

【００８９】

薄板１１２６は絶縁体基板でも導電体基板でも半導体基板でも使用することができる。薄板１１２６を付着させることにより、第１面溝Ｑや支持基板１１０１と電気的に導通するなどして容量特性に影響を与えないようにする必要がある。薄板１１２６として導電体（たとえば、金属性板など）や半導体板（シリコン板など）を使用するときは、Ｎ＋シリコン基板１１０１と薄板１１２６の間に絶縁膜１１０３や絶縁性の接着層１１２５を介する

ようにすると良い。薄板１１２６として絶縁体（セラミック板、プラスチック板、ガラス板など）を使用するときは、Ｎ＋シリコン基板１１０１と導通はしないので、直接Ｎ＋シリコン基板と接着することもできる。

【００９０】

また、薄板１１２６として、可視光に対して透明なガラス板を用いれば、第２面溝や容量素子等をガラス板を通して見ることができるので、位置合わせや容量素子等の出来栄えを観察することが容易である。また、ガラス板をシリコン基板１１０１に直接付着するときに陽極接合法により強力に接着することもできる。或いは、ガラス板をシリコン酸化膜１１０３に接着するときは同じ材質なので付着させやすい。

【００９１】

図４１(j)においては、第１面溝Ｏの底壁１１２４が薄板１１２６に付着している。これは第２面のエッチングしていない面（図示していないが、半導体基板１１０１の第２面）と同じレベルなので、プロセス上自然に薄板１１２６と接触してしまう。ここで、接着層１１２５を介して第１面溝Ｏの底壁１１２４を薄板１１２６に確実に付着させることにより、底壁が圧力により変動することを防止でき、容量を構成する側壁の変動だけを考慮して設計できる。しかし、第１面溝Ｏを浮かせることも可能である。その方法として、図４１(k)に示すように第１面溝0の部分における底壁１１２４を薄くすれば良い。第２面溝を形成する前に第１面溝の底壁部分を第２面側で窓開けしてエッチングして底壁を薄くすれば良い。このときに第２面溝を形成する領域も含めて窓開けしておけば、第２面溝を形成する領域もエッチングされるので、第２面溝を形成するときのエッチング量を少しではあるが減らすことができる。尚、第１面溝を形成する前にこの領域を薄くしておくこともできる。

【００９２】

このようにすることによって、図４１(l)に示すように、第1面溝Ｏが浮いたものを作成することができる。この図においては、N+シリコン基板１１０１の支持基板部分１１０１－１、１１０１－２も示されている。すなわち、薄板１１２６は支持基板部分１１０１－１や１１０１－２に接着層１１２５を介して付着しているが、第１面溝Ｏの底壁１１２４等は薄板１１２６に接触していない。つまり、第1面溝Ｏは浮いた状態になっていて、薄板１１２６の振動などが容量を構成する第１面溝に直接伝わらない。また、第２面溝全体を同じ空間とすることもできるので、圧力伝達孔１１２７も少なくて済む。

【００９３】

さらに、図４１(j)に示すように、基板１１０１の第１面側に薄板１１３０を付着させる。接着層１１２９を介して、絶縁膜１１１１上に薄板１１３０を付着させても良いし、圧力および／または熱処理だけで絶縁膜１１１１上に薄板１１３０を付着させても良い。その方法は薄板１１２６を第２面側に付着させる方法と同様である。すなわち、薄板１１３０と絶縁膜１１１１とが付着すべき部分に接着層１１２９を形成した後に薄板１１３０を基板１１０１側に合わせて付着させる。接着層１１２９は絶縁膜１１１１上に形成した後に、薄板１１３０を付着させることもできるし、薄板１１３０に接着層１１２９を形成して薄板１１３０を基板１１０１側に付着させても良い。薄板１１３０の全面に接着層１１２９を形成してそのまま薄板１１３０を基板１１０１側に付着させることもできるが、特に第１面溝の開口部分の接着層１１２９は第１面溝Ｏの内部向いているので、この場合にはその後の処理や熱プロセスでアウトガスにより第１面溝Ｏの内部が変質して問題が生じないかを確認する必要がある。ただし、アウトガスが発生して第１面溝Ｏの内部に存在しても、圧力伝達孔１１３１を通してアウトガスを外側に出すことができるので、アウトガス自体は完全に除去可能である。（たとえば、外界を真空状態にすれば溝内部のアウトガスを抜くことができる。）接着層１１２９を介して薄板１１３０をＮ＋シリコン基板１１０１の第１面側に接着する場合は、適切な熱処理などを行って薄板１１３０をＮ＋シリコン基板１１０１の第１面側に強固に接着することができる。

【００９４】

アウトガスをできるだけ少なくするには、必要な部分だけに接着層１１２９を形成する。

たとえば、接着層に感光性タイプの樹脂を使用し必要な部分だけに接着層を残したり、或いは感光性膜を接着層の上に形成して必要な部分以外の所は感光性膜を除去し、さらにその開口部分の接着層を除去してその後感光性膜を除去し、必要な部分だけに接着層を残せば良い。N+シリコン基板１１０１の第１面側の絶縁膜１１１１上に接着層１１２９を形成する場合、接着層剤が液状のものをスピンコーティングするとき、接着剤が第１面溝Ｏの内部に入り、この接着剤をその後取れない可能性がある。そこで接着層としてシートタイプのものをN+シリコン基板１１０１の第１面側の絶縁膜１１１１上に貼り合わせる方法を使用することもできる。シートタイプの接着層は第１面溝の内部に余り入り込まないようにすることができる。或いは、入り合わせる前に第１面溝の部分の接着層を除去しておくこともできる。また、感光性接着層剤の場合、ネガ型が扱いやすい。すなわち、第１面溝Ｏの内部へ入り込んだ接着剤を取るために第１面溝Ｏの内部へ光を当てなくても現像の際、第１面溝の内部の接着剤を完全に除去できる。

【００９５】

第１面溝Ｏの開口された部分にあたる薄板の一部に圧力伝達孔１１３１を形成する。この孔１１３１は、あらかじめ薄板１１３０にあけておいても良いし、薄板１１３０を付着させた後にあけても良い。この圧力伝達孔１１３１を通して第１面側の圧力Ｐ１を第１面溝へ伝達できる。尚、この圧力伝達孔１１３１は外界の圧力Ｐ１がスムーズに第1面溝に伝達されるほどのサイズにする必要がある。このサイズとしては、１０～５０μｍの径があれば充分であるが、第１面溝のサイズは図２および前述のダイヤフラムの最大撓み量Wmaxの説明から分かるように、第１面溝の長さ方向ａは大きいほど感度が良い。（ただし、余り大きくなるとセンサーサイズが大きくなるが。）すなわち、３００μｍ以上あればかなり良い感度が得られる。また、第１面溝Ｏの幅ｋに関しては図３(b)から分かるように、Ｐ１＜Ｐ２のときにすぐに側壁がつかない程度にすること（小さな圧力差により側壁が接触すればそれ以上の圧力差を検出できなくなる）、余り変形しすぎて側壁が破壊しない程度の寸法よりもｋが小さいことなどが要求されるが、圧力センサー素子の大きさがある程度大きくなっても良ければ、約１００μｍは確保できる。（尚、容量測定に無関係な側壁は厚くても良い）従って、その場合には前述したサイズの圧力伝達孔１１３１を形成することは全く問題ない。ただし、余り大きくすると外界から異物が侵入する可能性があるので、それらを総合的に考えて圧力伝達孔１１３１のサイズを選定すると良い。異物の侵入を簡単に除去するには、第１面溝Ｏと同じサイズの孔で良いという考えもある。圧力センサーの使用環境も考慮しても良い。

【００９６】

次に、図４１(j)に示すように、第１面側の上壁１００６－２（１００６－２－１、１００６－２－２）と電気的な導通を取るためのコンタクト孔１１３２（１１３２－１、１１３２－２）を形成してこの部分に導電体１１３３（１１３３－１、１１３３－２）を形成する。第２面溝の幅ｄの長さによって、コンタクト孔１１３２の（この方向における）サイズは決定される。上述したように圧力差が小さいときやダイヤフラムとしての側壁の厚みが厚いときにはダイヤフラムの変位が小さいので、そのときにも容量変化を大きくするにはｄを小さくすることが効果的となる。しかし、余りｄを小さくすると第２面溝Ｑを形成するときのアスペクト比が大きくなり深堀エッチングが難しくなる。将来は優れた深堀エッチングが実現する可能性が大きいが、現状ではアスペクト比が３０程度が良い所と考えられるので、第２面溝のエッチング量ｈを約３００μｍとするとｄは約１０μｍ程度となる。電気不活性領域の幅ｅはかなり小さくても５Ｖ程度の耐圧は充分取れるが、プロセス上の限界から約１μｍ程度と考えると、コンタクト孔１１３２のサイズは約１～３μｍとなる。一方、絶縁膜１１０２と１１１１のトータル厚みは耐圧面から１０００Ａあれば充分であるが、プロセス上の安定性から考慮すれば約０．５μｍ程度は必要となる。さらに接着層１１２９および薄板１１３０の厚みは、容量センサーを保護するという観点とプロセス上の安定度から考えると約５μｍは欲しい。そうすると全体のコンタクト孔の深さは約５．５μｍということになる。１μｍサイズでアスペクト比５．５のコンタクト孔１１３２を形成することは充分可能である。たとえば、絶縁体１１０２および１１１１がシ

リコン酸化膜で薄板１１３０もガラス板（或いは石英板）である場合には、薄板１１３０上に感光性膜を形成してコンタクト孔部分を窓開けして、さらにその窓からドライエッチング法（エッチングガスとして前述したようにＣＦ系ガスなど種々のガスを適宜条件やエッチング装置を選択する）により薄板１１３０、絶縁膜１１１１および１１０２を順次エッチングしていけば良い。或いは、感光性膜を用いずにマスク（或いはマスクレス）を用いてレーザーによる窓開けも可能である。コンタクト孔サイズがもっと大きくなればレーザー光やドライエッチング法によるコンタクト孔形成はもっと容易になるし、サイドエッチングも許容できるのでＷＥＴエッチングによるコンタクト孔形成も可能となる。

【００９７】

コンタクト孔１１３２を形成した後で、このコンタクト孔１１３２に導電体１１３３（１１３３－１、１１３３－２）を形成する。たとえば、バリアメタルやシード層金属をＰＶＤ法により形成してメッキ法によりコンタクト孔１１３２にメタルを形成できる。或いは、ＣＶＤ法やＰＶＤ法によってメタルやシリサイド膜を積層しても良い。コンタクトサイズがもっと大きくなれば、導電性ペーストを塗布し、スキージングしてコンタクト孔１１３２に導電性ペーストを入れ込むこともできる。導電性ペーストでコンタクト孔を埋め込む場合には適度な熱処理を行い導電体として安定化させる。さらに、薄板１１３０の上に金属膜やシリサイド膜や低抵抗のPolySi膜を積層しパターニングして電極・配線１１３４（１１３４－１、１１３４－２）を形成する。このようにしてＮ＋シリコン基板１００６－２（１００６－２－１、１００６－２－２）と電気的に接続する電極・配線１１３４を薄板上に取りだすことができる。図４１(j)に示される２つの電極・配線１１３４－１と１１３４－２に数Ｖ程度の電圧を印加しても、導電体であるＮ＋シリコン基板１００６は絶縁体である電気不活性層１１１０によって分離されているので、２つの電極・配線１１３４－１と１１３４－２間には電気が流れない。前述したようにこの領域で容量（コンデンサ）を形成していて、第２面溝Ｑの空間における側壁電極による静電容量ＣはＣ＝ε＊Ｓ／ｄとなっていて、第１面溝Ｏの圧力Ｐ１と第２面溝Ｑの圧力Ｐ２との圧力差により第１面溝Ｏと第２面溝に挟まれた側壁が膨張したり窪んだりしてｄを変化させるので、この静電容量が変化する。逆に容量変化を検出して、Ｐ１－Ｐ２の圧力差を計算することが可能となる。尚、導電体１１３３と電極・配線１１３４の導電体膜は兼用することもできる。

【００９８】

上述した様に薄板１１３０はコンタクト孔１１３２、コンタクト内導電体１１３３や電極・配線１１３４を有するので、薄板１１３０の材質は絶縁体である。たとえば、ガラス板、石英板、セラミック板、プラスチック板などである。また、薄板１１３０は容量素子を保護する役割も有するので、ある程度の強度も必要である。薄板上の電極・配線は必要があれば長く配線して他の容量素子や容量以外の素子（たとえば、抵抗、インダクタ、トランジスタ、場合によってはＩＣ）と接続することもできる。その場合保護膜で配線や電極を保護することもできる。薄板１１３０や１１２６は本発明の静電容量素子型圧力センサーを保護する役目もあるので、ある程度強度が必要である。そのためにはある程度厚くする。たとえば、５０～１００μｍ。もっと強度を持たせるには１００μｍ～２００μｍ、さらに強度を持たせるには２００μｍ以上とする。特に薄板１１３０は厚すぎるとコンタクト孔１１３２のアスペクト比が大きくなるが、被覆性の良い方法で導電膜１１３４を形成するとか、薄板１１３０のコンタクト孔１１３２をテーパー化するなど種々の方法を取ることができる。尚、導電体膜１１３３は電極・配線１１３４を形成する導電体膜と兼用することもできる。

【００９９】

薄板１１３０を使用しないで、絶縁膜１１０２、１１１１にコンタクト孔を開けて、そのコンタクト孔へ金属膜、シリサイド膜や低抵抗のPolySi膜を積層してさらに絶縁膜１１１１上に電極・配線を形成することもできる。この場合は薄板を使用していないのでアスペクト比が小さくなるので、コンタクト孔への導電体膜を形成しやすい。さらに、電極・配線上に保護膜（シリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜やポリイミド膜など

のパッシベーション膜）を形成し、パッド電極穴開けを行いパッド電極だけを露出させておくということもできる。この場合は、電極・配線は保護膜に保護されているので、信頼性も向上する。ただし薄板を用いた方が容量素子の保護特性（特に外部からの力に対する強度）は向上する。

【０１００】

図４４は圧力伝達経路をさらに設けた圧力センサーを示す図である。図４１(j)に示す構造の圧力センサの第２面側に支持層１１４２、１１４４を形成し、その上にプレート１１４６を接着する。プレート１１４６には圧力導入孔１１４７が開けられ、外部からの圧力Ｐ２を圧力伝達孔１１２７を通して第２面溝Ｑへ伝達する。薄板１１２６とプレート１１４６との間の空間１１４５は支持層１１４２、１１４４により作られた空間であり、全体がつながっていて各第２面溝Ｑへの圧力伝達孔１１２７が入り込んでいる。支持層１１４４は枠状で閉じていてこの枠の外側と内側を完全に分離し気密を保っている。また。支持層１１４２は柱状或いは壁状になっていて薄板１１２６とプレート１１４６を支えているだけで気密な空間を形成しているわけではなく、その外側および内側および周囲で圧力は同じ状態になっている。枠状の支持層１１４４だけでプレート１１４６を支持できればこの支持層１１４２はなくとも良い。支持層１１４２および１１４４は同時に形成できるので、工程負荷および工程付加にはならない。薄板１１２６上に感光性接着剤を塗布するか、感光性接着シートを張り付けて、露光現像して支持層１１４２、１１４４を形成することができる。このパターニングされた支持層１１４２、１１４４にプレート１１４６を張り付けて気密な空間１１４５を形成できる。プレート１１４６を十分な強度を有する材料（中が見える方が良ければ、ガラスや透明プラスチックが良い）を用いれば、第２面溝Ｑや圧力センサーを保護することができる。プレート１１４６の適当な部分に圧力導入孔１１４７を設ければ（レーザー法、エッチング法など種々の方法を使用できる）、この圧力導入孔１１４７から第２面溝Ｑへ圧力を導入できる。尚、薄板１１２６を使用せずにこのプレート１１４６を設けることもできる。図４１(l)のような構造であればそのまま適用できるし、図４１(j)のような構造の場合には支持層１１４２や１１４４を第１面溝の底壁などの上に（図では下に）設ければ良い。

【０１０１】

第１面側にも同様にして、電極・配線１１３４を形成した後に、支持層１１４８、１１５０を形成し、その上にプレート１１５２を接着させる。プレート１１５２には圧力導入孔１１５４が開けられ、この圧力導入孔１１５４から外部の圧力Ｐ１が第１面溝Ｏに伝達される。支持層１１５０は枠状に閉じられ、この枠の外に対して内側を気密な空間に保持する。支持層１１４８は、プレート１１５２と薄板１１３０を支持しているが、枠状の支持層１１５０だけで支持できれば必要はない。支持層１１４８の外側、内側、周囲は同じ圧力である。このようなプレート１１５２を備えることにより第１面溝Ｏや電極・配線１１３４や圧力センサーを保護することができる。尚、薄板１１３０を設けない場合でも（図４４では絶縁膜１１０２など省略している）直接支持層１１４８、１１５０を作製してプレート１１５２を接着することもできる。支持層１１４８、１１５０には感光性接着膜（たとえば、塗布法のよるもの、シートによるもの）を用いることができる。プレート１１５２の強度は使用環境に合わせて選定すれば良い。内部が見えるようにするには、ガラスや透明プラスチック等を使用すれば良い。点線で示すライン１１５６はスクライブラインであるが、第１面溝や第２面溝形成のときに一部或いは全部をあけておけば、プレート１１４６や１１５２だけの切断になるので、切断しやすい。切断には通常のダイシング法やレーザーダイシング法、エッチングダイシング法など種々の方法を用いることができる。

【０１０２】

次に図４２に基づいて、高濃度不純物元素を有する低抵抗のシリコン半導体基板１２０１に、これと逆導電体の低濃度不純物元素を有する高抵抗のシリコン半導体基板１２０２を接合させた基板（複合基板とも言う）１２００を用いて良好な特性を持つ容量型圧力センサーを形成することもできる。この複合基板として、それぞれの半導体基板を貼り合わせた基板（貼り合わせ基板）や、高濃度不純物シリコン半導体基板に逆導電体の低濃度不純

物元素を有する単結晶シリコンをエピタキシャル成長させたエピ基板を使用することができる。

【０１０３】

低抵抗のシリコン半導体基板１２０１がＮ型の場合には、不純物元素はヒ素（Ａｓ）、リン（Ｐ）、アンチモン(Ｓｂ)等のＶ族元素であり、その不純物濃度はたとえば、約10^{19}／ｃｍ３以上で、抵抗率は約０．０１Ωｃｍ以下である。低抵抗のシリコン半導体基板１２０１がＰ型（いわゆるＮ＋シリコン）の場合には、不純物元素はホウ素（Ｂ）、アルミニウム（Ａｌ）等のＶ族元素であり、その不純物濃度はたとえば、約10^{19}／ｃｍ３以上で、抵抗率は約０．０２Ωｃｍ以下である。（ただし、圧力センサーの特性によってはこれらより１桁～２桁高い抵抗率を有するものでも使用できる場合がある。）

【０１０４】

高抵抗のシリコン半導体基板１２０２がＮ型の場合には、その不純物濃度はたとえば、約10^{17}／ｃｍ３以下（好適には、約10^{16}／ｃｍ３以下）であり、抵抗率は約０．１Ωｃｍ以上（好適には、約０．７Ωｃｍ以上）である。高抵抗のシリコン半導体基板１２０２がＰ型の場合には、その不純物濃度はたとえば、約10^{17}／ｃｍ３以下（好適には、約10^{16}／ｃｍ３以下）であり、抵抗率は約０．３Ωｃｍ以上（好適には、約１Ωｃｍ以上）である。

【０１０５】

このような複合基板１２００の第１面（上面）および／または第２面（下面）に絶縁膜１２０３、１２０４を形成する。複合基板１２００の第１面とは高抵抗基板１２０２側の面であり、複合基板１２００の第２面とは低抵抗基板１２０１側の面である。絶縁膜１２０３、１２０４は、シリコン酸化膜（SiOx膜）、シリコン窒化膜（SiNx膜）、シリコン酸窒化膜（SiOxNy膜）などであり、これらは酸化、窒化、CVD法、PVD法、或いは塗布法（＋熱処理）などにより形成できる。尚、これらの絶縁膜１２０３、１２０４はプロセス中に複合基板の表面を保護したり、感光性膜を形成しやすくすることなどのために形成するので、プロセス上問題がなければ、絶縁膜を形成しなくても良い。

【０１０６】

次に図４２(a)に示すように、感光性膜１２０５をパターニングして、第１面溝を形成するための窓１２０６（１２０６－１、１２０６－２）をあける。次に図４２(b)に示すように、この窓１２０６（１２０６－１、１２０６－２）からその下に存在する絶縁膜１２０４を除去し、高抵抗の半導体基板の表面（第1面）を露出させる。絶縁膜１２０４の厚みは約０．１μｍ～２μｍであるが、第１面溝を垂直に形成するために、窓１２０６に忠実な大きさで形成することが望ましい。そのため、絶縁膜１２０４の除去は、ドライエッチング法、それも異方性エッチングが望ましい。（この後、深いシリコン溝を異方性エッチングで形成するので、感光性膜１２０５もエッチングされて絶縁膜１２０４が出てきたときに、さらに絶縁膜１２０４もエッチングされてシリコン基板１２００が露出するとシリコン基板の表面が荒れたりダメージを受けたりする。シリコン基板１２００が露出しないようにするために、絶縁膜１２０４の厚みを２μｍ以上にする場合もある。）

【０１０７】

次に図４２(c)に示すように、窓１２０６の下に存在するシリコン基板１２０２および１２０１を順次エッチングして第1面溝Ｏ（Ｏ１、Ｏ２）を形成する。この第１面溝Ｏの内壁面は基板１２０２（高抵抗シリコン基板）の第1面に対して垂直になるようにエッチングすることが望ましい。しかも、窓１２０６のサイズとほぼ同じサイズで基板の深さ方向にエッチングする。ただし、第1面溝は第２面に達しないように適度な厚みを残してエッチングを終了する。このようにして深い第１面溝Ｏ（Ｏ１、Ｏ２）を形成する。

【０１０８】

次に、図４２(ｄ)に示すように、アッシング法等のドライ法や或いはＷＥＴ法（レジスト剥離液、たとえば、有機系剥離液や、熱濃硫酸）を用いて、感光性膜１２０５をリムーブする。その後で、再度、感光性膜１２０８をパターニングする。高濃度の不純物層を形成すべき領域に感光性膜１２０８が残らないようにし、高濃度の不純物層を形成しない領域

に感光性膜１２０８が残るように感光性膜１２０８をパターニングする。基本的には第１面溝Ｏにおける高抵抗基板１２０２の内壁側面には高濃度不純物層を形成するので、第１面溝よりも大きく窓開けされ、感光性膜１２０８は、図４２(ａ)で示された感光性膜1205のサイズより小さくなり、感光性膜1205の内側に形成される。第１面溝Ｏに存在する感光性膜を現像液で取り除くためには、感光性膜はネガ型が望ましい。ネガ型感光性膜は、光や電子ビームが当たった所が現像液に不可溶となり、光や電子ビームが当たらない所が現像液に可溶となる。第１面溝の深い所に入った感光性膜まで光が届かない可能性が高いので、ポジ型では第1面溝に感光性膜が残る可能性がある。これに対してネガ型では、光が当たらない所の感光性膜は現像液で除去できるから、第１面溝の深い所に入った感光性膜も現像液で除去することができる。尚、感光性膜として、ドライフィルムタイプや液状タイプがある。ドライフィルムタイプではフィルムを基板等に張り付けて露光するので、第１面溝のような深い溝の中までフィルムが入らない可能性が大きい。従ってドライフィルムの方が本発明においては使用しやすい。しかも第１面溝や第２面溝を形成するときに厚いシリコン基板をエッチングするので、選択比の高い条件を選択しても感光性膜がかなりエッチングされる。たとえば、溝のシリコン基板を３００μｍエッチングする場合には、シリコンと感光性膜の選択比が５０としても、６μｍ以上の厚みが必要である。このような厚い感光性膜を形成するにはドライフィルムの方が扱いやすい。液状タイプのフォトレジストの場合、厚く形成することが困難であるということのほかに、第１面溝の内部深くまで液状レジストが入り込むので、たとえネガ型でも現像液で完全に取りきるのは時間がかかるという問題がある。

【０１０９】

次に図４２(e)に示すように、感光性膜１２０８をマスクにして絶縁膜１２０４をエッチングし、感光性膜１２０８が存在する部分以外の絶縁膜１２０４を除去し、半導体基板１２０２の表面を露出させる。（尚、後述するイオン注入法を用いる場合には、感光性膜１２０８をリムーブせずに、さらに絶縁膜１２０４を除去しなくても良い。）その後で、感光性膜１２０８をリムーブし、図４２(f)に示すように、絶縁膜１２０４がなくシリコン基板が露出した部分に高濃度の不純物拡散を行い、高濃度不純物拡散層１２１０（１２１０－１、１２１０－２）を形成する。この不純物元素の導電タイプは低濃度不純物（高抵抗）基板１２０２と逆である。たとえば、低濃度不純物（高抵抗）基板１２０２がＰ型であれば、Ｎ型の高濃度不純物拡散を行う。たとえば、リン（Ｐ）拡散を行う。すなわち、Ｐ型の高抵抗基板１２０２中にＮ＋層が形成される。第１面溝においては途中まで（高抵抗基板１２０２の厚み分）は、Ｐ型であるから、第１面溝の内壁にＮ＋層が形成される。第１面溝の深い方はＮ型基板で、しかもこの基板は不純物濃度が高く低抵抗基板であるから、この基板濃度がさらに濃くなるだけである。この結果、低抵抗基板１２０１は高抵抗基板１２０２のＮ＋層と接続して高濃度基板１２０２の表面まで電気的接続が可能となる。低濃度不純物（高抵抗）基板１２０２がＮ型であれば、Ｐ型の高濃度不純物拡散を行う。たとえば、ホウ素（Ｂ）拡散を行う。すなわち、Ｎ型の高抵抗基板１２０２中にＰ＋層が形成される。第１面溝においては途中まで（高抵抗基板１２０２の厚み分）は、Ｎ型であるから、第１面溝の内壁にＰ＋層が形成される。第１面溝の深い方はＰ型基板で、しかもこの基板は不純物濃度が高く低抵抗基板であるから、この基板濃度がさらに濃くなるだけである。この結果、低抵抗基板１２０１は高抵抗基板１２０２のＰ＋層と接続して高抵抗基板１２０２の表面まで電気的接続が可能となる。

【０１１０】

図４２(f)に示す絶縁膜１２０４（１２０４－１、１２０４－２、１２０４－３）でカバーされている基板１２０２の部分には、不純物拡散層は形成されない。従って、この部分において、不純物拡散層１２１０は分断されている。後述するように、第１面溝Ｏ１とＯ２は第２面溝によって高濃度不純物（低抵抗）半導体基板１２０１の領域では完全に分離されているので、完成品の容量素子においては、拡散層１２１０－１と拡散層１２１０－２は電気的には導通していない。尚、高抵抗基板１２０２の不純物濃度が低い場合、基板表面が空乏化または反転しやすくなり、低い電圧差でも電気が流れやすくなる場合がある

が、そのような可能性のある基板では、あらかじめ高抵抗基板１２０２の表面に同じ導電タイプのイオンをイオン注入して表面の不純物濃度を少し高めておけば良い。このイオン注入は基板１２０２の表面全体へ行なうことができるので、マスクプロセスは特に必要はないから、この工程追加によるコストアップや工程負荷は小さい。ただし、イオン注入量が多すぎると、基板表面濃度が高くなり、逆導電体型の拡散層１２１０との接合耐圧が低下するので、実用上問題ないレベルで行なう必要がある。さらに言えば、基板表面が空乏化または反転しやすくなるような基板ではなく、最初から基板表面が空乏化または反転しにくい少し高い濃度の半導体基板１２０２を使用すれば、イオン注入工程もなくすことができる。本発明の容量素子だけを形成する場合は、最初から基板表面が空乏化または反転しにくい少し高い濃度の半導体基板１２０２を使用することができるが、ＭＯＳトランジスタやバイポーラ等の他の半導体素子も同じ基板に形成する場合は、ＶＴＨ（閾値電圧）やベース抵抗等の制御のために高抵抗基板を使う必要があるから、イオン注入工程が必要となる可能性がある。

【０１１１】

図４２(f)における不純物拡散は、たとえば以下のように行なう。BCl3やPOCl3等の不純物ソースから半導体基板（ウエハ）上にＢやＰの不純物拡散源を付着させ（適当な熱処理を行う）たり、ＣＶＤ法により半導体基板表面にＰＳＧ膜（Ｐを含むSi02）やＢＳＧ膜（Ｂを含むSi02）を積層させたりした後に、拡散炉でこの不純物拡散源から基板内へ不純物を拡散させる。拡散温度と時間によって不純物（拡散）層の深さが決定する。

【０１１２】

図４２(f)に示した不純物拡散法は、上述のように拡散源をプリデポあるいは高濃度の不純物層を形成しその層から基板中に拡散を行う方法であるが、イオン注入を用いて行なうこともできる。その方法を図４３に示す。すなわち、図４３に示す構造は、図４２(e)に示す構造と同じであるが、この構造の半導体基板１２００の第１面側から高濃度イオン注入を行う。ここで注入するイオンは高抵抗基板１２０２の導電タイプと逆のイオンである。たとえば、高抵抗基板１２０２の導電タイプがＰ型であれば、Ｎ型不純物元素（Ａｓ、Ｐ、Ｓｂなど）のイオン注入を行う。高抵抗基板１２０２の導電タイプがＮ型であれば、Ｐ型不純物元素（Ｂ．Ａｌなど）のイオン注入を行う。イオン注入のシリコン中への注入深さはイオン種とその加速電圧によって決められ（もちろん、シリコン基板の結晶方位依存性もある）、不純物濃度はイオン注入量（ドーズ量）によって決められる。また、イオン注入した後の熱処理条件（たとえば、温度、時間）でどの程度拡散するかによって不純物層の濃度や深さが決定される。

【０１１３】

加速電圧は、イオンの種類と注入する深さにより適宜選択すれば良い。また、注入量に関しては、注入後に熱処理を行い形成した拡散層（不純物層）の不純物濃度が図４２で示した拡散層１２１０と同程度であるから、たとえば、Ｎ型で10^{19}／cm^3以上、Ｐ型で10^{19}／cm^3以上になるようにすると、かなり低い抵抗となる。このような濃度にするには、たとえば、イオン注入量を10^{14}／cm^2以上、好適には$1*10^{15}$／cm^2以上とする。もっと好適には$3*10^{15}$／cm^2、さらに好適には$5*10^{15}$／cm^2とすれば、拡散層１２１０の抵抗をさらに下げることができる。

【０１１４】

Ｂイオン（Ｂ＋）の場合には、たとえば１００kevの加速電圧で（シリコン中）ピーク深さが約０．３μｍ（標準偏差０．０７μｍ）である。Ｐイオン（Ｐ＋）の場合には、たとえば１００kevの加速電圧で（シリコン中）ピーク深さが約０．１２μｍ（標準偏差０．０５μｍ）である。この後、熱処理をして不純物層を広げる。

【０１１５】

本発明においては、第１面溝Ｏの側壁にも不純物層を形成する。イオン注入法では、通常チャネリング防止のためにイオン注入の進行方向に対して半導体基板を少し傾けて（イオン注入角度を持って）イオン注入を行うが、第１面溝Ｏは深いためイオン注入されない領域が存在する。イオン注入角度を基板面に垂直に注入しても、第１面溝Ｏは基板面（第１

面）に対してほぼ垂直な側壁を持つので、この垂直な側壁の内面には殆どイオン注入されない領域が存在する。第１面溝の深い方の基板１２０１は、イオン注入する不純物元素と同じ導電タイプであって高濃度不純物元素を有する低抵抗の半導体基板であるから、この部分にはイオン注入されなくても良いが、その上に接合する高抵抗の基板１２０２は、逆導電タイプの基板であるから、第１面溝Ｏの側壁の内面にイオン注入して高濃度の不純物層を形成する必要がある。そのために回転イオン注入法を用いてイオン注入を行う。すなわち、基板面（第１面）の法線に対してイオン注入角度をα°傾けて、かつ基板を回転させてイオン注入１３００を行う。この回転イオン注入により第１面溝側壁内面（のどの方向）にもイオン注入され、所定濃度の不純物層１３０２（１３０２－１、１３０２－２、１３０２－３、１３０２－４）が形成される。尚、イオン注入がα°傾いているので、感光性膜１２０８や絶縁膜１２０４の下の周辺付近にも少しまわりこんでいく。しかし、絶縁膜１２０４の幅を充分に取れば（イオン注入の加速電圧やイオン注入量、α°、その後の熱処理条件などにもよるが、約５μm以上）不純物層１２１０－２と１２１０－３がつながることはない。

【０１１６】

高抵抗基板１２０２の厚みをｕ、第１面溝の幅をｖとすると、tanα＜ｖ／ｕであるように、イオン注入角度α（ただし、αは０度ではない）を設定すれば、回転イオン注入法によって第１面溝の側壁の内面における高抵抗基板領域全体にイオン注入層１３０２を形成できる。たとえば、ｕ＝２０μm、ｖ＝１００μmとすると、tanα＜５となるような角度（約７８度）より小さい角度で回転イオン注入をすれば良い。回転イオン注入法により形成した不純物層を活性化するために、熱処理を行う。たとえば、９００℃の温度で３０分以上アニールすれば充分活性化される。ハロゲンランプアニールであれば１０００℃で３０秒以上アニールすれば良い。不純物層１３０２の不純物を拡散して不純物層を広げても良い。絶縁膜１２０４の下には不純物層１３０２は形成されないし、絶縁層１２０４の幅をある程度取れば、その後の熱処理によっても不純物拡散層１３０２が絶縁膜１２０４の下でつながることはない。絶縁膜１２０４は第1面溝Ｏの周囲を取り巻いているので、たとえば、不純物（拡散）層１３０２－２と１３０２－３は高抵抗基板１２０２の領域ではつながらない。すなわち、不純物（拡散）層１３０２－２と１３０２－３の間に逆導電型の低濃度（高抵抗）半導体層１２０２が存在するので、低抵抗基板１２０１がなければ、電気的に導通はしない。（もちろん、不純物（拡散）層１３０２－２と１３０２－３は一定距離離れているので、この距離に相当する耐圧より大きな電圧をかけるか、高抵抗半導体基板１２０２の不純物濃度に起因する逆方向耐圧より大きな電圧をかければ、電流は流れるが、それらの耐圧以下の電圧印加では電流は流れない。不純物（拡散）層１３０２－２と１３０２－３との距離を1μm以上、工程項半導体基板１２０２の不純物濃度を１０^{17}／ｃｍ^{3}以下にすれば、１０Ｖ以上の耐圧があるから、容量素子の実用上は問題ない。）

【０１１７】

尚、図４２(f)では、高濃度不純物層をシリコン基板１２０２の表面に作成するために、事前に不純物層１２１０を形成すべき部分の絶縁膜１２０４を取り除いていたが、図４３に示すイオン注入法の場合には、この絶縁膜１２０４を残しておいても良い。この絶縁膜の厚みを考慮してイオン注入の加速電圧を選択すれば、この絶縁膜をイオンが突き抜けてシリコン基板に入っていく。このときのイオン注入のマスクは１２０８の感光性膜１２０８ということになる。従って、イオン注入法においてはこの感光性膜１２０８をイオン注入前にリムーブしておく必要はない。特に回転イオン注入法ではこのマスクにより影になる部分もない。尚、図４２(f)では不純物層を形成するときに、熱処理を行うので、事前に感光性膜１２０８や絶縁膜１２０４等をリムーブしておく必要がある。このように、図４２(f)の高濃度不純物層の形成法（プリデポ法）では工程が増えるので、上述の回転イオン注入法を用いれば、工程が簡略化できる。

【０１１８】

図４２(f)や図４３に示したように、不純物拡散層１２１０（図４３においては、不純物

層１３０２）を形成した後に、図４２(g)に示すように、イオン注入やプリデポなどによるダメッジや汚染の除去、或いは露出したシリコン基板の保護のために、絶縁膜１２１２（１２１２－１、１２１２－２）を形成する。第１面溝Ｏ１側に形成する絶縁膜を１２１２－１、第1面溝Ｏ２側に形成する絶縁膜を１２１２－２と称す。既存の絶縁膜１２０４を残して形成しても良いが、この場合は、既存の絶縁膜１２０４も厚みが増す。或いは、絶縁膜１２１２を形成する前に、露出したシリコン表面や絶縁膜１２０４の表面のダメッジや汚染を除去するために、それらの表面を洗浄したり、軽くエッチングしてから絶縁膜１２１２を形成しても良い。或いは、表面の絶縁膜１２０４および／または第２面の絶縁膜１２０３をエッチングしてから、絶縁膜１２１２を形成することもできる。絶縁膜１２１２の厚みはこの段階では、露出したシリコン基板の保護や汚染などが目的であるから、約１０００Ａもあれば良い。尚、図４３に示すようなイオン注入法の場合には、シリコン基板１２００に絶縁膜を形成してイオン注入を行っても良いので、既に絶縁膜が存在する場合にはここで再度絶縁膜を形成する必要はない。絶縁膜１２１２の形成方法として、酸化、窒化、酸窒化、ＣＶＤ法やＰＶＤ法による積層などがある。また、前述したイオン注入層やプリデポ層を形成後のアニールや拡散処理と兼用して絶縁膜形成を行なっても良い。

【０１１９】

次に、図４２(h)に示すように、第２面に感光性膜１２１４（１２１４－１、１２１４－２）をパターニングする。このパターニングは第２面溝Ｑを形成するためであるから、第２面溝Ｑをあけるべき領域を窓開けする。第１面溝Ｏの領域は通常はエッチングしないので、図４２(h)に示すように、第１面溝Ｏ１の領域は感光性膜１２１４－１で、第１面溝Ｏ２の領域は感光性膜１２１４－２でカバーする。次に感光性膜１２１４をマスクにして絶縁膜１２０３をエッチングする。このエッチング法はＷＥＴ法またはＤＲＹ法であるが、この後の第２面溝Ｑのエッチング時のサイドエッチングやエッチングばらつきを抑えるために、サイドエッチングの小さなエッチング、好適には感光性膜１２１４に忠実なエッチングが良い。たとえば、ＲＩＥ等の異方性エッチングを用いる。尚、感光性膜１２１４がシリコン半導体基板１２０１に対して密着性等の問題がなくパターニングできることや第２面溝Ｑをエッチングするときに感光性膜１２１４がなくならないなどで絶縁膜がなくても良ければ、絶縁膜１２０３を除去してから感光性膜１２１４を形成しても良い。しかし、絶縁膜が必要であって、絶縁膜１２０３だけの厚みで不足であれば、あらたに絶縁膜を形成してから感光性膜１２１４を形成しパターニングしても良い。

【０１２０】

次に、図４２(i)に示すように、感光性膜パターン１２１４および絶縁膜パターン１２０３（１２０３－１、１２０３－２）をマスクにしてシリコン基板１２００をエッチングし、第２面溝Ｑ（Ｑ１、Ｑ２、Ｑ３）を形成する。このエッチングでは、図４１において説明したように、第１面溝Ｏと第２面溝Ｑとの間の側壁１２１６（１２１６－１、１２１６－２、１２１６－３、１２１６－４）の厚みをできるだけばらつきを少なく形成することが重要である。特に容量（１２１６－２、１２１６－３）を構成する側壁の厚みを精度良く形成する。（尚、隣接して容量を形成することもできるので、Ｑ１とＱ３もＱ２と同様に容量空間を作ることもできる。その場合には、１２１６－１や１２１６－４の厚み精度も非常に重要となる。）従って、第１に感光性膜１２１４と第１面溝Ｏとの位置合わせを精度良く行なう必要がある。この位置合わせ精度を高める方法として前述したように種々の方法がある。第１面溝Ｏの底壁１２１８（１２１８－１、１２１８－２）は非常に薄くなっているので、この底壁を透過できる波長を持つ光や電磁波（Ｘ線、γ線など）や粒子線（電子線やα線など）を第１面側から照射し第２面側で受けて位置合わせが可能である。特に照射する光や電磁波の波長や強度を調整すれば、感光性膜１２１４の感光性に影響を与えずに位置合わせができる。さらには、音波なども利用できる。

【０１２１】

また、シリコン基板１２００のサイドエッチングを抑えるとともに、エッチングばらつきを少なくする。第２面溝の深さは深い方が容量値を大きくすることができるので深い方が

望ましいが、深くなればなるほどエッチングばらつき量も増えて来るので、エッチングばらつきやサイドエッチング量の小さなエッチン方法で行なう。また、深さ方向についてもエッチング速度ができるだけ速くかつエッチングばらつきの少ないエッチング方法で行なう。また、エッチングのマスクとなる感光性膜１２１４とエッチングされる材料（ここでは、シリコン）とのエッチング選択比が大きいエッチング方法で行なう。これらの条件を満足するエッチング方法としてボッシュ法やクライオ法やアルバック法によるエッチングがあり、その他の種々のエッチング方法も種々開発適用されている。本発明においてはこれらの方法を適宜選択して使用できる。

【０１２２】

上述した精度の良い感光性膜１２１４の合わせ込みやサイドエッチングの小さなエッチング方法およびエッチングバラツキの小さなエッチング方法などによって、容量を構成する側壁１２１６（１２１６－２、１２１６－３など）を非常に薄く作成することができる。（これらは、容量成分の電極となる。）たとえば、１０μｍ、好適には７μｍ、もっと好適には５μｍ、より好適には３μｍ、さらに好適には１μｍにすれば非常に小さな圧力差まで検出できる。すなわち、側壁１２１６（１２１６－２、１２１６－３）は小さな圧力差でも変形しやすくなる。また、容量成分としての電極間距離（第２面溝Ｑ２等の幅）も小さくすることができ感度の良い容量変化を検出することができる。（電極間距離が小さくなると、少ない変形量でも容量変化が大きくなる。）尚、容量成分を構成しない部分（たとえば、第１面溝Ｏ１の側壁１２１６－１や底壁１２１８－１、第１面溝Ｏ２の側壁１２１６－４や底壁１２１８－２）はもっと厚くできる。従って、容量成分を構成しない部分はパターニング許容度やエッチング許容度を持たせることができる。（また、これらの部分を厚くすることにより、第１面溝の強度を大きくすることができる。）

【０１２３】

この実施形態において特に重要な点は、この第２面溝Ｑの形成時のエッチングにおいて、低濃度基板１２０２に達するまでエッチングし、深さ方向に関して高濃度シリコン基板１２０１を完全にエッチングすることである。しかし、低濃度基板１２０２内に第２面溝の底部ＱＢ（ＱＢ１、ＱＢ２、ＱＢ３）が存在するので、第１面溝Ｏは低濃度基板１２０２により支持されている。これにより、容量を構成する対向電極（たとえば、１２１６－２と１２１６－３）は高濃度基板１２０１内では完全に離間していて、低濃度基板内１２０２内では低濃度領域をそれらの間に挟んでいる（すなわち、絶縁膜１２０４の下の低濃度領域１２０２には高濃度不純物層１２１０は形成されない）ので電気は流れない。容量の領域を構成する第２面溝Ｑ２の部分を見ると、高濃度基板１２０１の厚みをｎ１、低濃度基板１２０２の厚みをｎ２、基板１２００のエッチング量をｎ３とすればｎ３＞ｎ１となるようにエッチングし、これを満足したときにエッチングを終了して第２面溝を形成する。このときに、ｎ２＋ｎ１＞ｎ３でなければならない。第１面溝Ｑはエッチングされた後の残っている基板１２０２によって支持されているので、充分な寿命と信頼性がなければならないので、一定の厚みが必要となる。

【０１２４】

この厚みは、通常２０μｍ以上であるが、使用環境によっては、さらに厚くしなければならないし、もっと薄くても良い場合もある。深さ方向のエッチングばらつきも極力小さくしなければならない。このばらつき量をエッチング量のΔｇ％とすれば、確実に高濃度基板をエッチングするには、（ｎ３－ｎ３＊Δｇ／１００）＞ｎ１、（ｎ３＋ｎ３＊Δｇ／１００）＜（ｎ１＋ｎ２）とする。現状のエッチング法ではΔｇは約１～１０％であるから、この分を考慮する必要がある。Δｇが約５％の場合には、ｎ１が２００μｍとするとｎ３＞２１１μｍであり、ｎ３はこれ以上の場合は小さい方が良いので、２１５μｍのエッチングを行うとすれば、ｎ１＋ｎ２＞２２６μｍとなる。低濃度基板の強度を保つには２０μｍ以上必要とすれば、ｎ２＞４６μｍとなる。最初の基板厚みもばらついているので、それらも考慮する必要がある。以上から、この例では、基板厚みばらつきを考慮せずに、ｎ２を約５０μｍとすれば良い。（あるいは、これ以上）当然のようにばらつきの小さい手法を実現すれば、基板１２０２の厚みをかなり薄くできる。

【０１２５】
次に、図４２(j)に示すように、感光性膜１２１４をリムーブした後、必要により第２面溝Ｑの内壁のダメッジや汚染などの除去のために、第２面溝内壁や、その他の部分を洗浄等行い、さらにそれらの目的に加えて、第２面溝Ｑの保護のために絶縁膜１２２０（１２２０－１、１２２０－２、１２２０－３）を形成しても良い。次に第１面側で、絶縁膜１２１０の所望の部分にコンタクト孔１２２２（１２２２－１、１２２２－２）をあけて、さらにその部分に導電体１２２４（１２２４－１、１２２４－２）を積層させ、さらにその導電体１２２４に接続する導電体膜を付けてパターニングし電極・配線１２２６（１２２６－１、１２２６－２）をパターニングする。これらのパターニングは通常のフォトリソグラフィ技術およびエッチング技術を使用できる。（導電体膜１２２４と１２２６は兼用できる。）電極・配線１２２６は別の場所に伸ばして他の容量或いは他の素子（抵抗、トランジスタ、ＩＣなど）と接続することもできるし、他の配線・電極と接続しても良い。或いは、図４１に示すように蓋などをつけても良いし、保護膜でカバーしても良い。電極・配線１２２６－１は導電体１２２４－１および高濃度不純物拡散層１２１０－１を通じて第１面溝部Ｏ１の側壁１２１６－２へ接続する。側壁はその上部を除いて高濃度不純物（低抵抗）半導体基板１２０１である（側壁の上部は高濃度不純物拡散層が形成されている）から、これらの電位は同電位となる。一方、電極・配線１２２６－２は１２２４－２および１２１０－２を通じて第１面溝部Ｏ２の側壁１２１６－３へ接続する。側壁はその上部を除いて高濃度不純物（低抵抗）半導体基板１２０１である（側壁の上部は高濃度不純物拡散層が形成されている）から、これらの電位は同電位となる。電極・配線１２２６－１と電極・配線１２２６－２は低濃度不純物基板１２０２により電気は流れないので、容量を構成する側壁電極１２１６－２と１２１６－３との間で容量空間第２面溝Ｑ２の容量を検出することができる。

【０１２６】
以上のようにして、電極・配線１２２６－１と１２２６－２の間で、第２面溝Ｑ２を空間領域（空間成分）とした容量素子を形成できる。このような容量素子を複数並列におよび／または直列につないで行くこともできる。このつなぎかたは、不純物拡散層１２１０でつなげても良いし、高濃度不純物基板でつなげても良い。ただし、このつなげ方には限度がある（第２面溝Ｑによる高濃度基板１２０１の分離や絶縁膜１２０４の下に存在する低濃度不純物領域などにより、つなげることができない場合がある）ので、そのときは配線・電極１２２６によって接続することができる。

【０１２７】
図３（ａ）は、高濃度不純物元素（Ｐ型またはＮ型で、不純物濃度10^{19}／cm^3以上）を含む低抵抗Ｓｉ基板を用いたときの圧力センサの構造およびその作製方法を説明する図である。低抵抗Ｓｉ基板１１０１の分離領域１１１０を作製するために、Ｓｉ基板１１０１上に酸化法やＣＶＤ法、ＰＶＤ法を用いてＳｉＯ２膜等の絶縁膜１１０２を形成し（厚みは、１００ｎｍ～２０００ｎｍ、好適には５００ｎｍ～１０００ｎｍ）、フォトリソ法を用いて分離領域１１１０の形成領域を窓開けし、絶縁膜１１０２をエッチングし、さらに分離領域１１１０にドライエッチングやウエットエッチングにより凹部を形成する。凹部を形成後酸化法やＣＶＤ法、ＰＶＤ法を用いてＳｉＯ２やＳｉＯＮ膜等の絶縁膜で凹部を埋設する。この分離領域１１０は幅がｄ２、深さがｈ３である。平坦化が必要ならＳＯＧ法等の塗布絶縁膜形成法を用いても良い。次にＳｉ基板上の絶縁膜を除去して、再度Ｓｉ基板上にＣＶＤ法や酸化法等でＳｉＯ２膜等の絶縁膜を形成しても良い。次に圧力センサの一方の凹部となる領域Ｏ１をフォトリソ法等を用いてパターニングし、絶縁膜１１０２をエッチングし（絶縁膜１１０２が存在する場合）、さらにＳｉ基板を深堀りＲＩＥ法等を用いて垂直エッチングする。（エッチング深さｈ２）この凹部Ｏ１はＳｉ基板側壁（ダイヤフラムとなる）の厚みｙを決定するので、できるだけ垂直パターンが良い。また、このエッチングではＳｉ基板１１０１の裏面には貫通させずに少し残すようにする。（ｈ４）
次に、Ｓｉ基板の裏面側にＳｉＯ２等の絶縁膜１１０３を形成し、圧力センサの他方の凹

部となる領域Ｏ２（Ｓｉ基板の裏面側）をフォトリソ等を用いてパターニングし（当然、表面側の凹部Ｏ１領域はレジスト等を形成する）、絶縁膜１１０３をエッチングし（絶縁膜１１０３が存在する場合）、さらにＳｉ基板を深堀りＲＩＥ法等を用いて垂直エッチングする。（エッチング深さｈ１）この凹部Ｏ２はＳｉ基板側壁（ダイヤフラムとなる）の厚みｙを決定するので、できるだけ垂直パターンが良い。また、このエッチングではＳｉ基板１１０１の表面には貫通させずに少し残すようにする（ｈ５）とともに、表面側に形成した分離領域１１１０に達し、一部の分離領域１１１０を厚み方向に一部エッチングするようにする。（すなわち、ｈ３－ｈ５だけエッチング）Ｓｉ基板側壁１１０１（１１０１－３）の厚みｙをできるだけ正確に作製するために、表側の凹部Ｏ１に対して、フォトリソ工程でできるだけ正確にパターニングする必要がある。そのために両面（マスクまたはレチクル）アライナー（またはステッパー）を用いるとともに、表側の凹部パターンを検出するために、Ｓｉ基板１１０１を透過する光（電磁波）を使用してマスク合わせすることが望ましい。

【０１２８】

さらに別の方法も用いて合わせ精度をさらに向上できる。この方法では、第１面溝（Ｓｉ基板の表面（上面）を第１面として、凹部Ｏ１は第１面溝とも言う）を形成する前か或いは第１面溝を形成した後で、第２面の一部だけエッチングにより薄くして第１面溝と貫通させるか或いは第１面溝の底壁の厚みを非常に薄くしておく方法である。この方法により、その貫通された部分（或いは、非常に薄くなった部分）を通して第２面から第1面の溝パターンを読むことができ、第1面溝パターンに直接合わせ込むことができる。この場合は、合わせ込みに用いた第１面溝パターンを実パターンとして用いることはできないが、種々の場所に設けておくことにより、ステッパーによる合わせ込みも可能となるので、非常に精度良く合わせ込みが可能となる。

【０１２９】

さらに別の方法も用いることができる。第２面側にガラス基板を接合する方法である。この場合は、シリコン基板の第２面（下面または裏面）側にガラス基板を接合する。ガラス基板なので陽極接合も可能となり強固な接合を行うことができる。あるいは接着剤や熱融着法や常温接合法を用いて接合しても良い。シリコン基板は第１面溝形成のときに厚み方向に完全に貫通させる。（貫通溝または貫通孔とも呼ぶ。）シリコン基板とガラス基板は材質が異なるので、ガラス基板がエッチングストッパーとなるので、第１面溝の深さ方向の厚みも非常に精度良くコントロールすることができる。第１面溝のパターンは第２面側から正確に読み取れるので直接に第１面溝に対して第2面溝の感光性パターンを合わせこむことが可能となる。この結果、第１面溝と第２面溝を非常に精度良く形成できる。この場合、第２面溝を形成するとき、最初にガラス基板を垂直にエッチングして感光性膜パターンにできるだけ忠実に形成する必要がある。この場合も材質が異なるので、シリコン基板をストッパーとして用いることが可能であり、オーバーエッチングの余裕度も大きいので、ウエハの全域にわたり、必要な場所においてシリコン基板を完全に露出させることができる。

【０１３０】

その後で別のエッチング種を用いて（条件しだいでは同じエッチング種でもできる場合がある）Ｓｉ基板を垂直に精度良く形成することができるので、第１面溝と第２面溝の間に形成される側壁の厚みを非常に精度良く形成できる。この場合は、第1面溝の底壁はガラス基板となる。ガラス基板は絶縁体であるが、側壁の低抵抗シリコンを通して電気を伝達できるので容量特性には特に問題はない。さらにガラス基板を使用するメリットとして、第１面（貫通）溝を形成した後でガラス基板全体をエッチングして薄くすることもできる。この薄くする方法として、ウエットエッチングを用いることもできるし、ドライエッチングを用いることもできるし、さらにはＢＧ法（裏面研磨法）やＣＭＰ法（化学的機械的研磨方法）を用いることもできる。ウエットエッチングの場合には、ＨＦ系のエッチング液を用いて精度良いエッチングを行うことができる。ドライエッチングの場合にも前述したＣＦ系等のエッチングガスを用いて精度良くガラス基板のエッチングを行うことができ

る。このように第２面溝の感光性パターン形成前にガラス基板を薄くしておけば、第２面溝形成時にエッチングするガラス基板の厚みが薄くなっている。従って、オーバーエッチングも少なくて済むので精度良いエッチングが可能となり、第２面溝も精度良く形成できる。尚、ガラス基板の他に石英基板やセラミック基板、プラスチック基板も使用できる。さらに、第１面貫通孔を形成してからＳｉ基板にガラス基板を接合（付着）することもできる。この場合、ガラス基板はエッチングされることはなく、かつ貫通孔の深さもＳｉ基板の厚みと同じとなるので、非常に正確な深さの第1面貫通溝を形成できる。

【０１３１】

次にＳｉ基板の表面（あるいは、絶縁膜１１０２上）に酸化法、ＣＶＤ法、ＰＶＤ法によりＳｉＯ２等の絶縁膜１１０４を形成し、凹部Ｏ１（Ｏ１－１、２）内にも絶縁膜１１０４（保護膜としても作用）を積層（あるいは酸化）する。さらにＳｉ基板の裏面（あるいは、絶縁膜１１０３上）にＳｉＯ２等の絶縁膜１１０５を形成し、凹部Ｏ２（Ｏ２－１、２、３）内にも絶縁膜１１０５（保護膜としても作用）を積層（あるいは酸化）する。耐湿性を向上するためにＳｉＯＮやＳｉＮ膜でも良い。次にＳｉ基板表面側に接着剤等を付着し、ガラス基板等の絶縁基板１１３０を付着し、フォトリソ法およびエッチング法により凹部Ｏ１の開放部やコンタクト形成領域における絶縁基板１１３０を除去する。あるいは、既に凹部Ｏ１の開放部やコンタクト形成領域を窓開けしたガラス基板等の絶縁基板１１３０を付着しても良い。絶縁基板１１３０の窓開けされた領域で凹部Ｏ１以外の平坦部でＳｉ基板１１０１にコンタクト穴１１３２（１１３２－１、２）を形成し、シリサイドや各種金属膜（たとえば、Ａｌ、Ｃｕ、Ｔｉ）を積層し、コンタクト穴１１３２で導電体であるＳｉ基板１１０１と電気的接続をさせ、さらに電極・配線１１３４（１１３４－１、２）をフォトリソ法・エッチング法によりパターニングする。Ｓｉ基板裏面側にも接着剤等を付着し、ガラス基板等の絶縁基板１１２６を付着し、フォトリソ法およびエッチング法により凹部Ｏ２（Ｏ２－１、２、３）の開放部やコンタクト形成領域における絶縁基板１１２６を除去する。あるいは、既に凹部Ｏ２の開放部やコンタクト形成領域を窓開けしたガラス基板等の絶縁基板１１２６を付着しても良い。また、裏面側にコンタクト孔および電極を設けても良く、全体サイズを小さくできる。

【０１３２】

ガラス基板等の絶縁基板１１２６、１１３０は、薄くなったＳｉ基板を補強するとともに圧力差（表側の圧力Ｐ１と裏側の圧力Ｐ２との差）による変形を防止する効果がある。さらに、裏面の絶縁基板１１２６にポール（支持層）１１４２を付着させ、このポール１１４２に圧力導入孔１１４７を有するプロテクト基板１１４６を付着しても良い。このプロテクト基板１１４６は、圧力Ｐ２を圧力導入孔１１４７からスムーズに導入するとともにセンサーを保護する役目を持つパッケージである。ポール１１４２はこのプロテクト基板１１４６に対して絶縁基板（サポート基板）１１２６に付着したセンサーを支持しているとともに、プロテクト基板１１４６と絶縁基板（サポート基板）１１２６の間に空間を形成し、圧力をスムーズかつ速やかにに圧力導入孔１１４７から凹部Ｏ２開口部へ導く。ポール１１４２は、所定の厚みの基板を絶縁基板１１２６、１１３０上に接着剤等を用いて付着させて、フォトリソ法・エッチング法を用いてエッチングして形成する。絶縁体基板がガラスであるときはＳｉ基板を陽極接合で強固に付着させることができる。或いは、あらかじめポールを貼りつけたプロテクト基板を絶縁基板にアライメントしてポールを付着させても良い。尚、図３（ａ）では記載していないが、Ｓｉ基板の表側にも同様なものを付着しても良い。

【０１３３】

Ｓｉ基板厚みｈ０は１００μｍ～１０００μｍ、Ｏ１（Ｏ１－１、２）の幅は１０μｍ以上、Ｏ２（０２－１）の幅ｄ１は１０μｍ～１００μｍ、Ｏ２（Ｏ２－２、３）の幅は１０μｍ以上、ｈ１は８０μｍ～９８０μｍ、ｈ１は８０μｍ～９８０μｍ、ｈ３は１μｍ～５０μｍ、ｈ４は１μｍ～５０μｍ、ｈ５は１μｍ～５０μｍ、ｙは小さいほど良いが技術的には１μｍ～１５μｍである。また、ｈ０　ｈ１＋ｈ５　ｈ２＋ｈ４、ｈ３≧ｈ５である。ｈ４やｈ５の厚みが１０μｍ以下にする場合は絶縁基板１１３０や１１２６で補

強することが望ましい。エッチング前に付着させておくのも良い。圧力センサーのダイヤフラムに寄与するのは、基板側壁１１０１（１１０１－３、４）であり、Ｏ１（Ｏ１－１、２）の圧力Ｐ１とＯ２－１の圧力Ｐ２との圧力差により変形し、Ｏ２－１の空間容量が変化する。基板側壁１１０１－３は基板側壁１１０１－２と、基板側壁１１０１－４は基板側壁１１０１－５と導通している。基板側壁１１０１－３と基板側壁１１０１－４は、分離領域１１１０で電気的に分離されている。従って、電極１１３４－１と１１３４－２の間に一定電圧を印加すれば、基板側壁１１０１－３と基板側壁１１０１－４の間の静電容量を測定できる。分離領域１１１０の幅ｄ２は、１μｍ～ｄ１であるが、この分離領域自体で静電容量を生じるので、センサーの静電容量への寄与を小さくするためには、幅ｄ２は大きい方が良いが、分離領域の強度を考慮してこの分離領域幅を決定する。尚、絶縁膜１１０２の上に別の絶縁膜（ＳｉＯ2、ＳｉＯＮ、ＳｉＮ等）を積層することもでき、電極・配線１１３４を形成し、絶縁基板１１３０を付着する前または後に保護膜としてＳｉＯ２等（ＳｉＯ2、ＳｉＯＮ、ＳｉＮ等）の絶縁膜を積層しても良い。（これらの絶縁膜の厚みは、電気的絶縁性を考慮すれば、１００ｎｍ～２０００ｎｍ、好適には５００ｎｍ～１０００ｎｍ）ダイヤフラムとなる凹部の基板側壁（１１０１－３、４）上の絶縁膜の厚みは、余り厚いと静電容量に影響を与えるので、１．０μｍ以下、好適には０．５μｍ以下、もっと好適には０．２μｍ以下が良い。汚染防止や保護などの必要がなければ、絶縁膜なしでも良い。

【０１３４】

絶縁基板１１３０、１１２６の厚みは、３０μｍ～５００μｍ～１ｍｍであり、ＰＫＧのサイズや強度や使用環境を基準に決定すれば良い。ポール厚みは１０μｍ～５００μｍ、幅１０μｍ～１００μｍ、プロテクト基板１１４６の厚みは３０μｍ～５００μｍ～１ｍｍが好ましい。圧力差を検出する感度を高めるために、図３（ａ）に示すセンサーを並列につなげば良く、本発明のセンサーは非常に小さな面積で済むので多数のセンサーを連結できる。あるいは、直列に接続することによっても容量を制御できる。しかも配線はＳｉ基板表面でＬＳＩプロセスを用いてパターニングできるので、多数のセンサーを簡単に並列接続ができる。

【０１３５】

図３（ａ）においては、Ｏ１（Ｏ１－１、２）およびＯ２（Ｏ２－１）は圧力が外側から印加できるようにしているが、Ｏ１またはＯ２を絶縁基板（薄板、サポート基板）で閉じて圧力を固定することもできる。たとえば、Ｏ１（Ｏ１－１、２）内の圧力Ｐ１で固定したければ、圧力Ｐ１をかけた状態で絶縁基板（薄板、サポート基板）を接着剤や熱融着や常温接合や陽極接合で付着すれば良い。真空（Ｐ１＝０）にしたければ、真空状態で付着すれば良い。このとき、凹部内の気体や接着剤によるアウトガスを除去してできるだけ真空状態を実現する場合は、気体吸着物をあらかじめ凹部内に入れておけば良い。これによって固定圧力Ｐ１に対する圧力差（Ｐ２－Ｐ１）を検出できる。

【０１３６】

図３（ｂ）は、高濃度不純物元素Ｓｉウエハ（低抵抗ウエハ）１１００－２上に、これと逆導電体の低濃度不純物元素を有する高抵抗のシリコン半導体基板１１００－１を接合させた基板（複合基板とも言う）を用いて良好な特性を持つ容量型圧力センサーを形成することもできる。この複合基板として、たとえば、それぞれの半導体基板を貼り合わせた基板（貼り合わせ基板）や、高濃度不純物シリコン半導体基板に逆導電体の低濃度不純物元素を有する単結晶シリコンをエピタキシャル成長させたエピ基板を使用することができる。基板表面が低濃度エピタキシャル層（高抵抗Ｓｉ）１１００－１を形成したエピタキシャルウエハを基板１１０１に用いた場合（あるいは、低濃度基板１１００－１と高濃度基板１１００－２を貼り合わせた基板１１０１を用いた場合）における本発明の圧力センサの構造とその作製方法を示す図である。基本的には図３（ａ）において説明した作製方法と類似であるから、重複する内容は説明を省略する。エピ層１１００－１の厚みｈ７はたとえば５μｍ～５０μｍである。エピ層１１００－１は高抵抗（たとえば、不純物濃度10^{13}／cm^3～10^{17}／cm^3、抵抗率０．１Ωｃｍ以上）であり、低抵抗基板１１

００－２と逆導電型であるから、図３（ａ）に示すようなコンタクト孔をあけて導電体膜を形成しても低抵抗領域（たとえば、不純物濃度１０^{19}／ｃｍ^{3}以上、抵抗率０．０１Ωｃｍ以下）１１００－２と電気的に導通しない。

【０１３７】

低抵抗のシリコン半導体基板１２０１がＮ型の場合には、不純物元素はヒ素（Ａｓ）、リン（Ｐ）、アンチモン(Ｓｂ)等のＶ族元素であり、その不純物濃度はたとえば、約１０^{19}／ｃｍ^{3}以上で、抵抗率は約０．０１Ωｃｍ以下である。低抵抗のシリコン半導体基板１２０１がＰ型（いわゆるＮ＋シリコン）の場合には、不純物元素はホウ素（Ｂ）、アルミニウム（Ａｌ）等のＶ族元素であり、その不純物濃度はたとえば、約１０^{19}／ｃｍ^{3}以上で、抵抗率は約０．０２Ωｃｍ以下である。（ただし、圧力センサーの特性によってはこれらより１桁～２桁高い抵抗率を有するものでも使用できる場合がある。）

高抵抗のシリコン半導体基板１２０２がＮ型の場合には、その不純物濃度はたとえば、約１０^{17}／ｃｍ^{3}以下（好適には、約１０^{16}／ｃｍ^{3}以下）であり、抵抗率は約０．１Ωｃｍ以上（好適には、約０．７Ωｃｍ以上）である。高抵抗のシリコン半導体基板１２０２がＰ型の場合には、その不純物濃度はたとえば、約１０^{17}／ｃｍ^{3}以下（好適には、約１０^{16}／ｃｍ^{3}以下）であり、抵抗率は約０．３Ωｃｍ以上（好適には、約１Ωｃｍ以上）である。

【０１３８】

そこで、凹部Ｏ１を形成した後でフォトリソ法を用いて必要な部分を窓開けして、低抵抗領域の導電体型と同じ不純物元素をエピ層１１００－１の表面および凹部Ｏ１の開口部上部から低抵抗領域部分までイオン注入して高濃度イオン注入層を形成した後必要な熱処理（９００℃以上の活性化処理）を行ない、低抵抗拡散層１１０８（１１０８－１、２）を形成する。その後コンタクト孔１１３２、導電体膜１１３３、電極・配線１１３４を形成すれば、電極・配線１１３４は低抵抗拡散層１１０８（１１０８－１、２）を通して低抵抗領域１１００－２と電気的に導通でき、静電容量を検出できる。凹部Ｏ１の開口部上部からおよそ５０μｍの深さまでの基板側壁領域にイオン注入すれば良いので、イオン注入方向に対して基板１１０１を傾けてイオン注入すれば良い。開口部の幅が２０μｍであれば、角度（基板面の法線に対する）を約２２度より小さくすれば（ただし、０度では基板側へイオン注入されないので０度より大きくする。）５０μｍ以上の深さまでイオンが入る。特に回転イオン注入を用いれば凹部Ｏ１の基板側壁上部全体へイオン注入できる。絶縁膜等を通してイオン注入する場合は絶縁膜の厚みを考慮してイオン注入の加速電圧を選択する。イオン注入を用いないで、低抵抗拡散層１１０８（１１０８－１、２）を形成すべき領域の絶縁膜１１０２を除去して、プリデポ（たとえば、BCl3やPOCl3等の不純物ソースから半導体基板（ウエハ）上にＢやＰの不純物拡散源を付着させる）または高濃度不純物を含むＣＶＤ法等により絶縁膜（Ｐ＋（Ｐ型の高濃度Ｓｉ層）ではＢＳＧ膜、Ｎ＋（Ｎ型の高濃度Ｓｉ層）ではＰＳＧ膜）形成を行なった後、熱処理して低抵抗拡散層１１０８（１１０８－１、２）を形成することもできる。

【０１３９】

図３（ｂ）に示すように、基板１１０１の裏面側に低抵抗領域１１００－２があるので、絶縁膜１１０３および絶縁基板１１２６にコンタクト孔１１３２（１１３２－３、４）を形成して、その部分に導電体膜１１３３（１１３３－３、４）を形成し、さらの電極・配線１１３４（１１３４－３、４）を形成することによって、イオン注入層を形成せずに低抵抗領域１１００－２と電気的に接続できる。尚、この場合でもイオン注入層を形成すれば、エピ層もセンサ領域として使用できる。また、裏面からの凹部Ｏ２の深さｈ１はエピ層１１００－１に達すれば良く、分離領域の深さｈ３はエピ層の厚さｈ７より浅くても良く、分離領域１１１０の下部に高抵抗のエピ層が存在しても良い。（ただし、低抵抗層は存在しないようにする。）高抵抗基板（エピ層）の場合、図３（ａ）に示したトレンチ分離以外に、分離領域１１１０は拡散分離やＬＯＣＯＳ分離でも良い。たとえば、分離領域１１１０において、絶縁膜１１０２の直下に低抵抗基板と同じ不純物元素の反転防止層を形成すれば拡散分離ができ、またはＬＯＣＯＳを形成すれば良い。このように、エピウエ

ハを用いて圧力センサを作製できるので、ＬＳＩと同じチップ内に圧力センサを搭載でき、実装サイズを大幅に低減できると同時に、チップ内配線でＬＳＩと接続できるので信頼性および歩留まりを向上できる。プロセスもＬＳＩプロセス（たとえば、ＣＭＯＳ、ＭＯＳ、あるいはバイポーラ）と兼用できるので製造コストも低減できる。

【０１４０】

図３（ｃ）はＬＳＩ作製用に用いられる高抵抗（不純物濃度約10^{17}／cm^3以下）Ｓｉ基板を用いるときの本発明の圧力センサの構造およびその製造方法を示す図である。Ｓｉ基板１１０１の表面側および裏面側から凹部Ｏ１およびＯ２を形成した後、Ｓｉ基板１１０１の表面側および裏面側において、Ｓｉ基板１１０１の導電体型とは反対の導電型の不純物元素のイオン注入を行なう。イオン注入したくない領域は、フォトリソ等を用いてマスキングする。凹部Ｏ１およびＯ２は深い垂直孔であり、それらの基板側壁（たとえば、１１０１－２、３、４、５）の側面（表面）にイオン注入するためにイオン注入の傾斜角度を基板表面に対して傾けてイオン注入する。基板面の法線に対してイオン注入の傾斜角度をα、凹部の幅をｄ、凹部の深さをｈとすれば、tanα＝d/hよりも小さい傾斜角度でイオン注入する。（ただし、α≠０）凹部底面のイオン注入は垂直イオン注入する。（α＝０）回転イオン注入を用いれば凹部の基板側壁側面の全領域にイオン注入できる。次に熱処理を行ない形成したイオン注入層１１１２（１１１２－１、２）および１１１３（１１１３－１、２）を基板側壁または凹部底面部または基板表面部で接触させる。イオン注入の加速エネルギーや熱処理条件（温度、時間）を適宜選定して接触させる。接触すべき部分における基板を薄くしても良い。基板が厚過ぎて接触できない場合は、図３（ｃ）に示すように基板裏面側からコンタクト孔１１３２（１１３２－３、４）を形成し、コンタクト孔に導電体膜１１３３（１１３３－３、４）を積層し、さらに電極・配線１１３４（１１３４－３、４）を形成する。（図３（ｂ）、（ｃ）では、絶縁基板（サポート基板）１１２６にもコンタクト孔等を形成しているが、この領域における絶縁基板（サポート基板）１１２６を除去しておけば、絶縁膜１１０３にコンタクト孔を形成できアスペクト比を小さくすることもできる。イオン注入層１１１２および１１１３が接続する場合は、基板１１０１の表面における電極・配線１１３４－１と１１３４－２を通して、あるいは、イオン注入層１１１２および１１１３が接続しない場合は、基板１１０１の裏面における電極・配線１１３４－３と１１３４－４を通して、圧力センサの静電容量を測定できる。

【０１４１】

Ｓｉ基板等の半導体基板（Ａ基板）に、半導体基板、ガラス基板やセラミック基板等の絶縁基板、プラスチック基板等の付着基板（Ｂ基板）を付着させる方法について説明する。Ｂ基板に接着層（Ｄ接着層）を用いてサポート基板（Ｃ基板）を付着させる。次にＡ基板に接着層（Ｅ接着層）を用いてＢ基板が付着したＣ基板をＢ基板側から付着させる。Ｄ接着層は、温度Td-1で強固に接着し、Td-2（Td-2＞Td-1）で接着性を失う熱可塑性接着性樹脂による接着層である。Ｅ接着層は、温度Ｔｅ-1（Ｔｅ-1＜Td-2）で強固に接着し、Ｔｅ-3（Td-2＜Ｔｅ-3）で接着性を失う熱可塑性接着性樹脂、または温度Ｔｅ-2（Ｔｅ-2＜Td-2）で強固に接着する熱硬化性樹脂による接着層である。Ｅ接着層が熱硬化性樹脂の場合は、Ｔｅ-2以上でTd-2以下の温度にしてＡ基板にＢ基板（Ｃ基板付き）を付着させた後、温度をTd-2以上にしてＣ基板をＢ基板から引き離す。Ｅ接着層が熱可塑性樹脂の場合は、温度Ｔｅ-1以上でTd-2以下の温度にしてＡ基板にＢ基板（Ｃ基板付き）を付着させた後、温度をTd-2以上でＴｅ-3以下の温度にしてＣ基板をＢ基板から引き離す。

【０１４２】

このような接着剤は多数存在するので、適宜選択することができる。Ａ基板にパターンがないときはラフな合わせでＢ基板を接着できるが、Ａ基板にパターンがあり、そのパターンにＢ基板上に付着した接着層パターンを合わせるときはアライメントが必要である。たとえば、Ａ基板に既に貫通孔が形成されており、貫通孔に接着層を入れたくないときなどである。また、Ｂ基板に既にパターンが形成（基板のない領域があるなど）されている場合も同様である。接着剤は塗布法（スプレー方式、スピンコーティング、ディップ等）、

スクリーン印刷、接着シート付着法等で接着層を形成できる。接着層のパターニングは、フォトリソ法（接着剤が感光性を有する場合）、スタンプ法、スクリーン印刷法等を用いることができる。また、光（電磁波）照射で硬化または剥離できる接着層の場合は、上記の温度範囲を余り考慮することなくＢ基板をＡ基板に貼り付けＣ基板を引き離すことができる。たとえば、Ｄ接着層が光照射により剥離できる場合は、Ａ基板にＢ基板（Ｃ基板付き）を付着させた後、光照射でＣ基板をＢ基板から引き離すことができる。また、Ｅ接着層が光硬化型接着層であれば、温度Ｔｅ-1やＴｅ-3を考慮しないで良いので、熱処理プロセスが簡便になる。

【０１４３】

Ａ基板がＳｉ基板でＢ基板がガラス基板である場合、陽極接合、常温接合を使用できる。この場合、接合温度をＴｐとしたとき、Ｔｐ＜Td-2であるようなＤ接着層を使用することによって、Ａ基板とＢ基板を接合した後に温度Td-2以上にしてＣ基板を分離できる。Ｂ基板とＣ基板を真空吸着、静電吸着すれば、Td-1やTd-2の熱処理温度を考慮する必要がない。Ｂ基板がフェライト、鉄、ニッケル、コバルトやこれらの複合体など種々の磁性体材料であるときは、Ｃ基板として電磁石基板を用いることができ、Ａ基板とＢ基板を付着した後に通電をやめれば簡単にＣ基板を分離できる。これらの場合に、Ｅ接着層として光硬化型樹脂を用いれば、熱処理プロセスは少なくでき、あるいは、全くなくすこともできる。Ｂ基板を薄い場合でも本発明を用いればＡ基板に精度良く付着することができる。Ｂ基板の厚みが２００μｍ以下になると単独でＡ基板に付着することが難しくなる。そこで、Ｂ基板をＣ基板に付着した後に、ＣＭＰ、ドライエッイング、WETエッチング、通常のBG（Back Grind）法などを用いてＢ基板を薄く（たとえば、１００μｍ以下、５０～５μｍも、またはそれ以下も可能）でき、この薄いＢ基板をＡ基板に付着できる。

【０１４４】

図３においては、絶縁基板１１３０や１１２６は凹部開口部全体を開口しているが、圧力（Ｐ１やＰ２）が速やかに凹部へ伝達するなら、凹部開口部の一部だけ開口するようにしても良い。絶縁基板１１３０や１１２６によって凹部開口を狭くすれば、汚染物質や水分、異物等の凹部への侵入を防止できる。さらに凹部の入り口を絶縁基板１１３０や１１２６によって規制できるので、圧力変動による凹部上部および下部の変動も防止できるので、より正確な容量変化を検出できるとともに、圧力センサの信頼性および寿命も増大させることができる。

【０１４５】

図３（ｄ）は、図３（ａ）～（ｃ）に示した断面構造図の平面図（凹部の中心付近の断面）である。逆に、図３（ｄ）のＡ１－Ａ２の縦方向断面図が図３（ａ）～（ｃ）である。凹部Ｏ１を囲む基板側壁（１０１１－２、３、４、５、７、８、９、１０等）と凹部Ｏ２を囲む基板側壁１１０１（１１０１－１、６、１１，１２等）は、上部は基板上部（たとえば、図３（ａ）の１１０１－７）で、下部は絶縁基板１１２６でつながっているので、これらは一体物として固定されている。しかし、基板上部では分離領域１１１０等があるので、凹部Ｏ１を囲む基板側壁（１０１１－２、３、４、５、７、８、９、１０等）と凹部Ｏ２を囲む基板側壁１１０１（１１０１－１、６、１１，１２等）は電気的に完全に分離している。従って、凹部Ｏ２（Ｏ２－1）は容量空間となり、基板側壁１１０１－３と基板側壁１１０１－４との間で静電容量を検出することができる。また、基板側壁１１０１（１１０１－７、８、９、１０）の一部に分離領域を作製する（たとえば、この領域に絶縁膜を作製することによって、導電型の異なる拡散層を作製する）ことによって、凹部Ｏ１も容量空間となり、基板側壁１１０１－２と基板側壁１１０１－３の間で、さらに、基板側壁１１０１－４と基板側壁１１０１－５の間で、静電容量を測定することができ、感度を高めることができる。

【０１４６】

図３（ｄ）から分かるように、凹部Ｏ１を取り囲む基板側壁１１０１（１１０１－１、６、１１，１２等）は圧力センサＰＫＧの外側外壁（保護部材）となる。従って、この基板側壁１１０１（１１０１－１、６、１１，１２等）を一定の厚み（たとえば、５０μｍ以

上、好適には１００μｍ以上、または、圧力により変形しないようにしたり、外界の力によって変化しないようにするためにもっと厚くしても良い。）にすることによって、上部は絶縁基板１１３０（さらにはプロテクト基板も含め）により、下部は絶縁基板１１２６（さらにはプロテクト基板１１４６も含め）により、強固な圧力センサＰＫＧとなる。また本発明の圧力センサＰＫＧはウエハレベルＰＫＧであり、工程も単純で安価で超小型で信頼性も高いＰＫＧを作製できる。容量を並列接続することによって感度を高めることができ、ＩＣと同じチップ内に搭載もできる。電極・配線にバンプも形成できるので、フリップチップ実装も可能である。チップの表にも裏にも電極・配線を簡単に形成できるので、チップ（ＰＫＧ）実装の自由度も増大する。図３に示すセンサチップは、基板の厚い部分でダイシングしているが、ダイシングする部分もＯ１またはＯ２の凹部形成時に基板を薄くしておくことにより、ダイシングが容易になる。

【０１４７】

第２面溝の形成において最も重要なことは、容量を構成する側壁（図３(ｄ)においては、１１０１－３、４）の厚みｙと電極間の距離ｄ１である。厚みｙが薄ければ圧力差による感度が良くなる。たとえば、周囲のみが拘束された厚みｙの長方形（ｈ＊ａ）｛ｈ　ｈ１－ｈ４　ｈ２－ｈ５、ａは第２面溝Ｏ２の長さ｝のシリコンダイヤフラムの最大たわみ（長方形の中心部）はおおよそ以下の計算式で与えられる。

$Wmax＝α＊ｚ＊ｈ^4／（Ｅｙ^3）$→$Wmax＝α＊ｚ＊ｈ^2ａ^2／（Ｅｙ^3）$

（ｚは圧力差（＝Ｐ１－Ｐ２）、Ｅはダイヤフラム材料のヤング率、（αはシリコンダイヤフラムの縦横比により変化する定数）正方形状ダイヤフラムではα＝０．０１３８、長方形状ダイヤフラムではα＝０．０２７７である。）ｈ＝ａ＝３００μｍのとき、Wmaxは約600ｚ／$ｙ^3$（μｍ）（ｚをMpa単位で示し、ｙはμｍ単位）で、ｚを1Mpa（約１atm）、ｙを3μｍとするとWmax＝約22μｍとなる。ｈ＝300μｍ、ａ＝600μｍのとき、Wmaxは約1200ｚ／$ｙ^3$（μｍ）で、ｚを1Mpa（約１atm）、ｙを3μｍとするとWmax＝約45μｍとなる。上記の式は理論式であるから、この式等を考慮して設計して、できあがったものでデータを取り、実際値と理論式を近づければ精密なセンサーを作製できる。これまでにも説明した様に、基板側壁（ダイヤフラムに相当）は、たとえば上下が絶縁体基板等によって、横方向は、たとえば矩形状の場合は基板側壁（ダイヤフラム）に接続する他の基板側壁等によって規制されているので、圧力差により基板側壁（ダイヤフラム）の中心付近が最大たわみとなり、周辺の規制部分は殆ど変形せず、その間が湾曲している。従って、圧力差と変形量との関係曲線を得ることができる。（これは、従来の半導体ダイヤフラム圧力センサと同様である。）

【０１４８】

図４（ａ）～（ｃ）は、高濃度基板（ウエハ）１１２０１上にこれと導電型の異なる低濃度ウエハ（エピタキシャル層）１１２０２を付着（成長）させた貼り合わせ基板（エピウエハ、以下複合基板と言う）１１２００に第１面貫通溝および第２面凹部を形成した圧力センサの構造および製造方法を示す図である。複合基板１１２００の第１（表）面上にＳｉO2膜等の絶縁膜１１２０４、第２（裏）面上にＳｉO2膜等の絶縁膜１１２０３を積層し、イオン注入＋熱処理により第１（表）面の表面に反転防止層１１２０５を形成する。低濃度層１１２０２の不純物濃度が薄い場合（約1～５×１０^{16}／$ｃｍ^3$以下）に基板表面が反転しないように、これよりも濃い拡散層（約1～５×１０^{16}／$ｃｍ^3$～１０^{19}／$ｃｍ^3$）を形成する。従って、同じ導電体型である。次に、フォトリソ法により第１面に第１面貫通溝（孔）形成用のパターニングを行ない、絶縁膜１１２０４および複合基板１１２００の垂直エッチングを行ない、第１面および第２面に垂直で第１面から第２面に貫通した貫通溝（孔）Ｒ（Ｒ１、Ｒ２）を形成する。

【０１４９】

次に、フォトリソ法により、第１面に低濃度層１１２０２と逆導電型（高濃度木場１１２０１とは同じ導電型）の拡散層を形成すべき領域のパターニングを行なう。たとえば、基板側壁の高濃度基板と接続するコンタクト孔を形成する領域であるＭ（Ｍ１、Ｍ２）や第１面貫通溝の低濃度ウエハ領域である基板側壁の側面における領域は感光性膜（フォト

レジスト膜や感光性シート等）の窓開けを行なう。（図４（ａ））静電容量を測定する凹部（第２面凹部）を形成する領域では、両側の拡散層の（電極間）距離を基板側壁間距離（図３におけるｄ１）より余り小さくしたくない（小さくなると容量変化の感度が悪くなる）ので、貫通孔Ｒとほぼ同じ位置に合わせるのが良い。この領域において第１面貫通溝Ｒの上部に拡散層を形成したくないときには、図４（ａ）に示すように貫通溝Ｒ側に出っ張った感光性膜の廂Ｈを作製する。感光性シートを用いた場合はこの廂を形成しやすい。スピンコートやディップ等のフォトレジストを用いる場合は、ポジレジストを用いて、レジストを残すべき場所に（たとえば、第1面貫通溝上部）光を照射すれば良い。この廂部分Ｈ（Ｈ１、Ｈ２）は熱処理（たとえば、１００℃～２００℃）により第１面貫通溝の上部に垂れて基板側壁の側面を覆う。

【０１５０】

次に窓開けされて感光性膜のない領域における絶縁膜１１２０４を除去する。この結果領域Ｍや第１面貫通溝上部、特に低濃度ウエハ領域はシリコンが露出する。次に感光性膜を除去して、プリデポ等（不純物を含む絶縁膜の積層も含む）＋熱処理によりＭ領域および第1面貫通溝の基板側壁の側面に、高濃度拡散層（低濃度ウエハの導電型とは逆導電型）１１２０７を形成する。（たとえば、Ｂ等のＰ＋拡散層、あるいはＰ、Ａｓ、Ｓｂ等のＮ＋拡散層）尚、この拡散層１１２０７はイオン注入＋熱処理によっても形成できる。その場合は、絶縁膜１１２０４は除去しなくても良い場合がある。（イオン注入の加速エネルギーから計算してイオンが突きぬける一定膜厚以下であれば良い。）また、第１面貫通溝の高濃度基板領域と接触する深さまで高濃度拡散層１１２０７が形成できれば良い。次に、第１面貫通溝内壁を被い、第１面表面の露出した部分を被覆するＳｉＯ２膜等の絶縁膜１１２０８をＣＶＤ法、ＰＶＤ法、あるいは酸化法により積層する。。耐湿性向上にはＳｉＯＮ膜、ＳｉＮ膜が良い。絶縁膜の厚みは、好適には、第１面表面で約５００ｎｍ以上、第１面貫通溝側面で約５０ｎｍ以上である。次に第２（裏）面にガラス基板、セラミック基板、プラスチック基板等の絶縁基板１１２０９を接着剤を用いる方法、拡散接合、常温接合等で付着させる。ガラス基板の場合は、裏面の絶縁膜１１０２３を除去してＳｉ基板１１２０１を露出させて陽極接合により強固に接合できる。尚、絶縁膜がSiN膜の場合、絶縁膜がSiO2膜の場合でもその上にPolySiを積層した場合などはガラス基板と陽極接合が可能である。次に第２面凹部を形成するために感光性膜パターン１１２１１を形成する。このパターニングでは、第1面貫通孔Ｒに対して精度良く合わせることが重要である。特にガラス基板等のように裏面から第１面貫通孔Ｒ等のパターンを認識できると合わせ精度が向上する。特に静電容量を測定するパターン１１２１－２、３と貫通孔Ｒ１、Ｒ２との合わせを精度良く行なう。（図４（ｂ））

【０１５１】

次に、感光性マスクパターン１１２１１（１１２１１－１、２、３，４）をマスクとして絶縁基板１１２０９をエッチングし、さらに、絶縁膜１１２０３をエッチングし、さらに、Ｓｉ基板１１２００をエッチングし、第２面凹部Ｑ（Ｑ１、Ｑ２、Ｑ３）を形成する。これらのエッチングでダイヤフラム（基板側壁）が形成されるので、深堀りエッチング（ＤＲＩＥ）法などを用いた垂直エッチングが望ましい。絶縁基板１１２０９の厚みは、１μｍ～１００μｍであるが、基板付着法の所で説明した様に、厚い絶縁基板１１２０９を別基板（サポート基板）に付着させた後、CMP等で所望の厚みに薄くして、複合基板１１２００の第２面に付着させた後、サポート基板を分離すれば良い。あるいは、厚い絶縁基板１１２０９を複合基板１１２００の第２面に付着させた後、CMP等で所望の厚みに薄くする。あるいは、第２面凹部形成領域および第1面凹部（貫通孔）形成領域だけ薄くする方法（他の領域をマスクしてドライエッチングやウエットエッチングで薄くする）があり、これによって、絶縁基板１１２１２を複合基板１１２００の第２面に付着させた時に、第１面貫通孔Rの底部にある絶縁基板１１２０９（１１２０９－２、３）は絶縁基板１１２１２と付着せず、第１面貫通孔Rは浮いた（宙ぶらりんの）状態になり、第１面貫通溝（Ｒ１、Ｒ２）は外部からの衝撃や振動の影響を受けにくくなり、容量素子の精度も向上する。絶縁基板１１２０９を薄くすることによって第２面凹部形成時に第２面凹部上の絶縁

基板１１２０９のエッチング量が少なくなるので、精度良い第2面凹部エッチングが可能となる。

【０１５２】

高濃度基板１１２０１領域はすべてエッチングし、低濃度領域１１２０２の中途で終点する。できるだけバラツキの少ないエッチングがベターであり、低濃度領域に達した段階でエッチングストップすることが望ましい。ただし、低濃度基板を用いているので、仮に一部で第１面に突きぬけても、この後で第１面に絶縁基板を付着するので、第２面側の圧力が第１面側に漏れることはない。次に、第２凹部内面に保護膜としてＳｉＯ２膜等の絶縁膜１１２２１を積層する。耐湿性向上にはＳｉＯＮ膜、ＳｉＮ膜が良い。厚みは１００ｎｍ以上積層すれば良い。この絶縁膜形成の前後で凹部Ｑの底面（図では上面）に（低濃度層と同じ導電型の）イオン注入を行ない、熱処理し反転防止層１１２１０を形成する。第１面側に、さらに層間絶縁膜が必要なら絶縁膜を積層し、ガラス基板、セラミック基板、プラスチック基板等の絶縁基板１１２１６を、接着剤等を用いて付着し、必要な窓開けを行なう。（たとえば、第１面貫通孔Ｒへの圧力伝達孔１１２１７やコンタクト孔形成領域）絶縁基板１１２１６のない領域では、絶縁膜１１２０８や１１２０４にコンタクト孔１１２１４（１１２１４－１）をあけて導電体膜を積層し、電極・配線１１２１５（１１２１５－１）を形成する。また、絶縁基板１１２１６からコンタクト孔１１２１４（１１２１４－２）をあけて導電体膜を積層し、電極・配線１１２１５（１１２１５－２）を形成することもできる。絶縁基板１１２１６の厚みが２００μｍである場合は、２０μｍ程度の大きさのコンタクト孔を形成すれば良く、アスペクト比は１０程度なので、エッチング選択比や導電体膜のカバレッジ等の問題はなく、コンタクト孔によるチップサイズの増大は殆ど問題はない。尚、チップサイズをさらに小さくしたければ、第２凹部Ｑ１の形成領域上側の貫通孔近傍に拡散層１１２０７－２、３を延ばせば良い。センサ感度は少し低下するが、これによる圧力変動が増大する分けではないので、その低下を考慮した設計をすれば良い。

【０１５３】

第２面側にガラス基板、セラミック基板、プラスチック基板等の絶縁基板絶縁基板１１２１２を接着剤等を用いて付着させ、第２面側を保護し強化する。圧力伝達孔１１２１３を設けてセンサ検出用凹部Ｑ１へ圧力伝達できるようにする。ただし、絶対圧測定のためには、ＲかＱのどちらかを開けないようにし、ＲまたはＱの中の圧力を一定に保持する。凹部Ｑ１の容量変化を精度良く高感度に検出するには、基板側壁１１２０－３および１１２００－４の厚みｙ３およびｙ４を薄くかつばらつきを小さく作製すると良い。たとえば、ｙ３およびｙ４を３μｍ～２０μｍ程度にし、厚みバラツキを１０％以下、好適には５％以下に抑えると良い。一方、基板側壁１１２０－２および１１２００－５の厚みｙ２およびｙ５は厚くても良く、バラツキももっと大きくても良い。たとえば、ｙ２およびｙ５は２０μｍ以上にもできるので、第２面側に絶縁基板１１２１２および絶縁基板１１２０９－２や１１２０９－３を通して、基板側壁１１２００－２や１１２００－５の底面（高濃度基板である）にコンタクト孔を形成し電極・配線を形成することもできる。絶縁基板１１２０９－２や１１２０９－３の部分において、絶縁基板１１２１２を開口して、絶縁基板１１２０９－２や１１２０９－３上にコンタクト孔および電極配線を形成すれば、アスペクト比も小さくなり、小さなコンタクト孔および電極配線を作製できる。

【０１５４】

この結果、第１面側に電極配線を形成するよりもチップサイズを小さくできる。この実施形態では、高濃度基板１１２０１の厚みが基板側壁の深さに相当するので、第１貫通孔Ｒおよび第２凹部Ｑのエッチングのバラツキに依存せず、センサ精度が非常に良くなる。低濃度基板１１２０２には反転防止層も形成されているので、電極１１２００－３および１１２００－４の間の電気的分離も充分である。両側の基板側壁１１２００－１および１１２００－６はセンサチップの防護壁となっている。ダイシングの負荷を減らすために、感光性膜パターン１１２１１－１、４の幅を制御して、第２面凹部Ｑを形成時に基板側壁１１２００－１および１１２００－６の外側における複合基板１１２００をエッチングして

薄くしておく。また、絶縁基板１１２１６および１１２１２についても同時に開口しておく。さらに、コンタクト孔形成時に同時にコンタクト孔をあけ、この部分から導電体膜を除去しておけば、ダイシング時は低濃度基板１１２０２の一部だけとなる。ただし、これだけでウエハ全体の強度が保持できない場合は、たとえば、基板１１２１２だけ残しておくということもできる。さらに、このエッチングした基板側壁１１２００－１や１１２００－６の側面にＳｉＯ２膜等の保護膜をＣＶＤ法等で積層しても良い。耐湿性向上のためには、ＳｉＯＮ膜やＳｉＮ膜が良い。

【０１５５】

図４（ｄ）は、高濃度基板１１２０１の上面に低濃度基板１１２０２が下面にも低濃度基板１１２３０が存在する場合のセンサの構造およびその作製方法を示す図である。図４（ａ）～（ｃ）に示す構造と同じものは同じ番号を付している。第１面凹部Ｒ（Ｒ１、Ｒ２）は、垂直エッチングを行なうが、半導体基板１１２００（１１２０１を挟んで上面に１１２０２、下面に１１２３０を貼り合わせた基板、または１１２０１の両面に低濃度エピ層を成長させたエピタキシャル基板）の下部基板１１２３０に達した段階でエッチングを終了して作製した凹部（垂直溝）である。従って半導体基板１１２００の下面には貫通しない。図４（ｃ）において説明したように、半導体基板１１２００の上部の低濃度基板１１２０２に反転防止層１１２０５および不純物拡散層１１２０７を形成する。第１面凹部Ｒの底部は低濃度基板１１２３０（高濃度基板１１２０１とは逆導電型）であるが、その底部に不純物拡散層が形成されても良いが、形成されなくても、基板側壁が高濃度基板でつながっているので問題ない。低濃度基板１１２３０の不純物濃度は、反転しないように（この中に能動素子を作製しない）ある程度高い（たとえば、10^{16}／cm^3～10^{19}／cm^3）方が良い。次に第１面凹部Ｒにマスク合わせして第２面凹部Ｑを形成する。図４（ａ）～（ｃ）とは異なり、第１面凹部Ｒは貫通孔ではないので、絶縁基板を付着する必要はない。このとき、複合基板１１２００の第２面に絶縁膜を形成してから感光性膜をパターニングしても良い。第２面凹部Ｑを形成後、低濃度基板１１２０２の第２面凹部Ｑ側に露出している部分（絶縁膜１１２２１を形成してからでも良い）に反転防止層１１２１０を形成することが望ましい。第２面凹部Ｑの内面および複合基板１１２００の第２面に保護膜としてＳｉＯ２膜等の絶縁膜１１２２１をＣＶＤ法、ＰＶＤ法または酸化法で積層する。その後、第1面にコンタクト孔１１２１４、電極・配線１１２１５、絶縁基板１１２１６を形成することは図４（ａ）～（ｃ）と同様である。第２面側には絶縁基板１１２１２を付着させ、必要な窓開け１１２１３等を行なう。尚、複合基板１１２００の第２面の絶縁膜を除去して、ガラス基板１１２１２を陽極接合で強固に接合しても良い。この実施形態では、ダイヤフラムの深さは、高濃度基板１１２０１の厚みとほぼ等しくなることである。しかも絶縁基板１１２０９を付着しなくても良いこと、第２面凹部形成時に絶縁基板１１２０９をエッチングしなくても良く、Ｓｉ基板をエッチングすれば良いので精度良い第２面凹部を形成できる。さらにセンサの駆動部に接合を用いていない（第１面凹部は複合基板を貫通していない。絶縁基板１１２０９を使用していない。）ので、信頼性が増大する。

【０１５６】

図６は本発明の別の実施形態を示す。図６はこの実施形態の容量素子の幅方向における断面の斜視図である。本実施形態は、導電体基板２００２に形成された貫通溝を上下（第１面および第２面）から絶縁基板で閉じて圧力伝達孔以外には外部に通じていない密閉空間を作り、圧力伝達孔からの圧力により変形する側壁を両側電極とする空間容量素子である。導電体基板２００２には貫通溝Ｗ（Ｗ１、Ｗ２、Ｗ３）、Ｖ（Ｖ１、Ｖ２）が形成され、導電体基板２００２の上面（第１面）に第２基板２００６が接着し、導電体基板２００２の下面（第２面）に第３基板２００４が接着している。（導電体基板を第１基板とも呼ぶ。）導電体基板２００２内に形成された貫通溝溝Ｗ（Ｗ１、Ｗ２、Ｗ３）、Ｖ（Ｖ１、Ｖ２）は、側面を導電体基板２００２の側壁により、上部を第２基板２００６により（従って、貫通溝の上面（第１面）は第２基板２００６となる）、下部を第３基板２００４により（従って、貫通溝の下面（第２面）は第３基板２００４となる）、囲まれた閉空間と

なっている。貫通溝Ｗ（Ｗ１）と貫通溝Ｖ１を隔てる側壁２００２－３と、貫通溝Ｗ（Ｗ１）と貫通溝Ｖ２を隔てる側壁２００２－４とは、（貫通溝Ｗ１、Ｖ１、Ｖ２内の圧力が同じときは）略平行になっていて、この側壁２００２－３および側壁２００２－４は対向する両側電極となり、これらの側壁２００２－３および側壁２００２－４により挟まれた（貫通溝）空間Ｗ（Ｗ１）が静電容量空間となる。この両側電極の側壁２００２－３および側壁２００２－４の距離、すなわち貫通溝Ｗ１の幅をｄ、電極の面積、すなわち側壁２００２－３および側壁２００２－４の面積をＳとすれば、この容量素子による容量Ｃは、Ｃ＝ε＊Ｓ／ｄとなる。（εは誘電率、本発明の静電容量空間は空間Ｗ１であるから、物質は空気等の気体でεは真空誘電率にほぼ等しい。）

【０１５７】

貫通溝Ｗ１には第２面側に接着した第３基板２００４に圧力伝達孔Ｔ（Ｔ１）が形成され、第２面側（第３基板２００４の下方から）の圧力Ｐ２がこの圧力伝達孔Ｔ（Ｔ１）を通じて貫通溝Ｗ１の内部に印加される。貫通溝Ｖ１およびＶ２には第１面側に接着した第２基板２００６に圧力伝達孔Ｓ（Ｓ１、Ｓ２）が形成され、第１面側（第２基板２００６の上方から）の圧力Ｐ１がこの圧力伝達孔Ｓ（Ｓ１、Ｓ２）を通じて貫通溝Ｖ１およびＶ２の内部に印加される。従って、側壁２００２－３および２００２－４は、貫通溝Ｗ１からの圧力と貫通溝Ｖ１およびＶ２との圧力差によって変形する。この変形により、電極間距離ｄが変化し、静電容量Ｃが変化する。Ｔ（Ｔ１）が形成されなければ、貫通溝Ｗ１は完全に密閉されているので、内部圧力は一定であり、この圧力とＶ１およびＶ２の圧力Ｐ１との差によってｄが変化し静電容量も変化する。逆に、Ｓ１およびＳ２を形成されなければ、貫通溝Ｖ１およびＶ２は完全に密閉されているので、内部圧力は一定であり、この圧力とＷ１の圧力Ｐ２との差によってｄが変化し静電容量も変化する。また、側壁２００２－３や２００２－４の厚みにより、同じ圧力差でも変形率が異なる。厚みが薄ければ変形率が大きくなる。この厚みは、既に明白なように、或いは後述するように、エッチング量や感光性膜の合わせ精度や感光性膜のパターン形成精度、導電体膜のエッチング精度（特にサイドエッチング量やそのばらつき）などによって薄くできる厚みが異なってくる。これらの精度が良くなると側壁の厚みをかなり薄くできる。薄くできれば変形量を大きくできるので感度が高くなる。現状のエッチング精度や感光性膜の合わせ精度や感光性膜の形成精度では、薄い方は約３μｍの厚みが限界（エッチング量が約３００μｍの場合）であるが、今後の精度向上によりこれよりも薄い厚みの側壁を実現できるであろう。1μｍ以下でも可能となると思われる。

【０１５８】

また厚みを薄くすると側壁の破壊強度も小さくなるので使用する圧力も考慮する必要がある。厚い側壁では変形量が小さく感度が悪くなるので小さな圧力差を検出することが困難となる。従って、使用圧力により、側壁の厚みを変化させることも必要となる。さらに、この実施形態では導電体基板２００２だけが変形するので、導電体基板の材質も重要となる。小さな圧力で変形量を大きくする場合には、ヤング率が小さな材料を用いると良い。導電体膜が高濃度不純物シリコン半導体基板のヤング率は約１００ＧＰａ～２００ＧＰａ（結晶方位依存性あり）であり、銅、チタンは約１００ＧＰａ～１３０ＧＰａ、タングステンは約４００Ｐａ、アルミ合金は約７０ＧＰａ、導電性高分子は約０．２～５ＧＰａ、導電性ゴムは約０．０１～０．１ＧＰａである。カーボンナノチューブは約１０００ＧＰａ、鋼鉄で約２００ＧＰａである。本実施形態では、電極として使用可能な導電体は導電体基板２００２として使用できる。加工性能から検討すれば、現状ではシリコンが精度良く加工できベターであるが、他の導電体材料でも良い。導電性ゴムや導電性高分子はヤング率が非常に小さいので微小な圧力変動を検出することができる。またカーボンナノチューブはヤング率が大きいので、高い圧力を検出するのに適している。尚、導電性が低い半導体や絶縁体基板でも貫通溝を形成後、貫通溝側面へ導電体膜を積層し、不要な側面（底面もあれば）の導電体膜はフォトリソ法およびエッチング法により導電体膜を除去すれば、本実施形態の構造で圧力センサを作製できる。

【０１５９】

導電体基板２００２の側壁２００２－３は容量素子の電極であるが、対向する電極２００２－４とは電気的に導通していない。側壁２００２－３は貫通溝Ｖを隔てたもう一方の対向する側壁２００２－２とつながっている。斜視図６では良く分からないが、貫通溝Ｖ１は側壁２００２－３、これにつながる横側の側壁そしてそれにつながる側壁２００２－２、さらにその横側に存在する側壁（この側壁は斜視図の断面側となる）につながり、その側壁が側壁２００２－３につながって、貫通溝Ｖ１はこれらの側壁に囲まれている。これらの側壁はすべて導電体基板２００２であるから、当然電気的に接続している（要するに、一体物である）。これらの側壁の外側は空間（Ｗ１およびＷ２はつながっていて、全体空間はＷとなっている）となっていて、導電体基板はなくなっていて、上下の第２基板２００６および第３基板２００４によって支持されている。第３基板２００４および第２基板２００６とこれらの側壁は電気的には接続しない。第２基板２００６および第３基板２００４そのものは絶縁基板でなくとも良いが、導電体基板２００２と電気的に接続しないようにする。すなわち、第２基板２００６および第３基板２００４が導電体基板や半導体基板であるときは、導電体基板２００２と接着する部分には絶縁体を介在する必要がある。導電体基板２００２と、第２基板２００６および第３基板２００４とを接続していないことを保証するには、第２基板２００６および第３基板２００４が絶縁体であることがベターである。たとえば、第２基板２００６および第３基板２００４が絶縁体であるガラス、石英や透明プラスチックであれば透明であるから、内部が観察でき合わせ精度も向上でき扱いやすい。

【０１６０】

側壁２００２－３や２００２－２につながる側壁の外側空間は、貫通溝Ｗ（Ｗ１）およびＷ（Ｗ２）の空間と同じであり、同じ圧力となっていて、圧力伝達孔Ｔ（Ｔ1）が存在すれば第２面側の圧力Ｐ２と同じ圧力となる。従って、側壁２００２－３と同様にそれ以外の側壁も溝Ｖ１の内部圧力Ｐ１とＰ２の圧力を受けている。側壁２００２－３と同様に他の側壁も変形しても良いが、変形を小さくした方が容量素子の強度や信頼性を向上できるし、それらの変形が容量素子の特性に影響するので、変形を小さくした方が良い。そこで、容量素子を構成する側壁より厚くなるように形成する。ただし、側壁２００２－３の横側につながる側壁の厚みが厚すぎると電極の端部の面積が大きくなる。この部分は電極の厚み方向で見ると厚みがかなり厚くなっている部分であり、殆ど変形しない部分であるから、面積を大きくしなくても良い。たとえば、側壁２００２－３の横側につながる側壁の厚みは、側壁２００２－３より少し厚めに形成するのが良い。また、この部分は角部になっているので、エッチング時の欠陥や歪や残留応力が残りやすいので、丸みを出して形成するのが良い。一方、側壁２００２－３に対向する側壁２００２－２はかなり厚くても構わない。この側壁２００２－２の厚み（ここでは、基板厚みと区別する意味で幅と言った方が良いと考えられる）を厚くして容量素子と第２基板および第３基板との接着強度を増大させることもできる。ただし、余り厚くするとセンサーのサイズが大きくなるので、全体のバランスを考えてこれらの厚みを決定するのが良い。

【０１６１】

容量素子の側壁２００２－２と接着している第２基板２００６にコンタクト孔２００８（２００８－１）を形成し、第２基板２００６上に導電体膜２０１０を積層し、このコンタクト孔２００８－１を被うようにして電極・配線２０１０（２０１０－１）をパターニングし形成する。この電極・配線２０１０（２０１０－１）は他の静電容量素子や外部素子（たとえば、ＩＣ、トランジスタ、抵抗、インダクタ、コンダンサ等）と接続する。

【０１６２】

また、側壁電極２００２－４に対しても同様で、貫通溝Ｖ２は側壁電極２００２－４につながるその横側の側壁、さらにそれらにつながる側壁２００２－５によりその周囲を囲まれている。また上面（第１面）を第２基板２００６によって、下面（第２面）を第３基板２００４によって塞がれているので、貫通溝Ｖ２は完全に閉じた空間となっている。ただし、第２基板２００６に圧力伝達孔Ｓ２が開いている場合には、第２面側、すなわち第２基板２００６の外側の圧力Ｐ１がこの圧力伝達孔Ｓ２から貫通溝Ｖ２の内部に圧力が伝達

して、貫通溝の内壁２００２－４等に圧力Ｐ１が印加される。従って、側壁２００２－４は貫通溝Ｗ１の内部圧力Ｐ２と貫通溝Ｖ２の内部圧力Ｐ１の差圧により変形し、その結果、電極２００２－３および２００２－４の電極間距離ｄが変化して電極２００２－３および２００２－４による静電容量が変化する。側壁電極２００２－５と側壁２００２－４は一体になっているので、電気的につながっている。側壁２００２－５と付着している第２基板２００６にはコンタクト孔２００８（２００８－２）が開いていて、そこに電極・配線２０１０（２０１０－２）が形成される。これらの２つの電極２０１０－１および２０１０－２から静電容量を検出できる。貫通溝Ｖ２は側壁電極２００２－４や側壁２００２－５等の側壁によって隔離されていて、貫通溝Ｖ２を囲んでいる側壁電極２００２－４や側壁２００２－５等は他の導電体基板２００２にはつながっていない。すなわち、側壁電極２００２－４や側壁２００２－５等の一体となった側壁導電体基板２００２は貫通溝Ｗ１やＷ３を含む空間Wに囲まれている。従って貫通溝Ｗ（Ｗ１、Ｗ２、Ｗ３）は１つのつながった空間である。図６においては、Ｗ２およびＷ３にも圧力伝達孔Ｔ（Ｔ２、Ｔ３）を形成しているが、貫通溝Ｗ（Ｗ１、Ｗ２、Ｗ３）へ迅速に圧力が伝達すれば、圧力伝達孔は１つでも良い。

【０１６３】

圧力伝達孔Ｔ（Ｔ１、Ｔ２、Ｔ３）は第３基板２００４のごく１部分にあいているだけであり、大部分は連続している。（尚、汚染や強度上などの点で、圧力伝達孔Tを大きくあけても問題なければ大きくあけても良い。）また圧力伝達孔Ｓ（Ｓ１、Ｓ２）は第２基板２００６のごく１部分にあいているだけであり大部分は連続している。（尚、汚染や強度上などの点で、圧力伝達孔Ｓを大きくあけても問題なければ大きくあけても良い。）導電体基板２００２は至る所で分離しているが、その上面および下面は第２基板２００６および第３基板２００４に強固に付着しているので大きな圧力差が生じても分離することはない。第２基板２００６で言えば、２００６－１～５で１つの容量素子（コンデンサ）を形成しているので、これを単位として１つの実装単位と考えることができる。すなわち１個の静電容量型圧力センサー（検出素子）である。貫通溝Ｗ１の静電容量を検出する１つの側壁電極２００２－３およびこれと一体となった導電体側壁（２００２－２等）並びに貫通溝Ｗ１の静電容量を検出するもう１つの側壁電極２００２－４およびこれと一体となった導電体側壁（２００２－５等）は貫通溝Wに囲まれており、この貫通溝Wは外側導電体側壁２００２（２００２－１、２００２－６等）により囲まれている。従って、貫通溝Ｗは、上面は第２基板２００６によって、下面は第３基板２００４によって閉じていて、圧力伝達孔Ｔ（Ｔ１～Ｔ３）以外には外環境とはつながっていない閉空間となっている。

【０１６４】

導電体基板２００２の貫通溝（Ｖ１およびＶ２、或いはＷ１、Ｗ２、Ｗ３）を形成するとき、この容量素子を取り巻くように貫通溝Ｖ３やＶ４をあけておけば、導電体基板２００２ではこれらの１つ１つの容量素子は分離している。このようにしても導電体基板２００２は第２基板２００６か第３基板２００４に強固に付着しているので、ばらばらになることはなく一体となった（１枚の）基板としてプロセス処理は問題なく可能である。１つの静電容量型圧力センサーパッケージの外側側壁は２００２－１や２００２－６やこれらにつながる導電体側壁である。（２００２－７および２００２－８は隣のセンサーパッケージの外側側壁である。）これらの側壁の内側が貫通溝空間Wであり、この貫通溝空間Wに囲まれて実際の容量素子が配置されている。一番外側の外側側壁は２００２－１や２００２－６やこれらにつながる導電体側壁の厚みはセンサーパッケージの強度を考えて選択すれば良いので、非常に丈夫な圧力センサーパッケージを基板内に一度に大量に作成することができる。しかもＬＳＩプロセスやＬＳＩ技術を使用できるので、精度良く作成できる。

【０１６５】

さらに、第２基板２００６に圧力伝達孔Ｓ（Ｓ１、Ｓ２）を形成するときに、これら１つ１つの容量素子を取り囲むように開口部Ｓ３やＳ４をあけておけば、第２基板２００６ではこれらの１つ１つの容量素子は分離している。或いは、第３基板２００４に圧力伝達孔

Ｔ（Ｔ１～Ｔ３）を形成するときに、これら１つ１つの容量素子を取り囲むように開口部Ｔ４やＴ５に対応するような開口部を第３基板２００４にあけておけば、第３基板２００４ではこれらの１つ１つの容量素子は分離している。これらのプロセスにより、付着させた基板２００２、２００４および２００６の基板は、基板の厚み方向において、１つ１つの容量素子はかなりの部分が分断した状態になる。従って、最後に１つ１つの容量素子、すなわち圧力センサー（検出素子）パッケージを形成するには、分離していない基板である第２基板２００６または第３基板２００４においてダイシングラインに相当するＶ３およびＶ４に沿ってダイシング等すれば良い。従って、ダイシングにおよぼす負荷が減るとともに既にダイシングラインが相当部分掘られているので非常に精度の良いダイシングが可能となり、ダイシングライン幅を通常より狭くできる。さらにダイシングする基板の厚みも薄くなるのでチッピングや欠け等のダイシングにより欠陥も非常に少なくなり、ダイシング歩留まりが向上する。

【０１６６】

導電体基板（ウエハ）２００２の中に非常にたくさんのこのような容量素子を作ることができる。しかもこの容量素子はそれだけで１つのパッケージ（実装形態）とすることもできるので、１枚の導電体基板（ウエハ）２００２から多数の圧力センサー（検出素子）を生産できる。しかも、用いる材料も少なく、プロセスも非常に簡単で容易なのでランニングコストも非常に小さくなる。

【０１６７】

これまでにおよびこれからも説明する本発明の凹部、貫通孔（溝）、または溝は、基板面（基板面は、上面（第１面、表面とも言う）および／または下面（第２面、裏面とも言う）であり、通常上面と下面は平行である。）に対して垂直な側面（基板側壁の側面）を持つ。最適には文字通り垂直である。しかし、凹部等はフォトリソ法＋エッチング法、インプリント法等で形成されるので、完全に垂直（９０度）にならない場合もある。特に側面を微視的に見れば、細かい凹凸が存在する場合（エッチング等により発生）もあり、実際は、正確に垂直パターンにならない場合もある。本発明で垂直と記載している場合は、垂直パターンをねらって作製するという意味であり、実際には完全な垂直パターンにならなくても垂直とみなしている。従って、本発明の凹部、貫通孔（溝）、または溝は、基板面に対して傾きが２０度以下、好適には１０度以下、もっと好適には５度以下、さらに好適には１度以下、さらにもっと好適には０．５度以下、最適には０．１度以下であることが望ましい。

【０１６８】

次に、本実施形態のプロセスの１例を詳細に説明する。図７は本実施形態の製造プロセスを説明する工程図である。図７(a)に示すように、導電体基板２００２に第３基板２００４を付着させた複合基板（或いは、接合基板や貼り合わせ基板と言っても良い。）の第３基板が付着していない方の面（これを上面、或いは第１面と呼ぶ）に絶縁膜２０１４を形成する。導電体基板２００２は、高濃度不純物を含む低抵抗シリコン半導体基板（Ｎ＋シリコン基板或いはＰ＋シリコン基板）が取扱易くエッチングも簡単なのでベターであるが、他の導電体基板でも良い。金属基板やその他の導電体基板も使用可能である。第３基板２００４はガラス基板や石英基板や透明プラスチックなどの透明絶縁体基板がベターであるが、セラミック基板やプラスチック基板等の高分子材料基板などの絶縁基板でも良い。（透明基板でなくとも良い。）或いは、導電体基板や半導体基板を絶縁膜で被覆したものも使用できる。要するに、第３基板２００４は導電体基板２００２と直接導電しなければ良く、絶縁していれば良い。導電体基板２００２と第３基板との付着は、接着層を用いて行なっても良い。当然この接着層は絶縁体である。そうでなければ、接着層を通して分離した導電体間で導通してしまうからである。

【０１６９】

導電体基板２００２および第３基板の接合面を清浄にすれば、常温接合法や熱接合等を用いて接着層を介さずに導電体基板２００２と第３基板２００４とを強固に接合することができる。またある程度温度を上げて拡散法や溶融法により導電体基板２００２と第３基板

２００４とを強固に接合することができる。導電体基板がシリコン基板（Ｎ＋基板、或いはＰ＋基板）であり、第３基板がガラス基板である場合は、陽極接合法により、導電体基板２００２と第３基板２００４とを強固に接合することができる。接着層を用いる場合には、エポキシ系などの有機系接着剤、無機系接着剤など種々の絶縁タイプの接着剤を用いることができる。本発明のプロセスでも種々の熱処理が行われるし、製品が完成後も信頼性を確保する上では熱歪が発生するので、導電体基板２００２および第３基板２００４の熱膨張係数は近似している材料が好ましい。

【０１７０】

絶縁膜２０１４はシリコン酸化膜、シリコン窒化膜、有機系膜などの絶縁膜であり、導電体基板２００２および第３基板２００４を付着させた後は、余り高い温度の熱処理（約４００℃～５００℃以上）は熱歪や汚染や変質などの点で余り好ましくないので、ＣＶＤ法やＰＶＤ法、或いは塗布法が良い。酸化法等の高温熱処理を使用する場合は、導電体基板２００２および第３基板２００４を付着させる前に行なうと良い。

【０１７１】

次に、図７(b)に示すように、絶縁膜２０１４の上に感光性膜２０１６を形成し所望の形状にパターニングし、感光性膜パターン２０１６（２０１６－１、２、３、４、５、６）を形成する。次に、図７(c)に示すように、このパターンを用いて絶縁膜２０１４をエッチングし、さらに導電体基板２００２をエッチングする。このエッチングされた部分が図６の斜視図で示す貫通溝Ｗ（Ｗ１、Ｗ２、Ｗ３）、Ｖ（Ｖ１、Ｖ２）となる。導電体基板の厚みａ１はダイヤフラムの１辺となるので、かなり厚く、通常は約１００μｍ以上である。（もっと薄くしても良いが、圧力差による変化量が小さくなる。）また厚すぎるとエッチングばらつき量やサイドエッチング量オーバーエッチング量が大きくなるので、容量素子の特性も含めて総合的にａ１を決定すると良い。通常は約２．０ｍｍ以下、好適には約１．０ｍｍ以下が良い。絶縁膜２０１４をエッチングするときに感光性パターン２０１６もある程度エッチングされるので、絶縁膜２０１４に対して感光性膜２０１６のエッチング選択比が高いものが良い。絶縁膜２０１４は、感光性膜２０１６と導電体膜２００２との密着性が余り良くないときや、導電体膜からのパターニング光の反射が大きくてパターニング精度が悪いときなどに使用されるので、余り問題ない時は絶縁膜を形成せず、直接導電体膜２００２上に感光性膜２０１６を形成しても良い。絶縁膜２０１４の厚みａ３は上記目的のためには約０．５μｍ程度以下で充分であるが、感光性膜２０１６と導電体膜２００２とのエッチング選択比が充分でないときに、絶縁膜２０１４と導電体基板２００２とのエッチング選択比が感光性膜２０１６と導電体膜２００２とのエッチング選択比よりも大きいときや、絶縁膜２０１４を介在した方がサイドエッチング量が小さいときには、約０．５μｍ以上の厚みの絶縁膜を適宜積層すれば良い。

【０１７２】

図７(c)においては、感光性パターンに合わせた精度の良い導電体基板の深い貫通溝を形成することが目的であるから、この目的に合致する方法を適宜選択する。ａ１が約１００μｍで、感光性膜２０１６と導電体基板２００２とのエッチング選択比が２０あれば、感光性膜の厚みａ４は約５μｍより厚く形成されるようにする。ａ１がこれより薄いか選択比が大きければａ４はもっと薄くしても良い。逆にａ１がこれより厚いか選択比が小さければａ４はもっと厚くしなければならない。ただし、絶縁膜２０１４を形成したときは、この絶縁膜２０１４の厚みも考慮する。パターンをできるだけ精度良く形成するためには、感光性膜２０１６のパターンをできるだけ垂直にし、そのパターンを用いた絶縁膜２０１４や導電体基板２００２のエッチングをできるだけ垂直なエッチング形状となるようにする。感光性膜２０１６のパターンは露光マスクのパターンによって決まるので、この精度も重要である。

【０１７３】

図６の斜視図からも分かるように、本発明の重要な点は容量素子を形成する側壁電極２００２－３および２００２－４の厚みをできるだけ正確にばらつきなく形成することである。この厚みは約１μｍ～約２０μｍ程度である。（圧力差が大きいときにはもっと厚くな

る場合もある）この側壁電極２００２－３や２００２－４を形成するパターンは図７（ｃ）の２０１６－３や２０１６－４のパターンである。このパターン幅が約１μｍ～約２０μｍとなる。他の部分はもっと幅が広くても良いし、形状（幅）のばらつきももっと大きくても良いので、この部分だけは注意が必要で、パターニング精度を良くする。約３μｍの幅（壁の厚み）の導電性電極パターン（側壁）を形成するためには、感光性膜２０１６－３および２０１６－４の幅を約３μｍ、厚みａ４を約５μｍとして、サイドエッチングの非常に小さい異方性エッチング（たとえば、ボッシュ法などの深堀エッチング（ＤＲＩＥ）など）を用いて深い貫通溝Ｖ、Ｗを形成する。

【０１７４】

本実施形態では、導電体基板２００２は深さ方向（厚みａ１方向）に完全にエッチングする。エッチング速度は基板深さ方向にも基板面内でもある程度ばらつくので、導電体基板２００２を深さ方向に完全にエッチングするにはある程度のオーバーエッチングが必要となる。導電体基板２００２と第３基板２００４のエッチング速度の選択比が小さいと第３基板２００４も場所により或る程度エッチングされてしまう。しかし、第３基板２００４は導電体基板２００２と異なる材質であるから、導電体膜２００２と第３基板２００４のエッチング選択比の大きなエッチング条件で導電体膜２００２をエッチングすれば第３基板２００４を殆どエッチングせずに導電体膜２００２をエッチングできる。たとえば、導電体基板２００２として、３００μｍの厚み（ａ１＝３００μｍ）のＮ＋シリコン基板、第３基板２００４として５０μｍの厚み（ａ２＝５０μｍ）のガラス基板を用いたときに、Ｎ＋シリコン基板上に１μｍ（ａ３＝１μｍ）のシリコン酸化膜（ＳｉＯ２膜）、感光性膜（フォトレジスト膜）の厚みが１０μｍ（ａ４＝１０μｍ）、感光性膜の幅を５μｍでパターニングして、ボッシュ法、クライオ法、アルバック法等の深堀エッチング（ＤＲＩＥ）を用いて、所望の側壁（幅約５μｍ、深さ３００μｍ、奥行き６００μｍ）を形成できる。エッチングガスとしては、フッ素系ガス（ＣＦ４、Ｃ２Ｆ６、Ｃ３Ｆ８、ＣＨＦ３、ＳＦ６等）や塩素系ガス（ＣＣｌ４等）等が用いられる。

【０１７５】

次に、図７(d)に示すように、感光性膜２０１６や絶縁膜２０１４を除去した後に、導電体基板２００２に第２基板２００６を付着する。この付着においても導電体基板２００２に直接第２基板を接合しても良いし、接着層を介して接着しても良い。第２基板がガラス基板のときには陽極接合法も使用できる。また、絶縁膜２０１４を除去しなくても良ければ残しても良いし、新たに絶縁膜を形成してから導電体基板２００２に第２基板を接着しても良い。特に貫通溝内部の導電体基板が露出して不具合を起こす恐れがある（汚染や劣化など）場合には、保護膜として絶縁膜等を溝内部へ積層しても良い。この第２基板接着工程において、各貫通溝Ｖ（Ｖ１、Ｖ２）やＷ（Ｗ１、Ｗ２、Ｗ３）は密閉されるので、この後の工程で圧力伝達孔（Ｓ、Ｔ）を形成しなければ、密閉状態のまま製品化され圧力が維持される。従って、図７(d)の工程のプロセス圧力状態が維持される。接着後密閉された貫通溝内部でアウトガスや反応ガスが発生して圧力が変動する場合もある。それを防止するために貫通溝内部にあらかじめこれらのガスを吸着する物質を置いても良い。第２の基板２００６を導電体基板２００２へ付着させた後で第２の基板をエッチング法や研磨法により薄くすることもできる。最初から薄い第２の基板を付着させる工程（別基板に薄い第２の基板を貼りつけたものを導電体基板に付着させる）よりは取り扱い易いというメリットがある。

【０１７６】

次に図７(ｅ)に示すように、導電体基板２００２と第２基板２００６とを接着している部分で、導電体基板２００２と接続すべき部分（２００２－２や２００２－５）にコンタクト孔２００８（２００８－１、２００８－２）を形成する。このコンタクト孔は、導電体基板２００２－３や２００２－４などに形成することもできるが、この部分の幅は狭いので、もっと広い部分（２００２－２や２００２－５）に形成するのが良い。この領域はかなり広い領域となるので充分なサイズのコンタクト孔を形成できる。たとえば、貫通溝の奥行き（長さ）が約４００μｍであれば、長さ約４００μｍで、幅方向には圧力センサー

の大きさに依存するサイズではあるが、２００２－２や２００２－５の領域は貫通溝の長さとのバランスから少なくとも約１００μ程度は取ることができる（もちろん、これよりも小さいパッケージでも良ければ、もっと小さくもできる）。第２基板２００６の厚みもかなり厚くなる（圧力センサーのパッケージの強度から約５０μｍは欲しいが、もちろん強度をそれほど高める必要がなければ、もっと薄くできる）が、２００２－２や２００２－５の領域を１００μｍ程度にすれば、コンタクトサイズを５０μｍ以上は取れるのでコンタクト孔のアスペクト比が１程度にはできる。コンタクトが大きければウエットエッチングも可能となる。たとえば、緩衝フッ酸水溶液（ＨＦ液＋ＮＨ４Ｆ液）やＨＦ水溶液などのＨＦ系溶液によるエッチングも可能となる。

【０１７７】

第２基板２００６は絶縁体であることが望ましい。表面を絶縁膜で被覆した導電体基板にコンタクト孔２００８を形成する場合は、コンタクト孔２００８に導電体が露出してしまうので、再度絶縁膜を積層することになりプロセスが複雑となる。上記のように圧力センサーパッケージの強度等から第２基板２００６の厚みを決定し、また圧力センサーパッケージのサイズと導電体基板との密着強度などからコンタクト孔を配置する導電体基板２００２－２や２００２－５のサイズを決め、次にコンタクト孔２００８のサイズを決める。導電体膜２００９や２０１０の形成しやすさ、導電体基板との接続の観点からは、コンタクト孔のサイズは広い方が良い。ただし、電極２０１０はコンタクトサイズよりは大きくなること、その大きさが外部への接続の点で不具合が起きないほどの大きさであることなどを考慮してコンタクト孔のサイズを決めると良い。導電体膜２００９や２０１０のコンタクト孔２００８における被覆性（ステップカバレッジ）を良くするには、ＰＶＤ方やＣＶＤ方の場合には、ステップカバレッジの観点からコンタクト孔にテーパーをつけた方が良い。そのためにはドライエッチングやウエットエッチングで等方エッチングを使うことができる。テーパーを形成するにはコンタクト形成領域はある程度の領域が必要であるが、本実施形態におけるコンタクト形成領域２００２－５の部分は比較的広いのでコンタクト孔にテーパーを形成することができる。

【０１７８】

尚、あらかじめ第２の基板２００６にコンタクト孔２００８を形成しておき（圧力伝達孔も同時に形成することができる）、そのコンタクト孔（＋圧力伝達孔）付きの第２の基板２００６を導電体基板２００２に付着しても良い。コンタクト孔（＋圧力伝達孔）付きの第２の基板２００６を形成するプロセスは、本発明の容量素子形成プロセスと並行して行なうことができるので、作業工程の簡略化および作業時間の短縮化を実現できる。導電体基板２００２との付着前に第２の基板２００６へコンタクト孔（＋圧力伝達孔）を形成する工程は実デバイスとしての導電体基板２００２とは別個に行なっているので、比較的ラフな工程を取ることもできるし、コンタクト孔形成時における不良品をメインプロセスに持ちこまないという点で不良発生によるコスト増を低減できる。たとえば、コンタクト孔をウェットエッチングするときは、ＨＦ系溶液などに浸漬等するので、感光性膜の密着が悪いときにはその部分からＨＦ系溶液が浸入して製品全体に影響を及ぼしてしまうが、第２基板だけを分けて工程を行っていれば、その損害を最小限に抑えることができる。第２の基板２００６にはコンタクト孔（＋圧力伝達孔）というパターンがついているので、導電体基板２００２との付着工程においてはある程度正確なアライメントが必要となる。すなわち、コンタクト孔２００８は導電体基板２００２－５の領域に、圧力伝達孔Ｓは貫通溝Ｖの領域に来るように位置合わせする必要がある。

【０１７９】

次に図７(f)に示すように、コンタクト孔２００８（２００８－１、２００８－２）に導電体膜２００９（２００９－１、２００９－２）を積層する。コンタクト孔だけに導電体膜を積層してコンタクト孔を平坦化させることもできる。たとえば、選択CVD法によりコンタクト孔に金属膜（たとえば、Ｗ）を選択成長させたり、メッキ法でコンタクト孔だけにメッキさせても良い。あるいは、第２基板２００６上に導電体膜を積層してエッチバック法でコンタクト孔２００８だけに導電体膜２００９を残す方法も採用できる。また、導

電性ペーストをスキージ法やスクリーン印刷法でコートしてコンタクト孔に導電性ペーストを埋め込む方法もある。あるいは、第２基板２００６にマスクを密着させて導電性ペーストをスキージ法やスクリーン印刷法によりコンタクト孔２００８に埋め込むこともできる。導電性ペースト（たとえば、半田ペースト）をコンタクト孔２００８に埋め込むとともに厚く形成し、その後の熱処理により電極・配線２０１０も同時に形成できる。

【０１８０】

次に導電体膜２０１０を積層し、コンタクト孔２００８部分をカバーするとともに、所望の配線を行い電極・配線パターン２０１０（２０１０－１、２０１０－２）を形成する。導電体膜２００９と２０１０はコンタクト孔２００８で接続する。この導電体膜２０１０はアルミニウム（Ａｌ）、チタニウム（Ｔｉ）、クロム（Ｃｒ）、タングステン（Ｗ）、銅（Ｃｕ）、白金（Ｐｔ）、すず（Ｓｎ）、金（Ａｕ）等の金属膜やこれらの金属の合金膜やシリサイド膜、さらに導電性多結晶シリコン膜、導電性プラスチック等や各種導電体膜を使用できる。さらにはこれらの導電体膜を複数適宜選択して積層しても良い。導電体膜の形成方法として、スパッター等のＰＶＤ法やＣＶＤ法がある。あるいはメッキ法で形成することもできる。コンタクト孔は比較的大きくできるので、導電体膜２００９をコンタクト孔２００８に積層させなくても、導電体膜２０１０を直接コンタクト孔２００８にも積層して電極・配線パターン２０１０（２０１０－１、２０１０－２）を形成しても良い。この方が工程を簡略にできる。導電体膜２００９の積層でも同じであるが、コンタクト孔２００８に直接導電体膜２０１０を積層するときは、コンタクト孔に露出している導電体基板２００２上に残っている不純物層（たとえば、酸化物や他の異物）を除去してから導電体膜２０１０の積層を行う必要がある。たとえば、ＰＶＤ法やＣＶＤ法で金属膜などを積層する前に、ＨＦ系溶液等で前処理をして不純物層を除去する。スパッター等のＰＶＤ法の場合は逆スパッターを行ってから金属膜等を積層することもできる。ＣＶＤ法の場合にはＣＦ系等のエッチングガスを用いて軽くエッチングしてから金属膜等を積層することもできる。銅メッキ法を用いる場合は、CVD法やPVD法により、TiやTaなどの高融点金属、TiNやTaNなどの導電性窒化物、あるいはこれらの積層膜をバリアメタルとして積層した後、シード層のCu膜を積層して電解メッキによりCuメッキ層を形成する。その後必要な部分のメタル層を残して電極・配線パターン２０１０（２０１０－１、２０１０－２）を形成する。あるいは、Cuの電解メッキ前に電極・配線を形成すべき部分以外を感光性膜等で被って、電極・配線を形成すべき部分のみのCuメッキ層を形成した後、感光性膜を除去し、Cuメッキされていないシード層およびバリアメタルをエッチングして、Cuメッキ層の電極・配線パターン２０１０を形成する。

【０１８１】

さらにこの部分にバンプ金属（半田、金、銅、その他の金属や合金）を形成することもできる。貫通溝V1は側壁２００２－３、２００２－２、およびこれらの側壁をつなぐ側壁（図示されていないが、紙面に対して手前と後方に存在する）により取り囲まれているので、側壁導電体基板２００２－２と２００２－３は連続体となっている。従って、電極・配線２０１０－１は側壁２００２－３に直接に接続している。一方、この側壁２００２－３と対面するもう一方の電極となる側壁導電体基板２００２－４もその両サイドにある側壁導電体基板（図示されていないが、紙面に対して手前と後方に存在する）を通じて幅の厚い側壁導電体基板２００２－５につながっていて、電極・配線２０１０－２は側壁２００２－４に直接に接続している。

【０１８２】

次に図７(g)に示すように、容量を示す貫通溝Ｗ１に対しては、第３基板２００４に圧力伝達孔Ｔ（Ｔ１）を形成し、それと対抗する貫通溝Ｖ１およびＶ２に対しては、第２基板２００６に圧力伝達孔Ｓ（Ｓ１、Ｓ２）を形成する。（これらの圧力伝達孔はお互いに逆の基板に形成しても良い。）貫通溝Ｗ（Ｗ１）の空間は、貫通溝Ｖ１やＶ２を囲んでいる導電体側壁基板（２００２－２および２００２－３、或いは２００２－４および２００２－５）の周りさらに取り囲んでいて、貫通溝Ｗ（Ｗ１）はＷ（Ｗ２）およびＷ（Ｗ３）とつながっているので、圧力伝達孔Ｔ（Ｔ１）は、必ずしもこのＷ（Ｗ１）の部分でなくて

も良く、Ｗ２やＷ３の部分でも良い。この圧力伝達孔を通じて外界の圧力を導けば圧力差によって貫通溝Ｖ１やＶ２とＷ１との間の側壁２００２－３や２００２－４が変形しこれらの電極間容量が変化するので、電極・配線２０１０－１および２０１０－２を通して電気容量変化を検出することができる。

【０１８３】

図６、図７および図８に示す容量素子は、導電体基板２００２の厚みが容量素子の電極面積の１辺を決定するので、導電体基板２００２のエッチング量のばらつきの影響を受けないことである。すなわち、導電体基板２００２の厚みをａ１（図７（ｃ）に記載）とし、奥行き側の貫通溝Ｖ（Ｖ１、Ｖ２）の長さをｂ１（図８（ａ）に記載）とすれば、容量素子の電極面積はａ１＊ｂ１となる。ｂ１も垂直エッチングでは殆ど変化しないので、容量素子の電極面積のばらつきは非常に小さくなる。従って、導電体基板内および導電体基板間の容量素子の特性ばらつきも非常に安定するので、歩留まりの高い製品を実現できる。

【０１８４】

図７（ｃ）のプロセスにおいて、感光性膜２０１６－３および２０１６－４のパターンによって形成される導電体パターンは２００２－３および２００２－４は幅に対して縦に非常に長くなっている。（紙面に垂直方向な奥行き方向は長い。）たとえば、幅が約１μｍ～約２０μｍ（エッチング精度が良ければ1μｍより幅の狭い導電体パターンを形成することができるし、ヤング率が小さな導電体の場合や圧力差が大きな圧力を検出する場合は２０μｍよりもっと厚い導電体パターンでも良い。）で、高さが約５０μｍ～約５００μｍ（約５０μｍより薄い導電体基板は導電体基板の取扱いに注意が必要であり、エッチングの方法や条件を最適化すれば約５００μｍより厚い基板の使用も可能である。）となる。従って、エッチングが大変であること、エッチング中やエッチング後において縦に長い側壁２００２－３や２００２－４が変形しないかという恐れがあることなどを考慮すると、図９に示すプロセスを取ることもできる。（尚、パターン幅が約３μｍでアスペクト比が５０以上になると上記のような問題が発生する可能性がある。この場合でも振動の小さな装置を使い、風の起こらない低圧条件下で、第３基板２００４を上にして第２基板２００６を下側からゆっくりと付着させれば、上記の問題を発生しないようにすることもできる。）図９(a)は、図７(b)におけるプロセスと同じであるが、感光性パターン２０１６－３および２０１６－４の幅の狭いパターンを合わせて太いパターン２０１６－７としたものである。この部分には、貫通溝Ｗ１を形成するのであるが、この段階ではまだ形成しない。２０１６－７のパターン幅は、２０１６－３の幅＋２０１６－４の幅＋Ｗ１の幅となっているので、かなり幅が広い。たとえば、２０１６－３の幅を５μｍ、２０１６－４の幅を５μｍ、Ｗ１の幅を５０μｍとすると、２０１６－７のパターン幅は６０μｍとなる。

【０１８５】

次に図９(b)に示すように、感光性膜２０１６のパターンをマスクとして、絶縁膜２０１４および導電体膜２００２を垂直にエッチングする。図７(c)に示すような細長い垂直のパターンがなくなったので、上記のような問題点が解消された。たとえば、２０１６－３の幅を３μ、２０１６－４の幅を３μｍ、Ｗ１の幅を５０μｍとすると、感光性膜２０１６－７のパターン幅は５６μｍであり、導電体基板の厚みを３００μｍとすると、エッチング後の導電体基板２０２－７のパターン幅は約５６μｍ（アスペクト比は約５．４）となり、他の導電体基板のパターン２００２（２００２－１、２００２－２、２００２－５、２００２－６）と同程度になり、上記等の問題が解消している。次に感光性膜２０１６、絶縁膜２０１４を除去する。（絶縁膜２０１４は問題なければ残しても良い。或いは、直接導電体基板２００２の上に感光性膜２０１６を密着性良くパターニングでき、導電体基板２００２のエッチングも問題なければ絶縁膜２０１４を形成する必要はない。）

【０１８６】

次に図９(c)に示すように、第２基板２０１８を導電体基板２００２の第１面側に付着させる。第２基板２０１８は導電体基板２００２と導通しないようにする。またコンタクト孔も形成されるので第２基板２０１８は絶縁体が好ましい。たとえば、ガラス基板や石英

基板や透明プラスチックのような透明絶縁体が内部も観察しやすいが、セラミックや高分子材料などの不透明な絶縁体でも良い。導電体基板２００２がシリコン基板で絶縁基板２０１８がガラス基板の場合には、陽極接合法を用いて、導電体基板２００２と絶縁基板２０１８を強固に接合できる。また、導電体基板２００２と絶縁基板２０１８の接着には、直接接合法や接着層を使用することもできる。これらの接合法は、導電体基板２００２および絶縁基板２０１８の材質や形状、プロセスなどを考えて適宜最良な方法を選択できる。この方法による導電体基板２００２には図７の２００２－３や２００２－４のような細長い形状のパターンがないので、第２基板２０１８を導電体基板２００２へ接着することは容易である。もっとパターン幅が狭くなって、たとえば、エッチング後の導電体基板２０２－７のパターン幅が約１６μｍ程度（２０１６－３の幅を３μ、２０１６－４の幅を３μｍ、Ｗ１の幅を１０μｍとすると、感光性膜２０１６－７のパターン幅は約１６μｍとなる）でも、導電体基板２００２の厚みａ１が約３００μｍ程度（アスペクト比約１８．８）の場合には、導電体基板（たとえば、シリコン基板）２００２－７を変形させずに垂直なパターンのまま第２基板２０１８に問題なく付着させることができる。

【０１８７】

次に図９(d)に示すように、第３基板２００４に（第２面側に）感光性膜２０２０を形成しパターニングし、貫通溝Ｗ１形成用の窓２０２２をあける。この窓からまず第３基板２００４を垂直に窓あけする。次に図９(e)に示すように、この２００４にあけられた窓２０２２から導電体基板２００２を垂直にエッチングし、第２基板２０１８に達するまでエッチングし、貫通溝Ｗ１を形成する。貫通溝Ｗ１においては、その底に導電体材料を残さないように完全にエッチングすることが望ましい。感光性膜２００２のパターン合わせは、貫通溝Ｖ１やＶ２と正確に行なう必要がある。第３基板２００４が透明基板であれば、第２面側から直接マスク合わせができるので非常に精度良く合わせることができる。

【０１８８】

透明基板でも光や電磁波の透過や反射に問題があれば、感光性膜２０２０を形成する前に第３基板２００４を薄くすれば良い。第３基板２００４を薄くする方法として、研磨法（ＣＭＰやＢＧ法）やエッチング法、その他種々の方法がある。第３基板２００４を薄くすれば、第１面側から光や電磁波を照射して、薄くなった第３基板を透過する光や電磁波を利用して、貫通溝Ｖ１やＶ２のパターンに合わせて感光性膜２０２０を精度良くパターン合わせできる。このような方法を用いることにより、たとえば貫通溝Ｖ１やＶ２のパターンに対して、感光性膜２０２０の合わせ精度を現状でも約０．１μｍ～約０．５μｍ程度、或いは約０．５μｍ～約１．０μｍ～約２．０μｍ程度にはできるので、エッチング後の導電体基板の側壁２００２－３や２００２－４の厚み（幅方向）を非常に薄くできる。現状の方法でも約２μｍでも可能であるから、将来はもっと薄くできる。この方法のさらなる利点は、細長い導電体基板の側壁２００２－３や２００２－４を形成する前に第２基板２０１８および第３基板２００４で導電体基板２００２を確実に接着して押さえているので、エッチング後でも細長い形状パターン２００２－３や２００２－４が変形したり、最悪は倒れたり折れたりする危険性がなくなることである。マスク工程が１つ増えて、エッチング工程なども増えるがプロセス安定性を向上することができる。

【０１８９】

次に図９(f)に示すように、感光性膜２０２０をリムーブする。このままでも容量素子（圧力センサー）パッケージとして使用できるが、第３基板２００４の上にさらに第４基板２０２４を接着しても良い。特に、貫通溝Ｗ１を閉鎖したいときは必須であるし、第３基板を薄くして強度が小さくなった場合にも第４基板２０２４を接着すれば強度を大きくすることができる。第４基板は絶縁体である必要はなく、半導体基板でも導電体基板でも使用できる。尚、貫通溝Ｗ２やＷ３はその両側の側壁は幅が広いので、図９においては貫通溝Ｖ１やＶ２と同時に形成したが、貫通溝Ｗ１と同時に形成しても良い。このＷ２やＷ３の合わせは、Ｗ１の合わせほど正確さは必要はない。（ただし、Ｗ１のような貫通溝をたくさん作成するときは、それに隣接するＶ１やＶ２との合わせを精度良く行なう必要があることは当然である。）この後、図７(ｅ)以降に示す工程と同様のプロセスを行う。

【０１９０】
図８（ａ）～（ｃ）は、図６および図７に示す実施形態によって作成した１つの容量素子（圧力センサー）の投影図を模式的に示したものである。図８(ｂ)は図７(g)とほぼ同じで正面図を示す。図８(a)は上面図（或いは平面図）である。図８(ｂ)はこの平面図のＡ１－Ａ２における断面を正面から見た図と考えることができる。図８(ｃ)は平面図のＢ１－Ｂ２における断面を右側面から見た図と考えることができる。図８（ａ）～（ｃ）により、貫通溝Ｖ（Ｖ１、Ｖ２）を導電体２００２が取り囲んでおり、この導電体２００２を貫通溝Ｗ（Ｗ１、Ｗ２、Ｗ３）が取り巻いていること、導電体基板２００２（２００２－２、２００２－３）は内部でつながっていること、導電体基板２００２（２００２－４、２００２－５）は内部でつながっていること、導電体基板２００２（２００２－２、２００２－３）と導電体基板２００２（２００２－４、２００２－５）は分離して接続していないこと、導電体基板２００２（２００２－１、２００２－６）はつながっていて、貫通溝Ｗ（Ｗ１、Ｗ２、Ｗ３）を取り囲み、１つの容量素子パッケージ（圧力センサーパッケージ）を形成していること、貫通溝Ｖ（Ｖ１、Ｖ２）およびＷ（Ｗ１、Ｗ２、Ｗ３）につながるそれぞれの圧力伝達孔Ｓ（Ｓ１、Ｓ２）およびＴ（Ｔ１）はそれぞれ互いに逆側の第３基板２００４または第２基板２００６側にあいていること、これらの孔に圧力伝達ラインをつなげれば、貫通溝Ｖ（Ｖ１、Ｖ２）およびＷ（Ｗ１、Ｗ２、Ｗ３）に圧力を伝達できること、或いは容量素子（圧力センサー）パッケージの第１面（上面）から圧力Ｐ１をかけ、容量素子（圧力センサー）パッケージの第２面（下面）から圧力Ｐ２をかけると、それぞれの圧力が貫通溝Ｖ（Ｖ１、Ｖ２）や貫通溝Ｗ（Ｗ１、Ｗ２、Ｗ３）の内部に伝達することなどが非常に良く理解できる。（尚、圧力伝達孔ＳおよびＴは同じ基板（２００４や２００６）に形成しても良いし、互いに逆基板に形成しても良いし、両方の基板に形成することもできることも分かる。どのように圧力をこれらの孔に導くかによって適宜選択すれば良い。）

【０１９１】
静電容量素子を構成する対向電極は、２００２－３および２００２－４である。この対向電極である導電体側壁電極２００２－３は、側壁２００２－７および側壁２００２－８につながり、さらに２００２－２につながる。導電体側壁電極２００２－３は圧力差Ｐ１－Ｐ２により変形できるように幅（厚み）を選定するが、他の側壁２００２（２００２－２、７、８）は、圧力差により変形をできるだけ小さくすると良い。そのためには導電体側壁電極２００２－３よりも厚く形成する。たとえば、導電体側壁電極２００２－３の幅（厚み）が３μｍ～１０μｍであれば、その他の側壁２００２（２００２－２、７、８）の厚みの３倍以上とする。導電体側壁電極２００２－３の幅（厚み）が１０μｍ～２０μｍなら、その他の側壁２００２（２００２－２、７、８）の厚みの２倍以上とする。このようにすることにより、Ｖ１溝を囲む側壁２００２（２００２－２、７、８）の強度を充分に確保できる。しかも導電体側壁電極２００２－３の圧力差による変形をスムーズに行なわせることができる。もう１つの対向電極である導電体側壁電極２００２－４につながる側壁に関しても同様である。

【０１９２】
容量素子パッケージの外側側壁である側壁２００２（２００２－１、６、８、９）はパッケージを保護しているので、充分な強度が必要である。図８（ａ）～（ｃ）では幅（厚み）を余り大きく描いていないが、幅（厚み）を充分大きくして外部からの力に耐えるようにする必要がある。シリコンの場合通常の環境では５０μｍ以上あれば良いが、使用環境によってはもっと厚くした方が良い。上面の第２の基板２００６も同様であるが、ガラス基板の場合には通常約５０μｍ以上あれば良いが、使用環境によってはもっと厚くした方が良い。下面の第３の基板２００４も同様であるが、ガラス基板の場合には通常約５０μｍ以上あれば良いが、使用環境によってはもっと厚くした方が良い。また、図８(a)において、一番外側の点線Ｘで囲まれる部分が１つの容量素子（圧力センサー）パッケージの平面的なサイズを示す。非常に小さなサイズの容量素子（圧力センサー）パッケージを実現できることが分かる。たとえば、導電体基板の厚さを３００μｍ、側壁電極の長さを３

００μｍ、Ｗ１の幅ｄを２０μｍ、側壁電極２００２－３につながる導電体の幅（Ａ１－Ａ２方向）を１００μｍ、側壁電極２００２－４につながる導電体の幅（Ａ１－Ａ２方向）を１００μｍ、Ｗ（Ｗ２、Ｗ３）の幅を５０μｍ、外側を取り囲む側壁２００２（２００２－１、６、９、１０）の幅（厚み）を１００μｍ、Ｘとこの外側側壁２００２（２００２－１、６、９、１０）との距離を１０μｍとすれば、１つのパッケージの大きさ（Ｘの大きさ）は、横方向（Ａ１－Ａ２方向）が０．５４ｍｍ、縦方向（Ｂ１－Ｂ２方向）が０．６２ｍｍとなる。

【０１９３】

図８（ｄ）は、容量素子（圧力センサー）パッケージを実装基板に搭載したときの模式図を示す。（種々のタイプ、他の実施形態にも適用できる。）図７で示すプロセスの後に、第３基板２００４に外枠足２０３０（２０３０－１、２０３０－２）および補強足２０３２（２０３２－１、２０３２－２）を取りつける。外枠足２０３０は実装基板に取り付けた時に、容量素子（圧力センサー）パッケージを桁上げして、この枠の中に圧力を閉じ込めるために周囲が連続した枠となっている。従って２０３０－１と２０３０－２は連続している。しかも外枠足２０３０は、内部を気密に保持できる（圧力空間Ｕを形成する）ように実装基板に確実に付着している。

補強足２０３２は容量素子（圧力センサー）パッケージが変形しないようにするためのもので、外枠足２０３０とともに実装基板に取り付けて容量素子（圧力センサー）パッケージを支えている。従って、外枠足２０３０（２０３０－１、２０３０－２）および補強足２０３２（２０３２－１、２０３２－２）の高さは同じで同じ材質のものが望ましく、第３基板２００４に同時に取り付けることができる。別基板にこれらの外枠足２０３０および補強足２０３２を多数取りつけておき、この別基板から一括で第３基板に転写すれば、多数の外枠足２０３０および補強足２０３２を一挙に第３基板に接着できるので、非常に簡単に安価に速く作成できる。尚、第３基板２００４に外枠足２０３０（２０３０－１、２０３０－２）および補強足２０３２（２０３２－１、２０３２－２）を接着するときに接着層を用いても良い。

【０１９４】

第２基板側にも、枠体２０３４（２０３４－１、２０３４－２）が第２基板２００６に取り付けられ、さらにこの枠体２０３４の上に蓋２０３６が取り付けられ、この枠体２０３４と蓋２０３６によって第１面側の圧力伝達孔Ｓ（Ｓ１、Ｓ２）が覆われていて、これらに囲まれた空間Ｚは圧力伝達孔Ｓ（Ｓ１、Ｓ２）を通して貫通溝Ｖ（Ｖ１、Ｖ２）と同じ圧力空間となる。この空間Ｚから圧力が漏れないようにこれらの接着は確実に行なう必要がある。枠体２０３４も図７に示すプロセスの後に、枠体２０３４を第２基板２００６に接着する。さらにその上に蓋２０３６を接着する。或いは、先に枠体２０３４に蓋２０３６を取りつけたものを第２基板２００６に接着しても良い。これらも多数個を一括して一挙に第２基板に接着できるので、非常に簡単に安価に速く作成できる。枠体２０３４の上に蓋２０３６を接着するときに接着層を用いても良い。尚、枠体２０３４（２０３４－１、２０３４－２）を第２基板２００６に接着するときも接着層を用いても良い。

【０１９５】

以上のようにして基板上に作成された容量素子（圧力センサー）をダイシング等で個片にすれば、１つ１つの容量素子（圧力センサー）パッケージができる。このパッケージを図８（ｄ）に示すように、実装基板２０４０に搭載する。実装基板２０４０と容量素子（圧力センサー）パッケージの枠体２０３０や２０３２に接着剤を介して取り付けても良い。特に外枠足２０３０と第３基板２００４と実装基板２０４０で囲む空間Ｕは圧力伝達孔Ｔ（Ｔ１）を通して貫通溝Ｗ（Ｗ１、Ｗ２、Ｗ３）につながり、同じ圧力空間となるので、実装基板２０４０と容量素子（圧力センサー）パッケージの枠体２０３０の接着は圧力漏れがないように確実に行なう必要がある。

【０１９６】

実装基板には電極・配線層２０４２（２０４２－１、２０４２－２）が形成されていて、容量素子（圧力センサー）パッケージの電極・配線２０１０（２０１０－１、２０１０－

２）とワイヤ２０４４（２０４４－１、２０４４－２）等で接続する。実装基板に形成された電極・配線層２０４２（２０４２－１、２０４２－２）はＩＣやトランジスやその他に能動素子などに接続され、容量素子（圧力センサー）パッケージで検出した容量変化から圧力を計算することが可能となる。圧力空間ＵやＺは検出すべき圧力を有する種々の環境や機器に接続して、そこから圧力空間ＵやＺに圧力を導く。必要であれば、圧力空間Ｕに関しては枠体２０３０や実装基板にさらに圧力伝達孔を設けたり、圧力空間Ｚに関しては枠体２０３４や蓋２０３６にさらに圧力伝達孔を設けることもできる。尚、図８（ｄ）に示すような外枠足や枠体を形成しなくとも、図８（ａ）～（ｃ）に示す容量素子（圧力センサー）パッケージでも、測定環境や測定対象によっては圧力を測定できることは言うまでもない。

【０１９７】

図１０（ａ）～（ｃ）は、本発明の実施形態のバリエイションである。図１０(a)は平面的に見たもので、図１０(b)は図１０(a)におけるＡ１－Ａ２断面を側面から見た図で、図１０(c)はＢ１－Ｂ２断面を側面から見た図である。５００１は本発明の容量素子（パッケージ）の単位サイズを示しているだけのもので、スクライブラインと考えると良く、この繰り返しで基板（ウエハ）内に本発明の容量素子を多数個作製できることを意味する。５００２は導電体基板、５００３は貫通溝（これまで説明したWに相当する。）、５００４は貫通溝５００３と導電体内では接続しない貫通溝（これまで説明したＶに相当する。）、（貫通溝５００３や５００４は、空間となっているので、貫通溝空間と称することもある。５００７は導電体基板５００２と導電膜（電極・配線）５００８とを接続するためのプレート５００９に開けたコンタクト孔、このコンタクト孔には導電膜（これも５００７とすることもある）が入っていて導電膜（電極・配線）５００８と導電体基板５００２と接続する。コンタクト孔５００７に入る導電膜は導電膜（電極・配線）５００８と兼用（同じ）しても良い。コンタクト孔５００７や電極・配線５００８のパターンは導電体５００２（５００２－１、５００２－２）とコンタクトできれば図に示された位置に限定されないことは言うまでもない。たとえば、コンタクト孔５００７－１や電極・配線５００８－１は、導電体基板５００２－３、５００２－４、さらには５００２－２の上でも良い。（ただし、５００２－２の領域が狭ければ、コンタクト孔は形成できても配線・電極を配置するには狭すぎる場合は、配線・電極を広い部分に引きまわして持って来れば良い。

【０１９８】

５００９は導電体基板の上面（第１面）に付着させたプレート（基板と言っても良い）で、基本的には絶縁基板が良い。内部が見えること、マスク合わせの点から、ガラスや石英や透明プラスチックや透明高分子（或いはこれらの複合体）等の透明絶縁体が良い。マスク合わせ時の光（可視光以外の光も含まれる）を透過する材料でも良い。あるいは、マスク合わせ時に必要な光量が透過できる程度の材料でも良い。このことは、光の透過率が低くても光の強度を上げてマスク合わせに必要な光量を確保できれば、そのような材料やそのような厚みを有する材料でも良いということを意味し、逆にマスク合わせ前にプレートの厚みを薄くしてマスク合わせに必要な光量を確保できれば、そのような材料でも良い。

【０１９９】

５０１０は導電体基板の下面（第２面）に付着させたプレート（基板と言っても良い）で、絶縁基板が良い。内部が見えること、マスク合わせの点から、ガラスや石英や透明高分子（或いはこれらの複合体）等の透明絶縁体が良い。（上述したことも含まれることも言うまでもない。尚、これまでに記載したもの、これ以降に記載したものについても同様である。さらに、他の表現や内容についても、本出願文書に具体的に記載していなくても、類似の表現や簡単に記載しているものについては、他の所で別の表現や詳細に記載しているもの（で矛盾なく適用できるもの）が適用できることは当然である。）本実施形態では、スクライブライン５００１や貫通溝空間５００３－１の所でプレート５０１０を分離すれば、電極・配線５００８－１と５００８－２は接続しないので、プレート５０１０は導電体でも良い。ただ、分離したプレート５０１０の間に、実装後に導電性物質（水分やゴミも含む）が入る可能性があるので、その対策を考える必要がある。たとえば、貫通溝空

間５００３－１に圧力を導くためにカバーで覆うなどの方法がある。このことはプレート５００９にも適用できる。すなわち、スクライブライン５００１や貫通溝空間５００３－１の所でプレート５００９を分離すれば、プレート５００９は導電体でも良い。プレート５００９を導電体とすればコンタクト孔５００７（５００７－１や５００７－２）や電極・配線５００８（５００８－１や５００８－２）も不要となり、直接にこの導電体基板であるプレート５００９と接続すれば良い。従って、このような容量素子（圧力センサー）を使用できる環境では、非常にコストの低いものを作成することが可能となる。ただし、プレート５００９か５０１０で導電体基板５００２を固定しなければならないので、どちらも導電体基板とすることはできない。（導電体基板を絶縁体で被覆する方法はある）

【０２００】

図１０（ａ）～（ｃ）に示す実施形態では、導電体基板５００２－２が薄いダイヤフラムとなっていて、この導電体基板５００２－２が容量素子の一方の電極となる。容量素子のもう１つの対向電極は５００２－１で、幅が厚い電極となっていて、ダイヤフラムの役目は果たさない。この容量素子の電極５００２－１と５００２－２は、貫通溝空間５００４の圧力Ｐ１と貫通溝空間５００３－１の圧力Ｐ２が同じときには、距離がｃ１の平行平板型容量素子となっている。ダイヤフラムは片側の５００２－２だけなので、両側にダイヤフラムがある場合に比較するとｃ１の変形量は小さくなる。導電体基板５００２－２の幅方向厚みｃ２を調節することにより、同じ圧力差でも変形量を調整することができる。

【０２０１】

本実施形態の圧力センサーでは、貫通溝空間５００４や５００３は外部に開放されている（貫通溝空間５００４は紙面左方へ開放されている。）ので、このままで実装してもＰ１とＰ２は同じ圧力となるので、実装段階で貫通溝空間５００４と５００３（特に５００３－１）を分離しておく必要がある。貫通溝５００４を囲む導電体基板５００２－２、５００２－３、５００２－４のうち、５００２－３、５００２－４は圧力差により変形させないようにした方が、容量素子の特性が安定する。従って、導電体基板５００２－３、５００２－４の幅方向厚みは導電体基板５００２－２より厚くする。これにより、圧力差により、５００２－２だけが大きく変形する。

【０２０２】

側壁電極５００２－２の長さをｃ３、導電体基板厚みをｃ４とすると、側壁電極５００２－２の面積（ダイヤフラムの面積）は、ｃ３＊ｃ４となる。側壁電極５００２－２は矩形（正方形や長方形）形状であり、上面がプレート５００９で、下面がプレート５０１０で、側面が５００２－３および５００２－４で固定されている。尚この実施形態では、貫通溝５００４を形成しておけば、ダイシングだけでも形成できる。たとえば、貫通溝５００３の全体は形成せずに（導電体基板５００２－１と５００２－２はつながった状態で）、５００３－１の貫通溝をダイシングにより形成する（これにより、導電体基板５００２－１と５００２－２は分離する）。上面側プレート５００９からダイシングするときは、下面側プレート５０１０側を完全に切断すると容量として使えないので、深さ方向において下面側プレート５０１０の１部だけダイシングする（理想的には、導電体基板５００２だけを完全に切断して下面側プレート５０１０は切断しない）。導電体基板５００２は深さ方向に完全にダイシングする。その次に、点線で示す５００１のラインでプレート５００９、その下の導電体基板５００２、さらにその下のプレート５０１０をダイシングする。これによって、容量素子型圧力センサーを形成できる。この場合の電極間距離ｃ１（貫通溝５００３－１の溝幅）はダイシング時のダイシング幅となる。また、ダイヤフラム側壁電極の幅ｃ２はダイシングの合わせ精度にも依存して来る。

【０２０３】

切断刃や切断ワイヤを用いたダイシングの代わりにレーザーで行うこともできる。特に貫通溝５００３の形成にはレーザーの方が、貫通溝５００４に精度良く合わせることができるので、ダイヤフラム部分の厚みｃ２を精度良く作ることができる。たとえば、導電体基板５００２がシリコン基板である場合、Ｎｄ：ＹＶＯ４レーザーやＣＯ２レーザー等を用いて精度良くレーザーダイシングできる。

【０２０４】
さらに導電体基板５００２を切断できるレーザーで、プレート５０１０を切断できないレーザーを用いれば、プレート５０１０を殆ど削らずに導電体基板５００２を完全に分離できる。たとえば、プレート５００９およびプレート５０１０が透明ガラス基板、導電体基板５００２がシリコン基板（Ｎ＋またはＰ＋）であるとき、ガラスを透過し、シリコンを効率良く切断できるたとえばＹＡＧレーザー（波長λ＝１．０６４μｍ）を用いて導電体基板５００２を切断できる。貫通溝５００４とのアライメントは透明基板であるプレート５００９や５０１０から貫通溝５００４の位置情報を読み取り、この貫通溝５００４の位置をもとにして、レーザー光を走査（スキャン）すれば良い。或いは、マスク合わせを行いマスクに形成されたパターンからレーザー光を照射すれば良い。レーザー光の照射側にあるプレートをあらかじめ除去（これもレーザーで可能、たとえば、エキシマレーザーや紫外線レーザーなどがある。）しておけば、レーザー照射により除去された物質はそこから排除できる。貫通溝５００２－２の上のプレート５００９および／または５０１０を残しておきたければ、あらかしめダイシングライン５００１に沿うプレート５００９をレーザーで除去し（この部分のプレートは最終的にはなくなるので除去しておいても良い。）、さらに導電体基板５００２をやはりレーザー光で除去しておけば、このスクライブラインに沿う空間から切断された物質（シリコンガスなど）を排除できる。尚、スクライブラインに沿う導電体基板５００２を除去したときに、プレート５０１０を残しておけば、個片化してバラバラになることはない。その他、貫通溝５００３－１の形成はドライエッチング法（ＤＲＩE法）を用いても良い。以上のように本実施形態は非常に簡便なプロセスで圧力センサーを作製できる。

【０２０５】
図１０（ｄ）～（ｅ）は、図１０（ａ）～（ｃ）に示したもののさらに変形した実施形態である。図１０（ｄ）が平面図で、図１０（ｅ）が図１０（ｄ）のA1－A2における断面図で、図１０（ｆ）が図１０（ｄ）のB1－B2における断面図である。図１０（ｄ）および図１０（ｅ）から分かるように、貫通溝５００４は導電体基板５００２に囲まれている。従って、貫通溝空間５００４は上方がプレート５００９で、下方がプレート５０１０で、側面が導電体基板５００２（５００２－２、５００２－３、５００２－４、５００２－５）によって囲まれた閉空間となっている（図１０（ａ）～（ｃ）の実施形態は、導電体基板の側壁５００２－５がなく開口されている。）がプレート５００９或いはプレート５０１０を導電体基板５００２に付着するときの圧力によって決定される圧力で閉じ込められる。この貫通溝の中に気体吸着物質を入れておけば貫通溝の中の圧力を真空に近い低圧にすることもできる。

【０２０６】
或いは気体発生物質を入れておけば、プレート５００９およびプレート５０１０を導電体基板５００２に付着して完全密閉した後に、その気体発生物質から気体を出せば所望の圧力にすることもできる。たとえば、この圧力センサーの使用温度をＴ１～Ｔ２（Ｔ１＜Ｔ２）の間としたとき、気体発生物質の凝固温度（或いは融点、或いは固相－液相の相転移点）がＴ３、気体発生物質の沸点（或いは、液相－気相の相転移点）がＴ４、気体発生物質の昇華温度（昇華点、或いは固相－気相の相転移点）がＴ５であるとき、Ｔ４＜Ｔ１の固体物質を、固体状態で貫通溝の中に入れて密閉する。従って、密閉するときの温度（Ｔ６）はＴ６＜Ｔ３である。或いは、Ｔ４＜Ｔ１の液体物質を、液体状態で貫通溝の中に入れて密閉する。従って、密閉するときの温度（Ｔ６）はＴ６＜Ｔ４である。或いは、Ｔ５＜Ｔ１の固体物質を、固体状態で貫通溝の中に入れて密閉する。従って、密閉するときの温度（Ｔ６）はＴ６＜Ｔ５である。ただし、この物質が、特に気体状態のときに貫通溝内部の物質（上記の例では、ガラスやシリコン）と反応しないようにすることが重要である。固体物質や液体物質がどの程度の気体量になるのかや、貫通溝の体積も分かっているので、Ｔ１～Ｔ２のある温度で貫通溝内部の圧力は計算できる。従って、貫通溝内の圧力を知ることができるので、その圧力を用いて貫通溝５００３－１の圧力を知ることができる。このことは本発明のすべての実施形態に応用できることは言うまでもない。

【０２０７】
貫通溝５００４を密閉したくなければ、すなわち外部の圧力を導入する場合には、圧力伝達孔５０１２をプレート５００９に開ければ良い。この貫通溝５０１２はコンタクト孔５００７を形成するときに、圧力伝達孔５０１２のパターニングも含めて同時に形成できる。この後導電性膜を形成するので、この圧力伝達孔５００４の中や貫通溝の中にも入りこむことを考慮する必要がある。また、圧力伝達孔５０１２を形成するとき、そのエッチングガスやエッチング液やエッチング後の物質（気体、液体、或いは固体）も貫通溝の中に入りこむ。また、コンタクト孔や圧力伝達孔作成用の感光性膜やその残膜や現像液等も入り込む恐れがある。それらがこの後のプロセスや使用時に問題を起こす可能性があれば、それらの物質を除去できる処置を行うと良い。たとえば、液体であれば、水洗して乾燥すれば良い。固体であればそれをエッチングする物質（液体。気体）を入れて、その後水洗して乾燥すれば良い。しかし、このような問題を発生させないために、電極・配線５００８（５００８－１、５００８－２）を形成後（保護膜を形成するなら、その後）に、レーザーで圧力伝達孔５０１２を開ける方法もある。
【０２０８】
或いは、最初から圧力伝達孔５０１２やコンタクト孔５００７を形成したプレート５００９を導電体基板５００２に付着させても良い。接着層を用いても圧力伝達孔５０１２やコンタクト孔５００７に残った接着層を除去すれば良い。このようにすれば、プレートにコンタクト孔や圧力伝達孔をあけるプロセスを別に行っておけば良いので、プロセスが短くなり製品作成時間が短くなる。このコンタクト孔や圧力伝達孔の合わせは余り精度は必要がないので、導電体基板５００２とプレート５００９との合わせに影響はない。
【０２０９】
図１０（ｄ）～（ｆ）に示す実施形態では圧力伝達孔５０１２を作製しない場合には、貫通溝５００４の圧力Ｐ１と外部とつながった貫通溝５００３－１の圧力Ｐ２との差圧で導電体基板の側壁のダイヤフラム５００２－２が変形する。尚、貫通溝周囲が導電体基板で露出して問題があれば、保護膜を積層するなどして保護すれば良い。保護膜としては、導電体膜が触れる環境によって適宜、材料と厚みを選択すれば良い。耐湿性向上にはシリコン窒化膜やシリコン酸窒化膜が良い。また、この図１０（ｄ）～（ｆ）では圧力伝達孔をプレート５００９に形成したが、プレート５０１０に形成しても良い。コンタクト孔および電極・配線もプレート５０１０に形成しても良い。プレート５００９と５０１０は同じ材料でも良いので、その場合には上下逆転して考えることもできる。
【０２１０】
尚、図１０（ｄ）～（ｆ）に示す容量素子は、図１０（ａ）～（ｃ）で説明した場合と同様に、貫通溝５００３をダイシングで形成することもできる。貫通溝５００３－１の溝幅ｃ１はダイシングで決まる。プレート５００９および５０１０のどちらかはダイシングせずに残しておく必要がある。どちらも残して貫通溝５００３だけダイシングする場合には適当な波長や強度を持つレーザーを用いてダイシングすると良いが、その場合でもダイシングライン５００１においてはプレート５００９も５０１０も切断する必要がある。
【０２１１】
図１１（ａ）～（ｃ）は図１０（ｄ）～（ｆ）で示した導電体５００２の内部に貫通溝５００４がありダイヤフラムとなる導電体基板側壁５００２－２とそれと鏡対称なものが貫通溝５００３－１を挟んで向かい合わせになっている容量素子を示す。貫通溝５００４（５００４－１）は、導電体基板５００２（５００２－２－１、５００２－３－１、５００２－４－１、５００２－５－１）で側面を取り囲まれ、上面および下面はそれぞれプレート５００９および５０１０で覆われていて、閉じた空間となっている。また、圧力伝達孔５０１２（５０１２－１）も形成されている。これと鏡対称なものが、貫通溝５００３－１を隔てて配置されている。すなわち、貫通溝５００４（５００４－２）は、導電体基板５００２（５００２－２－２、５００２－３－２、５００２－４－２、５００２－５－２）で側面を取り囲まれ、上面および下面はそれぞれプレート５００９および５０１０で覆われていて、閉じた空間となっている。また、圧力伝達孔５０１２（５０１２－２）も形

成されている。導電体基板側壁５００２－２－２は導電体基板側壁５００２－２－１と対面していて、導電体基板側壁５００２－２－１および導電体基板側壁５００２－２－２を容量素子の対向電極となり、貫通溝５００３－１が容量空間となっている。

【０２１２】

これらの電極間距離ｃ８は貫通溝の幅である。貫通溝空間５００４－１の圧力Ｐ１と貫通溝５００３－１の圧力Ｐ２の圧力差により、導電体基板側壁５００２－２－１は変形する。また、貫通溝空間５００４－２の圧力と貫通溝５００３－１の圧力Ｐ２の圧力差により、導電体基板側壁５００２－２－２は変形する。貫通溝空間５００４－１の圧力と貫通溝空間５００４－２の圧力を同じくし、（たとえば、圧力伝達孔５０１２（５０１２－１、５０１２－２）をあけて、そこから同じ圧力環境に接続すれば良い。）或いは、プロセスで同時に閉空間とすればこれらの空間の圧力は同じとなる。２つの貫通溝空間５００４－１と５００４－２の圧力をＰ１とすれば、Ｐ１＞Ｐ２のときには、側壁５００２－２－１および５００２－２－２はともに貫通溝５００３－１側に膨らみ、ｃ８を小さくする。その結果容量が増大する。Ｐ１＜Ｐ２のときは、側壁５００２－２－１および５００２－２－２はともにへこむので、ｃ８が大きくなり。その結果容量が減少する。このように、図１０に示すような片側だけの容量素子よりも圧力変化による感度が良くなる。（ｃ８の変化が大きくなるので）尚、Ａ１－Ａ２断面の側面図が図１１(b)で、Ｂ１－Ｂ２断面の側面図が図１１(c)である。コンタクト孔５００７（５００７－１、５００７－２）、電極・配線５００８（５００８－１、５００８－２）も形成されている。

【０２１３】

図１１（ｄ）、（ｅ）は、図１１（ａ）～（ｃ）に示す実施形態の発展系であり、図１１（ａ）～（ｃ）に示す向かいあった１組の容量素子をさらに閉空間（これも貫通溝である）５００３－６（５００３－６－１、５００３－６－２、５００３－６－３、５００３－６－４）で取り囲み、この閉空間５００３－６は導電体基板側壁５００２－６（５００２－６－１、５００２－６－２、５００２－６－３、５００２－６－４）によって側面側を取り囲まれている。また、閉空間５００３－６の上面はプレート５００９により、閉空間５００３－６の下面はプレート５０１０により閉じられている。（導電体基板５００２はプレート５００９および５０１０と付着している。）貫通溝５００３－６の圧力を外部から制御する場合には、圧力伝達孔５０１６を形成する。図１１（ｄ）、（ｅ）ではプレート５０１０に形成しているが、プレート５００９に形成することもできる。容量素子側の貫通溝５００４（５００４－１、５００４－２）に形成した圧力伝達孔５０１２（５０１２－１、５０１２－２）から圧力Ｐ１を導入し、圧力貫通孔５０１６から圧力Ｐ２を導入すると、容量素子のダイヤフラム５００２－２－１および５００２－３－１が変形し、圧力差Ｐ１－Ｐ２を検出できる。本発明の貫通溝５００３－６（５００３－６－１、５００３－６－２、５００３－６－３、５００３－６－４）および５００３－１は外部環境から隔離されているので、図１１（ａ）～（ｃ）に示すような容量素子とは異なり、外部環境と異なる圧力を貫通溝５００３－６（５００３－６－１、５００３－６－２、５００３－６－３、５００３－６－４）および５００３－１に導入できる。（もちろん、図１１（ａ）～（ｃ）に示す容量素子を圧力容器などに入れれば、その外側の圧力と異なる状態にすることができる。）さらに容量素子は導電体基板５００２－６（５００２－６－１、５００２－６－２、５００２－６－３、５００２－６－４）で保護されているので、容量素子を外部環境から隔離できるので、信頼性を向上できる。尚、図１１(ｅ)は図（ｄ）のＡ１－Ａ２に沿った断面の側面図である。コンタクト孔５００７（５００７－１、５００７－２）および電極・配線５００８（５００８－１、５００８－２）も形成されている。貫通溝５００３－１の電極間距離ｃ８が、その両側の導電体電極側壁５００２－２－１および５００２－２－２の変形により変化する。

【０２１４】

図１２（ａ）、（ｂ）は、図１１（ｄ）、（ｅ）をさらに発展させた本発明の実施形態である。この実施形態では、容量素子は４角形形状（平面図の形状を言う。立体的には角柱となる。）で、（三角形形状、５角形形状、それ以上の任意の多角形状でも良い。ここで

は矩形形状（正方形状含む長方形状）で記載している。この実施形態では、矩形形状を形成する導電体基板のすべての側面がダイヤフラムの機能を果たす。すなわち、中心に存在する貫通溝５０２２－１を導電体基板側壁５０２０－１（各側壁は５０２０－１－１、５０２０－１－２、５０２０－１－３、５０２０－１－４）が囲む。その周囲を貫通溝５０２２－２（５０２２－２－１、５０２２－２－２、５０２２－２－３、５０２２－２－４）が囲む。さらにその貫通溝を導電体基板側壁５０２０－２（各側壁は５０２０－２－１、５０２０－２－２、５０２０－２－３、５０２０－２－４）が囲む。その周囲を貫通溝５０２３－２（５０２３－２－１、５０２３－２－２、５０２３－２－３、５０２３－２－４）が囲む。さらにこの貫通溝を導電体基板側壁５０２０－３（各側壁は５０２０－３－１、５０２０－３－２、５０２０－３－３、５０２０－３－４）が囲む。これらの貫通溝内の圧力によって、各導電体基板の側壁が変形する。たとえば、貫通溝５０２２－１の圧力と貫通溝５０２２－２の圧力差により、５０２０－１の各側壁が変形する。また、貫通溝５０２２－２の圧力と貫通溝５０２２－３の圧力差により、５０２０－２の各側壁が変形する。

【０２１５】

従って、導電体基板側壁５０２０－１を１つの電極とし、導電体基板側壁５０２０－２を他方の電極とし、貫通溝５０２２－２を容量空間とする容量素子が形成される。周囲がすべて容量となっているので、少ない面積で大きな容量を作ることができる。（尚、1面だけの場合は図１１（ｄ）、（ｅ）に示されているが、２面だけに容量を作ることもでき、さらに3面だけに容量を作ることができる。ここで容量と言っているのは、圧力差によって容量が変化する容量を言う。）各側壁の厚み（変形する側壁の厚みのことで、図に示すｅ２およびｅ３）は使用する圧力や、ダイヤフラムの大きさ、材料の特性で選定すれば良い。４面の側壁厚みを適宜変更しても良い。（同じ厚みにすれば側壁変形量はほぼ同じになる。）貫通溝幅では図に示すｊ２が容量特性に影響するので、精度良く形成する必要がある。この貫通溝幅も４面それぞれで変更することもできる。（同じにすれば、その両側の側壁電極の厚みも同じにすれば、容量変化も同じになる。）図１２（ａ）、（ｂ）で示す容量素子の周りをさらに貫通溝、その周りを導電体基板で囲むということを繰り返して、多数の容量素子を作ることもできる。一番外側に来る導電体基板の厚み（図１２（ａ）、（ｂ）では、５０２０－３の厚みｅ１）は他の変形する側壁よりも厚くして圧力差により変形しないようにすることが望ましい。圧力センサーとしての強度や信頼性を確保し、内部の容量素子を保護する役目を果たしているのが、５０２０－３である。貫通溝５０２２－３の幅ｊ１はそれほど正確に管理しなくても良いが、測定圧力内で導電体側壁５０２０－２が最外側の導電体側壁５０２０－３と接触しないようにする必要がある。尚中心部に貫通溝ではなくて、矩形形状の導電体基板５０２０を配置してそのまわりを貫通溝、そのまわりを導電体基板の側壁電極として次々に囲むこともできる。この場合、中心にある導電体基板５０２０は変形しないが電極として使用することができる。

【０２１６】

図１２(a)のＡ１－Ａ２断面の側面図が図１２(b)である。導電体基板５０２０の上面にプレート５００９、下面にプレート５０１０が付着して、貫通溝を閉空間としている。貫通溝５０２２－３（５０２２－３－１、５０２２－３－３）にはプレート５００９に圧力伝達孔５０２４（５０２４－１、５０２４－２）があいている。貫通溝は５０２２－３－１、５０２２－３－３はつながっているので、圧力伝達孔５０２４（５０２４－１、５０２４－２）は１つでも良い。中心の貫通溝５０２２－１にもプレート５００９に圧力伝達孔５０２３があいている。さらに、貫通溝５０２２－２（５０２２－２－１、５０２２－２－３）にはプレート５０１０に圧力伝達孔５０２５（５０２５－１、５０２５－２）があいている。貫通溝は５０２２－２－１、５０２２－２－３はつながっているので、圧力伝達孔５０２５（５０２４－１、５０２４－２）は１つでも良い。貫通溝５０２２－１の圧力と貫通溝５０２２－３の圧力は異なっていても良いが、その場合には、圧力伝達孔につながる部分の圧力も異なってくる。ここでは、同じ圧力Ｐ１が導入されるとする。貫通溝５０２２－２の圧力をＰ２とすると、Ｐ１とＰ２の圧力差により、貫通溝５０２２－２を

囲む導電体基板側壁５０２０－２（５０２０－２－１、５０２０－２－２、５０２０－２－３、５０２０－２－４）および、５０２０－１（５０２０－１－１、５０２０－１－２、５０２０－１－３、５０２０－１－４）は変形し。これらの電極によって挟まれた容量空間５０２２－２（５０２２－２－１、５０２２－２－２、５０２２－２－３、５０２２－２－４）の容量が変化する。この容量変化を検出することにより、圧力差が分かる。図１２（ａ）、（ｂ）に示す矩形（４角形）形状の容量素子は角部は殆ど変形せず、その側面の側壁電極が変形すると考えることができる。これによって、シンプルに側壁が変形するので、ダイヤフラムとして扱い易い。従って、容量変化も前述した式をもとにして計算できるし、逆に容量変化から圧力差を計算できる。たとえば、容量空間である貫通溝５０２２－２の静電容量を各側壁電極につき、Ｃ１～Ｃ４とすれば、導電体側壁５０２０－１および５０２０－２に生じる静電容量Ｃは、Ｃ１～Ｃ４の並列接続と考えることができるので、Ｃ＝Ｃ１＋Ｃ２＋Ｃ３＋Ｃ４となる。従って、１つの対向する側壁電極間に生じる静電容量の約４倍の容量を示し、その変化量も約４倍となる。

【０２１７】

図１２（ａ）、（ｂ）のさらなる発展実施形態として、多角形形状のものの多角形を大きくすれば究極的には円形状や楕円形状になる。円形形状の場合について、図１２（ｃ）、（ｄ）に示す。図１２(ｃ)はその平面図を示す。中心部に貫通溝５０３２－１、その周りに円形形状の導電体基板の側壁電極５０３０－１、その周囲に貫通溝５０３２－２、その周りに円形形状の導電体基板の側壁電極５０３０－２、その周囲に貫通溝５０３２－３、その周りに円形形状の導電体基板の５０３０－３がある。この周りをさらに貫通溝、そのまた周囲を導電体基板で囲んで多数の容量素子を形成しても良い。これらの容量素子は、プレート５００９や５０１０にコンタクト孔および電虚・配線を形成して並列或いは直列或いは他の素子と接続することができる。図１２（ｃ）、（ｄ）に示す容量素子は円形形状の素子となっているが厚さ方向を考えれば円筒（或いは円柱）形状の容量素子である。一番外側の導電体基板も電極として使用することはできるが、余り薄くはできないので、通常は側壁が変形しない電極となる。しかし、一番外側を露出させて電極とすると水分や汚染等の影響で容量素子の特性が悪くなる可能性があるので、保護膜や保護樹脂を形成した方が良い。通常は一番外側の導電体基板は電極としては使用せず、容量素子パッケージの保護基板として使用した方が良い。強度や耐環境性を考えて厚みを厚くした方が良い。また最外側は円形にする必要がなく任意の形状、たとえば四角形形状或いは矩形形状（立体的に見れば、四角柱形状或いは矩形柱状）とすることができる。

【０２１８】

図１２(ｄ)は図１２(ｄ)のＡ１－Ａ２断面の側面図を示す。導電体基板５０３０の上面にはプレート５００９が付着し、導電体基板５０３０の下面にはプレート５０１０が付着して貫通溝を閉空間にしている。貫通溝５０３２－１にはプレート５００９に圧力伝達孔５０３３が形成され、貫通溝５０３２－２にはプレート５０１０に圧力伝達孔５０３５（５０３５－１、５０３５－２）が形成され、貫通溝５０３２－３にはプレート５００９に圧力伝達孔５０３４（５０３４－１、５０３４－２）が形成されている。本実施形態は貫通溝が円形（円筒、或いは円柱）形状に（貫通溝５０３２－２も）形成され、それ（貫通溝５０３２－２）を挟んでいる導電体基板の側壁電極５０３０－１および５０３０－２も円形（円筒、或いは円柱）形状に形成され、それを同心円状に形成することにより、容量空間となる貫通溝５０３２－２の幅（電極間距離）ｒ（ｊ２）はどこでも一定となる。側壁電極およびそれらに挟まれた貫通溝も同心円状に形成すれば、側壁電極５０３－１の変形量はどこでもほぼ一定となり、側壁電極５０３０－２の変形量もどこでもほぼ一定となる。従って、側壁電極５０３０－１と５０３０－２の間の貫通溝５０３２－２に生じる容量も圧力差による容量変化もどこでもほぼ一定となる。この容量変化から圧力差を知ることが可能となる。圧力伝達孔５０３４、５０３３、５０３５を用いた圧力差によって、ｒが変化するので、容量が変化し、これを用いて圧力差を知ることができる。

【０２１９】

図１２（ｃ）、（ｄ）は円形形状であるが、楕円形状や他の閉曲線形状を用いて、容量空

間となる貫通溝全体の幅（電極間距離）を一定にすることができる。さらにこれらの曲線形状と多角系形状の容量素子を組み合わせることもできる。最外側の形状だけ取扱易い形状（たとえば、四角形形状や矩形形状）にしておくことができるので、圧力に応じて自由に組み合わせることが可能である。

【０２２０】

図５は本発明の幾つかの実施形態である半導体圧力センサーの構造を示す。図５（ａ）において、半導体基板１１の表面に半導体基板の厚み方向に深い溝１６、１７、１８、１９、２０が存在する。この溝は、直方体形状になっていて、半導体基板表面の上方から見ると矩形形状になっている。これらの溝および半導体基板表面には絶縁膜１２が存在する。溝１６、１８、２０の溝の表面および底面、並びに半導体基板の所望部分に導電膜１３が存在する。溝１６と１８の間に存在する溝１７には導電膜１３は存在しない。また、溝１８と２０の間に存在する溝１９にも導電膜１３は存在しない。溝１７や１９はキャップ１４で蓋がされていて、溝１７、１９の内部は気密された空間１５、２５になっている。一方、１６、１８、２０の溝は口が開放されていて、外界環境（圧力を測定すべき所）と同じ圧力になっている。気密空間１５、２５の内部圧力は、通常は真空に近い低い圧力状態になっている。ただし、外部環境の圧力によっては、大気圧に近い減圧状態になる場合もあるし、大気圧以上の圧力になる場合もある。あるいは、蓋に圧力伝達孔を設けて別の圧力を印加しても良い。溝１６と溝１７の間における半導体基板２１の厚み、溝１８と溝１７の間における半導体基板２２の厚み、溝１８と溝１９の間における半導体基板２３の厚み、および溝１９と溝２０の間における半導体基板２４の厚みは薄く、圧力によりそれぞれの半導体基板２１～２４が変形できるようになっている。これらの厚みは同じでなくても良いが、同じ厚みｔである方が圧力計算が容易である。

【０２２１】

図５（a）における電極Ａと電極Ｂとの間の静電容量は、絶縁膜１２－半導体基板２１－絶縁膜１２－空間１５－絶縁膜１２－半導体基板２２－絶縁膜１２の直列接続となっている。溝１６および１８の圧力と溝１７の圧力差によって、半導体基板側壁２１および２２が変形し、空間１５の静電容量が変化する。従って、電極Ａと電極Ｂとの間の静電容量も変化するので、圧力差を計算できる。同様に電極Ｂと電極Ｃとの間の静電容量も変化するので、圧力差を計算できる。この静電容量測定用単位構造が１個でも圧力計算はできるが、これらの静電容量測定構造を多数並べれば圧力差による静電容量の変化量が大きくなるので、圧力検出の精度が高まる。

【０２２２】

Ｓｉ等の半導体基板１１（ガラス、セラミック、プラスチック、等の絶縁体基板でも良い）の第１面に溝１６～２０を形成する領域を露光法により感光性膜で窓開けをして、半導体基板をエッチングし、基板面に対して垂直な凹部（溝）１６～２０を形成する。次に、凹部内面および第１面にＳｉＯ２膜等の絶縁膜１２を形成し、さらにＰｏｌｙＳｉ膜やＡｌ膜や銅膜等の導電体膜１３を積層し、必要なパターニングを行なう。このパターニングでは、凹部１７、２５の導電体膜１３は除去し、凹部１６、１９の導電体膜１３は除去しない。凹部内でのパターニングは不要で、半導体基板１１の第１面上におけるパターニングであるから、通常のフォトリソ法でプロセスできる。この導電体膜１３は配線および電極としても使用できる。半導体基板１１のの第１面に接着剤等を用いてキャップ基板１４を付着し、所望の場所を除去する。たとえば、凹部１７、２５上にはキャップ基板１４で蓋をし、凹部１６、１８、２０は開口する。既に孔のあいているキャップ基板１４をマスク合わせして付着させても良い。基板がＳｉの場合は、絶縁膜１２を除去してガラス基板を陽極接合することもできる。あるいは、凹部１６、１８、２０も蓋をして、その一部のみ圧力伝達孔を開けても良い。凹部１７、２５にも圧力を伝達する場合は、蓋１４に圧力伝達孔を開ける。キャップ基板１４の付着前後で、導電体膜１３上にＳｉＮ膜等の保護膜を形成し、必要な窓開け（パッド部分）をすることもできる。基板側壁２１、２２、２３、２４は圧力差により変形するが、その厚みｔが薄いほど変形しやすい。Ｓｉ半導体基板では、圧力差にもよるが約１μｍ～３０μｍ、好適には、約１μｍ～１５μｍが良い。ヤ

ング率の小さな材料（プラスチックやゴム）を基板とすれば、このｔをもっと厚くできる。作製法もインプリント法を用いることによりもっと簡単になる。溝の深さｈや溝の長さ（奥行き）を大きくすることにより静電容量が増大するので、感度が良くなるり、約５０μｍ以上、好適には約１００μｍ以上、もっと好適には約５００μｍ以上とする。また、溝１７、２５の幅も静電容量に寄与するので、小さいほど良いが、圧力伝達がスムーズにできるように約１０μｍ～１００μｍ、好適には約１０μｍ～５０μｍが良い。溝１６、１８、２０の幅は特性には影響しないが、圧力がスムーズに伝達でき、絶縁膜や導電体膜が溝内部に積層可能な幅が望ましく、約５μｍ～１０μｍ以上が良い。尚、キャップ５７は、ガラス、セラミック、高分子材料などの絶縁基板である。

【０２２３】

図５（ｂ）は図５（ａ）の変形であり、容量空間１５、２５となる溝１７および１９の基板側壁に対向電極１３（１３－１、２、３、４）を作製する。これによって、圧力差による静電容量変化は２つの電極１３－１と２、または１３－３と４の間で発生するので、感度が高くなる。凹部１７、１９内に導電体膜１３を積層した後、凹部底面、凹部の奥行き側の対向側面における導電体膜は、感光性膜をパターニングして、エッチングにより除去する。また、キャップ基板１４は、導電体膜１３（１３－１、２、３、４）上に気密に接着剤等で付着する。導電体膜１３上にＳｉＯ２等の絶縁膜を形成しても良い。

【０２２４】

次に本発明の別の実施形態を図５（ｃ）に基づいて説明する。図５（ｃ）において、半導体基板６１の第１の面（表面）からその裏である半導体基板６１の第２の面（裏面）に貫通する溝部（貫通孔）７１～７４が存在する。貫通孔７１～７４の内壁および半導体基板表面および裏面の必要な部分に絶縁膜６２があり、その上であって貫通孔７１～７４の内壁および半導体基板表面および裏面の必要な部分に導電体層６３が形成されている。さらに半導体基板６１の表面および裏面の導電体層６３、必要ならば溝７１～７４の内部の導電体層６３の上に絶縁膜６４を形成している。絶縁膜６２は、半導体基板面（表面、裏面、溝部内壁）と導電体層６３と絶縁する目的で存在する。ただし、接続が必要な部分の絶縁膜６２は導電体膜６３を形成する前に除去される。貫通孔７１～７４は、平面的には長方形（横（幅）ｍ、縦ｎ）であり、深さはｈ（この場合、半導体基板６１を貫通しているので、半導体基板の厚みに等しくなる。）であり、従って、貫通孔７１～７４の形状は直方体となっている。絶縁膜６４の目的は、導電体層の保護と絶縁性の確保である。この後で、絶縁膜６４の上に、キャップ基板６５（半導体表面側）およびキャップ基板６６が接着されている。尚、問題ないならば、導電体膜６３の上に直接キャップウエハ６５や６６を接着しても良い。

【０２２５】

貫通孔７１～７４には、半導体基板表面側または裏面側で交互に外部環境とつながる圧力導通孔６７（表面側）、６８（裏面側）があいている。すなわち、貫通孔７１には裏面側に圧力導通孔６８があいていて、貫通孔７１の隣の貫通孔７２には表面側に圧力導通孔６７があいている。貫通孔７２の隣の貫通孔７３には裏面側に圧力導通孔６８があいていて、貫通孔７３の隣の貫通孔７４には表面側に圧力導通孔６７があいている。この圧力導通孔６７や６８は、キャップ基板６５や６６を接着する前にあいていても良いし、キャップ基板６５や６６を接着した後であけても良い。このように形成された貫通孔７１は圧力導通孔６８以外に外部環境と導通する所はなく、気密になっている。貫通孔７２は圧力導通孔６７以外に外部環境と導通する所はなく、気密になっている。貫通孔７３や７４も同様である。本実施形態では、すべての貫通孔７１～７４を容量空間として活用できるので、非常に効率が良い。すなわち、基板側壁６１－１は圧力差Ｐ１－Ｐ２により変形し、貫通孔７１の空間容量が変化して、電極６３－１と６３－２との間の静電容量が変化する。また、圧力差Ｐ１－Ｐ２により基板側壁６１－１および６３－４が変形し、貫通孔７２の空間容量が変化して、電極６３－３と６３－４との間の静電容量が変化する。他も同様である。この方法では、基板側壁側面に導電体膜６３を形成するので、基板が導電体でなくても半導体や絶縁体基板でも適用できる。尚ｍは貫通孔の幅、ｖは電極間距離である。これ

らを多数並べて並列接続すれば、容量が増大するので感度が高まる。ｍ＝２０μｍ、ｔ＝１０μｍとすれば、幅方向に１０個並べても約３００μｍであり、非常に小さなセンサを作製できる。

【０２２６】

図５（ｄ）の実施形態では、半導体基板８１の両面（表面および裏面）から溝部９１、９２および溝部９３、９４を形成し、完全に貫通させないで、反対側の面に溝部が達しないようにする。溝部の重なり部分を利用して、容量を形成する。溝部内部および半導体基板表面・裏面には絶縁膜８２、８３および導電体膜８４、８５を形成する。溝部内部の導電体膜８４は底部および側面部（紙面と垂直方向）で除去され、互いに対向して電極となり、容量を形成する。溝部はキャップ８６、８７で蓋をされ、圧力導通孔８８、８９が形成される。圧力導通孔から圧力が伝達される。たとえば、半導体基板の表面側の溝部９３、９４の圧力導通孔８９からはＰ１の圧力がかかり、半導体基板の裏面側の溝部９１、９２の圧力導通孔８８からはＰ２の圧力がかかる。Ｐ１とＰ２の圧力差により、溝部９１と９４の間にある半導体基板側壁８１（８１－１）が、溝部９２と９４の間にある半導体基板側壁８１（８１－２）が、溝部９２と９３の間にある半導体基板側壁８１（８１－３）が変形（湾曲）する。これらの変形により、溝部９１～９４の溝幅が変化して、溝部の側壁に形成された対向電極に発生する容量が変化する。この変化を利用して、圧力センサーを形成できる。

【０２２７】

本発明はさらに、ピエゾ抵抗を利用した圧力センサーも作成できる。たとえば、溝または貫通孔側壁（これらがダイヤフラムとなる）にピエゾ抵抗を形成する。この側壁（隔壁）が圧力変動により変形するので、ピエゾ抵抗の抵抗も変化する。この変動を利用して圧力を検出することができる。ピエゾ抵抗も従来は半導体基板に対して平面的に形成していたが、本発明は溝部または貫通孔の側壁（隔壁）（これらが、ダイヤフラムとなるのは、容量の場合と同様である。）に形成しているので、半導体基板内の面積を非常に小さくできる。

【０２２８】

本発明の目的は、半導体圧力センサーのサイズを小さくし、圧力検出感度を高めることである。上述したように、半導体基板の厚み方向に深い溝を形成する。溝の一部を気密にして、その溝の隣の溝に圧力をかけると、溝同士の間の隔壁（ダイヤフラムに相当）が湾曲して気密空間または溝部の容量が変化する。この変化量を検出することにより、圧力を検知できる。溝を深くすることにより、容量が増大するので、より面積の小さいセンサーを作成できる。また、隔壁を薄くすることにより、隔壁の変形量を増大できるので、センサーの感度も高まる。

【０２２９】

さらに、本発明は、上述したように半導体基板の厚み方向にダイヤフラム部と空間を形成するので、圧力センサーチップを非常に小さくできる。従って、半導体基板（ウエハ）からの圧力センサーチップの取れ個数を増大できる。さらに容易に容量を大きくできるので、静電容量型圧力センサーの感度を高めることもできる。さらに、フォトリソ法等のＬＳＩプロセスを用いるので、空間およびダイヤフラム部となる溝部側壁（隔壁）を精密・正確に作成できるので、非常に薄いダイヤフラムや狭い空間を形成でき、これによっても圧力センサーの感度を高めることができる。

【０２３０】

本発明の側壁面は種々の結晶面を選択できる。たとえば、シリコン基板９００１の結晶面（表面）が（１００）面であるとき、側壁面９１０１は、（０ｘｘ）面となる。（ｘは任意の数）さらに、その側壁面に対して抵抗体９１１１も種々の方位になるように形成することができる。たとえば、側壁面が（０１０）面であれば、＜１１０＞方向へ抵抗体９１１１を形成すればピエゾ抵抗効果が最も大きくなるので、抵抗変化も大きくすることができる。

【０２３１】

図１３（ａ）は、本発明の縦型圧力センサーの断面図（別の実施形態における）を示す図である。本発明の圧力センサーは、第１面（主面）および第２面（裏面）からなる基板において、第１面に形成された凹部（第１凹部）および前記第１凹部に隣接し第２面に形成された凹部（第２凹部）により挟まれた前記基板の側壁をダイヤフラムとする圧力センサーであって、前記第１凹部の基板上に作成された第１導電体膜、前記第１導電体膜上に作成された第１圧電体膜、および前記第１圧電体膜上に作成された第２導電体膜、並びに／あるいは、前記第２凹部の基板上に作成された第３導電体膜、前記第３導電体膜上に作成された第２圧電体膜、および前記第２圧電体膜上に作成された第４導電体膜を含む圧力センサーである。

【０２３２】

図１３（ａ）において、第１凹部１２６、１２７は基板１１１の第１面（図１３（ａ）において上面）側から形成された溝形状の凹部である。第２凹部１２８、１２９、１３０は基板１１１の第２面（図１３（ａ）において下面）側から形成された溝形状の凹部である。本明細書において基板内に形成される溝または凹部とは、基板の主面（第１面）または基板の裏面（第２面）から形成され、基板の主面（第１面）または基板の裏面（第２面）を開口部とし、基板の主面（第１面）または基板の裏面（第２面）に対して垂直な（略垂直な）側面（側壁とも言う）を持つ溝または凹部である。この溝または凹部は異方性ドライエッチングによって形成され、側面は理想的には基板の主面（第１面）または基板の裏面（第２面）に対して垂直であるが、異方性ドライエッチングのバラツキ（変動）等により曲面となったり、垂直に対して少し（好適には１０度以下、もっと好適には５度以下）傾いて形成される場合もある。（略垂直とは、垂直方向に対して好適には１０度以下、もっと好適には５度以下を概ね意味する。また、この角度（以下に示す、またはこれまでにも示す）とは、平均的な角度を示す。たとえば、凹部の側面の深さは距離がある（たとえば、１μｍ～２０００μｍ、これは基板の厚さにもより、２ｍｍ以上の厚さもある）から、この深さの途中では一部この角度を超える側面となる場合もあるが、それらの全部の角度の平均を取ってこの角度を表す。）溝または凹部の底面は基板内に存在する場合もあれば、基板を貫通して基板内に存在しない場合もある。溝または凹部の底面が基板内に存在する場合、すなわち溝または凹部が基板を貫通しない場合、理想的には底面は基板の主面（第１面）または基板の裏面（第２面）に平行な面であるが、異方性ドライエッチングのバラツキ（変動）等により曲面となったり、平行に対して少し（好適には１０度以下、もっと好適には５度以下）傾いて形成される場合もある。この傾斜角も部分的にはもっと多い所もあるが、その場合は平均的な角度を意味する。溝または凹部が基板を貫通する場合、すなわち基板の主面（第１面）または基板の裏面（第２面）のどちらにも開口部を有する場合は、この溝または凹部を貫通溝（貫通孔）と呼ぶことがあり、当然基板内に底面は存在しない。しかし、貫通溝の場合にも基板の主面（第１面）または基板の裏面（第２面）側を別の基板（薄板と呼ぶこともある）で蓋をするので、この蓋をした部分を貫通溝の底面と呼ぶこともある。

【０２３３】

第１凹部１２６は第２凹部１２８に隣接し、第１凹部１２６と第２凹部１２８の間に基板１１１の（基板）側壁１３２が存在し、第１凹部１２６と第２凹部１２８は基板１１１の側壁１３２によって隔てられている。第１凹部１２７は第２凹部１２８に隣接し、第１凹部１２７と第２凹部１２８の間に基板１１１の側壁１３３が存在し、第１凹部１２７と第２凹部１２８は基板１１１の側壁１３３によって隔てられている。また、第１凹部１２６を挟んで側壁１３２と対向する基板１１１の側壁１３１によって、第１凹部１２６およびそれと隣接する別の第２凹部１２９が隔てられている。同様に第１凹部１２７を挟んで側壁１３３と対向する基板１１１の側壁１３４によって、第１凹部１２７およびそれと隣接する別の第２凹部１３０が隔てられている。

【０２３４】

第１凹部１２６および１２７は、基板１１１の第１面にほぼ垂直形状に形成された溝形状（略直方体形状）となっており、第１凹部１２６の底部には基板１１１の底部１３５が存

在し、第１凹部１２７の底部には基板１１１の底部１３６が存在する。一方、第２凹部１２８、１２９、１３０は、基板１１１の第２面にほぼ垂直形状に形成された溝形状（直方体形状）となっており、第２凹部１２８の底部（図１３（ａ）では上にあるので、上部と称す場合もある）には基板１１１の上部１４０が存在する。第１凹部１２６および１２７は、紙面に対して垂直方向にも側壁が存在して、基板１１１の第２面側から形成された第２凹部とは隔絶されている。

【０２３５】

基板１１１の第１面側には、基板１１１上に絶縁膜１１２、その上に導電体膜１１４（下部電極となる）、その上に圧電体膜１１６、さらにその上に導電体膜１１８（上部電極となる）、その上に絶縁体膜１２０が形成されている。当然第１凹部１２６、１２７の内部も同様の膜構造となっている。基板１１１の第２面側には、基板１１１上に絶縁膜１１３、その上（図１３（ａ）では下になっているが、逆にすれば上になるので、上と称する）に導電体膜１１５（下部電極となる）、その上に圧電体膜１１７、さらにその上に導電体膜１１９（上部電極となる）、その上に絶縁体膜１２１が形成されている。当然第２凹部１２８、１２９、１３０の内部も同様の膜構造となっている。基板１１１と導電体膜１１４の間に絶縁膜１１２を挟むのは、導電体膜１１４と基板１１１との電気低接続をしないようにするためである。基板１１１がガラスやプラスチックやセラミック等の絶縁体である場合は、絶縁膜１１２は不要であるが、他の素子や導電体膜が存在する場合は、それらと電気的に接触しないようにするために絶縁膜１１２を設ける場合もある。また、基板１１１と導電体膜１１４との密着性向上を目的として絶縁膜１１２を設ける場合もある。

【０２３６】

基板１１１の上面には薄板（第１の薄板）１２２が付着している。この第１の薄板１２２は、絶縁膜１２０に付着しており、第１凹部１２６および１２７を被っている。第１の薄板１２２が第１凹部１２６および１２７を完全に塞いでいるときは、第１凹部１２６および１２７の凹部空間は気密空間となり、圧力が一定に保持される。第１凹部１２６および１２７の凹部空間の圧力を可変する場合には、第１の薄板１２２に圧力導入孔１３７および１３８を形成し、外部から圧力Ｐ１を導入できるようにする。

【０２３７】

一方、基板１１１の下面には薄板（第２の薄板）１２３が付着している。この第２の薄板１２３は、絶縁膜１２１に付着しており、第２凹部１２８、１２９および１３０を被っている。第２の薄板１２３が第２凹部１２８、１２９および１３０を完全に塞いでいるときは、第２凹部１２８、１２９および１３０の凹部空間は気密空間となり、圧力が一定に保持される。第２凹部１２８、１２９および１３０の凹部空間の圧力を可変する場合には、第２の薄板１２３に圧力導入孔１３９等を形成し、外部から圧力Ｐ２を導入できるようにする。

【０２３８】

コンタクト孔１５１は、導電体膜（下部電極）１１４へ電気的接続を行なうために、絶縁膜１２０および圧電体膜１１６を通して形成される。図１３（ａ）においては、コンタクト孔１５１が形成される領域における導電体膜１１８をあらかじめ除去している。このコンタクト孔１５１に導電体膜１５２を積層する。圧電体膜１１６が導電性（絶縁性が低い場合も含む）を有するときは、側壁に絶縁膜を形成してから、導電体膜１５２を形成する。導電体膜１５２の上には電極・配線（導電体膜）１５３を形成する。これにより、導電体膜（下部電極・配線）１１４からコンタクト孔１５１内導電体膜１５２を通して電極・配線（導電体膜）１５３へ電気的接続を行なうことができる。コンタクト孔１５４は、導電体膜（上部電極）１１８へ電気的接続を行なうために、絶縁膜１２０を通して形成される。このコンタクト孔１５４に導電体膜１５５を形成する。導電体膜１５５の上には電極・配線（導電体膜）１５６を形成する。これにより、導電体膜（上部電極・配線）１１８からコンタクト孔１５４内導電体膜１５５を通して電極・配線（導電体膜）１５６へ電気的接続を行なうことができる。コンタクト孔１５１および１５４を形成すべき領域に第１の薄板１２２が存在する場合には、前もって（第１の薄板１２２を付着する前に）この領

域の第１の薄板１２２を除去しておけば良い。あるいは、第１の薄板１２２を除去せずに、第１の薄板にコンタクト孔を形成してから導電体膜を形成すれば良い。この場合、第１の薄板が導電体（絶縁性が低い場合も含む）である場合には、導電体膜を形成する前にコンタクト孔の側壁に絶縁膜を形成して、導電体膜が第１の薄板１２２に接触しないようにすれば良い。

【０２３９】

基板１１１の裏側にも導電体膜（電極・配線）１１５および１１９があるので、これらからも外側へ電極・配線を取りだす必要がある。上記と同様に、基板１１１の表側からコンタクト孔を形成して取り出しても良い。この場合は、基板１１１にもコンタクト孔を形成する必要がある。基板１１１が導電体（絶縁性が低い場合も含む）である場合には、そのコンタクト孔の側壁に絶縁膜を形成してから導電体膜を形成し、導電体膜が基板１１１と接触しないようにする。あるいは、以下に示すように基板１１１の裏側（第２面側）から外側へ電極・配線を取りだしても良い。この方法は上記した基板１１１の表側（第１面側）へ電極・配線を取りだす方法を逆にすれば良い。（名称は、コンタクト孔１６０、導電体膜（下部電極）１１５、絶縁膜１６１、導電体膜１６２、導電体膜１８２、電極・配線（導電体膜）１６３、電極・配線（導電体膜）１６３、コンタクト孔１５７、導電体膜（下部電極）１１９、導電体膜１５８、電極・配線（導電体膜）１５９、）

【０２４０】

図１３（ｂ）は、圧力が加わったときにおける本発明の縦型圧力センサーの構造を模式的に示した図である。図１３（ｂ）の薄膜の積層構造は図１３（ａ）における構造と同様である。すなわち、図１３（ｂ）における基板側壁２１は図１３（ａ）における基板側壁１３２、図１３（ｂ）における基板側壁４１は図１３（ａ）における基板側壁１３３と考えると良い。基板側壁２１の外側の上には絶縁膜２７、その上に導電体膜２８、その上に圧電体膜２９、その上に導電体膜３０、その上に絶縁膜３１が積層されている。基板側壁２１の内側の上には絶縁膜２２、その上に導電体膜２３、その上に圧電体膜２４、その上に導電体膜２５、その上に絶縁膜２６が積層されている。また、対面する基板側壁４１の外側の上には絶縁膜４７、その上に導電体膜４８、その上に圧電体膜４９、その上に導電体膜５０、その上に絶縁膜５１が積層されている。基板側壁４１の内側の上には絶縁膜４２、その上に導電体膜４３、その上に圧電体膜４４、その上に導電体膜４５、その上に絶縁膜４６が積層されている。

基板側壁２１および４１の上部および下部にも基板（底部または上部、図１３（ａ）では１３５、１３６、または１４０等）が存在するが、図１３（ｂ）においては省略し、薄板３２および３３のみ示している。この薄板（第１の薄板）３２および薄板（第２の薄板）３３は図１３（ａ）における薄板１２２および１２３に相当する。ただし、図１３（ａ）では、第１凹部の上部は第１の薄板１２２で、第１凹部の下部は基板１１１で閉じていて、第２凹部の上部は基板１１１で、第２凹部の下部は第２の薄板１２３で閉じている。

【０２４１】

基板側壁２１、４１および薄板３２、３３等に囲まれた空間３７には第２の薄板３３に圧力導入孔３４が設けられ外部から圧力Ｐ２を印加することができる。基板側壁２１の外側の空間３８には第２の薄板３３に圧力導入孔３５が設けられ外部から圧力Ｐ１を印加することができる。基板側壁４１の外側の空間３９には第２の薄板３３に圧力導入孔３６が設けられ外部から圧力Ｐ３を印加することができる。たとえば、図１３（ａ）における第１凹部１２６や１２７は空間３８や３９に、図１３（ａ）における第２凹部１２８は空間３７に相当すると考えることができる。尚、これらの圧力導入孔３４、３５、３６は第１の薄板３２に設けることもでき、外部からの圧力導入をスムーズに行なうことができるように適宜選択すれば良い。あるいは圧力導入孔を設けないようにすることも可能であり、その場合は内部空間は気密空間となり圧力がほぼ一定に保持されるので、その内部空間の圧力に対する差圧として圧力を検出することが可能となる。たとえば、圧力導入孔３４を開けずに、内部空間３７を気密にして内部圧力Ｐ２を一定として、その圧力Ｐ２に対して基板２１や４１等の圧力差による変形量に対応してＰ１やＰ３の圧力を検出することが可能

となる。

【０２４２】

Ｐ２＞Ｐ１の場合、内部空間３７はその圧力差Ｐ２－Ｐ１によって基板側壁２１およびこれに積層した薄膜を内部空間３８側に押し、基板側壁２１は外側の方へ、すなわち空間３８の方へ変形する。基板側壁２１等（他に各種膜も含む）および基板側壁４１等（他に各種膜も含む）はその上部および下部を上下の第１の薄板および第２の薄板によって変形を押さえられているが、基板側壁２１等および基板側壁４１等のその他の部分は規制されていないので、圧力差による力によって変形し、特にそれらの中心部付近が最も変形する。（凹部３８または３９側へ膨らむ。）空間３８の上部は上部基板（図１３（ｂ）では示されていないが、図１３（ａ）における基板上部１４０等）やその上に積層した薄膜やその上に付着した第１の薄板３２（図１３（ａ）における第１の薄板１２２）によって変形が抑えられている。空間３８の下部は基板底部（図１３（ｂ）では示されていないが、図１３（ａ）における基板底部１３５等）やその上に積層した薄膜やその上に付着した第２の薄板３３（図１３（ａ）における第２の薄板１２３）によって変形が抑えられている。この結果、基板側壁２１の中心付近が最も変形し、基板側壁の周縁が殆ど変形しない状態となり、図１３（ｂ）に示すように基板側壁２１は湾曲状に変形する。

【０２４３】

基板側壁２１上に積層した薄膜も同様に湾曲状に変形する。従って、湾曲状に歪んだ圧電体膜２４の両側の面に電荷が分極し、圧電体膜２４の両面に積層している導電体膜２３および２５の間に電圧差Ｖ１が生じる。同様に、湾曲状に歪んだ圧電体膜２９の両側の面に電荷が分極し、圧電体膜２９の両面に積層している導電体膜２８および３０の間に電圧差Ｖ２が生じる。すなわち、導電体膜２３に導電体配線Ｂ３を、導電体膜２５に導電体配線Ｂ４を接続すれば電荷を取り出すことができる。導電体膜３０に導電体配線Ｂ１を、導電体膜２８に導電体配線Ｂ２を接続すればこの間の電位差はＶ２となり、電荷を取り出すことができる。

【０２４４】

圧電体膜２４および圧電体膜２９を同じ材料で同程度の厚みで同じ条件（たとえば、スパッターで積層するときはスパッター条件を同一とし、その後の熱処理条件も同一とする）で作成すれば、基板側壁２１の変形にほぼ従って両者の圧電体膜２４および圧電体膜２９は同程度に変形するから、発生する電位差（電荷）は同程度になる。（｜Ｖ１｜　＝｜Ｖ２｜）変位の向きはＢ１側とＢ３側が凸状または凹状となって同じ向きに変形し、これに対して、Ｂ２側とＢ４側はともに逆向きに変形しているから、Ｂ１とＢ３、Ｂ２とＢ４を接続すれば、両方の電荷を加算でき、約２倍の電位差（２｜Ｖ１｜）を得ることができる。

【０２４５】

以上は図１３（ｂ）における左側の基板側壁２１について述べたが、図１３（ｂ）における右側の基板側壁４１についても同様である。Ｐ２＞Ｐ３の場合、内部空間３７はその圧力差Ｐ２－Ｐ３によって基板側壁４１およびこれに積層した薄膜を内部空間３９側に押し、基板側壁４１は外側の方へ、すなわち空間３９の方へ変形する。空間３９の上部は上部基板（図１３（ｂ）では示されていないが、図１３（ａ）における基板上部１４０等）やその上に積層した薄膜やその上に付着した第１の薄板３２（図１３（ａ）における第１の薄板１２２）によって変形が抑えられている。空間３９の下部は基板底部（図１３（ｂ）では示されていないが、図１３（ａ）における基板底部１３６等）やその上に積層した薄膜やその上に付着した第２の薄板３３（図１３（ａ）における第２の薄板１２３）によって変形が抑えられている。この結果、基板側壁４１の中心付近が最も変形し、基板側壁の周縁が殆ど変形しない状態となり、図１３（ｂ）に示すように基板側壁４１は湾曲状に変形する。

【０２４６】

基板側壁４１上に積層した薄膜も同様に湾曲状に変形する。従って、湾曲状に歪んだ圧電体膜４４の両側の面に電荷が分極し、圧電体膜４４の両面に積層している導電体膜４３お

よび４５の間に電圧差Ｖ３が生じる。同様に、湾曲状に歪んだ圧電体膜４９の両側の面に電荷が分極し、圧電体膜４９の両面に積層している導電体膜４８および５０の間に電圧差Ｖ４が生じる。すなわち、導電体膜４３に導電体配線Ｂ６を、導電体膜４５に導電体配線Ｂ５を接続すればこの間の電位差はＶ３となり、導電体膜５０に導電体配線Ｂ８を、導電体膜４８に導電体配線Ｂ７を接続すればこの間の電位差はＶ４となる。

【０２４７】

圧電体膜４４および圧電体膜４９を同じ材料で同程度の厚みで同じ条件（たとえば、スパッターで積層するときはスパッター条件を同一とし、その後の熱処理条件も同一とする）で作成すれば、基板側壁４１の変形にほぼ従って両者の圧電体膜４４および圧電体膜４９は同程度に変形するから、発生する電位差は同程度になる。（｜Ｖ３｜　＝｜Ｖ４｜）変位の向きはＢ６側とＢ８側が凸状となって同じ向きに変形し、これに対して、Ｂ５側とＢ７側はともに逆向きに変形しているから、Ｂ６とＢ８、Ｂ５とＢ７を接続すれば、両方の電荷を加算でき、約２倍の電位差（２｜Ｖ３｜）を得ることができる。

【０２４８】

上述したように圧力差Ｐ２－Ｐ１により基板側壁２１が変形し、それに応じて圧電体２４および２９も変形する。その結果Ｂ１－Ｂ２間に電圧Ｖ１、Ｂ３－Ｂ４間に電位Ｖ２が発生する。圧力差Ｐ２－Ｐ１により圧電体２４および２９が変形し、（圧力差Ｐ２－Ｐ１が大きくなると圧電体２４および２９の変形量が大きくなる）圧電体２４および２９の変形量に応じてＶ１やＶ２の値が変化する（変形量が大きくなるとＶ１やＶ２が増大する）ので、あらかじめ圧力差Ｐ２－Ｐ１量およびＶ１またはＶ２の関係を求めておけば、測定されたＶ１またはＶ２の値から圧力差Ｐ２－Ｐ１を求めることができる。Ｖ１およびＶ２を加算するように配線接続すれば、｜Ｖ１｜　｜Ｖ２｜のときには約２倍の電位差を得ることができるので、感度を約２倍高めることができ、圧力差Ｐ２－Ｐ１の精度を高めることができる。さらに、Ｐ１またはＰ２のどちらかが既知であれば、他方の圧力を求めることができる。

【０２４９】

同様に、圧力差Ｐ２－Ｐ３により基板側壁４１が変形し、それに応じて圧電体４４および４９も変形する。その結果Ｂ８－Ｂ７間に電圧Ｖ３、Ｂ６－Ｂ５間に電位Ｖ４が発生する。圧力差Ｐ２－Ｐ３により圧電体４４および４９が変形し、（圧力差Ｐ２－Ｐ３が大きくなると圧電体４４および４９の変形量が大きくなる）圧電体４４および４９の変形量に応じてＶ３やＶ４の値が変化する（変形量が大きくなるとＶ３やＶ４が増大する）ので、あらかじめ圧力差Ｐ２－Ｐ３量およびＶ３またはＶ４の関係を求めておけば、測定されたＶ３またはＶ４の値から圧力差Ｐ２－Ｐ３を求めることができる。Ｖ３およびＶ４を加算するように配線接続すれば、｜Ｖ３｜　｜Ｖ４｜のときには約２倍の電位差を得ることができるので、感度を約２倍高めることができ、圧力差Ｐ２－Ｐ３の精度を高めることができる。さらに、Ｐ２またはＰ３のどちらかが既知であれば、他方の圧力を求めることができる。

【０２５０】

基板側壁２１および４１の側壁厚みを同程度にしておけば、Ｐ１＝Ｐ３のときには基板側壁２１および４１の変形量も同程度となり、圧電体２４、２９、４４、４９の材質や厚みや作成条件を同程度にしておけば、（絶縁膜や導電体膜の材質や厚みや作成条件も同程度とする）Ｖ１、Ｖ２、Ｖ３、Ｖ４も同程度にすることができる。従って、これら電圧が加算できるように接続すれば、｜Ｖ１｜＋｜Ｖ２｜＋｜Ｖ３｜＋｜Ｖ４｜＝４｜Ｖ１｜と４倍の出力を出すことができるから、圧力差を４倍の感度で検出することが可能となる。さらに、基板側壁２１や４１にさらに繰り返して圧電体膜等を積層していけば、出力電圧をさらに大きくすることが可能となり、圧力検出精度をさらに高めることができる。および／または、図１３（ａ）または図１３（ｂ）に示す構造の圧力センサーを複数作成して、出力電圧を加算できるように接続していけばさらに大きな出力電圧を得ることができ、圧力検出精度をさらに高めることができる。

【０２５１】

以上から、圧電体の変形が同じ向きとなる方の導電体膜同士を接続し、これと逆向きの圧電体の変形となる方の導電体膜同士を接続すれば、これらの間の電位差から圧力を高精度に検出できることが分かる。すなわち、基板側壁２１の片側の方に形成される圧電体膜の内側の電極・配線と、基板側壁２１の逆側の方に形成される圧電体膜の外側の電極・配線とを接続すれば良い。そこで、図１３（ａ）に示すように、すべての第１凹部（圧力がＰ１とする）は同じ方向に変形する（第１凹部はすべて同時に膨らむか、あるいは窪むかのどちらかである）ので、第１凹部上の導電体膜１１４および１１８は切断が不要でこのまま接続しておけば良い。もちろん第１凹部以外の場所では必要な配線パターニングを行なっても良い。同様に、第２凹部（圧力Ｐ２とする）も同じ方向に変形する（第１凹部はすべて同時に膨らむか、あるいは窪むかのどちらかであり、第１凹部とは反対の変形）ので、第２凹部上の導電体膜１１５および１１９は切断が不要でこのまま接続しておけば良い。もちろん第２凹部以外の場所では必要な配線パターニングを行なっても良い。また、これらの導電体膜１１４、１１５、１１８、１１９のパターニングや作製時および／または引き出し電極・配線１５３、１５６、１５９、１６３をパターニングや作成時に同じ極性同士を接続しておけば、大きな出力電荷および電位を得ることができる。

【０２５２】

絶縁膜２２、２７、４２、４７は導電体膜２８、２３、４３、４８からの電流が基板側壁２１、４１へ漏れないようにするために形成されているので、基板側壁２１、４１が絶縁体であるときは形成しなくても良い。ただし、導電体膜２８、２３、４３、４８と基板側壁２１、４１とが密着性が悪い場合には密着性向上膜として絶縁膜２２、２７、４２、４７を形成しても良い。（このことは、当然図１３（ａ）で示したものでも同様である。）また、絶縁膜２６、３１、４６、５１は、導電体膜２５、３０、４５、５０から電流を漏洩させない目的の他に導電体膜２５、３０、４５、５０を保護する役目もある。当然、電流の漏えいや保護する必要がない場合には形成しなくても良い。（このことは、当然図１３（ａ）で示したものでも同様である。）

【０２５３】

凹部は直方体形状であり、第１凹部と第２凹部によって挟まれた薄い基板側壁が圧力差によって変形する。直方体形状の凹部において、長手方向の長さ（側壁の長さ）をａ、凹部の深さ（側壁の深さ）をｈ、側壁の厚み（側壁の幅）をｙとすると、基板側壁の最大撓みWmaxは以下の式で与えられる。

$$Wmax = \alpha * z * h^2 a^2 / (E y^3)$$

ここで、ｚは圧力差であり、αは側壁の形状によって決まる定数であり、Eは基板側壁のヤング率である。この式から分かるように、ヤング率の小さな材料を使用すれば変形量は大きくなり、基板側壁を薄くすれば変形量は大きくなり、基板側壁の面積を広くすれば変形量は大きくなる。また側壁が変形しても圧電体の電圧差を生じる分極性が小さければ電位差は小さく圧力差を検出しにくいので、少しの基板側壁の変形（上式では、変形量Ｗ）が小さくても圧電体で発生する電荷の大きな材料を用いれば、圧力差を検出しやすい。従って、これらすべての値を最適化して最適な条件を有する圧力センサーを設計する必要がある。

【０２５４】

圧電体膜や圧電体基板を使用した本発明の圧力センサは、圧力差による基板側壁の変形を利用している。従って、圧力Ｐ１と圧力Ｐ２によって変形する基板側壁の面積を増大すればより大きな電荷を取り出すことができ、圧力検出の感度が高まる。たとえば、図１３（ａ）において、第１凹部１２６、１２７（圧力Ｐ１）が矩形状（直方体）の場合、基板側壁の周囲に圧力Ｐ２の領域が囲んでいるが、４つの基板側壁を変形可能な薄さで形成すれば、４つの基板側壁が同じように変形するので、各側壁から電荷が発生する。また、同じ面積（基板面基準）でたくさんの電荷を得るには、第１凹部の短辺の長さ（幅）Ｗ１を小さくし、矩形状第１凹部の長辺方向を平行にして多数並べていき、かつ、第１凹部同士の間隔Ｗ２（第2凹部１２８等の幅でもある）を小さくすれば良い。基板側壁の幅をＷ０とすれば、幅Ｗ３の間にＷ３／（Ｗ１＋Ｗ２＋Ｗ０）個の第１凹部が平行に並ぶ。第２凹部

は第１凹部の間に存在する以外に第１凹部全体を囲んでいる。従って、第１凹部は個々独立しているが、第２凹部はつながっている。さらに、第１凹部の底面も圧力差によって変形できるようにすれば、さらに圧電素子の化の度を高めることができる。直方体（平面的には長方形）形状や正方形（平面的には正方形で、立体的には直方体または立方体）形状の凹部や多角形柱（平面的には多角形）形状の他にも、円柱（円筒）形形状や楕円柱形（底面が楕円形）形状や一般的には曲面柱形（平面的に曲面形）形状など種々の凹部形状を適宜選択して、最適な形状の凹部を選択すれば良い。
尚、上述した本発明の圧力センサーはシリコンやガリウムヒ素や炭化ケイ素（SiC）等の半導体基板を使用できるので、他の素子（IC、トランジスタ、抵抗、コンデンサ、コイル、各種センサー等）を一緒に搭載できる。たとえば、トランジスタやIC等と一緒に搭載すれば、１つのチップの中に本発明の圧力センサーとそれをコントロールし演算処理するデバイスを入れることができる。従って、圧力センサとＩＣ等との２チップまたは複数チップ構成とした場合に比較して、実装基板全体の大きさを小さくできるとともに外部配線を少なくできるので、全体デバイスの信頼性を大幅に増大できる。

【０２５５】

次に、図１３（ａ）、（ｂ）に示す基板の第１面側に第１凹部、基板の第２面側に第２凹部、第１凹部と第２凹部に挟まれた側壁をダイヤフラムとし、このダイヤフラム上に圧電体膜、およびこの圧電体膜を挟んで両側表面に形成され圧電体膜に発生する電荷を伝達する導電体膜を有する圧力センサーの製造方法の一例を以下に説明する。基板１１１は、半導体基板、絶縁体基板、あるいは導電体基板であり、その厚みはたとえば基板材料強度によって決定でき、基板材料強度は基板材料の弾性係数やポアッソン比によって決めることもできる。基板サイズも種々選定できる。たとえば、半径１インチ以上の円形基板（厚みを考えれば円板基板）、１辺が１インチ以上の正方形基板や長方形基板（厚みも考慮すれば直方体基板）である。基板１１１がシリコン半導体基板やガラス基板の場合は、たとえば６インチ（約１５０ｍｍ直径）の円形で、厚みが２００μｍ～７００μｍの円板基板（これをウエハとも呼ぶ。厚みに関しては、これらを研磨等によってさらに薄くしたものもある）である。半導体基板の場合には、トランジスタ等の能動素子や抵抗、コンデンサ、コイル等の受動素子を本発明の圧力センサーと一緒の基板に作製でき、これらの素子と圧力センサーを１チップ化も可能である。半導体基板としては、シリコン、ゲルマニウム、炭素等の単一元素半導体、ガリウムヒ素、窒化ガリウム、インジウムリン等の２元系半導体、InGaAs，GaInNAs等の３元系半導体、４元系半導体、多元系半導体がある。ヤング率の小さな材料はより小さな圧力差で撓み易く、大きなダイヤフラムの変形を発生させることができるので、圧力センサーの感度を高めることができる。たとえば、厚みが２００μｍ～２ｍｍ～５ｍｍ～１０ｍｍの各種プラスチック基板や、各種のゴム基板である。

【０２５６】

基板１１１の第１面上に絶縁膜を形成し、その上にフォトレジスト等の感光性膜を形成し、さらに露光法により第１凹部１２６、１２７を形成する領域を開口する。感光性膜はフォトレジスト等の塗布膜でも良いし、感光性ドライフィルムでも良い。絶縁膜は、たとえばシリコン酸化膜（Ｓｉ０ｘ）、シリコン窒化膜（ＳｉＮｙ）、シリコン酸窒化膜（Ｓｉ０ｘＮｙ）等である。これらの絶縁膜はCVD法、スパッター等のPVD法で積層できる。あるいは、SOG（Spin On Glass）膜によって形成したシリコン酸化膜等でも良い。シリコン半導体基板の場合は、酸化法によって形成したシリコン酸化膜（SiO2）でも良い。この絶縁膜は感光性膜のパターニングを良好に行ない、第１凹部の形成を良好に行なうためのものであり、および／または凹部形成時のエッチングストッパー等の役割を果たすものであるから、問題なければ基板１１１の第１面上に絶縁膜を形成せず、直接基板１１１の第１面上に感光性膜を形成することもできる。絶縁膜の厚みは、良好な感光性膜のパターニングのためには約１００ｎｍ以上あれば良いが、エッチングストッパー用としては、基板とフォトレジスト、絶縁膜とのエッチング選択比を考慮して決定する。たとえば、凹部エッチング中にフォトレジストが完全にエッチングされて尚、凹部をエッチングする必要がある場合、絶縁膜と基板のエッチングレートの選択比が１０（基板が速い）の場合、残りの基板のエ

ッチング深さがＸであるとき、絶縁膜の厚みはＸ／１０以上ないと凹部エッチング途中で絶縁膜が消失してしまいその下の基板が露出して、この部分の基板もエッチングっされてしまう。また、凹部のサイズができるだけ変化しないような絶縁膜の厚みにする必要もある。このように絶縁膜の厚みは事前に調査しておけば、エッチング選択比や最も小さなサイズ変化量を有する絶縁膜の厚みを決定できる。感光性膜の厚みに関しても、凹部エッチング中に感光性膜が消失しないようにその厚みを決定する。感光性膜と凹部のエッチング選択比をｆとし、凹部のエッチング量をＸとし、感光性膜の厚みはＸ／ｆ以上は必要で、さらに各種バラツキ（たとえば、凹部のエッチングバラツキ、最初の感光性膜のバラツキ）を考慮して感光性膜の厚みを決定すれば良い。たとえば、凹部のエッチング量を３００μｍ、感光性膜と基板とのエッチング選択比を２０とすると、感光性膜の厚みは、最低１５μｍ必要であり、全部のバラツキを合わせて３０％とすれば、２０μｍの厚みとすれば良い。更に、凹部の垂直エッチングのために必要な厚みを考慮して最終的な感光性膜の厚みとする。尚、ここで感光性膜の厚みは、感光する前の厚みではなく、パターニングしてエッチング前の厚みを言う。従って、感光性膜露光前のプリベーク、感光性膜露光後かつ現像後のベーク等の熱処理を経た後、かつその後のスカム処理を行なうならばそのスカム処理後の厚みとなる。尚、インプリント法によってパターニングする場合は、インプリントした後、さらにパターン凹部底のインプリント膜を除去後（たとえばＯ２プラズマ処理後）のインプリント膜の厚みとなる。

【０２５７】

感光性膜のパターニング形状は、第１凹部の側面をパターン通りに形成するために、可能な限り垂直パターンが望ましい。次に感光性膜の開口部に露出している絶縁膜をエッチング除去する。この絶縁膜のエッチング形状は、感光性膜のパターニング形状および寸法にできるだけ忠実にサイドエッチングの少ない垂直パターンが望ましい。絶縁膜１１１をエッチング除去した後、感光性膜および絶縁膜の開口部に露出している基板１１１をエッチングする。第１凹部および第２凹部に挟まれた基板側壁はダイヤフラムとなるので、基板側壁の面内で厚み（基板側壁厚み）が均一なことが望ましい。そのために、第１凹部は、感光性膜のパターンに忠実でサイドエッチングの少ない垂直パターンが望ましい。ダイヤフラムとなる基板側壁はサイズが大きいほど圧力に対して変形量が大きくなるので、第１凹部の深さは深い方が良い。たとえば、基板厚みに対して５０％～９０％の深さにする。基板厚みが５００μｍの場合には、第１凹部の深さは２５０μｍ～４５０μｍとなる。基板１１１がシリコン基板の場合は、深堀RIE（DEEP　RIE＝DRIE）法により感光性膜のパターン寸法に近い凹部を形成することができる。DRIE法には、ボッシュプロセス（Bosch　Process）、低温冷却エッチング、NLD（magnetic　Neutral　Loop　Discharge）法など種々の方法がある。

【０２５８】

所望の深さの第１凹部１２６、１２７を形成した後、凹部内に堆積した有機膜等のデポ膜やパターニングされた感光性膜等を除去する。基板１１１の第１面上に形成した絶縁膜も除去しても良いし、必要なら残しておいても良い。ただし、第１凹部との間で絶縁膜が庇状に形成されている場合は、この後の導電体膜がこの部分で段切れする可能性があるので、絶縁膜を除去しておくことが望ましい。基板１１１が半導体基板および導電体基板の場合には、次に基板１１１の第１面側に絶縁膜１１２を積層する。基板１１１がガラス、セラミック、プラスチックやゴム等の絶縁基板の場合には、絶縁膜１１２を積層しなくても良い。絶縁膜１１２の目的は、この上に積層する導電体膜１１４等と基板１１１との電気的接続を防止することである。たとえば、この絶縁膜はシリコン酸化膜（SiOx）、シリコン窒化膜（SiNy）、シリコン酸窒化膜（SiOxNy）等である。これらの絶縁膜はCVD法、スパッター等のPVD法で積層できる。あるいは、SOG（Spin　On　Glass）膜によって形成したシリコン酸化膜等でも良い。シリコン半導体基板の場合は、酸化法によって形成したシリコン酸化膜（SiO2）でも良い。絶縁膜１１２の厚みは、たとえば５０ｎｍ～１０００ｎｍである。この絶縁膜１１２は、第１凹部の側面および底面にも当然積層する。

【０２５９】

次にこの絶縁膜１１２上に導電体膜（第１導電体膜）１１４を積層する。導電体膜は、たとえば、ドーピングした多結晶シリコン膜、各種シリサイド膜、ＩＴＯ膜等の透明導電体膜、金属膜の窒化物（導電体窒化物）、金属膜の酸化物（導電体酸化物）、金属膜や合金膜等である。金属膜はアルミニウム、金、銀、白金、パラジウム、チタニウム、モリブデン、タングステン、銅、クロム、亜鉛、鉄、ニッケル等で、これらの金属の合金である。これらの導電体膜は、ＣＶＤ法やスパッター・蒸着等のＰＶＤ法により積層できる。第１導電体膜の厚みは１００ｎｍ～２０００ｎｍ程度である。圧電体膜との密着性向上のために第１導電体膜を２層膜以上の導電体膜としても良い。たとえば一層目を白金膜（Pt）、その上にチタン（Ti）、その上に窒化チタン（TiN）の３層膜にする。次に、導電体膜１１４の必要なパターニングを行なった後に、導電体膜１１４上に圧電体膜１１６を積層する。圧電体膜は、ＰＺＴ（チタン酸ジルコン酸鉛）、チタン酸バリウム、チタン酸鉛、ニオブ酸カリウム、ニオブ酸リチウム、タンタル酸リチウム、タングステン酸ナトリウム、酸化亜鉛、リチウムテトラボレート、チタン酸カルシウム、燐酸アルミニウム、石英、酒石酸カリウムナトリウム、ポリフッ化ビニリデン（ＰＶＤＦ）等の圧電性ポリマー、窒化アルミニウム、燐酸ガリウム、ガリウムヒ素などである。これらの圧電体膜はスパッター法、ＣＶＤ法等で積層できる。圧電体膜の厚みは１００ｎｍ～５０００ｎｍ程度である。圧電体膜積層後に圧電体膜の圧電性向上のために必要な熱処理を行なっても良い。第１導電体膜１１４のパターニングを行なわない場合であって、第１導電体膜をスパッター膜とし、圧電体膜もスパッター法で積層する場合、同じスパッター装置で積層すれば、真空状態を確保しながら連続的に第１導電体膜上に圧電体膜を積層することができる。

【０２６０】

次に圧電体膜１１６の不要な領域を除去した後、導電体膜（第２導電体膜）１１８を積層する。導電体膜は、たとえば、ドーピングした多結晶シリコン膜、各種シリサイド膜、ＩＴＯ膜等の透明導電体膜、金属膜の窒化物（導電体窒化物）、金属膜の酸化物（導電体酸化物）、金属膜や合金膜等である。金属膜はアルミニウム、金、銀、白金、チタニウム、モリブデン、銅、クロム、亜鉛等で、これらの金属の合金である。これらの導電体膜は、ＣＶＤ法やスパッター・蒸着等のＰＶＤ法により積層できる。第２導電体膜の厚みは１００ｎｍ～２０００ｎｍ程度である。圧電体膜との密着性向上のために第２導電体膜を２層膜以上の導電体膜としても良い。たとえば一層目を窒化チタン（TiN）、その上にチタン（Ti）、白金膜（Pt）の３層膜にする。次に、導電体膜１１４の必要なパターニングを行なった後に、導電体膜１１４上に圧電体膜１１６を積層する。基板側壁１３１、１３２、１３３、１３４が変形するとそれに伴い圧電体膜１１６も変形し圧電体膜１１６の両側の面（上面、下面）に電荷を生じる。第１導電体膜１１４は圧電体膜１１６の下面と接触しているので、圧電体膜１１６の下面に発生した電荷を第１導電体膜１１４に引き出すことができる。第２導電体膜１１８は圧電体膜１１６の上面と接触しているので、圧電体膜１１６の上面に発生した電荷を第２導電体膜１１８に引き出すことができる。

【０２６１】

次に導電体膜１１８のフォトリソ法およびエッチング法等により不要な部分を除去した後、絶縁膜１２０を積層する。この絶縁膜１２０は、たとえば、この絶縁膜はシリコン酸化膜（Si0ｘ）、シリコン窒化膜（SiNｙ）、シリコン酸窒化膜（Si0ｘNｙ）等である。これらの絶縁膜はCVD法、スパッター等のPVD法で積層できる。あるいは、ポリイミド膜等の有機系絶縁膜でも良い。この絶縁膜１２０は第１導電体膜、圧電体膜１１６、第２導電体膜１１８からなる圧力センサーを保護する役目を果たす。絶縁膜の厚みは、５００ｎｍ以上あれば良い。次に薄板（第１薄板）１２２を基板１１１の第１面側に付着させる。この薄板１２２は第１凹部１２６、１２７をカバーし保護している。薄板１２２は、絶縁基板、たとえばガラス、石英、プラスチック等の透明な絶縁基板、セラミック等の不透明な絶縁基板である。透明な絶縁基板の場合には、下のパターンを直接観察できるのでパターン合わせを容易に行なうことができ、合わせ精度を向上できる。特に、薄板１２２の不要な部分を除去したパターンを有する場合（たとえば、電極１５３や１５６を形成する領域や、圧力伝達孔１３７、１３８を前もって除去しておくなどのパターンを形成している場合や

、圧力センサー領域以外のたとえばトランジスタ等を形成している領域を除去しておくなどのパターンを形成している場合）、薄板１２２を基板１１１の第１面に精度良く付着させる必要がある。また、電極等に接触しないようにすれば、半導体基板や導電体基板でも良い。

【０２６２】

薄板１２２が基板１１１との付着する領域に接着剤を塗布または積層した後、薄板１２２を基板１１１に付着させる。必要なら熱処理を行ない薄板１２２が基板１１１から外れないように固定させる。薄板の厚みは５０μｍ～１０００μｍ程度であるが、もっと薄くしても良い。あるいはもっと厚くても良い。圧力センサーをできるだけ薄くしたい場合はこの薄板１２２を薄くする必要がある。しかし、薄い薄板１２２を薄い状態で付着させるのは、付着工程で薄板１２２が変形する可能性がある。このような可能性がある場合には、別基板に熱軟化性接着剤（軟化温度Ｔｓ）を介して薄板１２２を付着させ、この状態で薄板１２２に所望のパターン形成（たとえば、上述した薄板１２２の不要な領域を除去する）を行なった後、薄板１２２の所定部分に熱硬化性接着剤（硬化温度Th）を塗布し、基板１１１に別基板（薄板１２２側）を付着させる。Ｔｈ＜Ｔｓとすれば、ＴｈとＴｓの間で熱処理を行なうことにより薄板１２２は強固に基板１１１に付着できる。その後、Ｔｓ以上の温度にすれば熱軟化性接着剤が軟化して別基板を薄板１２２から分離できる。この結果、かなり薄い（１００μm以下、あるいは５０μm以下の）薄板でも基板１１１の第１面上に付着させることができる。

【０２６３】

別基板１１１に薄い薄板を付着する方法として、別基板に薄板を付着させた後CMPやBG法で薄板を薄くする方法や、別基板上に熱軟化性接着剤を形成した後、その上に薄板材料を塗布法やCVD法やPVD法で薄板材料を形成する方法などがある。薄板１２２を付着した後に薄板の不要な部分をフォトリソ法およびエッチング法により除去しても良い。薄板１２２は接着剤を使用せずに、基板１１１の第１面に薄板１２２を載せて圧力をかけて常温接合または高温接合を行なって、基板１１１の第１面に薄板１２２を付着させても良い。その後、感光性膜を形成しコンタクト孔１５１形成用のパターニングを行ない、絶縁膜１２０をエッチングした後圧電体膜１１６をエッチングしてコンタクト孔１５１に第１導電体膜１１２を露出させる。第２導電体膜１１８は既にこの領域において除去されているので、コンタクト孔形成時には第２導電体膜１１８を除去しなくても良い。次に感光性膜をリムーブした後、感光性膜を形成しコンタクト孔１５４形成用のパターニングを行ない、絶縁膜１２０をエッチングしてコンタクト孔１５４に第２導電体膜１１８を露出させる。尚、圧電体膜１１８も前もってこの領域から除去しておけば、この時点において圧電体膜１１８の除去も不要であり、絶縁膜１２０のエッチングだけで良いのでコンタクト孔１５４も同時に形成できる。次に感光性膜をリムーブした後、導電体膜１５２、１５５を積層し、さらに電極配線１５３、１５６を形成する。

【０２６４】

このコンタクト孔および導電体膜・電極形成は薄板１２２を付着する前に行なうこともできるし、第２凹部を形成し第２の薄板を付着させた後に行なうこともできる。基板１１１に薄板１２２を付着させた後に、基板１１１の第２面側に第２凹部等を形成する。第２凹部１２９、１２８、１３０を形成する方法、絶縁膜１１３、導電体膜（下部電極膜）１１５、圧電体膜１１７、導電体膜（上部電極）１１９、絶縁膜１２１、コンタクト孔１５７、１６０、導電体膜１５８、１６２、電極・配線１５９、１６３、薄板（第２の薄板）１２３の形成方法や材料等は第１面側と同様である。

【０２６５】

第１凹部と第２凹部に挟まれた基板側壁１３１、１３２、１３３、１３４は圧力センサーのダイヤフラムとなるので、できるだけ厚みを均一に形成する必要がある。そのためには第１凹部に対して第２凹部形成用の感光性膜のパターンを精度良く形成する必要がある。基板１１１がガラスや石英、透明プラスチック等の透明な材料の場合は、第１凹部が第２面側から見えるのでかなり精度の良い合わせが可能である。シリコン基板などの不透明な

基板でも透過可能な波長の光を用いれば合わせ精度を高めることができる。また、第１凹部が形成された後は薄板１２２で第１面側を固定しているのでプロセス中に基板１１１の変形を少なくできるのでパターン形成の精度を向上することができる。また、第２凹部形成後も基板１１１の第１面側は薄板１２２で固定され補強されているので、プロセス中に基板１１１が変形することはない。さらに第２の薄板１２３を第２面側に付着させた後は基板１１１の第１面も第２面も強化されているので、かなり頑丈な基板となっている。

【０２６６】

これまでの実施形態では、第１凹部および第２凹部を構成する基板は圧電体ではなかったが、次の実施形態では、第１凹部および第２凹部を構成する基板が圧電体となる場合である。図１４（ｆ）は、圧電体基板中に第１凹部および第２凹部を形成した場合の構造を実施形態（構造）を示す図である。圧電体基板２１１に第１凹部２２６、２２７および第２凹部２２８、２２９、２３０が形成されている。第１凹部２２６および第２凹部２２９を隔てている側壁２３１、第１凹部２２６および第２凹部２２８を隔てている側壁２３２、第１凹部２２７および第２凹部２２８を隔てている側壁２３３、第１凹部２２７および第２凹部２３０を隔てている側壁２３４は圧電体基板であり、これらの側壁が第１凹部の圧力Ｐ１と第２凹部の圧力Ｐ２との圧力差により変形するダイヤフラムとなる。これらの側壁および圧電体基板２１１の表面側（すなわち、第１凹部側）には、密着層２１２、導電体膜２１４、絶縁膜２１６が積層される。密着層２１２は圧電体基板２１１と導電体膜２１４との密着性が良くない場合に使用される、密着層といっても電気が流れる導電体膜であり、たとえば導電性接着剤やバリアメタル（密着性向上用）などの導電性膜である。密着性向上用であるから、圧電体基板２１１と導電体膜２１４とが密着性が良ければ必要はない。これらの側壁および圧電体基板２１１の裏面側（すなわち、第２凹部側）には、密着層２１３、導電体膜２１５、絶縁膜２１７が積層される。密着層２１３は圧電体基板２１１と導電体膜２１５とが密着性が良ければ必要はない。

【０２６７】

圧電体基板２１１の表面側には、第１の薄板２１８が付着している。この第１の薄板２１８は圧電体デバイスを保護するとともに、第１凹部への圧力導入孔（第１凹部２２６へは圧力導入孔２３７、第１凹部２２７へは圧力導入孔２３８）を有しており、第１凹部へのスムーズな圧力伝達を行なえるようになっている。圧電体基板２１１の裏面側には、第２の薄板２１９が付着している。この第２の薄板２１９は圧電体デバイスを保護するとともに、第２凹部への圧力導入孔（第２凹部２２２へは圧力導入孔２３９、第２凹部２２９、２３０への圧力導入孔は図示していない）を有しており、第２凹部へのスムーズな圧力伝達を行なえるようになっている。圧力を固定したいときには、この圧力孔をなくせば良い。

【０２６８】

圧電体基板２１１の表側にある導電体膜２１４は１つなぎになって接続している。すなわち、第１凹部側にある導電体膜２１４は連続していて良い。何故なら、第１凹部ではすべての側壁が第２凹部側に膨らむか、或いは凹むかであるから、同極の電位（すなわち、全部プラス側か、全部マイナス側である）が発生する（同じ側に分極する）。従って、側壁同士の導電体膜２１４を接続しても良く、電位が増幅されるので、感度が高まる。同様に、圧電体基板２１１の裏側にある導電体膜２１５は１つなぎになって接続している。すなわち、第２凹部側にある導電体膜２１５は連続していて良い。何故なら、第２凹部ではすべての側壁が第１凹部側に膨らむか、或いは凹むかであるから、同極の電位（すなわち、全部プラス側か、全部マイナス側である）が発生する。従って、側壁同士の導電体膜２１５を接続しても良く、電位が増幅されるので、感度が高まる。このように、第１凹部側の導電体膜２１４および第２凹部側の導電体膜２１５は、凹部領域でパターニングする必要がなく、単に積層すれば良いので、フォトリソ工程をなくすことができる。（ただし、凹部以外の領域においては配線パターンを形成する必要がある。特に凹部領域は急激な段差形状となっているため、後述する電鋳レジスト法や斜め露光法など特殊な方法でパターニングする必要があるので、凹部パターニングは手間がかかるが。これらが不要となるメリ

ットは大きい。）第１凹部２２６の底部にある圧電体基板２３５、第１凹部２２７の底部にある圧電体基板２３６は、第２の薄板２１９と付着して固定されているので、圧力Ｐ１が変動しても殆ど変形しないから、この領域における電荷の発生は殆どない。同様に、第２凹部２２８の底部にある圧電体基板２４０も第１の薄板２１８と付着して固定されているので、圧力Ｐ２が変動しても殆ど変形しないから、この領域における電荷の発生は殆どない。

【０２６９】

図１３（ｃ）は、図１４（ｆ）に示す構造、すなわち圧電基板を側壁基板として用いたとき、凹部の圧力変化によって側壁基板が変形した場合を示す模式図である。図１３（ｃ）は、図１４（ｆ）と同様に断面構造で示している。図１３（ｃ）において、圧電体基板側壁５３の両側に導電体膜５４、５６が、その上に絶縁膜５５、５７が形成されている。凹部６８のもう一方の圧電体基板側壁５８の両側に導電体膜５９、６１が、その上に絶縁膜６０、６２が形成されている。圧電体基板側壁５３および５８の上部は第１の薄板６３が付着し、圧電体基板側壁５３および５８の下部は第２の薄板６４が付着している。凹部６８はこれらの側壁および薄板によって囲まれた閉空間となっているが、第１の薄板６３に備わる圧力導入孔６５から圧力Ｐ１が印加される。圧電体基板側壁５３の左側の凹部６９への圧力導入孔６６は第２の薄板６４に形成され、圧力Ｐ２が印加される。圧電体基板側壁５８の右側の凹部７０への圧力導入孔６７は第２の薄板６４に形成され、圧力Ｐ３が印加される。Ｐ２、Ｐ３＜Ｐ１のとき、圧電体基板側壁５３および圧電体基板側壁５８は図１３（ｃ）に示すように外側へ（凹部６９および凹部７０側へ）へ膨らみ変形する。圧電体基板側壁５３や５８の厚みが側壁の高さ方向に対して一定であり、上下の第１の薄板６３および第２の薄板６４に規制されていれば（すなわち、圧電体基板側壁５３および５８と第１の薄板６３および第２の薄板６４との結合部分が動かなければ）、圧電体基板側壁５３や５８の中心付近が最も変形する。この変形に伴い圧電体基板側壁５３の凸側表面に電荷が発生し（分極する）、また圧電体基板側壁５３の凹側表面には凸側と逆の電荷が発生し（分極する）、この間に電位差が生じる。すなわち導電体膜５４から引き出した電極端子Ｃ１と導電体膜５６から引き出した電極端子Ｃ２との間に電位差が生じる。一方、圧電体基板側壁５８の凸側表面に電荷が発生し（分極する）、また圧電体基板側壁５８の凹側表面には凸側と逆の電荷が発生し（分極する）、この間に電位差が生じる。すなわち導電体膜５９から引き出した電極端子Ｃ４と導電体膜６１から引き出した電極端子Ｃ３との間に電位差が生じる。Ｃ１とＣ４は同じ極性電位であり、Ｃ２およびＣ３は同じ極性電位であるため、これらを合わせれば（Ｃ１およびＣ４を接続、Ｃ２およびＣ３を接続）電位が大きくなり、感度が高まる。

【０２７０】

次に図１４（ｆ）に示す本発明の圧電体基板２１１を用いた圧電素子の製造方法を説明する。図１４（ａ）に示すように、圧電体基板２１１の第１面（表面）上に絶縁膜２７１を形成し、さらにその上にフォトレジスト２７２を形成し、第１凹部形成用の窓２７３を開ける。圧電体基板は、圧電効果を示す物質の基板であり、たとえば、チタン酸ジルコン酸鉛｛ジルコニウム酸・チタン酸鉛（$Pb(Zr_XTi_{1-X})O_3$　$0<x<1$）とも呼ばれ、いわゆるＰＺＴ｝、チタン酸バリウム、チタン酸鉛、ニオブ酸カリウム、ニオブ酸リチウム、タンタル酸リチウム、タングステン酸ナトリウム、酸化亜鉛、リチウムテトラボレート等のペロブスカイト構造やタングステン－青銅構造を持つセラミックスであり、あるいは石英、水晶、ロッシェル塩、トパーズ、電気石（トルマリン）、ベルリナイト（リン酸アルミニウム）、窒化アルミニウム、リン酸ガリウム、ガリウムヒ素などであり、あるいは圧電性ポリマー｛たとえば、ポリフッ化ビニリデン（ＰＶＤＦ）｝、あるいはこれらを主成分とする材料などである。

【０２７１】

絶縁膜２７１は、圧電体基板２１１の表面を保護するため、および圧電基板２１１とフォトレジスト２７２との密着性を向上させるためのものであるが、不要である場合には形成しなくても良い。絶縁膜２７１は、たとえばＣＶＤ法やＰＶＤ法で形成したシリコン酸化

膜（Si0x）、シリコン窒化膜（SiNy）、シリコン酸窒化膜(Si0xNｙ)である。圧電体基板２１１の厚みは圧電素子の大きさに依存するが、約１μｍ～２０００μｍである。圧電体基板が薄く取り扱いが困難である場合には別基板に付着してプロセスすることができる。凹部を精度良く形成できれば２０００μｍより厚いものでも本発明を適用できる。絶縁膜２７１の厚みは、密着性改良の目的としては約０．１μｍ～１μｍであるが、圧電体基板２１１をエッチングするときにフォトレジスト２７２もエッチングされるが、フォトレジスト２７２がすべてエッチングされる場合には絶縁膜２７１がマスクとなるので、圧電体基板２１１のエッチング終了時には絶縁膜２７１を残しておく必要があるから、それらを考慮して絶縁膜２７１の厚みを決定する。これらを考慮して概ね約０．１μｍ～３μｍである。フォトレジスト２７２の厚みは、エッチングする圧電体基板の厚みに依存すると同時に、エッチング時のフォトレジスト膜と圧電体基板とのエッチング選択比による。選択比が高い（圧電体基板の方がエッチング速度がより大きい）場合には、フォトレジスト２７２の厚みを薄くできる。たとえば、圧電体基板の厚みが３００μｍであり、エッチング選択比が１０である場合には、フォトレジストの厚みは３０μｍ以上あれば良い。（エッチングバラツキも考えて約４０μｍ～５０μｍあれば良い。）フォトレジストが厚くなると焦点深度が深い露光法やそれに対応するフォトレジスト膜を選定する。第１凹部はできるだけフォトレジストのパターンに忠実にしかもできるだけ垂直な形状が良いので、フォトレジストの開口部２７３の形状もできるだけ垂直な形状が望ましい。

【０２７２】

次に、フォトレジストパターン２７２をマスクとして、開口部２７３において絶縁膜２７１をドライエッチングまたはウエットエッチングによりエッチング除去する。絶縁膜２７１がシリコン酸化膜（Si0x）である場合には、ウエットエッチングではBHF液（緩衝フッ酸液）等のフッ酸系水溶液を用いる。ドライエッチングの場合には、ＣＦ４、Ｃ２Ｆ６、Ｃ３Ｆ８等のエッチングガスによりドライエッチング装置を用いてシリコン酸化膜（Si0x）をエッチングする。エッチング形状は、できるだけマスクパターンに忠実にしかも垂直パターンが望ましい。従って、異方性エッチングが望ましい。絶縁膜２７１がない場合には当然絶縁膜２７１のエッチングは必要がない。次に、フォトレジスト２７２およびエッチングした絶縁膜２７１をマスクにして、開口部２７３において露出した圧電体基板２１１のエッチングを行なう。圧電体基板２１１のエッチング形状もマスクパターンにできるだけ忠実にしかも垂直パターンが望ましい。たとえば、圧電体基板がＰＺＴである場合は、エッチングガスとして、Ｃ３Ｆ８やＳＦ６やＣｌ２等でドライエッチング装置を用いて異方性エッチングして垂直パターンを形成できる。このようにして、圧電体基板２１１内に第１凹部２２６および２２７を形成する。第１凹部２２６および２２７を形成後、フォトレジストパターン２７２を除去する。このレジスト除去は酸素プラズマによるアッシングや硝酸系リムーブ液や有機系レジスト剥離剤を用いて行なう。尚、絶縁膜２７１は問題なければ残しておいても良いし、除去しても良い。

【０２７３】

基板の厚みをＨｓ、第１凹部の深さをＨｃ１、第１凹部の幅をＷｃ１とする。Ｈｓは前述したように１０μｍ～２０００μｍ、Ｈｃ１は当然Ｈｓより小さいが、Ｈｃ１は大きいほど圧電体基板２１１の側壁の変形が大きくなるので、それだけ多くの電荷が発生するが、エッチングバラツキを考えて、また第１凹部の底部２７４の強度を考慮すれば、Ｈｓの１０％程度は残しておくことが望ましい。たとえば、５００μｍの基板厚みであれば、約５０μｍ程度残しておことが望ましい。ただし、後述するようにこの部分には第２の薄板が付着するので、もっと薄くしても実用上の強度は問題ない。第１凹部の幅Ｗｃ１は、この後に密着層、導電体膜、絶縁膜を積層するので、第１凹部の内部まで積層できる程度の幅が必要である。これは当然これらの膜の積層方法にも依存する。現状の技術では、ＣＶＤ法の場合アスペクト比（Ｈｃ１／Ｗｃ１）が２０程度であれば、これらの膜形成が可能である。ＰＶＤ法の場合は１０程度である。たとえば、Ｈｃ１が３００μｍで、Ｗｃ１が３０μｍで、アスペクト比１０）、第１凹部内部へのスパッター導電膜の積層は可能である。Ｗｃ１は小さいほど圧電体基板内の圧電素子の平面サイズは小さくできる。Ｗｃ１方向

にも圧電体基板側壁を作るとき（Wc1とHc1で決まるダイヤフラム）はＷｃ１はある程度の大きさが必要となるので、上記の膜形成には有利になる方向となる。この場合には、直方体形状の第１凹部の側壁の４面にダイヤフラムを形成できる。

【０２７４】

たとえば、第１凹部の奥行き（長手方向）をＬｃ１（直方体形状の第１凹部の、Ｈｃ１およびＷｃ１以外の残り１辺の長さであり、図１４（ａ）では斜めに記載しているが、この図は断面構造なので実際にはＬｃ１は紙面に垂直方向となっている）としたとき、Ｌｃ１とＨｃ１は同程度のサイズである（ことが望ましい）から、４面がダイヤフラムになる場合のＷｃ１もＨｃ１と同程度のサイズとなる（ことが望ましい）。尚、Ｈｃ１が３００μｍとしたときに、（第１凹部の最小幅Ｗｃ１を３０μｍ、第２凹部の最小幅Ｗｃ２も３０μｍ、圧電体側壁の幅を１０μｍとすると、）第１凹部の４つの側壁にダイヤフラムを形成するときに、３８０μｍの大きさが必要となるが、１方向（たとえば横方向）に第１凹部および第２凹部の組合せを並べると、１つの組合せで７０μｍ必要なので、約５組のダイヤフラム組みが３８０μｍの大きさの中に入る。従って、本発明の場合には、１つの第１凹部の周りに４面を形成するダイヤフラムよりも1方向に並べたダイヤフラムの方が小さくできる。（約２．５倍有利となる。）本発明の場合には、第１凹部に導電体膜等を形成すれば、これらの膜について第１凹部領域でパターニングする必要がないので、1方向に並べた方が良い。上述した３０μｍも薄膜形成技術のさらなる向上によりもっと小さくできるので、将来はさらに有利となる。従って、従来の平面的なダイヤフラムと比較すれば約１０倍も有利となり、同じ面積であれば本発明は従来法に比べて約１０倍の感度になることを意味する。当然将来はさらに大きなアスペクト比でも第１凹部の内部への膜形成が問題なく可能となるので、さらに小面積で感度アップになる。

【０２７５】

第１凹部２２６および２２７内の異物を除去し洗浄した後に、図１４（ｂ）に示すように、圧電体基板２１１の第１面（表面）に密着層２１２、導電体膜２１４を積層する。導電体膜２１４は導電性の薄膜であり、たとえば、白金（Ｐｔ）、銅（Ｃｕ）、金（Ａｕ）、アルミニウム（Ａｌ）やこれらの合金である。密着層２１２も導電体膜であるが、導電体膜２１４と圧電体基板２１１との密着性を向上させる導電体膜である。密着層２１２も導電体膜であり、たとえばチタン（Ｔｉ）、窒化チタン（ＴｉＮ）、タンタル（Ｔａ）、窒化タンタル（ＴａＮ）である。密着層２１２は必要がない場合には積層する必要はない。たとえば、密着層２１２の膜厚は０～１００ｎｍであり、導電体膜２１４の膜厚は１０ｎｍ～２０００ｎｍである。圧電体基板２１１に力が作用し分極したときに、その電荷を密着層２１２および導電体膜２１４を通して引き出すことができる。前述したように、第１凹部内で発生する電荷は同じ極性であるから、この導電体膜２１４（密着層２１２を含む）は第１凹部内でエッチングしてパターニングする必要はない。ただし、異なる第１凹部内の導電層２１４（密着層２１２を含む）を接続するパターンを形成する場合、第１凹部の領域以外の不要な導電層２１４（密着層２１２を含む）は除去する必要があるので、そのためのパターン形成をフォトリソ法および導電層２１４（密着層２１２を含む）のエッチングを行なう。このとき第１凹部２２６や２２７の領域はフォトレジストで被覆しておく。次にフォトレジストをリムーブした後で、絶縁膜２１６を積層する。この絶縁膜２１６は第１凹部や導電体膜２１４を保護するもので、シリコン酸化膜、シリコン酸窒化膜、シリコン窒化膜等で、ＣＶＤ法、ＰＶＤ法で積層する。

【０２７６】

次に、図１４（ｃ）に示すように、圧電体基板２１１の第１面(表面)にサポート基板（第１の薄板）２７６を付着する。このサポート基板２７６は第１凹部等圧電体基板２１１の第１面（表面）に形成された第１凹部等の素子を保護するとともに、第２凹部形成時に圧電基板２１１の強度が減少するので、圧電基板２１１が損傷しないようにすること、プロセス時に圧電基板が変形してパターンゆがみがないようにすることが目的である。従って、問題が発生しない場合には必要がない。たとえば、圧電体基板２１１内に凹部の割合が少なければ基板のゆがみが少ない。サポート基板として、ガラス基板、石英基板、セラミ

ック基板、プラスチック基板等の絶縁基板、あるいは金属板等の導電体基板でも良いし、半導体基板でも良い。強度やプロセス条件に合わせて適宜選択すれば良い。サポート基板を第１の薄板としても使用する場合は圧電素子の使用環境も考慮して信頼性の高い物を使用する必要があり、上記の材料から厚みも含めて適宜選定すれば良い。

【０２７７】

サポート基板２７６を圧電基板２１１に付着させる方法として、常温接合する方法や、真空圧着する方法、高温接合や拡散接合、接着材を用いて付着する方法などがある。接着剤を用いる場合には、第１凹部にできるだけ接着剤が入らないようにするために、サポート基板２７６の必要な部分（圧電体基板２１１とサポート基板が付着する部分）だけに接着剤をコートしてからサポート基板２７６を圧電基板２１１にパターンを合わせ込んで付着させる。たとえば、マスクを用いて接着剤をサポート基板２７６の必要な部分にコート（スクリーン印刷も可能）した後に、サポート基板２７６を圧電体基板２１１に付着させる。接着剤を用いた時には所定の熱処理等を行ない、サポート基板２７６を圧電体基板２１１に確実に固着させる。また、接着剤はこの後のプロセスにおいても付着力が低下しないような材料および接着条件を選定する。

【０２７８】

サポート基板２７６を第１の薄板として用いる場合には、一度付着させた後はサポート基板２７６を圧電基板２１１から外す必要はないが、サポート基板２７６を第１の薄板として用いない場合には、圧電基板２１１の裏面処理が終わった後に取り外す必要があるので、接着剤として取り外すことが可能なものを選定する。たとえば、熱軟化性接着剤で、第２凹部形成プロセスの温度（Ｔ２）では軟化しないが、それよりも高い温度で軟化する接着剤を用いることにより、第２凹部プロセス終了後に、Ｔ２より高い温度をかけて圧電体基板２１１からサポート基板２７６を取り外す。サポート基板２７６を第１の薄板として用いる場合には、接着剤はＴ２では軟化しない熱軟化性接着剤でも良いし、あるいは熱硬化性接着剤でも良い。また、サポート基板２７６を第１の薄板として用いる場合において、第１凹部に圧力導入口を設けない場合は、サポート基板２７６を圧電体基板２１１に付着した時に第１凹部に閉じ込めた圧力（これをＰ０とする）で、その後の第１凹部内の圧力は決定される。Ｐ０を真空に近く（Ｐ０がほぼ０気圧）したいときは、そのＰ０の圧力下でサポート基板２７６を圧電体基板２１１に付着させる。またＰ０を１気圧にしたいときは、大気圧下でサポート基板２７６を圧電体基板２１１に付着させれば良い。

【０２７９】

次に、圧電体基板２１１の裏面に第２凹部を形成する。圧電体基板２１１の第２面（裏面）に絶縁膜２７７を形成する。この絶縁膜２７７の目的や形成方法は絶縁膜２７１と同様である。フォトリソ法を用いて、この絶縁膜２７７上に第２凹部を形成するためのフォトレジストパターン２７８を形成する。フォトレジストの開口部２７９は、第２凹部を形成するための開口部である。フォトレジストパターン２７８およびフォトレジストの開口部２７９は、圧電体基板２１１の第１面（表面）のパターン、特に第１凹部２２６および２２７に合わせて位置合わせされて形成される。圧電体基板２１１が透明もしくはある程度（特定の）光を透過しやすければ、圧電体基板２１１を透過できる波長を有する光を表面から裏面に向けてその波長の光を照射すれば、その光を受けて直接圧電体基板２１１の第１面（表面）のパターンに合わせて、裏面のフォトレジストパターン２７８、２７９をアライメント（合わせ込み）できるので、高い精度の位置合わせを行なうことができる。たとえば、合わせ精度を０．３μｍ～０．１μｍ以下にすることもできる。圧電体基板がＰＺＴの場合は、５００ｎｍ～８００ｎｍの波長範囲（可視光の範囲）において光の透過率が５０％以上あるので、可視光を基板表面から照射して基板裏面のパターン（マスク）に位置合わせができる。また、フォトレジスト２７８は、第１凹部よりも少し大きめにパターニングされる。すなわち、第１凹部の幅Ｗｃ１よりも片側が圧電体基板２１１の側壁の厚み分は大きく形成される。

【０２８０】

次に図１４（ｄ）に示すように、フォトレジストパターンの開口部２７９で露出している

絶縁膜２７７をエッチング除去する。この絶縁膜２７７のエッチングは絶縁膜２７１のエッチングと同様である。次にフォトレジストパターンの開口部２７９で露出してきた圧電体基板２１１をエッチング除去する。このエッチングパターン形状は、フォトレジストパターン２７８にできるだけ忠実に形成す必要があるので、垂直なパターンが望ましい。また、第１凹部と第２凹部で挟まれた圧電体側壁の厚みはできるだけ等しいことが望ましい。ずなわち、図１４（ｄ）において、Ｗｓｃ－１＝Ｗｓｃ－２＝Ｗｓｃ－３＝Ｗｓｃ－４であることが望ましい。従って、フォトレジストパターン２７８の幅をＷｒ278、このフォトレジストパターンによってエッチングされたパターン幅をＷｃ２とすれば、好適にはＷｃ２＝Ｗｒ278であり、好適にはＷｃ２＝Ｗｃ１＋Ｗｓｃ－１＋Ｗｓｃ－２である。従って、できるだけサイドエッチングの少ない垂直形状の第２凹部２２８、２２９、２３０を形成することが望ましい。

【０２８１】

また、第２凹部は第１面に貫通しないようにし、第２凹部の底部２４０において圧電体基板２１１を一部残すようにする。尚、このエッチング方法も第１凹部の形成方法と同じで良い。第２凹部の底部２４０の厚みは、圧電体基板２１１の５％～１５％残すことが望ましい。たとえば、圧電体基板の厚みが５００μｍである場合には、２５μｍ～７５μｍ残すことが望ましい。５％以下になると、エッチングばらつきなどにより、基板（ウエハ）内で圧電体基板２１１がなくなる部分が出る可能性があり、１５％以上に厚くなると、圧電体基板を有効に使っていないことになる。ただし、この第２凹部の底部２４０では圧電体が極めて薄くなっても存在しさえすれば本発明の特性上は問題ない。すなわち、第２凹部の圧電体基板底部２４０は、既にサポート基板２７６に付着しているので、強度的には既に強固に補強されているので、特に問題ない。ただし、サポート基板２７６を外して、第１の薄板を付着させるまでの工程では、この部分が損傷しないように細心の注意を払う必要がある。第２凹部２２８、２２９、２３０を形成したことにより、第１凹部２２６、２２７との間に圧電体基板の側壁２３１、２３２、２３３、２３４が形成され、これらの側壁がダイヤフラムとなり、第１凹部内圧力と第２凹部内圧力との差によって変形し、それに対応して圧電効果によりこの部分が分極し、圧電体基板２１１の両サイド面に逆の電荷が発生する。

【０２８２】

次にフォトレジスト２７８をリムーブする。このリムーブ方法は、フォトレジスト２７２の除去と同様である。圧電体基板２１１の第１面側の素子（第１凹部や導電体膜）は、サポート基板２７６で保護されているので、このリムーブ時にダメッジ等が入ることはない。第１凹部の底部２３５や２３６の厚みも圧電体基板２１１の厚みの１０％程度は存在するので、問題はない。さらに、奥行き側は、厚い圧電体基板が存在して支持しているので、このフォトレジストリムーブやこの後のプロセスで変形することはない。絶縁膜２７７は問題なければ残しておいても良い。エッチングする場合は、その絶縁膜をエッチングする水溶液（たとえば、絶縁膜がシリコン酸化膜であればフッ酸系のエッチング液）やドライエッチング法で除去すれば良い。ただし、圧電体基板２１１が露出しているので、この圧電体基板２１１を極力エッチングしない材料およぶ条件を設定する必要がある。

【０２８３】

次に、図１４（ｅ）に示すように、第２面側に密着層２１３、導電体膜２１５、絶縁膜２１７を積層する。この、密着層２１３は密着層２１２と同様の目的および同程度の材料や条件で良い。また、導電体膜２１５は導電体膜２１４と同様であり、絶縁膜２１７は絶縁膜２１６と同様である。第１凹部や第２凹部が形成されているので、圧電体基板２１１は図１４（ｅ）においてはかなりエッチングされ強度が弱くなったように見えるが、実際にはこの図１４の紙面と垂直方向にも壁があり、凹部のない厚い基板が残っている領域も多いので、プロセス中の基板２１１の強度は充分である。さらにサポート基板２７６は圧電基板２１１の全体をカバーして支持しているので、圧電基板２１１の強度は問題ない。尚、密着層２１３および導電体層２１５は同じ装置内で積層可能なので連続的に積層可能である。たとえば、スパッター装置を用いて、最初にアルゴンスパッタエッチングを行なっ

て圧電体基板の表面の絶縁膜等を軽くエッチング除去して（逆スパッターとも言う）、その後でチタンをスパッターし、さらに連続して白金等の導電体膜を積層することができる。第1面（表面）側と同じく、導電体膜２１５は第２凹部のある領域ではエッチング等する必要がないので、第２凹部の内部にこれらの膜を積層できれば本発明の圧電素子を作製できる。平坦な面においてフォトレジストでパターニングして導電体膜をエッチングするときには、第２凹部領域はフォトレジスト等でカバーしてエッチングされないようにしておけば良い。たとえば、ポジレジストを用いて第２凹部領域以外の場所は露光してパターニングすれば微細なパターンを形成でき、第２凹部領域は露光しなければ現像によってレジストは溶解しないので、ポジレジストを第２凹部領域に残しておくことができる。

【０２８４】

次に図１４（ｆ）に示すように、圧電体基板２１１の第２面（裏面）に第２の薄板２１９を付着する。付着する手段や方法は、サポート基板２７６の付着と同様である。薄板２１９は本発明の圧電素子を保護するためのもの（特に第２面側に面している第２凹部や配線等）であり、一種のパッケージと考えて良く、このままでも使用することができる。薄板２１９はたとえば、ガラス基板、石英基板、セラミック基板、プラスチック基板等の絶縁基板である。あるいは、金属等の導電体基板でも良い。導電体基板の場合には、電極間でショートしないように配慮が必要であるが、静電気に強いという特徴を持たせることができる。あるいは半導体基板でも良い。薄板２１９の厚みは、２０μｍ～２０００μｍ（もっと厚くても良い）であり、使用環境や厚みの制限（薄いパッケージの場合には、当然厚みを薄くする）や強度などによって適宜選定すれば良い。第２凹部の圧力を閉じ込める場合には、第２の薄板２１９を付着させるときのプロセス時の圧力をその圧力に合わせておいて、その圧力下で完全密閉すれば良い。また、第２凹部内にプロセス中に生じるアウトガス等を吸着して内部圧力を下げるガス吸着剤を第２凹部内に入れておいても良い。これは第１凹部も同様である。ガス吸着剤としては、たとえばジルコニア系のものを入れておけば、少なくとも水分、酸素、水素、二酸化炭素、窒素などの一部または全部を吸着できる。

【０２８５】

第２の薄板２１９を圧電体基板２１１の裏面（第２面）に付着した後で、サポート基板２７６を除去して、（またはその上に）第１の薄板を付着させても良い。第１の薄板の付着方法は第２の薄板の付着方法と同じである。あるいは、第１の薄板はサポート基板２７６で代用することもできる。代用すれば、サポート基板２７６を取り外す必要もなくプロセスを簡略化できる。サポート基板２７６や第２の薄板２１９や第１の薄板を薄くするときは、これらを付着した後で、エッチングまたは研磨して薄くしても良い。ＣＭＰ法（化学的研磨法）を用いれば精度良くサポート基板や薄板を薄くできる。１０μｍ～２００μｍ程度に薄くすることもできる。前述したように、別基板に付着した薄い薄板やサポート基板を圧電体基板の表面や裏面に付着して、その後で別基板を除去しても良い。

【０２８６】

次に、圧力導入孔や引き出し電極・配線を形成する。まず、圧電基板２１１の第１面側に付着したサポート基板２７６（あるいは第１の薄板２１８）に圧力導入孔２３７、２３８を形成する。そのためにフォトリソ法を用いて圧力導入孔２３７，２３８を形成すべき場所以外をフォトレジストで被覆する。フォトレジストは塗布法やドライフィルムを用いることができる。あるいはインプリント法を用いてパターニングすることもできる。この導入孔は微細である必要はないので、ウエットエッチングで形成しても良い。サポート基板２７６（または第１の薄板２１８）がガラス基板の場合は、ＢＨＦ等のフッ酸系のウエットエッチング液でエッチングする。もちろん、ドライエッチングで形成しても良い。サポート基板２７６（または第１の薄板２１８）がガラス基板の場合は、ドライエッチング装置を用いてＣＦｘ系、ＳＦｘ系等のフッ素系ガスなどでガラス基板をエッチングする。このサポート基板２７６のエッチングのときに、導電体膜２１４や２１５からコンタクト孔内配線を介して電極・配線を引き出すために、この領域２８１にあるサポート基板２７６も同時にエッチング除去する。このサポート基板２７６を除去すると絶縁膜２１６が露出

する。サポート基板２７６のエッチング速度より絶縁膜２１６のエッチング速度を遅くすれば（エッチング選択比を高めれば）、絶縁膜２１６を余りエッチングせずにサポート基板２７６を除去することができる。サポート基板２７６がガラス基板で絶縁膜２１６をプラズマＣＶＤ法で積層したシリコン窒化膜にして、ＢＨＦ等のフッ酸系水溶液でサポート基板２７６をエッチングすればその下地の絶縁膜２１６は殆どエッチングされない。

【０２８７】

フォトレジストをリムーブした後で、コンタクト孔２５４を形成するためのフォトリソ工程を行ない、コンタクト孔２５４を形成する部分の窓開けを行ない、窓開けした部分から絶縁膜２１６をエッチングしてコンタクト孔２５４を形成する。絶縁膜２１６がシリコン窒化膜（SiNy）、シリコン酸化膜（SiOx）、シリコン酸窒化膜（SiOxNy）であるときには、ドライエッチング装置を用いてＣＦ４やＣ２Ｆ６やＣ４Ｆ８等のフッ素系ガスなどで絶縁膜２１６をエッチングしコンタクト孔２５４において導電体膜２１４を露出させる。この後レジストをリムーブし、コンタクト孔２５４に導電体膜２５５を積層する。この導電体膜２５５は選択ＣＶＤ法やメッキ法を用いてコンタクト孔２５４だけに積層しても良い。

【０２８８】

たとえば、ＷＦ６ガスを用いて選択ＣＶＤ法でコンタクト孔２５４のみ（導電体膜２１４が露出している部分のみ）にタングステン（W）膜を選択成長させることができる。あるいは、メッキ法で導電体膜２１６上にたとえば銅（Ｃｕ）膜を積層することができる。あるいは、圧電基板２１１の第１面全体に導電体膜を積層することにより、コンタクト孔２５４にも導電体膜２５５を積層できる。この場合には電極・配線２５６となる導電体膜とも兼用することができ、導電体膜積層後フォトリソ法および導電体膜のエッチングにより、電極・配線２５６を形成する。このとき、コンタクト孔に形成された導電体膜２５５の上は必ず電極・配線で被われているので、同時にコンタクト配線２５５も形成される。ここで形成する導電体膜は、たとえばアルミニウム、銅膜、Ｔｉ，Ｃｒ、W，Ｍｏ、金膜などの金属膜、または各種シリサイド膜等であり、導電体膜２１４や絶縁膜２１６との密着性向上のために、および導電体膜２１４とのコンタクト性を良好にするために、バリアメタルを形成してからこれらのアルミニウム等を形成する。バリアメタルとして、たとえばチタン、窒化チタン（TiNx）、クロム（Cr）、タンタル（Ta）、窒化タンタル（TaNx）等がある。バリアメタルの膜厚はたとえば１０ｎｍ～１００ｎｍ、導電体膜２５６の膜厚はたとえば５００ｎｍ～２０００ｎｍである。バリアメタルおよびアルミニウム等の導電体膜はスパッター法や蒸着法あるいはＣＶＤ法を用いて連続形成することができる。尚、あらかじめ引き出し電極（コンタクト孔を含む）を形成すべき領域２８１の第１の薄板２１８（あるいはサポート基板２７６）を除去してから、圧電基板２１１に付着すれば、薄板２１８（あるいはサポート基板２７６）の除去は必要がない。

【０２８９】

次に、導電体膜２１５からの引き出し電極・配線２５３を第１面（表面）側に形成するためのプロセスを説明する。この場合、コンタクト孔２５０は、コンタクト孔２５４に比べて、さらに導電体膜２１２、密着層２１２、圧電体基板２１１、密着層２１３を通して形成する。すなわちこれらの膜をすべて順番にエッチングしていく。まずフォトリソ法を用いてコンタクト孔２５０のレジスト窓開けを行なう。この窓から絶縁膜２１６、導電体膜２１４、密着層２１２、圧電体基板２１１、密着層２１３をエッチングする。（密着層２１３は導電体膜なので残しておいても良い。）１回のプロセスで行なうと簡単なので、ドライエッチング装置でエッチングする膜質ごとにエッチングガスやエッチング条件を変えながら順次エッチングしていくことが望ましい。１つのドライエッチング装置で行なうことが難しければ。膜質ごとに装置を変えてエッチングしても良い。コンタクト孔２５０を形成した後でレジストを除去する。このとき導電体膜２１４や密着層２１２もコンタクト孔２５０に露出しているので、この部分を絶縁膜で被覆するために、絶縁膜２５１を積層するとコンタクト孔の側壁に絶縁膜２５１が形成される。この絶縁膜２５１は、たとえば、シリコン酸化膜、シリコン酸窒化膜、シリコン窒化膜である。コンタクト孔底部の導電

体膜２１５の上にも絶縁膜２５１が積層しているので、圧電基板２１１の第１面側から絶縁膜２５１の全面エッチング（異方性エッチング）を行なう。この異方性エッチングにより、コンタクト孔２５０の底部の絶縁膜２５１は完全にエッチングされ、導電体膜２１５が露出するが、コンタクト孔２５０の側壁絶縁膜２５１は深さ方向に対してはかなり厚いので、コンタクト孔２５０側壁の絶縁膜２５１は殆どエッチングされない。この後で導電体膜２５２および２５３を積層し、フォトリソ法および導電体膜のエッチング法を用いて電極・配線２５３を形成する。導電体２５２は選択ＣＶＤ法やメッキ法で形成しても良い。形成方法や形成手段、バリアメタル等の積層に関しても電極・配線２５６を形成する場合と同様である。ただし、コンタクト孔２５４よりコンタクト孔２５０は深いので、選択ＣＶＤ法やメッキ法はコンタクト孔２５０への被覆性の良い条件で行なうことが望ましい。また、導電体２５２は、電極・配線用の導電体膜２５３と兼用しても良いが、コンタクト孔２５０へ被覆性の良い条件で積層することが重要である。以上のようにして、図１４（ｆ）に示すように、圧電基板２１１の第１面（表面）に導電体膜２１４や２１５からの引き出し電極・配線２５６や２５３を形成することができる。

【０２９０】

次に基板２１１の裏面側（第２面側）で電極を形成する方法について説明する。この方法や手段は第１面側と同様であるが、第２の薄板２１９の上に電極・配線を取りだす方法について説明する。導電体膜２１５から電極・配線２５９を引き出す場合は、図１４（ｆ）に示すように、第２の薄板２１９にコンタクト孔２５７形成用のフォトレジストの窓開けをフォトリソ法を用いて行なう。次に窓開けした所より第２の薄板２１９をエッチングする。第２の薄板がたとえばガラス基板の場合には、ウエットエッチングであればたとえばＢＨＦ等のフッ酸系エッチング液で第２の薄板をエッチング除去する。ドライエッチングであれば、ＣＦ４やＣＨＦ３系のフッ素系ガスなどを用いて第２の薄板をエッチング除去する。その後で絶縁膜２１７をエッチングして導電体膜２１５を露出する。この後レジスト等をリムーブして、バリアメタルおよび導電体膜を積層して、フォトリソ法およびエッチング法により、コンタクト内導電体膜２５８および導電体・配線２５９を形成する。導電体膜２５８は選択CVDやメッキで行なっても良い。

【０２９１】

導電体膜２１４から電極・配線２６３を取りだす方法については、電極・配線２５３を形成する場合に加えて第２の薄板２１９を最初にエッチング除去する方法が加わる。コンタクト孔２６０が形成した後に側壁絶縁膜２６１を形成して導電体膜２１５および密着層２１３を被覆する。その後でコンタクト導電体膜２６２および電極・配線２６３を形成する。上述の説明では、導電体膜２１４および２１５からの引き出し電極は第１面側にも第２面側にも作製したが、どちらか一方だけで良い。たとえば、導電体膜２１４の引き出し電極は第１面側から、導電体膜２１４の引き出し電極は第２面側から引き出すことによって、深いコンタクト孔２５０、２６０を形成することがないので、プロセスが簡単でしかも信頼性を向上できる。さらに、上記から分かるように、圧電基板２１１や薄板２１８（２１９）にもコンタクト孔をあけるとアスペクト比が大きくなるので、もっと好適には、導電体膜２１４からの引き出し電極は第１面側の絶縁膜２１６上に形成し、導電体膜２１５からの引き出し電極は第２面側から絶縁膜２１７上に形成すると良い（上述では、第２の薄板にもコンタクト孔をあけたが、この部分の第２の薄板２１９をあらかじめ除去しておく）。尚、第２の薄板２１９にも第２凹部２２８、２２９、２３０等への圧力伝達孔（たとえば、２３９）を形成する。圧力伝達孔の形成方法は、第１の薄板２１８やサポート基板２７６に形成する場合と同様であり、コンタクト孔を形成するときに一緒に圧力伝達孔を形成することもできるし、別々に形成しても良い。また、コンタクト孔２５７や２６０を形成すべき領域の第２の薄板２１９を除去したもの（第２の薄板２１９）を圧電体基板２１１の第２面（裏面）に貼りつけても良く、このときはコンタクト孔２５７や２６０のアスペクト比が小さくなり、導電体膜をこのコンタクト孔内に形成することが容易となる。また、予め圧力伝達孔を作製した第２の薄板２１９を貼りつけても良い。さらに、圧力伝達孔や薄板またはサポート基板にコンタクト孔を形成する前に、薄板やサポート基板を

研磨法やエッチングにより薄くすれば、圧力伝達孔やコンタクト孔を形成しやすくなる。またコンタクト孔のアスペクト比も小さくなるので導電体膜・配線の被覆性（ステップカバレッジ）も良くなる。ただし、この薄板やサポート基板をパッケージ体の保護材料として使用する時には、信頼性や強度を考慮してそれらの厚みを決定する必要がある。
以上の製造方法によって、圧電体基板内に形成した第１凹部および第２凹部に挟まれた圧電体基板側壁をダイヤフラムとした圧電素子を形成することができる。圧電素子は必要な数のダイヤフラムを接続すれば飛躍的に感度が上がり、より小さな圧力差も検出できる。従って、極めて良好な圧電素子（圧力センサー）を実現できる。たとえば、圧電基板の厚みを３００μｍ、第１の薄板および第２の薄板の厚みを各１００μｍとすれば、パッケージ厚みが約５００μｍ（０．５ｍｍ）の非常に薄い圧力センサーとなる。圧力導入孔のどちらか（第１面（表面）側か、または第２面（裏側）か）を閉じておけば（あけなければ）、絶対圧を検出することもでき、その環境中に本発明の圧力センサーパッケージを置いておくだけで、その環境の圧力を検出できる。

【０２９２】

あるいは、逆に引き出し電極へ電圧を印加すれば基板側壁（ダイヤフラム）を自由に変形でき、凹部の中に入っている気体や液体を任意に吐き出すことができるとともに、外部からの気体や液体を凹部へ取り入れることもできる。すなわちポンプとしての役目を果たすことができる。たとえば、凹部の電極をマトリックス上に配置しておけば、それに対応する凹部を自由に動かすことができる。圧力伝達孔同士を接続すれば、凹部から別の凹部へ気体や液体を移送することができる。電圧の大きさによって基板側壁の変形量をコントロールできるので、凹部内の体積も自由にコントロールでき、圧力伝達孔を通じて気体や液体を凹部内に入れる量もコントロールできる。これらは、インクジェトデバイスへの応用も可能である。さらに圧力伝達孔に開閉バルブも取り付けておけば、この開閉バルブの制御と側壁の制御を任意にコントロールすれば複雑な動きが可能なポンプやガスおよび液体輸送システムを構築できる。さらに、本発明はＰ１、Ｐ２の圧力を変動させて圧電体基板を変形振動させることによって、発電も可能である。たとえば、脈動する液体の場合、第２凹部の圧力を固定しておき、第１凹部へ液体の出入を行なう。第１凹部へ液体が入ると第１凹部は膨らみ、第１凹部から液体が出ると第１凹部は窪む。これによって圧電体膜や圧電基板で発生した分極から電荷を引き出せば発電できる。（図１３に示した構造も同様である。）本発明のデバイスは微小なので、人体に入れ込むことも可能であるから、ペースメーカー等の臓器動作用チップを人体に埋め込んだときに、人体の血流や息の変動を用いて発電することができる。さらに、靴底へ入れて歩く振動による空気流を用いて発電が可能である。また、本発明は大型化も可能なので床発電にも同様に使用できる。さらには海の波にも応用して発電できる。

【０２９３】

図１５は、インプリント法を用いて本発明の圧電デバイスを作製する方法を示す図である。圧電性ポリマー４０１１を基板４００９上に塗布または滴下、またはシート（フィルム）状の圧電性ポリマー４０１１を付着させる。圧電性ポリマー４０１１は熱可塑性（熱軟化性）であり、ガラス転移点をTg4011とする。この圧電性ポリマー４０１１の温度をTg4011以上に上げ圧電性ポリマーを軟化または液状にした後、モールド４００８を押しつける。あるいは、圧電性ポリマー４０１１が塗布膜または滴下膜またはゲル状膜である場合は、液状またはゲル状の状態でモールド４００８を押しつけて、その後圧電性ポリマー４０１１の温度をTg4011以上に上げても良い。（図１５（ａ））その後、Tg4011以下に温度を下げて圧電性ポリマー４０１１を硬化させて、モールド４０１１を離す。モールド４００８の凸部４００７は圧電性ポリマー４０１１の凹部４０１５を形成し、モールド４００８の凹部４００５は圧電性ポリマー４０１１の凸部４００４を形成する。

【０２９４】

次に凸部４００４を有する圧電性ポリマー４０１１基板上に導電性ポリマー４０１３を塗布または滴下、またはシート（フィルム）状の圧電性ポリマー４０１１を付着させる。導電性ポリマー４０１３は熱硬化性であり、硬化温度Tg4013はTg4011より低い温度のもの

を選定する。（Ｔg4013＜Ｔg4011）液状またはゲル状の導電性ポリマー４０１３は圧電性ポリマー４０１１基板の凹部４０１５にも入る。（図１５（ｂ））液状またはゲル状の導電性ポリマー４０１３に凸状パターン４０１２－ｃを有するモールド４０１２を押しつける。（図１５（ｃ））圧電性ポリマー４０１１側の温度をＴg4013付近（T10）に上げて、導電性ポリマー４０１３側の温度はＴg4013より低く保持する。T10はＴg4013－５℃＜T10＜T10＋１０℃が良く、もっと好適にはＴg4013－１℃＜T10＜T10＋５℃が良い。その後モールド４０１２を導電性ポリマー４０１３から離すと、圧電性ポリマー４０１１の凹凸パターンに導電性ポリマー４０１３の薄い膜が付着する。圧電性ポリマー４０１１側の温度をＴg4013とＴg4011の間で保持し導電性ポリマー４０１３を完全に硬化させる。この結果、圧電性ポリマー４０１１の凹凸パターン上に導電性ポリマー４０１３の薄膜が形成される。｛図１５（ｄ）｝

【０２９５】

次に、フォトリソ法またはインプリント法、さらにエッチング法を用いて、導電性ポリマー膜４０１３の配線パターンを形成する。ここで導電性ポリマー膜４０１３の配線パターンをしなくても良ければ行なわなくても良い。上述したように、圧電性ポリマー基板４０１１の凹部において導電性ポリマー膜４０１３をパターニングしなくても良く、圧電性ポリマー基板４０１１の上部で配線パターンを形成するときにパターニングすれば良く、プロセスが簡単である。次に、この圧電性ポリマー基板４０１１の導電性ポリマー膜４０１３上に絶縁性ポリマー４０１７を塗布または滴下、またはシート（フィルム）状の圧電性ポリマー４０１１を付着させる。絶縁性ポリマー４０１７は熱硬化性であり、硬化温度Ｔg4017はＴg4011より低い温度のものを選定する。液状またはゲル状の絶縁性ポリマー４０１７は圧電性ポリマー基板４０１１の凹部にも入る。｛図１５（ｄ）｝液状またはゲル状の絶縁性ポリマー４０１７に突状パターン４０１６－ｃを有するモールド４０１６を押しつける。モールド４０１６の突状パターン４０１６－ｃは圧電性ポリマー基板４０１１の凹部４０１５に入る。｛図１５（ｅ）｝圧電性ポリマー４０１１側の温度をＴg4017付近（T11）に上げて、絶縁性ポリマー４０１７側の温度はＴg4017より低く保持する。T11はＴg4017－５℃＜T11＜T11＋１０℃が良く、もっと好適にはＴg4017－１℃＜T11＜T11＋５℃が良い。その後、モールド４０１６を絶縁性ポリマー４０１７から離すと、圧電性ポリマー４０１１の凹凸パターン上に付着した導電性ポリマー４０１３上に絶縁性ポリマー４０１７の薄い膜が付着する。圧電性ポリマー４０１１側の温度をＴg4017とＴg4011の間で保持し絶縁性ポリマー４０１７を完全に硬化させる。この結果、圧電性ポリマー４０１１の凹凸パターン上に付着した導電性ポリマー４０１３上に絶縁性ポリマー４０１３の薄膜が形成される。｛図１５（ｆ）｝

【０２９６】

図１５（ｂ）～（ｅ）においては、圧電性ポリマー４０１１側の基板４００９は省略して記載していないが、基板４００９は圧電性ポリマー４０１１基板のサポート基板でもあるから、圧電性ポリマー４０１１基板に付着させてプロセスした方が良い。次に圧電性ポリマー４０１１側の凹凸パターンがある方に第２の薄板４０２３を付着させる。圧電性ポリマー４０１１側の凹凸パターンの凸部と第２の薄板４０２３の間に接着剤４０２４を介して付着させても良い。この接着剤４０２４は熱硬化性樹脂であり、その硬化温度をTg4024としたとき、Tg4024はＴg4011より低いものを選定する。温度をＴg4024とＴg4011の間で保持し接着剤４０２４を完全に硬化させ、圧電性ポリマー４０１１側の凹凸パターン側に第２の薄板４０２３を固着する。このとき、圧電性ポリマー４０１１側の凹凸パターンの凹部４０１５は第２の薄板４０２３と圧電性ポリマー４０１１との間で閉じられている。｛図１５（ｆ）｝

【０２９７】

次に基板４００９を圧電性ポリマー４０１１から離す。たとえば、Tg4011より高い温度にすることにより圧電性ポリマー４０１１が軟化するので、基板４００９を圧電性ポリマー４０１１から離すことができる。次に圧電性ポリマー４０１１（第２の薄板４０２３に付着している）の温度をTg4011以上に保持すると、圧電性ポリマー４０１１は軟化する。圧

電性ポリマー４０１１が軟化した状態で、モールド４０１８を圧電性ポリマー４０１１内に押しつけ、モールド４０１８の凸部を圧電性ポリマー４０１１の凹部領域となるべき部分４０１９に入れる。圧電性ポリマー４０１１の厚みが所定の厚みとなるようにできるだけ精密にアライメントして押しつける。次にTg4011より低い温度に下げて、圧電性ポリマー４０１１を硬化させた後、モールド４０１８を圧電性ポリマー４０１１から離すと、圧電性ポリマー４０１１の凹部４０１９が形成される。凹部４０１９においては、圧電性ポリマー４０１１の厚み、特に側面の厚みW4011を精度良く作る。｛図１５（ｇ）、（ｈ）、（ｊ）｝

【０２９８】

尚、モールド押圧により、凹部４０１５が変形する可能性があるが、変形しない程度の圧力で制御する必要がある、あるいは、凹部４０１５のある領域において第２の薄板４０２３に圧力伝達孔をあけておき、この圧力伝達孔より凹部４０１５へモールドの押圧に対抗できる圧力（たとえば、エアー圧や窒素圧あるいは液圧）をかけておけば凹部４０１５の変形を防止することができる。あるいは、第２の薄板４０２３を付着する前に凹部４０１５に熱可塑性ポリマーを充填して硬化させておき、（このTgはTg4011より低い）後に第２の薄板４０２３にあけた圧力伝達孔から外へ流出させるという方法もある。あるいは熱可塑性ポリマーで充填させて別基板でふたをした後、導電性膜４０２１や絶縁性膜４０２５を形成した後、別基板を取り外し、凹部４０１５内のポリマーを取りだすという方法もある。

【０２９９】

次に導電性ポリマー４０２１を塗布、または滴下、またはシート（フィルム）状の圧電性ポリマー４０１１を付着させる。特に圧電性ポリマー４０１１の凹部４０１９内に充填するようにする（あるいは充分入るようにする）。この導電性ポリマー４０２１は熱硬化性樹脂または光硬化性樹脂である。この導電性ポリマー４０２１が熱硬化性樹脂の場合には、その硬化温度Tg4021はTg4011より低いものを選定する。｛図１５（ｊ）｝次に、モールド４０２２を液状またはゲル状の導電性ポリマー４０２１に押しつける。モールド４０２２の凸部は圧電性ポリマー４０１１の凹部４０１９に入る。このとき、押圧により、凹部４０１５が変形する可能性があるが、変形しない程度の圧力で制御する必要がある、あるいは、凹部４０１５のある領域に第２の薄板４０２３に圧力伝達孔をあけておき、この圧力伝達孔より凹部４０１５へモールドの押圧に対抗できる圧力（たとえば、エアー圧や窒素圧あるいは液圧）をかけておけば凹部４０１５の変形を防止することができる。あるいは、第２の薄板４０２３を付着する前に凹部４０１５に熱可塑性ポリマーを充填して硬化させておき、（このTgはTg4021より低い）後に第２の薄板４０２３にあけた圧力伝達孔から外へ流出させるという方法もある。あるいは熱可塑性ポリマーで充填させて別基板でふたをした後、導電性膜４０２１や絶縁性膜４０２５を形成した後、別基板を取り外し、凹部４０１５内のポリマーを取りだすという方法もある。尚、導電性ポリマー４０２１が光硬化性樹脂の場合は、モールド４０２２を導電性ポリマー４０２１に押しつけた後に、硬化する光を照射する。従って、モールド４０２２、あるいは第２の薄板４０２３はこの光を透過する材料、たとえばガラスや石英で形成されていることが望ましい。｛図１５（ｋ）、（ｍ）｝

【０３００】

次に、全体の温度をTg4021とTg4011の間で保持して、導電性ポリマー４０２１を硬化させて、モールド４０２２を離せば、圧電性ポリマー４０１１上に導電性ポリマー４０２１の薄膜が形成される。｛図１５（ｌ）｝次に、導電性ポリマー４０２１に対して、必要な配線パターニングを行なう。凹部４０１９内の導電性ポリマー４０２１のパターニングはしなくても良いので、通常のフォトリソ＋エッチング工程でプロセスでき簡単である。その後で、絶縁性ポリマー４０２５を塗布、または滴下、またはシート（フィルム）状の圧電性ポリマー４０１１を付着させる。特に圧電性ポリマー４０１１の凹部４０１９内に充填するようにする（あるいは充分入るようにする）。この絶縁性ポリマー４０２５は熱硬化性樹脂または光硬化性樹脂である。この絶縁性ポリマー４０２５が熱硬化性樹脂の場合に

は、その硬化温度Tg4025はTg4011より低いものを選定する。｛図１５（ｍ）｝
【０３０１】
次に、モールド４０２６を液状またはゲル状の絶縁性ポリマー４０２５に押しつける。モールドの凸部は圧電性ポリマー４０１１の凹部４０１９に入る。このとき、押圧により、凹部４０１５が変形する可能性があるが、変形しない程度の圧力で制御する必要がある、あるいは、凹部４０１５のある領域で第２の薄板２０２３に圧力伝達孔をあけておき、この圧力伝達孔より凹部４０１５へモールドの押圧に対抗できる圧力（たとえば、エアー圧や窒素圧あるいは液圧）をかけておけば凹部４０１５の変形を防止することができる。あるいは、第２の薄板４０２３を付着する前に凹部４０１５に熱可塑性ポリマーを充填して硬化させておき、（このTgはTg4025より低い）後に第２の薄板４０２３にあけた圧力伝達孔から外へ流出させるという方法もある。あるいは熱可塑性ポリマーで充填させて別基板でふたをした後、導電性膜４０２１や絶縁性膜４０２５を形成した後、別基板を取り外し、凹部４０１５内のポリマーを取りだすという方法もある。｛図１５（ｐ）｝
次に、全体の温度をTg4025とTg4011の間で保持して、絶縁性ポリマー４０２５を硬化させて、モールド４０２６を離せば、圧電性ポリマー４０１１上の導電性ポリマー４０２１上に絶縁性ポリマー４０２５の薄膜が形成される。｛図１５（ｏ）｝この絶縁性ポリマー４０２５は導電性ポリマーの保護膜となる。次に接着剤等を介して第１の薄板４０２７を絶縁性ポリマー４０２５に付着させる。｛図１５（ｐ）｝凹部４０１９の部分において圧力伝達孔や引き出し電極用の領域における第１の薄板を除去する。その後引き出し電極配線等を形成して、圧電素子デバイスが作製される。尚、引き出し電極等（そのためのコンタクト孔も）は、第１の薄板４０２７を付着する前に形成しても良い。（第２の薄板４０２３についても同様である。）また、予め圧力伝達孔や引き出し電極用の領域を除去された薄板を付着しても良い。
【０３０２】
以上のように極めて簡単なプロセスで、しかも低温プロセスで精度の高い圧電素子デバイスを作製できる。図１５に示す圧電素子デバイスは凹部４０１９と凹部４０２１の圧力差によって、これらの凹部によって挟まれた側壁の圧電体４０１１が変形し、これらの変形によって側壁の圧電体表面に発生した電荷をその両側に密着した導電体配線４０１７および４０２５によって取り出して、これらの導電体配線間の電位差によって凹部４０１９と凹部４０２１の圧力差を検出できる。あるいは、圧力伝達孔にインク等の液体容器を接続しておけば、これらの導電体配線に電圧を印加して側壁の圧電体膜（ダイヤフラム膜）を変形させることにより、圧力伝達孔からインク等の液体を放出することができ、たとえばインクジェットデバイスとして使用することもできる。さらには、凹部内の気体を精密に吐き出すことができるので、高精度のポンプデバイスとして使用することもできる。
【０３０３】
尚、上記のプロセスはインプリント法を中心に説明したが、他の方法を組み合わせても良い。たとえば、４０１１は圧電性ポリマーとして説明したが、圧電性セラミックでも良い。この圧電性セラミックの場合は、たとえばＰＺＴ等｛Ｐｂ（Ｚｒ，Ｔｉ）O_3、Ｐｂ（$Zn_{1/3}Nb_{2/3}$）O_3（９７ｗｔ％）－Bi_2O_3（２ｗｔ％）－ＺｎＯ（１ｗｔ％）｝を含む微粒子にエチルセルロース系樹脂バインダおよびジエチレングリコールモノブチルエーテル等の溶剤を加えたペーストやスラリーをスクリーン印刷法等で塗布し、この塗布膜にモールド４００８を押しつけて、この状態で乾燥し焼成され、これらの圧電性セラミックが硬化した後にモールド４００８を離す。尚、圧電性セラミックの場合はかなりの高温にならないと溶融・軟化しないので、図１５（ｉ）、（ｊ）に示すようにモールド４０１８を使用できない。そこでこのプロセスではフォトリソやインプリント法等によってレジストをパターニングしてエッチング法により、凹部４０１９を形成する。
【０３０４】
あるいは、導電体膜４０１３、４０２１や絶縁膜４０１７、４０２５をＣＶＤ法やＰＶＤ法で作製しても良い。プロセスとしてはこれらの膜はＣＶＤ法やＰＶＤ法の方が簡便である。図１５に示す凹部内の配線はこのまま接続しておけば良いので、凹部内または凹部管

でトリッキーな配線パターニングを行なう必要はない。特に、導電体膜に関しては、導電性ポリマーよりもＣＶＤ法やＰＶＤ法による各種金属膜やシリサイド膜の方が導電率が高いので、発生した電荷をスムーズに（抵抗が少なく）運搬できる。

【０３０５】

図１５は、圧電基板４０１１を基板側壁として用いた場合の構造および製造方法を示したが、図１３（ａ）に示す圧電デバイスについてもインプリント法を用いて作製できる。すなわち、図１５に示す圧電基板４０１１が通常のポリマーやゴム等の絶縁体と考えれば良い。この後の第１の凹部、第２の凹部を作製する工程は同様のプロセスで行なうことができる。異なるのは、第１凹部内および第２凹部内にそれぞれ下部電極となる導電体膜を作製し、その上に圧電体膜を形成し、さらに上部電極となる導電体膜を形成することである。その後は、上述した方法と同様のプロセスで進めることができる。

【０３０６】

あるいは、圧電基板４０１１がセラミックやガラスと考えれば良い。ガラスの場合はガラスのＴｇより高い温度でモールドをインプリントした後Ｔｇ以下の温度に下げて硬化させる。セラミックの場合にはセラミック微粒子等を含むセラミックペーストやセラミックゲル状態へモールドをインプリントした後固化温度以上に加熱してセラミックを固化させる。あるいは、圧電基板４０１１が金属等の導電体と考えれば良い。金属の融液にモールドをインプリントした後融点（Ｔｍ）以下に温度を下げて金属を固化させれば良い。その後、必要な場合は絶縁膜を形成し、その上に下部電極となる導電体膜を積層し必要なパターニングを行なった後、圧電体膜を積層する。その上に上部電極となる導電体膜を積層し必要なパターニングを行なう。さらに絶縁膜を積層し、薄板を付着して凹部に蓋をする。

【０３０７】

図１６は、基板内の第１面（表面）側に形成した第１凹部だけで側壁を形成した実施形態を示す図である。基板３１１は、シリコン、ゲルマニウム、ガリウムヒ素（GaAs）、窒化ガリウム、炭素、各種化合物半導体等の半導体基板、あるいはガラス、石英、セラミック、ポリマー、ゴム弾性体等の絶縁体基板、鉄、銅、アルミニウム、各種金属、各種合金等の金属基板である。以下はシリコン基板として説明する。シリコン基板３１１内に第１凹部３０１および３０２を隣接して形成する。図１６（ｂ）は、本発明の実施形態の平面図（基板面に平行な面における断面図）である。シリコン基板３１１の第１面側（表面側）から見たものである。この図から分かるように、隣接する第１凹部は長方形状であり、立体的に見れば直方体形状である。この直方体形状の側面が隣接して第１凹部が並んでいる。第１凹部３０１と３０２に挟まれたシリコン基板側壁３２３がダイヤフラムとなる。図１６に示す第１凹部３０１および３０２の側面は基板面に対して垂直か、垂直に近く、いわゆる略垂直に形成されることが望ましい。また、第１凹部の深さは、第２面（裏面）には達しないように形成される。この第１凹部の底部の残っているシリコン基板３１５の厚みは、シリコン基板の厚みの５～１５％程度として形成する。５％以下の場合には、第１凹部をエッチングで作るときに基板内でバラツクので、基板内の場所により薄くなったり、あるいは貫通したりして、第１凹部の底部の強度が小さくなる。１５％以上残しても良いが、その場合はシリコン基板を薄くすることもできるので、最初から薄いシリコン基板を使用することもできる。ダイヤフラムとなるシリコン基板側壁３２３の厚みは、１μｍ～１００μｍであり、使用する圧力やフォトリソの精度やエッチング時の作製精度によって決定される。ただし、裏面から第２凹部を形成する方法に比較して、フォトリソ工程やエッチング工程や膜形成工程等がほぼ半分に減るというメリットの他に、第１凹部と第２凹部の合わせが不要になること、フォトリソ工程やエッチング工程のバラツキ等に関して第１凹部および第２凹部の相互作用や相互関係が不要になること等のメリットがある。ただし、隣接する凹部の変形は逆になるので、配線を切断する（好適には基板の平坦部で）必要がある。

【０３０８】

第１凹部のシリコン基板上に絶縁膜３１２、その上に第１導電体膜（下部電極・配線）３１３、圧電体膜３１４、さらにその上に第２導電体膜（上部電極・配線）３１６、絶縁膜

３２０が形成される。第１導電体膜３１３は、第１凹部３０１と第１凹部３０２との間３１７で切れており導通していない（凹部内の導電体膜は接続しても良いので、凹部内のパターニングは不要である。）。この切れた部分には圧電体膜３１４が形成されている（この部分の第１導電体膜３１３を切断した後に圧電体膜３１４を形成する）。切れた部分は、シリコン基板側壁３２３の上面にある。この部分は変形しない所なので、電荷発生には殆ど寄与しない部分である。また、第２導電体膜３１６は、第１凹部３０１と第１凹部３０２との間３１８で切れており導通していない（凹部内の導電体膜は接続しても良いので、凹部内のパターニングは不要である。）。この切れた部分には絶縁膜３２０が形成されている（この部分の第２導電体膜３１６を切断した後に絶縁膜３２０を形成する）。切れた部分は、シリコン基板側壁３２３の上面にある。この部分は変形しない所なので、電荷発生には殆ど寄与しない部分である。第１凹部３０１内の圧力P1と隣接する第１凹部３０２内の圧力P２とは異なっており、この圧力差によってシリコン基板側壁３２３がダイヤフラムとして変形する。この変形に伴って、このシリコン基板側壁３２３に付着した圧電体膜３１４（３１４－２）および３１４（３１４－３）が変形する。シリコン基板側壁３２３に付着した圧電体膜３１４（３１４－２）は第１凹部３０１側の側壁圧電体膜であり、シリコン基板側壁３２３に付着した圧電体膜３１４（３１４－３）は第１凹部３０２側の側壁圧電体膜である。圧電体膜３１４（３１４－２）および３１４（３１４－３）の両表面には、変形により電荷が分極する。

【０３０９】

このとき、圧電体膜３１４（３１４－２）の上部側の変形方向と圧電体膜３１４（３１４－３）の上部側の変形方向は異なる（一方が膨らむと他方は凹んでいる）ので、圧電体膜３１４（３１４－２）の上部側の表面に発生する電荷と圧電体膜３１４（３１４－３）の上部側の表面に発生する電荷は逆となる。従って、第２の導電体膜３１６が接続していると相殺されてしまうので、第２の導電体膜３１６は３１８で切断する必要がある。第１凹部３０１側にある第２の導電体膜３１６を３１６－１とし、第１凹部３０２側にある第２の導電体膜３１６を３１６－２とする。また、圧電体膜３１４（３１４－２）の下部側の表面に発生する電荷と圧電体膜３１４（３１４－３）の下部側の表面に発生する電荷は逆となる。従って、第１の導電体膜３１３が接続していると相殺されてしまうので、第１の導電体膜３１３は３１７で切断する必要がある。第１凹部３０１側にある第１の導電体膜３１３を３１３－１とし、第１凹部３０２側にある第１の導電体膜３１３を３１３－２とする。

【０３１０】

シリコン基板３１１の第１面（表面）上には第１凹部３０１および３０２をカバーする第１の薄板３１９が付着している。第１の薄板３１９は第１凹部３０１および３０２を被っていて第１凹部を保護している。また、第１凹部３０１をカバーしている薄板３１９には圧力導入孔３２１が設けてあり、圧力P１を導入できるようになっている。第１凹部３０２をカバーしている薄板３１９にも圧力導入孔３２２が設けてあり、圧力P２を導入できるようになっている。第１の導電体膜３１３（３１３－１）および第２の導電体膜３１６（３１６－１）の引き出し電極を形成する領域３３８および第１の導電体膜３１３（３１３－２）および第２の導電体膜３１６（３１６－２）の引き出し電極を形成する領域３３８および３３９においては、第１の薄板３１９は除去されている。

【０３１１】

この薄板３１９のない領域３３８において、第１の導電体膜３１３（３１３－１）上にある圧電体膜３１４およびその上に積層している絶縁膜３２０にはコンタクト孔３４１が形成されており、そのコンタクト孔３４１内に導電体膜３４２が形成され、さらにその上に電極・配線３４３が形成され、圧電体膜３１４（３１４－２）の変形により圧電体膜３１４（３１４－２）の下面に発生した電荷は、導電体膜３１３－１を通って、さらにコンタクト孔３４１内の導電体膜３４２を介して、電極・配線３４３に引き出される。圧電体膜３１４の絶縁性が余り良くないときは、コンタクト孔３４１の側壁にあらかじめ絶縁膜を形成してコンタクト孔３４１内の導電体膜３４２と圧電体膜３１４が接触しないようにす

る。あるいは、コンタクト孔３４１を形成する領域にある圧電体膜３１４をあらかじめエッチング除去しておくことが望ましい。尚、このコンタクト孔３４１を形成する領域における導電体膜３１６（３１６－１）はあらかじめエッチング除去してある。

【０３１２】

さらに、薄板３１９のない領域３３８において、第２の導電体膜３１６（３１６－１）上にある絶縁膜３２０にはコンタクト孔３４４が形成されており、そのコンタクト孔３４４内に導電体膜３４５が形成され、さらにその上に電極・配線３４６が形成され、圧電体膜３１４（３１４－２）の変形により圧電体膜３１４（３１４－２）の上面に発生した電荷は、導電体膜３１６－１を通って、さらにコンタクト孔３４４内の導電体膜３４５を介して、電極・配線３４６に引き出される。このようにして、圧電体膜３１４（３１４－２）の変形により圧電体膜３１４（３１４－２）の上下面に発生した互いに逆電位の電荷が、電極・配線３４３および３４６へ引き出される。

【０３１３】

薄板３１９のない領域３３９において、第１の導電体膜３１３（３１３－２）上にある圧電体膜３１４およびその上に積層している絶縁膜３２０にはコンタクト孔３３１が形成されており、そのコンタクト孔３３１内に導電体膜３３２が形成され、さらにその上に電極・配線３３３が形成され、圧電体膜３１４（３１４－３）の変形により圧電体膜３１４（３１４－３）の下面に発生した電荷は、導電体膜３１３－２を通って、さらにコンタクト孔３３１内の導電体膜３３２を介して、電極・配線３３３に引き出される。圧電体膜３１４の絶縁性が余り良くないときは、コンタクト孔３３１の側壁にあらかじめ絶縁膜を形成してコンタクト孔３３１内の導電体膜３３２と圧電体膜３１４が接触しないようにする。あるいは、コンタクト孔３３１を形成する領域にある圧電体膜３１４をあらかじめエッチング除去しておくことが望ましい。尚、このコンタクト孔３３１を形成する領域における導電体膜３１６（３１６－２）はあらかじめエッチング除去してある。

【０３１４】

さらに、薄板３１９のない領域３３９において、第２の導電体膜３１６（３１６－２）上にある絶縁膜３２０にはコンタクト孔３３４が形成されており、そのコンタクト孔３３４内に導電体膜３３５が形成され、さらにその上に電極・配線３３６が形成され、圧電体膜３１４（３１４－３）の変形により圧電体膜３１４（３１４－３）の上面に発生した電荷は、導電体膜３１６－２を通って、さらにコンタクト孔３３４内の導電体膜３３５を介して、電極・配線３３６に引き出される。このようにして、圧電体膜３１４（３１４－３）の変形により圧電体膜３１４（３１４－３）の上下面に発生した互いに逆電位の電荷が、電極・配線３３３および３３６へ引き出される。

【０３１５】

引き出された電荷のうち同極性のものを集めれば大きな電位となり、この電位の大きさから隣接する第１凹部内の圧力差Ｐ２－Ｐ１を知ることができるので、一方が既知であれば他方の圧力を求めることができ、圧力センサーとして機能する。基板をシリコン基板とした時には、同じシリコン基板内にＩＣも作製できるので、圧力センサーおよび圧力計算を行なう演算用ＩＣと一緒に１チップ化することも可能となる。

【０３１６】

以上のように、本発明は、凹部を基板の第１面にのみ形成しても圧電素子を用いた圧力センサーを作製できる。この利点は、裏面側に第２凹部を設ける必要がないこと（プロセスが複雑となる）、そのことにより表面と裏面とのパターン合わせをする必要がないこと、隣接する凹部同士のアライメントが必要がないので、隣接する凹部の間隔を狭められること、すなわち、隣接する凹部間の基板側壁を薄くできるので、より小さな圧力差でこの基板側壁を変形させることができるようになり、圧力検知の感度が向上することなどである。

【０３１７】

図１６（ｂ）は、本発明の実施形態の平面図（基板面に平行な面における断面図）であるが、第１凹部を平行に並べていけば多数のダイヤフラム部からの電位を集めることができ

て、少ない面積で大きな電位となり、圧力センサーとしての感度を高めることができる。この発明の利点は、凹部領域では配線等をパターニングする必要がないため、（配線を切断するのは第１面（表面）の平坦部分）多数の凹部を並べることができることである。第１凹部の幅をＷｃ－３、側壁の幅（厚み）をＷｓ、第１凹部の長さをＬｃ－３、第１凹部の深さをＨｃ－３とする。従来の平面的なダイヤフラムの大きさを３００μｍｘ３００μｍとして、この大きさの中に本発明の圧電素子（ダイヤフラム）が入るかを見積もる。Ｈｃ−3＝３００μｍ、Ｌｃ−3＝３００μｍとし、Ｗｓ＝５μｍ、Wc−3を３０μｍとすると、平面的なサイズ３００μｍｘ３００μｍに本発明のダイヤフラム構造は３００μｍ／３５μｍ　８個入る。1個当たり２つのダイヤフラムとなるので、１６個のダイヤフラムとなるので、従来に比べて１６倍の感度となり、従来に比較すると飛躍的に感度の良好な圧力センサーを作製できる。

【０３１８】

図１６（ｃ）は、本発明の圧電素子を用いた圧力センサーの動作を模式的に示した図である。シリコン基板側壁３２３を挟んで両サイドに第１凹部３５６および３５７が形成されている。シリコン基板側壁３２３の第１凹部３５７側には、シリコン基板側壁３２３の上に絶縁膜３１２、その上に第１の導電体膜３１３（３１３－２）、圧電体膜３１４、その上に第２の導電体膜３１６（３１６－２）、その上に絶縁膜３２０が積層されている。シリコン基板側壁３２３の第１凹部３５６側には、シリコン基板側壁３２３の上に絶縁膜３１２、その上に第１の導電体膜３１３（３１３－１）、圧電体膜３１４、その上に第２の導電体膜３１６（３１６－１）、その上に絶縁膜３２０が積層されている。シリコン基板側壁３２３の上部は薄板３５１で規制されている。シリコン基板側壁３２３の下部は薄板３５２で規制されている。図１６（ａ）との関係で言えば、薄板３５１は第１の薄板３１９に相当し、薄板３５２はシリコン基板底部３１５に相当する。

【０３１９】

薄板３５１の圧力導入孔３５４から圧力Ｐ１が印加され、圧力導入孔３５３から圧力Ｐ２が導入される。Ｐ２＜Ｐ１のとき、図１６（ｃ）に示すように、シリコン基板側壁３２３は第１凹部３５６側へ膨らみ、これに付着した圧電体膜３１４も第１凹部３５６側へ膨らむ。その結果、圧電体膜３１４（３１４－２）の上側表面および下側表面で分極し、圧電体膜３１４（３１４－２）の上側表面で発生する電荷と圧電体膜３１４（３１４－２）の下側表面で発生する電荷は逆電位となる。たとえば、圧電体膜３１４（３１４－２）の上側表面で発生する電荷をプラスとすると、下側表面で発生する電荷はマイナスとなる。圧電体膜３１４（３１４－２）の上側表面には第２の導電体膜３１６（３１６－１）が付着していて、圧電体膜３１４の下側表面には第１の導電体膜３１３（３１３－１）が付着しているので、第２の導電体膜３１６（３１６－１）と接続した電極Ｃ１と、第１の導電体膜３１３（３１３－１）と接続した電極Ｃ２との間に電位差が生じる。

【０３２０】

同様に考えて、圧電体膜３１４（３１４－３）の上側表面および下側表面で分極し、圧電体膜３１４（３１４－３）の上側表面で発生する電荷と圧電体膜３１４（３１４－３）の下側表面で発生する電荷は逆電位となる。圧電体膜３１４（３１４－２）は上側表面側に膨らんでいるが、圧電体膜３１４（３１４－３）は下側表面側に膨らんでいるので、発生する電荷の極性は圧電体膜３１４（３１４－２）と圧電体膜３１４（３１４－３）とは逆になる。上のたとえに合わせると、圧電体膜３１４（３１４－３）の上側表面で発生する電荷はマイナスとなり、下側表面で発生する電荷はプラスとなる。圧電体膜３１４（３１４－３）の上側表面には第２の導電体膜３１６（３１６－２）が付着していて、圧電体膜３１４（３１４－３）の下側表面には第１の導電体膜３１３（３１３－２）が付着しているので、第２の導電体膜３１６（３１６－２）と接続した電極Ｃ４と、第１の導電体膜３１３（３１３－２）と接続した電極Ｃ３との間に電位差が生じる。従って、同じ極性同士を接続すれば、ずなわち、Ｃ１とＣ３を接続し、Ｃ２とＣ４を接続すれば、これらの間の電位差が倍増するので、圧力に対する感度が高くなったことが分かる。このような構造をどんどんつなげていけば感度がどんどん高くなる。

【０３２１】
図１７は、図１６に示す本発明の圧電素子を用いた圧力センサーの製造方法を示す図である。基板を厚み方向の断面図で示している。尚、これまでに関しても、またこれから説明することに関しても（図１７に限らず）、これまでに説明した内容や別の実施形態で示す内容については重複するので説明していない部分もあるが、他の実施形態で説明した内容で矛盾なく適用できる所は、当該実施形態において具体的に記載していなくても適用できることは言うまでもない。
【０３２２】
図１７（ａ）に示すように、シリコン基板等の基板３１１の第１面（表側）にシリコン酸化膜等の絶縁膜３６１を形成する。その上にフォトリソ法を用いて、第１凹部を形成するためのフォトレジストパターン３６２を形成する。フォトレジストの開口部３６３は第１凹部を形成する領域である。フォトレジストは、塗布法によるレジストやシート状の感光性ドライフィルムも使用できる。あるいはインプリント法も用いることもできる。フォトレジストの厚みは、この後の第１凹部形成時に減少する分を考慮して決める。たとえば、絶縁膜３６１を使用しないで直接シリコン基板３１１にフォトレジストパターンを形成したとして、シリコン基板３１１の厚みを５００μｍ、第１凹部の深さを４００μｍとし、シリコン基板のエッチング時におけるレジストとシリコン基板のエッチング選択比を１０とし、５％のオーバーエッチングをしたとして、レジストの厚さを５０μｍとすれば良い。
【０３２３】
次に図１７（ｂ）に示すように、フォトレジストパターン３６２をマスクとして、開口部３６３に露出した絶縁膜３６１をエッチング除去する。このエッチングは異方性エッチングが望ましい。さらに、開口部３６３の絶縁膜３６１を除去した後、シリコン基板をエッチングし、第１凹部３０１や３０２を形成する。このエッチングはできるだけフォトレジストパターンに忠実にエッチングすることが望ましい。いわゆる深堀エッチング（ＤＲＩＥ）法を用いて基板３１１をエッチングする。あるいは、たとえば、磁気中性子線放電エッチング法やＣｌＦ３ガスを用いたクラスターエッチングでも垂直な側壁を有する深い凹部を形成できる。本実施形態では、第１凹部は基板３１１の第２面（裏面）まで到達（貫通）させないようにする。第１凹部の深さ（Ｈｃ１）は、基板厚み（Hsub）の９５％～８０％程度にする。９５％を超えるとエッチングバラツキ等により第１凹部の底部の基板３１５の厚みが薄くなりすぎて強度が小さくなりすぎ、場合によっては第２面まで貫通してしまう恐れがある。また、第１凹部の深さは、ダイヤフラムの特性によって決めることであるから、８０％未満の深さでも良いが、基板３１１をできるだけ使用するという意味では第１凹部の深さは８０％以上が良い。尚、本発明の圧力センサーは占有面積を非常に小さくできるとともに１つ１つの素子をつなげて感度を上げることができるので、第１凹部の深さを８０％未満として余り深くせず、導電体膜や圧電体膜の被覆性を向上させて、圧力検出の感度に関しては多数並べて向上させるという方法もある。
【０３２４】
さらに、この方が第１凹部を略垂直パターンとして作製しやすく、また第１凹部３０１および３０２間の基板側壁323の強度も向上できるという利点がある。基板３１１の厚みＨｓｕｂは１０～２０００μｍ、第１凹部の深さＨｃ１は１～１５００μｍ、第１凹部の幅Ｗｃ１は１～２００μｍ、ダイヤフラムとなる第１凹部間の基板側壁の幅Ｗｓは０．１μｍ～１００μｍ、第１凹部の長さ（紙面に垂直方向の幅で、基板側壁の長さとほぼ等しい）Ｌｓは１～１５００μｍであるが、基本的には使用される基板材料や圧電膜材料の特性、適用する圧力によって適宜決定する。また、技術的問題がクリアされれば、もっと小さな下限値やもっと大きな上限値でも良い。基板側壁３２３の幅Ｗｓはダイヤフラムの特性を決定するので特に精度良く作製する必要があり、レジストマスク｛３６２（３６２－２）｝にできるだけ忠実に垂直に近い形状で形成することが望ましい。尚、基板３１１が薄い場合（たとえば、１００μｍ以下の厚み）には、基板３１１の第２面（裏面）にサポート基板を付着してプロセス中に変形しないようにすれば良い。

【０３２５】
基板側壁３２３の最大たわみWmaxは概略以下で見積もることができる。
$Wmax = \alpha * z * h^2 a^2 / (E y^3)$
ここで、ｚは圧力差（ｚ＝P2－P1）、ｈは凹部の深さ（ｈ＝Hc1）、ａは凹部の長さ（ａ＝Ｌｓ）、Ｅはヤング率、ｙは基板側壁幅（ｙ＝Ｗｓ）、αはダイヤフラムの形状によって決まる定数である。シリコンのヤング率はE＝１００ＧＰａ～２００ＧＰａ（結晶方位依存性あり）である。ｈ＝ａ＝３０μｍ（正方形状ダイヤフラム）には、α＝０．０１３８となり、Wmaxは約60ｚ／ｙ^3（μｍ）となる。ｙ＝３μｍとすれば、ｚ＝１atmで、Wmaxは約2.2μｍとなる。ｈ＝３０μｍ、ａ＝６０μｍ（長方形ダイヤグラム）には、α＝０．０２７７となり、Wmaxは約120ｚ／ｙ^3（μｍ）となる。ｙ＝３μｍとすれば、ｚ＝１atmで、Wmaxは約4.4μｍとなる。ヤング率のもっと小さなポリマーやゴムを用いればさらに変形量は大きくなる。
【０３２６】
次に図１７（ｃ）に示すように、フォトレジストパターン３６２や絶縁膜３６１をリムーブした後（絶縁膜３６１は必要な場合には残しても良い）に、絶縁膜３１２、下部電極となる第１の導電体膜３１３、圧電体膜３１４、上部電極となる第２の導電体膜３１６を積層する。絶縁膜３１２は基板と第１の導電体膜３１３とのリークを防止する目的で形成され、シリコン酸化膜（ＳｉＯｘ）、シリコン酸窒化膜（ＳｉＯｘＮｙ）、シリコン窒化膜（ＳｉＮｙ）などであり、ＣＶＤ法、ＰＶＤ法、熱酸化法で形成される。厚みは１００ｎｍ～２０００ｎｍである。基板がガラスや石英やセラミックやポリマーやゴム等の絶縁体である時には絶縁膜３１２を形成しなくても良い。（第１の導電体膜と基板が密着性が悪いなどの時には、密着性等の向上のために絶縁膜を形成する。）第１の導電体膜３１３は、タングステン、モリブデン、アルミニウム、銅、金、ニッケル、白金、酸化イリジウム、イリジウム、クロム等の各種金属、これらの合金、各種シリサイド、導電性多結晶（アモルファス）シリコン、導電性ポリマー等であるが、密着性向上のためにこれらの導電体膜を形成する前に、チタン、窒化チタン、クロム、タンタル、窒化タンタル等を形成しても良い。第１の導電体膜の厚みは、たとえば、１００ｎｍ～２０００ｎｍで、好適には５００ｎｍ～１５００ｎｍである。
【０３２７】
第１の導電体膜３１３を積層した後、第１凹部３０１側の第１の導電体膜３１３－１と第１凹部３０２側の第１の導電体膜３１３－２とを分離する。たとえば、第１凹部３０１と３０２で挟まれた基板側壁３２３の上面３１７をフォトリソ法で窓開けして、導電体膜３１３をエッチングする。基板側壁３２３の幅Ｗｓが５μｍ以下のときには、この窓開けも1～２μｍ幅となるが、ドライエッチングはもちろんウエットエッチングでも可能なレベルである。さらに、他の領域において、第１導電体膜３１３の配線パターンを形成する必要がある場合には、そのためのフォトリソによるパターン形成および第１の導電体膜３１３のエッチングが必要となる。たとえば、導電体膜が白金である場合には、ウエットエッチング液としてシアン系水溶液、希釈王水、塩酸と過酸化水素水の混合液等がある。ドライエッチングの場合には、たとえば、Cl_2、S_2Cl_2、$SiCl_4$、BCl_3、CCl_4等の塩素系ガス（これらにＡｒ、ＣＯやO_2を加えて最適化する）を用いて白金をエッチングできる。
【０３２８】
導電体膜３１３をパターニングした後、圧電体膜３１４を形成する。圧電体膜は、たとえばチタン酸ジルコン酸鉛（ジルコニウム酸・チタン酸鉛（$Pb(Zr_XTi_{1-X})O_3$　0＜ｘ＜1）とも呼ばれ、いわゆるＰＺＴ）、ＰＬＴ（$PbLa_XTi_{1-X}O_3$）、ＰＬＺＴ、$SrTiO_3$、$BaTiO_3$、ＢＳＴ（$Ba_XSr_{1-X}TiO_3$）、ＳＢＴ（$SrBi_2Ta_2O_9$）、ＫＮＮ（$K_{0.5}Na_{0.5}NbO_3$）や、ＫＮ（$KNbO_3$）、ＮＮ（$NaNbO_3$）、ＫＮＮに不純物（例えば、Ｌｉ，Ｎｂ，Ｔａ，Ｓｂ，Ｃｕなど）を添加したものなどのＫＮＮ系材料、BLT（ビスマス-ランタン-タンタル）、チタン酸バリウム、チタン酸鉛、ニオブ酸カリウム、ニオブ酸リチウム、タンタル酸リチウム、タングス

テン酸ナトリウム、酸化亜鉛、窒化ガリウム、リチウムテトラボレート等のペロブスカイト構造やタングステン－青銅構造を持つセラミックスであり、あるいは石英、水晶、ロッシェル塩、トパーズ、電気石（トルマリン）、ベルリナイト（リン酸アルミニウム）、窒化アルミニウム、リン酸ガリウム、ガリウムヒ素などであり、あるいは圧電性ポリマー｛たとえば、ポリフッ化ビニリデン（ＰＶＤＦ）｝などである。

【０３２９】

圧電体膜の積層方法として、その圧電体をターゲットとしたスパッタリング法、蒸着法、ＣＶＤ法、ＭＯＣＶＤ（Metal Organic Chemical Vapor Deposition：有機金属化学気相蒸着）法、レーザーアブレーション法（ＰＬＡＤ：Pulsed Laser Ablation Deposition），塗布法、スクリーン印刷法、ゾルゲル法（たとえば、ＰＺＴのような誘電体材料を有機溶媒に溶解させた溶液を、スピンコートにより１層当たり約５０ｎｍ程度の厚さで塗り、これを３５０℃程度のホットプレート上で仮焼成し、この作業を３～４回繰り返した後に急速加熱炉を用いて約７００℃で急速に焼結させる）、エアロゾル堆積法、化学的溶液積層（ｃｈｅｍｉｃａｌ ｓｏｌｕｔｉｏｎ ｄｅｐｏｓｉｔｉｏｎ、ＣＳＤ）法などであり、圧電体膜の積層後適切な熱処理を行なって圧電性や信頼性を高めることもできる。この圧電体膜の厚みは、０．１μｍ～１００μｍであり、膜質向上および反り量低減のためには好適には０．５μｍ～２０μｍである。第１凹部内の略垂直な側壁にできるだけ均一性良く（厚みバラツキを小さく）積層することが望ましい。スパッタリング法、蒸着法、ＣＶＤ法、ＭＯＣＶＤ法では積層した状態で、第１凹部内の略垂直な側壁に忠実に近い状態で積層できる。液状ポリマーやゲル状物質を塗布等する場合は、第１凹部内に厚くたまるので、インプリント法等を用いて、略垂直な側壁に忠実に近い状態で形成することができる。

【０３３０】

圧電体膜３１４は、第１凹部以外は必要ないので、不要な部分（たとえば、図１７（ｃ）における電極取り出し領域３６４）からエッチング除去しても良い。マスクを用いてスクリーン印刷法やスパッタリング法で圧電体膜を積層すればこのエッチング除去工程は不要となる。フォトリソ法を用いてレジストをパターニングするときには、微細なパターンを形成する必要はないので、プロセスは簡単である。たとえば、ＰＺＴの場合ＨＦとＨＮＯ$_3$系のエッチング液でエッチングしても良い。ドライエッチングの場合にはフッ素系ガスや塩素系ガスを用いて行なうと良い。尚、この上に第２の導電体膜を形成するが、圧電体膜のエッチング除去された段差で導電体膜のステップカバレッジが悪くならないように、テーパーエッチすることが望ましい。あるいは、第２の導電体膜３１６が圧電体膜３１４の段差部をまたがないように第２の導電体膜３１６をパターニングする方法もある。あるいは、圧電体膜３１４が絶縁体であるときには、リークを心配する必要がないので、そのまま残しておくこともできる。ただし、第１の導電体膜３１３の取り出し電極を形成する部分からは圧電体膜３１４を除去しておくことが望ましい。圧電体膜３１４を残したままコンタクト孔を形成すると、コンタクト孔の深さが圧電体膜３１４の厚み分深くなる。この結果コンタクト孔形成時間が長くなるとともに、異なる層（絶縁膜と圧電体膜）を連続してエッチングするのでエッチング条件が複雑になる。さらに、コンタクト孔が深くなるとコンタクト孔内に形成する導電体膜の被覆性が問題になり、これを解決する導電体膜の形成条件も複雑になり、コンタクトサイズを大きくしたり、あるいはコンタクトにテーパーをつけるというプロセスも必要になる。

【０３３１】

圧電体膜３１４を形成した後に、第２の導電体膜３１６を形成する。第２の導電体膜３１６は、タングステン、モリブデン、アルミニウム、銅、金、ニッケル、白金、酸化イリジウム、イリジウム、クロム等の各種金属、これらの合金、各種シリサイド、導電性多結晶（アモルファス）シリコン、導電性ポリマー等であるが、密着性向上のためにこれらの導電体膜を形成する前に、チタン、窒化チタン、クロム、タンタル、窒化タンタル等を形成しても良い。第２の導電体膜の厚みは、たとえば、１００ｎｍ～２０００ｎｍで、好適には５００ｎｍ～１５００ｎｍである。

【０３３２】
第２の導電体膜３１６を積層した後、第１凹部３０１側の第２の導電体膜３１６－１と第１凹部３０２側の第１の導電体膜３１６－２とを分離する。たとえば、第１凹部３０１と３０２で挟まれた基板側壁３２３の上面３１８をフォトリソ法で窓開けして、導電体膜３１３をエッチングする。基板側壁３２３の幅Ｗｓが５μｍ以下のときには、この窓開けも1～２μｍ幅となるが、ウエットエッチングでも可能なレベルである。また、第１の導電体膜３１３からの引き出し電極を形成する領域３６４からも第２の導電体膜３１６を除去しておくことが望ましい。何故なら、第１の導電体膜３１３からの引き出しコンタクト孔内に第２の導電体膜３１６が露出するからである。さらに、他の領域において、第２導電体膜３１６の配線パターンを形成する必要がある場合には、そのためのフォトリソによるパターン形成および第２の導電体膜３１６のエッチングが必要となる。
【０３３３】
たとえば、導電体膜が白金である場合には、ウエットエッチング液としてシアン系水溶液、希釈王水、塩酸と過酸化水素水の混合液等がある。ドライエッチングの場合には、たとえば、Cl_2、S_2Cl_2、$SiCl_4$、BCl_3、CCl_4等の塩素系ガス（これらにＡｒ、ＣＯやO_2を加えて最適化する）を用いて白金をエッチングできる。第２の導電体膜がアルミニウムの場合には、ウエットエッチング液として混酸水（硝酸、酢酸、燐酸、水）、ドライエッチングガスとしては、Cl_2、S_2Cl_2、$SiCl_4$、BCl_3、CCl_4等の塩素系ガス（これらにＡｒ、ＣＯやO_2を加えて最適化する）がある。
【０３３４】
次に、図１７（ｄ）に示すように、第２の導電体膜３１６をパターニングし、適切な熱処理等を行なった後に、絶縁膜３２０を積層する。この絶縁膜３２０は、圧電素子や導電体膜３１６を保護する膜である。絶縁膜３２０として、たとえばシリコン酸化膜（ＳｉＯｘ）、シリコン窒化膜（ＳｉＮｙ）、シリコン酸窒化膜（ＳｉＯｘＮｙ）であり、ＣＶＤ法、ＰＶＤ法、塗布法等で積層する。あるいは絶縁膜３２０はポリイミド等の有機膜でも良い。特に感光性有機膜（たとえば、感光性ポリイミド）であれば、この後レジスト等を用いる必要がなくこの感光性有機膜を直接露光しパターニングできる。塗布法を用いたときには凹部内にも厚く堆積するので、たとえばインプリント法を用いて凹部内の絶縁膜を略垂直な側壁パターンにできるだけ忠実に形成することができる。
【０３３５】
次に第１凹部３０１および３０２をふさぐ薄板３１９を付着させる。次に第１凹部３０１へ圧力を印加する圧力導入孔３２１、第１凹部３０２へ圧力を印加する圧力伝達孔３２２、コンタクト領域３３８、３３９など薄板がなくても良い部分（あるいは薄板がない方が良い部分）における薄板３１９を除去する。あるいは、薄板３１９を付着する前にこれらの部分を開口した薄板をアライメントして基板３１１の第１面に付着させる方法もある。別工程で、パターンのない薄板を用いて、フォトリソ法および薄板のエッチングを用いて別途開口した薄板を作製しておけば、本発明の圧力センサーの製造プロセス工程や時間に影響は与えない。
【０３３６】
図１７（ｄ）においては、圧力導入孔３２１を第１凹部３０１に、圧力導入孔３２２を第１凹部３０２の両方を形成しているが、片方だけを形成した場合は、圧力導入孔のない第１凹部（たとえば、第１凹部３０２とする）は常に同じ圧力に保たれている（これを圧力Ｐ０とする）ので、隣接する他の第１凹部（たとえば、第１凹部３０１）の圧力Ｐ１とＰ０との圧力差によって、基板側壁３２３が変形する。Ｐ０は、薄板３１９を付着させたときの圧力とほぼ等しいので、真空に近い低圧状態で薄板３１９を付着させればＰ０はほぼ０気圧となり、大気圧で薄板３１９を付着させればＰ０はほぼ１気圧となる。従って基準圧力に対する圧力を検出する圧力センサーを作製できる。尚、薄板３１９を付着して第１凹部を塞いで密閉した後に、薄板の付着を確実にするための熱処理を行なったり、その後のプロセスで熱処理が行なわれたりして、薄板付着に用いた接着剤から溶媒等のアウトガスが発生し、気密にした第１凹部内の圧力Ｐ０が変化する可能性がある。従って、接着剤

を使用しない接着方法（たとえば、常温接合法）を用いたり、あるいはアウトガスを吸着する吸着剤を第１凹部内に入れておいたりする方法を採用しても良い。

【０３３７】

次に、薄板３１９のない領域３３８および３３９において、電極・配線を作製する。領域３３８において、第２の導電体膜３１６および圧電体膜３１４のない領域で、第１の導電体膜３１３上の絶縁膜３２０にフォトリソ法および絶縁膜３２０のエッチングによりコンタクト孔３４１を形成する。コンタクト孔３４１に導電体膜３４２を積層し、さらに電極配線用の導電体膜３４３を積層し、電極・配線パターン３４３をフォトリソ法および導電体膜３４３のエッチングにより形成する。導電体膜３４２と３４３は兼用することもできる。また、第２の導電体膜３１６上の絶縁膜３２０にフォトリソ法および絶縁膜３２０のエッチングによりコンタクト孔３４４を形成する。コンタクト孔３４４に導電体膜３４５を積層し、さらに電極配線用の導電体膜３４６を積層し、電極・配線パターン３４６をフォトリソ法および導電体膜３４６のエッチングにより形成する。導電体膜３４５と３４６は兼用することもできる。また、これらのプロセスは同時に行なうこともできる。

【０３３８】

領域３３９においては、第１の導電体膜３１３上に圧電体膜３１４を残している状態を示している。圧電体膜３１４が残っている場合は、第１の導電体膜３１３へのコンタクト孔３３１は、フォトリソ法並びに、絶縁膜３２０および圧電体膜３１４をエッチングして形成する。次にコンタクト孔３３１内に導電体膜３３２を積層し、さらに電極配線用の導電体膜３３３を積層し、電極・配線パターン３３３をフォトリソ法および導電体膜３３３のエッチングにより形成する。導電体膜３３２と３３３は兼用することもできる。また、第２の導電体膜３１６上の絶縁膜３２０にフォトリソ法および絶縁膜３２０のエッチングによりコンタクト孔３３４を形成する。コンタクト孔３３４に導電体膜３３５を積層し、さらに電極配線用の導電体膜３３６を積層し、電極・配線パターン３３６をフォトリソ法および導電体膜３３６のエッチングにより形成する。導電体膜３３５と３３６は兼用することもできる。また、これらのプロセスは同時に行なうこともできるが、圧電体膜３１４のエッチングを加味したプロセス条件を設定する必要がある。このように、圧電体膜３１４を残しておくとコンタクト孔および導電体膜の形成プロセスが複雑になるので、好適には圧電体膜３１４は除去しておいても良い。もちろん、領域３３８および３３９のコンタクト孔や電極配線パターンは同じ工程で行なうことができる。

【０３３９】

以上の製造プロセスによって凹部を基板の第１面側にのみ形成し、隣接する凹部間の基板側壁上に導電体膜によって挟まれた圧電体膜を作製し、隣接する凹部間の圧力差によって変形する基板側壁とともに圧電体膜が変形し、圧電体膜の表面に電荷が発生し、その上下にある導電体膜間で電位が生じる。あらかじめ凹部間の圧力差と圧電体膜の上下の電極・配線間における電位との関係を求めておけば、逆にこの発生した電位から凹部間の圧力差を計算することができる。あるいは、圧電体膜の上下の導電体膜（電極・配線）間に電界をかけると、圧電体膜が変形し、圧電体膜が付着した基板側壁が同様に変形する。この基板側壁の変化によって隣接する凹部間に圧力差を生じさせることができる。

【０３４０】

図１８（ａ）は、図１６、図１７で示した実施形態と類似するが、本実施形態は凹部が第１面（表面）から第２面（裏面）に貫通しているものである。基板４１１はサポート基板４００に付着し、第１凹部４０１、４０２、４０３は第１面から第２面側に貫通している。すなわち、第１凹部４０１、４０２、４０３の底部はサポート基板４００となっている。第１面側に、絶縁膜４１２、第１の導電体膜４１３、圧電体膜４１４、第２の導電体膜４１６、絶縁膜４２０が積層している。これらの積層膜構造は図１６、図１７で示した実施形態と同じである。第1面側の絶縁膜４２０上に薄板４１９が付着し、第１凹部４０１、４０２、４０３をカバーして保護している。第１凹部４０１の上部の薄板４１９には圧力導入孔４２５が、第１凹部４０２の上部の薄板４１９には圧力導入孔４２６が、第１凹部４０１の上部の薄板４１９には圧力導入孔４２７が、開いている。また、電極・配線を

形成すべき領域４３８および４３９の薄板４１９は除去されている。領域４３８には、第１の導電体膜４１３（４１３－１）に接続するコンタクト孔４４１には導電体膜４４２が形成され、その上に電極・配線４４３が形成されている。また、第２の導電体膜４１６（４１６－１）に接続するコンタクト孔４４４には導電体膜４４５が形成され、その上に電極・配線４４６が形成されている。領域４３９には、第１の導電体膜４１３（４１３－３）に接続するコンタクト孔４３１には導電体膜４３２が形成され、その上に電極・配線４３３が形成されている。また、第２の導電体膜４１６（４１６－３）に接続するコンタクト孔４３４には導電体膜４３５が形成され、その上に電極・配線４３６が形成されている。

【０３４１】

第１凹部４０１の両側の圧電体を４１４－１、４１４－２、第１凹部４０２の両側の圧電体を４１４－３、４１４－４、第１凹部４０３の両側の圧電体を４１４－５、４１４－６とする。基板側壁４２３は、第１凹部４０１の圧力Ｐ１と第１凹部４０２の圧力Ｐ２との差Ｐ１－Ｐ２によって変形する。Ｐ２＞Ｐ１のとき、基板側壁４２３は第1凹部４０１側に膨らむ。この変形に伴い圧電体膜４１４（４１４－２）も第１凹部４０１側へ膨らみ、圧電体膜４１４（４１４－２）の表面側および裏面側で分極して、それぞれに逆電荷が発生する。圧電体膜４１４（４１４－２）の裏面側に発生した電荷を第１の導電体層４１３（４１３－１）およびコンタクト孔内導電体層４４２を通して電極・配線４４３へ引き出すことができる。圧電体膜４１４（４１４－２）の表面側に発生した電荷を第２の導電体層４１６（４１６－１）およびコンタクト孔内導電体層４４５を通して電極・配線４４６へ引き出すことができる

【０３４２】

Ｐ２＞Ｐ１のとき、圧電体膜４１４（４１４－３）も第１凹部４０１側へ膨らみ（第１凹部４０２側で凹み）、圧電体膜４１４（４１４－３）の表面側および裏面側で分極して、それぞれに逆電荷が発生する。圧電体膜４１４（４１４－３）の裏面側に発生した電荷を第１の導電体層４１３（４１３－２）を通して外側電極・配線（図１８（ａ）においては示されていない）へ引き出すことができる。圧電体膜４１４（４１４－３）の表面側に発生した電荷を第２の導電体層４１６（４１６－２）を通して外側電極・配線（図１８（ａ）においては示されていない）へ引き出すことができる。圧電体膜４１４（４１４－２）と圧電体膜４１４（４１４－３）は同じ側に変形しているが、第１導電体膜４１３および第２導電体膜４１６から見れば逆の変形になっているので、第１の導電体層４１３（４１３－１）と第２の導電体層４１６（４１６－２）とが同じ極性であり、第２の導電体層４１６（４１６－１）と第１の導電体層４１３（４１３－２）とが同じ極性である。従って、第１の導電体膜４１３は基板側壁４２３の上部４１７（４１７－１）で切れており、第２の導電体膜４１６は基板側壁４２３の上部４１８（４１８－１）で切れている。

【０３４３】

第１凹部４０３の圧力をＰ３とすると、Ｐ２＞Ｐ３のとき、基板側壁４２４は第1凹部４０３側に膨らむ。この変形に伴い圧電体膜４１４（４１４－５）も第１凹部４０３側へ膨らみ、圧電体膜４１４（４１４－５）の表面側および裏面側で分極して、それぞれに逆電荷が発生する。圧電体膜４１４（４１４－５）の裏面側に発生した電荷を第１の導電体層４１３（４１３－３）およびコンタクト孔内導電体層４３２を通して電極・配線４３３へ引き出すことができる。圧電体膜４１４（４１４－５）の表面側に発生した電荷を第２の導電体層４１６（４１６－３）およびコンタクト孔内導電体層４３５を通して電極・配線４３６へ引き出すことができる

【０３４４】

Ｐ２＞Ｐ３のとき、圧電体膜４１４（４１４－４）も第１凹部４０３側へ膨らみ（第１凹部４０２側で凹み）、圧電体膜４１４（４１４－４）の表面側および裏面側で分極して、それぞれに逆電荷が発生する。圧電体膜４１４（４１４－４）の裏面側に発生した電荷を第１の導電体層４１３（４１３－２）を通して外側電極・配線（図１８（ａ）においては示されていない）へ引き出すことができる。圧電体膜４１４（４１４－４）の表面側に発

生した電荷を第２の導電体層４１６（４１６－２）を通して外側電極・配線（図１８（ａ）においては示されていない）へ引き出すことができる。圧電体膜４１４（４１４－５）と圧電体膜４１４（４１４－４）は同じ側に変形しているが、第１導電体膜４１３および第２導電体膜４１６から見れば逆の変形になっているので、第１の導電体層４１３（４１３－３）と第２の導電体層４１６（４１６－２）とが同じ極性であり、第２の導電体層４１６（４１６－３）と第１の導電体層４１３（４１３－２）とが同じ極性である。従って、第１の導電体膜４１３は基板側壁４２３の上部４１７（４１７－２）で切れており、第２の導電体膜４１６は基板側壁４２３の上部４１８（４１８－２）で切れている。

【０３４５】

圧電体膜４１４（４１４－３）と圧電体膜４１４（４１４－４）は変形方向が逆であるが、第１導電体膜４１３および第２導電体膜４１６から見れば同じ方向の変形になっているので、圧電体膜４１４（４１４－３）に面している導電体膜と圧電体膜４１４（４１４－４）に面している導電体膜はつながっていて良い。すなわち、４１３（４１３－２）および４１６（４１６－２）は圧電体膜４１４（４１４－３）および圧電体膜４１４（４１４－４）の間で連続している。従って、凹部内で導電体膜を切断するフォトリソ工程やエッチングを行なう必要がないので、プロセスとして複雑な工程はない。たとえば、導電体膜４１３や４１６をエッチングするとき、これらの導電体膜の上にフォトレジストを塗布する。液状のフォトレジストは凹部（４１０１、４０２、４０３）へも入ってこの凹部内では厚くなる。あるいはフォトレジストがフィルム状のシートタイプの場合は基板の第１面側の導電体膜上に感光性のドライフィルムを付着して軟化させると、凹部内に入り込むので凹部領域は厚くなる。フォトレジストを開口する部分は基板側壁の上面や第１面の平坦部であり、フォトレジストの厚みは厚くはない。フォトレジストがポジレジストの場合、この開口部分に露光すれば良いので、薄いフォトレジスト内を完全に露光することができるから、導電体膜を除去する部分はレジストを除去できる。それ以外の部分には光は照射されないので、レジストは除去されず被覆されている。従って全く問題なく導電体膜の必要な部分を除去できる。フォトレジストがポジレジストの場合は、導電体膜を除去しない部分を露光するが凹部内の厚いレジストの奥まで光を通す強度で露光すれば良い。あるいは、凹部内のレジストの上部だけ露光すれば現像時には凹部の内部まで現像液が入らないので、結局凹部領域はレジストで被覆されている。導電体膜を除去したい部分はレジストが薄くなっているので、光が回り込んで解像度が悪くなるが、導電体膜を除去したい部分として１μｍ以上を取れば問題はない。従って全く問題なく導電体膜の必要な部分を除去できる。

【０３４６】

このように、凹部が第１面から第２面に貫通していても本発明の圧電素子を用いた圧力センサーを適用できる。この貫通した凹部を有する圧力センサーは、凹部のエッチングのときに終点検出を考慮する必要がないという利点がある。図１６、図１７において示した、第１凹部のエッチングを基板内でストップさせる方法は、時間管理でエッチングする必要があるので、場所によって深さが異なる。すなわち、深堀エッチングのバラツキ精度により場所によって第１凹部の深さが異なる。これに対して、貫通させる本実施形態は、貫通孔の深さは基板厚と同じくなる。深堀エッチングによる基板のエッチング速度とサポート基板４００のエッチング速度の選択比を大きく取る条件によって基板エッチングを行なうことにより、基板内のすべての場所で凹部の貫通を完了したとしても、すなわち深堀エッチング時のオーバーエッチングを大きく取ったとしても、サポート基板４００は殆どエッチングしないようにできる。エッチング選択比を１０としたときに、基板厚みが５００μｍとして、深堀エッチングを１０％オーバーエッチングを行なったときに、（エッチングバラツキは通常５％程度であるから、１０％オーバーエッチングによって、基板内のすべての領域で貫通した凹部を作製できる。）サポート基板４００は最大で、５μｍしかエッチングされない。基板４１１をシリコン、サポート基板をガラスとしたときに、エッチング選択比１０は問題なく達成できる。このように、貫通した凹部を用いることにより精度のよいダイヤフラム構造を作製できる。

【０３４７】
上記はサポート基板をそのまま第２の薄板として使用する場合であるが、貫通した凹部を形成した後、サポート基板を外して、新しい第２の薄板を基板４１１の裏面に付着させれば、第２の薄板は全くエッチングされていないので、精度の良い凹部を作製できる。
さらにエッチング精度を高める方法として、サポート基板を付着させずに基板のまま貫通した凹部を形成すれば良い。このときは、オーバーエッチングを大きく取っても貫通した凹部があいているだけなので、サポート基板が削れるということもない。貫通凹部を形成した後に、第２の薄板を付着させれば良い。
【０３４８】
接着剤を用いる場合は、その後のプロセスで接着能力が悪くなるものや変質したりするもの、アウトガスなどが出るものなどは用いないようにする。従って、熱硬化性接着剤が望ましい。しかし、熱軟化性接着剤も用いることもできる。たとえば、その後のプロセス温度の最高温度よりも高い温度で軟化し、その最高温度よりも低い温度では確実に付着する接着剤を用いる。この接着剤を用いれば、圧力センサー素子が完成した後に、最高温度よりも高い温度でサポート基板４００を基板４１１から取り外して、別のサポート基板に交換することもできる。サポート基板４００として、銅、鉄、ニッケル、各種合金、各種シリサイド、導電性ポリマー等の導電性基板を使用することもできる。これらは熱伝導性も良いし、静電気対策にも効果がある。これらの導電性基板の付着方法も上述した方法を使用できる。導電性基板の場合には、基板４１１とのエッチング選択比を大きく取れるので、サポート基板を殆どエッチングせずに基板４１１の貫通した凹部を形成できる。
【０３４９】
サポート基板４００の厚みは、基板４１１に付着するプロセス、第１凹部を形成するときに基板４１１は貫通するがサポート基板は貫通しないようにする条件、基板４１１を貫通した第１凹部が形成された後のプロセスでも損傷したり破壊したりしない程度の厚み、さらには個片化した後の完成品を取り扱っても問題ない程度の厚み、外側の圧力によってサポート基板が変形しない程度の厚み等によって決められる。従って、サポート基板４００の厚みは通常は１００μｍ～２０００μｍであり、もっと薄くする場合は全体のプロセス条件を考慮し、プロセス中に変形したり損傷しないような厚みを選定し、さらにこの後のプロセスで反りが大きくならないように厚みを選定する必要もある。
【０３５０】
尚、図１３（ａ）に示した場合と同様に、第１の導電体膜からの引き出し電極を裏面側から取り出すこともできる。たとえば、凹部の一部においてサポート基板４００を除去して絶縁膜４１２にコンタクト孔を開けて第1の導電体膜４１３を露出させて電極・配線を接続すれば良い。コンタクト孔を開ける部分におけるサポート基板４００を除去したものを裏面に付着すれば、サポート基板４００を付着した後にサポート基板４００を除去するプロセスも必要がなくプロセスが簡単になる。このように裏面側から第１の導電体膜からの引き出し電極を取れば、圧電体膜４１４をエッチング除去する必要もない。圧電体膜４１４のエッチングが困難である場合や圧電体膜４１４の厚みが厚い場合には、このような裏面からの引き出し電極も有利である。
【０３５１】
図１８（ｂ）は、圧電体基板体に貫通する凹部を有する圧力センサーを示す図である。圧電体基板５１１に第１面（表面）から第２面（裏面）に貫通する凹部５１６（５１６－１、５１６－２、５１６－３、５１６－４、５１６－５）が形成されている。圧電体基板５１１の裏面にはサポート基板５１３が付着している。凹部５１６を形成前にサポート基板５１３が圧電体基板５１１に付着している場合は、凹部５１６を形成時にサポート基板５１３における凹部５１６の部分もエッチングされて凹部が形成されるが、サポート基板５１３のエッチング速度の遅い条件を選定して凹部５１６を形成することにより、サポート基板５１３のエッチング量を少なくすることができるか。殆どエッチングされない（凹部が形成されない）ようにできる。いずれにしてもサポート基板５１３における凹部はサポート基板５１３の裏面（圧電体基板５１１と付着する面を表面とする）には貫通しない。

凹部５１６を形成した後にサポート基板５１３を圧電体基板５１１に付着した場合には、サポート基板５１３に凹部は形成されない。

【０３５２】

凹部５１６は略直方体形状に基板５１１に形成されている。隣接する凹部５１６同士に挟まれた圧電体基板が基板側壁となって、この圧電体基板側壁が隣接する基板５１６内の圧力差によって圧電体基板側壁が変形する。いわゆるこの圧電体基板側壁はダイヤフラムの役割を果たす。この変形によって圧電体基板側壁の表面に電荷が分極する。１つの圧電体基板側壁をみたときに一方が凸状に変形すると反対側は凹状に変形するので、圧電体基板側壁の一方の変形面に発生する電荷と他方の変形面に発生する電荷は逆になる。従って、これらの両面に発生する電荷を外部電極へ取りだすことによって、これらの電極の間に電位差を生じる。

【０３５３】

基板側壁５１１－２は凹部５１６－１と５１６－２によって形成される。基板側壁５１１－３は凹部５１６－２と５１６－３によって形成される。基板側壁５１１－４は凹部５１６－３と５１６－４によって形成される。基板側壁５１１－５は凹部５１６－４と５１６－５によって形成される。基板５１１－１の片面は凹部５１６－１であるが、反対側には凹部５１６は形成されていない。また、基板５１１－６の片面は凹部５１６－５であるが、反対側には凹部５１６は形成されていない。あるいは、隣接する凹部５１６はかなり離間しているので、圧力差によって変形しない。

【０３５４】

これらの凹部５１６内および圧電体基板５１１の第１面に導電体膜５２１が形成される。凹部５１６内の基板側壁５１１－２～５には導電体膜５２１が直接接している。通常隣の凹部５１６は圧力が異なるので、基板側壁は変形する。たとえば、凹部５１６－１と凹部５１６－２の圧力は異なるので、その間の基板側壁５１１－２は変形する。たとえば、、凹部５１６－１内の圧力がＰ１、凹部５１６－２の圧力がＰ２であり、Ｐ１＜Ｐ２の時は基板側壁５１１－２は凹部５１６－１側へ凸状となり凹部５１６－２側は凹状となる。従ってこれらの間を導電体膜５２１で接続すると、発生する電荷が相殺されて殆ど電荷を外部へ引き出せない。そこで、凹部内の圧力が異なる凹部を接続して形成されている導電体膜５２１は、接続しないようにこれらの間で除去する。たとえば、基板側壁５１１－２の上面における５２２－２の部分で導電体膜５２１をエッチング除去する。これによって、凹部５１６－１側の導電体膜５２１－１は凹部５１６－２側の導電体膜５２１－２は接続していない。同様に、基板側壁５１１－３の上面における５２２－３の部分で導電体膜５２１をエッチング除去する。これによって、凹部５１６－２側の導電体膜５２１－２は凹部５１６－３側の導電体膜５２１－３は接続していない。同様に、基板側壁５１１－４の上面における５２２－４の部分で導電体膜５２１をエッチング除去する。これによって、凹部５１６－３側の導電体膜５２１－３は凹部５１６－４側の導電体膜５２１－４は接続していない。同様に、基板側壁５１１－５の上面における５２２－５の部分で導電体膜５２１をエッチング除去する。これによって、凹部５１６－４側の導電体膜５２１－４は凹部５１６－５側の導電体膜５２１－５は接続していない。尚、凹部５１６内が同じ圧力になる場合にはこれらの凹部５１６内の基板側壁は同じ形状で変形し、発生する電荷は同極なので、これらの凹部内に形成された導電体膜５２１は接続していても良い。また、導電体膜５２１を配線として使用する場合も、不要な部分、たとえば圧電体基板５１１の平坦な第１面（表面）状の５２２－１や５２２－６でも導電体膜５２１を除去する。

【０３５５】

導電体膜５２１上に絶縁膜５２５を形成する。この絶縁膜５２５は圧力センサーおよび導電体膜５２１を保護する。特に凹部５１６内には外気が入る場合があるので、凹部内の導電体膜５２１が外気中の水分や腐食性ガスなどで変質するのを防止する。基板５１１の第１面（表面）において、絶縁膜５２５上に薄板５２３を付着させる。この薄板５２３には、圧力導入孔５２６（５２６－１、２、３、４、５）が形成される。この圧力導入孔からそれぞれの凹部へ適切な圧力が導入される。また、導電体膜５２１からの引き出し電極を

形成する領域５２７（５２７－１、２）の薄板５２３も除去しておく。あるいは、薄板５２３を絶縁膜５２５上に付着する前にこれらの領域に対応する部分を除去しておいたパターニングされた薄板５２３を絶縁膜５２５上に付着しても良い。薄板５２７のない領域にコンタクト孔５２８（５２８－１、２）を形成しこれらの孔内に導電体膜を形成し、さらに外部への接続電極５２９（５２９－１、２）を形成する。

【０３５６】

以上のようにして、圧電体基板５１１内に第１面（表面）から第２面（裏面）に貫通した凹部を有する圧力センサーができる。凹部５１６はサポート基板５１３、圧電体基板５１１、薄板５２３によって囲まれた気密空間となる。ただし、圧力導入孔５２６が形成された場合は、そこから圧力を印加することができる。基板側壁５１１－２の変形によって凹部５１６－１側の基板側壁５１１－２表面に発生した電荷は、その上に形成された導電体膜５２１－１－３を通って外部電極５２９－１へ取りだされる。尚基板５１１－１は変形しないので変形による電荷は殆ど発生しないので、その上の導電体膜５２１－１－１には電荷が移動しない。この導電体膜５２１－１－１は配線として利用される。基板側壁５１１－２の反対側（凹部５１６－２側）に発生した電荷は導電体膜５２１－２－１を通して外部電極・配線（図示していない。また内部配線されて別の配線へ接続する場合もある。以下同様）へ引き出される。

【０３５７】

基板側壁５１１－３の変形によって凹部５１６－２側の基板側壁５１１－３表面に発生した電荷は、その上に形成された導電体膜５２１－２－３を通って外部電極・配線（図示していない。）へ取りだされる。基板側壁５１１－３の反対側（凹部５１６－３側）に発生した電荷導電体膜５２１－３－１を通して外部電極・配線（図示していない）へ引き出される。基板側壁５１１－４の変形によって凹部５１６－３側の基板側壁５１１－４表面に発生した電荷は、その上に形成された導電体膜５２１－３－３を通って外部電極・配線（図示していない。）へ取りだされる。基板側壁５１１－４の反対側（凹部５１６－４側）に発生した電荷導電体膜５２１－４－１を通して外部電極・配線（図示していない）へ引き出される

【０３５８】

基板側壁５１１－５の変形によって凹部５１６－４側の基板側壁５１１－５表面に発生した電荷は、その上に形成された導電体膜５２１－４－３を通って外部電極・配線（図示していない。）へ取りだされる。基板側壁５１１－５の反対側（凹部５１６－５側）に発生した電荷導電体膜５２１－５－１を通して外部電極・配線５２９－２へ引き出される。基板５１１－６は殆ど変形しないので、その表面には電荷が発生しない。従ってこの基板５１１－６上に形成された導電体膜５２１－５－３には基板５１１－６からの電荷は殆ど移動しないので、配線として使用されている。

【０３５９】

凹部５２６の底部にも導電体膜５２１（５２１－１－２、５２１－２－２、５２１－３－２、５２１－４－２、５２１－５－２）が形成されているが、これらの導電体膜５２１（５２１－１－２、５２１－２－２、５２１－３－２、５２１－４－２、５２１－５－２）は他の凹部内の導電体膜と接続しており、またサポート基板５１３とも接続しているので、サポート基板５１３が絶縁体である必要がある。サポート基板５１３が絶縁体であれば、基板側壁で発生した電荷はサポート基板５１３へ移動しないので、問題はない。ただし、サポート基板５１３が絶縁基板でない場合でも、サポート基板５１３上に絶縁膜を形成してから基板５１１と付着させる（凹部形成後でも良い）ことにより、導電体膜５２１が凹部５１６の底部に形成されても、基板側壁で発生した電荷はサポート基板５１３へ移動しないようにすることができる。

尚、図１８（ｂ）では圧電体基板に貫通孔を形成したが、貫通孔にせず凹部とした場合でも、同様のプロセスで圧電素子を作製できる。

【０３６０】

次に、本発明の凹部を有する圧力センサーを、インプリント法を用いて作製する方法につ

いて説明する。図１９は、インプリント法を用いた圧力センサーの製造方法を示す図である。図１９（ａ）に示すように基板６１１上にポリマー６１５を形成する。基板６１１は圧力センサーを搭載する基板となるものであるから最適な基板を選択する。たとえば、基板６１１はシリコン基板である。シリコン基板を使用した場合、本インプリント法を用いた圧力センサーをＩＣ等の能動素子や抵抗等の受動素子と一緒に同じ基板に形成することができるので、圧力センサーで得た電位や電流変化をＩＣ等で演算処理して圧力値等を計算することができる。あるいは、基板６１１はガラス基板、石英基板、セラミック基板等の絶縁基板である。絶縁基板の場合は圧電素子で発生する電荷が基板内に漏れることを懸念する必要はない。あるいは、基板６１１は金属や合金等の導電体基板である。導電体基板の場合には静電気等が発生しても静電気を速やかに外部へ放出することができる。また導電体基板、特に金属や合金等の基板である場合は熱良導体でもあるから、発生した熱を外部へ放出することができる。あるいは、基板６１１はシリコン、炭素、ガリウムヒ素、窒化ガリウム等の半導体基板である。導電体基板や半導体基板の場合には、圧電素子で発生する電荷が基板内に漏れる可能性があるので、図１９（ａ）に示すように、基板６１１上に絶縁膜６１３を形成した後に、この絶縁膜６１３上にポリマー６１５を形成する。絶縁膜６１３は、酸化法やＣＶＤ法やＰＶＤ法等で形成したシリコン酸化膜、シリコン酸窒化膜、シリコン窒化膜等の絶縁膜である。絶縁膜の厚みは、絶縁性を確保するために１００ｎｍ以上あれば良い。

【０３６１】

ポリマー６１５は、フッ素樹脂フィルム、ポリエチレンフィルム、ＰＭＭＡ（ポリメチルメタクリレート）、ポリカーボネート、ポリスチレン、アクリル樹脂、ABS樹脂、塩化ビニル、液晶ポリマー、ポリビニルアルコール（ＰＶＡ）、ポリプロピレン（ＰＰ）、ポリエチレン（ＰＥ）、Ｎ－メチルー２－ピロリドン（ＮＭＰ）、アクリル樹脂（ＰＭＭＡ）、ポリジメチルシロクサン（ＰＤＭＳ）、ポリイミド樹脂、ポリ乳酸、各種ゴム（天然ゴムや合成ゴム）、あるいはポリフッ化ビニリデン（ＰＶＤＦ）、フッ化ビニリデン－トリフルオロエチレン（ＶＤＦ／ＴｒＦＥ）共重合体、フッ化ビニリデンテトラフルオロエチレン（ＶＤＦ－ＴｅＦＥ）等の強誘電性高分子、シアン化ビニリデン－酢酸ビニル共重合体、ナイロン－１１等の極性高分子等の圧電性高分子など種々の高分子材料である。これらの材料を溶剤等で溶解した溶液を塗布・滴下してポリマー膜層を作り、必要ならプリベーク等した後にモールドをこのポリマー膜層に押し入れる。その後、光硬化性樹脂であれば紫外線等の光照射を行ないポリマーを硬化させたり、熱硬化性樹脂であれば硬化温度以上の熱処理でポリマーを硬化させたり、熱軟化性（熱可塑性）樹脂であれば一度軟化温度以上にしてポリマーを軟化させた後軟化温度以下に温度を下げてポリマーを硬化させたりする。あるいは、熱軟化性樹脂シートの場合は、軟化温度以上にしてポリマーを軟化した後モールドを押し入れた後軟化温度以下でポリマーを硬化させる。

【０３６２】

すなわち、図１９（ｂ）に示すように、凹部形成用のモールドパターン６１９が形成されたモールド６１７を基板６１１に形成されたポリマー６１５にプレスする。たとえば、ポリマー６１５は熱可塑性樹脂（ガラス転移温度Ｔｇ）であり、Ｔｇより高い温度でポリマー６１５内に押し込む。モールド全体６１７をポリマー６１５中に全部入れて押し込んでも良いし、図１９（ａ）に示すように少しの隙間をあけてポリマー６１５中に入れても良い。隙間をあける場合には、ポリマー６１５は硬化後体積変化するので、その体積変化を考慮して隙間の間隔を選定する。熱可塑性樹脂として、具体的にはポリカーボネート（ＰＣ）、アクリル（ＰMMA）、ポリ乳酸（ＰＬA）、ポリエチレンテレフタレート（ＰＥＴ）、ポリスチレン（ＰＳ）、液晶ポリマー（ＬＣＰ）、ポリ塩化ビニル（ＰＶＣ）、ポリアセタール（ＰＣＭ）、ポリプロピレン（ＰＰ）各種ゴム（天然ゴムや合成ゴム）、等が挙げられるが、これらに限定されない。ポリマー６１５は、フェノール樹脂、エポキシ樹脂、メラミン樹脂、ポリイミド等の熱硬化性樹脂でも良いが、一度硬化した後は熱を加えても軟化できないことに注意する必要がある。熱可塑性樹脂の場合は、何度でも軟化できるので、たとえばパターン崩れが発生しても再度軟化させてモールを押し込めば良い。

【０３６３】
モールド６１７のパターン６１９をポリマー６１５に押し込んだ後、冷却しＴｇより低くするとポリマー６１５が硬化する。その後、モールド６１７を引き上げると、図１９（ｃ）に示すように、ポリマー６１５内にモールド６１７のパターン６１９が転写され、凹部６２１（６２１－１、２、３、４）が形成される。モールドをポリマーに挿入前にモールド表面に離型剤を塗布等しておけばポリマーを硬化後に硬化したポリマーからモールドを分離することが容易となる。図１９の図は基板６１１の断面構造を模式化した図（断面図）であるが、これを平面的に見れば、凹部が長方形形状で長辺側が平行で多数並んでいる。立体的には凹部が直方体形状で長辺側側面が平行で多数並んでいる。

【０３６４】
隣接する凹部同士の間のポリマー６１５の側壁６１５－１、６１５－２、６１５－３は凹部内の圧力差によって変形するダイヤフラムとなる。インプリント法の利点は、プロセスが簡単なこと、パターンが正確に形成できることである。すなわち、インプリント法で形成された直方体形状の凹部６２１の大きさ、深さHc1、幅Wc1、長さLc1、および隣接する凹部６２１同士の距離（ポリマー側壁の厚み）Ｗｓはバラツキが少なく形成される。本発明の圧力センサーにとって、これらの値は極めて重要であるから、できるだけバラツキがなく目標値通りに作製する必要がある。従ってインプリント法は本発明にとって非常に優れた方法である。深さHc1、長さLc1、および基板側壁厚みＷｓはダイヤフラムの大きさであるから、これらの値がバラツキが小さくほぼ一定に作られれば、圧力Ｐ１またはＰ２によって変形する量のバラツキも小さくなり、生じる電荷もほぼ一定となり、非常に正確な圧電デバイス（圧力センサー）となる。モールド６１７および６１９にポリマー６１５が付着してパターン崩れが発生しないように、モールド６１７および６１９をポリマー６１５に入れる前にモールド６１７および６１９の表面に離型剤を塗布しても良い。あるいはモールド６１７および６１９の表面にフッ素樹脂等をコーティングしても良い。

【０３６５】
上記では、熱プリント法、すなわち常温より高い温度の熱処理を行ないポリマー６１５を軟化・硬化したが、ＵＶプリント法を用いれば常温でもポリマー６１５を硬化させることができる。紫外線を照射すると硬化するＵＶポリマー６１５を用いて、モールド６１７および６１９をポリマー６１５内に押し込んだ後で、モールド６１７、６１９を通して、および／または基板６１１、絶縁膜６１３を通してポリマー６１５を硬化できる波長の光を照射する。この波長の光は紫外線やγ線やＸ線等が多い。従って、モールド６１７、６１９や基板６１１、絶縁膜６１３はこれらの光が透過できる材料を用いる。たとえば、ガラス製や石英製である。紫外線照射によりポリマー６１５が硬化した後で、モールド６１７および６１９を引き抜くと、凹部６２１が形成される。モールド６１７および６１９にポリマー６１５が付着してパターン崩れが発生しないように、モールド６１７および６１９をポリマー６１５に入れる前にモールド６１７および６１９の表面に離型剤を塗布しても良い。あるいはモールド６１７および６１９の表面にフッ素樹脂等をコーティングしても良い。この後、さらに硬化を確実にするために熱処理を行なう場合もある。

【０３６６】
この後、底部に形成されたポリマー６１５Ｂを除去しても良い。たとえば、酸素プラズマによる異方性エッチングを基板全面（ポリマー６１５上面から全面）で行なえば良い。全面エッチングであるから、凹部底部のポリマー６１５Ｂだけでなく、ポリマー６１５の上面もエッチングされるので、全体のポリマー６１５の厚みが減少するが、凹部６２１の形状やポリマー側壁６１５（６１５－１～３）の形状は維持される。ただし、凹部底部のポリマー６１５Ｂを基板内全体で除去するには、オーバーエッチングが必要となる。先にポリマー６１５Ｂがエッチングされた所は、下地の絶縁膜６１３（絶縁膜６１３がない場合は基板６１１）が露出するが、絶縁膜６１３や基板６１１がシリコン酸化膜系であれば酸素プラズマでは殆どエッチングされないし、シリコン窒化膜系でも余りエッチングされない。一方ポリマー上面はエッチングされるので、余りオーバーエッチングを行なうと凹部深さHc1が減少する。従って、オーバーエッチング量を小さくするために、酸素プラズマ

によるポリマーの異方性エッチング量のバラツキを小さくすると同時に凹部底部のポリマー６１５Ｂの厚みをできるだけ小さくする必要がある。モールドパターン６１９の深さバラツキを小さくするとともに、モールド本体６１７の平坦度のバラツキも小さくし、さらにモールドのプレス圧力が基板全体で均一になるようにする。モールドのプレス圧力が基板全体で均一にするには、モールドパターン６１９を基板全体で均一に配置しておくと良い。さらに、凹部底部のポリマー６１５Bがエッチングされ下地が露出し始めると、ＣＯ等の反応種が少なくなるので、その量をセンシングしてエンドポイントを決めることもできる。

【０３６７】

次に、この硬化したポリマー６１５の上に第１の導電体膜｛第１の電極・配線（下部電極）｝６２３、圧電体膜６２５、第２の導電体膜｛第２の電極・配線（上部電極）｝６２７、絶縁膜６２９を形成する。この形成方法や条件等はこれまでに説明した内容と同様である。（たとえば、図１３（ａ）、図１４、図１５、図１７、図１８）第１の導電体膜６２３も基板側壁の上面の６３７（６３７－１、２、３）においてつながらないようにすることや第２の導電体膜６２７も基板側壁の上面の６３９（６３９－１、２、３）においてつながらないようにすることも同様である。次に薄板６３１を付着して、各凹部６２１（６２１－１、２、３、４）に圧力導入孔６３３を形成する。また第１導電体膜６２３や第２の導電体膜６２７からの引き出し電極を形成すべき領域における薄板６３１を除去することも同様である。この後、これらの引き出し電極を形成するためのコンタクト孔やコンタクト内導電体膜や電極・配線用の導電体膜を形成する。

【０３６８】

以上によって、基板６１１上にポリマー６１５を基板側壁とし、その上に圧電体膜を形成した圧力センサーが形成された。尚、ポリマー６１５が絶縁体でない場合には、第１導電体膜６２３を形成する前に第１導電体膜６２３上に絶縁膜（たとえば、ＣＶＤ法やＰＶＤ法によるシリコン酸化膜等）を形成する。第１凹部は、たとえば、幅Wc1が１μｍ～５００μｍ、深さHc1が１μｍ～５００μｍ、長さLc1が１μｍ～２０００μｍ、基板側壁の厚みＷｓが０．５μｍ～１００μｍの大きさであるが、インプリント法を用いれば非常に正確な凹部および基板側壁を形成できる。インプリント法の中でもナノインプリント法を用いれば非常に微細なパターンでかつ深い凹部を形成できる。

【０３６９】

たとえば、ポリマーとしてＰＥＴ（Ｔｇ＝４３０℃）を用いた場合、ＰＥＴシート（厚み約５０μｍ）をシリコン基板（厚み４００μｍ、４インチ）上のシリコン酸化膜（1μｍ厚み）上に貼り付け、約４５０℃以上の温度で軟化させる。この軟化したＰＥＴにモールド（シリコン製）を押しつけ、その後Ｔｇ以下に温度を下げて冷却して、モールドパターンをＰＥＴ中に転写することができる。（深さHc1＝３０μｍ、長さLc1＝６０μｍ、幅Wc1＝３０μｍ、基板側壁の厚みＷｓ＝５μｍ）このＰＥＴで作製された凹部に白金（Ｐｔ）（第１導電体膜）を1μｍ積層し、白金を塩素系ガスでドライエッチングして配線パターンを形成する。その後ＰＺＴをスパッター法により２μｍ（側壁厚み）積層し、さらに白金膜（第２導電体膜）を１μｍ積層する。次に白金を塩素系ガスでドライエッチングして配線パターンを形成する。次にＣＶＤ法によって、シリコン酸窒化膜を２μｍ積層した後、引き出し電極部を窓開けしたガラス板（厚み２００μｍ）を接着剤（熱硬化性樹脂）で貼り付けて固着した後、引き出し電極を作製した。さらに、圧力伝達孔を凹部領域のガラスに形成した。モールドパターンを転写した後は、すべてのプロセス温度をＰＥＴのＴｇ以下の温度（約４００℃）で行なった。以上のようにして図１９（ｄ）に示す構造の圧電デバイス（圧力センサー）を作製できた。

【０３７０】

尚、PET上に白金を積層する前にチタン（Ti）等の密着層を薄く(10nm～100nm程度)積層しても良い。また、PZT等の圧電性を高めるために優先方位(111)面方位を有する白金をスパッターした後にPZT膜をスパッターしても良く、この場合は、白金の優先方位(111)面に配向したPZT膜を得ることができ、PZT膜の圧電性を向上させることができる。

【０３７１】
図１９に示す場合には、基板６１１の第１面の平坦な面にポリマーを塗布または滴下またはシートを貼りつけるので、ポリマー膜の厚み分は基板６１１の第１面の平坦な面よりも厚くなってしまう。圧電デバイス（圧力センサー）のみの場合には、この厚いポリマー膜の上に導電体膜等を積層すれば良いので、導電体膜等の段差部での被覆性（ステップカバレッジ）や段差部での導電体膜の段切れ等の問題は少ないが、他のデバイス（ＩＣ、抵抗、コンデサ、コイルなど）を基板６１１に一緒に搭載する場合には、これらの問題が深刻になる。特に基板６１１に搭載されたＩＣ等の配線と圧電デバイスの配線とを接続する場合は問題になる。さらに他のデバイスと一緒に圧電デバイスを搭載するときはもちろん、単独のときにもポリマー膜の厚み分は厚くなってしまうので、薄くしたいという要求を満足できない。そこで、図２０（ａ）～（ｄ）に示すように、圧電デバイスを形成する領域において基板６１１をエッチング除去して薄くする。図２０（ａ）～（ｄ）はシリコン半導体基板等の半導体基板等内に形成した凹部内に圧電デバイスを形成する方法を示す図である。

【０３７２】
すなわち、図２０（ａ）に示すように基板内の圧電デバイスを形成する領域６１１内に凹部６１４を形成する。フォトリソ法やインプリント法を用いてレジストパターンを形成して、ウエットエッチングまたはドライエッチングで凹部６１４を形成する。ポリマーが凹部６１４内に入りやすくするために凹部に斜面６１６を形成しても良い。たとえば基板６１１が（１００）シリコン基板の場合において、ＫＯＨ溶液でエッチングすると傾斜した斜面｛（１１１）面｝を得ることができる。あるいはフッ硝酸系エッチング液によって等方性エッチングが可能であり、またドライエッチングでも等方性エッチングが可能である。

【０３７３】
図２０（ｅ）～（ｇ）は、シリコン等の半導体基板内にこのような凹部を形成する方法について説明する図である。図２０（ｅ）に示すように、シリコン基板６１１の第１面上に絶縁膜６１２を形成する。絶縁膜６１２は、たとえば、シリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜であり、ＣＶＤ法やＰＶＤ法、あるいはＳＯＧ法等の塗布法、あるいは熱酸化法、熱窒化法等によって形成する。次に、この絶縁膜６１２上に感光性膜６２０を塗布法やシート貼り付け法（シート状、、またはフィルム状の感光性膜をシリコン基板に付着する）により形成し、露光法を用いて開口部６２２を形成する。次に、図２０（ｆ）に示すようにこの開口部６２２パターンを用いて、絶縁膜６１２をエッチング除去する。絶縁膜６２２がシリコン酸化膜の場合には、ドライエッチングであればＣＦ系ガス（たとえば、ＣＦ４）やＣＨＦ系ガス（たとえばＣＨＦ）等やあるいはこれらに酸素やＣＯ系ガスや水素等を混合した混合ガスを用いてプラズマエッチングし、ウエットエッチングであれば緩衝フッ酸（ＢＨＦ）系エッチング液やフッ酸系エッチング液等を用いてウエットエッチングする。

【０３７４】
次に絶縁膜６１２をエッチングした後の開口部パターン６２２に露出したシリコン基板をエッチングし、凹部６１４を形成する。上述したように、基板６１１が（１００）シリコン基板の場合には、ＫＯＨ溶液やヒドラジン溶液等を用いてシリコン基板をエッチングすることにより、（１００）面である第１面に対して傾斜面６１６を持つ凹部６１４を形成できる。あるいは、ＳＦ系ガス（たとえばＳＦ６）、ＣＦ系ガス（たとえば、Ｃ４Ｆ８）、塩素系ガス（たとえば、Ｃｌ２、ＢＣｌ２、ＳｉＣｌ４）、あるいはこれらに酸素等を混合した混合ガスを用いて等方性プラズマエッチングを行なうことにより、テーパー面６１６を有する凹部６１４を形成できる。あるいは、フッ硝酸系溶液（たとえばＨＦ＋ＨＮＯ３、あるいはＨＦ＋ＨＮＯ３＋ＣＨ３ＣＯＯＨ）を用いて（１００）面である第１面に対して傾斜面６１６を持つ凹部６１４を形成できる。尚、絶縁膜６１２は感光性膜６２０との密着性向上のために形成したが、シリコン基板６１１と感光性膜６２０との密着性に問題がなければ、感光性膜６２０をシリコン基板６１１上に直接形成しても良い。あるい

は、シリコン基板６１１の他の領域にトランジスタ等が形成されており、既に領域６２２に絶縁膜等が形成され、その絶縁膜等と感光性膜６２０との密着性が問題なければその絶縁膜等の上に直接感光性膜を形成しても良いし、その絶縁膜等と感光性膜６２０との密着性に問題があれば親水性処理などによって密着性向上処理を行なった後感光性膜を形成しても良いし、あるいはこの領域６２２を含む領域における絶縁膜を除去してから、上記の絶縁膜６１２を形成しても良い。（図２０（ｇ））

【０３７５】

次にポリマー６１５を塗布等して凹部６１４に厚く積層した後軟化させて、図２０（ｂ）に示すようにこのポリマー６１４にモールド６１７の凸状パターン６１９を押しつける。ポリマー６１５を硬化させた後モールド６１５を引き抜くと、基板６１１内の凹部領域６１４内の厚く積層したポリマー６１５内に凹部６２１が形成される。｛図２０（ｃ）｝このように基板６１１に凹部６１４を形成して、この部分に塗布されたポリマー６１５内に凹部６２１を形成することにより、全体の厚み（基板６１１の厚み＋平坦部におけるポリマー６１８の厚み）を薄くすることができる。基板６１１の第１面の平坦部分６１８にもインプリント跡のポリマー６１８が残るが、この部分の厚みはインプリントモールド６１７の押圧力、基板６１１の強度、ポリマーの当初厚み、ポリマーの反発力等によって決定されるが、概ね０．１μｍ～２０μｍである。この値をできるだけ小さくするために、条件を最適化する必要がある。最適化すれば０．１μｍ～2μｍも実現できる。この結果、図２０（ｄ）に示すように、導電体膜６２５や６２９のレベルが基板の第１面のレベルに近づき、より平坦なパターンが実現でき、導電体膜６２５や６２９の被覆性や絶縁膜６２３や６２９の被覆性等も改善され、導電体膜等の段切れ等も解消される。また圧電素子（圧力センサー）の厚みも減少するので、薄型機器にも適用できる。

【０３７６】

ポリマー６１５が圧電体である場合、たとえばポリフッ化ビニリデン（ＰＶＤＦ）等の高分子強誘電体、（たとえば、図１９と同様に）、ポリマー６１５の側壁（６１５－１、２、３）に一層の導電体膜を形成すれば良い。すなわち、図１９（ｃ）の後で、図１９（ｅ）に示すように、導電体膜６４１を形成し、さらにポリマー側壁６１５－１、２，３の上面において導電体膜６４１をエッチング除去し、異なる圧力となる凹部同士にある導電体膜６４１は接続しないようにする。次に絶縁膜６４３を形成し、さらにその上に薄板６４５を付着し、凹部を気密に塞ぐ。次に凹部６２１（６２１－１、２、３、４）への圧力導入孔６４７をあけ、また薄板６４５が不要な領域６４９、たとえば、導電体膜６４１からの引き出し電極を形成する領域、にある薄板６４５を除去する。あるいは、あらかじめ圧力導入孔６４７や不要な領域が窓開けされた薄板６４５を用意して、その窓開けされた薄板６４５を絶縁膜６４３上に付着しても良い。その後、導電体膜６４１からの引き出しコンタクト孔形成およびコンタク孔内導電体膜形成および電極・配線形成を行なう。

【０３７７】

以上のようにして圧電体ポリマー内にインプリント法によって凹部および側壁ポリマーを形成して圧力センサーを形成できる。しかも導電体膜は一層で済むので（引き出し電極・配線層を含めれば二層）、プロセスが非常に簡単になる。また、基板６１１としてシリコン基板等の半導体基板を用いると、同じ基板内またはチップ内に圧力センサーとそれをコントロールあるいは演算処理する機能やその他の種々の機能を持つＩＣとを一緒に搭載することができる。従って、実装面積を小さくできので実装サイズを小型にできること、さらに接続配線を少なくできるので信頼性向上および歩留まり向上を実現できる。

【０３７８】

従来の平面的な圧電体素子では、基板内の広い面積が必要であったが、本発明を用いると基板の平面的なサイズを小さくすることが可能となる。たとえば、1辺がＷ１の正方形で、深さがＨ１の凹部を凹部間の間隔をWsで、1辺がＬの正方形の面積に並べた場合、この中に｛Ｌ／（W1＋Ws）｝^{2}個の凹部が形成されるので、約｛Ｌ^2＋４Ｈ1ｘW1ｘ｛Ｌ／（W1＋Ws）｝^{2}｝の面積が圧力を受けることになるので、従来法に比較して約｛１＋４（Ｈ1ｘW1ｘ）／（W1＋Ws）｝^{2}｝倍の感度となる。たとえば、Ｈ１＝３００μｍ、W

１＝２５μｍ、Ｗｓ＝５μｍとすれば、９．３倍の感度となっている。尚、同じ圧力を受ける凹部は、凹部同士の間隔を狭めても変形しないので、Ｗｓは凹部形成の限界まで小さくできる。また凹部の平面的大きさW1も凹部が形成できて各種膜が凹部内に形成できる限界まで小さくできる。現在のレベルでも上記の値よりもさらに小さくできるから感度はさらに高めることが可能である。尚同じ圧力を受ける領域における基板６５１の上面（すなわち凹部間の側壁上面）は薄板６５８を付着させる必要はないので、同じ圧力を受ける領域の一番外側だけを凸部にして基板６１１と付着させれば良い。このようにすれば、凹部間の側壁上面にも圧力を印加できるので感度がさらにアップする。

【０３７９】

図２1は、本発明の隣接する凹部間の基板側壁の側面にピエゾ抵抗を配置してそのピエゾ抵抗効果を利用した圧力センサーの構造および製造方法を示す図である。図２1（ｄ）、（ｅ）は、基板側壁の側面におけるピエゾ抵抗のパターンの一例を示す図である。図２1（ｄ）、（ｅ）において、正方形状または長方形状の基板側壁５０１１の側面５０２１上にピエゾ抵抗５０１４が４個（５０１４－１、２、３，４または5、６、７、８）配置されている。基板側壁の側面５０２１の実線で示す５０２２の位置がダイヤフラム部の境界となっている。すなわち基板側壁の側面５０２１はダイヤフラム部であり、隣接する凹部内の圧力差によってその中心位置Ｏが最も膨らむか窪む。図２1（ａ）～（ｅ）に示すピエゾ抵抗の配置は、図２1（ｆ）に示す４個のピエゾ抵抗によるブリッジ回路（いわゆるホイートストンブリッジ回路）をなすように配置されている。図２1（ｄ）において、４個のピエゾ抵抗は基板側壁５０２１の周辺に配置されており、ピエゾ抵抗５０１４－２と５０１４－４は同じ方向に配置され、ピエゾ抵抗５０１４－１と５０１４－３は同じ方向に配置されている。従って、ダイヤフラム（基板側壁）の変形によってピエゾ抵抗５０１４－２と５０１４－４は同じ抵抗値（抵抗サイズが同じとして）で変化し、一方ピエゾ抵抗５０１４－１と５０１４－３は同じ抵抗値で変化し、変化の度合いは逆となる。図２1（ｅ）において、ピエゾ抵抗５０１４－５、６、７、８は同じ方向に配置されているが、ピエゾ抵抗５０１４－５と８は周辺に配置され、ピエゾ抵抗５０１４－６と７は中心方向に配置されている。従って、ピエゾ抵抗５０１４－５と８は同じ抵抗値で変化し、一方ピエゾ抵抗５０１４－６と５０１４－７は同じ抵抗値で変化し、その変化の度合いが異なる。従ってブリッジ回路の測定から抵抗値の変化量が分かるので、その抵抗値の変化量から圧力を計算することができる。尚、図２1（ｄ）、（ｅ）ではピエゾ抵抗だけ示しているが、ピエゾ抵抗に電圧をかけて電流を流すための配線パターンも基板側壁の側面に形成されている。

【０３８０】

図２1（ａ）に示すように、基板５０１１内に凹部５０１２（５０１２－１、２、３）が形成される。この凹部５０１２内および基板５０１１の第１面に絶縁膜５０１３を形成し、さらにピエゾ抵抗用の薄膜抵抗５０１４を積層する。さらにこの薄膜抵抗をパターニングするためのレジストパターン５０１５を形成する。このレジストは電着法等により形成し、さらに露光法（斜め）により基板側壁の垂直面である側面にもレジストパターンを形成する。通常の塗布法（たとえば、ディップ、滴下、スピンコート、スクリーン塗布）では凹部５０１２内にフォトレジストが厚く溜まるので、凹部内をパターニングするためには強度の強い露光法（焦点深度が大きいもの、たとえば、Ｘ線露光やＳＯＲ（シンクロトロン放射光）法）を用いる必要がある。そこで、たとえば、電着法によって凹部内の段差にも忠実に感光性膜（感光性レジスト）６８９を積層することができる。ここで電着法とは溶液中に分散化された感光性高分子を導電体膜上に電気泳動法で塗膜として析出する方法である。尚、電着法以外にもシート状のドライフィルムを用いる方法やプラズマ重合法で形成する感光性レジストを用いる方法でも凹部内にパターン形成を行なうことができる。この基板側壁の側面のレジストパターンの一部がピエゾ抵抗となる。薄膜抵抗は、たとえばクロムシリコン（ＳｉＣｒｘ）膜や他のシリサイド膜、多結晶シリコン膜である。多結晶シリコン膜の場合、ドーピング量を変えて多結晶シリコン膜の抵抗を変化させても良いし、イオン注入法で抵抗を変えても良い。たとえば、図２1（ａ）において、多結晶シ

リコン膜５０１４を形成し、レジスト膜５０１５を形成する前に、全面イオン注入を行ない薄膜抵抗としての濃度分をイオン注入する。このとき、凹部５０１２内の基板側面にもイオン注入するために斜め回転イオン注入をすると良い。斜めイオン注入だけだと矩形凹部の場合、４回の斜めイオン注入が必要となるが、回転斜めイオン注入を使用すれば１回のイオン注入で済む。さらにピエゾ抵抗となる部分にレジストパターンを形成して配線用の高濃度のイオン注入を行なう。これによって、ピエゾ抵抗部分は所定のイオン注入量、配線パターンとなる部分は高濃度のイオン注入が行なわれる。

【０３８１】

次にレジストパターン５０１５をマスクとして薄膜抵抗をエッチングして、薄膜抵抗部分と配線部分をパターニングし、レジスト５０１５をリムーブする。（図２１（ｂ））次に、絶縁膜５０２０を積層する。この絶縁膜５０２０は薄膜抵抗５０１４を保護している。薄膜抵抗５０１４はピエゾ抵抗にもなるし配線としても使用されている。次に、絶縁膜５０２０上に薄板５０１６を付着して凹部５０１２（５０１２－１、２，３）に蓋をする。その後、薄板５０１６に圧力伝達孔５０１２（５０１２－１、２、３）を開ける。さらに薄膜抵抗配線５０１４からの引き出し電極を取るコンタクト領域５０１８における薄板５０１６を除去する。次にコンタクト孔５０１９を形成し、薄膜抵抗配線５０１４にかける電圧を印加し電流を流せるようにする。このコンタクト部にさらに配線・電極を設けても良い。

【０３８２】

以上のようにして、凹部内の内面、すなわち基板側壁５０１１（５０１１－１、２）の側面にピエゾ抵抗およびブリッジ回路用配線を形成できた。凹部５０１２－２の圧力をＰ２とし、基板側壁５０１１－１を隔てた凹部５０１２－１の圧力をＰ１とし、Ｐ２＞Ｐ１とすれば基板側壁５０１１－１が凹部５０１２－１側へ膨らむ（変形する）。このとき、薄膜抵抗５０１４からなるピエゾ抵抗値の変化をブリッジ回路で測定できる。図２１（ｃ）から分かるように、基板側壁５０１１－１の側壁の両面にブリッジ回路を形成できるので、感度が２倍となる。凹部５０１２－２の圧力をＰ２とし、基板側壁５０１１－２の両面に形成した抵抗も同様である。

【０３８３】

このように本発明のブリッジ回路は少ない平面的面積で構成できる。たとえば、ダイヤフラムの大きさを３００μｍｘ３００μｍとしたとき、凹部の幅を２５μｍ、基板側壁の幅を５μｍとすれば、本発明の圧力センサーの大きさは６０μｍｘ３００μｍとなり、平面的な従来のダイヤフラムに比べると１／５の面積となり、しかも２つのブリッジ回路を組めるので、感度が２倍となっている。また、同じ平面的な占有面積とすれば、９個のダイヤフラムを形成でき、その両側にブリッジ回路を組めるので、感度は１８倍になっている。

【０３８４】

これまでに説明したように、本発明の基板はポリマーやゴム等を使用できるし、シリコン等の半導体基板上にもインプリント法等を用いてポリマーやゴム内に凹部や薄膜抵抗等を使用できる。しかもポリマーやゴム等はシリコンよりヤング率がかなり小さい（シリコンのヤング率約１３０ＧＰａ、ポリマー約０．１～５ＧＰａ、ゴム約０．０１～０．１ＧＰａ）ので、１桁小さいダイヤフラムでも同程度の変形量を得ることができる。たとえば、ポリマーやゴム等の厚みを５０μｍ程度にしてインプリント法やフォトリソ＋エッチング法で凹部および基板側壁を形成して、基板側壁（ダイヤフラム）の大きさを３０μｍ（深さ方向）ｘ３０μｍ（長さ方向）、基板側壁の厚み５～１０μｍとしても大きな変形量を得ることができるので、その側壁の側面にピエゾ抵抗パターンを形成し、従来のシリコン基板のダイヤフラム（３００μｍｘ３００μｍ、厚み５～１０μｍ）並みのピエゾ抵抗変化を得ることができる。２個の凹部で不足であれば必要な分凹部を作り接続していけば良く、それでもかなり小さな面積となる。このようにすれば、シリコン半導体基板にＩＣを作製した後に、ＩＣの隙間部分にポリマーやゴムを塗布してピエゾ抵抗型圧力センサーを作製できる。従って、圧力センサー＋ＩＣを１チップ化でき、しかもＩＣの面積は殆ど変

わらないようにすることもできる。

【０３８５】

また、シリコン等の半導体基板に、前述した様にポリマーやゴム層の基板厚みと同程度の凹部を形成し、その凹部にポリマーやゴム層を埋め込んでその部分を基板とすれば、他のシリコン等の半導体基板との段差も小さくできるので、ポリマーやゴム層からなる圧力センサ部と半導体基板側を接続する配線の段切れ等の問題も解消することができる。さらに、ピエゾ抵抗型圧力センサーは、基板を第１面から第２面に貫通した貫通溝タイプにも使用できる。また、第１面側から形成した第１凹部と第２面側から形成した第２凹部とで挟まれた基板側壁の側面に形成することもできる。

【０３８６】

図２２は、シリコン等の半導体基板内にピエゾ抵抗を形成する場合の構造および製造方法を示す別の実施形態を示す図である。半導体基板５０３１内に凹部５０３２（５０３２－１、２、３）を形成した後、第１面上に薄い絶縁膜５０３７を形成する。この後、導電体膜５０３３を積層する。絶縁膜５０３７は導電体膜５０３３を半導体基板５０３１上に直接形成すると問題ある場合に積層する。たとえば、密着性向上の目的、導電体膜５０３３をリムーブするときに半導体基板５０３１にダメッジが入らないようにする目的などである。絶縁膜５０３７は熱酸化膜でも良いし、ＣＶＤ、ＰＶＤ等による積層膜でも良い。導電体膜５０３３は感光性の電着レジスト膜を形成する目的で形成する。また、その膜厚（絶縁膜５０３７の膜厚と合わせて）は、イオン注入時に半導体基板内に不純物イオンが入ることができる厚みとする。従って、電着レジスト膜が形成できれば薄いほど良い。たとえば、絶縁膜５０３７の厚みは5㎚～１００㎚、導電体膜の厚みは１０ｎｍ～２００ｎｍである。導電体膜５０３３は電着レジストが可能な導電膜であり、たとえば、ドープしたシリコン膜、アルミニウム、チタン、クロム等の金属膜や合金膜、あるいは導電炭素膜、導電性ポリマーでも良い。

【０３８７】

次に電着法で感光性の電着膜５０３４を積層し、斜め露光法（凹部内を露光するためにレーザー光を傾けて露光する。矩形状の凹部の場合、各側面を露光する場合４回露光する必要があるが、基板または露光を回転させて露光を行なうことによって１回の露光で各側面の露光が可能となる。）等で必要なパターニング５０３４を行なう。特にピエゾ抵抗となる領域や配線となるべき部分は窓開けする。次にイオン注入を行ない、窓開けした所から半導体基板内部のピエゾ抵抗、配線領域にイオン注入する。基板の第１面に垂直な基板側壁の側面にもイオン注入するために、斜めイオン注入を行なう。凹部が矩形の場合、凹部の面に垂直方向から照射するのが望ましいのですべての側面にイオン注入するには４回イオン注入する必要がある。ただし、回転イオン注入であれば（基板を回転しても良い）１回で済む。電着レジスト膜で窓開けした部分には導電体膜５０３４や絶縁膜５０３３が存在するので、これらの厚みや材料を考慮してイオン注入の加速エネルギーを決定する。当然マスクとなっている電着レジスト膜の厚みの考慮も必要である。あるいは、電着膜を窓開けした後に窓開けした部分の導電体膜５０３４をエッチング除去してからイオン注入しても良い。絶縁膜５０３７はこの導電体膜５０３４のエッチングストッパーともなる。

【０３８８】

イオン注入後電着レジスト膜を除去し、さらに導電体膜５０３４を除去する。絶縁膜５０３７も除去しても良いし、残しても良い。その後、イオン注入したイオンを活性化するための熱処理を行ないイオン注入層５０３６を形成する。ダイヤフラムとなる基板側壁５０３１（５０３１－１、２）にピエゾ抵抗領域となるイオン注入層５０３６や配線層となるイオン注入層５０３６が形成される。この絶縁膜５０３７は薄いので、次に絶縁膜５０３８を形成し、さらに導電体膜５０３９を形成する。この導電体膜はこの上に電着レジスト膜５０４０を形成する目的であるが、凹部５０３２（５０３２－１、２）内にパターンを形成しないときは、基板５０３１の上面のみにパターンを形成するだけなので、この導電体膜５０３９を形成せず直接感光性レジストを形成することができる。次に斜め露光法等により、凹部内に開口部５０４２や基板５０３１の第１面上に開口部５０４１を形成する

。（図２２（ｃ））この導電体膜５０３９は電着膜５０４０を形成する目的であるため、電着膜５０４０を形成できれば薄いほど良い。

【０３８９】

次にこの開口部５０４１、５０４２から導電体膜５０３９をエッチング除去し、さらにこの開口部の絶縁膜５０３８をエッチングし、基板５０３１内のイオン注入層５０３６を露出させる。｛図２２（ｄ）｝次に電着レジスト膜５０４０をリムーブし、さらに導電体膜５０３９をリムーブする。ただし導電体膜５０３９は問題なければ残しておくこともできる。次に図２２（ｅ）に示すように導電体膜５０４５を積層する。この導電体膜５０４５はコンタクト領域５０４３（基板５０３１上の平坦部）やコンタクト領域５０４４（凹部内）にも積層しイオン注入層５０３６とコンタクトする。この導電体膜５０４５は金属シリサイド膜、ドープした多結晶シリコン膜、各種金属膜、導電性ポリマー等を適宜選択すれば良い。導電体膜５０３９を残しておき、メッキ法や選択ＣＶＤ法により導電体膜５０３９上およびコンタクト領域にメッキ金属等の導電体膜５０４５を積層しても良い。メッキ金属として、たとえば、Ｃｕ、Ｎｉ、Ｃｒ等、選択ＣＶＤ金属としてW等がある。

【０３９０】

次に導電体膜５０４５をパターニングし、導電体膜５０４５をエッチング除去し必要な配線を形成する。次に絶縁膜５０４６を形成し、さらに薄板５０４７を付着して凹部５０３２（５０３２－１、２、３）に蓋をする。その後、圧力伝達孔５０４８（５０４８－１、２、３）をあける。また、導電体膜５０４５からの引き出し電極を形成すべき領域の薄板５０４７を除去する。尚これらの薄板の開口は予め除去しておいた薄板５０４７をアライメントして基板５０３１上に付着しても良い。次に、導電体膜５０４５との接続孔（コンタクト孔）５０５１を形成し、引き出し電極５０５２を形成する。

【０３９１】

以上のようにして、基板側壁５０３１－１、２の側面にピエゾ抵抗層を形成でき、半導体基板５０３１内のイオン注入層（拡散層）５０３６による配線、そこと接続した導電体膜５０４５による配線を用いてブリッジ回路を組んで、圧力伝達孔５０４８（５０４８－１、２、３）から凹部５０３２（５０３２－１、２、３）へ印加した圧力Ｐ１、Ｐ２、Ｐ３による圧力差から生じる基板側壁５０３１（５０３１－１、２）の変形によって変化するピエゾ抵抗の変化量に基づいて印加された圧力差を求めることができる。尚、イオン注入層５０３６の代わりに拡散層５０３６を作製することもできる。たとえば、図２２（ａ）において、電着レジストパターンによって、導電体膜５０３３をエッチングしてさらにその下の絶縁膜５０３７もエッチングした後、電着レジストをリムーブし、さらに導電体膜５０３３をリムーブして絶縁膜５０３７の開口部を得る。絶縁膜５０３７の開口部から所望の濃度のプリデポ＋拡散で拡散層５０３６を得ることができる。尚、この場合には絶縁膜５０３７がプリデポおよび拡散のマスクとなっているので、イオン注入法による場合よりも厚く絶縁膜５０３７を積層することが望ましい。また、基板５０３１内のイオン注入層（拡散層）配線層の濃度を上げるために、前述したことと同様の方法で、さらにイオン注入層またはプリデポ＋拡散層を形成することもできる。半導体基板５０３１内にピエゾ抵抗層を作製すると、このピエゾ抵抗層は半導体基板そのものであるから、信頼性や品質が高いことが利点である。

【０３９２】

電着レジストパターンにより板凹部へパターニングできるが、通常のレジストを用いても側壁凹部へパターニングできる。図２３は、側壁の側面に抵抗体を形成する一実施形態を示す図である。図２３(a)はシリコン基板９００１に貫通溝８０９９（８０９９－１～５）が形成され、シリコン基板９００１の下面（第２面）にサポート基板９０２１が付着している。側壁９００１（９００１－１～６）の側面および９００１の上面（第１面）には絶縁膜８９９１が積層されている。シリコン半導体基板９００１の貫通溝８９９９が開口している面（上面、第１面）上に感光性シート（シート状感光性膜よも言う）９２０１を付着させる。感光性シート９２０１を付着させるとき真空中（または低圧状態）で付着させると良い。貫通溝８９９９の開口部分９２０３においては、感光性シート９２０１を支

える部分がないため、感光性シート９２０１は少し窪む。
次に、図２３(b)に示すように、プリベークを行って感光性シート９２０２を軟化させると貫通溝８９９９内に入り込み、側壁９００１（９００１－１～６）の側面および貫通溝８９９９の底へ付着する。感光性シート９２０１を付着させるときの圧力より高い圧力をかけてプリベークすれば、その圧力差で感光性シート９２０１が貫通溝８９９９の内部に入る。特に貫通溝８９９９内は真空（または低圧）になっていて殆ど気体がないので、感光性シート９２０１はスムーズに貫通溝８９９９の内部に垂れていき、側壁９００１（９００１－１～５）の側面および貫通溝の底（すなわち、サポート基板９０２１の開口面）にしっかりと空隙がなく付着する。貫通溝８９９９内の感光性シート９２０１の（平均）膜厚をｔ21、貫通溝８９９９内の幅をｄ21、深さをｈ21、奥行きをｗ21とすると、感光性シート９２０１の貫通溝８９９９内の体積は約ｄ21＊ｈ21＊ｗ21＊ｔ21となる。付着直後の感光性シートの厚みをｔeとし、貫通溝８９９９の開口部の感光性膜が全部貫通溝８９９９内に入り込んだとすると（実際には、貫通溝８９９９の開口部の外側、すなわちシリコン基板９００１上の感光性シートの一部も軟化して貫通溝８９９９内に入り込む）、ｄ21＊ｈ21＊ｗ21＊ｔ21＝ｄ21＊ｗ21＊ｔeが成り立つので、ｔe＝ｈ21＊ｔ21となる。イオン注入の注入深さをmax0.3μｍとすれば、ｈ21＝300μｍとすると、ｔ21は0.3μm以上となれば良いので、感光性シート９２０１として、厚み９０μｍのものを使用すれば良い。このように、イオン注入の注入深さからこの関係式を用いて使用する感光性シート９２０１のおおよその厚みを決定すれば良い。

【０３９３】

プリベーク後に側壁９００１（９００１－１～６）の側面および貫通溝８９９９の底へ付着した感光性膜９２０１に光EX12を照射しマスクを用いて感光する。光EX12の照射角度はシリコン基板９１０１の表面に対してβ２２の角度として、側壁９００１の側面に照射する。この状態を図２３（ｃ）の模式図に基づいて説明する。光EX12は、マスク９２０５のパターン９２０７を通って、側壁９００１の側面に付着した感光性膜９２０１上に照射される。光EX12が、側壁９００１の側面に付着した感光性膜９２０１に照射してパターン形成されるためには、シリコン基板９１０１の表面に対してある角度（β２２）傾けて光EX12を照射する必要がある。マスク９２０５のパターン９２０７のパターン幅ｄ22は、側壁９００１の側面の感光性膜９２０１上でｄ22／tanβ22の幅となる。露光後に現像して抵抗体を作りたい所（図２３（ｃ）では、ｘ22の部分）の感光性膜を除去する。従って、図２３(c)に示す例は感光性膜９２０１はネガ型である。ポジ型の感光性膜９２０１の場合には、マスクの空き部分をネガ型の場合と逆にして抵抗体を形成する部分には光を照射しないようにする。露光の照射方向は、図３４で説明したイオン注入と同じ方向で、パターンを形成したい側壁９００１（９００１－１～６）の側面に照射できるようにする。すなわち、図２３(b)において、側壁の右側面にパターン形成したいときは、右側から照射し（図２３(b)において、EX１２）、側壁の左側面にパターン形成したいときは、左側から照射する（図２３(b)において、EX１１）。

【０３９４】

以上のようにして、図２３(d)に示すように抵抗体を形成すべき部分９２０９が窓開けされる。感光性膜９２０１の本ベークを行って感光性膜を硬化させた後、側壁９２０１（９００１－１～６）の側面にイオン注入（II24、II25）を行い、この窓開けされた部分８２０９の側壁側面シリコン基板にイオン注入層９２１１を形成する。イオン注入の加速エネルギーは、絶縁膜８９９１の厚みを考慮して、どの程度の深さにイオン注入層９２１１を形成するかで決定する。イオン注入の加速エネルギーを下げたければ、窓開けされた部分９２０９の絶縁膜８９９１を除去しても良い。この除去方法として、絶縁膜をエッチングできるウエットエッチング液に浸漬したり、あるいは等方角性ドライエッチングを行ったりする。また、イオン注入（II24、II25）は、図３４において説明したように、側壁９２０１（９００１－１～６）の側面にイオン注入するために一定角度（α２４、α２５）傾けてイオン注入する。イオン注入の方向は、図３４で説明したイオン注入と同じ方向で、窓開けされたパターンを形成した側壁９００１（９００１－１～６）の側面に照射できる

ようにする。すなわち、図２３(d)において、側壁の右側面に窓開け９２０９が形成されているときは、右側からイオン注入し（図２３(d)において、II２５）、側壁の左側面に窓開け９２０９が形成されているときは、左側からイオン注入する（図２３(d)において、II２４）。抵抗体の濃度（抵抗）により、イオン注入量を決定する。尚、イオン注入の場合には、絶縁膜８９９１はなくても良い。イオン注入ではなく、拡散法で抵抗体を形成することもできる。その場合には、窓開けされた部分９２０９の絶縁膜９２０９をエッチングした後、感光性膜９２０１を除去した後に、拡散を行えば良い。

【０３９５】

次に抵抗体を配線層に接続する拡散配線層を側壁９２０１（９００１－１～６）の側面に形成する必要がある。この形成も図２３(ａ)～(d)において説明した方法と同じ方法で行なうことができる。抵抗体としてのイオン注入層９２１１を形成した後に感光性膜９２０１を除去（リムーブ）する。このリムーブは、有機系のレジスト剥離液や濃硝酸等のウエット式剥離法や、酸素プラズマ等を用いたアッシングにより行なう。次に図２３(a)および(b)に示した方法と同じく、感光性シートを真空中でシリコン基板９００１の第１面側に付着させる。これは真空中や１気圧以下の低圧で行なうことが望ましい。その後プリベークを行って感光性シートを貫通溝の側壁側面や底部に付着させる。次に露光して、既に形成した抵抗体９２１１に接続できるように感光性シートをパターニングする。この露光も同様に傾斜させて側壁側面にパターニングできるようにする。また、側面のパターンが第１面の配線につながるようにもパターニングする。パターニング終了後、この窓開けされた部分にイオン注入を行う。このイオン注入は、抵抗体を形成したイオン注入よりも高濃度であり、配線抵抗を下げる必要がある。従って、パターニング幅を広くしてイオン注入層の抵抗が低くなるようにする。この高濃度のイオン注入層は抵抗体のイオン注入層９２１１と接続するようにするが、そのオーバーラップは抵抗体９２１１の両端であり、抵抗体９２１１の本体には高濃度のイオン注入がされないように抵抗体９２１１の本体部分は感光性膜で被覆しておく必要がある。（抵抗体と高濃度イオン注入層（拡散配線層）とは接続しなければならないので、のオーバーラップは必須である。）高濃度のイオン注入であるから、ハイカレントイオン注入装置を使用することが望ましい。尚、簡単に分かるように、高濃度層のイオン注入層を作る工程と抵抗体をイオン注入で作る工程は逆に形成しても良い。また、高濃度の拡散層（配線層）も拡散法（プリデポ）で作ることもできる。以上のようにして、側壁側面に抵抗体およびそれに接続する低抵抗拡散配線層を形成できる。尚、抵抗体の不純物濃度は約10^{17}／ｃｍ^3～10^{20}／ｃｍ^{3}であり、拡散配線層（低抵抗）の不純物濃度は、抵抗体の不純物濃度より大きく約10^{19}／ｃｍ^3～10^{20}／ｃｍ^3～10^{22}／ｃｍ^{3}である。また、側壁がＮ型シリコンである場合には不純物はＰ型であり、側壁がＰ型シリコンである場合には不純物はＮ型である。（尚、側壁全体が抵抗体の場合には同じ不純物タイプであっても良い。）さらに、ピエゾ抵抗効果が大きいのはＰ型であるから、Ｐ型の不純物濃度を有する抵抗体にすると、側壁の変化率に対する抵抗体の抵抗変化率が大きくなり感度は上がる。

【０３９６】

図２３において、感光性膜として感光性シートを用いる方法を説明した。これ以外にも感光性膜を側壁の側面に形成する方法がある。図２４は、感光性膜を側壁の側面に形成する方法について説明する図である。図２４(a)に示すように、液状タイプの感光性膜（通常のレジスト）を貫通溝８９９９（８９９９－１～５）が形成されたシリコン基板９００１上に塗布する。貫通溝８９９９の内部にも液状の感光性膜が入り込む。この塗布は、好適には大気圧中よりも低圧下、望ましくは真空中（超低圧下）で行なうと、貫通溝８９９９の底まで気泡が入らずに感光性膜が充填する。ただし、貫通溝８９９９を大部分埋め込む必要はない。次に図２４(b)に示すように、挿入型マスク９２２３を準備する。挿入型マスク９２２３は貫通溝８９９９へ入り込む柱状パターン９２２５を支持するサポート板９２２４からなる。柱状パターン９２２５の形状は貫通溝８９９９の大きさより少し小さめにできていて、形状はほぼ同じである。すなわち、貫通溝８９９９の幅がｄ21、奥行き（紙面に対して垂直方向）がｗ21、柱状パターン９２２５の幅をｄ31、奥行き（紙面に対し

て垂直方向）をw31とすれば、ｄ21＞ｄ31、w21＞w31である。また柱状パターン９２２５の長さｈ31は、貫通溝の深さｈ21より大きくする。

【０３９７】

この挿入型マスク９２２３を貫通溝８９９９を有するシリコン基板９００１にアライメント合わせを行い、徐々に接近させて、図２４(c)に示すように、貫通溝８９９９の中に柱状パターン９２２５を挿入する。貫通溝８９９９の中に入っていた感光性膜９２２１は、柱状パターン９２２５に押し出される。適度な深さまで挿入したら、移動を停止する。このときの柱状パターン９２２５と側壁との距離をｅ1（左側面との距離）、ｅ2（右側面との距離）とすれば、ｄ21＝ｄ31＋ｅ1＋ｅ2となる。また、柱状パターン９２２５の底からサポート基板までの距離をｆ31とする。柱状パターン９２２５が側壁９００１－１～５に接触しないで貫通溝へ挿入させるためには、挿入型マスク９２２３とシリコン基板９００１とのアライメントは非常に重要である。このアライメントを正確に行なうために、サポート板９２２４は透明材料であると良い。また、挿入型マスク９２２３を精度良く作製するために、深堀タイプの異方性エッチング（Deep　ＲＩＥ）を用いて、たとえば石英基板などをエッチングして挿入型マスク９２２３をとする。尚、側面の感光性膜の厚みは比較的厚くても露光や現像は可能である。たとえば、５～１０μｍの厚みでも良いので、ｄ31＝ｄ21＋１０～２０μｍでも良い。もちろん合わせ精度が将来は向上するから側面の感光性膜の厚みをさらに小さくすることができる。

挿入型マスク９２２３を停止させた状態でプリベークを行い半効果させた後、挿入型マスク９２２３を引き抜く。この結果、図２４(d)に示すように、側壁側面に一定厚みの感光性膜９２２１を側壁にコンフォーマルに形成できる。挿入型マスク９２２３を引き抜くときに感光性膜９２２１を一緒に引きずらないようにするために、あらかじめ柱状パターン９２２５の表面に疎水性溶剤を塗布したり、超音波振動等を加えながら挿入型マスク９２２３を引き抜いたりすれば良い。このようにして、側壁側面にほぼｅ1またはｅ2の厚みを有する感光性膜を形成できる。この後、露光して所望のパターニングを行えば良い。尚、この技術は、圧力センサーへの適用だけでなく、側壁側面にレジストパターンを形成するすべてのパターン形成に適用可能である。尚、挿入型マスク９２２３にさらにパターンを形成して光が通るようにして柱状パターン９２２５の内側から光を照射するようにすれば、通常のステッパーやアライナー等の露光装置を使用しなくても良い。プリベークした後に柱状パターン９２２５から光照射して、その後で挿入型マスク９２２３を引き抜いて、その後現像すれば、所望の感光性膜パターンを形成することができる。

【０３９８】

本発明の基板側壁面は種々の結晶面を選択できる。たとえば、シリコン基板の結晶面（表面）が（１００）面であるとき、側壁面９１０１は、（０ｘｘ）面となる。（ｘは任意の数）さらに、その側壁面に対して（ピエゾ）抵抗体も種々の方位になるように形成することができる。たとえば、側壁面が（０１０）面であれば、＜１１０＞方向へ抵抗体を形成すればピエゾ抵抗効果が最も大きくなるので、抵抗変化も大きくすることができる。変形率は大きい方が測定値の差が大きくなり感度が良くなる。従って、抵抗体を変形率（歪）の大きい側面の端部に配置する。さらに、最もピエゾ抵抗効果の大きい結晶面上で、最もピエゾ抵抗効果の大きい結晶軸の方向に抵抗体の長手方向を配置し、かつ最もピエゾ抵抗効果の大きい結晶軸の方向に抵抗体の短辺方向を配置することが望ましい。たとえば、基板側壁側面の面方位が（１００）の場合には、＜１１０＞方向に抵抗体の長手方向を、かつ＜１１０＞方向に抵抗体の短辺方向を配置する。（結晶方位依存性は基板側壁の変形にも寄与するので、静電容量型圧力センサにも同様のことが言える。）

【０３９９】

以上説明してきたように、本発明の貫通溝で挟んだ側壁の側面（貫通溝）に（ピエゾ）抵抗体を形成する（側壁全体が抵抗体である場合も含む）ことにより、側壁の両側面にかかる圧力差（P1－P2）によって側壁が変形することを用いて、圧力差（P1－P2）を検出することができる。ホイートストンブリッジ回路だけでなく、他の抵抗測定回路を用いても圧力差によるピエゾ抵抗体の変化を測定し、その測定値から圧力を検出することができる。

また、LSIで使用するシリコン基板と同じもの（たとえば、不純物濃度や結晶面方位が同じ）を使用できるので、本発明の圧力センサとLSIを同じチップに搭載できる。しかも従来の平面型ダイヤフラムに比べて圧力センサの面積を非常に小さくすることができるので、LSIのチップサイズを大きくすることもない。具体的には、圧力センサの面積は、従来の平面型ダイヤフラムが５００μｍ＊５００μｍのサイズに対して、側壁４枚の場合で５００μｍ＊２００μｍのサイズで充分である。側壁１枚なら、５００μｍ＊１００μｍのサイズで充分であり、プロセス条件を最適化すれば、５００μｍ＊５０μｍ以下のサイズも可能となる。

【０４００】

図２５（ａ）～（ｃ）は、基板内に形成した凹部を用いた静電容量型の圧力センサーの構造および製造方法を示す図である。基板５１１１内に凹部５１１２（５１１２－１、２、３）を形成した後、絶縁膜５１１３を形成し、さらに導電体膜５１１４を形成する。次に感光性膜５１１５を形成し、必要なパターンを形成する。基板５１１１はシリコンや化合物半導体等の半導体基板、ガラス、石英、ポリマー、セラミック等の絶縁体基板、あるいは金属や合金や導電性高分子等の導電体基板でも良い。あるいはこれらの基板を貼り合わせた基板であっても良い。あるいは、上記の基板等に形成したポリマーやゴムやペースト（絶縁性または導電性）等の液状体膜やゲル状膜を形成し、インプリント法を用いて凹部を形成しても良い。さらに、図２５（ａ）～（ｃ）では凹部は第１面（表面）に開口しかつ第２面（裏面）には貫通していないが、第２面に貫通した貫通溝であっても良い。基板５１１１が絶縁体であるときは、絶縁膜５１１３を形成しなくても良い。ただし導電体膜５１１４と基板５１１１の密着性が余り良くないときは絶縁膜を積層する場合もある。凹部５１１２内にパターン形成する場合、感光性膜５１１５は、凹部５１１２の内部にできるだけ忠実に形成することが望ましい。たとえば、電着レジスト膜を形成する。他にシート状のドライフィルムを用いる方法やプラズマ重合法で形成する感光性レジストを用いる方法でも良い。凹部５１１２内にパターン形成しない場合は、通常の塗布法やディップ法等でレジストを形成する方法でも良い。次に露光法（フォトリソ法）で感光性膜５１１５をパターニングする。たとえば、凹部５１１２（５１１２－１、２、３）の底部５１１６（５１１６－１、２、３）を開口する。および／または凹部５１１２（５１１２－１、２、３）の間の基板側壁５１１１（５１１１－１、２、３）の上部５１１７（５１１７－１、２、３）を開口する。および／または凹部内側面を開口する場合もある。｛図２５（ａ）｝

【０４０１】

次にこのパターニングした感光性膜５１１５をマスクとして導電体膜５１１４をエッチングする。凹部内側面に形成された導電体膜５１１４をエッチングするときは、ウエットエッチングまたは等方性ドライエッチングが良い。これにより導電体膜５１１４は基板側壁上面５１１９（５１１９－１、２）で、および／または凹部底部５１１８（５１１８－１、２、３）で、および／または凹部側面（基板側壁の側面）で切断される。さらに基板５１１１の第１面で必要な配線形成が行なわれる。導電体膜が多結晶シリコン膜やシリサイド膜、透明導電体膜（ＩＴＯ、ＡＴＯ、ＺｎＯ等）の場合はたとえばフッ硝酸系のエッチング液やハロゲン系のガスを用いたドライエッチングでエッチングできる。導電体膜が透明導電体膜（ＩＴＯ、ＡＴＯ、ＺｎＯ等）の場合はたとえばフッ硝酸系のエッチング液やハロゲン系のガスを用いたドライエッチングでエッチングできる。導電体膜がアルミニウムの場合はたとえばリン酸系のエッチング液やハロゲン系のガスを用いたドライエッチングでエッチングできる。その他の材料についても良好なエッチング法を適宜選択すれば良い。このエッチングによって、導電体膜５１１４は、５１１４－１、２、３、４、５、６等に分割される。（ただし、これらの間で必要な部分は接続する場合もある。）次に絶縁膜５１２０を積層する。この絶縁膜５１２０は導電体膜５１１４を保護し、この後付着する薄板と導電体膜５１１４とを介在する絶縁膜でもある。｛図２５（ｂ）｝

【０４０２】

次に薄板５１２１を付着し凹部５１１２に蓋をする。この接着法は、接着剤を使用する方

法や、常温接合法などがある。この薄板５１２１の凹部５１１２（５１１２－１、２、３）に圧力伝達孔５１２２（５１２２－１、２、３）を形成する。また、コンタクト孔５１２４や引き出し電極５１２５を形成すべき領域５１２３における薄板５１２１も除去することが望ましい。さらにその他の薄板５１２１が不要な部分から薄板５１２１を除去する。あるいは、あらかじめ薄板５１２１が不要な部分を除去した薄板５１２１を基板５１１１上に付着しても良い。次に導電体膜５１１４からの引き出し電極を形成するために、フォトリソ法およびエッチング法を用いて絶縁膜５１２０にコンタクト孔５１２４を形成し、コンタクト孔５１２４に導電体膜を形成し引き出し電極５１２５を形成する。｛図２５（ｃ）｝引き出し電極等を先に形成してから薄板を付着させることもできる。

【０４０３】

図２５（ｄ）は、図２５（ａ）～（ｃ）に示す圧力センサーの平面図を示す。凹部５１１２（５１１２－１、２、３、４）と導電体膜５１１４（５１１４－１、２、３、４、５、６、７、８）を示す。直方体形状の凹部５１１２（５１１２－１、２、３、４）が平行にならんでおり、凹部５１１２（５１１２－１、２、３、４）の間に側壁５１１１（５１１１－１、２、３、４）が形成されている。また。側壁５１１１（５１１１－１、２、３、４）の側面には導電体膜５１１４（５１１４－１、２、３、４、５、６、７、８）が形成されており、凹部内を含め導電体膜５１１４（５１１４－１、２、３、４、５、６、７、８）が分離している。図２５（ｄ）から分かるように、凹部内の内面に導電体膜５１１４を形成しその間の凹部空間を静電容量空間（たとえば、凹部５１１２－２）とする場合、一方の電極となる導電体膜５１１４－３は基板側壁５１１１－１の凹部５１１２－２の内側面に形成され、他方の電極となる導電体膜５１１４－４は基板側壁５１１１－２の凹部５１１２－２の内側面に形成され、これらの電極の間は凹部底部も凹部側面（この場合凹部短辺側）において導電体膜はエッチング除去される。この結果凹部内を容量空間として、両側の基板側壁側面５１１４－３および４を電極とする静電容量素子ができる。

【０４０４】

凹部５１１２内のレジストパターニングが難しいときは、１つの凹部（たとえば５１１２－２）内の導電体膜５１１４（５１１４－３、５１１４－４を含めた凹部５１１２－２内の導電体膜）はすべてエッチング除去する。この凹部に隣接する凹部（５１１２－１、または５１１２－３）に形成された電極をコンデンサの電極とする。ただし、このときの容量成分は凹部の空間容量、基板側壁５１１１－１および５１１１－２も容量を形成している。凹部５１１１２－１および５１１２－３内の導電体膜５１１４はそのまま残しておくので、導電体膜５１１４－１と５１１４－２、また導電体膜５１１４－５と５１１４－６はつながっている。このようにすると、凹部５１１２内ではレジストのパターニングをしなくて良く、レジストのパターニングを行なうのは基板５１１１の第１面の平坦部なので通常のフォトリソ法およびエッチング法で導電体膜５１１４を除去できる。この結果、凹部５１１２（５１１２－１、２、３、４）内の空間を静電容量として、その両側の導電体膜を電極５１１４（５１１４－１、２、３、４、５、６、７、８）とするコンデンサが出来上がっている。これらのコンデンサの静電容量をＣ１、Ｃ２，Ｃ３、Ｃ４とすると、これらのコンデンサを適宜並列および／または直列に接続することにより、コンデンサの容量を増減できる。

【０４０５】

図２５（ｆ）は、図２５（ａ）～（ｄ）に示す静電容量型圧力センサーの動作および原理を示す図である。図２５（ｆ）に示す構造は図２５（ａ）～（ｃ）とは少し異なっているが、本質的には同じ構造である。図２５（ｆ）においては、凹部５１１２（５１１２－１、２、３、４）は基板５１１１内で第１面から第２面へ貫通した貫通溝となっている。この貫通溝５１１２（５１１２－１、２、３、４）の形成方法は記述済である。たとえば、薄板５１２６を基板５１１１の第２面に貼りつけて基板５１１１の第１面に形成したレジストパターン等をマスクにして垂直エッチングやインプリント法を用いて第２面に到達する貫通溝を形成する。その後薄板５１２６を取り付けた状態で第１面側に薄板５１２１を取り付ける。その後薄板５１２６は別の薄板へ貼り替えても良い。あるいは、たとえば、

薄板５１２６を基板５１１１の第２面に貼りつけないで、基板５１１１の第１面に形成したレジストパターン等をマスクにして垂直エッチングやインプリント法を用いて第２面に到達する貫通溝を形成する。その後、第１面側および第２面側に薄板を貼りつけても作製できる。

【０４０６】

圧力伝達孔５１２２（５１２２－１、２、３、４）から圧力Ｐ１、Ｐ２、Ｐ３、Ｐ４を凹部５１１２（５１１２－１、２、３、４）へ導入すると、これらの凹部の間の基板側壁５１１１（５１１１－１、２、３）が凹部内の圧力差によって変形する。たとえば、Ｐ１＜Ｐ２のとき、図２５（ｆ）に示すように基板側壁５１１１－１は凹部５１１２－１側へ膨らむ。また、Ｐ２＞Ｐ３のとき、図２５（ｆ）に示すように基板側壁５１１１－２は凹部５１１２－３側へ膨らむ。圧力差がないときにおける凹部５１１２－２の凹部の幅（電極間距離）をｄ１、Ｐ１＜Ｐ２における基板側壁５１１１－１の変形量をｄ２、Ｐ２＞Ｐ３における基板側壁５１１１－２の変形量をｄ３とする。ｄ２、ｄ３は凹部５１１２の深さによって異なり、その中心付近で最も大きくなるが、ｄ２、ｄ３をこの平均量と考えれば、圧力差がないときの容量Ｃ２＝εＳ／ｄ１は圧力差を受けてＣ２’＝εＳ／（ｄ１＋ｄ２＋ｄ３）に変化（この場合は減少）する。（εは誘電率、Ｓは電極面積）基板側壁５１１１－１および５１１１－２の厚みが同じで、Ｐ１＝Ｐ３とすれば、ｄ２＝ｄ３と考えて良い。この静電容量変化と圧力の関係を予め求めておけば、未知の圧力差で変形したときに静電容量の変化から圧力差を求めることができる。

【０４０７】

凹部５１１２－３について見ると、Ｐ２＞Ｐ３のときには基板側壁５１１１－２が凹部５１１２－３側へ凹み（変形量ｄ５）、Ｐ４＞Ｐ３のときには基板側壁５１１１－３が凹部５１１２－３側へ凹む（変形量ｄ６）。圧力差がないときにおける凹部５１１２－３の凹部の幅（電極間距離）をｄ４とすればｄ５、ｄ６は凹部５１１２の深さによって異なり、その中心付近で最も大きくなるが、ｄ５、ｄ６をこの平均量と考えれば、圧力差がないときの容量Ｃ２＝εＳ／ｄ４は圧力差を受けてＣ２’＝εＳ／（ｄ４－ｄ４－ｄ５）に変化（この場合は増加）する。（εは誘電率、Ｓは電極面積）基板側壁５１１１－２および５１１１－３の厚みが同じで、Ｐ２＝Ｐ４とすれば、ｄ５＝ｄ６と考えて良い。この静電容量変化と圧力の関係を予め求めておけば、未知の圧力差で変形したときに静電容量の変化から圧力差を求めることができる。

【０４０８】

尚、図２５（ａ）～（ｃ）における実施形態では、基板５１１１－４や５１１１－５については、変形は殆どしないので、凹部５１１２－１および５１１２－４の静電容量変化は片側だけの変形になる。以上のように本発明の凹部（あるいは貫通溝）を作製して、これらの凹部間の基板側壁が凹部間の圧力差によって変形するときに静電容量が変化するので、この変化量から圧力を求めることができる。これらの凹部を多数並べて同じ圧力となる凹部における電極を並列に接続していけば、全体の容量は１つ１つの容量の和となるので１つ１つの変化量が小さくても全体としては大きな容量変化となるので、感度を増大できる。また、凹部の幅を基板側壁の変化の限界量以下で作製すれば、基板側壁は凹部の幅（の半分）以上には変形しないので、基板の歯会や損傷を防止することができる。また、圧力伝達孔や電極は第２面側にも作製できるので、（特に図２５（ａ）～（ｃ）に示す場合はどちらでも可能）設計しやすい。

【０４０９】

本発明の静電容量型圧力センサーもインプリント法で作製できることは上述の通りであるが、ヤング率の低いポリマーやゴム等を用いれば寸法が小さくても大きく変形するので静電容量を大きく変化させることが可能となる。上述の繰り返しにはなるが、基板内に深さが１０～５００μｍ、縦および横が約１０００μｍ以下の凹部を形成し、各種ポリマーやゴムを凹部に塗布またはディップ等して凹部内を埋めて、これらの液状またはゲル状の状態にインプリント法で凹部を形成する。あるいは、ポリマーやゴム等を硬化してからフォトリソ法およびエッチング法で凹部を形成する。次にこれらのポリマーやゴムは絶縁体で

ある場合には導電体膜を積層する。導電体膜をパターニングした後絶縁膜を積層してこれらの凹部に薄板で蓋をして、引き出し電極を形成する。これらのポリマーやゴムは絶縁体でない場合には絶縁膜を形成した後に導電体膜を積層する。導電体膜をパターニングした後絶縁膜を積層してこれらの凹部に薄板で蓋をして、引き出し電極を形成する。これによって、たとえば、シリコン基板等の半導体基板内に上記の埋め込み圧力センサーを形成できる。

【０４１０】

埋め込んだ凹部の基板側壁の上面を半導体基板内に形成したＩＣや各種デバイスの高さとほぼ等しくすれば、圧力センサーの導電体膜はＩＣ等のデバイスに用いる導電体膜と兼用も可能である。特にポリマーやゴムの硬化温度を半導体プロセスの最終温度（最終保護膜の形成温度）である約３００℃～５００℃より低く設定できるので、ＩＣ等の素子を形成した後に圧力センサーを同じＩＣ等のチップ内に搭載することができる。このときは、ＩＣ等の最終保護膜を形成した後に、半導体基板内に凹部を形成して圧力センサーを形成すれば良い。圧力センサーの導電体膜形成時に、ＩＣ等のパッドに配線接続すれば良い。あるいは、ポリマーやゴムの硬化温度が半導体プロセスの最終温度より高ければ、半導体プロセスで使用する最終の導電体膜の形成前に半導体基板内に凹部を形成して、ポリマー等を凹部へ入れてインプリント法やフォトリソ法で圧力センサー用の凹部を形成した後、圧力センサー用の導電体膜と半導体プロセスで使用する最終の導電体膜とを兼用することができる。これらの導電体膜をパターニングした後、最終保護膜（絶縁膜）を形成し、薄板で圧力センサー用凹部に蓋をすれば良い。尚、上述した方法は、本発明のすべての圧電センサー（これ以降に記載するものも含める）に適用できることは言うまでもない。

【０４１１】

図２６（ａ）、（ｂ）は圧力センサーのパッケージの一例を示す図である。図２６（ａ）はその平面図であり、図２６（ｂ）はその側面断面図であるが、この図２６（ａ）、（ｂ）に示すように、圧力センサー（圧電素子）の外側は、基板５１３１（５１３１－１）である。その内側に凹部（または貫通溝）５１３２－２が基板側壁５１３１－２を取り囲む。一番内側に凹部（または貫通溝）５１３１－１がある。凹部５１３１－１の内側側面の基板側壁５１３１－２に導電体膜５１３３（５１３３－１、２、３、４）が積層されている。説明に不要な膜は記載していない。内側凹部５１３２－１と外側凹部５１３２－２との間の基板側壁５１３１－２が、これらの凹部間の圧力差によって変形する。図２６（ａ）では４つの基板側壁が存在していて、各基板側壁は圧力差に応じて内側へ凹むか外側へ膨らむかして変形する。この変形に応じて、静電容量型圧力センサーの場合には、これらの対向する電極間（たとえば、５１３３－１と５１３３－３、５１３３－２と５１３３－４）の容量変化を検出する。また、基板側壁に圧電体膜を用いた場合はこれまで説明したような膜構造を構成して、圧電体膜の両側に形成した電極に引き出された電荷量を検出する。基板側壁に形成した圧電体膜を用いた場合はこれまで説明したような膜構造を構成して、圧電体膜の両側に形成した電極に引き出された電荷量を検出する。尚、図２６（ｃ）、（ｄ）に示すように（図２６（ｃ）は平面断面図、図２６（ｄ）は側面断面図であり、膜構造は既述しているので必要な部分だけ記載している）、圧電体基板または圧電体膜の場合には、同じ方向に変化しているので、凹部５１３２－１の内側側面の電極５１３３－２はすべて接続しても良く、基板側壁５１３１－２の外側にも圧電体膜や電極を作製でき、それらの電極５１３３－１は接続しておくことができる、凹部内部でパターニングする必要がないので、プロセスも簡単である。

【０４１２】

基板側壁の側面にピエゾ抵抗素子を形成してブリッジ回路を組んだピエゾ抵抗型圧力センサーも基板側壁の各面および表面・裏面に作製できるので、検出感度が増大する。尚、図２６に示す実装パッケージの外壁５１３１－１の厚みは使用する圧力で変形しないようにする。図２６は、圧力伝達孔や引き出し電極を記載していないが、必要な場所に適宜形成すれば良い。このような実装パッケージは極めて小型に形成でき、半導体プロセスを適用でき、プロセスが極めて簡単である。従って、1枚の基板から多数形成できる。たとえば

、０．５ｍｍ＊０．５ｍｍ＊０．５ｍｍの実装パッケージを実現でき、６インチウエハであれば約６５０００個形成でき、極めて安い圧力センサーを実現できる。

【０４１３】

本発明のセンサデバイスは２ｍｍ以下の厚さの基板に作製できるとして説明してきたが、もっと厚い基板にも適用できることは構造からすぐ分かる。２ｍｍ以上の厚さの基板において垂直な凹部を形成する方法として、インプリント法によって作製する方法がある。厚い樹脂を塗布して、適当なサイズのモールドを使用してインプリントで凹部を作製できる。あるいは、適当なサイズの打ち抜き型で基板を打ち抜いて貫通孔を作製できる。凹部や貫通孔内面への導電体膜は、導電体膜をＣＶＤ法、ＰＶＤ法、めっき法等により所望の厚みで積層する。圧電体膜、絶縁体膜もＣＶＤ法、ＰＶＤ法等により積層する。他はこれまで説明した方法を採用すれば良い。大型のセンサデバイスは、たとえば床発電等にも使用できる。

【０４１４】

図２７は、本発明の縦型圧力動作素子を用いたインクジェットデバイスを示す図である。基板内に第１面（表面）から第２面に貫通し、側面が基板側壁で囲まれた複数の凹部を有し、基板側壁の上面には第１の薄板が付着し、基板側壁の下面には第２の薄板が付着し、この凹部の上部は第１の薄板で被われており、凹部の下部は第２の薄板で被われている。上部が第１の薄板で、下部が第２の薄板で、側面が基板側壁で囲まれた一部の凹部（インク溜まり凹部）は、その上部を被っている第１の薄板の一部が外側と貫通しており、その貫通孔（インク導入孔）を通して第１の薄板の上方からインクが当該凹部へ導入されるようになっており、通常インク溜まり凹部内にはインクが入っている。また、当該凹部の下部を被っている第２の薄板の一部が外側と貫通しており、その貫通孔（インク放滴孔）を通して当該凹部からインクを放滴できるようになっている。インクが導入される当該凹部の側面を構成する側壁の少なくとも一部を隔てて隣接する凹部（隣接凹部）は、側面が基板側壁で囲まれた凹部であり、この隣接凹部の上部は第１の薄板で被われており、隣接凹部の下部は第２の薄板で被われている。この隣接凹部の上部を被っている薄板の一部が外側と貫通しており、その貫通孔（圧力伝達孔）を通して隣接凹部の圧力を高くしたり低くしたりできるようになっている。圧力伝達孔を通して隣接凹部の圧力を一定圧力（たとえば、１気圧）より低くすると隣接凹部とインク溜まり凹部を隔てている基板側壁が隣接凹部側に膨らみ、その結果外部のインク液容器からインク導入孔を通してインク溜まり凹部内へインクが流入する。一定量インク溜まり凹部内へインクが溜まったら、隣接凹部の上部を被う薄板に開いている圧力伝達孔を通して隣接凹部の圧力を一定圧力（たとえば、１気圧）より高くすると隣接凹部とインク溜まり凹部を隔てている基板側壁がインク溜まり凹部側に膨らみ、インク放滴孔を通してインク溜まり凹部内のインクは外側へ滴出される。

【０４１５】

本発明の凹部を形成した基板を用いたインクジェット用素子の構造は上述したようにこれまで説明した圧力センサーと同じであるが、さらにその製造方法の概要を以下に説明する。図２７（ａ）に示すように、第２の薄板２０１５を基板２０１１の第２面（裏面）に付着させる。基板２０１１はシリコン基板等の半導体基板、ガラス基板やプラスチック基板等の絶縁基板、鉄や銅や合金や金属等の導電体基板など種々適用できる。（あるいは、第２の薄板上に形成したポリマーやセラミック等にインプリント法を用いたものでも良い。）第２の薄板２０１５もシリコン基板等の半導体基板、ガラス基板やプラスチック基板等の絶縁基板、鉄や銅や合金や金属等の導電体基板など種々適用できる。また、基板２０１１および第２の薄板２０１５は接着剤（金属、低融点ガラス等を含む）を用いて付着したり、常温接合、拡散融合、高温接合、陽極接合を用いて付着することができる。たとえば、シリコン基板とガラス基板は電界をあけて陽極接合をして強固に付着させることができる。

【０４１６】

その後、基板２０１１の第１面にフォトリソ法またはインプリント法により厚いレジスト

パターンを形成する。基板２０１１上に絶縁膜を形成してからレジストパターンを形成しても良い。このレジストの厚みは、この後基板２０１１をエッチングするので、このエッチング中に消失しないでパターン形状を維持できる厚みにする。このフォトレジストパターンを用いて、基板２０１１を異方性エッチング（ドライエッチング）する。フォトレジストパターンにできるだけ忠実に基板２０１１の凹部を形成するために、凹部は基板面（第１面）に略垂直にパターン寸法通りにできるだけ近くエッチングすることが望ましい。基板２０１１は第２面を貫通するまでエッチングする。第２面には第２の薄板２０１５が付着しているので、この第２の薄板をエッチングストッパーとしてエッチングする。たとえば、第２の薄板２０１５のエッチングレートを基板２０１１のエッチングレートより遅くするようなエッチング条件で基板２０１１をエッチングすれば、基板２０１１をエッチングした後のオーバーエッチング時に第２の薄板２０１５を余りエッチングさせずに基板全体の凹部において基板２０１１の貫通した凹部（この場合は貫通溝と呼ぶ方が良い）を形成できる。また、エッチング種（エッチングによって生成したイオン種）をモニターして、基板２０１１の凹部２０１７が貫通すると特定のエッチング種の発生が少なくなるので、これをエンドポイントとして用いることによって、オーバーエッチング量を小さくできる。

【０４１７】

次にレジストやエッチング時に凹部２０１７の内部に生成した堆積物（エッチングによって生成した残渣など）を除去して、第１面に第１の薄板２０１３を付着させる。この付着も接着剤（金属、低融点ガラス等を含む）、常温接合、拡散融合、高温接合、陽極接合を用いて行なうことができる。基板２０１１がシリコンで第１の薄板２０１３がガラスの場合（あるいは、これらが逆の場合も）は陽極接合を用いてこれらの基板同士を強固に付着させることができる。また、接着剤を用いるときは、基板２０１１の第１面を下にして接着剤液に第１面を接触させて凹部の間の側壁上面のみに接着剤を付着させて第１の薄板と付着させると良い。あるいは、第１の薄板の付着面側に接着剤を塗布した後で、第１の薄板２０１３を下側にして基板の第１面をその上方から付着するのが良い。あるいは、スクリーン印刷においてマスクを用いて第１の薄板の必要な部分にのみ接着剤を塗布する方法もある。

【０４１８】

第２の薄板はエッチングにより凹部２０１７の底面がエッチングされているので、問題があれば、取り外して別の薄板と取り替えても良い。交換する場合には、第２の薄板２０１５と基板２０１１との付着には、たとえば熱可塑性（熱軟化性）の接着剤を用いると良い。ガラス転移温度をTgとしたとき、第２の薄板２０１５と基板２０１１とを付着させた後は取り外すまで、Tg以下の温度でプロセスを行なう。特に第１の薄板２０１３を付着させる温度をこのTg以下にする必要がある。さらに、第２の薄板２０１５と基板２０１１とを離す場合にはTg以上の温度にする必要があるので、この温度で第１の薄板２０１３と基板２０１１の接着性が悪くならないようにする必要がある。あるいは、接着剤として低融点金属や低融点合金を用いても良い。ただし、この後のプロセスは融点または軟化温度Tm以下の温度で行なう必要がある。

【０４１９】

以上のようにして、第１面から第２面に貫通した凹部（貫通溝）を多数有する基板２０１１を作製できた。この貫通した凹部の第1面側（上部、あるいは表面側）は第１の薄板２０１３で塞がれている。この貫通した凹部の第２面側（下部、あるいは裏面側）は第２の薄板２０１５で塞がれている。この凹部には、インクが入る凹部２０１７（２０１７－２、５）と圧力を印加する凹部２０１７（圧力印加凹部）（２０１７－１、３、５）がある。インクが入る凹部（インク容器凹部）２０１７（２０１７－２、５）と圧力を印加する凹部２０１７（２０１７－１、３、５）との間の基板側壁２０１１（２０１１－２、３、５、６）は圧力変化により変形でき、しかもその印加された圧力によってインクが入っている凹部２０１７（２０１７－２、５）からインクを外部へ滴出できるような厚みにする。

【０４２０】
次に、第１の薄板２０１３に圧力伝達孔およびインク導入孔を形成する。第１の薄板２０１３上にフォトリソ法またはインプリント法を用いて圧力伝達孔およびインク導入孔を形成するためのレジストパターンを形成する。このレジストパターンを用いて第１の薄板２０１３をエッチング除去し、圧力伝達孔２０１９（２０１９－１、３、４）およびインク導入孔２０１９（２０１９－２、５）を作製する。第１の薄板２０１３の厚みが厚いときは、研磨法や全面ウエットエッチング法や全面ドライエッチング法を用いて、レジストパターニング前に薄くしても良い。あるいは、レジストパターニング後に最初に高速エッチング（ウエットまたはドライ）を行ないこの領域のみ薄くしておく方法もある。あるいは凹部の幅は１０μm以上にすることもできるので、ドリルで開ける方法、レーザー光で開ける方法、あるいは高圧水流で開ける方法もある。
【０４２１】
レーザー光で開ける場合には、第１の薄板２０１３の上方からレーザーを照射するが、下側の第２の薄板２０１５にも孔があく可能性があるので、それを防止するために第１の薄板２０１３と第２の薄板２０１５の材料を変えて、第１の薄板２０１３にはレーザー光により孔をあけることができるが、第２の薄板２０１５には同じレーザー光により孔をあけることができないようにすれば良い。あるいは、本発明のインクジェットデバイスでは、インク容器凹部２０１９（２０１９－２、５）はインク導入孔とインク排出孔｛第２の薄板２０１５側の２０２３（２０２３－１、２）｝が必ず両方あいているので、第２の薄板２０１５の下面側からレーザー照射を行なえば、第１の薄板２０１３および第２の薄板２０１５の孔を同時にあけることができ、プロセス（工程）も少なくなる。この孔形成において高いマスク合わせ精度が要求されない（合わせ誤差が１～３μmでも良い）場合は、レーザー光や高圧水流で孔をあけるときは、メタル等のマスクを用いても良い。さらに異方性の強いドライエッチングであれば、フォトリソ法またはインプリント法を用いずにメタルマスク等の外付けマスクでも良いので、プロセスが簡単になる。
【０４２２】
次に、第２の薄板２０１５にインク排出用のインク排出孔２０２３（２０２３－１、２）をあける。このインク排出孔は圧力印加凹部２０１７（２０１７－１、３、４）にはあけない。このインク排出孔２０２３の形成方法は、上述のインク導入孔の形成方法と同様で良い。第１の薄板２０１３および第２の薄板２０１５に孔を形成した後、必要なら孔の形状をなめらかにする手段を講じる。たとえば、第１の薄板２０１３および第２の薄板２０１５がガラスの場合には、ライトフッ酸処理を行なうと良い。次に、インク導入孔２０１９（２０１９－２、５）にインク通路管やインク溜まり容器２０２１（２０２１－１、２）を接続したり、圧力伝達孔２０１９（２０１９－１、３、４）には圧力導入管を接続したり、圧力排出孔２０２３（２０２３－１、２）にも必要な部材を接続する。
【０４２３】
図２７（ｂ）、（ｃ）は、本発明のインクジェットデバイスを平面的に示したものである。図２７（ｂ）は、その一例であり、直方体形状の凹部２０１７（２０１７－１、２、３）が隣接して平行に配列されている。図２７（ｃ）もその一例であり、正方形状（あるいは直方体形状）のインク容器凹部２０１７－２を、基板側壁２０１１－２を介して圧力印加凹部２０１７（２０１７－１、３）が取り囲んでいる。図２７（ｂ）において、インク容器凹部２０１７－２と圧力印加凹部２０１７－１との間の側壁２０１１－２の幅（厚み）をＷｃ（＝ｙ）、長さをＬｃ（＝ａ）、深さ（基板厚みに等しい）をHsub（＝Ｈｃ＝ｈ）とすると、この基板側壁２０１１－２はダイヤフラムと考えて良く、この基板側壁が両側の凹部の圧力差ｚによって撓むときに、この基板側壁２０１１－２の最大たわみはおおよそ以下の計算式で与えられる。
$Wmax = \alpha * z * h^2 a^2 / (E y^3)$
【０４２４】
基板２０１１がシリコン基板であるとき、ヤング率Ｅは１００ＧＰａ～２００ＧＰａ（結晶方位依存性あり）である。ｈ＝ａ＝３００μｍのとき（正方形状ダイヤフラム）には、

α＝０．０１３８となり、Wmaxは約600ｚ／ｙ^{3}（μｍ）となる。ただし、ｚをMpa単位で示し、ｙはμｍ単位で示す。たとえば、ｚを1Mpa（約１atm）、ｙを５μｍとするとWmax＝約５μｍとなる。また、ｚを1Mpa（約１atm）、ｙを3μｍとするとWmax＝約22μｍとなる。ｈ＝ａ＝４００μｍのとき（正方形状ダイヤフラム）には、Wmaxは約1890ｚ／ｙ^{3}（μｍ）となる。たとえば、ｚを1Mpa（約１atm）、ｙを5μｍとするとWmax＝約１５μｍとなる。また、ｚを1Mpa（約１atm）、ｙを3μｍとするとWmax＝約70μｍとなる。ｈ＝300μｍ、ａ＝600μｍのとき（長方形状ダイヤフラム）には、α＝０．０２７７となり、Wmaxは約1200ｚ／ｙ^{3}（μｍ）となる。ただし、ｚをMpa単位で示し、ｙはμｍ単位で示す。たとえば、ｚを1Mpa（約１atm）、ｙを５μｍとするとWmax＝約１０μｍとなる。また、ｚを1Mpa（約１atm）、ｙを3μｍとするとWmax＝約45μｍとなる。以上のように圧力差を与えるとインク容器凹部２０１７－２は凹んだり膨らんだりするので、インク容器凹部２０１７－２内部へインクを吸入でき、インク容器凹部２０１７－２内部のインクを外に吐出できる。上記の式は理論式であるから、この式等を考慮して設計して、できあがったものでデータを取り、実際値と理論式を近づければ精密なインクジェットデバイスを作製できる。

【０４２５】

上述のたわみは基板がシリコンのときであるが、この材料を種々変更することにより、より高精度のインクジェットデバイスも作製できる。たとえば、ポリカーボネートのヤング率は２．２GPaであるから、ダイヤフラムが３００μｍ＊３００μmの正方形形状の場合、Wmax　５ｘ１０^{4}＊（ｚ／ｙ^{3}）であるから、基板側壁厚みを１０μmとすると圧力差１気圧で約５０μmという大きな変形となる。さらにゴムの場合には、ヤング率が０．０１～０．１GPaであるから、たとえば、０．０２２GPaとするとダイヤフラムが３００μｍ＊３００μmの正方形形状の場合、Wmax　５ｘ１０^{6}＊（ｚ／ｙ^{3}）であるから、基板側壁厚みを３０μmとすると圧力差０．１気圧でも約２０μmという大きな変形となる。

【０４２６】

以上のように、ゴムやプラスチック等の場合はヤング率がシリコン等に比べて非常に小さくなるので、余り微細なものを作製しなくても高精度のインクジェットデバイスを作製することができる。しかもゴムやプラスチック等の場合はインプリント法を用いて微小で精度の高いサイズのものを作製できる。インプリント法を用いて本発明のインクジェットデバイスを作製ずる方法は、図１９において説明した内容と同様である。本発明のインクジェットデバイスでは、基板６１１が第２の薄板２０１５に対応する。また、絶縁膜６３３は形成しなくても良い。インプリント法で凹部を形成した後、凹部底部に膜が残る（図１９における６１５Ｂ）ので、凹部を基板（第２薄板）側に貫通させるために全面エッチングしてこの残膜を除去する。また、第２薄板および第１薄板は必要な場合は、研磨法やエッチング法等により所望の厚さまで薄くする。さらに本発明のインクジェットデバイスは凹部（貫通凹部）を形成した後に絶縁膜を形成する必要はない（保護膜として形成しても良いが）し、導電体膜を形成しない。従って、弾力性のあるゴムも使用することができる。ゴムとしては、各種ゴム（天然ゴムや合成ゴム）であり、たとえばシリコーンゴム、フッ素ゴム、ニトリルゴム、ブチルゴム、スチレンゴム、ブタジエンゴム、合成天然ゴム、イソプレンゴム、クロロプレンゴム、多硫化ゴム、ウレタンゴム、天然ゴム、アクリルゴム、エチレンプロピレンゴムを使用することができる。

【０４２７】

図２７（ｂ）に示す構造の場合は、インク容器凹部２０１７は基板側壁２０１１－２および２０１１－３を挟んで両側の圧力印加凹部２０１７－１および２０１７－３から（２方向から）圧力を受けてインク容器凹部２０１７にインクを吸入したり、排出したりする。これに対して図２７（ｃ）に示す構造の場合には、インク容器凹部２０１７は、基板側壁２０１１－２および２０１１－３を挟んで周囲を圧力印加凹部２０１７－１および２０１７－３の４方向から囲まれているので、４方向から圧力を受けてインク容器凹部２０１７にインクを吸入したり、排出したりする。凹部２０１７の深さHsub、長さＬc、基板側壁幅Wcが、図２７（ｂ）および１０２（ｂ）で等しいとすれば、図２７（ｃ）に示すイン

ク容器凹部の方が、図２７（ｂ）に示すインク容器凹部よりも約２倍の力でインクを吸入したり排出したりできる。逆の見方をすると、吸入量や排出量が同じとすれば、図２７（ｃ）に示すインク容器凹部の方が、図２７（ｂ）に示すインク容器凹部よりも小さな力（圧力差）で行なうことができる。また、図２７（ｃ）に類似する実施形態として、インク容器凹部２０１７－２の形状が円筒形の場合には、周囲を囲んでいる圧力印加凹部２０１７より等しく力を受けるので、圧力差による力の分配が均等で効率の良いインク吸入や排出ができる。

【０４２８】

図２８（ａ）、（ｂ）は、本発明のインクジェットデバイスの動作方法を示す図である。インク溜まり容器２０２１（２０２１－１、２）は（ここにインク通路管を介しても良い）インク導入孔２０１９（２０１９－２，５）を通してインク容器凹部２０１７（２０１７－２、５）に接続し、さらにインク排出孔２０２３（２０２３－１、２）を通して外側へ排出されるようになっている。圧力は、エアーやその他の気体（窒素など）、あるいは液体を圧力導管等を介して圧力発生器（図示していないが、たとえば、高圧ガス容器や、ガス圧縮器、液体圧縮器等）等で発生した圧力P１、P2、P3を、圧力伝達孔２０１９（２０１９－１、３、４）を通して圧力印加凹部２０１７（１、３、４）へ伝達する。インク容器凹部２０１７内の圧力をＰqとしたとき、Ｐq＞P１であればインク容器凹部２０１７－２と圧力印加凹部２０１７－１との間の基板側壁２０１１－２は圧力印加凹部２０１７－１側へ変形し（膨らみ）｛図２８（ａ）｝、Ｐq＜P１であれば基板側壁２０１１－２はインク容器凹部２０１７－２側へ変形する（膨らむ、すなわち、インク容器凹部２０１７－２は凹む）｛図２８（ｂ）｝。

【０４２９】

従って、Ｐq＞P１とすると、インク溜まり容器２０２１－１からインク容器凹部２０１７へインクが吸入される。この後、Ｐq＜P１とするとインク容器凹部２０１７－２内のインクはインク排出孔２０２３－１を通して、インクジェットの滴２０２５（２０２５－１）が外側へ排出される。インク導入孔２０１９－２またはインク通路管に開閉バルブを備えて、インクをインク容器凹部２０１７－２内へ導入するときにこの開閉バルブを開けて、インク容器凹部２０１７－２内のインクを外側へ排出するときにこの開閉バルブを閉じても良く、このようにすればインク容器凹部２０１７－２内のインクの出入を効率良く行なうことができる。また、インク排出孔２０２３－１またはインク排出管（図示していないが、インク排出孔２０２３から外側へ通じる排出通路）に開閉バルブを備えて、インクをインク容器凹部２０１７－２内へ導入するときにこの開閉バルブを閉じて、インク容器凹部２０１７－２内のインクを外側へ排出するときにこの開閉バルブを開けても良く、このようにすればインク容器凹部２０１７－２内のインクの出入を効率良く行なうことができる。

【０４３０】

凹部２０１７－３が凹部２０１７－１と別個の空間になっているとき（たとえば、図２７（ｂ）に示す場合）、圧力印加凹部２０１７－３の圧力Ｐ２は圧力印加凹部２０１７－１の圧力Ｐ１と別個に制御できるので、インク容器凹部２０１７－２内へのインクの出入量をコントロールすることができる。また、別のインク容器凹部２０１７－５内へのインクの出入もその周りの圧力印加凹部２０１７－４の圧力Ｐ３を制御して、他の圧力Ｐ１やＰ２とは別個にコントロールすることもできる。尚、圧力を別個に制御する場合には、たとえば、圧力印加凹部２０１７－３と圧力印加凹部２０１７－４との間の基板側壁２０１１－４の幅を厚くして圧力変動しても余り変形しないようにすれば、Ｐ２およびＰ３はお互いに影響を受けずにコントロールできる。図２８（ａ）、（ｂ）の場合には、Ｐ３の圧力はインク容器凹部２０１７－５内の圧力と同じ状態にしているので、これらの凹部の間の基板側壁２０１１－５は変形しない。尚、このときインク導入孔２０１９－５やインク排出孔２０２３－２につながる通路等へ設けた開閉バルブを連動させておけば（このときは閉じておく）、インクを外側へ排出させないようにすることを確実に実行できる。

【０４３１】

カラー印刷を行なう場合は、インクを混合して種々の色彩を作る必要があるが、本発明を適用して、たとえば、３原色（赤、青、黄）と黒のインクを入れたインク容器凹部２０１７（２０１７－１１、１２、１３、１４）を図２８（ｃ）に示すように配列できる。この配列を適当数配置してインクジェット装置を作製する。この図２８（ｃ）に示す１つの配列を１dotと考えることができる。インク容器凹部２０１７（２０１７－１１、１２、１３、１４）の外側の圧力印加凹部２０１７（２０１７－１５、１６、１７、１８）の圧力を制御してそれぞれのインク容器凹部２０１７（２０１７－１１、１２、１３、１４）から各種のインクを吐出する。それぞれインク吸入用および排出用のバルブおよび圧力を制御して、色彩に対応して各種の色インクを吐出し、色彩を形成させる。インク容器凹部２０１７の大きさをＬc1＊Ｌc2とし、圧力印加凹部２０１７の大きさをLc3＊Lc2とし、それぞれの凹部間の距離をWcとすると、１dotの大きさは、｛2(Lc1＋Lc3)＋4Wc｝＊｛2Lc2＋2Wc｝となる。Lc1＝１０μm、Lc2＝２０μm、Lc3＝１０μm、Wc＝５μmとすると、１dotの大きさは、６０μm＊５０μmとなる。従って、解像度は４２３dpi＊５０８dpiとなり、かなり良い印刷解像度となる。尚黒色だけならば、１dotの大きさは、（Lc1＋Lc3＋2 Wc）＊（Lc2＋Wc）であるから、上記の値の場合は１dotの大きさは、３０μm＊２５μmであるから、解像度は８４６＊１０１６dpiとなり、非常に良い印刷解像度となる。本発明のインクジェットデバイスはさらに微細化が可能なので、さらに良い解像度も実現できる。

【０４３２】

図２９（ａ）は、ダイヤフラム型アクチュエータを用いたインクジェットデバイスを示す図である。ここで、基板２０１１は圧電体である。圧電体基板は、圧電効果を示す物質の基板であり、たとえば、チタン酸ジルコン酸鉛（ジルコニウム酸・チタン酸鉛（$Pb(Zr_XTi_{1-X})O_3$ 0＜ｘ＜１）とも呼ばれ、いわゆるＰＺＴ）、チタン酸バリウム、チタン酸鉛、ニオブ酸カリウム、ニオブ酸リチウム、タンタル酸リチウム、タングステン酸ナトリウム、酸化亜鉛、リチウムテトラボレート等のペロブスカイト構造やタングステン－青銅構造を持つセラミックスであり、あるいは石英、水晶、ロッシェル塩、トパーズ、電気石（トルマリン）、ベルリナイト（リン酸アルミニウム）、窒化アルミニウム、リン酸ガリウム、ガリウムヒ素などであり、あるいは圧電性ポリマー｛たとえば、ポリフッ化ビニリデン（ＰＶＤＦ）｝などである。これらの基板から凹部２０１７（２０１７－１、２、３、４、５）を形成する方法はこれまでに説明した方法と同様である。

【０４３３】

圧電体基板２０１１内に凹部２０１７（２０１７－１、２、３、４、５）を形成した後、導電体膜２０３１を積層する。この導電体膜２０３１は個々の基板側壁の表面に電界を発生して基板側壁（特に、インク容器凹部２０１７－２および圧力印加凹部２０１７－１との間の基板側壁２０１１－２、インク容器凹部２０１７－２および圧力印加凹部２０１７－３との間の基板側壁２０１１－３、インク容器凹部２０１７－５および圧力印加凹部２０１７－４との間の基板側壁２０１１－５）を変形させることを目的とする。次にフォトリソ法またはインプリント法等およびエッチング法等を用いて、基板側壁２０１１（２０１１－１、２、３、４、５、６）の上面で導電体膜２０３１をエッチングし、変形しようとする基板側壁の両側に存在する凹部（特にインク容器凹部および圧力印加凹部）内の導電体膜同士が接続しないようにする。すなわち、２０３２（２０３２－１、２、３、４、５、６）で導電体膜２０３１を切断する。次に絶縁膜２０３４を積層し、導電体膜２０３１を保護する。当然導電体膜２０３１を切断した部分２０３２（２０３２－１、２、３、４、５、６）にも絶縁膜２０３４が積層する。

【０４３４】

次に第１の薄板２０１３等を圧電基板２０１１上に付着させ、圧力伝達孔２０１９（２０１９－１、３、４）およびインク導入孔２０１９（２０１９－２、５）をあける。次に第２の薄板２０１５にインク排出孔２０２３（２０２３－１、２０２３－２）をあけ、インク導入孔２０１９（２０１９－２、５）にインク溜まり容器２０２１（２０２１－１、２）等を接続する。ここでインク排出孔２０２３（２０２３－１、２０２３－２）をあけたときに、インク容器凹部底面で導電体膜２０３１が露出する。｛たとえば、２０３３（２

０３３－１、２）｝導電体膜２０３１がインクに接触して腐食したり反応したりして問題を起こす場合、さらには導電体膜２０３１に電界をかえたときにインクが接触して問題を起こす場合には、インク排出孔２０２３（２０２３－１、２０２３－２）をあけた後で、この部分に絶縁膜２０３３を積層すれば良い。ＣＶＤ法やＰＶＤ法を用いれば露出した導電体膜２０３１の上に絶縁膜を積層できる。導電体膜２０３１を積層した後、または導電体膜２０３１をパターニングした後で第２の薄板２０１５にインク排出孔２０２３（２０２３－１、２０２３－２）をあけ、その後で絶縁膜２０３４を積層すれば、絶縁膜２０３３と兼用できるので、工程増にはならない。あるいは、導電体膜２０３１をパターニングするときにインク排出孔２０２３（２０２３－１、２０２３－２）をあける部分の導電体膜を除去しておき、インク排出孔２０２３（２０２３－１、２０２３－２）をあけても導電体膜を露出させないようにすれば良い。あるいは、貫通溝２０１７を形成した後、導電体膜２０３１を形成する前に第２の薄板２０１５を取り外した状態で導電体膜を積層すれば、第２の薄板２０１５には導電体膜は積層しない。その後で第２の薄板２０１５を付着させて、インク排出孔２０２３（２０２３－１、２０２３－２）をあければ良い。あるいは、前もってインク排出孔２０２３（２０２３－１、２０２３－２）をあけた第２の薄板を付着しておけば良く、インク排出孔２０２３（２０２３－１、２０２３－２）にも導電体膜２０３１は積層するがその上を絶縁膜２０３４でカバーするので問題は発生しない。

【０４３５】

次に、あるいは、第１の薄板２０１３に圧力伝達孔やインク導入孔をあけるときに、導電体膜２０３１の各電極２０３１（２０３１－１、２、３、４、５、６、７）から引き出し電極・配線を形成すべき領域における第１の薄板２０１３を除去しておき、その後で絶縁膜２０３４にコンタクト孔をあけて導電体膜２０３１を露出させて、この部分から引き出し電極を取りだす。たとえば、新たにこのコンタクト孔に導電体膜を形成して電極・配線を形成したり、この部分にワイヤボンディングして引き出し電極・配線とする。

【０４３６】

このようにして圧電体基板側壁２０１１－２、３、５等の両側に電極を形成すれば、これらの両側の電極に電界をかけると基板側壁２０１１－２、３、５等は変形し、電界の向き（電極の極性の相違による）によって、インク容器凹部が膨らんだり凹んだりする。たとえば、電極２０３１－２および２－３１－３の間に電界をかけてインク容器凹部２０１７－２を膨らまして、インク溜まり容器２０２１－１からインク導入孔２０１９－２を通してインク容器凹部２０１７－２内にインクを吸入する。このとき圧力印加凹部２０１７－１は凹むので圧力印加凹部２０１７－１内の気体は圧力伝達孔２０１９－１を通して外側へ出ていく。次に両側の電極に逆の電界かけてインク容器凹部２０１７－２を凹ませて、インク容器凹部２０１７－２内のインクを、インク排出孔２０２３－１を通して外側へ排出される。このとき圧力印加凹部２０１７－１は凹むので圧力伝達孔２０１９－１を通して圧力印加凹部２０１７－１内に外側から気体が入っていく。さらに、インク導入孔２０１９－２やインク排出孔２０２３－１につながるインク通路に開閉バルブを設けて、導電体膜電極への電界印加と連動させれば、より精度良くインクの吸入や排出をすることができる。

【０４３７】

図２９（ｂ）は、基板側壁２０１１（２０１１－１、２、３、４、５、６）状に圧電体膜２０３９を形成し、その上下に形成した導電体膜２０３１および導電体膜２０３５を電極として、これらの電極に電界をかけて圧電体膜２０３９を変形させて、基板側壁（特にインク容器凹部２０１７－２の両側の基板側壁２０１１－２および２０１１－３、インク容器凹部２０１７－５の基板側壁２０１１－５）を一緒に変形させることにより、インク容器凹部２０１７－２または２０１７－５にインクを吸入したり、インク容器凹部２０１７－２または２０１７－５からインクを排出したりする。構造および製造方法は、図２７～図２９（ａ）に示したものと同様であり、インクを用いたり、圧力をかけない所が異なる。また、その動作も逆で、圧電体膜２０３９の上下の導電体膜２０３１および２０３５に電位をかけて基板側壁を動かす点で異なる。

【０４３８】
第２の薄板２０１５を付着した基板２０１１に圧力印加凹部２０１７（２０１７－１、３、４）およびインク容器凹部２０１７（２０１７－２、５）を形成し、これらの凹部の間に基板側壁２０１１（２０１１－１、２、３、４、５、６）を形成する。次に、導電体膜２０３１を形成し、同じ極性にならない導電体膜２０３１は、基板側壁上面の２０３２（２０３２－１、２、３、４、５、６）で切断する。その他の場所でも導電体膜２０３１で必要な配線を形成する。次に、圧電体膜２０３９を形成し、さらに導電体膜２０３５を形成し、同じ極性にならない導電体膜２０３１は、基板側壁上面の２０３７（２０３７－１、２、３、４、５、６）で切断する。その他の場所でも導電体膜２０３５で必要な配線を形成する。次に導電体膜２０３５を保護するための絶縁膜２０３６を形成する。その後、第１の薄板２０１３を基板２０１１上に付着させ、圧力導入孔２０１９（２０１９－１、３、４）やインク導入孔２０１９（２０１９－２、５）や導電体膜２０３１および２０３５からの引き出し電極を形成する領域などで第１の薄板２０１３をエッチング除去する。第２の薄板についても、インク排出孔２０２３（２０２３－１、２）を形成する。このインク排出孔２０２３を形成すると導電体膜２０３１や２０３５が露出するので、この露出部をカバーする絶縁膜２０３３（２０３３－１、２）および２０３８（２０３８－１、２）を形成する。しかし、導電体２０３５をパターニングした後で、第２の薄板のインク排出孔２０２３（２０２３－１、２）を形成し、その後で絶縁膜２０３６を形成すれば、この導電体膜２０３１および２０３５の露出部をカバーできるので、新たな絶縁膜２０３３や２０３８を形成しなくても良い。その後インク溜まり容器等必要な部材を形成または接続する。

【０４３９】
図２９（ｂ）に示すインクジェットデバイスでは、基板側壁２０１１－２、２０１１－３、２０１１－５の両側に形成した導電体膜２０３１（下部電極）、圧電体膜２０３９、導電体膜２０３５（上部電極）の構造において、上部電極と下部電極の間に電界をかけると圧電体膜２０３５が変形する。この変形に応じて基板側壁が変形して、インク容器凹部２０１７－２、２０１７－５が膨らんだり、凹んだりするので、これらのインク容器凹部２０１７－２、２０１７－５内部へインクが吸入したり、インク容器凹部２０１７－２、２０１７－５内部のインクが外部へ吐出したりする。インク容器凹部２０１７－２、２０１７－５へつながるインク導入孔２０１９－２、２０１９－５やインク排出孔２０２３－１、２０２３－２に接続するインク通路等へ開閉バルブをつけて、これらの開閉バルブと上部および下部電極への電圧印加を連動させれば、さらに精度良くインクの出入を行なうことができる。以上はインクを対象として説明してきたが、インクを含む種々の液体にも適用できる。従って、これらのインクジェットデバイスは液体吐出デバイスでもある。さらに液体だけでなく気体にも適用できるので、気体吐出デバイスとも言えるし、まとめて液体および気体を含む媒体吐出デバイスでもある。

【０４４０】
以上に示すインクジェットデバイスの説明から分かるように、本発明の凹部または貫通溝はポンプデバイスを作製できる。図３０（ａ）は、そのポンプデバイスの一実施例を示す図である。圧電体基板２０４１内に第１面から第２面に貫通する貫通溝（または貫通凹部）２０４２（２０４２－１、２、３、４）が形成され、これらの貫通溝２０４２（２０４２－１、２、３、４）の間に基板側壁２０４１（２０４１－２、３、４）が形成される。図３０（ａ）において、貫通溝２０４２－１において基板側壁２０４１－２と対向する基板側壁を２０４１－１とし、貫通溝２０４２－４において基板側壁２０４１－４と対向する基板側壁を２０４１－５とする。貫通溝２０４２（２０４２－１、２、３、４）の内側面、すなわち基板側壁の側面に導電体膜２０４３（２０４３－１、２、３、・・・、８）が積層され、さらにその上に絶縁膜２０４４（２０４４－１、２、３、・・・、８）が積層されている。圧電体基板２０４１の第１面（上面または表面）に第１の薄板２０４７が付着している。圧電体基板２０４１の第２面（下面または裏面）に第２の薄板２０４８が付着している。第１の薄板内部には、図示しない外側（または別の貫通溝）と通じる通路

２０４６（２０４６－１）が形成されており、貫通溝２０４２（２０４２－１）へつながっている。また、第１の薄板内部には、貫通溝２０４２（２０４２－２）から貫通溝２０４２（２０４２－３）へ通じる通路２０４６（２０４６－２）が形成されている。さらに、第１の薄板内部には、貫通溝２０４２（２０４２－４）から図示しない外側（または別の貫通溝）と通じる通路２０４６（２０４６－３）が形成されている。これらの通路２０４６（２０４６－１、２、３）には開閉バルブ２０４９（２０４９－１、３、５）を設けても良い。

【０４４１】

第２の薄板２０４８内部には、貫通溝２０４２（２０４２－１）から貫通溝２０４２（２０４２－２）へ通じる通路２０４５（２０４５－１）が形成されている。さらに、第２の薄板２０４８内部には、貫通溝２０４２（２０４２－３）から貫通溝２０４２（２０４２－４）へ通じる通路２０４５（２０４５－２）が形成されている。これらの通路２０４５（２０４５－１、２）には開閉バルブ２０４９（２０４９－２、４）を設けても良い。基板側壁２０４１の側面に形成された導電体膜２０４３（２０４３－１、２、３、・・・、８）にはそれぞれ引き出し配線・電極が形成されていて、個別に電圧を印加できるようになっている。これらの導電体膜２０４３（２０４３－１、２、３、・・・、８）に電圧を印加すると圧電体基板側壁２０４１（２０４１－１、２、３、４、５）は貫通溝の内側または外側へ変形できる。従って、圧電体基板側壁２０４１（２０４１－１、２、３、４、５）を動かす方向と電圧印加の大きさおよび極性（プラスかマイナス）が一致する場合には、引き出し配線・電極を接続することができる。通常は、同じ貫通溝内の導電体膜は同じ大きさで同じ極性となっているので、１つの貫通溝の動作は、プラスとマイナスの電圧を交互に入れ変えて（すなわち、交流的に印加する）導電体膜に印加すると、基板側壁は貫通溝内部に窪んだり膨らんだりする。

【０４４２】

まず、開閉バルブ２０４９（２０４９－２）を閉じ、開閉バルブ２０４９（２０４９－１）を開けて、導電体膜２０４３－１および２０４３－２へ電圧を印加し、貫通溝２０４２－１を膨らませると、通路２０４６－１を通じて外部（または別の貫通溝）から液体や気体を貫通溝２０４２－１内へ吸入できる。次に、開閉バルブ２０４９（２０４９－２）を開けて、開閉バルブ２０４９（２０４９－３）を閉じて、導電体膜２０４３－３および２０４３－４へ電圧を印加し、貫通溝２０４２－２を膨らませる。一方、導電体膜２０４３－１および２０４３－２へ電圧を印加し、貫通溝２０４２－１を凹ませる。このとき、基板側壁２０４１－２の動きは一致しているので問題はない。この結果貫通溝２０４２－１内に入っている気体または液体は通路２０４５－１を通じて貫通溝２０４２－２へ入っていく。次に開閉バルブ２０４９－２を閉じて、開閉バルブ２０４９－３を開け、開閉バルブ２０４９－４を閉じて、導電体膜２０４３－３および２０４３－４に電圧を印加して、貫通溝２０４２－２を窪ませ、さらに導電体膜２０４３－５および２０４３－６に電圧を印加して、貫通溝２０４２－３を膨らませる。この結果、貫通溝２０４２－２内に入っていた気体または液体は貫通溝２０４２－３へ導かれる。これらの導電体膜への電圧印加によって基板側壁２０４１－３の動きは同じ方向であるから問題ない。

【０４４３】

次に開閉バルブ２０４９－３を閉じて、開閉バルブ２０４９－４を開け、開閉バルブ２０４９－５を閉じて、導電体膜２０４３－５および２０４３－６に電圧を印加して、貫通溝２０４２－３を窪ませ、さらに導電体膜２０４３－７および２０４３－８に電圧を印加して、貫通溝２０４２－５を膨らませる。この結果、貫通溝２０４２－３内に入っていた気体または液体は貫通溝２０４２－４へ導かれる。これらの導電体膜への電圧印加によって基板側壁２０４１－４の動きは同じ方向であるから問題ない。次に開閉バルブ２０４９－４を閉じて、開閉バルブ２０４９－５を開けて、導電体膜２０４３－７および２０４３－８に電圧を印加して、貫通溝２０４２－４を窪ませると、貫通溝２０４２－４内に入っていた気体または液体は通路２０４６－３を通って外側（または別の貫通溝）へ出ていく。

【０４４４】

このように、隣接する貫通溝を通路でつなぎ、その間に開閉バルブを設けておき、基板側壁の側面の電極へ電圧を印加し、これと連動するように開閉バルブを動作させることにより、貫通溝内の液体や気体を移動させることができるので、非常に微小なポンプを作ることができる。尚、開閉バルブを設けなくても、基板側壁の側面電極への電圧印加だけで、隣接する貫通溝の動作を逆にすることができる（すなわち、一方が凹めば他方を膨らませることができるし、この逆も同じである）ので、液体や気体を連続的に一方向へ移動させることができる。薄板内の通路は、あらかじめ通路を作製した薄板を基板に付着しても良い。薄板内の通路はレーザーで開けることもできるし、１つの薄板（Ａ薄板）にその表面に通路を作ってからもう１枚の薄板（Ｂ薄板）を貼り合わせて作ることができる。あるいはレーザー光を用いれば薄板内部に所望の通路を形成することもできる。開閉バルブはＡ薄板上に配置してからＢ薄板を付着させれば良いし、薄板内へ配線すれば電気的に制御できる。また開閉バルブを圧電体素子で形成しても良い。

【０４４５】

図３０（ｂ）は、ポンプデバイスの別の実施例を示す図である。図３０（ａ）と同じ働きをするものに関しては同じ符号をつけており、図示すると見にくい場合は符号を省略しているので図３０（ａ）も参照して欲しい。圧電体基板２０４１内に第１面から第２面に貫通する貫通溝（または貫通凹部）２０４２（２０４２－１、２、３、４、５、６，７）が形成され、これらの貫通溝２０４２（２０４２－１、２、３、４、５、６，７）の間に基板側壁２０４１（２０４１－６、７、８、９、１０、１１）が形成される。図３０（ｂ）において、貫通溝２０４２－１において基板側壁２０４１－６と対向する基板側壁を２０４１－１とし、貫通溝２０４２－４において基板側壁２０４１－１１と対向する基板側壁を２０４１－５とする。貫通溝２０４２（２０４２－１、２、３、４、５、６，７）の内側面、すなわち基板側壁の側面に導電体膜２０４３（２０４３－９、１０、１１、・・・、２１）が積層され、さらにその上に絶縁膜２０４４が積層されている（この絶縁膜は図３０（ｂ）では省略している）。圧電体基板２０４１の第１面（上面または表面）に第１の薄板２０４７が付着している。圧電体基板２０４１の第２面（下面または裏面）に第２の薄板２０４８が付着している。第１の薄板内部には、図示しない外側（または別の貫通溝）と通じる通路２０４６（２０４６－１）が形成されており、貫通溝２０４２（２０４２－１）へつながっている。また、第１の薄板内部には、貫通溝２０４２（２０４２－２）から貫通溝２０４２（２０４２－３）へ通じる通路２０４６（２０４６－２）が形成されている。さらに、第１の薄板内部には、貫通溝２０４２（２０４２－４）から図示しない外側（または別の貫通溝）と通じる通路２０４６（２０４６－３）が形成されている。これらの通路２０４６（２０４６－１、２、３）には開閉バルブ２０４９（２０４９－１、３、５）を設けても良い。

【０４４６】

第２の薄板２０４８内部には、貫通溝２０４２（２０４２－１）から貫通溝２０４２（２０４２－２）へ通じる通路２０４５（２０４５－１）が形成されている。さらに、第２の薄板２０４８内部には、貫通溝２０４２（２０４２－３）から貫通溝２０４２（２０４２－４）へ通じる通路２０４５（２０４５－２）が形成されている。これらの通路２０４５（２０４５－１、２）には開閉バルブ２０４９（２０４９－２、４）を設けても良い。基板側壁２０４１の側面に形成された導電体膜２０４３（２０４３－９、１０、１１、・・・、２１）にはそれぞれ引き出し配線・電極が形成されていて、個別に電圧を印加できるようになっている。これらの導電体膜２０４３（２０４３－９、１０、１１、・・・、２１）に電圧を印加すると圧電体基板側壁２０４１（２０４１－１、５、６、７、８、９、１０、１１）は貫通溝の内側または外側へ変形できる。従って、圧電体基板側壁２０４１（２０４１－１、５、６、７、８、９、１０、１１）を動かす方向と電圧印加の大きさおよび極性（プラスかマイナス）並びにタイミングが一致する場合には、引き出し配線・電極を接続することができる。通常は、同じ貫通溝内の導電体膜は同じ大きさで同じ極性となっているので、１つの貫通溝の動作は、プラスとマイナスの電圧を交互に入れ変えて（すなわち、交流的に印加する）導電体膜に印加すると、基板側壁は貫通溝内部に窪んだり

膨らんだりする。
【０４４７】
まず、開閉バルブ２０４９（２０４９－２）を閉じ、開閉バルブ２０４９（２０４９－１）を開けて、導電体膜２０４３－１および２０４３－１０、１１へ電圧を印加し、貫通溝２０４２－１を膨らませると、通路２０４６－１を通じて外部（または別の貫通溝）から媒体（液体や気体）を貫通溝２０４２－１内へ吸入できる。このとき、貫通溝２０４２－１および２０４２－２の間にある貫通溝２０４２－５はその容積を変動するが、その変動分は第１の薄板２０４７に開けられた外気との連通孔２０４０（２０４０－１）を通して出入するので、貫通溝２０４２－５の圧力変動はないので、圧電体基板側壁２０４１（２０４１－６）の上記の変化には影響を与えない。従って、圧電体基板側壁２０４１（２０４１－６）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁２０４１（２０４１－６）は変形する。
【０４４８】
次に、開閉バルブ２０４９（２０４９－２）を開けて、開閉バルブ２０４９（２０４９－１、３）を閉じて、導電体膜２０４３－１２、１３および２０４３－１４、１５へ電圧を印加し、貫通溝２０４２－２を膨らませる。一方、導電体膜２０４３－１および２０４３－１０、１１へ電圧を印加し、貫通溝２０４２－１を凹ませる。このとき、貫通溝２０４２－１および２０４２－２の間にある貫通溝２０４２－５はその容積を変動するが、その変動分は第１の薄板２０４７に開けられた外気との連通孔２０４０（２０４０－１）を通して出入するので、貫通溝２０４２－５の圧力変動はないので、圧電体基板側壁２０４１（２０４１－６、７）の上記の変化には影響を与えない。従って、圧電体基板側壁２０４１（２０４１－６、７）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁２０４１（２０４１－６、７）は変形する。また、貫通溝２０４２－２および２０４２－３の間にある貫通溝２０４２－６はその容積を変動するが、その変動分は第２の薄板２０４８に開けられた外気との連通孔２０４０（２０４０－２）を通して出入するので、貫通溝２０４２－６の圧力変動はないので、圧電体基板側壁２０４１（２０４１－８）の上記の変化には影響を与えない。従って、圧電体基板側壁２０４１（２０４１－８）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁２０４１（２０４１－８）は変形する。この結果貫通溝２０４２－１内に入っている気体または液体は通路２０４５－１を通じて貫通溝２０４２－２へ入っていく。
【０４４９】
次に開閉バルブ２０４９－２を閉じて、開閉バルブ２０４９－３を開け、開閉バルブ２０４９－４を閉じて、導電体膜２０４３－１２、１３および２０４３－１４、１５に電圧を印加して、貫通溝２０４２－２を窪ませ、さらに導電体膜２０４３－１６、１７および２０４３－１８、１９に電圧を印加して、貫通溝２０４２－３を膨らませる。このとき、貫通溝２０４２－１および２０４２－２の間にある貫通溝２０４２－５はその容積を変動するが、その変動分は第１の薄板２０４７に開けられた外気との連通孔２０４０（２０４０－１）を通して出入するので、貫通溝２０４２－５の圧力変動はないので、圧電体基板側壁２０４１（２０４１－７）の変化には影響を与えない。従って、圧電体基板側壁２０４１（２０４１－７）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁２０４１（２０４１－７）は変形する。また、貫通溝２０４２－２および２０４２－３の間にある貫通溝２０４２－６はその容積を変動するが、その変動分は第２の薄板２０４８に開けられた外気との連通孔２０４０（２０４０－２）を通して出入するので、貫通溝２０４２－６の圧力変動はないので、圧電体基板側壁２０４１（２０４１－８、９）の変化には影響を与えない。従って、圧電体基板側壁２０４１（２０４１－８、９）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁２０４１（２０４１－８、９）は変形する。さらに貫通溝２０４２－３および２０４２－４の間にある貫通溝２０４２－７はその容積を変動するが、その変動分は第１の薄板２０４７に開けられた外気との連通孔２０４０（２０４０－３）を通して出入するので、貫通溝２０４２－７の圧力変動はないので、圧電体基板側壁２０４１（２０４１－１０）の変化には影響を与えない。従って、圧電体基板側壁

２０４１（２０４１－１０）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁２０４１（２０４１－１０）は変形する。この結果、貫通溝２０４２－２内に入っていた気体または液体は貫通溝２０４２－３へ導かれる。

【０４５０】

次に開閉バルブ２０４９－３を閉じて、開閉バルブ２０４９－４を開け、開閉バルブ２０４９－５を閉じて、導電体膜２０４３－１６、１７および２０４３－１８、１９に電圧を印加して、貫通溝２０４２－３を窪ませ、さらに導電体膜２０４３－２０、２１および２０４３－２２に電圧を印加して、貫通溝２０４２－４を膨らませる。このとき、貫通溝２０４２－２および２０４２－３の間にある貫通溝２０４２－６はその容積を変動するが、その変動分は第２の薄板２０４８に開けられた外気との連通孔２０４０（２０４０－２）を通して出入するので、貫通溝２０４２－６の圧力変動はないので、圧電体基板側壁２０４１（２０４１－９）の変化には影響を与えない。従って、圧電体基板側壁２０４１（２０４１－９）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁２０４１（２０４１－９）は変形する。また、貫通溝２０４２－３および２０４２－４の間にある貫通溝２０４２－７はその容積を変動するが、その変動分は第１の薄板２０４７に開けられた外気との連通孔２０４０（２０４０－３）を通して出入するので、貫通溝２０４２－７の圧力変動はないので、圧電体基板側壁２０４１（２０４１－１０、１１）の変化には影響を与えない。従って、圧電体基板側壁２０４１（２０４１－１０、１１）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁２０４１（２０４１－１０、１１）は変形する。さらに貫通溝２０４２－４および２０４２－５の間にある貫通溝２０４２－７はその容積を変動するが、その変動分は第１の薄板２０４７に開けられた外気との連通孔２０４０（２０４０－３）を通して出入するので、貫通溝２０４２－７の圧力変動はないので、圧電体基板側壁２０４１（２０４１－１１）の変化には影響を与えない。従って、圧電体基板側壁２０４１（２０４１－１１）上の導電体膜へ印加された電圧にほぼ従って圧電体基板側壁２０４１（２０４１－１１）は変形する。この結果、貫通溝２０４２－３内に入っていた気体または液体は貫通溝２０４２－４へ導かれる。

【０４５１】

次に開閉バルブ２０４９－４を閉じて、開閉バルブ２０４９－５を開けて、導電体膜２０４３－２０、２１および２０４３－２２に電圧を印加して、貫通溝２０４２－４を窪ませると、貫通溝２０４２－４内に入っていた気体または液体は通路２０４６－３を通って外側（または別の貫通溝）へ出ていく。このとき、貫通溝２０４２－３および２０４２－４の間にある貫通溝２０４２－７はその容積を変動するが、その変動分は第１の薄板２０４７に開けられた外気との連通孔２０４０（２０４０－３）を通して出入するので、貫通溝２０４２－７の圧力変動はないので、圧電体基板側壁２０４１（２０４１－１１）の変化には影響を与えない。

【０４５２】

このように、隣接する貫通溝を通路でつなぎ、その間に開閉バルブを設けておき、基板側壁の側面の電極へ電圧を印加し、これと連動するように開閉バルブを動作させることにより、貫通溝内の液体や気体を移動させることができるので、非常に微小なポンプを作ることができる。尚、開閉バルブを設けなくても、基板側壁の側面電極への電圧印加だけで、隣接する貫通溝の動作を逆にすることができる（すなわち、一方が凹めば他方を膨らませることができるし、この逆も同じである）ので、液体や気体を連続的に一方向へ移動させることができる。薄板内の通路は、あらかじめ通路を作製した薄板を基板に付着しても良い。薄板内の通路はレーザーで開けることもできるし、１つの薄板（Ａ薄板）にその表面に通路を作ってからもう１枚の薄板（Ｂ薄板）を貼り合わせて作ることができる。あるいはレーザー光を用いれば薄板内部に所望の通路を形成することもできる。開閉バルブはＡ薄板上に配置してからＢ薄板を付着させれば良いし、薄板内へ配線すれば電気的に制御できる。また開閉バルブを圧電体素子で形成しても良い。

【０４５３】

また、図３０（ａ）や図３０（ｂ）で示した貫通溝をつなぐ通路は、第１の薄板および第

２の薄板へ交互につないでいるが、平面的に考慮すれば第１の薄板（または第２の薄板）だけに通路および開平バルブを設けて液体や気体等の媒体を移動させることができる。（図３４を参照）従って、図３０（ａ）や図３０（ｂ）で示したような貫通溝でなくても貫通しない凹部でも良い。
さらに図３０（ａ）や図３０（ｂ）では圧電体基板を用いたが、圧電体基板ではない基板も本発明を使用できる。すなわち、これまでに種々の所で説明した様に、基板内に複数の凹部（貫通溝を含む）を形成し、隣接する凹部間の基板側壁上に第１の導電体膜、その上に圧電体膜、その上に第２の導電体膜を形成することにより本発明のポンプデバイスを作製できる。

【０４５４】

あるいは、圧電体基板や圧電体膜を用いないでも圧力変動だけで本発明のポンプデバイスを作製できる。たとえば、図３０（ｂ）に示した構造と類似する構造で圧力変動を用いたポンプデバイスを実現できる。この場合は図３０（ｂ）に示した導電体膜も必要がない。（基板側壁に絶縁膜（保護膜として）を設けても良い）まず、開閉バルブ２０４９－１を開けて開閉バルブ２０４９－２を閉じ、圧力伝達孔２０４０－１から圧力を抜いて貫通溝２０４２－５の圧力を低くして（貫通溝２０４２－１の圧力よりも）基板側壁２０４１－６を貫通溝２０４２－５側へ変形して貫通溝２０４２－１を膨らませると、通路２０４６－１を通して外部から媒体（液体や気体）が貫通溝２０４２－１へ導入される。

【０４５５】

次に開閉バルブ２０４９－１を閉じ、開閉バルブ２０４９－２を開けて、圧力伝達孔２０４０－１から圧力を印加して圧力変動貫通溝２０４２－５の圧力を高くして（貫通溝２０４２－１の圧力よりも）基板側壁２０４１－６を貫通溝２０４２－１側へ変形して貫通溝２０４２－１を凹ませ、さらに圧力伝達孔２０４０－２から圧力を抜いて貫通溝２０４２－６の圧力を低くして（貫通溝２０４２－２の圧力よりも）基板側壁２０４１－８を貫通溝２０４２－６側へ変形させると、基板側壁２０４１－７は貫通溝２０４２－２側へ変形しているので、両方でほぼ相殺されて貫通溝２０４２－２の容積は余り変わらない。この結果、貫通溝２０４２－１の媒体は貫通溝２０４２－２へ移動する。これを繰り返すことによって媒体を移動させることができる。尚、媒体が移動する貫通溝の間に２つの圧力変動貫通溝を設けることにより、媒体を押し出す方の貫通溝を窄ませて、同時に媒体を導入する方の貫通溝を膨らませることができる。たとえば、貫通溝２０４２－１および貫通溝２０４２－２の間に圧力変動貫通溝２０４２－５を２つ（２０４２－５－１、２）設けて、圧力を別々に印加できるようにすれば良い。

【０４５６】

図３０（ａ）に示すポンプは、基板２０４１が圧電体基板であるが、これまで説明したように、圧電体基板は圧電膜であっても良い。あるいは、基板２０４１は圧電体以外の基板や厚膜でも良く、その場合は上述してきたように基板側壁の側面に導電体膜および圧電膜を形成したものでも良い。あるいは、図２７に示したような圧力差を用いて図３０（ａ）に示す構造のポンプを作製しても良い。たとえば、図２７（ａ）に示すインク導入孔２０１９－２および２０１９－５を接続し、インク排出孔２０２３－１および２０２３－２を接続していけば良い。このように本発明のポンプは圧電体基板を用いても作製できるし、圧電膜を用いても作製できるし、圧力差を用いても作製できる。

【０４５７】

図３０（ｃ）は、本発明の凹部または貫通溝を用いた微小な液体混合容器または気体混合容器の一実施形態を示す図で、基板の第１面に平行な平面図で示す。この実施形態は図３０（ａ）に示す実施形態の応用である。図３０（ｃ）は１組の微小液体（気体）混合容器を示すが、基板内に多数の混合容器を並べて形成することができる。1組の微小液体（気体）混合容器は、中心部に円筒形の貫通溝２０５２（２０５２－５）が形成され、その周りを円筒形の貫通溝２０５２（２０５２－４）が取り囲んでいる。この貫通溝２０５２（２０５２－４）の周りを円筒形の基板側壁２０５１（２０５１－５）が取り囲んでいる。基板側壁２０５１（２０５１－５）の周囲は、４組の貫通溝２０５２（２０５２－１、２

、３）、２０５２（２０５２－６、７、８）、２０５２（２０５２－９、１０、１１）、２０５２（２０５２－１２、１３、１４）が取り囲んでいる。これらの４組の貫通溝２０５２（２０５２－１、２、３）、２０５２（２０５２－６、７、８）、２０５２（２０５２－９、１０、１１）、２０５２（２０５２－１２、１３、１４）は基板側壁２０５１－３、４、５、６によって区切られている。またこれらの４組の貫通溝２０５２（２０５２－１、２、３）、２０５２（２０５２－６、７、８）、２０５２（２０５２－９、１０、１１）、２０５２（２０５２－１２、１３、１４）は、基板側壁２０５１（２０５１－１）によって囲まれている。この基板側壁２０５１（２０５１－１）は本発明の微小液体（気体）混合容器の外側枠体となっている。

【０４５８】

１組の貫通溝２０５２（２０５２－１、２、３）において、貫通溝２０５２（２０５２－１）の両側に他の貫通溝２０５２（２０５２－２、３）が配置されている。貫通溝２０５２（２０５２－１）と他の貫通溝２０５２（２０５２－２、３）との間に基板側壁２０５１（２０５１－４、５）が作成されていて、この基板側壁２０５１（２０５１－４、５）が変形する。他の３組の貫通溝２０５２（２０５２－６、７、８）、２０５２（２０５２－９、１０、１１）、２０５２（２０５２－１２、１３、１４）についても同様の構造である。これらの基板２０５１の第１面には、図３０（ａ）の断面図に示したものと同様に、第１の薄板が付着し、基板２０５１の第２面には第２の薄板が付着している。第１の薄板内または第２の薄板内には、図３０（ａ）の断面図に示したものと同様に、液体または気体の通路２０５３（２０５３－１、２）、通路２０５５が走っている。それぞれの通路２０５３（２０５３－１、２）および通路２０５５には開閉バルブ２０５４（２０５４－１、２）および２０５６を備えても良い。他の３組の貫通溝２０５２（２０５２－６、７、８）、２０５２（２０５２－９、１０、１１）、２０５２（２０５２－１２、１３、１４）についても第１の薄板内または第２の薄板内には、図３０（ａ）の断面図に示したものと同様に、液体または気体の通路２０５３が走っている。またこれらの通路２０５３に開閉バルブを備えても良い。

【０４５９】

通路２０５３（２０５３－１）の一方は、外側または他の貫通溝等に接続し。所望の液体または気体を導入できるようになっている。通路２０５３（２０５３－１）の他方は、貫通溝２０５２（２０５２－１）へ通じている。また通路２０５３（２０５３－２）は貫通溝２０５２（２０５２－１）から中央の円筒形貫通溝２０５２（２０５２－５）へ入っている。基板側壁２０５１（２０５１－４、５）は、図３０（ａ）等において説明したように、窪んだり膨張したりできるようになっている。この貫通溝２０５２（２０５２－１）の動作によって、さらにこれらに組み合わせた開閉バルブ２０５４（２０５４－１、２）の動作によって、通路２０５３（２０５３－１）を通じて外側等から液体や気体を貫通溝２０５２（２０５２－１）へ導入し、さらに通路２０５３（２０５３－２）を通じて貫通溝２０５２（２０５２－１）から円筒形貫通溝２０５２（２０５２－５）へ液体や気体を導入する。他の３組の貫通溝からも通路２０５３を通じて円筒形貫通溝２０５２（２０５２－５）へ各種の液体や気体を導入する。円筒形貫通溝２０５２（２０５２－５）はこれらの液体や気体の混合容器となっていて、異なる種々の液体や気体を混合させて種々の混合液や反応液を作製できる。円筒形貫通溝２０５２（２０５２－５）を囲む基板側壁２０５１（２０５１－６）は変形できるようになっているので、円筒形貫通溝２０５２（２０５２－５）へ液体等を導入するときは基板側壁２０５１（２０５１－６）を膨らませる。このとき開閉バルブ２０５４－２を動作させると効果的である。円筒形貫通溝２０５２（２０５２－５）内の混合液や反応液は、基板側壁２０５１（２０５１－６）を窪ませて、通路２０５５を通じて外側（または別の貫通溝）へ排出する。このとき開閉バルブ２０５６を動作させると効果的である。

【０４６０】

図３０（ｃ）に示す微小な液体混合容器または気体混合容器は、圧力差によって動作させる場合は、たとえば貫通溝２０５２（２０５２－２、３）に圧力を可変させて、貫通溝２

０５２（２０５２－１）を窪ませたり凹ませたりすることができる。また、圧電基板を用いる場合は、基板２０５１が圧電基板となり、変形可能な基板側壁２０５１（２０５１－４、５）等や中央部の変形可能な基板側壁２０５１（２０５１－６）の側面に導電体膜を形成して、これらの両側目の導電体膜に電界をかけて圧電体基板側壁を変形させる。さらに、通常の基板等を用いる場合であって圧電体膜を用いる場合も、基板側壁の両側面に両側に電極・配線を持つ圧電体膜を積層して、これらの両側の電極にそれぞれ電界をかけて（片側だけでも良い）基板側壁を変形させる。

【０４６１】

円筒形の基板側壁２０５１（２０５１－５）の周囲を囲んでいる、４組の貫通溝２０５２（２０５２－１、２、３）、２０５２（２０５２－６、７、８）、２０５２（２０５２－９、１０、１１）、２０５２（２０５２－１２、１３、１４）は、混合前の各液体や気体を一次保管しておくような場所であり、ここから通路２０５３（２０５３－２）を通して混合容器である円筒形貫通溝２０５２（２０５２－５）へ投入液量を調節する。調節する方法は、圧力を調節したり、導電体膜へ印加する電圧を調節すれば良い。尚、開閉バルブ２０５４（２０５４－２）を用いれば、円筒形貫通溝２０５２（２０５２－５）の変形量を調節すれば各場所からそれぞれの液体や気体を導入できるから、円筒形基板側壁２０５１（２０５１－５）の外側の４組の貫通溝を省略できる。そのときは本発明の微小な液体混合容器または気体混合容器をさらに小型化を実現できる。

【０４６２】

これらの微小な液体混合容器または気体混合容器をどの程度小型化できるか見積もる。もちろん、どの程度の液体や気体が必要かによっても決定されるが、現状で実現できるサイズから見積もってみる。たとえば、中央の円筒形貫通溝２０５２（２０５２－５）は直径が２０μｍはＯＫである。また、その周囲の基板側壁２０５１（２０５１－６）の幅は１μｍでも可能だが、５μｍとする。そのまわりの円筒形貫通溝２０５２（２０５２－４）の幅は１０μｍ、それを囲む円筒形の基板側壁２０５１（２０５１－５）は変形しないようにするために１０μｍとする。これまでの大きさは、直径が７０μｍである。その外側の矩形の大きさは、片側２５μｍ、外壁の基板側壁はこの容器のパッケージとなるので、片側２５μｍとする。従って、全体で１７０μｍの正方形形状となる。基板内で切断のり白を入れて２００μｍの正方形形状になる。６インチ基板（１５０ｍｍ直径）の場合、約４０万個の混合容器を作製できる。極めて安価な混合容器または反応容器ができる。しかも材料や厚みを最適化できればもっとサイズを小さくすることもできる。尚、基板２０５１の厚みは、１０μｍ～２０００μｍ、好適には３０μｍ～１０００μｍ、もっと好適には５０μｍ～５００μｍと適宜調節できる。また必要ならもっと薄くも厚くすることもできる。

【０４６３】

本発明の媒体吐出デバイスやポンプデバイスは、半導体基板にも搭載することができる。上述した媒体吐出デバイスやポンプデバイスを形成した基板またはチップを半導体基板またはチップに付着して、必要な配線を行なえば半導体基板上に別に形成されたＩＣやトランジスタを用いて媒体吐出デバイスやポンプデバイスを作動させることができる。あるいは、半導体基板に基板を付着させて前述したプロセスで媒体吐出デバイスやポンプデバイスを作製することもできる。あるいは、半導体基板に直接媒体吐出デバイスやポンプデバイスを形成すれば、半導体基板上に別に形成されたＩＣやトランジスタと媒体吐出デバイスやポンプデバイスと接続して、媒体吐出デバイスやポンプデバイスを作動させることができる。あるいは、半導体基板上にポリマーまたはセラミックを積層して、これらのポリマーまたはセラミック内に媒体吐出デバイスやポンプデバイスを作製することもでき、半導体基板上に別に形成されたＩＣやトランジスタと媒体吐出デバイスやポンプデバイスと接続して、媒体吐出デバイスやポンプデバイスを作動させることができる。このとき、ポリマーまたはセラミック内の凹部や貫通溝をインプリント法を用いて形成して、ポリマーまたはセラミック内に媒体吐出デバイスやポンプデバイスを作製することもでき、半導体基板上に別に形成されたＩＣやトランジスタと媒体吐出デバイスやポンプデバイスと接続

して、媒体吐出デバイスやポンプデバイスを作動させることができる。このとき、半導体基板に凹部を形成した後で、凹部内にポリマーまたはセラミックを形成すれば、作製した媒体吐出デバイスやポンプデバイスと半導体基板上に別に形成されたＩＣやトランジスタとの接続の段差を小さくでき、接続部の接続配線等の段切れなどの問題も発生しないようにすることもできる。

【０４６４】

このような容器の使用方法として、たとえば人間の血液を使った各種検査を簡便に迅速にしかも安価にできる。１つの貫通溝に血液を入れて（たとえば、指に針を少し指してほんの少し吸入する）、他の貫通溝には検査試薬を入れておく。中央の反応容器へ血液を導き（この量は極めて精密にコントロールできる）、さらに各種試薬を別の貫通溝から中央の反応容器へ導く。これらを混合し反応させてその結果を見ることができる。特に透明の薄板を用いれば、顕微鏡観察（最早肉眼では見えないだろう）で判定できる。あるいは光をあててその結果を知ることができる。外側の貫通溝が少なければ多く作製できるという自由度が高いのも本発明の利点である。図３０（ｃ）では、中央に円筒形貫通溝を設けたが、矩形の貫通溝を混合容器としても良いし、他の任意の形状を適宜選択しても良い。また、配置の順番も、混合容器を中央に配置する必要もない。ただし、１個の実装形態は図３０（ｃ）に示すような矩形（長方形または正方形）形状がウエハ上には形成しやすく切断（ダイシング）しやすいことは言うまでもない。

【０４６５】

このような容器は、マイクロリアクターや液体等（液体や気体）の混合器やリアクター（反応器）として用いることができる。たとえば、図３０（ｃ）において、複数の通路から複数の種類の液体等（流体）を（貯留）貫通孔２０５２（２０５２－１、７、１０、１３）へ貯留して、次にその貯留した貫通孔２０５２（２０５２－１、７、１０、１３）から貫通孔（これを、リアクターまたは反応器または混合器と呼んでも良い）２０５２－５へそれぞれの流体を適量導入する、混合するときに、チップを振動させたりすれば流体の混合や反応がスムーズに行なわれる。あるいは、貫通孔２０５２－４へ振動圧力をかけると基板側壁２０５１－６が振動変形するので、リアクター２０５２－５内の流体も振動攪拌され、流体の混合や反応がスムーズに行なわれる。あるいは、基板側壁２０５１－６が圧電体膜であるときであって、その両側または片側に導電体膜を付着させて、その導電体膜に交流電圧を印加することによって、基板側壁２０５１－６が振動変形できる。あるいは、基板側壁２０５１－６ａｇシリコン等の半導体やガラス等の絶縁体、または導電体であっても、それらの両側または片側に圧電体膜を付着させて、その両側に交流電圧を印加することによって、基板側壁２０５１－６が振動変形できる。リアクター２０５２－５内で混合し、または反応した後の流体を通路２０５６を通して外部へ排出することができ、その後排出された物質の詳細な分析が可能である、また、上部から観察したり、電磁波を照射したりして、リアクター２０５２－５内の流体をその場観察・解析も可能である。リアクター２０５２－５内（基板側壁や上下面の薄板にヒーター膜を付着すればリアクター２０５２－５内を加熱できる。さらに温度センサーをリアクター２０５２－５内に取り付ければ、リアクター２０５２－５内の温度測定もできる。あるいは、チップ外部から電磁波を照射してリアクター２０５２－５を加熱することもできるし、リアクター２０５２－５内から出る電磁波を計測して温度測定も可能である。あるいは、オーブンに入れてチップ全体を暖めたり、冷却したりすることもできる。

【０４６６】

本発明は、上述したようにマイクロリアクターとして使用できるが、さらに図３７に基づき詳細に説明する。図３７は、基板の厚み方向の断面を示したマイクロリアクターを示す図である。基板２１０１において、厚み方向に貫通孔２１０３（２１０３－１、２、３）が形成されている。基板２１０１の上面に上面薄板２１０２が、基板２１０１の下面に下面薄板２１０３が付着している。基板２１０１は、これまでに述べたように、導電体基板、半導体基板、あるいは絶縁体基板である。基板の厚みはリアクター（貫通孔）の大きさに応じて任意に設定できる。たとえば、１００μｍ以下、１００μｍ～５００μｍ、５００

μｍ～１ｍｍ、１ｍｍ～２ｍｍ、あるいは２ｍｍ以上とすることも可能である。貫通孔２１０３－１と２１０３－２は基板側壁２１０１（２１０１－２）によって、貫通孔２１０３－２と２１０３－３は基板側壁２１０１（２１０１－３）によって隔てられている。これまでに述べたように、基板側壁の厚みは、基板材料、印加する圧力および／または基板側壁の面積によって変動し、印加する圧力によって基板側壁が変形可能な厚みとする。貫通孔２１０３－１および２１０３－３は圧力が印加される貫通孔で、それらの間に挟まれた貫通孔２１０３－２は液体または気体が導入される貫通孔である。

【０４６７】

上面薄板２１０２には、圧力導入孔２１０７（２１０７－１、３）が形成され、これらの圧力導入孔２１０７（２１０７－１、３）を通して、貫通孔２１０３（２１０３－１、３）に圧力Ｐ１またはＰ２が印加される。圧力は気体または液体で印加可能である。圧力導入孔２１０７（２１０７－１、３）には開閉バルブ２１０９（２１０９－１、３）が備わり、圧力を閉じ込めることもできる。ただし、外部に開閉バルブを設けて圧力制御することもできる場合は、これらの開閉バルブ２１０９（２１０９－１、３）は必ずしも必要がない。また、上面薄板２１０２には、液体または気体導入孔２１０７（２１０７－２）が形成され、これらの圧力導入孔２１０７（２１０７－２）を通して、貫通孔２１０３（２１０３－２）に液体または気体を導入できる（流れをＬ１で示す）。液体または気体導入孔２１０７（２１０７－２）には開閉バルブ２１０９（２１０９－２）が備わり、液体または気体を閉じ込めることもできる。ただし、外部に開閉バルブを設けて液体または気体の導入を制御することもできる。たとえば、液体または気体が一定量貫通孔２１０３－２に入ったら開閉バルブ２１０９（２１０９－２）を閉じれば良い。一種類の液体または気体を導入する場合は、１つの液体または気体導入孔２１０７（２１０７－２）で足りるが、複数の液体または気体を導入する場合は、その数に対応した複数の液体または気体導入孔２１０７（２１０７－２）を設けておけば、それらを通して複数の液体または気体を貫通孔２１０３－２に導入できる。１つの液体または気体導入孔２１０７（２１０７－２）でも、外部から導入する液体や気体の種類を変えて導入すれば、貫通孔２１０３－２で複数の液体や気体を混合することができるが、時間がかかることと、混合すると直ぐに反応（変化）する場合は扱いにくい。貫通孔２１０３－２において、液体または気体が混合し、場合によって反応するので、貫通孔２１０３－２はリアクター（反応容器）（部分）と呼んでも良い。

【０４６８】

下面薄板２１０３には、貫通孔２１０３－２の部分に混合液体等（気体も含む）または反応液体等（気体も含む）の排出口２１０８が形成され、この排出口２１０８を通して混合液体等または反応液体等を排出することができる（流れをＬ２で示す）。排出口２１０８にも開閉バルブ２１１０が備わり、排出する混合液体等または反応液体等の量を制御できる。貫通孔２１０３－２に液体または気体（液体等）を導入するとき、貫通孔２１０３－２内に存在する気体（たとえば、空気や窒素）のために導入液体等が入りにくい場合は、排出口２１０８の開閉バルブ２１１０を開けておけば、貫通孔２１０３－２内に存在する気体が排出口２１０８を通して抜けていくので、導入液体等が貫通孔２１０３－２内にスムーズに入ることができる。あるいは、あらかじめ液体等導入孔２１０７－２および／または液体等排出口２１０８から貫通孔２１０３－２内の気体を吸い出して貫通孔２１０３－２内を減圧状態にしておけば、導入液体等が貫通孔２１０３－２内にスムーズに入ることができる。貫通孔２１０３－２内の減圧状態は開閉バルブ２１０９－２および開閉バルブ２１１０を閉じておくことによって保持できる。あるいは、開閉バルブ２１１０を開けて排出口２１０８から吸い込んで、導入液体等を液体等導入孔２１０７－２を通して貫通孔２１０３－２に入れても良い。導入液体等の量は外部から制御しても良いし、液体等導入孔２１０７の容積量で制御することもできるし、液体等導入孔２１０７内に複数の開閉バルブを設けて、それらの開閉バルブ間にある液体等の量で制御することもできる。あるいは、上面薄板２１０２または下面薄板２１０３の外側から光センサーで貫通孔２１０３－２内の液体量を検知して制御することもできる。

【０４６９】
あるいは、貫通孔２１０３－２に隣接する貫通孔２１０３（２１０３－１、３）内の圧力を変えて、基板側壁２１０１（２１０１－２、３）を変形させて導入液体等を貫通孔２１０３－２内に導入したり、排出したりすることもできる。たとえば、貫通孔２１０３（２１０３－１、３）の圧力Ｐ１、Ｐ２を減圧状態（貫通孔２１０３－２の圧力より）にすると基板側壁２１０１（２１０１－２、３）は貫通孔２１０３（２１０３－１、３）内に変形するので、貫通孔２１０３－２内に液体等を導入することができる。（このときは、開閉バルブ２１１０を閉じておく。）また、貫通孔２１０３（２１０３－１、３）の圧力Ｐ１、Ｐ２を加圧状態（貫通孔２１０３－２の圧力より）にすると基板側壁２１０１（２１０１－２、３）は貫通孔２１０３－２内に変形するので、貫通孔２１０３－２内に存在する混合液体等や反応液体等は排出口２１０８から排出される。（このときは、開閉バルブ２１０９－２を閉じておく。）
【０４７０】
貫通孔２１０３－２内には、種々の液体等が入り混合したり反応したりするので、貫通孔２１０３－２内はそれらの液体等によって反応しないようにする必要がある。たとえば、基板２１０１がシリコンであるときには、シリコンはフッ硝酸（ＨＦ＋ＨＮＯ３）系やアルカリ液系の液体に溶けやすいので、貫通孔２１０３－２内をそれらに溶けない膜でコーティングすると良い。アルカリ液系の場合は、シリコン酸化膜やシリコン窒化膜等を基板側壁２１０１（２１０１－２、３）上に積層すると良い。また、フッ素樹脂等の高分子樹脂を積層することも有効である。
【０４７１】
本発明のリアクターはヒーターを備えて温度コントロールすることができる。たとえば、図３７に示すように、基板２１０１に形成した貫通孔２１０３（２１０３－１、２、３）内に加熱用抵抗薄膜２１０５を形成する。基板２１０１がシリコン等の半導体基板である場合には、貫通孔２１０３（２１０３－１、２、３）を形成後、基板側壁２１０１（２１０１－２、３）上にＳｉＯ２膜やＳｉＮ膜等の絶縁膜２１０４を積層した後に、加熱抵抗薄膜２１０５を絶縁膜２１０４上に積層する。加熱抵抗薄膜（薄膜ヒーター）として、Ｎｉ－Ｃｒ膜、Ａｕ膜等を使用することができる。絶縁膜と加熱抵抗薄膜の密着性が悪い場合には、これらのどちらにも密着性の良い薄膜材料を介在させれば良い。たとえば、加熱抵抗薄膜がＡｕ膜の場合には、密着層としてW膜、Ｃｒ、ＴｉＮ、ＴｉやＴａ膜等を介在することができる。加熱抵抗薄膜は必要に応じて配線パターンを形成する。パターン形成は、前述したように電着法等を用いることができる。たとえば、W膜の膜厚は５０ｎｍ以上、Ａｕ膜の膜厚は１００～５００ｎｍである。Ａｕ膜は抵抗率が低くかつ電気抵抗の温度係数が大きいため、温度センサーを兼ねる薄膜ヒーターを形成することができる。さらに、加熱抵抗薄膜２１０５の保護膜として、ＳｉＯ２、ＳｉＯＮ、ＳｉＮ膜等の絶縁膜２１０６を形成する。加熱抵抗薄膜（薄膜ヒーター）はスパッター法、蒸着法、ＣＶＤ法等を用いて形成できる。図３７においては、絶縁膜２１０４、２１０６、加熱抵抗薄膜（薄膜ヒーター）２１０５は、基板側壁２１０１（２１０１－２、３）の両側だけに記載しているが、当然、他の基板側壁２１０１（２１０１－１、４）にも積層される。ただし、圧力室用貫通孔２１０３（２１０３－１、３）は加熱する必要がないので、加熱抵抗薄膜（薄膜ヒーター）はエッチング除去しても良い。尚、保護用の絶縁膜２１０４および／または２１０６は残しておいても良い。
【０４７２】
加熱抵抗薄膜（薄膜ヒーター）２１０５は、上面薄板２１０２に形成したコンタクト孔内の導電体膜２１１１を通じて、上面薄板２１０２上に形成した取り出し電極２１１２に接続する。図３７では基板側壁２１０１（２１０１－２、３）の上面に導電体膜２１１１を形成しているが、もっと広い場所（基板２１０１の上面において）まで加熱抵抗薄膜（薄膜ヒーター）２１０５を延ばしてからコンタクト孔を形成して、そのコンタクト孔に導電体膜２１１１を形成しても良い。加熱抵抗薄膜は導電体膜であるから、この加熱抵抗薄膜自体を電極とすることもできる。この場合、加熱抵抗薄膜電極部分において上面薄板２１

０２を開口しておけば、外部とたとえばワイヤボンド等で接続することができる。電極２１１２は、加熱抵抗薄膜配線において２箇所形成しておき、これらの電極間で電流を流すことによって、加熱抵抗薄膜配線が加熱されて、その熱によって、リアクター２１０３－２内が加熱される。前述したように加熱抵抗薄膜配線自体が温度センサーを兼ねる場合は、加熱抵抗薄膜配線自体の抵抗が温度を示すことになる。あるいは、加熱抵抗薄膜配線とは異なる配線抵抗を形成しておき、その両端に電極を設け、電極間に電圧を印加し、抵抗を測定すれば、その抵抗値から温度測定ができる。加熱抵抗薄膜配線（ヒーター）自体の温度ではなく、その周辺の温度を示しているので、よりリアクター２１０３－２内の温度に近い。この場合、温度センサー用の抵抗配線膜と加熱抵抗薄膜配線の材料は同じでも良いし、違う導電体膜で形成しても良い。同じである場合はプロセスが簡単である。温度センサーとして異種金属を接合した熱電対を作成してその熱起電力から温度を計測することもできる。温度センサーや加熱抵抗薄膜配線は、リアクター２１０３－２に面した、上面薄板２１０２の下面、或いは下面薄板２１０３の上面に形成しても良い。この場合、上面薄板２１０２、下面薄板２１０３を基板２１０１に付着する前に形成しておけば、プロセスは簡単である。リアクター２１０３－２を加熱する方法として、所定の温度に設定したオーブン等にチップを入れて、全体を加熱する方法もある。あるいは、赤外線を上面薄板および／または下面薄板から照射して加熱する方法もある。加熱されたリアクター内の液体等から出る電磁波から温度を知ることもできる。

【０４７３】

図３８は、図３７において貫通孔２１０３（２１０３－２）の断面を右方向から見た図である。すなわち、図３７の紙面に対して垂直方向を見たものである。貫通孔２１０３－２は直方体形状であり、両側に基板２１０１（２１０１－５、６）が存在する。この場合基板側壁２１０１（２１０１－５、６）は厚く、これらの外側に圧力印加用の貫通孔があっても基板側壁２１０１（２１０１－５、６）は変形しない。従って、貫通孔２１０３－２は図３７に示す基板側壁２１０１（２１０１－２、３）の変形により膨らんだり凹んだりするが、図３８に示す方向では貫通孔２１０３－２は変動しない。当然、基板側壁２１０１（２１０１－５、６）を基板側壁２１０１（２１０１－２、３）と同程度の厚みとし、その外側に圧力印加用の貫通孔を設ければ、図３８に示す方向へも貫通孔２１０３－２は基板側壁２１０１（２１０１－５、６）の変形により膨らんだり凹んだりする。

【０４７４】

図３８に示されるように、上面薄板２１０２には液体等導入孔が２つ（２１１５、２１１６）備わっている。１つめの液体等導入孔２１１５は、２１１５－１から２１１５－２へ、さらに２１１５－３へと接続する。２つ目の液体等導入孔２１１６は、２１１６－１から２１１６－２へ、さらに２１１６－３へと接続する。図３８に示す液体等導入孔２１１５および２１１６は、図３７に示す液体等導入孔２１０７－２に対応する。リアクター２１０３－２には液体等導入孔２１１５や２１１６から液体等が導入される。液体等導入孔２１１５－１や２１１６－１のサイズは、リアクター２１０３－２のサイズにもよるが、余り大きくできない。たとえば、１０μｍ～５０μｍ、あるいは５０μｍ～１００μｍである。液体等の供給は外部機器から行なうが、このサイズに合わせて外部機器を接続し液体等を供給するのはかなり困難である。すなわち、外部機器の液体等の接続口をこのサイズに合わせることが難しい。そこで、図３８に示すような通路を作ることによって、外部機器の接続口に合わせて、液体等導入孔の外部との接続口２１１５－３や２１１６－３のサイズを自由に変えることができる。たとえば、２１１５－１のサイズが５０μｍ×５０μｍであるとき、それに接続する２１１５－２のサイズを幅１００μｍ、高さ１００μｍ、長さ５００μｍとして、これに接続する２１１５－３の下部接続口サイズを１００μｍ×１００μｍとし、外部機器と接続する２１１５－３の上部接続口サイズを５００μｍ～１ｍｍ×５００μｍ～１ｍｍと大きくすることができる。（ただし、全体のチップサイズに制約される。）このように、２１１５－３の接続口サイズを大きく取れるので、外部機器との接続が容易になるとともに、液体等を供給しやすくなる。外部機器から液体等を押出していけば、スムーズに液体等導入孔２１１５－３に入り、そこからさらに液体等が押

し出されて液体等導入孔２１１５－２に入り、そこからさらに液体等が押し出されて液体等導入孔２１１５－３に入り、そこからリアクター２１０３－２に液体等を所定量導くことができる。液体等導入孔２１１６についても同様である。

【０４７５】

これらの２つの液体等導入孔２１１５および２１１６から異なる液体等を導入して、リアクター２１０３－２内で混合し、反応させることができる。他の液体も導入したければ、他の導入孔を設ければ良い。本発明の（マイクロ）リアクターは、多数の液体等の導入孔を設けて多数の液体等をリアクター２１０３－２内で混合し、反応させることができる。上面薄板２１０２は２枚の薄板２１０２－１、２が付着している。上面薄板２１０２－１に液体等導入孔２１１５－１や２１１６－１を形成した後、液体等導入孔（溝または通路と記載した方が良い）２１１５－２や２１１６－２を形成する。液体等導入孔２１１５－１や２１１６－１は薄板２１０２－１を完全に貫通した貫通孔であるが、液体等導入孔２１１５－２や２１１６－２は途中までエッチングして、溝形状で形成する。これらの孔や溝の形成は、フォトリソ法およびエッチング法やレーザー法を用いることができる。液体等導入孔２１１５－１、２や２１１６－１、２を形成した薄板（下部上面薄板）２１０２－１に別の薄板（上部上面薄板）２１０２－２を付着して、液体等導入孔２１１５－３や２１１６－３を形成する。さらに開口された液体等導入孔２１１５－３や２１１６－３以外の上面薄板２１０２上にシリコーン樹脂やエラストマー等の樹脂弾性体２１１７を付着させる。あるいは、上部上面薄板２１０２－２に樹脂弾性体２１１７を形成した後に、開口部となる部分の樹脂弾性体２１１７をエッチング除去し、さらに上部上面薄板２１０２－２を除去して、液体等導入孔２１１５－３を形成しても良い。液体等導入孔２１１５や２１１６を形成した上面薄板２１０２（２１０２－１と２１０２－２を付着させたもの）を貫通孔２１０３やさらに絶縁膜２１０４、２１０６や加熱抵抗薄膜（温度センサー）２１０５を形成した基板２１０１に付着しても良い。あるいは、貫通孔２１０３やさらに絶縁膜２１０４、２１０６や加熱抵抗薄膜（温度センサー）２１０５を形成した基板２１０１に下部上面薄板２１０２－１を付着させた後に、液体等導入孔２１１５－１、２や２１１６－１、２を形成し、その後で上部上面薄板２１０２－２を付着させて、その次に液体等導入孔２１１５－３や２１１６－３を形成し、さらにその後で樹脂弾性体２１１７を形成しても良い。樹脂弾性体２１１７を上面薄板２１０２上に付着させることによって、液体等供給用の外部機器を接続するときに、適度に外部機器を上面薄板２１０２に押しつけて気密性を保持することができ、液体等が外部へ漏れることを防止することができる。

【０４７６】

図３８に示すように、下面薄板２１０３においても同様に液体等排出口２１１８（２１１８－１、２、３）を形成することができる。リアクター２１０３－２に入れられた液体等を液体等排出口２１１８－１から出して、次の液体等排出口（通路）２１１８－２を通って、外部機器と連結する液体等排出口２１１８－３へ接続する。液体等排出口２１１８－１は余り大きくできない（大きいと、バルブを設けない場合は、この液体等排出口２１１８－１にも液体等が入り込んでしまう。また、大きいと、バルブを設ける場合は、バルブが大きくなってしまう。）液体等排出口２１１８－１の大きさは、たとえば、１０μｍ～５０μｍ、または５０μｍ～１００μｍで、リアクター２１０３－２の大きさにもよる。液体等排出口２１１８－２の大きさは、たとえば、１００μｍ～２００μｍ、２００μｍ～５００μｍで、チップサイズにもよる。液体等排出口２１１８－３は外部機器と接続し、リアクター２１０３－２で反応や混合した液体等を外部機器へ流す。あるいは、液体等排出口２１１８－３は設けずに、次のリアクターへ液体等を移動させても良い。液体等排出口２１１８－３を外部機器と接続する場合は、外部機器の接続口に合わせたサイズにする必要がある。たとえば、５００μｍ×５００μｍ以上のサイズにすれば外部機器の接続口と合わせ易い。さらに、液体等が漏れないように、樹脂弾性体２１１９を下部下面薄板２１０３－２に付着させる。外部機器の接続口の周辺部をこの樹脂弾性体２１１９に押しつけることによって、気密性を保持できる。外部機器で液体等を吸い出せば、液体等排出口２１１８を通して、リアクター内の液体等を排出することができる。あるいは、図３７

に示すように、貫通孔２１０３－１や２１０３－３の圧力を高くして、基板側壁２１０１－２や２１０１－３を変形させて、リアクター２１０３－２を窪ませてリアクター２１０３－２内の液体等を押出しても良い。尚、開閉バルブは液体等排出口２１１８－１や液体等排出口（通路）２１１８－２に設けることができる。また、液体等排出口２１１８（２１１８－１、２、３）は、上面薄板の場合と同様に、下面薄板２１０３を上部下面薄板２１０３－１と下部下面薄板２１０３－２に分離しておけば形成しやすい。

【０４７７】

図３７、図３８から分かるように、圧力用貫通孔２１０３（２１０３－１、３）を形成せずに、リアクター２１０３－２だけを形成してもマイクロリアクターを形成できる。圧力用貫通孔２１０３（２１０３－１、３）を形成する場合は、基板側壁２１０１（２１０１－２、３）を圧力により窪ませたり膨らませたりして、リアクター２１０３－２内に液体等（流体とも言う）を導入したり、リアクター２１０３－２内の流体を排出することができる。圧力用貫通孔２１０３（２１０３－１、３）を形成しない場合は、流体導入孔２１０７、２１１５、２１１６に接続する流体供給用の外部機器から流体を押出してリアクター２１０３－２内に流体を入れる。この時、流体排出口２１０８や２１１８側に接続する流体吸い出し（排出）用外部機器で吸い込めばリアクター２１０３－２内が減圧状態になりリアクター２１０３－２内へ流体を入れやすくできる。リアクター２１０３－２内の流体を排出するときは、流体排出口２１０８や２１１８側に接続する流体吸い出し（排出）用外部機器で吸い込めば良い。この時、、流体導入孔２１０７、２１１５、２１１６に接続する流体供給用の外部機器から空気等の気体で押し出せば、リアクター２１０３－２内の流体を排出しやすくなる。備えつけの開閉バルブ２１０９や２１１０を併用すればさらに効率的に流体の導入や排出が可能となる。

【０４７８】

図３９は、液体等導入孔および液体等排出孔に設置する開閉バルブを示す図である。下部薄板２１２３（２１２３－１）と上部薄板２１２３（２１２３－２）との間に流体通路２１２２が形成されている。この流体通路２１２２の途中において、上部薄板２１２３－２内に空洞２１３１が形成され、この空洞２１３１には圧力導入孔２１３２が空いており、外部から圧力を印加できる。空洞２１３１を被ってダイヤフラム膜２１２８が形成されている。ダイヤフラム２１２８の下面は流体通路２１２２側に面している。ダイヤフラム膜２１２８は空洞２１３１全体を覆っているので、空洞２１３１は流体通路２１２２とは接続していない。ダイヤフラム膜２１２８は、上部薄板２１２３－２と同じ材料で形成することもできる。たとえば、ガラス、石英、シリコンである。あるいは、ダイヤフラム膜２１２８を上部薄板２１２３－２に付着や積層により形成することもできる。たとえば、PolySi膜、シリサイド膜、金属膜、高分子膜、シリコーン樹脂やエラストマー等の弾性体膜である。

【０４７９】

下部薄板２１２３－１においても、この流体通路２１２２の途中において、下部薄板２１２３－２内に空洞２１２７が形成され、この空洞２１２７には圧力導入孔（図示していないが、下部薄板２１２３－２内に圧力導入通路を作り上部薄板２１２３－２内の圧力導入通路と接続すれば良い。）が空いており、外部から圧力を印加できる。空洞２１２７を被ってダイヤフラム膜２１２４が形成されている。ダイヤフラム２１２４の上面は流体通路２１２２側に面している。ダイヤフラム膜２１２４は空洞２１２７全体を覆っているので、空洞２１２７は流体通路２１２２とは接続していない。ダイヤフラム膜２１２４は、下部薄板２１２３－１と同じ材料で形成することもできる。たとえば、ガラス、石英、シリコンである。あるいは、ダイヤフラム膜２１２４を下部薄板２１２３－１に付着や積層により形成することもできる。たとえば、PolySi膜、シリサイド膜、金属膜、あるいは高分子膜、シリコーン樹脂やエラストマー等の弾性体膜である。

【０４８０】

上部薄板２１２３－２において、圧力をかけていないときはダイヤフラム２１２８の変形はなく流体Ｌは流体通路内２１２２内をスムーズに流れていく。（図３９（ａ））しかし

圧力Ｐが圧力導入孔２１３２から空洞２１３１内に印加されるとダイヤフラム２１２８は流体通路２１２２側に膨らんで流体通路２１２２を狭くする。（図３９（ｂ））下部薄板２１２３－１においても、圧力をかけていないときはダイヤフラム２１２４の変形はなく流体Ｌは流体通路内２１２２内をスムーズに流れていく。（図３９（ａ））しかし圧力が圧力導入孔から空洞２１２７内に印加されるとダイヤフラム２１２４は流体通路２１２２側に膨らんで流体通路２１２２を狭くする。（図３９（ｂ））上部薄板２１２３－２側および下部薄板２１２３－１側で同時に圧力が印加されると流体通路２１２２は塞がり、流体は流体通路２１２２を流れなくなる。（図３９（ｂ））このようにダイヤフラムを用いることによって、開閉バルブを作製することができる。

【０４８１】

ダイヤフラムを薄板と同じ材料で形成する場合は、時間制御で薄板をエッチング除去して、ダイヤフラム分の厚みを残せば良い。ダイヤフラムを薄板と異なる材料で形成する場合は、たとえば、薄板にダイヤフラムを付着または積層して、薄板だけをエッチングしてダイヤフラムをエッチングさせずに、空洞を形成すれば良い。ダイヤフラムが流体通路内に露出すると問題がある場合は、ダイヤフラム上を別の膜、たとえば、SiO膜、SiON膜、SiN膜等の絶縁膜で被覆（積層により）すれば良い。

【０４８２】

ダイヤフラムを圧電体膜で形成し電圧印加でダイヤフラムを変形させることもできる。たとえば、図３９に示すように、上部薄板２１２３－２において、ダイヤフラム２１２８を圧電体膜とし、このダイヤフラム２１２８の上面および／または下面に導電体膜２１２９、導電体膜２１３０を付着（積層）させ、薄板２１２３－２にコンタクト孔を形成し導電体膜２１３３を形成し、さらに電極２１３４を形成する。圧電体膜２１２８の上面および／または下面に形成した導電体膜２１２９、２１３０にコンタクト孔導電体膜配線２１３３に電極２１３４から電圧を印加することによって、図３９（ｂ）に示すように空洞部２１３１において圧電体膜２１２８が流体通路２１２２側に変形し、流体通路２１２２を狭くすることができる。従って、圧力導入孔２１３２は不要となり、圧力印加も不要となる。また、圧電体膜２１２８の変形レベルを調整するために、導電体膜２１２９、２１３０をパターニングしても良い。たとえば、前述したように、リング状形状にすることもできる。

【０４８３】

また、図３９に示すように、下部薄板２１２３－１において、ダイヤフラム２１２４を圧電体膜とし、このダイヤフラム２１２４の上面および／または下面に導電体膜２１２６、導電体膜２１２５を付着（積層）させる。導電体膜２１２５、２１２６は配線として引き延ばして、薄板２１２３－２にコンタクト孔を形成し導電体膜２１３３を形成し、さらに電極２１３４を形成することができる。圧電体膜２１２４の上面および／または下面に形成した導電体膜２１２５、２１２６にコンタクト孔導電体膜配線２１３３に電極２１３４から電圧を印加することによって、図３９（ｂ）に示すように空洞部２１２７において圧電体膜２１２４が流体通路２１２２側に変形し、流体通路２１２２を狭くすることができる。従って、圧力導入孔は不要となり、圧力印加も不要となる。また、圧電体膜２１２４の変形レベルを調整するために、導電体膜２１２５、２１２６をパターニングしても良い。たとえば、前述したように、リング状形状にすることもできる。以上のように流体通路２１２２において、電圧印加により、両側から圧電体膜２１２８、２１２４を変形させて図３９（ｂ）に示すように流体通路２１２２を閉じることができる。従って、流体通路２１２２に開閉バルブを設置することができる。

【０４８４】

製造法として、上部薄板２１２３－２上に導電体膜２１２９を付着（積層）し、パターニングする。次に圧電体膜２１２８を付着（積層）し、パターニングする。次に導電体膜２１３０を付着（積層）し、パターニングする。圧電体膜を用いないで圧力制御で行なう場合は、導電体膜は付着（積層）せずに通常のダイヤフラム２１２８を付着（積層）し、パターニングする。次に、上部薄板２１２３－２上をパターニングし、導電体膜２１２８、

２１３０と接続するコンタクト孔を形成し導電体膜配線２１３３を行なう。空洞２１３１用のパターニングも行ない空洞２１３１を形成する。さらに、圧力印加を行なう場合には圧力導入孔２１３２を形成する。場合によっては、圧力導入孔２１３２を形成した薄板を付着させて作製することもできる。コンタクト孔、空洞、圧力導入孔は同時に形成することもできる。コンタクト孔、空洞、圧力導入孔の形成は、上部薄板２１２３－２のエッチングで行なうことができるが、下地の導電体膜２１２９、２１３０、あるいはダイヤフラム膜（圧電体膜）２１２８との選択性の良いエッチング条件を用いることによって、上部薄板２１２３－２を除去するだけで、下地を殆どエッチングしないでコンタクト孔、空洞、圧力導入孔を形成することができる。下部薄板２１２３－１に関しても同様な方法で、導電体膜２１２５、２１２６、ダイヤフラム膜（圧電体膜）２１２４、空洞２１２７を形成できる。ただし、コンタクト孔、圧力導入孔、電極は下部薄板２１２３－１側に形成できない（下部薄板２１２３－１の下面には基板が付着される）ので、コンタクト孔、圧力導入孔、電極は上部薄板２１２３－２側に形成する。別の製造方法として、導電体膜、圧電体膜等のパターンを形成したフィルムを薄板に付着して図３９に示す構造を作製できる。この場合、フィルム作製はリアクター作製と並行して行なうことができるので、リアクター作製のプロセス時間を短縮できる。また、図３９では、上部薄板２１２３－２および下部２１２３－１の両方に開閉バルブを設けたが、どちらか一つでも良い場合はどちらかを省略しても良い。

【０４８５】

図４０は、開閉バルブの別の構造を示す図である。図３９と同じものには同じ名称を（番号）を付している。この開閉バルブは、リアクターと接続する液体等導入孔２１３５に取り付けるバルブである。下部薄板２１２３－１はリアクターと付着するが、そのリアクターに液体等を導入する通路が液体等導入孔２１３５である。圧力を印加していないときは、流体通路２１２２から流体Ｌが液体等導入孔２１３５を通してリアクターへ導入される。（図４０（ａ））圧力Ｐが印加されると、ダイヤフラム２１２８が流体通路側に膨らみ、液体等導入孔２１３５への通路を狭くするので、リアクターへ流す流量を調節（減量）できる。さらに圧力印加により液体等導入孔２１３５を完全に塞ぐことができる。すなわち、液体等導入孔２１３５の平面的形状（上から見た断面形状）は円形や正方形、長方形、多角形形状となっており、この大きさより大きな空洞２１３１で覆う（平面的に見て）ようにすれば、両面が開放しているダイヤフラム２１２８のサイズも液体等導入孔２１３５の平面的形状よりも大きいので、ダイヤフラム２１２８の変形（膨らみ）によって、液体等導入孔２１３５の開口入口を完全に塞ぐことができる。液体等導入孔２１３５の開口入口部に破線２１３６で示すようなテーパーをつけておけば、このテーパー部に変形したダイヤフラム２１２８が入り込んで面接触状態になるので、液体等導入孔２１３５の遮断がより完全になる。ダイヤフラムとして圧電体膜２１２８を用いる場合も、圧電体膜２１２８の上下面に形成した導電体膜２１２９、２１３０への電圧印加により、空洞部２１３１部分の圧電体膜２１２８が変形し、液体等導入孔２１３５の開閉バルブとして使用できる。この場合は、圧力導入孔２１３２は不要となる。（空洞部形成のために設置しても良いが、圧力印加は不要である。）

【０４８６】

従来のマイクロリアクターは基板面に対して平行な方向へ流体を移動するものである（たとえば、特開２０１１－０２００４４）ため、マイクロリアクターチップのチップサイズが大きくなる。また、流体路を利用した混合や反応が多いため、静的な平衡状態を実現できていないので、反応系が複雑になる。これに対して本発明のマイクロリアクターは基板の厚み方向を用いているため、基板全体を有効活用しているとともに、リアクターの平面的サイズを小さくでき、リアクターの上下に流体通路を設けているので、チップサイズを小さくすることができる。固定したリアクターで流体の反応や混合を行なうためより平衡状態に近い静的な反応を実現できる。リアクターの温度制御、圧力制御も容易であり、反応や混合状態をその場観察（in-situ observation）できる。多数の流体を個別に導き、リアクター内で一挙に混合し反応できるので、複雑な混合や反応を簡単に実現できる。危

険な流体や細菌やウィルスなども密閉容器内で取り扱うことができるので、安全な実験や研究が可能である。開閉バルブの設置も容易であるから精密な流量コントロールが可能である。半導体プロセスを用いて１枚の基板中に多数のマイクロリアクターチップを作製できるので、チップコストを大幅に低減できる。

【０４８７】

次に、本発明の基板内または厚膜材料内に形成した凹部を用いた加速度センサーについて説明する。図３１は、本発明の加速度センサーの構造および製造方法を示す図である。本発明の加速度センサーは、図３１（ａ）、（ｂ）に示す凹部を有する凹部側電極部３００１および凸部を有する凸部側電極３００２から構成される。まず、凹部側電極部３００１の構造および製造方法を説明する。

図３１（ａ）に示すように、半導体、金属や絶縁体等の基板３０１１上に絶縁膜３０１２を形成する。次に厚膜３０１３を形成する。基板３０１１は、半導体基板（たとえば、シリコン基板、窒化ガリウム基板（GaN）、ヒ化ガリウム（GaAs）等）、炭素基板、絶縁基板（たとえば、窒化アルミ（AlN）、ガラス、石英、セラミック等）、高分子、樹脂、金属（たとえば、銅、アルミニウム、鉄、ニッケル、各種合金）などであり、絶縁膜３０１２は、たとえばシリコン酸化膜（SiOx）、シリコン酸窒化膜（SiOxNy）、シリコン窒化膜（SiNy）であり、厚膜３０１３が絶縁膜である場合および基板３０１１と厚膜３０１３の密着性が良くかつ厚膜３０１３が基板３０１１に形成しやすい場合には形成しなくても良い。

【０４８８】

厚膜３０１３は、凹部が形成できて、かつ通常の使用環境では形成した凹部の変形が小さい材料が良い。たとえば、ポリマー（PMMA（Polymethyl metacrylate）、PC（Polycarbonate）、PDMA（Polydimethylsiloxane）、・・・）、ガラス、セラミック等の絶縁体、あるいはシリコンや炭素やヒ化ガリウムやガリウムヒ素等の半導体、あるいは金属でも良い。厚膜３０１３の上にフォトレジスト等の感光性膜を形成して感光性膜をパターニングして、このパターニングされた感光性膜をマスクとして厚膜３０１３をエッチングして、いわゆるフォトリソ法とエッチング法を用いて厚膜３０１３内に凹部３０１７（３０１７－１、２、３、４）を形成する。尚、レジストパターンの形成方法には、インプリント法を用いることもできる。たとえば、レジスト（感光性でなくても良い）を塗布したり、シート状レジスト（感光性でなくても良い）を付着させたりして形成したレジスト膜に、凹部形成用のモールドを押しつけてレジストパターンを形成する。（凹部の底部に残る残膜はたとえば酸素プラズマの異方性全面エッチングで除去する）このパターニングされたレジスト膜をマスクとして厚膜３０１３をエッチングして、厚膜３０１３内に所望の深さの凹部３０１７を形成する。凹部３０１７の側面は静電容量素子の一方の電極となるので、できるだけレジストマスクパターン通りに垂直に形成する。凹部３０１７の側面の形状は通常平坦面が形成しやすいが、曲面でも良い。凹部３０１７の側面の形状が平坦面の場合は、矩形形状が形成しやすい。凹部３０１７の深さ（基板面に対して垂直方向）は、厚膜（基板）３０１３の厚みによって最大値は決定するが、加速度センサー素子の特性や形成しやすさなどによって最適化することが望ましい。たとえば、１μｍの深さとすることも可能である。また、厚膜（基板）３０１３の厚みを厚くすれば、より深い凹部を形成できる。たとえば、５００μｍの厚膜（基板）３０１３であれば、５００μｍの深さ（この場合は貫通する）まで可能である。１０００μｍの厚膜（基板）３０１３であれば、１０００μｍの深さ（この場合は貫通する）まで可能である

【０４８９】

厚膜３０１３として、各種の基板でも良い。（このときは、厚膜というより基板と称した方が良い。）各種の基板とは、たとえばシリコンや炭素やヒ化ガリウムやガリウムヒ素等の半導体基板、あるいはガラス、セラミック、プラスチック等の絶縁体基板、あるいは金属、合金等の金属基板である。これらの基板３０１３を基板３０１１に直接付着させても良いし、あるいは絶縁膜３０１２を介して付着させても良い。貼り合わせる方法として、接着剤を用いる方法、常温接合法、高温融着法、拡散接合法あるいは電解接合（陽極接合

など）法でも良い。シリコン基板とガラス基板（石英基板を含む）の接合には陽極接合法で強固に接合させることができる。この基板内に凹部を形成する方法は上述と同様な方法で形成することができる。

【０４９０】

しかし、プロセスを簡単にするために基板３０１１に基板３０１３を貼り合わせずに、基板３０１１に直接凹部３０１７を形成しても良い。その場合の凹部形成も上述した方法で形成できる。さらに以下のような方法で厚膜３０１３を形成し厚膜３０１３内に凹部３０１７を形成することもできる。

【０４９１】

厚膜３０１３として、ポリマーを基板３０１１上の絶縁膜３０１２上に厚く形成することもできる。ポリマー３０１３の形成方法として、滴下法、スピンコーティング法、スクリーン印刷法等により塗布膜を形成する方法（塗布法）や、ポリマーのシート材を基板３０１１上の絶縁膜３０１２上に付着させる方法がある。ポリマーが熱可塑性ポリマーの場合には、塗布膜では凹部形成用のパターンが形成されたモールド（金型）を一定の圧力でポリマー３０１３へ押しつけ、加温してポリマーを軟化状態にする。あるいは、シート材または塗布膜では加温してポリマーを軟化状態にし、凹部形成用のパターンが形成されたモールド（金型）を一定の圧力でこの軟化したポリマー３０１３へ押しつける。次にポリマー３０１３を押圧した状態で温度を下げて（Ｔｇ以下）ポリマー３０１３を硬化した後、モールドを剥離すると、ポリマー３０１３内に凹部３０１７（３０１７－１、２、３、４）が形成される。このように凹部３０１７がポリマー厚膜３０１３内にインプリント法を用いて形成できる。

【０４９２】

ポリマーが熱硬化性ポリマーの場合には、凹部形成用のパターンが形成されたモールド（金型）を一定の圧力で塗布膜であるポリマー３０１３へ押しつけ、次にポリマー３０１３を押圧した状態で加熱して熱硬化性ポリマーの硬化温度以上に加熱保持する。ポリマー３０１３を硬化した後に、モールドを剥離すると、ポリマー３０１３内に凹部３０１７（３０１７－１、２、３、４）が形成される。

【０４９３】

ポリマーが光硬化性ポリマーの場合は、塗布膜に凹部形成用のパターンが形成されたモールド（金型）を一定の圧力でポリマー３０１３へ押しつけ、紫外線等の光をモールド型または基板３０１１の裏面側から照射し、モールド型または基板３０１１を通してポリマー３０１３へ光を照射してポリマー３０１３を硬化させる。ポリマー３０１３が硬化した後モールドを剥離すると、ポリマー３０１３内に凹部３０１７（３０１７－１、２、３、４）が形成される。

【０４９４】

厚膜３０１３内の凹部３０１７は、厚膜３０１３としてセラミック等を用いても形成できる。たとえば、セラミックの微粒子（たとえば、アルミナ（Al203）微粒子、窒化アルミ（AlN）微粒子、シリカ（SiO2）微粒子）を溶媒中でペースト状やゲル状にして基板３０１１上の絶縁膜３０１２上に塗布する。スクリーン印刷法を用いて塗布が可能で、さらにマスクを用いれば所望の所だけに塗布できる。このペースト状またはゲル状の塗布膜へ、凹部形成用のパターンが形成されたモールド（金型）を一定の圧力で押しつける。次にペースト状またはゲル状の塗布膜が固化する温度異常に加熱し、塗布膜が固化した後モールドを剥離すると、ポリマー３０１３内に凹部３０１７（３０１７－１、２、３、４）が形成される。このように凹部３０１７がセラミック厚膜３０１３内にインプリント法を用いて形成される。

【０４９５】

厚膜３０１３内の凹部３０１７は、厚膜３０１３としてガラスを用いても形成できる。たとえば、ガラスの薄板を厚膜３０１３を形成すべき領域において基板３０１１上の絶縁膜３０１２上に接着して、ガラス転移温度（Tg）以上の温度に加熱して軟化させる。あるいは溶融したガラスを基板３０１１上の絶縁膜３０１２上に付着させる。この軟化したガラ

ス内または溶融したガラス内へ、凹部形成用のパターンが形成されたモールド（金型）を一定の圧力で押しつける。その後Tg以下へ温度を下げてガラスを固化した後にモールド（金型）を剥離させる。

【０４９６】

厚膜３０１３内の凹部３０１７は、厚膜３０１３として金属を用いても形成できる。たとえば、金属の薄板を厚膜３０１３を形成すべき領域において基板３０１１上の絶縁膜３０１２上に接着して、金属の融点（Ｔｍ）付近または融点以上の温度に加熱して軟化または溶融させる。あるいは溶融した金属を基板３０１１上の絶縁膜３０１２上に付着させる。この軟化した金属内または溶融した金属内へ、凹部形成用のパターンが形成されたモールド（金型）を一定の圧力で押しつける。その後Tm以下へ温度を下げて金属を固化した後にモールド（型）を剥離させる。（上述の方法は、これまでの圧力センサやポンプデバイス等の凹部に関しても同様な方法で作製できる。）

【０４９７】

次に、凹部３０１７が形成された厚膜３０１３のパターン上にシリコン酸化膜（SiOx）等の絶縁膜３０１４、アルミニウム、銅、シリサイド等の導電体膜３０１５を形成する。この絶縁膜３０１４は、厚膜３０１３が完全な絶縁体でない場合、導電体膜３０１５から厚膜３０１３へ電流の導通流れたりすることを防止や、する。厚膜３０１３の絶縁性が完全でも（導電体膜３０１５から厚膜３０１３へ電流が流れない）、厚膜３０１３と導電体膜３０１５の密着性が良くないときに、密着性を向上させる目的で形成する。従って、厚膜３０１３の絶縁性が完全で、かつ厚膜３０１３と導電体膜３０１５の密着性が良いときは、絶縁膜３０１４を形成しなくても良い。この絶縁膜３０１４は、たとえばシリコン酸化膜（SiOx）、シリコン酸窒化膜（SiOxNy）、シリコン窒化膜（SiNy）等であり、CVD法やPVD法等で積層する。絶縁膜３０１４の厚みは、凹部内で１００ｎｍ～５００ｎｍを確保できるようにする。

【０４９８】

導電体膜３０１５は加速度センサーの一方の電極・配線となるものである。導電体膜３０１５は、たとえば、アルミニウム、銅、チタニウム、モリブデン、タングステン、白金、金、ニッケル等の金属膜またはこれらの合金膜であり、あるいは金属シリサイド膜、あるいは導電性多結晶シリコン膜等であり、ＣＶＤ法やＰＶＤ法により形成する。絶縁膜３０１４（ない場合は、厚膜３０１３）と導電体膜３０１５の密着性向上用の密着性向上膜（これも導電体膜である）を積層してから、導電体膜３０１５を形成しても良い。たとえば、導電体膜３０１５が銅、金、白金の場合にはチタニウムや窒化チタン（TiN）を密着性向上膜として使用することができる。導電体膜３０１５の厚みは、凹部内で１００ｎｍ～５００ｎｍを確保できるようにする。

【０４９９】

次に導電体膜３０１５のパターニングを行ない、不要な導電体膜３０１５をエッチング除去する。このパターニングは通常のフォトリソ法を用いてフォトレジストを塗布するか感光性シートを付着するかして必要な部分に感光性膜を残し、感光性膜を除去した部分の導電体膜３０１５をエッチング除去する。凹部３０１７内にある導電体膜３０１５も必要に応じてエッチングする。凹部内をパターニングする方法は、これまでに説明した方法で行なうことができ、たとえば電着レジスト、シート状の感光性膜を用いる方法、インプリント法（図２４参照）等を用いることができる。

【０５００】

次に、導電体膜３０１５の上にシリコン酸化膜（SiOx）等の絶縁膜３０１６を積層する。この絶縁膜３０１６は導電体膜３０１５の保護膜であると同時に他方の電極が接触したときの短絡を防止する。この絶縁膜３０１６は、たとえばシリコン酸化膜（SiOx）、シリコン酸窒化膜（SiOxNy）、シリコン窒化膜（SiNy）等であり、CVD法やPVD法等で積層する。絶縁膜３０１６の厚みは、凹部内で１００ｎｍ～５００ｎｍもあれば十分であるが、接触する可能性が高ければその頻度を考慮して膜厚を決定する。さらに平坦部において、凸部側電極部３００２と接触する部分であるから、これも考慮し膜厚を決定する。従って平坦

部では通常は５００ｎｍ以上の厚みとすれば良い。導電体膜３０１５をエッチング除去した部分３０３１や３０３２も絶縁膜３０１６が積層されるから、側面電極３０１５の短絡は発生しない。

【０５０１】

次に凸部側電極部の構造および製造方法を説明する。凸部側電極部３００２の構造は、凹部側電極部３００１の凹部３０１７（３０１７－１、２、３、４）に入り込む凸部３０２４（３０２４－１、２、３、４）を有し、さらに、凹部側電極部３００１と凸部側電極部３００２が結合したときに、凹部側電極部３００１の平坦部（上部平坦部）と結合する平坦部３０２５を有する。また、凸部側電極部３００２の基板および膜構成は、基本的には凹部側電極部３００１と同じである。凸部側基板３０２１上に絶縁膜を形成し、その上に厚膜３０２２を形成する。図３１（ａ）、（ｂ）においては凸部側基板３０２１上の絶縁膜は記載していない。

【０５０２】

次に、厚膜３０２２内に凹部側電極部３００１と結合したときに凹部３０１７（３０１７－１、２、３、４）に入り込む凸部３０２４（３０２４－１、２、３、４）を形成する。この凸部３０２４の形成方法は、凹部側電極部３００１の凹部３０１７の形成方法と同じ方法を使用することができる。ただし、凸部側電極部３００２の凸部３０２４は、凹部側電極部３００１の凸部よりも領域は少ない。たとえば、フォトリソ法（インプリント法でレジストパターンを作製する方法も含む）とエッチング法を用いる方法や、各種のインプリント法を用いて凸部３０２４を形成する。あるいは、厚膜３０２２は各種の基板でも良く、凹部側電極部３００１において説明したことと同様な方法で各種基板を凸部側電極部３００２の基板３０２１上に、あるいは絶縁膜を介して付着させて、凸部３０２４をフォトリソ法（インプリント法でレジストパターンを作製する方法も含む）とエッチング法を用いて作製する。あるいは、直接凸部側電極部３００２の基板３０２１に凸部３０２４を作製しても良い。

【０５０３】

次にこれらの凸部３０２４および凹部３０２６（３０２６－１、２，３、４、５）の厚膜３０２２上に絶縁膜３０２８（図３１（ｄ）、（ｅ）に記載）を形成し、さらに導電体膜３０２３を形成する。この導電体膜３０２３は凹部側電極部３００１の電極・配線３０１５の対向電極・配線となる。次にこの導電体膜３０２３の必要なパターニングを行なう。この導電体膜３０２３の必要なパターニングとは、加速度センサーを作製するための容量素子が形成されるような電極・配線のパターニングである。１つの容量素子において、加速度を受けたときに凸部３０２４が変形し容量が変化するが、一方側は電極間距離が小さくなるので容量が増えるが、他方側は電極間距離が大きくなるので容量が減るから、このまま接続していると容量変化が相殺されてしまうから、凹部３０２６の容量電極となる２つの側面における導電体膜３０２３は接続しないようにする必要がある。そこで、図３１（ａ）、（ｂ）に示すように、凸部３０２４の先端部および紙面に垂直な方向における２つの側面部において、一部の導電体膜３０２３をエッチング除去する。すなわち、導電体膜３０２３のエッチング除去した領域３０２９（３０２９－１、２、３、４）を形成する。もちろん、平坦部でも接続しないように一部の導電体膜３０２３をエッチング除去する。また、２つ以上の容量素子がある場合にも、同じような容量変化を示す電極同士は接続しても良いが、異なる容量変化を示す電極同士は接続しないようにする必要がある。

【０５０４】

次にこの導電体膜３０２３を保護するためにＳｉＯｘ等の絶縁膜３０２７を形成する。尚、図３１（ａ）、（ｂ）ではこの絶縁膜３０２７は記載していないが図３１（ｄ）、（ｅ）で示している。この絶縁膜３０２７は対向電極である導電体膜３０１５との接触による短絡防止も兼ねている。既に凹部側電極部３００１で導電体膜３０１５の保護膜および短絡防止膜として絶縁膜３０１６を形成している場合で、短絡や保護する必要がない場合にはこの絶縁膜３０２７は省略しても良い。尚、この絶縁膜３０２７を省略しても、凹部側電極部３００１と凸部側電極部３００２と結合させたときにその結合部となる凹部側電極

部３００１の平坦部３０１８と凸部側電極部３００２の平坦部３０２５の間には接着剤等が介在するので、この接着剤等に保護膜や短絡防止用の材料（たとえば、絶縁性接着剤等）を用いれば、導電体膜３０２３の保護や短絡防止を行なうことができる。凸部側電極部３００２の膜構成は凹部側電極部３００１とほぼ同じであり（上述のように、一部の絶縁膜は省略して良い場合もある。）、同じ生成条件で形成しても良いので、プロセスコストを大幅に低減できる。たとえば、枚葉処理の装置では連続して処理可能であり、バッチ処理では一緒にプロセスが可能である。凸部側電極部３００２の凸部３０２４は、凹部３０１７よりも小さな形状で、凹部３０１７の側面に対して凸部３０２４の側面が平行になることが望ましい。従って、凹部３０１７が矩形形状であれば、凸部３０２４もその凹部３０１７に入り込み、側面同士が平行（略平行）となるような矩形形状となるようにするのが良い。

【０５０５】

尚、凹部は矩形形状（矩形柱形状、これは側面が平面となっている）、すなわち凹部の内側面は矩形柱形状の側面である他に種々の形状を有することができ、これに対向する凸部もこの凹部の中に離間して挿入されるとともに矩形柱形状の側面である他に種々の形状を有することができる。（凹部の内側面とこの中に挿入される凸部の外側面が平行に対向する。）たとえば、凹部は多角形形状（多角形柱形状、これは側面が平面となっている）、すなわち凹部の内側面は多角形柱形状の側面でも良く、これに対向する凸部もこの凹部の中に離間して挿入されるとともに、多角形形状（多角形柱形状）、すなわち多角形形状（多角形柱形状）の側面でも良い。あるいはたとえば、凹部は曲面形状（曲面柱形状、これは側面が曲面となっている）、すなわち凹部の内側面は曲面柱形状の側面でも良く、これに対向する凸部もこの凹部の中に離間して挿入されるとともに、凹部は曲面形状（曲面柱形状、これは側面が曲面となっている）、すなわち曲面形状（曲面柱形状）の側面でも良い。たとえば、この曲面は円柱側面や楕円柱側面である。（凹部の内側面とこの中に挿入される凸部の外側面が平行に対向する。）

【０５０６】

次に、図３１（ｂ）に示すように、凹部側電極部３００１と凸部側電極部３００２を結合する。凹部側電極部３００１の凹部３０１７は、凸部側電極部３００２の凸部３０２４の大きさより大きく、凹部側電極部３００１の凹部３０１７の数は、凸部側電極部３００２の凸部３０２４の数以上に存在し、凹部側電極部３００１と凸部側電極部３００２を結合したときに、凸部側電極部３００２のすべての凸部３０２４は凹部側電極部３００１の凹部３０１７に入るような位置関係になっている。凹部側電極部３００１の凹部３０１７の所定位置に凸部側電極部３００２の凸部３０２４が配置されるように、凹部側電極部３００１と凸部側電極部３００２を合わせる。たとえば、凹部側電極部３００１の合わせマーク（凹部パターンでも良い）を凸部側電極部３００２の合わせマーク（凸部パターンでも良い）に合わせながら、凹部側電極部３００１と凸部側電極部３００２を接近させて、凸部側電極部３００２の凸部３０２４（３０２４－１、２、３、４）を凹部側電極部３００１の凹部３０１７（３０１７－１、２、３、４）内に入れて、凸部側電極部３００２の平坦部３０２５と凹部側電極部３００１の平坦部３０１８を付着させる。

【０５０７】

合わせマークのアライメントは、たとえば凹部側電極部３００１および／または凸部側電極部３００２を通る透過光により合わせることにより非常に精度の良い合わせができる。（合わせ精度を０．３μｍ以下にすることもできるので、本加速度センサーでは問題ないレベルである。）従って、このような直接的合わせを行なう場合は、基板３０１１や基板３０２１をこの合わせを行なう透過光に対して透過率の高い材料を選定する。たとえば、これらの基板３０１１や基板３０２１にガラス基板や石英基板、あるいはプラスチック基板を使用すれば良い。さらに、導電体膜３０１５や３０２３は一般には光の透過率が低いので、ダミーの凹部パターン（凹部側電極部３００１側）や凸部パターン（凸部側電極部３００２側）を形成しておき、これらのパターンの周囲の導電体膜を、導電体膜エッチングプロセスのときに同時に除去しておき、この領域を使用して光を透過させてアライメン

トをすれば良い。アライメントに透過光を使用できないときは、間接的アライメント（たとえば、凹部側電極部３００２のパターンを記憶しておき、その情報に基づいて凸部側電極部３００２を合わせる）を行なうか、反射波を用いてアライメントを行なえば良い。

【０５０８】

これらの平坦部の付着は、図３１（ｂ）に示すように接着剤３０２６を介して付着させることができる。たとえば、凹部側電極部３００１の平坦部３０１８（あるいは、凸部側電極部３００２の平坦部３０２５）に接着剤を塗布法、スクリーン印刷法（マスクを用いて所定部分だけに接着剤を塗布する方法も含む）、ディップ法（接着剤液に凹部側電極部３００１の平坦部３０１８をディップする方法で、凹部側電極部３００１の平坦部３０１８を下側にして平坦部３０１８の必要な部分に接着剤をつける）、接着剤シートを付着させる方法｛凹部領域をあらかじめ抜いた接着剤シートを凹部側電極部３００１の平坦部３０１８（あるいは、凸部側電極部３００２の平坦部３０２５）の所定部分だけに付着させる方法、接着剤シートを付着させて凹部側電極部３００１の凹部領域（あるいは、凸部側電極部３００２の凸部３０２４の領域）を含む凹部側電極部３００１（あるいは、凸部側電極部３００２）の所定部分を除去して凹部側電極部３００１（あるいは、凸部側電極部３００２）の接着したい部分だけに接着剤シートを形成する方法｝などにより、これらの平坦部３０１８と３０２５の付着を行なう。接着剤の付着力を高めるために、この後熱処理を行なったりする。あるいは、他の接着法としてこれらの平坦部の付着は常温接合法や高温圧着法で行なうことができる。

【０５０９】

図３１（ｄ）、（ｅ）は、図３１（ａ）、（ｂ）に示す本発明の加速度センサーの一部を拡大して示した図である。図３１（ｄ）、（ｅ）に示す構造で本発明の加速度センサーの基本構造が構成される。図３１（ａ）、（ｂ）では凸部側電極部３００２の膜構造の絶縁膜は示していないが、図３１（ｄ）、（ｅ）ではそれらの絶縁膜３０２７や３０２８を示している。図３１（ｄ）に示すように、本発明の加速度センサーは、凸部側電極部３００２の凸部３０２４が凹部側電極部３００１の凹部３０１７に入り込んだ構造であり、凹部側電極部３００１の凹部３０１７の周囲の側壁３０１３の上面は凸部側電極部３００２の凸部３０２４の周囲の底面と接着剤３０２６等により付着しているので、凹部３０１７の空間は密閉されている。この気密空間では、凹部側電極部３００１と凸部側電極部３００２を結合したときの雰囲気空間がほぼ維持される。たとえば真空中（超低圧中）で結合すれば、この気密空間はほぼ真空状態となる。大気圧中で結合すれば、この気密空間はほぼ１気圧となっている。または、不活性ガス（窒素中、アルゴン中など）中であれば、この気密空間は不活性ガス雰囲気となる。

【０５１０】

図３１（ｃ）は、図３１（ｂ）、（ｄ）、（ｅ）の状態を平面的に見た図である。凸部３０２４は、直方体形状（長辺方向Ｌｙ、短辺方向Ｗｘ、高さＨｚ）で、直方体形状の凹部３０１７に入りこんでいて、力が働いていないときは、直方体形状の長辺側は凹部３０１７の長辺側と略平行であり、距離ｘ1（左側）、ｘ2（右側）だけ離間している。また、直方体形状の短辺側は凹部３０１７の短辺側と略平行であり、距離ｙ1（上側）、ｙ2（下側）だけ離間している。また、直方体形状の底面側は凹部３０１７の底面側と略平行であり、距離ｚ1（下側）だけ離間している。

【０５１１】

導電体膜３０１５が凹部３０１７内および凹部３０１７間で連続（接続）している場合、並びに導電体膜３０２３が凸部３０２４および凸部３０２４巻で連続（接続）している場合を検討する。すなわち、導電体膜のエッチング除去部分３０２９、３０３０、３０３１、３０３２がない場合である。このときは、凹部３０１７の側壁側および底面側の厚膜３０１３上に形成された導電体膜３０１５を一方の電極とし、凸部３０２４の側面および底面に形成された導電体膜３０２３を他方の電極として、これらの電極に挟まれた空間３０１７を容量空間として、容量が形成されている。

【０５１２】

距離ｘ１（＝ｄx1）で離間している容量空間を３０４１、この間の容量をCx1とすると、Cx1＝ε Sx1／ｄx1｛εは誘電率、Sx1は容量空間３０４１の電極面積（Sx1＝Ly*Hz）｝である。距離ｘ２（＝ｄx2）で離間している容量空間を３０４２、この間の容量をCx2とすると、Cx2＝ε Sx2／ｄx2｛εは誘電率、Sx2は容量空間３０４２の電極面積（Sx2＝Ly*Hz）｝である。距離ｙ１（＝ｄy1）で離間している容量空間を３０４４、この間の容量をCy1とすると、Cy1＝ε Sy1／ｄy1｛εは誘電率、Sy1は容量空間３０４４の電極面積（Sy1＝Wx*Hz）｝である。距離y2（＝ｄy2）で離間している容量空間を３０４５、この間の容量をCy2とすると、Cy2＝ε Sy2／ｄy2｛εは誘電率、Sy2は容量空間３０４５の電極面積（Sy2＝Wx*Hz）｝である。距離ｚ１（＝ｄz1）で離間している容量空間を３０４３、この間の容量をCz1とすると、Cz1＝ε Sz1／ｄz1｛εは誘電率、Sz1は容量空間３０４３の電極面積（Sz1＝Wx*Ly）｝である。これらの容量は並列に接続しているので、凹部３０１７の側壁および底部に形成された電極３０１５と凸部３０２４の側面および底面に形成された電極３０２３との間の空間容量C3017は、C3017＝Cx1＋Cx2＋Cy1＋Cy2＋Cz1となる。

【０５１３】

本発明の加速度センサーはこの容量の変化により検出される。凸部３０２４がｘ方向（短辺方向）の力を受けた時、凸部３０２４はｘ方向（凸部３０２４の厚み、すなわちカンチレバーの厚み方向）へ変化するが、ｙ方向（長辺方向）には変化しない。また、凸部３０２４がｙ方向（長辺方向）の力を受けた時も、凸部３０２４はｙ方向へ変化しにくい。すなわち、凸部３０２４は長辺方向（凸部３０２４の幅、すなわちカンチレバーの幅方向）には変化しにくいので、凸部３０２４はｘ方向（短辺方向）への変化量によって加速度（力）の大きさを判定できる。本発明の加速度センサーでは凹部３０１７の容量変化を検出して加速度の大きさを測定する。すなわち、凸部３０２４のカンチレバーが力を受けると凸部３０２４はｘ方向に変位するので、Cx1とCx2が変化し、他の容量Cy1、Cy2、Cz1は殆ど変化しない。つまりC3017＝Cx1＋Cx2＋C0（C0は定数）と考えて良い。凸部３０２４が力を受けていないとき、すなわち凸部３０２４が鉛直下方に静止しているときがC3017は最も小さく、左右に（図３１（ｃ）において）変位すると静電容量C3017が増加するので、この容量増加から力または変位量を知ることができる。容量変化が小さくても図３１（ｄ）、（ｅ）で示す１個の直方体形状の加速度センサーを多数並べていけば容量変化が大きくなるので精度良く検出できる。ただし、凸部３０２４の変位量が小さいときはCx1の変化量（ΔCx1）とCx2の変化量（ΔCx1）は同程度の大きさで符号が逆（増える場合と減る場合）になるので、C3017は殆ど変化しない。

【０５１４】

しかも本発明の加速度センサーの優れている所は、この領域内で薄膜、特に導電体膜（３０１５や３０２４）のパターニングは必要がなく、すべてそのまま積層した状態にすれば良いということである。図３１（ｃ）で示したコンタクトや引き出し電極も平坦な部分に形成すれば良い（この領域外でも良い）のでプロセス上で困難な問題は発生しない。従来法の場合には下側の電極の引き出しが難しくプロセスが複雑になるので、従来に比較してプロセスが格段に簡単になる。また、本発明では、凹部側電極部３００１と凸部側電極部３００２の形成を平行して別々に行なうことができると同時に、基板および薄膜（厚膜も含む）構成が同じくできるので、プロセススピードが速くプロセスもシンプルとなっているので、プロセスコストも大幅に下げることができる。

【０５１５】

以上のように、導電体膜３０１５が凹部３０１７内および凹部３０１７間で連続（接続）している場合、並びに導電体膜３０２３が凸部３０２４および凸部３０２４巻で連続（接続）している場合、すなわち、導電体膜のエッチング除去部分３０２９、３０３０、３０３１、３０３２がない場合は、凹部や凸部でのパターニングが必要はないのでプロセスが簡単になる。しかし、凸部３０２４の変位量が小さいときはC3017は殆ど変化しないから、小さな加速度の場合は検出が困難である。また、加速度の向き（ｘ方向のプラス側か、マイナス側か）を検出できないという問題もある。そこで、導電体膜３０１５が凹部３０

１７内および凹部３０１７間で分離している場合、並びに導電体膜３０２３が凸部３０２４および凸部３０２４巻で分離している場合、すなわち、図３１で示した導電体膜のエッチング除去部分３０２９、３０３０、３０３１、３０３２を設ける。図３１（ｃ）で言えば、ｙ方向の側面容量空間３０４４側および３０４５側の導電体膜は除去され、また底面容量空間３０４３のの導電体膜も除去されているので、容量として検出できるのはｘ方向の側面容量空間３０４１および３０４２の容量Ｃx1およびＣx2だけである。これらの容量Ｃx1およびＣx2は一方が増えれば他方は減るという逆の関係になっている。これらは接続していないので、個別に容量を検出できる。Ｃx1が増大しＣx2が減少するということは凸部３０２４がＸ方向のマイナス側（図３１（ｄ）、（ｅ）において左側）への力（加速度）が働いているということである。逆に、Ｃx1が減少しＣx2が増大するということは凸部３０２４がＸ方向のプラス側（図３１（ｄ）、（ｅ）において右側）への力（加速度）が働いているということである。このようにＣx1の増減、Ｃx2の増減を検知すれば加速度の向きも分かる。また。小さな加速度でも（凸部３０２４の変位が小さくても）Ｃx1またはＣx2は変化するので、小さな加速度も検出できる。Ｃx1の変化量が小さくても多数のＣx1を接続すれば大きな変化量となり、同様にＣx2の変化量が小さくても多数のＣx2を接続すれば大きな変化量となるので、より小さな加速度でも検出できる。

【０５１６】

本発明の加速度センサーを同じ方向に並べればその方向（図３１（ｃ）～（ｄ））ではｘ方向）の加速度に対しては感度が高まるが、別の方向、特に直角方向（図３１（ｃ）～（ｄ）ではｙ方向）に対する加速度は測定できない。そこで、本発明の加速度センサーの向きを９０度変化させたもの、４５度傾けたもの、あるいは一定角度傾けたものも一緒に配置させることによって、あるいは、矩形状ではなく、多角形状に凹部と凸部を作製し、対向する各面における静電容量の変化を独立して（電極を独立して配線）測定すれば、種々の方向に関して加速度を検出できる。

【０５１７】

図３１（ｅ）に示すように、カンチレバーとなる凸部３０２４が加速度に対する感度を上げるために凸部３０２４の先端部（底面部）に、凸部３０２４より比重の大きい錘３０５１または３０５２を付着させれば良い。錘３０５１は厚膜３０２２の凸部３０２４の先端部に付着しており、錘３０５２は厚膜３０５１の凸部３０２４の先端部上に積層した絶縁膜３０２７の上に付着している。これらの錘３０５１、３０５２は、インプリント法、フォトリソ法＋エッチング法などにより厚膜３０２２に凸部３０２４を形成した後で、接着剤等を用いてこの凸部３０２４に錘３０５１の錘基板を付着する。たとえば、この接着剤を予め錘基板に塗布するか接着剤シート材を貼りつけておき、凸部側電極部３００２の厚膜３０２２の凸部３０２４をこの錘基板に付着し、その後で接着剤を硬化させて、錘基板と凸部３０２４を強固に接着する方法がある。あるいは、凸部側電極部３００２の厚膜３０２２の凸部３０２４の先端を接着液につけたり、シート材をつけたりしてこの先端部のみにつけた接着剤または接着剤シート材を介して錘基板を接着し、その後接着剤を硬化させて、錘基板と凸部３０２４を強固に接着する方法がある。次にフォトロソ法およびエッチング法により凸部３０２４の先端部に付着した錘３０５１以外の領域における錘基板をエッチングする。

【０５１８】

あるいは、あらかじめ別基板に接着層３０５４を挟んで錘３０５１のパターンを形成したものに対して、凸部３０２４が形成された厚膜３０２２を形成した凸部側電極部３００２をアライメントして、凸部３０２４の先端部に錘３０５１を付着させる。このとき、凸部３０２４の先端部または錘部３０５１の上部に接着剤をつけて凸部３０２４の先端部に錘３０５１を付着させる。その後、接着層と錘部３０５１の接着を外せば、凸部３０２４の先端部に錘３０５１を形成できる。たとえば、錘部３０５１と凸部３０２４の間の接着剤を熱硬化性接着剤として、その硬化温度をＴ１とする。接着層を熱可塑性接着剤としその軟化温度、すなわちガラス転移点ＴｇがＴ１より高いもの（Ｔ１＜Ｔｇ）を使用する。Ｔ１とＴｇの間で熱処理すると錘部３０５１と凸部３０２４が完全に固着する。その後、Ｔ

ｇ以上で熱処理すると接着層が軟化するので、錘部３０５１が接着層から離れる。この後、絶縁膜３０２８、導電体膜３０２３等を形成すれば良い。

【０５１９】

あるいは、凸部３０２４の先端部を溶融金属液体（たとえば、半田）にディップして付着させる方法、あるいはメッキ液（たとえば、銀、半田、銅用のメッキ液）に凸部３０２４の先端部を浸漬して金属をメッキする方法でも良い。また、錘３０５２を凸部３０２４の先端部の絶縁膜３０２７上に付着する場合も上述した方法と同様の方法で行なうことができる。これらの錘３０５１や３０５３０５２はカンチレバーとなる厚膜３０２２の材料より比重が重い材料であれば良く、たとえば、厚膜がＰＭＭＡやＰＣ等である場合（比重は１～２）は、錘３０５１や３０５２は鉄（比重７．９）、白金（比重２１．４）等の金属であれば十分な錘となる。この後、凸部側、凹部側の引き出し電極を作製する。

【０５２０】

凹部側電極部３００１の引き出し電極は、たとえば凹部を形成以内領域において、フォトリソ法および絶縁膜３０１６のエッチング法を用いて、絶縁膜３０１６を除去すれば下地の導電体膜３０１５が露出するので、この上に電極・配線を形成すれば良い。この絶縁膜３０１６をエッチングする順番として、凸部側電極部３００２を凹部側電極部３００１に付着してから、凸部側電極部３００２の基板３０２１や厚膜３０２２やその上の各種膜を除去しても良い。（この場合、この領域における厚膜３０２２上の導電体膜３０１５は、導電体膜３０１５のパターニング時に除去しておくことが望ましい。）あるいは、凸部側電極部３００２を凹部側電極部３００１に付着する前に、この領域における基板３０２１や厚膜３０２２やその上の各種膜を除去しておいても良い。

【０５２１】

凸部側電極部３００２の引き出し電極は、凹部側電極部３００１の引き出し電極と同様にして形成することができる。ただし、このようにすると、凹部側電極部３００２の引き出し電極と凸部側引き出し電極は互いに反対側に形成されることに注意する。一方側だけに引き出し電極を形成するには、たとえば次のようにする。凸部側電極部３００２を凹部側電極部３００１に付着させて、加速度センサーを形成した後（すなわち、凹部３０１７に凸部３０２４を入れて凹部周囲または凸部周囲を密着して凹部空間を気密にした後）、電極部形成領域において、基板３０２１をウエットエッチングまたはドライエッチングで除去する。次に厚膜３０２２を除去する。さらにその上に積層している絶縁膜３０２８を除去する（ある場合）。次にその上に積層している導電体膜３０２３をエッチング除去し、その上の絶縁膜３０２７や接着剤層３０２６も除去する（ある場合）。次にフォトリソ法および絶縁膜３０１６のエッチング法を用いて絶縁膜３０１６を除去するとコンタクト孔が形成され導電体膜３０１５が露出する。ここをパッド領域としてワイヤボンディングすることもできるし、このコンタクト孔にさらに電極・配線層を形成することができる。尚、コンタクトパターン形成用のフォトリソ法は、導電体膜３０２３を除去した後で行なっても良い。また、凸部側電極部３００２を形成するときに、既に導電体膜３０２３をエッチング除去してあれば、基板３０２１をエッチングする前にコンタクト孔形成用のパターニングを行なうこともできるし、その後の厚膜３０２２のエッチングする前でも可能である。

【０５２２】

一方、凸部側電極部３００２の導電体膜３０２３からの引き出し電極は、まずこの領域における基板３０２１をウエットエッチングまたはドライエッチングで除去する。次に厚膜３０２２を除去する。その後で、フォトリソ法および絶縁膜３０２８のエッチング法を用いて絶縁膜３０２８を除去するとコンタクト孔が形成されて導電体膜３０２３が露出する。ここをパッド領域としてワイヤボンディングすることもできるし、このコンタクト孔にさらに電極・配線層を形成することができる。尚、基板３０２１をエッチングする前にコンタクト孔形成用のパターニングを行なうこともできるし、その後の厚膜３０２２のエッチングする前でも可能である。以上のようにして、凸部側電極部３００２側に両方の引き出し電極を形成することができる。同様にして、凹部電極部３００１側に両方の引き出し

電極を形成することもできる。

【０５２３】

次に、インプリント法を用いた凸部電極の作製方法について説明する。図３２（ａ）に示すように、凸部電極パターンを形成する凹部３１３２を有するモールド３１３１と、錘材料３１３３を付着した基板３１４１を用意する。基板３１４１には、モールド３１３１の凹部３１２２の内部に入ることができる凸状パターン３１４２が形成され、この凸状パターン３１４２の先端に接着層３１４３を介して錘材料３１３３が付着している。錘材料は凸部電極部を構成する材料より比重の大きい上述したような材料であるが、モールド３１３１の材料より融点（あるいは軟化点）が低い材料が望ましい。たとえば、モールド材料が石英（融点約１６００℃）やシリコン（融点約１４１０℃）で、錘材料が鉛（融点約３３０℃）、アルミニウム（融点約６６０℃）、銀（約９６２℃）、亜鉛（約４２０℃）、スズ（約２３２℃）、や各種半田や各種合金である。基板３１４２や凸状パターン３１４２は石英やシリコン基板やステンレス、各種金属材料である。あるいは高分子材料やセラミック材料でも良い。接着層３１４３は各種接着剤でも良いが、熱軟化性接着剤が望ましい。この熱軟化性接着剤の軟化点は、基板３１４１および凸状部材３１４２より融点が低いものが望ましい。エネルギーや作業性の観点から軟化点は低い方が良い。あるいは接着層３１４３を介在せずに錘材料３１３３を溶かして凸状パターン３１４２の上面に直接付着させても良い。あるいは、錘材料３１３３が磁性体の場合には、基板３１４１や凸状部材３１４２に電磁石を備えて錘材料３１３３を付着させても良い。あるいは、凸状パターン３１４２の先端部に静電気を発生させて錘材料３１３３を静電的に吸着しても良い。あるいは、凸状パターン３１４２の先端部に真空ラインを設けて錘材料３１３３を真空吸着しても良い。

【０５２４】

次に凸状パターン３１４２上面に付着した錘材料３１３３をモールド３１３１の凹部３１３２内へ挿入し、接着層３１４３の接着性を消失させて錘材料３１３３をモールド３１３１の凹部３１３２内へ配置する。従って、錘材料３１３３のサイズは凹部３１３２より小さくなければならない。モールド３１３１の凹部３１３２と凸状部材３１４２およびこれに付着した錘材料３１３３のアライメントは、モールド３１３１または基板３１４１がアライメント光を透過する材料である場合には、モールド３１３１または基板３１４１を通してアライメントすれば精度の良いアライメントが可能である。また、接着層３１４３の接着性を消失させる方法として、接着層３１４３が熱軟化性の接着剤である場合には、その軟化点よりも温度を高くして接着性を弱めれば良い。錘材料３１３３を融かして凹部３１３２内へ滴下しても良い。錘材料３１３３が凹部３１３２内へ配置された後、錘の融点以上の温度で錘材料３１３３を融かして、凹部３１３２の底部に錘材料を付着させる。｛図３２（ｃ）｝

【０５２５】

次に基板３１１１上に形成された厚膜３１１２の液状膜あるいはゲル状膜にこのモールド３１３１を押しつける。｛図３２（ｃ）、（ｄ）｝厚膜３１１２が熱硬化性材料の場合、厚膜３１１２が硬化する温度まで上昇させて、厚膜３１１２を硬化させる。あるいは、厚膜３１１２が熱可塑性材料の場合、厚膜３１１２が軟化する温度（軟化点）以上まで上昇させた後、（この状態でモールド３１３１を押しつけても良い）軟化点以下の温度に下げて厚膜３１１２を硬化させる。あるいは、厚膜３１１２が光硬化性材料である場合には、硬化する光（たとえば、紫外線やＸ線）を照射する。（このときは、モールド基板３１３１または基板３１１１は硬化する光を透過する材料で形成されている必要がある）厚膜３１１２が硬化した後、モールド３１３１を引き離すと、図３２（ｅ）に示すように錘材料３１３３が厚膜凸状部３１１２（３１１２－１、２）の上面に付着する。ここで、厚膜凸状部３１１２（３１１２－１、２）の下部をサイドエッチして加速度により変形しやすくすることもできる。あるいは、図３２（ｆ）に示すように、酸素プラズマによる異方性全面エッチングにより、厚膜３１１２の残膜をエッチング除去する。次に厚膜凸状部３１１２（３１１２－１、２）の下部にある基板３１１１をサイドエッチして加速度により変形

しやすくすることもできる。以上のようにして非常に簡単なプロセスで錘材料３１３３を付着した凸状部３１１２（３１１２－１、２）を作製することができる。

【０５２６】

図３３（ａ）は、凹部を用いた圧電体マイクの構造および製造方法を示す図である。圧電体基板４０６１内に凹部４０６２をフォトリソ法およびエッチング法、あるいはインプリント法などにより形成する。基板４０６１上に、またこの凹部４０６２内面に導電体膜４０６３を形成し、必要な導電体膜４０６３のパターニングを行なう。凹部４０６２の１つ４０６２（４０６２－２）は外部からの振動を受けられる凹部（振動受動凹部とも呼ぶ）で、その凹部４０６２（４０６２－２）に隣接して別の凹部４０６２（４０６２－１、４０６２－３）が配置されている。これらの凹部４０６２（４０６２－１、３）と振動受動凹部４０６２（４０６２－２）とで挟まれた基板側壁４０６１（４０６１－１、２）は、振動受動凹部４０６２（４０６２－２）に入ってきた振動波によって振動するダイヤフラムの役目を果たす。導電体膜４０６３は、この基板側壁４０６１（４０６１－１、２）の上面において、その一部４０６４（４０６４－１、２）がエッチング除去され、振動受動凹部４０６２（４０６２－２）側の導電体膜４０６３（４０６３－２）は隣接する凹部４０６２（４０６２－１、３）側の導電体膜４０６３（４０６３－１、３）と接続されていない。また基板４０６１の第１面（上面）の他の部分において、導電体膜４０６３は必要な配線や電極が形成されている。この導電体膜４０６３上に絶縁膜４０６４が形成される。導電体膜４０６３がエッチング除去された基板側壁４０６１（４０６１－１、２）上の４０６４（４０６４－１、２）にも絶縁膜４０６４が形成されている。この絶縁膜４０６４は導電体膜４０６３や凹部４０６２を保護している。

【０５２７】

基板４０６１の第１面（上面）におけるこの絶縁膜４０６４上に薄板４０６６が付着し、必要な部分以外は除去されている。この薄板４０６６の除去は薄板４０６６を基板４０６１上に付着させてから行なっても良いし、予め除去した薄板４０６６を基板４０６１上に付着しても良い。振動受動凹部４０６２（４０６２－２）は外部から振動波が入るようにするために、薄板４０６６はカバーしていない。（ただし、振動波が入ればＯＫなので、一部だけカバーする部分があっても良い。たとえば、振動受動凹部４０６２（４０６２－２）の上も薄板４０６６でカバーして、一部だけに振動波を導入する振動導入孔を備える場合がある。）振動凹部４０６２（４０６２－２）に隣接する凹部４０６２（４０６２－１、３）は薄板４０６６（４０６６１－、２）でカバーされている。これは、外部から振動波が入ることを防止する役目を果たす。従って、外部から振動波が入って来なければ薄板４０６６でカバーしなくても良いし、一部に外界との通気孔を設けることもできる。その後、導電体膜４０６３からの電位変化を取りだすために、必要な部分において絶縁膜４０６４にコンタクト孔をあけて電極パッドを設けるか、さらにそのコンタクト孔に導電体膜を形成して必要な電極・配線を形成することもできる。ここで、導電体膜４０６３（４０６３－１、２，３）からの電位変化取り出し端子を図３３（ａ）に示すように、ａ、ｂ、ｃとする。

【０５２８】

振動受動凹部４０６２（４０６２－２）へ入ってきた空気振動（他の気体振動や液体振動でも良い）によって、基板側壁４０６１（４０６１－１、２）が振動する。（基板側壁４０６１（４０６１－１、２）は薄く（基板材料にもよるが、１μｍ～１００μｍ程度）、その両側が空間凹部４０６２（４０６２－１、２、３）になっていて、基板側壁４０６１（４０６１－１、２）はダイヤフラムになっている。）この基板側壁４０６１（４０６１－１、２）が振動すると、基板側壁４０６１（４０６１－１、２）は圧電体であるから圧電効果によりその側面（表面）に電荷が分極する。従って、基板側壁４０６１（４０６１－１、２）の側面上に形成された導電体膜４０６３（４０６３－１）および４０６３（４０６３－２）、あるいは導電体膜４０６３（４０６３－３）および４０６３（４０６３－２）との間に電位差が生じる。その電位差を端子ａおよび端子ｂ、および／または電位差を端子ａおよび端子で取り出す。振動の大きさによってこの電位差が変化し、また振動の

向きによって電位差の符号が変化する。（すなわち、プラスとマイナス）すなわち、本発明の基板面に対して垂直方向に形成した凹部を用いたデバイスによって、振動波を電気信号に変換させることができ、いわゆる圧電体マイクを作製できる。

【０５２９】

図３３（ｃ）～（ｅ）は、図３３（ａ）に示す圧電体マイクの断面図を平面的に示した図である。図３３（ｃ）は、矩形形状の凹部が平行に配列している。すなわち、立体的に見れば直方体形状の凹部が平行に配列している。これらの凹部４０６２（４０６２－１、２、３）の間の基板側壁４０６１（４０６１－１、２）がダイヤフラムとなっている。これらの基板側壁４０６１（４０６１－１、２）は直方体形状になっている。これらの凹部４０６２（４０６２－１、２、３）内および基板４０６１の上面に導電体膜４０６３が積層され、基板側壁４０６１（４０６１－１、２）の上部および基板４０６１の第１面（上面）上でパターニングされ、導電体膜４０６３（４０６３－１、２、３）に分割されていて、それぞれ端子ａ、ｂ、ｃが接続している。基板側壁４０６１（４０６１－１、２）は同じ幅、同じ深さで形成されており、凹部４０６２（４０６２－１、３）は同じ圧力に保持されているので、４０６２（４０６２－２）内に導入された振動波によって同じように振動する。従って発生する電荷も同じであるから、端子ａとｃは接続しても良い。この図３３（ｃ）から分かるように凹部内では導電体膜４０６３のパターニングはないので、通常のフォトリソ法およびエッチング法でプロセスが可能である。

【０５３０】

図３３（ｅ）は、別の平面形状を示す図で、円柱形状の振動受動凹部４０６２（４０６２－２）の周りを円筒形状の基板側壁４０６１（４０６１－１）が囲み、さらにこれらを円筒形状の凹部４０６２（４０６２－１）が囲んでいる。導電体膜４０６３（４０６３－１）は円筒形状の凹部４０６２（４０６２－１）をカバーし、導電体膜４０６３（４０６３－２）は円筒形状の凹部４０６２（４０６２－２）をカバーしている。これらの導電体膜４０６３（４０６３－１、２）は、凹部４０６２－１および４０６２－２によって挟まれた基板側壁４０６１（４０６１－１）の上部で切断されていて接続していない。これらの導電体膜４０６３（４０６３－１、２）に端子ａ、ｂが接続している。凹部４０６２－１は薄板でカバーされているが、凹部４０６２－２は薄板でカバーされていない。この実施形態では、振動波が振動受動凹部４０６２（４０６２－２）に入ると円筒形の基板側壁４０６１－１全体が振動し、その基板側壁４０６１－１の両側面にある導電体膜電極４０６３－１および４０６３－２の間（端子ａ－ｂ間）に電位差が生じ、この電位差が振動波形に対応して変化する。このように円筒形型の凹部を持つマイクロホン（すなわち、振動波を電位変化に変換する装置）は、基板側壁全体が一様に変形するので、非常に効率的で、面積の小さなマイクロホン素子を作製できる。尚、同様な実施形態として楕円型凹部を有するマイクロホンも同様な特性を持つマイクロホン素子となる。さらに任意の曲面、特に振動波を忠実に基板側壁の振動へ伝達できる形状の曲面を有する凹部および基板側壁を持つマイクロホン素子でも良い。

【０５３１】

図３３（ｄ）は、別の形状を有するマイクロホン素子を示す図である。すなわち、矩形形状（正方形や長方形）を持つ振動受動凹部４０６２（４０６２－２）をさらに矩形形状（正方形や長方形）の凹部４０６２（４０６２－１）が囲んでいるタイプで、これらの凹部間の基板側壁４０６１が４か所４０６１（４０６１－１、２、３、４）存在する。これらの４つの基板側壁４０６１（４０６１－１、２、３、４）がダイヤフラムとなる。基板凹部４０６２（４０６２－２）の側面、すなわち基板側壁４０６１（４０６１－１、２、３、４）の基板凹部４０６２（４０６２－２）側の側面には導電体膜４０６３（４０６３－２）が連続して形成されている。一方、基板凹部４０６２（４０６２－１）の側面、基板側壁４０６１（４０６１－１、２、３、４）の基板凹部４０６２（４０６２－１）側の側面には導電体膜４０６３（４０６３－１）が連続して形成されている。これらの導電体膜４０６３（４０６３－１、２）は基板側壁４０６１（４０６１－１、２、３、４）の上部でせつだんされ、導電体膜４０６３（４０６３－１）および４０６３（４０６３－２）は

接続していない。導電体膜４０６３（４０６３－１）および４０６３（４０６３－２）には、それぞれ端子ａおよびｂが接続している。振動受動凹部４０６２（４０６２－２）に振動波が入ると、基板側壁４０６１（４０６１－１、２、３、４）がそれぞれ同じように振動し、この振動に対応して、端子ａ－ｂ間に電位差が生じて、この電位差が変化する。図３３（ｄ）に示す実施形態では、このような矩形形状の全部の基板側壁を使用しているので、効率的で面積の小さなマイクロホン素子を作製できる。図３３（ｃ）～（ｅ）に記載した形状以外にも、多角形形状等でも本発明のマイクロホン素子を作製できる。

【０５３２】

図３３（ｂ）は、圧電体基板ではない基板を用いて圧電体膜を形成したマイクロホン素子の構造および製造方法を示す図である。圧電体基板ではない基板４０７１内に凹部４０７２（４０７２－１、２、３）を形成する。凹部４０７２（４０７２－２）は振動受動凹部となる。凹部４０７２（４０７２－１、３）と振動受動凹部４０７２（４０７２－２）との間に基板側壁４０７１（４０７１－１、２）が形成されている。振動受動凹部４０７２（４０７２－２）に振動波が入ると基板側壁４０７１（４０７１－１、２）が振動する。次に基板４０７１の表面（第１面）｛凹部４０７２の内面を含む｝に絶縁膜４０７３を形成する。基板４０７１が絶縁体の場合にはこの絶縁膜は形成しなくても良い。次に、絶縁膜４０７３上に導電体膜４０７４を形成し、基板側壁４０７１（４０７１－１、２）上の４０７５（４０７５－１、２）の部分で導電体膜４０７４を切断する。このとき、基板４０７１の第１面の平坦部分（凹部４０７２ではない部分）でも必要な配線パターニングを行なうことができる。導電体膜４０７４の切断は、凹部内のパターニングはないので、通常のフォトリソおよび導電体膜のエッチングで可能である。凹部内のパターニングを行なう場合には、電着レジスト法や、感光性膜プラズマ重合法、感光性ドライフィルム法、感光性膜スパッター法、その他の方法で行なうことができる。尚、導電体膜４０７４の切断はレーザーによっても可能である。

【０５３３】

次に、導電体膜４０７４上に圧電体膜４０７６を形成する。圧電体膜４０７６は導電体膜４０７４を除去した部分にも形成されるが、圧電体膜４０７６は基本的には絶縁性を有するので特に問題はない。絶縁膜４０７３、導電体膜４０７４、圧電体膜４０７６の材料や作製方法や作製条件などは既に記載した通りである。たとえば、導電体膜４０７４は、白金（Ｐｔ）、チタニウム（Ｔｉ）、銅（Ｃｕ）、金（Ａｕ）、ニッケル（Ｎｉ）、クロム（Ｃｒ）、鉄（Ｆｅ）、アルミニウム（Ａｌ）、コバルト（Ｃｏ）、パラジウム（Ｐｄ）、スズ（Ｓｎ）、亜鉛（Ｚｎ）、銀（Ａｇ）等の金属膜、これらの合金、あるいは酸化物導電体膜（ＺｎＯｘ、ＩｎｘＯｙ、ＳｎＯｘ、ＧａｘＯｙ、ＣｕＡｌｘＯｙ、ＣｕＧａｘＯｙ、ＣｕＩｎｘＯｙ、ＣｕＦｅｘＯｙ、ＮｉＯｘ、ＩｒＯｘ、ＳｂＳｎｘＯｙ、ＩｎＳｎｘＯｙ等）、グラフェン導電膜や炭素系ナノチューブ導電膜等の炭素系導電膜、導電性ポリマー、導電性多結晶シリコンや導電性アモルファスシリコン等がある。圧電体膜４０７６としては、たとえばＰＺＴ、ＬｉＴａＯ3、ＬｉＮｂＯ３、Ｌａ3Ｇａ5ＳｉＯ14、Ｌｉ2Ｂ4Ｏ7、ＺｎＯ、ＧａＰＯ4、ＰｂＰＯ3、ＢａＴｉＯ3、ＧａＴｉＯ3、ＫＮｂＯ3、ＬｉＴａＯ3、ＮａxＷＯ3、ＢａＮａＮｂ5Ｏ5、Ｐｂ2ＫＮｂ5Ｏ15、ＧａＰＯ4、Ｌａ3Ｇａ5ＳｉＯ14、$Al_2Si0_4(F,0H)_2$、$AlPO_4$、$KNaC_4H_4O_6$、$Al_2SiO_4(F,OH)_2$、アパタイト系等の酸化物系圧電体膜、ＡｌＮ、ＧａＡｓ、ＰＶＤＦ（ポリフッ化ビニリデン）等の圧電性ポリマーがある。

【０５３４】

圧電体４０７６上に導電体膜４０７７を形成し、必要な部位をエッチング除去する。たとえば、基板側壁４０７１（４０７１－１、２）上の４０７８（４０７８－１、２）や、基板４０７１の第１面の平坦部（凹部４０７２ではない部分）でエッチング除去する。導電体膜４０７４の切断はレーザーによっても可能である。このように、導電体膜４０７１のパターニングは凹部内で行なう必要はないので、通常のフォトリソ法、およびエッチング法で行なうことができる。導電体膜４０７１のパターニングを凹部内で行なう場合は、電着レジスト法、感光性膜プラズマ重合法、感光性ドライフィルム法、感光性膜スパッター法、その他の方法で行なうことができる。次に絶縁膜４０７９を形成する。その後、薄板

４０８１を基板４０７１の第１面上に付着する。薄板４０８１の不要な部分を除去した後、導電体膜４０７４および導電体膜４０７７から電圧を引き出すためのコンタクト孔を形成し、必要なら電極・配線層を形成する。導電体膜４０７４（４０７４－１、２、３）は圧電体膜４０７６の下部電極、導電体膜４０７７（４０７７－１、２、３）は圧電体膜４０７６の上部電極となる。

【０５３５】

振動受動凹部４０７２（４０７２－２）には振動波を導入するので、薄板４０８１でカバーしない。（もちろん、振動波が入れば薄板４０８１で振動受動凹部４０７２（４０７２－２）の一部をカバーするのは問題ない。たとえば、振動導入通路を薄板へ設ける場合などである。）凹部４０７２（４０７２－１、３）は薄板４０８１（４０８１－１、２）でカバーされている。振動受動凹部４０７２（４０７２－２）に対して、凹部４０７２（４０７２－１、３）は基準となるので、振動波が凹部４０７２（４０７２－１、３）内に入らないようにするために、薄板４０８１（４０８１－１、２）で凹部４０７２（４０７２－１、３）をカバーしている。従って、振動波が凹部４０７２（４０７２－１、３）内に入らなければ、薄板４０８１（４０８１－１、２）はの一部はあいていても良いし、あるいは薄板４０８１（４０８１－１、２）で凹部４０７２（４０７２－１、３）をカバーしなくても良い。すなわち、凹部４０７２（４０７２－１、３）内の圧力は振動受動凹部４０７２（４０７２－２）内の圧力によってできるだけ変化しないようにする。

【０５３６】

振動受動凹部４０７２（４０７２－２）内に振動波が入ると振動受動凹部４０７２（４０７２－２）内の気圧（または振動受動凹部４０７２（４０７２－２）内に液体が入っているときは液圧）が変動するので、基板側壁４０７１（４０７１－１、３）が変位する。基板側壁４０７１（４０７１－１、３）が変位すると、基板側壁４０７１（４０７１－１、３）上に形成された圧電体膜４０７６も変位する。圧電体膜４０７６が変位すると圧電体膜４０７６の表面に電荷が分極する。この結果、圧電体膜４０７６の両側に形成されている導電体膜４０７４（下部電極）と導電体膜４０７７（上部電極）との間に電位差（電圧）が生じる。たとえば、導電体膜４０７４（４０７４－１）に接続している端子ａ１と導電体膜４０７７（４０７７－１）に接続している端子ａ２との間に、あるいは導電体膜４０７４（４０７４－２）に接続している端子ｂ１と導電体膜４０７７（４０７７－２）に接続している端子ｂ２との間に、あるいは導電体膜４０７４（４０７４－３）に接続している端ｃ１と導電体膜４０７７（４０７７－３）に接続している端子ｃ２との間に、電位差（電圧）が生じる。発生する電荷の向きはａ１、ｂ２、ｃ１が同じであり、ａ２、ｂ１、ｂ２が同じ向きであるからこれらを総合した電位差（電圧）を検出できるので、検出感度を向上できる。

【０５３７】

このように、圧電基板を用いなくても種々の基板を用いてその基板上に圧電体膜を形成することによりマイクロホンデバイスを作製できる。たとえば、基板がシリコン基板である場合、ＩＣ、トランジスタ、抵抗、コンデンサ等の素子と一緒に搭載できる。この結果、たとえば１チップ内に本発明のマイクロホンデバイスとこのマイクロホンデバイスで発生した電位を波形に演算処理したり音声に変換したりする演算用ＩＣとを搭載できる。従って、従来はこれらのデバイスを別々の２チップで実装しなければならないものが１チップで実装できるから、実装面積が大幅に減少すること、２チップをワイヤボンディング等で接続する必要がなくなること、ＩＣに使用する導電体膜とマイクロホン素子に使用する導電体膜とを兼用できるか接続が容易になること、さらに１チップ内の配線接続により信頼性が向上することなど、大きな利点を獲得できる。また、この場合の平面的形状も図３３（ｃ）～（ｅ）に示すような種々の形状を用いることができる。

【０５３８】

尚、これまで説明したように、図３３に示す振動受動凹部は裏面（第２面）に、その周りを囲む凹部は表面（第１面）に形成することもできる。この場合、第２面側だけに振動波を導入でき、第１面側には振動波が導入できないようにすれば、薄板を設ける必要がない

し、また凹部と振動受動凹部との間で導電体膜を切断する必要がないので、パターニングが非常に簡単になる。また、図３３に示すマイクロホンデバイスは、これまでに説明した様に、基板第１面から第２面に貫通する凹部（すなわち貫通溝）を用いて作製することもできる。たとえば、基板の裏面に第２の薄板を付着し、貫通溝を作製して、その後図３３に示すプロセスでマイクロホン素子を作製すれば良い。あるいは、基板に貫通溝を作製した後で、第２の薄板を付着させてから図３３に示すプロセスでマイクロホン素子を作製すれば良い。また、基板上にポリマーを形成して、このポリマー内に凹部（または貫通溝）を作製してマイクロホンデバイスを作製することもできる。この方法は、たとえば上述したように、別デバイスと本発明のマイクロホン素子を一緒の基板で作製するときに有用な方法である。この場合、ポリマーを軟化させたり、液状、ゲル状の状態にしてインプリント法を用いて凹部を形成し、マイクロホン素子を作製することができる。この場合基板内にマイクロホン素子を配置する凹部を形成し、その凹部にポリマーで埋め込んでその中にマイクロホン素子用の凹部を形成すれば、マイクロホン素子の表面と基板表面のレベルをほぼ同程度にできるので、マイクロホン素子に使用する導電体膜とそれ以外の基板内の導電体膜と兼用もできるし、兼用しない場合でも接続が容易となる（接続配線の段差が小さくなる。あるいはワイヤボンディングで接続する場合も段差が小さくなる）。

【０５３９】

上記に示したマイクロホンデバイスは、基板の第１面から第２面側に向かって形成した凹部または基板の第1面から第２面側に貫通した貫通溝によって挟まれた基板側壁を用いて、外部の振動波を電気信号に変換するものであるが、逆の見方をすればスピーカーとしても機能する。たとえば、電気信号を圧電体膜を挟む上下の電極（導電体膜）に、あるいは圧電体基板を挟む上下の電極（導電体膜）に印加すれば、圧電体膜が振動しそれに応じて基板側壁が振動し、あるいは圧電体基板が振動子、音等の振動波を振動受動凹部内で発生する。この振動波を外部へ出せばスピーカーとなる。従って、本発明は、マイクロホンにもなればスピーカーにもなるという、音響トランスデュサーとしても機能させることができる。また、スピーカー以外にも発音素子や発音ブザーとしても使用できる。特に非常に小型になり安く作製できる。

【０５４０】

図３４は、本発明を適用した熱交換器を示す図である。図３４（ａ）は基板４０８３の基板面に対して平行な平面図である。図３４（ａ）に示すように基板４０８３内に熱媒体流路４０８８（４０８８－１、４０８８－２）が形成され、基板側壁４０８３（４０８３－２、３、４、５）を挟んで熱交換媒体流路４０８６（４０８６－１、４０８６－２、４０８６－３）が配置されている。熱媒体４０９５は熱媒体流路４０８８（４０８８－１、４０８８－２）の入り口である媒体口４０９１（４０９１－１、４０９１－３）から入り、熱媒体流路４０８８（４０８８－１、４０８８－２）の出口である媒体口４０９１（４０９１－４、４０９１－６）から出ていく。一方、熱交換媒体４０９６は熱交換媒体流路４０８６（４０８６－１、４０８６－２、４０８６－３）の入り口である媒体口４０９１（４０９１－２、４０８６－１および４０８６－３の入り口は記載せず）から入り、熱交換媒体流路４０８６（４０８６－１、４０８６－２、４０８６－３）の出口である媒体口４０９１（４０９１－５、４０８６－１および４０８６－３の入り口は記載せず）から出ていく。

【０５４１】

平面図３４（ａ）のＡ１－Ａ２における基板面に対して垂直な断面図を図３４（ｂ）に示す。基板４０８３内に基板面に垂直方向に第１凹部（または、第１貫通溝）４０８８（４０８８－１、２）および第２凹部（または、第２貫通溝）４０８６（４０８６－１、２、３）が形成されている。第１凹部４０８８および第２凹部４０８６の間に基板側壁４０８３（２、３，４、５）が形成され、第１凹部４０８８および第２凹部４０８６を隔てている。第１凹部４０８８は熱媒体流路となり、第２凹部４０８６は熱交換媒体流路４０８６となっている。第１凹部４０８８および第２凹部４０８６の開口側である基板４０８３の第１面には薄板４０８４が付着し、第１凹部４０８８および第２凹部４０８６の開口部を

被っている。第１凹部４０８８および第２凹部４０８６が基板４０８３の第２面に貫通している場合は、基板４０８３の第２面には薄板４０８４が付着し第１凹部４０８８および第２凹部４０８６の貫通口を塞いでいる。

【０５４２】

熱媒体流路４０８８および熱交換媒体流路４０８６を隔てている基板側壁４０８３（２、３，４、５）は非常に薄い（１μｍ～１００μｍ）ので、熱媒体流路４０８８を流れている熱媒体４０９５の熱は、基板側壁４０８３（２、３，４、５）を通して速やかに、熱交換媒体流路４０８６を流れている（に入っている）熱交換媒体４０９６へ伝達する。また、図３４（ａ）から分かるように、熱媒体流路４０８８は細く曲がりくねり流れ、その周りを熱交換媒体４０９６が取り囲んでいて、熱媒体流路４０８８と熱交換媒体流路４０８６との接触面積は非常に大きいので、特に迅速に熱媒体４０９５の熱が熱交換媒体４０９６へ伝達する。基板４０８３が熱良導体の場合は、さらに素早く熱が移動する。たとえば、基板４０８３が、炭素（カーボンナノチューブ、フラーレン等も含む）、窒化アルミニウム（ＡｌＮ）、金属（たとえば、銀、金、銅、アリミニウム）、半導体基板（たとえば、シリコン）である。

【０５４３】

熱媒体４０９５は薄板４０８４に開いた入り口（媒体口）４０９１－１や４０９１－３に接続した導管４０８９－１や４０８９－２から熱媒体流路４０８８へ入り、熱交換した後出口（媒体口）４０９１－４や４０９１－６から出ていき、この交換器の外部で熱を交換して再度導管４０８９－１や４０８９－２へ戻り循環している。（循環しないで、一方通行の場合もあり。）熱交換媒体４０９６は薄板４０８４に開いた入り口４０９１－２に接続した導管４０８７から熱交換媒体流路４０８６へ入り、熱交換した後出口４０９１－５から出ていき、この交換器の外部で熱を交換して再度導管４０８７へ戻り循環している。（循環しないで、一方通行の場合もあり。）熱媒体４０９５は気体や液体あるいは気体と液体の共存媒体であり、たとえばヒートパイプのように外部の熱源で媒体が蒸発して気体になり、その気体が熱媒体流路４０８８へ入り熱交換して凝縮して液体となって出口から出ていくという一連の相変化が連続的に生じさせて、熱移動を迅速に行なわせることもできる。熱交換媒体４０９６も気体や液体あるいは気体と液体の共存媒体であり、こちらもヒートパイプ方式を採用でき、冷却した液体で熱交換媒体流路４０８６へ入り、熱交換媒体流路４０８６内で熱媒体４０９５より熱をもらって蒸発して気体になって出口から外部へ出ていくという一連の相変化が連続的に生じさせて、熱移動を迅速に行なわせることもできる。このように本発明は、半導体プロセスを適用できるので非常に微細な毛細管のような流路を形成し、しかも自由な曲線流路を形成できるので、非常に効率の良い熱移動を行なうことができる。たとえば、体温調節が困難な患者の血液を本システムで循環させて体温を一定温度に保持することも可能となる。しかも本熱交換システムは非常に簡単なプロセスで作製できるし、非常に小さなチップにもできるので、大量にしかも安く作製することができる。その製造方法もこれまでと同様である。

【０５４４】

図３５は、インプリント法を用いて本発明の凹部パターンを形成する方法を示す図である。これまでの説明と重複する部分はできるだけ省略する。図３５（ａ）に示すように、第１基板７１１上にポリマー層７１２を形成する。この実施形態におけるポリマーは熱軟化性（熱可塑性）である。ポリマー層７１２は、ポリマーを溶剤に溶解した溶液を第１基板７１１上に滴下して形成する方法（滴下法）やポリマーを溶剤に溶解した溶液を第１基板にスピンコートして形成する方法（スピンコート法）などの塗布法により第１基板７１１上に形成する。この後、図３５（ｂ）に示すように、凹部（第２凹部）パターンを有するモールド７１３をこのポリマー層７１２に挿入した後、軟化温度以上で熱処理して溶剤を完全に蒸発させてポリマーを軟化または溶融する。モールド７１３をポリマー層７１２に挿入する前に、ポリマー層７１２をプリベークしても良い。ポリマーが熱可塑性ポリマーである場合は、溶剤を完全に蒸発させて軟化温度以上で熱処理してポリマー層を軟化または溶融してモールド７１３を挿入しても良い。ポリマーがペースト状の場合にはスクリー

ン印刷法によってポリマー層７１２を第１基板７１１上に形成し、このペースト状のポリマー層７１２にモールド７１３を挿入しても良い。あるいは、第１基板７１１上にポリマーシートを付着して軟化温度以上に熱処理してポリマー層を軟化または溶融してポリマー層７１２を第１基板７１１上に形成し、この軟化または溶融したポリマー層７１２にモールド７１３を挿入しても良い。

【０５４５】

ポリマー層７１２にモールド７１３を挿入した後に軟化温度以上に熱処理してポリマー層を軟化または溶融した状態にし、第１基板７１１をポリマー層７１２から分離する。あるいは、ポリマー層を軟化または溶融した後に軟化温度以下の温度にしてポリマー層７１２を固化して後、第１基板７１１を分離する。次にポリマー層７１２の軟化温度以上に熱処理を行ない、モールド７１３に付着したポリマー層７１２を軟化または溶融して、第１凹部形成用のモールド７１５を上方から下方へ移動して｛図３５（ｃ）｝、ポリマー層７１２へモールド７１５を挿入する。このとき、図３５（ｄ）に示すように、モールド７１３の凹部７１４（７１４－１，２）へモールド７１５の凸部７１５（７１５－１、２）を挿入し、またモールド７１６の凹部７１６（７１６－１，２）へモールド７１３の凸部７１３（７１３－１、２）を挿入する。モールド７１３および７１６を所定位置で固定して軟化温度以下で保持してポリマー７１２を固化してポリマー６１２の形状を決める。この後、モールド７１３および７１５はポリマー層７１２から分離するので、モールド７１５の凸部７１５－１および７１５－２はポリマー層７１２の主面（第１面、表面）側の凹部（第１凹部）となり、モールド７１３の凸部７１３－１および７１３－２はポリマー層７１２の副面（第２面、裏面）側の凹部（第２凹部）となる。

【０５４６】

従って。モールド７１３の凸部７１３（７１３－１、２）およびモールド７１５の凸部７１５（７１５－１、２）の間の基板側壁７１２－Ｓ１、７１２－Ｓ２、７１２－Ｓ３はダイヤフラムとなるので、基板側壁の厚み（モールド７１３の凸部およびモールド７１５の凸部の距離）ｓ１、ｓ２等、基板側壁の深さ（長さ）（モールド７１３の凸部およびモールド７１５の凸部の深さ方向のオーバーラップ部）ｈ１および基板側壁の幅（紙面と垂直方向におけるモールド７１３の凸部７１３およびモールド７１５の凸部７１５のオーバーラップ部で図示せず）をできるだけ一定にすることが望ましい。すなわち、モールド７１３のパターンに対してできるだけ正確にアライメントしてモールド７１５のパターンを挿入する必要がある。ポリマー層７１２およびモールド７１５に対して透過する光を用いてアライメントすることが望ましい。また、ｓ１＝Ｓ２とするようにアライメントすることも重要である。さらに、ｈ１を一定にするために、モールド７１３の凸部（たとえば、７１３－１）とモールド７１５の凹部（たとえば、７１６－１）の距離ｔ１やモールド７１５の凸部（たとえば、７１５－１）とモールド７１３の凹部（たとえば、７１４－１）の距離ｂ１をできるだけ一定にする必要があるので、モールド７１３に対してモールド７１５の挿入深さを一定にする。尚、現状の合わせ精度は、ｓ１やｓ２の精度はバラツキ３σで５０ｎｍ～３００ｎｍであり、ｔ１やｂ１の精度はバラツキ３σ１００ｎｍ～５００ｎｍであるから、かなり精度の良いダイヤフラムを作製できる。（ポリマー層の厚みは、１μｍ～２０００μｍ程度であり、凹部の幅は１μｍ～３０００μｍ程度である。厚みおよび幅はもっと大きくても良い。）

【０５４７】

ポリマー層７１２の固化後、モールド７１５をポリマー層７１２から分離する。モールド７１５の表面に離型剤を塗布したりしてモールド７１５がポリマー層７１２から分離しやすくしても良い。モールド７１５を分離しても、ポリマー層７１２はモールド７１３に支持されているので変形することはない。この後は、これまでに種々説明したようなプロセスを用いて種々の膜を積層し、またエッチングするなどして所望の積層膜構造とすることができる。たとえば、繰り返しになるが、ポリマー層７１２が圧電体である場合は、モールド７１５の凸部７１５（７１５－１、２）の跡である第１凹部７２０（７２０－１、２）が形成されたポリマー層７１２の上に導電体膜７１７を積層し、導電体膜７１７の所望

のパターニングを行ない、その次に絶縁膜７１８を積層して導電体膜７１７を保護し、さらに絶縁膜７１７の所望のパターニングを行なう。この後、第１の薄板７１９を付着させる。この薄板７１９によって、第１凹部７２０－１、２の形状を固定化することもできる。（図３５（ｅ））

【０５４８】

この後、モールド７１３を分離する。モールド７１３の分離をスムーズに行なうために、モールド７１３をポリマー層７１２に挿入する前に離型剤をモールド７１３の表面に塗布しても良い。モールド７１３を分離しても、ポリマー層７１２は第１の薄板７１９に支持されているので変形することはない。この後、モールド７１３の凸部７１３（７１３－１、２）の跡である第１凹部７２４（７２４－１、２）が形成されたポリマー層７１２の上に導電体膜７２１を積層し、導電体膜７２１の所望のパターニングを行ない、その次に絶縁膜７２２を積層して導電体膜７２１を保護し、さらに絶縁膜７２２の所望のパターニングを行なう。この後、第２の薄板７２５を付着させる。この薄板７２５によって、第２凹部７２４－１、２の形状を固定化することもできる。（図３５（ｆ））図３５では記載していないが、他の所で説明した様に導電体膜からの引き出し電極や圧力伝達孔なども作製できる。以上のように、ポリマー層の両面からインプリント法を用いてポリマーを基板側壁とした圧力センサーを簡単なプロセスで作製でき、しかも小型化できる。この結果基板内に多数のセンサーを作製できるので、非常にコストの安いセンサーを実現できる。

【０５４９】

図３５では、図３５（ｅ）以降について基板を圧電体基板として説明したが、これまでの色々な所で説明したように、圧電性ポリマー以外のポリマーの場合でも、第１凹部および／または第２凹部側のポリマー上に第１導電体膜、その上に圧電体膜、その上に第２導電体膜を積層することによって、圧力センサーを作製できる。また、図３５（ｇ）に示すように、ポリマー７１２内の第１凹部７２０（７２０－１、２）および／または第２凹部７２４（７２４－１、２）の側壁に対向電極導電体膜７１７（７１７－１、２、３）、７２１（７２１－１、２、３）を形成して、静電容量型圧力センサーを作製することもできる。すなわち、第１凹部７２０－１を容量空間とし、７１７－１および７１７－２をその対向電極とした静電容量型圧力センサー、第１凹部７２０－２を容量空間とし、７１７－２および７１７－３をその対向電極とした静電容量型圧力センサー、さらに第２凹部７２４－１を容量空間とし、７２１－１および７２１－２をその対向電極とした静電容量型圧力センサー、第２凹部７２４－２を容量空間とし、７２１－２および７２１－３をその対向電極とした静電容量型圧力センサーを作製できる。さらに、このようなインプリント法を用いて、圧力センサー以外にも、これまでに説明した音響トランスデューサー、ポンプデバイス、インクジェットデバイス、加速度センサー、圧電体マイクなども作製することができる。

【０５５０】

図３５においては、出発基板を平坦な基板である第１基板７１１を用いたが、モールドを出発基板とすることもできる。すなわち、図３５（ｃ）に示す状態から開始することができる。凹凸パターンを有するモールド７１３上に、ディップ法、滴下法、塗布法、スピンコート法等を用いて溶液ポリマー７１２をコートして、そこにやはり凹凸パターンを有するモールド７１５を挿入することもできる。モールド７１３の凹部にポリマーが入らない場合は、真空状態で溶液ポリマー７１２をコートすることもできる。この状態でポリマーの軟化温度以上で熱処理を行ない溶剤を蒸発させるとともに軟化または溶融させてモールド７１３上にポリマーを形成後モールド７１５を挿入することもできる。尚、ポリマーシートを凹凸パターンを有するモールド上に配置し、ポリマーの軟化温度以上で熱処理を行なうと、ポリマーシートは軟化または溶融して、重力でモールド上の凹部に入り込みモールド上に充満して平坦に近く形成される。平坦になってから凹凸パターンを有するモールド７１５を挿入すれば、ポリマー側壁を形成することができる。あるいは、ポリマーシートを軟化または溶融させながらモールド７１５を挿入しても、同様にポリマー側壁を形成することができる。以上のように、第１基板７１１を用いずに、モールド７１３および７

１５だけを用いてもポリマーパターンを形成できるので、プロセスがさらに簡単になる。
【０５５１】
熱可塑性ポリマーは、フッ素樹脂フィルム、ポリエチレンフィルム、ＰＭＭＡ（ポリメチルメタクリレート）、ポリカーボネート、ポリスチレン、アクリル樹脂、ABS樹脂、塩化ビニル、液晶ポリマー、ポリビニルアルコール（ＰＶＡ）、ポリプロピレン（ＰＰ）、ポリエチレン（ＰＥ）、Ｎ－メチルー２－ピロリドン（ＮＭＰ）、アクリル樹脂（ＰＭＭＡ）、ポリ酢酸ビニル、ポリジメチルシロクサン（ＰＤＭＳ）、ポリ乳酸、各種ゴム（天然ゴムや合成ゴム）、あるいはポリフッ化ビニリデン（ＰＶＤＦ）、フッ化ビニリデン－トリフルオロエチレン（ＶＤＦ／ＴｒＦＥ）共重合体等の強誘電性高分子、シアン化ビニリデン－酢酸ビニル共重合体、ナイロン－１１等の極性高分子等の圧電性高分子など種々の高分子材料である。また、これらの熱可塑性ポリマーを複数混合させたものでも良い。さらに圧電性の熱可塑性ポリマーとしては、前記ポリマーの他に圧電性セラミック（たとえば、ＰＺＴ、チタン酸バリウム（BaTiO3）、ニオブ酸リチウム（LiNO3）、水晶、メタニオブ酸鉛（PbNb2O6）、酸化亜鉛、これらの混合物）の微小粒子をこれらの熱可塑性ポリマーと混合したものも使用できる。
【０５５２】
マイクロホンデバイスおよび静電容量型力量センサについて、さらに詳細に説明する。尚、これまでの図（図１～図４４）において用いられる名称番号と、以下の図（図４５～図８９）において用いられる名称番号と同じ番号が使用されている場合は、当該番号における当該名称が正しいということに注意して欲しい。
図６８は半導体基板を用いた従来のマイクロホンを示す図である。図６８に示す従来のマイクロホン１００はシリコン基板１０１内に凹部を形成してダイヤフラム１０２、空隙１０９、バックプレート１０３を形成し、バックプレート１０２に音響ホール１０４、下部配線１０５、上部配線１０６、下部パッド１０７、上部パッド１０８、接地用パッド１１０を配置している。図６８から分かるように、従来のマイクロホン１００のダイヤフラム１０２は基板面と略平行に形成されているので、マクロホン１００の面積は非常に大きな面積となる。たとえば、1辺２ｍｍの正方形程度の面積が必要となる。（特許公開２００２－０９５０９３）
【０５５３】
本発明は、繰り返しになるが、平面的な基板（たとえば、円板状、矩形形状の板状）の厚み方向に深い溝（凹部）または貫通溝を複数作り、隣接する貫通溝によって挟まれる側壁がその両側の圧力差により変形することにより静電容量が変化することを利用した静電容量型センサに関するものである。具体的には以下のような手段を取る。
【０５５４】
（１）本発明は、上面および下面の一方の面、或いは両方の面に貫通する少なくとも２つの溝（貫通溝）空間を有する導電体基板、前記導電体基板の上面（第１面）に付着した絶縁体基板（第１面絶縁体基板）および前記導電体基板の下面（第２面）に付着した絶縁体基板（第２面絶縁体基板）から構成されることを特徴とする静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサであって、
隣接する２つの貫通溝（第１貫通溝および第２貫通溝）を横方向（導電体基板の厚さ方向に対して略直角方向）に隔てる導電体基板を一方の電極（第１基板側壁容量電極）とし、前記第１基板側壁容量電極と前記隣接する貫通溝のうちの１つ（第１貫通溝）を挟んで対向し、前記第１基板側壁容量電極と電気的に導通しない導電体基板の側壁を他方の対向電極（第２基板側壁容量電極）とし、これらの第１基板側壁容量電極および第２基板側壁容量電極の間の第１貫通溝空間を静電容量空間とし、（第２貫通溝に音波または力量（加速度、角速度、または圧力等）を導入し）前記第１基板側壁容量電極が（当該）音波または力量（加速度、角速度、または圧力等）により振動し変位することにより前記第１貫通溝空間の静電容量が変化することを用いて音波または力量（加速度、角速度、または圧力等）を検出することを特徴とし、さらに
第１基板側壁容量電極は、その上面が第１面絶縁体基板に付着、および／またはその下面

が第２面絶縁体基板に付着していること、および／または
第２基板側壁容量電極は、その上面が第１面絶縁体基板に付着、および／またはその下面が第２面絶縁体基板に付着していること、を特徴とする、静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサである。
【０５５５】
（２）本発明は、上面および下面の一方の面、或いは両方の面に貫通する少なくとも２つの溝（貫通溝）空間を有する主基板、前記主基板の上面（第１面）に付着した薄板基板（第１面薄板）および前記主基板の下面（第２面）に付着した薄板基板（第２面薄板）から構成されることを特徴とする静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサであって、
隣接する２つの貫通溝（第１貫通溝および第２貫通溝）を横方向（主基板の厚さ方向に対して略直角方向）に隔てる主基板側壁（第１基板側壁）上に形成した導電体膜を一方の電極（第１基板側壁容量電極）とし、
前記第１側壁容量電極と前記隣接する貫通溝のうちの１つ（第１貫通溝）を挟んで対向し、前記第１側壁容量電極と電気的に導通しない主基板側壁（第２基板側壁）上に形成した導電体膜を他方の対向電極（第２基板側壁容量電極）とし、これらの第１基板側壁容量電極および第２基板側壁容量電極の間の第１貫通溝空間を静電容量空間とし、
前記第１基板側壁容量電極が音波または力量（加速度、角速度、または圧力等）により振動し変位することにより前記第１貫通溝空間の静電容量が変化することを用いて音波または力量（加速度、角速度、または圧力等）を検出することを特徴とし、さらに
第１基板側壁容量電極は、その上面が第１面絶縁体基板に付着、および／またはその下面が第２面絶縁体基板に付着していること、および／または
第２基板側壁容量電極は、その上面が第１面絶縁体基板に付着、および／またはその下面が第２面絶縁体基板に付着していること、を特徴とする、静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサである。
【０５５６】
（３）本発明は、（１）または（２）に加えて、導電体基板または主基板の厚みは２．０ｍｍ以下であり、好適には１．０ｍｍ以下であり、第１面絶縁体基板または第１面薄板の厚みは１．０ｍｍ以下であり、好適には０．５ｍｍ以下であり、第２面絶縁体基板または第２面薄板の厚みは１．０ｍｍ以下であることを特徴とする。
【０５５７】
（４）本発明は、（２）または（３）に加えて、主基板は半導体基板または絶縁体基板であることを特徴とし、また第１面薄板および／または第２面薄板は絶縁体基板であることを特徴とする。
【０５５８】
（５）本発明は、上記に加えて、第２貫通溝は断面が略矩形状の略角柱形状であり、第２貫通溝の４つの側面に隣接する貫通溝が４つ配置され、当該４つの貫通溝は断面が略矩形状の略角柱形状であり、当該４つの貫通溝のうちの１つが第１貫通溝であり、残りの貫通溝を第３貫通溝、第４貫通溝、および第５貫通溝とし、
第３貫通溝と第２貫通溝を隔てる導電体基板を一方の電極（第３－１基板側壁容量電極）とし、第３－１基板側壁容量電極と第３貫通溝を挟んで対向し、前記第３－１基板側壁容量電極と電気的に導通しない導電体基板の側壁を他方の対向電極（第３－２基板側壁容量電極）とし、これらの第３－１基板側壁容量電極および第３－２基板側壁容量電極の間の第３貫通溝空間を静電容量空間とし、
第４貫通溝と第２貫通溝を隔てる導電体基板を一方の電極（第４－１基板側壁容量電極）とし、第４－１基板側壁容量電極と第４貫通溝を挟んで対向し、前記第４－１基板側壁容量電極と電気的に導通しない導電体基板の側壁を他方の対向電極（第４－２基板側壁容量電極）とし、これらの第４－１基板側壁容量電極および第４－２基板側壁容量電極の間の第４貫通溝空間を静電容量空間とし、
第５貫通溝と第２貫通溝を隔てる導電体基板を一方の電極（第５－１基板側壁容量電極）

とし、第５－１基板側壁容量電極と第５貫通溝を挟んで対向し、前記第５－１基板側壁容量電極と電気的に導通しない導電体基板の側壁を他方の対向電極（第５－２基板側壁容量電極）とし、これらの第５－１基板側壁容量電極および第４－２基板側壁容量電極の間の第４貫通溝空間を静電容量空間とし、
（第２貫通溝に音波または力量（加速度、角速度、または圧力等）を導入し）前記第３－１基板側壁容量電極、前記第４－１基板側壁容量電極、および前記第５－１基板側壁容量電極が（当該）音波または力量（加速度、角速度、または圧力等）により振動し変位することにより前記第３貫通溝空間、前記第４貫通溝空間、および前記第５貫通溝空間の静電容量が変化することを用いて音波または力量（加速度、角速度、または圧力等）を検出することを特徴とし、さらに
第３－１基板側壁容量電極、第４－１基板側壁容量電極、および第５－１基板側壁容量電極は、その上面が第１面絶縁体基板に付着、および／またはその下面が第２面絶縁体基板に付着していること、および／または
第３－２基板側壁容量電極、第４－２基板側壁容量電極、および第５－２基板側壁容量電極は、その上面が第１面絶縁体基板に付着、および／またはその下面が第２面絶縁体基板に付着していること、を特徴とする、静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサである。

【０５５９】
（６）本発明は、（５）において、第１貫通溝、第３貫通溝、第４貫通溝、および第５貫通溝は接続しており、第１基板側壁容量電極、第３－１基板側壁容量電極、第４－１基板側壁容量電極、および第５－１基板側壁容量電極は接続しており、さらに第２基板側壁容量電極、第３－２基板側壁容量電極、第４－２基板側壁容量電極、および第５－２基板側壁容量電極は接続していることを特徴とする。

【０５６０】
（７）本発明は、上記に加えて、第２貫通溝が第１絶縁体基板または第２絶縁体基板によってカバーされている場合、第１絶縁体基板および／または第２絶縁体基板に音波または力量（加速度、角速度、または圧力等）導入用の音波または力量（加速度、角速度、または圧力等）導入孔および／または音波または力量（加速度、角速度、または圧力等）抜け孔が存在することを特徴とする。

【０５６１】
（８）本発明は、上記に加えて、第１基板側壁の上面に付着した第１面絶縁体基板に形成したコンタクト孔を通じて第１面絶縁体基板上に形成した電極・配線と第１基板側壁とを電気的に接続し、第２基板側壁の上面に付着した第１面絶縁体基板に形成したコンタクト孔を通じて第１面絶縁体基板上に形成した電極・配線と第２基板側壁とを電気的に接続することを特徴とし、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状はｎ角形形状であり、ここでｎは３以上の整数とし、各側面に対応して複数の第２基板側壁を有し、前記複数の第２基板側壁同士は電気的に接続していないとともに、第２貫通溝へ音波または力量（加速度、角速度、または圧力等）を導入し、あるいは、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状は少なくとも１部が曲線形状であり、第２基板側壁の内側断面形状は前記第１基板側壁の外側断面形状と相似形状であり、あるいは、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状は円形形状または楕円形状であり、第２基板側壁の内側断面形状は前記第１基板側壁の外側断面形状と相似形状であることを特徴とする。

【０５６２】
（９）本発明は、第１基板側壁および第２基板側壁を囲む第３基板側壁を有し、第３基板側壁の上面は第１面絶縁体基板に付着し、第３基板側壁の下面は第２面絶縁体基板に付着し、第３基板側壁は第１基板側壁および第２基板側壁のどちらか一方または両方と電気的に接続していないとともに、第３基板側壁は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの外側側面となり、第１面

絶縁体基板は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの上面または下面となり、第２面絶縁体基板は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの下面または上面となっていることを特徴とする。

【０５６３】

（１０）本発明は、上面および下面に貫通する少なくとも２つの溝（貫通溝または貫通孔）空間を有する主基板、前記主基板の上面（第１面）に付着した薄板基板（第１面薄板）および前記主基板の下面（第２面）に付着した薄板基板（第２面薄板）から構成されることを特徴とする静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサであって、

隣接する２つの貫通溝（第１貫通溝および第２貫通溝）を横方向（主基板の厚さ方向に対して略直角方向）に隔てる主基板側壁（第１基板側壁）（の側面）上に形成した導電体膜を一方の電極（第１基板側壁容量電極）とし、

前記第１基板側壁容量電極と前記隣接する貫通溝のうちの１つ（第１貫通溝）を挟んで対向し、前記第１基板側壁容量電極と電気的に導通しない主基板側壁（第２基板側壁）の側面上に形成した導電体膜を他方の対向電極（第２基板側壁容量電極）とし、これらの第１基板側壁容量電極および第２基板側壁容量電極の間の第１貫通溝空間を静電容量空間とし、

前記第１基板側壁容量電極が音波または力量（加速度、角速度、または圧力等）により振動し変位することにより前記第１貫通溝空間の静電容量が変化することを用いて音波または力量（加速度、角速度、または圧力等）を検出することを特徴とし、さらに

第１基板側壁は、その上面が第１面薄板に付着、その下面が第２面薄板に付着していること、および／または

第２基板側壁は、その上面が第１面薄板に付着、その下面が第２面薄板に付着していること、

を特徴とする静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサである。

【０５６４】

（１１）本発明は、上記に加えて、主基板は、導電体基板、半導体基板、絶縁体基板、またはこれらの複合基板であり、さらに、第１面薄板は絶縁体基板であり、および／または第２面薄板は絶縁体基板であり、さらに、主基板の厚みは２．０ｍｍ以下であり、好適には１．０ｍｍ以下であり、第１面第１面薄板の厚みは１．０ｍｍ以下であり、好適には０．５ｍｍ以下であり、第２面薄板の厚みは１．０ｍｍ以下であり、さらに、第１基板側壁の上面に付着した第１面絶縁体基板に形成したコンタクト孔を通じて第１面絶縁体基板上に形成した電極・配線と第１基板側壁とを電気的に接続し、

第２基板側壁の上面に付着した第１面絶縁体基板に形成したコンタクト孔を通じて第１面絶縁体基板上に形成した電極・配線と第２基板側壁とを電気的に接続することを特徴とする。

【０５６５】

（１２）本発明は、上記に加えて、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状はｎ角形形状であり、ここでｎは３以上の整数とし、各側面に対応して複数の第２基板側壁を有し、前記複数の第２基板側壁同士は電気的に接続していないとともに、第２貫通溝へ音波または力量（加速度、角速度、または圧力等）を導入することを特徴とし、あるいは、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状は少なくとも１部が曲線形状であり、第２基板側壁の内側断面形状は前記第１基板側壁の外側断面形状と相似形状であり、あるいは、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状は円形形状または楕円形状であり、第２基板側壁の内側断面形状は前記第１基板側壁の外側断面形状と相似形状であることを特徴とする。

【０５６６】

（１３）本発明は、上記に加えて、第１基板側壁および第２基板側壁を囲む第３基板側壁を有し、第３基板側壁の上面は第１面絶縁体基板に付着し、第３基板側壁の下面は第２面絶縁体基板に付着し、第３基板側壁は第１基板側壁および第２基板側壁のどちらか一方または両方と電気的に接続していないとともに、第３基板側壁は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの外側側面となり、第１面絶縁体基板は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの上面または下面となり、第２面絶縁体基板は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの下面または上面となっていることを特徴とする。

【０５６７】

（１４）本発明は、主基板の第１面（表面または上面）に開口し、第１面と反対の第２面（裏面または下面）に開口しない、少なくとも２つの隣接する凹部（第１凹部および第２凹部）を有し、前記主基板の上面（第１面）に付着した薄板基板を有する静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサであって、

隣接する２つの凹部を横方向（主基板の厚さ方向に対して略直角方向）に隔てる主基板側壁（第１基板側壁）（の側面）上に形成した導電体膜を一方の電極（第１基板側壁容量電極）とし、

前記第１基板側壁容量電極と前記隣接する凹部のうちの１つ（第１凹部）を挟んで対向し、前記第１基板側壁容量電極と電気的に導通しない主基板側壁（第２基板側壁）の側面上に形成した導電体膜を他方の対向電極（第２基板側壁容量電極）とし、これらの第１基板側壁容量電極および第２基板側壁容量電極の間の第１凹部空間を静電容量空間とし、

前記第１基板側壁容量電極が音波または力量（加速度、角速度、または圧力等）により振動し変位することにより前記第１凹部空間の静電容量が変化することを用いて音波または力量（加速度、角速度、または圧力等）を検出することを特徴とし、

さらに

第１基板側壁は、その上面が薄板基板に付着していること、および／または

第２基板側壁は、その上面が薄板基板に付着していること、

を特徴とする静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサである。

【０５６８】

（１５）本発明は、上記に加えて、主基板は、導電体基板、半導体基板、絶縁体基板、またはこれらの複合基板であり、さらに、主基板の厚みは２．０ｍｍ以下であり、好適には１．０ｍｍ以下であり、第１面第１面薄板の厚みは１．０ｍｍ以下であり、好適には０．５ｍｍ以下であり、第２面薄板の厚みは１．０ｍｍ以下であり、さらに、第１基板側壁の上面に付着した第１面絶縁体基板に形成したコンタクト孔を通じて第１面絶縁体基板上に形成した電極・配線と第１基板側壁とを電気的に接続し、

第２基板側壁の上面に付着した第１面絶縁体基板に形成したコンタクト孔を通じて第１面絶縁体基板上に形成した電極・配線と第２基板側壁とを電気的に接続することを特徴とする。

【０５６９】

（１６）本発明は、上記に加えて、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状はｎ角形形状であり、ここでｎは３以上の整数とし、各側面に対応して複数の第２基板側壁を有し、前記複数の第２基板側壁同士は電気的に接続していないとともに、第２貫通溝へ音波または力量（加速度、角速度、または圧力等）を導入することを特徴とし、または、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状は少なくとも１部が曲線形状であり、第２基板側壁の内側断面形状は前記第１基板側壁の外側断面形状と相似形状であることを特徴とし、または、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状は円形形状または楕円形状であり、第２基板側壁の内側断面形状は前記第１基板側壁の外側断面形状と相似形状であることを特徴とする。

【０５７０】
（１７）本発明は、上記に加えて、第１基板側壁および第２基板側壁を囲む第３基板側壁を有し、第３基板側壁の上面は第１面絶縁体基板に付着し、第３基板側壁の下面は第２面絶縁体基板に付着し、第３基板側壁は第１基板側壁および第２基板側壁のどちらか一方または両方と電気的に接続していないとともに、第３基板側壁は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの外側側面となり、第１面絶縁体基板は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの上面または下面となり、第２面絶縁体基板は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの下面または上面となっていることを特徴とする。
【０５７１】
（１８）本発明は、主基板上に形成した絶縁性ポリマーの上面に開口した少なくとも２つの隣接する凹部（第１凹部および第２凹部）を有し、前記主基板の上面に付着した薄板基板を有する静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサであって、
隣接する２つの凹部を横方向（絶縁性ポリマーの厚さ方向に対して略直角方向）に隔てる絶縁性ポリマーの基板側壁（第１基板側壁）（の側面）上に形成した導電体膜を一方の電極（第１基板側壁容量電極）とし、
前記第１基板側壁容量電極と前記隣接する凹部のうちの１つ（第１凹部）を挟んで対向し、前記第１基板側壁容量電極と電気的に導通しない絶縁性ポリマーの基板側壁（第２基板側壁）の側面上に形成した導電体膜を他方の対向電極（第２基板側壁容量電極）とし、これらの第１基板側壁容量電極および第２基板側壁容量電極の間の第１凹部空間を静電容量空間とし、
前記第１基板側壁容量電極が音波または力量（加速度、角速度、または圧力等）により振動し変位することにより前記第１凹部空間の静電容量が変化することを用いて音波または力量（加速度、角速度、または圧力等）を検出することを特徴とし、
さらに
第１基板側壁は、その上面が薄板基板に付着していること、および／または
第２基板側壁は、その上面が薄板基板に付着していること、
を特徴とする静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサである。
【０５７２】
（１９）本発明は、上記に加えて、主基板は、導電体基板、半導体基板、絶縁体基板、またはこれらの複合基板であり、さらに、薄板基板は、導電体基板、半導体基板、絶縁体基板、またはこれらの複合基板であり、さらに、主基板の厚みは２．０ｍｍ以下であり、好適には１．０ｍｍ以下であり、薄板基板の厚みは１．０ｍｍ以下であり、好適には０．５ｍｍ以下であることを特徴とし、さらに、絶縁性ポリマーの厚さは１．０ｍｍ以下であり、好適には０．５ｍｍ以下であることを特徴とする。
【０５７３】
（２０）本発明は、上記に加えて、第１基板側壁の上面に付着した薄板基板に形成したコンタクト孔を通じて薄板基板上に形成した電極・配線と第１基板側壁の上面に形成した第１上面導電体膜配線と接続し、さらに前記第１上面導電体膜配線は第１基板側壁容量電極と電気的に接続し、
第２基板側壁の上面に付着した薄板基板に形成したコンタクト孔を通じて薄板基板上に形成した電極・配線と第２基板側壁の上面に形成した第２上面導電体膜配線と接続し、さらに前記第２上面導電体膜配線は第２基板側壁容量電極と電気的に接続していることを特徴とし、さらに、第１基板側壁によって囲まれた凹部（第２凹部）を有し、第１基板側壁の外側断面形状はｎ角形形状であり、ここでｎは３以上の整数とし、各側面に対応して複数の第２基板側壁を有し、前記複数の第２基板側壁同士は電気的に接続していないとともに、第２凹部へ音波または力量（加速度、角速度、または圧力等）を導入することを特徴と

し、あるいは、第１基板側壁によって囲まれた凹部（第２凹部）を有し、第１基板側壁の外側断面形状は少なくとも１部が曲線形状であり、第２基板側壁の内側断面形状は前記第１基板側壁の外側断面形状と相似形状であり、第２凹部へ音波または力量（加速度、角速度、または圧力等）を導入することを特徴とし、あるいは、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状は円形形状または楕円形状であることを特徴とする。

【０５７４】

（２１）本発明は、上記に加えて、第１基板側壁および第２基板側壁を囲む第３基板側壁を有し、第３基板側壁の上面は薄板基板に付着し、第３基板側壁は第１基板側壁および第２基板側壁のどちらか一方または両方と電気的に接続していないとともに、第３基板側壁は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの外側側面となり、薄板基板は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの上面または下面となっていることを特徴とし、さらに、主基板は半導体基板であり、主基板に形成された凹部（主凹部）に絶縁性ポリマーが形成されていることを特徴とし、凹部はインプリント法で形成されることを特徴とする。

【０５７５】

（２２）本発明は、主基板上に形成した導電性ポリマーの上面に開口した少なくとも２つの隣接する凹部（第１凹部および第２凹部）を有し、前記主基板の上面に付着した薄板基板を有する静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサであって、

隣接する２つの凹部を横方向（導電性ポリマーの厚さ方向に対して略直角方向）に隔てる導電性ポリマーの基板側壁（第１基板側壁）（の側面）を一方の電極（第１基板側壁容量電極）とし、

前記第１基板側壁容量電極と前記隣接する凹部のうちの１つ（第１凹部）を挟んで対向し、前記第１基板側壁容量電極と電気的に導通しない導電性ポリマーの基板側壁（第２基板側壁）（の側面）を他方の対向電極（第２基板側壁容量電極）とし、これらの第１基板側壁容量電極および第２基板側壁容量電極の間の第１凹部空間を静電容量空間とし、

前記第１基板側壁容量電極が音波または力量（加速度、角速度、または圧力等）により振動し変位することにより前記第１凹部空間の静電容量が変化することを用いて音波または力量（加速度、角速度、または圧力等）を検出することを特徴とし、

さらに

第１基板側壁は、その上面が薄板基板に付着していること、および／または

第２基板側壁は、その上面が薄板基板に付着していること、

を特徴とする静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサである。

【０５７６】

（２３）本発明は、上記に加えて、主基板は、導電体基板、半導体基板、絶縁体基板、またはこれらの複合基板であり、さらに、薄板基板は、導電体基板、半導体基板、絶縁体基板、またはこれらの複合基板であり、主基板の厚みは２．０ｍｍ以下であり、好適には１．０ｍｍ以下であり、薄板基板の厚みは１．０ｍｍ以下であり、好適には０．５ｍｍ以下であり、さらに、導電性ポリマーの厚さは１．０ｍｍ以下であり、好適には０．５ｍｍ以下であることを特徴とする。

【０５７７】

（２４）本発明は、上記に加えて、第１基板側壁の上面に付着した薄板基板に形成したコンタクト孔を通じて薄板基板上に形成した電極・配線と第１基板側壁の上面と接続し、

第２基板側壁の上面に付着した薄板基板に形成したコンタクト孔を通じて薄板基板上に形成した電極・配線と第２基板側壁の上面と接続しており、さらに、第１基板側壁によって囲まれた凹部（第２凹部）を有し、第１基板側壁の外側断面形状はｎ角形形状であり、ここでｎは３以上の整数とし、各側面に対応して複数の第２基板側壁を有し、前記複数の第

２基板側壁同士は電気的に接続していないとともに、第２凹部へ音波または力量（加速度、角速度、または圧力等）を導入することを特徴とし、あるいは、第１基板側壁によって囲まれた凹部（第２凹部）を有し、第１基板側壁の外側断面形状は少なくとも１部が曲線形状であり、第２基板側壁の内側断面形状は前記第１基板側壁の外側断面形状と相似形状であり、第２凹部へ音波または力量（加速度、角速度、または圧力等）を導入することを特徴とし、第１基板側壁によって囲まれた貫通溝（第２貫通溝）を有し、第１基板側壁の外側断面形状は円形形状または楕円形状であることを特徴とする。

【０５７８】

（２５）本発明は、上記に加えて、第１基板側壁および第２基板側壁を囲む第３基板側壁を有し、第３基板側壁の上面は薄板基板に付着し、第３基板側壁は第１基板側壁および第２基板側壁のどちらか一方または両方と電気的に接続していないとともに、第３基板側壁は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの外側側面となり、薄板基板は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの上面または下面となっていることを特徴とし、さらに、凹部はインプリント法で形成されることを特徴とする。

【０５７９】

（２６）本発明は、導電体基板および低濃度基板が接合された接合基板において、前記接合基板は導電体基板側の表面に開口した少なくとも２つの隣接する凹部（第１凹部および第２凹部）を有し、

前記凹部は接合基板の表面に対して略垂直方向（表面に垂直方向に対して±１０度以下、好適には±５度以下、最適には±１度以下）に形成されており、

前記凹部の底部は導電体基板および低濃度基板の接合部を超えて低濃度基板側に存在し、

前記接合基板の上面に付着した薄板基板を有する静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサであって、

隣接する２つの凹部を横方向（接合基板の厚さ方向に対して略直角方向）に隔てる接合基板側壁（第１基板側壁）（の側面）を一方の電極（第１基板側壁容量電極）とし、

前記第１基板側壁容量電極と前記隣接する凹部のうちの１つ（第１凹部）を挟んで対向し、前記第１基板側壁容量電極と電気的に導通しない接合基板側壁（第２基板側壁）（の側面）を他方の対向電極（第２基板側壁容量電極）とし、これらの第１基板側壁容量電極および第２基板側壁容量電極の間の第１凹部空間を静電容量空間とし、

前記第１基板側壁容量電極が音波または力量（加速度、角速度、または圧力等）により振動し変位することにより前記第１凹部空間の静電容量が変化することを用いて音波または力量（加速度、角速度、または圧力等）を検出することを特徴とし、

さらに、第１基板側壁は、その上面が薄板基板に付着していること、および／または

第２基板側壁は、その上面が薄板基板に付着していること、

を特徴とする静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサである。

【０５８０】

（２７）本発明は、上記に加えて、前記導電体基板は高濃度シリコン半導体基板（不純物濃度が$１０^{１９}$／$ｃｍ^{３}$以上）であり、前記低濃度半導体基板は低濃度シリコン半導体基板（不純物濃度が$１０^{１７}$／$ｃｍ^{３}$以下）であり、高濃度シリコン半導体基板の導電体型と低濃度シリコン半導体基板の導電体型は逆であることを特徴とし、さらに、前記接合基板はエピタキシャル基板であり、低濃度シリコン半導体基板は高濃度シリコン半導体基板上にエピタキシャル成長して形成したエピ層であることを特徴とする。

【０５８１】

（２８）本発明は、接合された導電体基板および低濃度基板が接合された接合基板において、導電体基板および低濃度基板の間に絶縁体膜が介在し、前記接合基板は導電体基板側の表面に開口した少なくとも２つの隣接する凹部（第１凹部および第２凹部）を有し、

前記凹部は接合基板の表面に対して略垂直方向（表面に垂直方向に対して±１０度以下、

好適には±５度以下、最適には±１度以下）に形成されており、
前記凹部の底部は導電体基板を超えて絶縁体膜または低濃度基板側に存在し、
前記接合基板の上面に付着した薄板基板を有する静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサであって、
隣接する２つの凹部を横方向（接合基板の厚さ方向に対して略垂直方向）に隔てる接合基板側壁（第１基板側壁）（の側面）を一方の電極（第１基板側壁容量電極）とし、
前記第１基板側壁容量電極と前記隣接する凹部のうちの１つ（第１凹部）を挟んで対向し、前記第１基板側壁容量電極と電気的に導通しない接合基板側壁（第２基板側壁）（の側面）を他方の対向電極（第２基板側壁容量電極）とし、これらの第１基板側壁容量電極および第２基板側壁容量電極の間の第１凹部空間を静電容量空間とし、
前記第１基板側壁容量電極が音波または力量（加速度、角速度、または圧力等）により振動し変位することにより前記第１凹部空間の静電容量が変化することを用いて音波または力量（加速度、角速度、または圧力等）を検出することを特徴とし、
さらに、第１基板側壁は、その上面が薄板基板に付着していること、および／または
第２基板側壁は、その上面が薄板基板に付着していること、
を特徴とする静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサである。

【０５８２】

（２９）本発明は、上記に加えて、接合基板の厚みは２．０ｍｍ以下であり、好適には１．０ｍｍ以下であり、薄板基板の厚みは１．０ｍｍ以下であり、好適には０．５ｍｍ以下であり、さらに、導電体基板の厚さは１．０ｍｍ以下であり、好適には０．５ｍｍ以下であり、第１基板側壁の上面に付着した薄板基板に形成したコンタクト孔を通じて薄板基板上に形成した電極・配線と第１基板側壁の上面と接続し、
第２基板側壁の上面に付着した薄板基板に形成したコンタクト孔を通じて薄板基板上に形成した電極・配線と第２基板側壁の上面と接続していることを特徴とする。

【０５８３】

（３０）本発明は、上記に加えて、第１基板側壁によって囲まれた凹部（第２凹部）を有し、第１基板側壁の外側断面形状はｎ角形形状であり、ここでｎは３以上の整数とし、各側面に対応して複数の第２基板側壁を有し、前記複数の第２基板側壁同士は電気的に接続していないとともに、第２凹部へ音波または力量（加速度、角速度、または圧力等）を導入することを特徴とし、あるいは、第１基板側壁によって囲まれた凹部（第２凹部）を有し、第１基板側壁の外側断面形状は少なくとも１部が曲線形状であり、第２基板側壁の内側断面形状は前記第１基板側壁の外側断面形状と相似形状であり、第２凹部へ音波または力量（加速度、角速度、または圧力等）を導入することを特徴とし、あるいは、第１基板側壁によって囲まれた貫通溝（第２凹部）を有し、第１基板側壁の外側断面形状は円形形状または楕円形状であることを特徴とする。
（３１）本発明は、上記に加えて、第１基板側壁および第２基板側壁を囲む第３基板側壁を有し、第３基板側壁の上面は薄板基板に付着し、第３基板側壁は第１基板側壁および第２基板側壁のどちらか一方または両方と電気的に接続していないとともに、第３基板側壁は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの外側側面となり、薄板基板は静電容量型マイクロホンまたは力量（加速度、角速度、または圧力等）センサデバイスのチップパッケージの上面または下面となっていることを特徴とする。

【０５８４】

（３２）本発明は、基板の第１面（表面）から第２面（裏面）に向かい、基板面（第１面および第２面）に対して略垂直に形成された凹部または貫通孔を用いることを特徴とする電気二重層キャパシタであって、前記凹部または貫通孔の対向する２つの側面を電極（対向電極）とし、前記対向電極間の前記凹部または貫通孔内に電解質を有することを特徴とする電気二重層キャパシタであり、あるいは、基板の第１面（表面）から第２面（裏面）に向かい形成された凹部または貫通孔を用いることを特徴とする電気二重層キャパシタで

あって、前記凹部または貫通孔内に挿入された突状の対向電極と、挿入された前記凹部または貫通孔内において前記対向電極の間に電解質を有することを特徴とする電気二重層キャパシタであり、基板の第１面（表面）から第２面（裏面）に向かい、基板面（第１面および第２面）に対して略垂直に形成された凹部または貫通孔を用いることを特徴とする電気二重層キャパシタであって、隣接する凹部の間に形成される基板側壁と、前記凹部または貫通孔のうちの少なくとも１つの凹部において前記基板側壁と対向する他の基板側壁とを対向電極とする電気二重層キャパシタであり、前記対向する基板側壁電極間の前記凹部または貫通孔内に電解質を有することを特徴とする電気二重層キャパシタである。

（３３）本発明は、圧電体基板の第１面（表面）から第２面（裏面）に向かい、基板面（第１面および第２面）に対して略垂直に形成された凹部または貫通孔を用いることを特徴とする微小発電機であって、隣接する凹部によって形成される基板側壁の両側面に形成した導電体膜・電極を２つの電極とし、前記基板側壁が変形することによって基板側壁の両側面に発生する電荷を前記導電体膜・電極で集めて発電することを特徴とし、あるいは、基板の第１面（表面）から第２面（裏面）に向かい、基板面（第１面および第２面）に対して略垂直に形成された凹部または貫通孔を用いることを特徴とする微小発電機であって、隣接する凹部によって形成される基板側壁の側面に第１導電体膜、その上に圧電体膜、その上に第２導電体膜を形成し、前記基板側壁が変形することによって前記圧電体膜の両面に発生する電荷を第１導電体膜および／または第２導電体膜で集めて発電することを特徴とし、あるいは、基板内に形成された凹部へ充填された圧電性ポリマー内に形成された凹部（ポリマー内凹部）を用いることを特徴とする微小発電機であって、隣接するポリマー内凹部によって形成されるポリマー基板側壁の両側面に形成した導電体膜・電極を２つの電極とし、前記ポリマー基板側壁が変形することによってポリマー基板側壁の両側面に発生する電荷を前記導電体膜・電極で集めて発電することを特徴とし、あるいは、基板内に形成された凹部へ充填されたポリマー内に形成された凹部（ポリマー内凹部）を用いることを特徴とする微小発電機であって、隣接するポリマー内凹部によって形成されるポリマー基板側壁の両側面に第１導電体膜、その上に圧電体膜、その上に第２導電体膜を形成し、前記ポリマー基板側壁が変形することによって前記圧電体膜の両面に発生する電荷を第１導電体膜および／または第２導電体膜で集めて発電することを特徴とする微小発電機である。

【０５８５】

本発明は、半導体基板等の基板の厚み方向に深い溝を形成する。隣接する複数の溝の間の基板側壁（隔壁）の上面および／または下面に薄板を付着する。以上のような特徴を持つ本発明は、基板の厚み方向にセンサが形成されるので、半導体基板の平面におけるマイクロホン（音響トランスデューサ）や力量センサ（加速度センサ、角速度センサ、圧力センサ等）や微小発電機などの大きさを極めて小さくできる。しかもリソグラフィー等やインプリント法のＬＳＩ技術を用いて形成できるので、極めて精密で安価なセンサを作成できる。また、基板側壁（隔壁）に圧力や加速度や角速度や音波等の力量をかけると、溝同士の間の基板側壁（隔壁）（ダイヤフラムに相当）が湾曲して溝部の容量が変化する。この変化量を検出することにより、圧力や加速度や角速度や音波等の力量を検知できる。溝を深くすることにより、容量が増大するので、より面積の小さいセンサを作成できる。また、基板側壁（隔壁）を薄くすることにより、基板側壁（隔壁）の変形量を増大できるので、センサの感度も高まる。

【０５８６】

図４５は、本発明の音響トランスデューサー（たとえば、マイクロホン、スピーカー、イアホン等、以下はマイクロホンと記載）の第１の実施形態（第１の構造）を示す図で、その構造を半導体基板１１１の断面図で示す。半導体基板１１１の第１面１１１－Ｓ１から第２面１１１－Ｓ２へ形成された凹部（図４５では、貫通孔）１１２（１１２－１、１１２－２、１１２－３）の側面に絶縁膜１１３が形成されている。半導体基板１１１は、たとえばシリコン（Si）、炭素（C）、ゲルマニウム（Ge）等の単元素半導体基板、或いは、ガリウムヒ素(GaAs)、インジウムリン（InP）、窒化ガリウム（GaN）、炭化ケイ素（Si

C）等の二元素半導体基板、或いは多元素半導体基板である。或いは、半導体基板ではなく、絶縁基板や導電体基板でも良い。たとえば、絶縁体基板として、ガラス、プラスチック等の高分子、セラミック、ゴム等の絶縁体基板である。絶縁体基板の場合には、絶縁膜１１３は形成しなくても良い場合がある。導電体基板として、たとえば、銅（Cu）、アルミニウム（Al）、鉄（Fe）、ニッケル（Ni）、チタン（Ti）、亜鉛（Zn）、各種合金（ステンレス等）、導電性ゴム、導電性プラスチックである。以下の説明では、主に半導体基板として説明する。

【０５８７】

凹部１１２は、半導体基板１１１の第１面１１１－Ｓ１および／または第２面１１１－Ｓ２に対し略垂直に形成されており、第１面１１１－Ｓ１および第２面１１１－Ｓ２で完全に貫通した貫通孔であっても良い。図４５では貫通孔として説明する。半導体基板１１１の第２面１１１－Ｓ２側は薄板１１０が付着しており、貫通孔１１２（１１２－１、２、３）は半導体基板１１１の第２面１１１－Ｓ２で閉じている。この薄板１１０は貫通孔１１２を形成する前に付着しても良いし、貫通孔１１２を形成した後に付着しても良い。薄板１１０を貫通孔１１２を形成した後に付着する場合は、絶縁膜１１３を形成した後、或いはその後のプロセスで薄板１１０を付着させることもできる。

【０５８８】

貫通孔１１２（１１２－１、３）の側面には導電体膜１１５（１１５－１、２、３、４）が形成される。貫通孔１１２－１において、導電体膜１１５－１および１１５－２は対向しており、接続していない。すなわち、紙面に垂直方向において、導電体膜１１５－１および１１５－２は接続していない。さらに貫通孔１１２－１以外の領域においても導電体膜１１５－１および１１５－２は接続していないので、導電体膜１１５－１および１１５－２は、貫通孔１１２－１において、貫通孔１１２－１内空間を容量成分とするコンデンサの対向電極となっている。

また、貫通孔１１２－３において、導電体膜１１５－３および１１５－４は対向しており、接続していない。すなわち、紙面に垂直方向において、導電体膜１１５－３および１１５－４は接続していない。さらに貫通孔１１２－３以外の領域においても導電体膜１１５－３および１１５－４は接続していないので、導電体膜１１５－３および１１５－４は、貫通孔１１２－１において、貫通孔１１２－１内空間を容量成分とするコンデンサの対向電極となっている。

【０５８９】

貫通孔１１２－２は外部からの音波を受信し導入する部分であり、その音波により貫通孔１１２－１および貫通孔１１２－２、並びに貫通孔１１２－３および貫通孔１１２－２によって挟まれた基板（これを基板側壁と呼ぶ）１１１（１１１－１、１１１－２）が振動する。いわば、これらの基板側壁１１１（１１１－１、１１１－２）はダイヤフラムの役割を果たす。このダイヤフラムが振動板に相当する。

導電体膜１１５－１および１１５－２の間に一定電圧Ｖをかけておけば、この基板側壁１１１（１１１－１）の振動によって、貫通孔１１２（１１２－１）における対向する導電体膜（コンデンサの電極ともなっているので、電極と呼ぶこともある）１１５－１および１１５－２の間の静電容量が変化する。また、導電体膜１１５－３および１１５－４の間に一定電圧Ｖをかけておけば、貫通孔１１２（１１２－３）における対向する導電体膜（コンデンサの電極ともなっているので、電極と呼ぶこともある）１１５－３および１１５－４の間の静電容量が変化する。この静電容量の変化量を電圧の変化へ変換することにより、音波の音圧レベルを得ることができる。

【０５９０】

半導体基板１１１の第２面１１１－Ｓ２側は薄板１１０が付着しているが、第１面１１１－Ｓ１側に薄板１１９を付着しても良い。貫通孔１１２（１１２－１、２、３）の表面および裏面は薄板１１０および１１９でカバーされているので、本発明のマイクロホンは機械的衝撃に強く、外界の変化（耐環境性）等にも強い。図４５にも示すように、音源１２６からの音波１２７を受ける貫通孔１１２（１１２－２）をカバーする薄板１１９には音

波１２７を導入する音波導入孔（開口）１２２が一つまたは複数設けられ、音波１２７が効率的に貫通孔１１２（１１２－２）内に導入される。あるいは、貫通孔１１２（１１２－２）の第１面１１１－Ｓ１側に音波導入孔（開口）１２２が大きく一つだけ開けられたり、または貫通孔全体に音波導入孔（開口）１２２が開けられていても良い。

【０５９１】

貫通孔１１２（１１２－２）内に導入された音波が貫通孔内で留まるのを防止するために、半導体基板１１１の第２面１１１－Ｓ２側をカバーしている薄板１１０の貫通孔１１２（１１２－２）の部分における一部に音波抜け孔１２７を設けても良い。音波とは空気の振動であるから、空気振動は速やかに音波抜け孔１２７から抜けていく。尚、当然貫通孔１１２（１１２－２）内に導入された音波は、音波導入孔（開口）１２２からも抜けてゆく。従って、半導体基板１１１の第２面１１１－Ｓ２側をカバーしている薄板１１０の音波抜け孔１２７を音波導入孔とすることもでき、その場合には、半導体基板１１１の第２面１１１－Ｓ２側からの音も検知することができる。

【０５９２】

音波を受けて基板側壁１１１（１１１－１、１１１－２）が振動し、その振動によって容量空間である１１２（１１２－１、１１２－２）の静電容量が変化する。このとき容量空間である貫通孔１１２（１１２－１、１１２－２）内にエアー等の気体が入っていて、かつ薄板１１０および１１９で貫通孔１１２（１１２－１、１１２－２）が密閉されていると、貫通孔１１２（１１２－１、１１２－２）内の圧力が変化する。この圧力変化が基板側壁１１１（１１１－１、１１１－２）の振動に影響を与える可能性があるので、貫通孔１１２（１１２－１、１１２－２）内の圧力が変化しないようにするために、貫通孔１１２（１１２－１、１１２－２）をカバーしている薄板１１０にガス抜き孔１２８（１２８－１、１２８－２）を空けておく。これは薄板１１９側にあけても良いし、両方に開けておいても良い。ただし、このガス抜き孔１２８（１２８－１、１２８－２）から音波が入らないようにする必要がある。ガス抜き孔１２８（１２８－１、１２８－２）から音波が入ると、こちらの方からも側壁１１１（１１１－１、１１１－２）が振動してしまうからである。尚、貫通孔１１２（１１２－１、１１２－２）内が真空（に近い）状態で密閉されていれば、圧力変動はない。

【０５９３】

貫通孔１１２（１１２－１、１１２－２）の電極・配線（導電体膜）１１５（１１５－１、２、３、４）上は絶縁膜１１７が形成され保護されている。絶縁膜１１３、導電体膜１１５、および絶縁膜１１７は貫通孔内だけでなく、半導体基板１１１の第１面１１１－Ｓ１（または第２面１１１－Ｓ２）上にも形成される。図４５から分かるように、導電体膜１１５は貫通孔１１２（１１２－１、１１２－２）内でコンデンサの電極・配線となるようにパターニングされ、半導体基板１１１の第１面１１１－Ｓ１（または第２面１１１－Ｓ２でも良い）上まで引き出される。半導体基板１１１の第１面１１１－Ｓ１上の所定部分で、絶縁膜１１７はコンタクト孔１２３が開口され、このコンタクト孔１２３から電圧Ｖが供給される。また、薄板１１９においても、コンタクト孔１２３を電源供給部領域（電源供給開口部）１２１は開口される。

【０５９４】

図４６は、本発明のマイクロホンを平面的に見たものである。矩形状の貫通孔１１２（１１２－１、１１２－２、１１２－３）が並行に配置されている。貫通孔１１２－１および１１２－２の間に基板側壁１１１－１、貫通孔１１２－２および１１２－３の間に基板側壁１１１－２があり、これらの基板側壁１１１－１および１１１－２はダイヤフラムとなり、貫通孔１１２－２に導入された音波によって振動する。図４５および図４６から分かるように、基板側壁１１１－１および１１１－２は矩形状（長方形形状）であり、立体的に言えば直方体形状である。基板側壁１１１－１および１１１－２の厚みをａ、幅をｂ、深さをｈとすれば、基板側壁の大きさ（体積）はａｂｈとなる。貫通孔１１２－１の幅をｅ、貫通孔１１２－２の幅をｄ、貫通孔１１２－３の幅をｆとすると、貫通孔１１２－１の大きさ（体積）はｂｈｅ、貫通孔１１２－２の大きさ（体積）はｂｈｄ、貫通孔１１２

－３の大きさ（体積）はｂｈｆとなる。通常は貫通孔１１２－１と貫通孔１１２－３は同じサイズとするので、ｅ＝ｆとなる。貫通孔の場合には、ｈは基板１１１の厚みとほぼ等しい。凹部の場合には、ｈは基板１１１の厚みより小さい。

【０５９５】

図４６では、基板１１１上に形成した薄膜の状態が分かるように一部の薄膜のみ示しているが、薄膜の構成は図４５と同じである。容量空間となる貫通孔１１２－１および１１２－３においては、貫通孔の側面に絶縁膜１１３が形成され、その上に導電体膜１１５が形成されている。導電体膜１１５は必要なパターニングがなされる。貫通孔１１２－１において、導電体膜１１５－１および１１５－２は互いに対向する電極・配線となるので、導通していない。それら（導電体膜１１５－１および１１５－２の側面電極）の大きさ（面積）は貫通孔１１２－１の側面とほぼ同じであるから、ｂｈである。導電体膜１１５－１および１１５－２の側面電極間距離はｅである（厳密には、絶縁膜１１３および導電体膜１１５の厚みを考慮する必要がある）から、導電体膜１１５－１および１１５－２の側面電極間に発生する静電容量Ｃ1は、Ｃ1＝ε・ε0・ｅ／ｂｈとなる。ここで、ε0は真空中の誘電率、εは誘電係数である。

貫通孔１１２－３において、導電体膜１１５－３および１１５－４は互いに対向する電極・配線となるので、導通していない。それら（導電体膜１１５－３および１１５－４の側面電極）の大きさ（面積）は貫通孔１１２－３の側面とほぼ同じであるから、ｂｈである。導電体膜１１５－３および１１５－４の側面電極間距離はｆである（厳密には、絶縁膜１１３および導電体膜１１５の厚みを考慮する必要がある）から、導電体膜１１５－３および１１５－４の側面電極間に発生する静電容量Ｃ２は、Ｃ1＝ε・ε0・ｆ／ｂｈとなる。

【０５９６】

基板側壁１１１－１および１１１－２が振動するとｅ、ｆが変化するので、静電容量Ｃ1およびＣ２が変化する。この変化を検出すれば音波に対応する容量変化（これに対応する電圧変化）の信号を得ることができるから、音波に再び戻すことができる。パターニングされた導電体膜１１５上に絶縁膜１１７が形成される。図４６では記載していないが、基板１１１上には絶縁膜１１３や１１７が形成され、導電体膜１１７は電極・配線引き出し用にパターニングされている。貫通孔１１２－２においては、導電体膜１１５は必要がないのでエッチング除去しておくことが望ましいが、音波を受け取る上で問題なければ残しておいても良い。従って、貫通孔１１２－２においては、絶縁膜１１３や１１７が積層された状態となっている。また、図４６では記載していないが、貫通孔１１２－１、１１２－２、１１２－３の底部は、図４５から分かるように薄板１１０が存在するが、貫通孔を形成した後に絶縁膜１１３等を形成するので、これらの膜を残しておいても良い。ただし、容量空間を構成する貫通孔１１２－１および１１２－３においては、導電体膜１１５は除去しておく必要があることは当然である。（コンデンサの電極が導通しないようにする。）

図４５および図４６においては、音波導入用貫通孔１１２－３の両側に容量空間を構成する貫通孔１１２－１および１１２－３を形成しているが、片側だけに貫通孔を形成するだけでも音波による容量変化を検出することができる。両側に貫通孔を形成することによって、片側だけの場合よりも容量変化量が約２倍になるので、検出感度を増大することができる。

【０５９７】

図４７は、さらに容量空間を構成する貫通孔１１２－４、１１２－５を貫通孔１１２－２の側面に設けた構造を示す図である。従って、矩形形状の音波導入用貫通孔１１２－２の４つの側面全部に容量空間を構成する貫通孔が形成されているので、これらの貫通孔同士の間に４つの基板側壁１１１－１、１１１－２、１１１－３、１１１－４が存在する。音波導入用貫通孔１１２－２に導入された音波によってこれらの４つの基板側壁１１１－１、１１１－２、１１１－３、１１１－４が振動し、これに伴い貫通孔１１２－１、１１２－３、１１２－４、１１２－５における静電容量が変化するので、音波を検出することが

でき、しかも静電容量の変化量が増幅されているので、音波の検出感度が増大する。尚、図４７では、基板１１１上に形成した薄膜の状態が分かるように一部の薄膜のみ示しているが、薄膜の構成は図４５と同じである。
基板側壁１１１－３の幅をｊ、貫通孔１１２－４の幅をｇとすれば、貫通孔１１２－４の大きさは、ｄｈｇである。基板側壁１１１－４の幅をｋ、貫通孔１１２－５の幅をｍとすれば、貫通孔１１２－５の大きさは、ｄｈｍである。音波導入用貫通孔１１２－２の平面形状を正方形に形成し（すなわち、ｂ＝ｄ）、それぞれの基板側壁１１１－１、１１１－２、１１１－３、１１１－４の幅を同じにすれば（すなわち、ａ＝ｊ＝ｋ）、基板側壁１１１－１、１１１－２、１１１－３、１１１－４の振動モードは同じとなる。（半導体基板がシリコンの単結晶基板であるとき、基板側壁１１１－１、１１１－２、１１１－３、１１１－４の各面は、基板面に垂直でありかつ互いに垂直であるから、結晶面が同系の結晶方向である。）また、貫通孔貫通孔１１２－１、１１２－３、１１２－４、１１２－５の大きさも同じくすれば（すなわち、ｅ＝ｆ＝ｊ＝ｍ）、貫通孔貫通孔１１２－１、１１２－３、１１２－４、１１２－５におけるコンデンサの容量変化が同じとなる。このようにすることによって、静電容量の変化量が約４倍に増幅され、音波の検出感度が増大する。

【０５９８】
図４８は、平面形状（基板面に平行な断面）が円形状（立体的に見れば、円柱形状）であるマイクロホンを示す図である。音波導入用の貫通孔１３２（１３２－１）は半径ｒ１の円形状であり、その周囲に半径ｒ２で、幅（厚み）がｒ２－ｒ１の基板側壁１３１（１３１－１）が取り囲んでいる。さらに、その周囲に半径ｒ３で、幅がｒ３－ｒ２の容量空間となる貫通孔１３２（１３２－２）が取り囲んでいる。すなわち、この貫通孔１３２（１３２－２）はドーナツ形状となっている。また、貫通孔１３２（１３２－１）、基板側壁１３１（１３１－１）および貫通孔１３２（１３２－２）は同心円状となっている。図４８では、絶縁膜等を記載していないが、実際には断面構造は図４５と同様であり、絶縁膜や導電体膜の構成も図４５～図４７と同様である。図４８では、基板１１１上に形成した薄膜の状態が分かるように一部の薄膜のみ示しているが、薄膜の構成は図４５と同じである。

【０５９９】
基板側壁１３１（１３１－１）の外周には導電体膜１３５（１３５－１）が積層され、また貫通孔貫通孔１３２（１３２－２）の外周にも導電体膜１３５（１３５－２）が積層されている。導電体膜１３５（１３５－１）および導電体膜１３５（１３５－２）は導通せず、距離ｒ３－ｒ２を有するコンデンサの電極を構成する。（実際には、導電体膜の厚みや他の絶縁膜の厚みも考慮する必要がある。）貫通孔１３２（１３２－１）に音波が導入されると、基板側壁１３１（１３１－１）は音波の振動に合わせて振動する。この基板側壁１３１（１３１－１）の振動に合わせて導電体膜１３５（１３５－１）および導電体膜１３５（１３５－２）間の静電容量が変化するので、これらの電極間に一定電圧Ｖを印加すれば、静電容量の変化を検出することができる。すなわち、音波信号を検出することができる。

【０６００】
図４８に示すような同心円形状のマイクロホンでは、コンデンサを構成する電極は２つであり、図４６や図４７に比較すると少なくてすみ、しかもコンデンサを構成する対向電極の面積を大きくできる（単位面積当たり）ので、マイクロホンの感度を高めることができ、非常に効率の良いマイクロホンデバイスを作製できる。図４８に示す円形形状の場合には、基板面において等方的であるから、音波信号の検出には好適である。図４９は矩形（正方形または長方形）形状のマイクロホンで、コンデンサを構成する電極は２つの場合を示す図である。図４６や図４７のように電極を分割しても良いが、図４９のようにコンデンサを結合して対向電極を２つにすることによって、電極・配線を少なくすることができるとともに、全体の面積を小さくすることができ、さらに全体の静電容量を増大させることができる。従って、単位面積当たりの検出感度を増大することが可能となる。尚、図５

０では、基板１１１上に形成した薄膜の状態が分かるように一部の薄膜のみ示しているが、薄膜の構成は図４５と同じである。

【０６０１】

図４５～図４９から分かるように、平面形状（基板面に平行な断面）が他の形状でも良い。たとえば、三角形状、５角形以上の多角形状、あるいは楕円形状でも良い。三角形以上の多角形の場合、正多角形がそれぞれの面における振動による変形が同じまたは類似するので望ましい。図４６～図４９では電極取り出し口を記載していないが、図４５の断面形状に示すように、基板側壁の上面に付着した薄板にコンタクト孔をあけて、このコンタクト孔に基板側壁の上面にも積層した導電体膜を露出させて電極取り出し口とする。基板側壁上面に積層した導電体膜は基板側壁の側面に積層された導電体膜（たとえば、図４８における１３５－１や１３５－２）と連続した薄膜である。また、基板側壁の側面、上面、貫通孔底部に積層した導電体膜は必要なパターニングが行なわれる。

【０６０２】

図５０は、本発明の加速度センサを示す平面図である。基板面に平行な断面図または上面または下面を見た図と考えれば良い。薄膜構造は図４５と同様であるが、必要な薄膜のみ示している。図５０に示すように、略矩形形状（立体的には略直方体形状）の貫通孔２１１を中心において、直方体の４つの各側面に平行に基板側壁２０１（２０１－１、２０１－２、２０１－３、２０１－４）を挟んで４つの貫通孔２１３、２１４、２１５、２１６が配置されている。これらの４つの貫通孔２１３、２１４、２１５、２１６は、幅がｐ、長さがｑ、深さがｓの略直方体形状の空間であり、中央の貫通孔２１１は長さがｑの正方形で、深さがｓの略直方体形状の空間である。また、基板側壁２０１（２０１－１、２０１－２、２０１－３、２０１－４）の幅（厚み）はｔである。ｐ、ｑ、ｓ、ｔは各貫通孔や各基板側壁で変えても良いが、その場合は各貫通孔で検出する加速度の大きさを比較するために容量変換回路を用いて換算比較回路を設ける必要があるので、各貫通孔（中央の貫通孔２１１を除く）や各基板側壁は同じ大きさとした方が良く、ｐ、ｑ、ｓ、ｔは同じ値とした方が望ましい。

【０６０３】

容量空間となるコンダンサ用貫通孔２１３において、基板側壁側面に形成された導電体膜２２１はコンデンサ２１３の一方の電極となり、これと対向する他方の電極である導電体膜２２２はコンダンサ用貫通孔２１３の他方の内側面に形成される。これらの２つの電極の間の距離はｐであるから、（実際には、貫通孔２１３内に形成された絶縁膜や導電体膜等の厚みを考慮する必要がある。）２つの電極の間の静電容量Ｃは、Ｃ＝ε・ε0・ｐ／（ｑｓ）となる。

【０６０４】

同様に、容量空間となるコンダンサ用貫通孔２１４において、基板側壁側面に形成された導電体膜２２３はコンデンサ２１４の一方の電極となり、これと対向する他方の電極である導電体膜２２４はコンダンサ用貫通孔２１４の他方の内側面に形成される。これらの２つの電極の間の距離はｐであるから、（実際には、貫通孔２１４内に形成された絶縁膜や導電体膜等の厚みを考慮する必要がある。）２つの電極の間の静電容量Ｃは、Ｃ＝ε・ε0・ｐ／（ｑｓ）となる。

【０６０５】

同様に、容量空間となるコンダンサ用貫通孔２１５において、基板側壁側面に形成された導電体膜２２５はコンデンサ２１５の一方の電極となり、これと対向する他方の電極である導電体膜２２６はコンダンサ用貫通孔２１５の他方の内側面に形成される。これらの２つの電極の間の距離はｐであるから、（実際には、貫通孔２１５内に形成された絶縁膜や導電体膜等の厚みを考慮する必要がある。）２つの電極の間の静電容量Ｃは、Ｃ＝ε・ε0・ｐ／（ｑｓ）となる。

【０６０６】

同様に、容量空間となるコンダンサ用貫通孔２１６において、基板側壁側面に形成された導電体膜２１８はコンデンサ２１６の一方の電極となり、これと対向する他方の電極であ

る導電体膜２１９はコンダンサ用貫通孔２１６の他方の内側面に形成される。これらの２つの電極の間の距離はｐであるから、（実際には、貫通孔２１６内に形成された絶縁膜や導電体膜等の厚みを考慮する必要がある。）２つの電極の間の静電容量Ｃは、Ｃ＝ε・ε０・ｐ／（ｑｓ）となる。

【０６０７】

図５１は加速度による基板側壁の変形状態を示す模式図である。横方向をＸ、縦方向をＹとし、加速度αがＹ方向に働くとする。基板側壁２０１－４にはこの加速度αによる力Ｆ（＝ｍα、ｍは基板の質量）が働く。基板側壁２０１－４は周囲がその変形を規制されているが、その内側は規制されていないので、基板側壁２０１－４が貫通孔２１６の内部に膨らんだ湾曲形状に変形する。加速度αによる力Ｆは基板基板側壁２０１－４の側面においてＹ方向に均一に作用するので、基板側壁２０１－４の中心部付近が最も湾曲している。基板側壁２０１－４のＸ方向における変位をｙとすれば、ｘ＝０、ｑでｙ＝０で、ｘ＝ｑ／２でｙ＝ｙ0（最大値）となる。ｙ0はおおよそ以下の関係式で求められる。

$y0=\beta * F * s^{4} / (E t^{3})$

（Ｅは基板側壁（ダイヤフラム）のヤング率、βはダイヤフラムの縦横比により変化する定数）

【０６０８】

従って、貫通孔２１６の電極２１８と２１９の間の電極間距離が変化するので、電極２１８と２１９の間の静電容量が変化する（静電容量が増加する）。逆にこの静電容量を測定して、電極間距離を求めて、加速度による力を求め加速度を計算できる。

【０６０９】

基板側壁２０１－４と反対側の基板側壁２０１－２も加速度αによる力Ｆが働き、基板側壁２０１－２も基板側壁２０１－４と同じ方向に変形する。すなわち、基板側壁２０１－２は中央の貫通孔２１１の内部側に変形し、貫通孔２１４の外側へ変形する。従って、貫通孔２１４の電極２２３と２２４の間の電極間距離が変化するので、電極２２３と２２４の間の静電容量が変化する（静電容量が減少する）。逆にこの静電容量を測定して、電極間距離を求めて、加速度による力を求め加速度を計算できる。また、静電容量が、貫通孔２１４では減少し、貫通孔２１６では増加する場合、加速度はＹ方向（図５１において、下側から上側）であるということも分かる。すなわち、加速度の向きも分かる。

【０６１０】

Ｙ方向の加速度に対して、基板側壁２０１－１や２０１－３は変形しないので、貫通孔２１３や２１５における静電容量の変化はない。Ｘ方向の加速度に対しては、基板側壁２０１－１や２０１－３は変形するので、貫通孔２１３や２１５における静電容量の変化が起こり、Ｘ方向の加速度の大きさや向きを知ることができる。

【０６１１】

Ｘ方向やＹ方向に対して一定方向の角度を有する加速度に対しては、４つの基板側壁２０１－１、２０１－２、２０１－３、２０１－４のすべてが変形するので、貫通孔２１３、２１４、２１５、２１６の静電容量が変化する。隣接する貫通孔２個だけの静電容量変化を検出すれば加速度（大きさ、向き）を検出できる。たとえば、貫通孔２１３と２１４における静電容量を検出すれば良い。もう２つの貫通孔２１５と２１６における静電容量は検出精度を上げるために用いれば良い。

【０６１２】

図５２は、本発明の加速度センサの断面図である。薄膜構造は図４５と同様であるから、一部を省略している。図５２は、たとえば、図５０におけるＣ－Ｄにおける断面図である。基板２０１の基板面の第１面２０１－Ｓ２および第２面２０１－Ｓ２に垂直な貫通孔２１１と隣接する貫通孔２１３または２１５を隔てる基板側壁２０１－１または２０１－３が存在し、基板側壁２０１－１または２０１－３は加速度による力によって変形する。貫通孔２１３には基板側壁２０１－１上に導電体膜２２１が形成されている。貫通孔２１３は容量空間となっており、導電体膜２２１はコンデンサの一方の電極となる。この導電体膜２２１に対向するコンデンサの他方の電極となる導電体膜２２２は、貫通孔２１３にお

いて基板側壁２０１－１と対向する基板２１１の内側面に形成されている。導電体膜２２２が形成された基板２０１－５は加速度による力では殆ど変形しない。

【０６１３】

貫通孔２１５は容量空間となっており、導電体膜２２５はコンデンサの一方の電極となる。この導電体膜２２５に対向するコンデンサの他方の電極となる導電体膜２２６は、貫通孔２１５において基板側壁２０１－３と対向する基板２１１の内側面に形成されている。導電体膜２２６が形成された基板２０１－７は加速度による力では殆ど変形しない。基板２０１の第１面２０１－Ｓ１上には薄板２３２が付着し、基板２０１の第２面２０１－Ｓ２上には薄板２３１が付着しており、貫通孔２１１、２１３、２１５をカバーしている。貫通孔２１１、２１３、２１５は完全に密閉していても良いし、外部との通気孔２３４、２３５、２３６－１、２３６－２を設けても良い。完全密閉の場合には、貫通孔内部を真空にしたり、あるいは空気、窒素等を充填しても良い。完全密閉の場合の方が外部環境の変化によって貫通孔内部の変化が小さい。尚、通気孔２３４、２３５、２３６－１、２３６－２は薄板２３１や２３２に形成することができる。

【０６１４】

さて、基板側壁２０１－１、２０１－２、２０１－３、２０１－４は加速度による力によって変形するが、その力は基板側壁２０１－１、２０１－２、２０１－３、２０１－４の質量に依存する。（Ｆ＝ｍα）基板側壁２０１－１、２０１－２、２０１－３、２０１－４は余り厚くできないので質量を大きくできない。そこで、貫通孔２１１内へ液体２２９を入れて、この液体にかかる加速度による力を用いて基板側壁２０１－１、２０１－２、２０１－３、２０１－４を大きく変形させることができる。すなわち、基板側壁２０１－１、２０１－２、２０１－３、２０１－４を重くしなくても大きく変形させることができる。基板側壁２０１－１、２０１－２、２０１－３、２０１－４はできるだけ薄くして変形しやすくして、加速度による力は貫通孔２１１に入れた液体２２９によって発生させる。液体は加速度によって加速度方向に配置されている基板側壁を液体に加わる加速度力で押すので、それに対応して基板側壁が変形し、この変形による貫通孔における静電容量が変化する。基板側壁は基板側壁自体に加わる加速度力に加えて液体による力が加わることになる。

【０６１５】

液体の質量は大きいほど加速度力が発生する。たとえば、水銀（Hg）は比重が約１３．８であり、本発明には最適の液体である。他にポリタングステンナトリウム（比重は、約３～５）、四臭化アセチレン（比重は、約３）等も使用できる。比重は余り大きくないが水や重油等、種々の液体を使用できる。貫通孔２１１の薄板２３２に複数の孔２３６－１、２３６－２を空けて、一方の孔２３６－１から入れて他方の孔２３６－２から出せば貫通孔２１１へ液体２２９を入れることができる。液体２２９を入れた後で孔２３６－１、２３６－２を塞げば、液体２２９が漏れる心配もない。薄板２３２を基板２０１－Ｓ１上に付着する前に液体２２９を貫通孔２１１に入れても良い。この場合は、貫通孔２１１の通気孔２３６－１、２３６－２を設けなくても良い。液体２２９は貫通孔２１１全体に充填しても良いし、一部だけ入れても良い。基板側壁を変形する量と加速度力の大きさに合わせて貫通孔２１１に入れる量を調整すれば良い。

【０６１６】

図５３は、中央の貫通孔２１１の周囲のコンデンサ用貫通孔２１３、２１４、２１５、２１６がつながった構造を有する加速度センサを示す図である。中央の矩形状の貫通孔２１１の周囲に基板側壁２０１－１、２０１－２、２０１－３、２０１－４が取り巻き、その周囲を容量空間となる２１７（貫通孔２１３、２１４、２１５、２１６がつながった容量空間を２１７とする）が取り囲んでいる。容量空間２１７の内側側面と外側側面は、矩形の各辺において距離ｐだけ離間している。（基板側壁の厚みはｔである。）容量空間２１７の内側側面と外側側面には電極となる導電体膜２１８、２２１、２２３、２２５、および２１６、２２２、２２４、２２６が積層され、コンデンサを形成している。このように容量空間となる貫通孔をつなげることによって、平面的な面積を小さくすることができる

。さらに、貫通孔の内側側面上の導電体膜（２１８、２２１、２２３、２２５）または貫通孔の外側側面上の導電体膜（２１６、２２２、２２４、２２６）のどちらかは接続することができるので、パターニングが必要がなく電極配線を減らすことができる。すなわち、プロセスを簡略できる。

【０６１７】

図５３において、基板をシリコンウエハとし、基板面を（１００）面としたとき、Ｘ方向を＜０１－１＞方向とすれば、Ｙ方向は＜０１１＞方向となるから、基板側壁２０１－１～４は（０１１）面となり結晶軸が等価となっている。従って、同じ厚みであれば、同じ加速度に対して各基板側壁の変形量は同じとなるので、計算で換算することなく容易に比較することができる。尚、貫通孔２１７の外側は厚い基板２０１（２０１－５～８）で囲まれているので、加速度によってこれらの基板は殆ど変化しないので、各容量空間（２１３、２１４、２１５、２１６）の静電容量変化は、基板側壁２０１－１～４の変形によって起こると考えて良い。尚、図５３においても絶縁膜等は記載していないが、その構造は図４５等に示す場合と同様である。

【０６１８】

図５４は、断面（基板面に平行な面）が円形状（立体的には円柱状となる）の貫通孔および基板側壁を有する本発明の加速度センサを示す図である。基板３０１内に中央に円形状（立体的には円柱状）の貫通孔３１１（半径r5）があり、その周りを半径r6の円形状の基板側壁３０１（３０１－２）が取り囲んでいる。さらにその周囲を半径r7の円形状の貫通孔３１３が取り囲んでいる。貫通孔３１３は基板３０１（３０１－１）で囲まれている。従って、基板側壁３０１（３０１－２）は厚みr6－r5のドーナツ形状となっている。また、貫通孔３１３も幅r7－r6のドーナツ形状の空洞となっている。貫通孔３１１、基板側壁３０１－２、貫通孔３１３は同心円状に配置されている。

【０６１９】

容量空間となる貫通孔３１３の内側側面（すなわち基板側壁３０１（３０１－２）の外側面）に導電体膜３１５が積層され、貫通孔２１３の外側側面（すなわち基板３０１（３０１－１）の内側面）に導電体膜３１７が積層されている。（尚、薄膜構造は図４５等に示す場合と同様で、絶縁膜等も積層されているが、図５４では省略する。）

【０６２０】

導電体膜３１７は円周上でほぼ等分の長さで分割されている。たとえば、円周上で長さu1の電極と電極間距離u2でｎ個に分割されているとすれば、ｎ（u1＋u2）＝2πr7が成り立つ。導電体膜３１７の１つの電極を３１７－１、その隣（時計の周る方向）の電極を３１７－２、、その隣（時計の周る方向）の電極を３１７－３とする。導電体膜３１５および導電体膜３１７の間でコンデンサを形成している。すなわち、電極３１７－１や３１７－２等と導電体膜３１５の間で容量を測定できる。加速度がないときは、これらの電極間距離ｗはどのコンデンサでも等しく、ｗ＝ｒ７－ｒ６＝w0であり（実際は、導電体膜の厚みを考慮する必要がある）、どのコンデンサにおいても容量は等しい（この容量をC0とする）。今加速度を受けて基板側壁３０１－２が変形したとする。加速度方向が電極３１７－２の方向であれば、電極３１７－２に面している側の基板側壁３０１－２が変形して、電極３１７－２と導電体膜３１７との距離がw0より小さくなり、容量がC0より大きくなる。電極３１７－２に隣接する電極３１７－１や３１７－３における静電容量もC0より小さくなるが、電極３１７－２における静電容量が最も大きくなる。この静電容量の変化量から加速度の大きさを計算できる。すなわち、ｎ個の電極３１７（３１７－１～ｎ）のそれぞれの静電容量を見て、容量が最も大きい箇所の電極の方向が加速度の向きであり、その容量の変化量から加速度の大きさを計算できる。

【０６２１】

導電体膜３１７の分割個数を増やすことによって加速度の向きおよび加速度の大きさをより精度良く検出することができる。貫通孔３１３の内側側面の導電体膜３１５を分割して、導電体膜３１７を分割せずつないでも同様に加速度の向きと大きさを測定できる。あるいは両方の導電体膜３１５および３１７を分割しても良い。さらに、貫通孔３１１内に液

体を入れて基板側壁３０１－２の変形量を増大させても良い。

【０６２２】

図５５は断面が８角形形状である貫通孔および基板側壁を有する本発明の加速度センサを示す図である。中央の８角形形状の空洞を有する貫通孔３３３の周囲に８角形形状（立体的には六角柱状）の基板側壁３３１－２が取り囲み、さらにその周囲を、容量空間となる８角形状の空洞を有する貫通孔３３４が取り囲み、その周囲は厚い基板３３１－１が囲んでいる。基板側壁３３１－２は加速度による力によって変形する。基板側壁３３１－２の各辺（面）上には導電体膜３３６が形成され、一方の電極（たとえば、３３６－１、２）にパターニングされている。容量空間となる貫通孔３３４の外側側面上に歯導電体膜３３８が形成され、他方の電極（たとえば、３３８－１、２）にパターニングされている。

【０６２３】

貫通孔３３４において、内側側面上の電極と外側側面上の電極との間でコンデンサが形成され静電容量を測定できる。たとえば、電極３３６－１とこれと対向する電極３３８－１で静電容量を測定できる。尚、どちらかの電極３３６または３３８はつながっていても、各領域（各辺（面）に対応する）における静電容量を測定可能である。各辺における変形を直接比較するために、８角形形状は正８角形形状が望ましい。ただし、基板が各方向に対して等方的でない場合には、加速度による力の大きさによって各辺の変形の大きさが異なるので、その相違量を補正して加速度の大きさを計算する必要がある。たとえば、基板が単結晶シリコン（シリコンウエハ）の場合において、基板面が（１００）面で、基板側壁３３１－２の１つの辺（面）（たとえば、３３１－２－１）が｛１１０｝面系であるとき、隣接する面は｛１１１｝面系となりヤング率が異なるので、同じ力が加わっても変形量が異なる。従って、コンデンサの容量変化から変形量を求め、さらに変形量から力の大きさを計算するときにこの結晶方位を考慮する必要がある。

【０６２４】

このような８角形形状である基板側壁および貫通孔を有する加速度センサを用いれば、８方向の加速度方向を正確に検出することができる。すなわち、最も変形量の大きい（静電容量が大きい）コンデンサを検出すれば（これは極めて簡単である）、その基板方向が加速度の向きとなる。さらに各コンデンサの変形量を精密に分析することにより、方向をもっと細かく検出することもできる。ただし、この加速度の向きをより正確に求めるには、さらに辺を増やしていけば良い。本発明は貫通孔３３３や３３４を形成するときのマスクを変更することによって、種々の多角形状の貫通孔および基板側壁を形成できる。正多角形の作製も容易である。たとえば、貫通孔３３３の外接円の半径を１００μｍである正１００面体の１辺は約６、３μｍになるので、問題なくパターニングできる。従って、３６０°全方位に対して、３．６°の間隔で加速度の向きを正確に検出可能である。さらに他の辺（面）の加速度量もそれぞれ比較することによって、さらに細かい方向を計算することができる。これは、図５４に示す円形形状の加速度センサでも同様である。また、中央の貫通孔３３３に液体を入れて、基板側壁の加速度による変形量を増大することもできる。

【０６２５】

次に本発明のマイクロホンデバイスまたは加速度センサデバイスの製造プロセスを示す。本発明のマイクロホンデバイスおよび加速度センサデバイスの基本構造はこれまでに説明したように類似しているので、まとめて説明する。

【０６２６】

図５６は、本発明のマイクロホンデバイスまたは加速度センサデバイスの製造プロセスを示す図である。図５６（ａ）に示すように、基板４０１の第１面（表面、または主面と呼んでも良い）４０１－Ｓ１上に絶縁膜４０２を形成する。基板４０１は、シリコン（Ｓｉ）、ゲルマニウム、炭素（或いはダイヤモンド）等の単元素半導体基板、炭化ケイ素（ＳｉＣ）、ガリウムヒ素（ＧａＡｓ）、窒化ガリウム（ＧａＮ）、インジウムリン（ＩｎＰ）等の二元素半導体基板、三元系以上の多元系半導体基板、ガラス、セラミック、（絶縁性）プラスチック、（絶縁性）コム、（絶縁性）高分子樹脂等の絶縁性基板、あるいは、金

属（鉄、銅、亜鉛、チタン、タングステン、モリブデン、ニッケル、クロウム、アルミニウム、各種合金）、導電性プラスチック、導電性ゴム、導電性高分子樹脂等の導電体基板である。或いは、これらの基板を重ねた基板、たとえば貼り合わせ基板でも良い。ＳＯＩ（Silicon On Insulator）基板でも良い。

【０６２７】

基板は円形状、矩形状等の形状で、円形状であれば１インチ直径以上、矩形状であれば１インチ□以上であれば実用的であるが、大きいサイズほど取れ個数（チップ）が増える。また他のデバイス、たとえばＩＣやＬＳＩと同じ基板であれば、基板は半導体基板となる。基板の厚みは、０．１ｍｍ～１．０ｍｍ程度が扱いやすいが、特に限定されず、０．１ｍｍより薄い基板でも良いし、１．０ｍｍより厚い基板でも良い。

【０６２８】

絶縁膜４０２上に感光性膜４０４を形成し、露光法を用いて必要な窓開けを行なう。絶縁膜４０２は、感光性膜４０４の窓開けをしやすくする目的や、この後の基板４０１のエッチング時のマスクとなる目的や、あるいは基板４０１を保護する目的であるが、絶縁膜４０２がなくてもこれらの目的を実現できれば形成しなくても良い。絶縁膜は、CVDやPVD等で積層するシリコン酸化膜（SiOｘ）、シリコン窒化膜（SiNy）、シリコン酸窒化膜（SiOｘNy）等である。基板がシリコンである場合には熱酸化膜や熱窒化膜でも良い。絶縁膜４０２の厚みは、上記の目的によって異なるが、約０．１μｍ～２μｍである。もちろん、上記の目的を達成できれば、これよりも薄くても良いし、厚くても良い。尚、基板４０１の第２面（裏面または副面とも言う）４０１－Ｓ２上にも絶縁膜４０３を積層しても良い。特に基板４０１の反り防止には、第１面と同程度の絶縁膜を形成すると良い。

【０６２９】

感光性膜４０４は、たとえばフォトレジスト膜や感光性シートである。感光性膜４０４の厚みは、基板４０１をどの程度の深さまでエッチングするかということや、基板４０１のエッチング時のエッチング選択比（すなわち、基板４０１のエッチング速度と感光性膜４０４のエッチング速度の比）、エッチング速度のバラツキ等によって決定する。たとえば、基板４０１のエッチング量（貫通孔の深さ、あるいは凹部（貫通孔ではなく、途中で止める場合）の深さで、貫通孔の場合は基板の厚みに相当する）が４００μｍ、基板４０１と感光性膜４０４のエッチング選択比が５０、絶縁膜４０２の厚みが１μｍ、絶縁膜４０２と感光性膜４０４のエッチング選択比が１０であるとき、まず絶縁膜１μｍを完全にエッチングするときに感光性膜４０４は約０．１μｍエッチングされ、基板を４００μｍエッチングするときに感光性膜４０４は約８μｍエッチングされる。バラツキを１０％とすれば、感光性膜４０４は約１０μｍの厚みがあれば良い。以上から、基板４０１と感光性膜４０４とのエッチング選択比を大きくすることが重要である。

【０６３０】

感光性膜４０４の窓開けは、中央の貫通孔（マイクロホンデバイスでは音波導入用貫通孔）４０５－１およびコンデンサ用の貫通孔４０５－２や４０５－３を形成ずる領域における感光性膜を除去する。感光性膜がポジ型の場合にはこの領域には光をあてて、感光性膜を残す部分に光を当てない。感光性膜がネガ型の場合にはこの逆である。このためのマスクやレチクルを使用して露光する。光には、Ｘ線、γ線等の電磁波、紫外線、可視光等を言う。また電子線も含むものとする。感光性膜を露光後、現像液により必要な部分を残し不要な部分を除去して、感光性膜４０４のパターニングを行なう。感光性膜の形状は、下地のエッチングを感光性膜のパターンにできるだけ忠実に行なうために、垂直形状が望ましい。

【０６３１】

次に図５６（ｂ）に示すように、感光性膜４０４をマスクにして窓開けされた領域４０５－１、２、３等における絶縁膜４０２のエッチングを行なう。この絶縁膜のエッチングも感光性膜４０４にできるだけ忠実に垂直なエッチングを行なうことが望ましい。たとえば、シリコン酸化膜（ＳｉＯｘ）のエッチングでは、ＣＨＦ3ガスや、C2F6＋Ｈ２ガス等を用いたＲＩＥ（反応性ドライエッチング）により垂直パターンに近い異方性エッチング

を行なうことができる。

【０６３２】

絶縁膜４０２をエッチングした後、感光性膜４０４の開口部４０５－１、２、３等において、露出した基板４０１をエッチングし、貫通孔４０６（４０６－１、４０６－２、４０６－３）を作製する。貫通孔４０６（４０６－１、４０６－２、４０６－３）および基板側壁４０１－１、４０１－２はできるだけ正確に形成する必要があるので、略垂直感光性膜パターンに忠実に形成することが望ましい。（サイドエッチングする場合も、サイドエッチング量ができるだけ正確にコントロールされることが望ましい。）基板が単結晶シリコンの場合（いわゆる、シリコンウエハ）、基板側壁４０１－１および４０１－２の幅ｗ１は、約1μｍ～２０μｍ、貫通孔（または凹部）の深さは約５０μｍ～１０００μｍであるから、可能な限りサイドエッチングの少ない垂直エッチングが望ましい。

【０６３３】

このようなエッチングとしてたとえば深堀りＲＩＥ（ＤＥＥＰ　ＲＩＥ）がある。たとえば高密度プラズマを使い、低温に冷やしてエッチングする方法や、ボッシュプロセス法がある。その他種々の方法も本プロセスに採用できる。基板４０１をすべてエッチングして貫通孔を形成する場合、オーバーエッチングを１０％程度行なうので、絶縁膜４０３も除去される可能性が大きい。（図５６（ｂ）では残している。）従って、貫通孔を形成する場合は、絶縁膜４０３も含めて完全にエッチングするプロセスが望ましい。この場合、十分なオーバーエッチングを行なうことができるので、基板４０１の第２面４０１－Ｓ２まで完全に貫通した貫通孔を形成することができる。

【０６３４】

貫通孔を形成する場合、基板側壁４０４－２や４０４－３はアスペクト比が大きいので、不安定になる場合もあるので、あらかじめ第２面側に薄板４１０を付着させておくこともできる。この薄板４１０は、ガラス、セラミック、プラスチック、高分子材料等の絶縁体基板が望ましいが、構造やプロセスを工夫すれば導電体基板や半導体基板でも使用できる。基板４０１の第２面４０１－Ｓ２に絶縁膜４０３を形成後に薄板４１０を付着させても良い。基板４０１の深堀りエッチングのときに、基板４０１と薄板４１０とのエッチング選択比を大きくする条件を用いれば、薄板４１０をエッチングする量を小さくすることができるので、薄板４１０にも貫通孔が開くこともない。

【０６３５】

基板４０１に薄板４１０を付着させる方法として、たとえば接着剤を用いる方法、常温接合や高温融着法、あるいは静電接合など種々の付着方法を使用できる。たとえば、基板がシリコン基板の場合、薄板４１０としてガラス基板を用いて陽極接合方式で静電接合をすることができる。基板４０１をエッチングしたときに、感光性膜４０４がなくならないようにすることが望ましい。ただし、絶縁膜４０２を形成しておけば、基板４０１にダメッジが入ることもない。

【０６３６】

次にアッシングや感光性膜剥離液等を用いて感光性膜４０４を除去する。その後、絶縁膜４０７を形成する。この絶縁膜は、シリコン酸化膜（ＳｉＯｘ）、シリコン窒化膜（ＳｉＮｙ）やシリコン酸窒化膜（ＳｉＯｘＮｙ）等で、ＣＶＤ法やＰＶＤ法で積層する。熱酸化法を用いても良い。絶縁膜４０７は貫通孔４０６（４０６－１、２、３）の内部にも積層される。次に、導電体膜４０８を積層する。絶縁膜４０７は貫通孔４０６（４０６－１、２、３）の内部、基板側壁４０１（４０１－１，２）や基板４０１の表面を保護したり、導電体膜４０８と基板４０１との電気的接触を防止することなどを目的として積層される。絶縁膜４０７の膜厚は約０．１～２．０μｍである。上記の目的が達成できれば積層する必要はない。たとえば、基板４０１が絶縁基板であるときは、貫通孔４０６（４０６－１，２，３）を形成した後に、絶縁膜４０７を形成せずに導電体膜４０８を積層できる。導電体膜の厚みは約０．１μｍ～２．０μｍである。貫通孔４０６の内部まで積層する必要があるので、基板４０１の表面上はある程度厚く積層する必要がある。

【０６３７】

導電体膜４０８は、アルミニウム、銅、タングステン、ニッケル、チタン、クロウム、金、銀、亜鉛、鉛、スズ等の金属や合金、あるいは窒化チタン、窒化タンタル、導電性多結晶シリコン膜、導電性アモルファスシリコン膜、導電性高分子、導電性ゴム等である。貫通孔４０６（４０６－１，２、３）の内部にも積層する必要があるので、ＣＶＤやＰＶＤ、イオンプレーテイング、メッキ等によって積層することができる。次に感光性膜４０９を形成し、必要な窓開けを行なう。容量空間となる貫通孔４０６（４０６－２、３）において、基板側壁４０１（４０１－１、２）側の導電体膜はコンデンサの一方の電極となり、基板側壁４０１（４０１－１、２）と対向する貫通孔４０６（４０６－２、３）を囲む基板４０１側の導電体膜はコンデンサの他方の電極となるので、これらの電極間を分離する必要がある。貫通孔４０６（４０６－２、３）の底部４０６－２Ｂ、４０６－３Ｂ等に形成された感光性膜４０９は除去する。また、基板側壁４０１（４０１－１、２）側とこれと対向する基板４０１をつなぐ基板４０１があるときは、この部分にも導電体膜膜４０８が積層されているので、この部分における感光性膜４０９を除去する。コンデンサの電極となる部分や電極を引き出すための配線部分や、その他必要な配線を形成する部分の感光性膜は残しておく。感光性膜４０９の厚みは約０．１μｍ～３μｍであるが、貫通孔底部はこれらの値よりも厚くなる場合がある。露光用の光が入る厚みがあれば良い。

【０６３８】

また、中央の貫通孔４０６－１内の導電体膜４０８は本デバイスでは必要がないので、残しておいても良いし、除去しても良い。中央の貫通孔４０６－１内の導電体膜４０８を残す場合には、コンデンサの特性に影響を与えないようにする。加速度センサデバイスの場合には、基板側壁４０１－１や４０１－２を重くした方が良いので、コンデンサの特性に影響を与えないように残しておいても良い。感光性膜４０８を貫通孔内部にパターニングできるように形成するには、たとえば電着法を用いる。あるいは、ドライフィルムを基板表面に付着させてドライフィルムを軟化させて貫通孔内部に入れることができる。あるいは感光性膜をＣＶＤ法やＰＶＤ法で積層して貫通孔内部の基板側面に形成することもできる。

【０６３９】

感光性膜を形成した後、必要な熱処理または環境処理を行なって感光性の感度を高めておき、その後で露光する。貫通孔底部および貫通孔側面（側面がある場合、貫通孔が周囲でつながっている場合には側面はない）の感光性膜を除去すれば良いので、たとえば感光性膜がネガ型であれば、基板側壁４０１－１および４０１－２の側に形成された感光性膜、並びに基板側壁４０１－１および４０１－２と対向する基板４０１の側に形成された感光性膜に光を照射する。その他感光性膜を残したい部分に光を当てる。この後現像処理を行なえば、光を照射した部分の感光性膜を残すことができる。ポジ型の場合にはこの逆である。現像処理後必要なベークを行なう。露光は斜め露光法によって行なうことができる。（図５６（ｃ））次に、パターニングされた感光性膜をベークする。

【０６４０】

次にパターニングされた感光性膜４０９をマスクにして導電体膜４０８をエッチングする。エッチングはウエットまたはドライエッチングを行なう。図５６（ｄ）は導電体膜４０８をエッチングし、感光性膜４０９をリムーブ後の状態を示す図である。貫通孔４０６－２において、コンデンサの一方の電極となる４０８－１および他方の電極となる４０８－２が形成される。また、貫通孔４０６－３において、コンデンサの一方の電極となる４０８－３および他方の電極となる４０８－４が形成される。また、中央の貫通孔４０６－１内の導電体膜は除去されている。各導電体膜電極はそれぞれ必要な配線が接続されている。

【０６４１】

次に、図５６（ｅ）に示すように、導電体膜４０８上に絶縁膜４１１が積層される。この絶縁膜４１１は導電体膜４０８を保護したり、水分等が付着して分離している導電体膜の間が短絡することを防止したりする役目を果たす。絶縁膜４１１は、たとえばシリコン酸化膜（ＳｉＯx）、シリコン窒化膜（ＳｉＮｙ）、シリコン酸窒化膜（ＳｉＯxＮｙ）等で

あり、ＣＶＤ法やＰＶＤ法で積層する。絶縁膜４１１の厚みは約０．５μｍ～2μｍである。

【０６４２】

次に、図５６（ｆ）に示すように薄板４１３を貫通孔４０６を塞ぐように基板４０１上に付着させる。この付着は、たとえば接着剤や常温接合等で行なう。特に基板側壁４０１－１および４０１－２はこの薄板４１３で上部を規制される。この結果、基板側壁４０１－１および４０１－２は周囲を規制されたダイヤフラムとなり、音波振動や加速度によってこのダイヤフラムが変形する。薄板４１３は絶縁体基板が望ましいが、導電体膜や半導体基板でも使用できる。絶縁基板として、たとえばガラス基板を用いれば貫通孔内も観察できる。絶縁基板の厚みは約１００μｍ～１０００μｍであり、研磨やエッチング等でさらに薄くしても良い。貼り合わせ基板を薄板４１３として付着した後で、貼り合わせた厚い基板を取り除いて薄い基板を残しても良い。この場合は、上記の１００μｍよりさらに薄くでき、約１０μｍ程度にすることも可能である。この薄板４１３は貫通孔を保護する役目も果たす。

【０６４３】

薄板４１３において必要な部分を除去する。たとえば、貫通孔４０６－１上をカバーしている薄板４１３には通気孔４１５（４１５－１、２）をあける。これらの通気孔４１５は、内部の圧力が変動しないようにすることが一つの目的である。あるいはこの通気孔４１５を通して内部に液体を入れることもできる。通気孔４１５のサイズは約1μｍ～１０μｍであるが、貫通孔４０６－１の大きさや最適の液体導入口サイズ、最適の音波導入口サイズ、最適の通気口サイズにすれば良い。１つの通気孔４１５－１から貫通孔４０６－１内のエアー等を抜きながら、別の通気孔４１５－２から液体を入れると簡単に貫通孔４０６－１内へ液体を入れることができる。必要な量だけ液体を入れた後、通気孔４１５を塞げば、その後に液体が外へ漏れることもない。また音波を貫通孔４０６－１内へ導入する場合にも最適の通気孔の大きさを選定すれば良い。

【０６４４】

貫通孔４０６－２、４０６－３をカバーする薄板４１３にも通気口４１６（４１６－１、２）を空けることが望ましい。これらの通気口によって、基板側壁４０１－１や４０１－２の変形によって貫通孔４０６－２、３内の気圧を一定に保持することができる。通気口４１６（４１６－１，２）のサイズは約1μｍ～１０μｍであるが、貫通孔４０６－２、３のサイズに合わせて適宜選択すれば良い。

【０６４５】

さらに、外部への電極取り出し領域４１７（４１７－１、２）の薄板４１３も除去しておく。その後、絶縁膜４１１の必要な部分を除去して導電体膜４０８のコンタクト部分４１８（４１８－１、２）を形成する。このコンタクト４１８にさらに必要な配線を接続したり、ワイヤボンディングしたり、バンプを接続したりすることができる。薄板４１３の除去部分４１５、４１６、４１７は薄板４１３を付着した後、フォトリソ法を用いてパターニングして薄板４１３の必要な部分をエッチング（ドライまたはウエット）したり、レーザー除去したり、液体ジェット除去などによって除去できる。或いは、あらかじめ必要な部分を窓開けした薄板４１３を付着させても良い。あるいは、通気孔等は薄板４１０に設けることもできる。

【０６４６】

上記した本発明のデバイスのプロセスから容易に分かるように、基板４０１がシリコン基板等の半導体基板であるときは、ＩＣやトランジスタ等と一緒に搭載することができる。従って、加速度検出用回路や音波検出用回路などを有するＩＣに本発明のデバイスを直接接続することによって、簡単に加速度や音波を検出できる。しかも、上記した絶縁膜や導電体膜はＩＣやトランジスタに用いられるものと兼用できるので、同じプロセスを採用できプロセス上の負荷も少なく、安価なセンサを作製できる。さらに、貫通孔ではなくシリコン基板内に設けた凹部にすれば、第２面４０１－Ｓ２に付着した薄板４１０も必要がなくなる。

【０６４７】
図５７は、コンデンサの電極を形成する別の方法を示す図である。図５７に示す実施例では、基板はシリコン等の半導体基板とする。図５７に示すセンサの構造は、中央に矩形状（断面が正方形状、立体的には直方体形状）の貫通孔４３１－１、その周囲に基板側壁４２１－１、２，３、４を挟んで４つの貫通孔４３１－２、３、４、５が配置された構造を有する。基板４２１に貫通孔４３１（４３１－１～５）を形成した後、基板４２１上に絶縁膜４３２を形成する。この後絶縁膜上に感光性膜４３３を形成し、感光性膜４３３を露光し現像しパターニングする。この状態を示した図が図５７である。この後にパターニングされた感光性膜４３３をマスクにした開口された部分の絶縁膜４３２をエッチング除去し基板４２１を露出させ、さらに露出した部分から拡散層を形成するプロセスとなる。
【０６４８】
感光性膜４３３の開口部は容量空間となる貫通孔４３１（４３１－２～５）の周りと、必要な拡散層を形成する部分である。図５７は平面図（基板面に平行な上部から見た図）である。貫通孔４３１－５において、基板側壁４２１－４の側面４３１－５－１、これと対面する基板４２１の側面４３１－５－２、これらの側面と直交する側面４３１－５－３、４３１－５－４の４つの基板側面がある。これらの側面は絶縁膜で被覆されているが、電極となる基板側面４３１－５－１および４３１－５－２側の絶縁膜をエッチング除去するためにこの部分の感光性膜を開口する。また、残りの２つの基板側面４３１－５－３および４３１－５－４側の絶縁膜はエッチング除去しないので、感光性膜４３３（４３３－５－１、４３３－５－２）でカバーする。貫通孔４３１－５の底部４３１－５－５には基板４２１は存在しない。
【０６４９】
薄板を付着させているときは薄板が存在し、その上に絶縁膜４３２が形成されている。薄板が絶縁体である場合には、絶縁膜４３２がなくなっても拡散層は形成されたとしても導電性はないので特に問題はない。薄板が半導体の場合は、薄板と基板４２１との間に絶縁膜を挟んでおけばコンデンサ電極が導通することはない。貫通孔ではなく凹部である場合には、基板４２１が半導体基板であるから、絶縁膜４３２がなくなり拡散層が形成されるとコンデンサの電極間が導通するので、凹部４３１－５の底部４３１－５－５上の絶縁膜４３２を残す必要がある。従って、凹部４３１－５の底部４３１－５－５上においても感光性膜を形成しておく。
【０６５０】
基板４２１の表面において、基板側壁４２１－４における貫通孔４３１－５の側面側の平面４２１－４－１、これと対向する基板４２１－８における貫通孔４３１－５の側面側の平面４２１－８－１の部分を、図５７に示すように開口する。また、これらと接続し配線領域となる部分４３５、４３６も感光性膜４３３は開口しておく。貫通孔４３１－２～４においても同様である。
【０６５１】
次に、感光性膜４３３をマスクにして、感光性膜４３３のない部分における絶縁膜４３２をエッチング除去する。この絶縁膜４３２のエッチングはウエットエッチングや等方性ドライエッチングで行なう。絶縁膜４３２がシリコン酸化膜（ＳｉＯｘ）の場合は、緩衝フッ酸溶液（ＢHF）や希釈フッ酸溶液等のウエットエッチング、あるいはＣＦ４やＣ２Ｆ６ガス等を用いたプラズマエッチングを使用する。このエッチングによって、感光性膜４３３のない部分において、半導体基板（たとえば、シリコン基板）が露出する。
【０６５２】
次に感光性膜４３３をリムーブして、半導体基板の導電型と逆の導電型の不純物元素を拡散する。たとえば、シリコン基板がＰ型の場合は、Ｎ型のリン、アンチモン、ヒ素などを拡散する。シリコン基板がＮ型の場合は、Ｐ型のホウ素（Ｂ）などを拡散する。これらの拡散方法として、まずプリデポを行なってから拡散用熱処理を行なう方法、不純物元素を含む絶縁膜（たとえば、ＰＳＧやＢＳＧ）を積層してから拡散熱処理を行なう方法、あるいはイオン注入してから活性および拡散熱処理を行なう方法がある。これらの不純物元素

の拡散処理によって、絶縁膜４３２のない基板が露出している領域（イオン注入拡散法の場合は、絶縁膜４３２が全部またはある程度残っていても良い。）において、不純物拡散層が形成される。

【０６５３】

この不純物拡散層の不純物濃度は、１０×１０^{19}／cm3～１０×１０^{22}／cm3程度であり、抵抗率も約０．０２Ωｃｍ以下と小さくなるので、配線や電極として使用できる。この結果、導電体膜を形成しなくても、貫通孔４３１（４３１－２～５）において、基板側壁４２１（４２１－１～４）の側面およびこれらと対面する基板側面が電極となりコンデンサを形成できる。たとえば、貫通孔４３１－５において、側面領域４２１－４－１と４２１－８－１でコンデンサを形成し、拡散配線層４３５および４３６に電圧を印加すれば静電容量を測定できる。図５７に示す構造では、コンデンサ電極としての導電体膜の積層は不要である。

【０６５４】

図５８は、円環状の構造を有する本発明のセンサにおいて、拡散層をコンデンサ電極に用いる場合の構造および製造方法を示す図である。本センサは、中央の円形状貫通孔４５２－１、これを囲む基板側壁４５１－１、さらにそれを囲む円環状の貫通孔４５２－２、これを囲む厚い基板を有する。貫通孔４５２を形成後、絶縁膜４５５を形成し、さらに絶縁膜４５５上に感光性膜４５７を形成している。絶縁膜４５５は基板４５１の表面および貫通孔４５２内部など全面に積層している。感光性膜４５７は必要なパターニングをしている。

【０６５５】

基板側壁４５１－１は、本実施形態では感光性膜４５７を形成していない。（現像して除去している。）（尚、基板側壁４５１－１は、感光性膜４５７でパターニングする方法もある。）貫通孔４５２－２の外側を取り囲んでいる基板４５１－２の側面および表面上に形成された絶縁膜４５５において感光性膜４５７をパターニングしている。すなわち、この部分には電極を分割して形成する必要があるので、それに対応した感光性膜４５７のパターニングを行なっている。また基板４５１の表面においても配線等を形成するために感光性膜４５７のパターニングをしている。貫通孔４５２－２の外側の基板側面およびそれにつながる基板４５１－２の表面部分４５１－２－１、２、３、・・・において感光性膜４５７を除去し、これらの間に感光性膜４５７のパターン４５７－１、２、３、４、・・・を形成する。４５１－２－１、２，３、・・・は互いにつながらないようにする必要がある。この部分が個々のコンデンサの電極となるからである。

【０６５６】

感光性膜４５７をパターニングした後で、絶縁膜４５５をエッチング除去する。図５８に示す実施形態では、基板側壁４５１－１に形成された絶縁膜もエッチング除去される。図５８に示す場合も基板は半導体（たとえばシリコン）であり、基板４５１の裏面に付着した薄板はガラス基板やセラミック基板等の絶縁体であるから、貫通孔４５２の底部については絶縁膜４５５が除去されても特に問題はない。（尚、薄板を付着せずにこのプロセスを行なうこともできる。）感光性膜４５７がない部分における絶縁膜は除去され半導体基板が露出される。この後の不純物拡散プロセスで、これらの感光性膜４５７がない部分に不純物拡散層が形成される。尚、イオン注入で不純物元素を半導体基板中に導入する場合は、絶縁膜を一部または全部残しておいても良い。たとえば、４５１－２－１、２、３、・・・等に不純物拡散層が形成され、これらがコンデンサの一方の電極となる。またこれらの個々の電極・配線は互いに接続しないようにパターニングされている。コンデンサの他方の電極は基板側壁４５１－１である。多角形形状のセンサ等も同様の構造および方法で不純物拡散層を電極・配線とすることができる。

【０６５７】

図５９は、本発明の電荷蓄積型センサの構造を示す図である。この電荷蓄積型センサはたとえばマイクロホンに用いることができる。中央の貫通孔５１１（５１１－１）の周囲を基板側壁５０１（５０１－１、５０１－２）を囲んでいる。さらにその周囲を貫通孔５１

１（５１１－２、５１１－３）が囲んでいる。その貫通孔を厚い基板５０１（５０１－３、４）が囲んでいる。貫通孔５１１（５１１－２，３）は容量空間となるコンデンサを形成し、その電極は、図５７および図５８に示した基板５０１内に形成した拡散層である。たとえば、貫通孔５１１（５１１－２）において、基板５０１（５０１－３）に形成した拡散層５０３（５０３－１）および基板側壁５０１（５０１－１）に形成した拡散層５０３が２つの電極となる。また、貫通孔５１１（５１１－３）において、基板５０１（５０１－４）に形成した拡散層５０３（５０３－２）および基板側壁５０１（５０１－２）に形成した拡散層５０３が２つの電極となる。

【０６５８】

拡散層５０３上に2層の絶縁膜５１３および絶縁膜５１５が形成されている。絶縁膜５１３はシリコン酸化膜（ＳｉＯｘ）で、絶縁膜５１５はシリコン窒化膜（ＳｉＮｘ）またはシリコン酸窒化膜（ＳｉＮｙＯｘ）である。さらにこのシリコン窒化（ＳｉＮｙ）膜の上にシリコン酸化膜またはシリコン酸窒化膜（ＳｉＮｙＯｘ）を積層しても良い。このように二層膜または三層膜にすることによって、これらの膜中に電荷（マイナスまたはプラス）をトラップさせて（５２０で示す）、コンデンサ間に印加する電圧を下げることができる。たとえば、音波による基板側壁５０１（５０１－１、２）の変化量が小さい場合には、コンデンサの容量変化が小さくなるので検出が困難であるが、電圧レベルを上げることによって微小な変化量が検出可能となる。しかし、高電圧を外部から供給することは困難であるが、誘電体膜（エレクトレット）中に電荷を蓄積しておけば外部からの高電圧供給は不要となり、１～５Ｖ程度の低電圧で本発明のマイクロホンデバイスを動作させることができる。

【０６５９】

コンデンサ電極である拡散層５０３への電圧供給は、図５９に示す拡散層配線を基板表面まで引き出して、絶縁膜５１３および５１５にコンタクト孔５１７を形成してアルミニウム膜やポリシリコン膜等の導電体膜５１８で接続する。この後、これまでに説明した様に、保護膜となる絶縁膜を積層して、貫通孔５１１上に薄板をカバーする。シリコン酸化膜やシリコン窒化膜等の誘電体膜（絶縁体膜）５１３や５１５に電荷をトラップさせる方法として、シリコン酸化膜やシリコン窒化膜等を形成後のプロセスにおいて、Ｘ線照射法やコロナ放電法等を用いる方法がある。尚、絶縁膜５１３をシリコン窒化膜（ＳｉＮｘ）やシリコン酸窒化膜（ＳｉＮｙＯｘ）とし、絶縁膜５１５をシリコン酸化膜（ＳｉＯｘ）としても電荷蓄積が可能である。これらの絶縁膜は熱酸化や熱窒化で形成することもできるし、ＣＶＤ法やＰＶＤ法によって積層することもできる。これらの絶縁膜の厚みは、好適には、シリコン酸化膜（ＳｉＯｘ）は５０ｎｍ～１０００ｎｍ、シリコン窒化膜（ＳｉＮｘ）やシリコン酸窒化膜（ＳｉＮｙＯｘ）は１０ｎｍ～１０００ｎｍである。

【０６６０】

本発明のセンサは、基板としてシリコン等の半導体基板を用いることによって、ＩＣやトランジスタと一緒の基板に搭載することができる。また、貫通孔形成や薄板付着プロセス以外の絶縁膜や導電体膜形成プロセスはＩＣやトランジスタ製造プロセスと同時に行なうこともできる。貫通孔形成プロセスや薄板付着プロセスもＩＣにも兼用することもできる。従って、本発明のセンサの特性（コンデンサの容量特性）を直接ＩＣの演算処理回路へ接続し、音波信号や加速度を算出することもできる。このことは、センサとＩＣを別個に作製し、実装基板にそれらを搭載し、それぞれの電極をワイヤボンディング等で接続する従来の手段と比較すれば、全体のコストを大幅に低減することができる。たとえば、それぞれのチップを作製するコストを低減することができ、実装面積を大幅に縮小でき、良品の判定を２つまとめて行なうことができ歩留まりを大幅に向上することができる。

【０６６１】

本発明のセンサは、インプリントプロセスを用いて製造することができる。図６０は本発明のセンサのインプリントプロセスによる製造方法を示す図である。これまでに述べた本発明のセンサはＩＣやトランジスタ等の能動デバイスと一緒に基板内に製造するときは、シリコン基板等の半導体基板を基板側壁として用いている。これに対して本実施形態では

、半導体基板内に凹部を形成し、その凹部にポリマーを充填して、インプリント法によってポリマー内に凹部（第２凹部）を形成する。この第２凹部がこれまでに述べた加速度センサやマイクロホンデバイスの貫通孔（凹部）に相当する。

【０６６２】

図６０（ａ）において、半導体基板６１１においてＩＣ等の能動デバイスを作製する領域をＡ、本発明のセンサを作製する領域をＢとする。領域Ｂにおいて、センサを形成する領域において基板６１１をエッチングして薄くする。これは、本発明のセンサ領域とＡ領域を同じレベルにすることと、ポリマーを厚く形成しやすくすることが目的である。

【０６６３】

図６０（ａ）に示すように基板内の圧電デバイスを形成する領域６１１のＢ内に凹部６１４を形成する。フォトリソ法やインプリント法を用いてレジストパターンを形成して、ウエットエッチングまたはドライエッチングで凹部６１４を形成する。ポリマーが凹部６１４内に入りやすくするために凹部に斜面６１６（破線で示す）を形成しても良い。たとえば基板６１１が（１００）シリコン基板の場合において、ＫＯＨ溶液でエッチングすると傾斜した斜面｛（１１１）面｝を得ることができる。あるいはフッ硝酸系エッチング液によって等方性エッチングが可能であり、またドライエッチングでも等方性エッチングが可能である。

【０６６４】

次に図６０（ｂ）に示すようにポリマー６１５を塗布等して凹部６１４に厚く積層する。ポリマー６１５を塗布前に基板６１１上に絶縁膜を形成しても良い。この後熱処理を行ない軟化させて、図６０（ｄ）に示すようにこのポリマー６１５にモールド６１７の凸状パターン６１９を押しつける。ポリマー６１５を硬化させた後モールド６１７を引き抜くと、基板６１１内の凹部領域６１４内の厚く積層したポリマー６１５内に凹部６２１が形成される。｛図６１（ｅ）｝このように基板６１１に凹部（第１凹部）６１４を形成して、この部分に塗布されたポリマー６１５内に凹部（第２凹部）６２１を形成することにより、半導体基板６１１内にセンサを形成することができる。

【０６６５】

図６０（ｂ）においてポリマー塗布前に絶縁膜を形成してポリマー６１５との密着性等を改良しても良い。ポリマー６１５はシート状のポリマーを付着させて軟化させて基板６１１内の凹部６１４へポリマーを入れても良い。凹部（第１凹部）６１４の深さは、センサの容量空間（第２凹部）の深さまたは中央の空洞（第２凹部）の深さによって決定する。これらの第２凹部の深さをＨ１としたとき、第１凹部の深さＨ０はＨ１より約１～５０μｍ深くするのが良い。（厳密には、Ｈ１には基板表面からの厚み分が加わる。）

ポリマー６１５は、硬化系から分類すれば、熱可塑性樹脂、熱硬化性樹脂、または紫外線硬化性樹脂である。たとえば、フッ素樹脂フィルム、ポリエチレンフィルム、ＰＭＭＡ（ポリメチルメタクリレート）、ポリカーボネート、ポリスチレン、アクリル樹脂、ABS樹脂、塩化ビニル、液晶ポリマー、ポリビニルアルコール（ＰＶＡ）、ポリプロピレン（ＰＰ）、ポリエチレン（ＰＥ）、Ｎ－メチルー２－ピロリドン（ＮＭＰ）、アクリル樹脂（ＰＭＭＡ）、ポリジメチルシロクサン（ＰＤＭＳ）、ポリイミド樹脂、ポリ乳酸、各種ゴム（天然ゴムや合成ゴム）、あるいはポリフッ化ビニリデン（ＰＶＤＦ）、フッ化ビニリデン－トリフルオロエチレン（ＶＤＦ／ＴｒＦＥ）共重合体、フッ化ビニリデンテトラフルオロエチレン（ＶＤＦ－ＴｅＦＥ）等の強誘電性高分子、シアン化ビニリデン－酢酸ビニル共重合体、ナイロン－１１等の極性高分子等の圧電性高分子など種々の高分子材料である。

【０６６６】

これらの材料を溶剤等で溶解した溶液を塗布・滴下してポリマー膜層を作り、必要ならプリベーク等した後にモールドをこのポリマー膜層６１５に押し入れる。その後、光硬化性樹脂であれば紫外線等の光照射を行ないポリマーを硬化させたり、熱硬化性樹脂であれば硬化温度以上の熱処理でポリマーを硬化させたり、熱軟化性（熱可塑性）樹脂であれば一度軟化温度以上にしてポリマーを軟化させた後軟化温度以下に温度を下げてポリマーを硬

化させたりする。あるいは、熱軟化性樹脂シートの場合は、軟化温度以上にしてポリマーを軟化した後モールドを押し入れた後軟化温度以下でポリマーを硬化させる。

【０６６７】

すなわち、図６０（ｃ）に示すように、凹部形成用のモールドパターン６１９が形成されたモールド６１７を基板６１１の凹部６１４に形成されたポリマー６１５にプレスする。たとえば、ポリマー６１５は熱可塑性樹脂（ガラス転移温度Ｔｇ）であり、Ｔｇより高い温度でポリマー６１５内に押し込む。モールド全体６１７をポリマー６１５中に全部入れて押し込んでも良いし、少しの隙間をあけてポリマー６１５中に入れても良い。隙間をあける場合には、ポリマー６１５は硬化後体積変化するので、その体積変化を考慮して隙間の間隔を選定する。熱可塑性樹脂として、具体的にはポリカーボネート（ＰＣ）、アクリル（ＰMMA）、ポリ乳酸（ＰLA）、ポリエチレンテレフタレート（ＰＥＴ）、ポリスチレン（ＰＳ）、液晶ポリマー（ＬＣＰ）、ポリ塩化ビニル（ＰＶＣ）、ポリアセタール（ＰＣＭ）、ポリプロピレン（ＰＰ）各種ゴム（天然ゴムや合成ゴム）、等が挙げられるが、これらに限定されない。ポリマー６１５は、フェノール樹脂、エポキシ樹脂、メラミン樹脂、ポリイミド等の熱硬化性樹脂でも良いが、一度硬化した後は熱を加えても軟化できないことに注意する必要がある。熱可塑性樹脂の場合は、何度でも軟化できるので、たとえばパターン崩れが発生しても再度軟化させてモールを押し込めば良い。

【０６６８】

モールド６１７のパターン６１９をポリマー６１５に押し込んだ後、冷却しＴｇより低くするとポリマー６１５が硬化する。その後、モールド６１７を引き上げると、図６０（ｅ）に示すように、ポリマー６１５内にモールド６１７のパターン６１９が転写され、凹部６２１（６２１－１、２、３）が形成される。モールドをポリマーに挿入前にモールド表面に離型剤を塗布等しておけばポリマーを硬化後に硬化したポリマーからモールドを分離することが容易となる。

【０６６９】

紫外線硬化型のポリマーを用いれば常温でもポリマー６１５を硬化させることができる。紫外線を照射すると硬化するＵＶポリマー６１５を用いて、モールド６１７および６１９をポリマー６１５内に押し込んだ後で、モールド６１７、６１９を通して、および／または基板６１１、絶縁膜６１３を通してポリマー６１５を硬化できる波長の光を照射する。この波長の光は紫外線やγ線やＸ線等が多い。従って、モールド６１７、６１９や基板６１１、絶縁膜６１３はこれらの光が透過できる材料を用いる。たとえば、ガラス製や石英製である。紫外線照射によりポリマー６１５が硬化した後で、モールド６１７および６１９を引き抜くと、凹部６２１が形成される。モールド６１７および６１９にポリマー６１５が付着してパターン崩れが発生しないように、モールド６１７および６１９をポリマー６１５に入れる前にモールド６１７および６１９の表面に離型剤を塗布しても良い。あるいはモールド６１７および６１９の表面にフッ素樹脂等をコーティングしても良い。この後、さらに硬化を確実にするために熱処理を行なう場合もある。

【０６７０】

この後、基板６１１の表面に形成されたポリマー６１５Ｓや凹部６１５の底部に形成されたポリマー６１５Ｂを除去しても良い。たとえば、酸素プラズマによる異方性エッチングを基板全面（ポリマー６１５上面から全面）で行なえば良い。全面異方性エッチングであるから、凹部底部のポリマー６１５Ｂだけでなく、ポリマー６１５Ｓもエッチングされるので、全体のポリマー６１５の厚みが減少するが、凹部６２１の形状やポリマー側壁６１５（６１５－１～３）の形状は維持される。ただし、凹部底部のポリマー６１５Ｂを基板内全体で除去するには、オーバーエッチングが必要となる。先にポリマー６１５Ｂがエッチングされた所は、下地の絶縁膜６１３（絶縁膜６１３がない場合は基板６１１）が露出するが、絶縁膜６１３や基板６１１がシリコン酸化膜系であれば酸素プラズマでは殆どエッチングされないし、シリコン窒化膜系でも余りエッチングされない。一方ポリマー上面はエッチングされるので、余りオーバーエッチングを行なうと凹部深さH1が減少する。従って、オーバーエッチング量を小さくするために、酸素プラズマによるポリマーの異方

性エッチング量のバラツキを小さくすると同時に凹部底部のポリマー６１５Ｂの厚みをできるだけ小さくする必要がある。モールドパターン６１９の深さバラツキを小さくするとともに、モールド本体６１７の平坦度のバラツキも小さくし、さらにモールドのプレス圧力が基板全体で均一になるようにする。モールドのプレス圧力が基板全体で均一にするには、モールドパターン６１９を基板全体で均一に配置しておくと良い。さらに、凹部底部のポリマー６１５Bがエッチングされ下地が露出し始めると、ＣＯ等の反応種が少なくなるので、その量をセンシングしてエンドポイントを決めることもできる。

【０６７１】

中央に形成された凹部６２１－１は、マイクロホンであれば音波導入用であり、加速度センサであれば加速度を受ける部分または液体を入れる部分である。この中央の凹部６２１－１を囲んでポリマー基板側壁６１５－１、６１５－２が配置される。このポリマー基板側壁６１５－１、６１５－２が音波や加速度によって変形するダイヤフラムとなる。その外側に容量空間となる凹部６２１－２、６２１－３があり、この容量空間を囲んでポリマー基板６１５－３、６１５－４が存在する。これらのポリマー基板６１５－３、６１５－４は半導体基板６１１に規制されているので、加速度や音波によっても殆ど変形しない。このように基板凹部（第１凹部）内に形成されたポリマー中へ形成された凹部（第２凹部）を用いた本発明のセンサは、これまでに説明した基板内に形成した貫通孔や凹部を用いた本発明のセンサと構造は同じである。尚、ポリマー内の凹部はインプリント法で形成したが、通常のフォトリソ法およびエッチング法でも形成できることは言うまでもない。

【０６７２】

この後のプロセスはこれまでに説明した本発明のセンサ製造プロセスと同様である。すなわち、図６０（ｆ）に示すように凹部６２１および基板上に絶縁膜６２３を形成する。この絶縁膜はシリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜等でＣＶＤ法やＰＶＤ法で積層する。絶縁膜の厚みは約０．１μｍ～１．０μｍである。次に導電体膜６２５を積層し、所望のパターニングを行ない、電極・配線６２５（６２５－１、２、３、４）を形成する。導電体膜６２５は、アルミニウム、銅、鉄、亜鉛、金、白金、チタン、タングステン、モリブデン、クロウム、タンタル、鉛、スズ等の金属、またはこれらの合金、その他の各種合金、あるいは導電性ポリマー等であり、ＰＶＤ法やＣＶＤ法、イオンプレーティング法、メッキ法等で形成する。絶縁膜６２３は導電体膜６２５との密着性向上や絶縁性確保の目的であるが、ポリマー６１５は絶縁体であるため、これらの目的が達成できれば、絶縁膜６２３は不要である。導電体膜の厚みは約０．１μｍ～２．０μｍである。導電体膜のパターニングはこれまでに説明したように、電着法や、感光性シートを用いる方法、感光性膜をＣＶＤ法やＰＶＤ法で形成する方法、あるいは通常の塗布法などで行なうことができる。

【０６７３】

凹部６２１－２において、電極・配線６２５－１と６２５－２でコンデンサを形成する。また凹部６２１－３において、電極・配線６２５－３と６２５－４でコンデンサを形成する。次に絶縁膜６２７を積層する。この絶縁膜は導電体膜６２５を保護するためで、シリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜等でＣＶＤ法やＰＶＤ法で積層する。この絶縁膜の厚みは約０．１μｍ～２μｍである。次に薄板６２９を付着させ、凹部６２１をカバーする。必要な開口部および通気孔６３１、６３２を形成する。あらかじめ開口部および通気孔６３１、６３２を形成した薄板６２９を付着しても良い。薄板の厚みは、付着前は好適には約０．０５ｍｍ～１ｍｍであるが、付着後に研磨や貼り合わせ基板を用いた方法でもっと薄くすることもできる。

【０６７４】

基板６１１の表面の薄板の開口部６３２の領域で、必要な場合には絶縁膜６２７に窓開けを行ないコンタクト孔６３３を形成する。このコンタクト孔に再配線をしても良いし、ワイヤボンドやバンプを形成して、他のデバイスと接続することもできる。また導電体膜６２５は、半導体基板に作製した他のデバイス（トランジスタ、ＩＣ、抵抗等）と兼用も可能なので、本発明のセンサ電極・配線とこれらのデバイスの配線と直接接続することも可

能である。

【０６７５】

ポリマー内に形成した本発明のコンデンサにおいて、（ポリマー）基板側壁６１５－１や６１５－２はポリマーであるから、シリコン等の半導体基板と比較するとヤング率が非常に小さい。（シリコンのヤング率約１３０ＧＰａ、ポリマー約０．１～５ＧＰａ、ゴム約０．０１～０．１ＧＰａ）前述した式｛ｙ0＝β＊Ｆ＊ｓ^{4}／（Ｅｔ^{3}）｝から分かるように、基板側壁の変形量はヤング率に反比例するので、ヤング率の小さな材料を使用すれば、コンデンサ容量の変化量を大きくすることができる。あるいは同じ変化量にするためにサイズを小さくできる。たとえば、ＰＥＴではヤング率が約３ＧＰａであるから、シリコンのヤング率（約１３０ＧＰａ）の１／４０である。

【０６７６】

図６０に示すインプリント法を用いた本発明のセンサの製造方法は、基板内に作製した凹部内のポリマーだけでなく、基板上に作製したポリマーにも使用できることは言うまでもない。

【０６７７】

図６１は、本発明の加速度センサの別の実施形態を示す図である。本実施形態は、基板に導電体基板を用いて、導電体基板内に貫通孔を形成し、その貫通孔を上下の絶縁体基板（薄板）でカバーするものである。導電体基板７１１に平行な平面図である図６１（ａ）に示すように、導電体基板の基板側壁７１１（７１１－２）と導電体基板の基板側壁７１１（７１１－３）が平行に配置され、これらの基板側壁の間の貫通孔７１２（７１２－１）が容量空間となり、これを挟んで対向する基板側壁７１１（７１１－２）と７１１（７１１－３）が電極となり、コンデンサを形成する。

【０６７８】

図６１（ｂ）は、図６１（ａ）における基板側壁７１１（７１１－２）と７１１（７１１－３）に垂直な方向７１７の断面図を示す図である。これらの基板側壁７１１（７１１－２）と７１１（７１１－３）の下面は絶縁体基板７１３が付着しており、上面は絶縁体基板７１４が付着している。絶縁体基板７１４には各基板側壁７１１（７１１－２）と７１１（７１１－３）と付着している領域の一部にそれぞれコンタクト孔７１６、７１８が形成され、コンタクト孔内およびその上にそれぞれ導電体膜７１７、７１９が形成され電極・配線を形成している。（図６１（ａ）では、コンタクト孔７、導電体膜は破線で示す。）各基板側壁７１１（７１１－２）と７１１（７１１－３）は貫通孔７１２を挟んでセンサパッケージ（センサＰＫＧ）の枠基板７１１（７１１－１）に囲まれている。

【０６７９】

図６１から分かるように、基板側壁７１１（７１１－２）、７１１（７１１－３）、および枠基板７１１（７１１－１）は基板７１１内では完全に分離していて、上下面が絶縁体基板７１４、７１３に付着した構造となっている。従って、これらの基板側壁７１１（７１１－２）、７１１（７１１－３）、および枠基板７１１（７１１－１）は電気的に接続していない。加速度を受けないとき、基板側壁７１１（７１１－２）および基板側壁７１１（７１１－３）の対向面は平行になっているので、基板側壁７１１（７１１－２）および基板側壁７１１（７１１－３）は電極間距離ｄがｄ１の平行平板型のコンデンサ電極となっている。一方の電極となる基板側壁７１１（７１１－２）はコンタクト孔７１６を通じて導電体膜電極・配線７１７と接続し、他方の電極となる基板側壁７１１（７１１－３）はコンタクト孔７１８を通じて導電体膜電極・配線７１８と接続しているから、導電体膜電極・配線７１７および導電体膜電極・配線７１８に一定電圧を印加すれば、静電容量Ｃを測定できる。電極間距離ｄがｄ１のときの静電容量Ｃ０は、電極面積をＳ０とすれば、Ｃ０＝ε・ε0・Ｓ0／ｄとなる。（基板側壁の長さをｋとすれば、Ｓ0＝ｋｅである。）

【０６８０】

基板側壁７１１（７１１－２）の側面に垂直方向（７１７の方向）の加速度を受けて基板側壁７１１（７１１－２）に力が加わると、基板側壁７１１（７１１－２）は上下面だけ

が絶縁体基板７１４および７１３に規制され（他の規制はない）、かつ、基板側壁７１１（７１１－２）の厚み（幅）ｎ（ｎ１）が薄い（基板厚みｅに対して薄い。たとえば、基板がシリコン基板であり、ｅ＝５００μｍであるときは約１００μｍ以下）ので、基板側壁７１１（７１１－２）は湾曲する。この基板側壁７１１（７１１－２）と対向する基板側壁７１１（７１１－３）の厚み（幅）ｍ（ｍ１）は厚い（基板厚みｅに対して厚い。たとえば、基板がシリコン基板であり、ｅ＝５００μｍであるときは約１００μｍ以上）ので、基板側壁７１１（７１１－２）の変形量に対して殆ど変化がない。従って、電極間距離ｄはｄ１から変化し、たとえば図６１において左向きの加速度ならばｄ＜ｄ１となるから、コンデンサ容量が大きくなり、右向きの加速度ならばｄ＞ｄ１となるから、コンデンサ容量が小さくなる。（尚、基板側壁７１１（７１１－２）は湾曲しているので、ｄは一定ではなく、容量計算では積分して計算した値と、実測値から加速度の大きさを求める。）

【０６８１】

導電体基板７１１はたとえば、不純物濃度が高いシリコン基板である。Ｎ型シリコン基板では不純物濃度が10^{19}／cm3以上になると抵抗率が０．０１Ωcm以下となるので導電体基板と考えて良い。また、P型シリコン基板では不純物濃度が2×10^{19}／cm3以上になると抵抗率が０．０１Ωcm以下となるので導電体基板と考えて良い。あるいは、他の半導体基板でも抵抗率が低いものを使用することができる。導電体基板７１１はあるいは、銅、アルミニウム、鉄、チタン、ニッケル、亜鉛、鉛、スズ、銀、金、タングステン、モリブデン、タンタル、コバルト等の金属や合金である。導電体基板７１１はあるいは、導電性ポリマー等や、グラフェンやカーボンナノチューブ等も使用できる。導電体基板でない場合でも、貫通溝を形成後、貫通溝の周りに導電体膜を積層することによって、同様の構造の圧力センサを作製できる。

【０６８２】

図６１に示す加速度センサでは、一方向の加速度しか検出できないが、このような構造のセンサを種々の方向へ合わせて作成すれば、種々の方向の加速度を検出できる。たとえば、基板側壁７１１－２および７１１－３のコンデンサを一組として、これらを種々の方向を有するように配置し、それら全体を枠基板７１１－１のような枠で囲めば、種々の方向の加速度を検出する加速度センサPKGを作製できる。尚、図６１（ｂ）に示すように通気孔７２１をあけておけば外界との圧力差をなくすことができる。たとえば、加速度によって内部の気圧が変化する場合があるが、これらの変化を小さくすることができる。しかし、水分等の浸入が予想される場合には、このような通気孔７２１をあけずに完全密閉した貫通孔空間７１２を作製できるので、耐環境性に優れた加速度センサPKGを実現できる。内部の気圧変化をなくすために、貫通孔空間７１２を真空に完全密閉すれば良い。これは、薄板７１３および７１４を基板７１１に付着して密閉するときに、真空中でプロセス（付着工程）を行なうことによって実現できる。

【０６８３】

破線で示す７１５はスクライブラインであり、たとえばシリコンウエハに本発明の加速度センサPKGを多数（図６１に示すパターンをつなげてゆく）作製し、このスクライブライン７１５に沿ってたとえばダイシングソーやダイサーでチップ化すれば良い。

【０６８４】

図６２は、導電体基板を使用した加速度センサの別の実施形態を示す図である。本実施形態は、図５３で説明した実施形態と類似するが、導電体基板を使用するため基板側壁上に導電体膜を形成しなくても良い。従って、図６１で説明した場合と同様にプロセスが非常に簡単である。図６２に示すように、中央に断面が矩形状（好適には断面形状が正方形形状）の角柱形状の貫通孔７３２（７３２－１）が存在し、その貫通孔７３２（７３２－１）の周りに相似形の基板側壁７３１（７３１－２）が囲み、さらにその周りに貫通孔７３２が取り囲んでいる。断面が矩形形状の基板側壁７３１（７３１－２）の４つの各面７３１－２（７３１－２－１、２、３、４）に対して、貫通孔７３２を挟んで、厚い基板側壁７３１（３、４、５、６）が配置されている。これらの基板側壁７３１－２（７３１－２

－１、２、３、４）と厚い基板側壁７３１（３、４、５、６）は対向電極となり、貫通孔７３２（７３２－２、３、４、５）を容量空間とするコンデンサを形成する。

【０６８５】

基板側壁７３１－２（７３１－２－１、２、３、４）は厚み（幅）が薄いので加速度に伴う力によって変形するが、これらの基板側壁７３１－２（７３１－２－１、２、３、４）と対向する基板側壁７３１（７３１－３、５、４、６）は厚み（幅）が厚いので加速度に伴う力によって殆ど変形しないので、これらのコンデンサの容量が変化する。基板７３１の上下に絶縁体基板（薄板）７３９、７３８が付着しており、基板側壁７３１（７３１－３、５、４、６）上に付着した絶縁基板（薄板）７３９に開けられたコンタクト孔７３６（７３６－２，３等）に積層されパターニングされた導電体膜・電極・配線７３７（７３７－２，３等）と、基板側壁７３１－２上に付着した絶縁基板（薄板）７３９に開けられたコンタクト孔７３６（７３６－１）に積層されパターニングされた導電体膜・電極・配線７３７（７３７－１）との間に一定電圧を印加すれば、これらのコンデンサの個々の容量変化を測定できる。

【０６８６】

図６２に示すコンデンサは９０度間隔で４つ配置されているので、これらの４つの方向は確実に加速度を検出することができる。その他の方向についても、それぞれのコンデンサの容量の大きさを比較することによって、ある程度まで正確に加速度の向きを検出することができる。その向きをさらに正確に求めるには、矩形形状よりも多角形形状としていけば良い。尚、加速度によって、厚い側壁を有する基板側壁７３１（７３１－３、４、５、６）をできるだけ変形させないようにするために、図６２（ａ）に示すように、コンデンサ電極面積に関与しない部分をたとえば破線で示すような領域まで広げて、基板側壁と絶縁基板７３８および７３９との付着面積を増大させると良い。これらの厚い側壁を有する基板側壁７３１（７３１－３、４、５、６）の外側に貫通孔７３２をはさんで枠基板７３１（７３１－１）が取り囲んでいる。尚、必要な場合には、図６２（ｂ）に示すように、貫通孔に通気孔７４１、７４２を形成することもできる。（図６２（ｂ）は、図６２（ａ）における一点鎖線７３５に沿った断面図である。ただし、図６２（ａ）では、通気孔、コンタクト孔、導電体膜・電極・配線は記載していない。）

【０６８７】

中央の貫通孔７３２－１に重い液体を入れることによって、前述したように、加速度の検出感度を大きくすることができる。基板側壁７３１－２（７３１－２－１、２、３、４）は全体が同電位となっているので、液体が導電性を有するものでも問題ない。液体の重さに対する力（Ｆ＝ｍα）が基板側壁７３１－２（７３１－２－１、２、３、４）に作用するので、加速度による変形量が大きくなる。

尚、図６２においては４つの厚い基板側壁を使用しているが、これらのうちの１つ、または２つ、または３つでも加速度を検出できることは当然である。

【０６８８】

図６２に示す構造は、図４５に類似する構造とすることによってマイクロホンデバイスにも使用することができる。すなわち、中央の貫通孔７３２へ音波を導入することによって、基板側壁７３１－２（７３１－２－１、２、３、４）を振動させ、その振動に伴い基板側壁７３１－２（７３１－２－１、２、３、４）と、これと対向する基板側壁７３１－３、５、４、６）との間のコンデンサの容量が変化する。この信号変化を測定して音波を検出することができる。すなわちマイクロホンデバイスとなる。中央の貫通孔７３２－１をカバーする絶縁体基板７３８、または７３９の一部または全部に音波導入用の開口部を設けて音波が貫通孔７３２－１に効果的に導入されるようにする。また基板側壁７３２の外側の貫通孔７３２（７３２－２、３、４，５、６）にも振動した空気が抜けやすいような空気抜け孔を設けることが望ましい。ただし、貫通孔７３２（７３２－２、３、４，５、６）が真空の場合には空気振動はないので、（当然だが）このような孔は必要はない。尚、マイクロホンデバイスの場合も、厚い基板側壁７３１（３、４、５，６）は１つでも、２つでも、３つでも良い。また、これらの基板側壁は接続していても音波検出は可能であ

る。さらに枠基板７３１－１とこれらの基板側壁とは接続しても良い。また、マイクオホンデバイスでは加速度の力はかからないので、余り厚くする必要がないので、これらの基板側壁および枠基板を小さくできる。

【０６８９】

図６３は、本発明の加速度センサの別の実施形態を示す図である。本実施形態では、中央の貫通孔は断面が円形形状の円柱形状であり、その半径はｒ１である。その周りを断面が半径ｒ２の円形形状の円柱形状を有する基板側壁７５１（７５１－２）が囲んでいる。従って基板側壁７５１（７５１－２）の厚み（幅）はｒ２－ｒ１である。そのまわりを断面が半径ｒ３の円形形状の円柱形状を有する貫通孔７５２（７５２－２）が囲んでいる。この貫通孔７５２を内側面の断面形状が円形の円柱形状であって、幾つかに分割された厚い基板側壁７５１（７５１－３、４、５、６、７、８、９、１０）が取り囲んでいる。これらの基板側壁７５１（７５１－３、４、５、６、７、８、９、１０を貫通孔７５２が取り囲んでいて、その周りを枠基板７５１（７５１－１）が囲んでいる。図６３は平面構造であるが、断面構造は図６１や図６２と同様である。基板７５１は導電体基板であり、円環状の一方の電極７５１－２とこれと対向する半径ｒ３の円形状の側面電極である基板側壁７５１（７５１－３、４、５、６、７、８、９、１０）とは容量空間を７５２－２とするコンデンサを形成している。

【０６９０】

加速度がないときは、基板側壁７５１－２は変形しないので、コンデンサ電極間距離はｒ３－ｒ２となる。加速度を受けると円環状の基板側壁７５１－２が変形する。加速度方向にある基板側壁７５１－２の変形が大きくなるので、その変形の大きい部分と対向する厚い基板側壁７５１（７５１－３、４、５、６、７、８、９、１０）のうちのどれかのコンデンサ容量が大きく変化する。この変化方向が加速度の方向であり、コンデンサ容量の変化量から加速度の大きさが分かる。ただし、これだけでは加速度の方向は、分割した基板側壁７５１（７５１－３、４、５、６、７、８、９、１０）のどれかの方向であり、一定の幅がある。そこでもっと正確な方向を知るには、隣接する基板側壁電極におけるコンデンサ容量を比較して求めることができる。もっと正確に知るには、円環状の電極７５１－２に対向する外側の電極をもっと細かく分割すれば良い。図６３では８分割している。また、前述したように、中央の貫通孔に重い液体を入れておけば、基板側壁７５１－２の変形量が大きくなるので、加速度に対する検出感度を高めることができる。

【０６９１】

ｒ１＝１００μｍ、ｒ２＝２０μｍ、ｒ３＝１５０μｍとして、全体のパッケージサイズ（枠基板のサイズ）を０．５ｍｍ×０．５ｍｍ×０．４ｍｍ（厚み）とすれば、約６万個の加速度センサのチップパッケージを得ることができる。

尚図６３に示す構造もマイクロホンデバイスに使用できる。すなわち、円柱形状の貫通孔７５２－１を音波導入孔とすれば良い。外側の対向電極は分割しなくても良い。さらには枠基板と接続することもできるし、加速度による変形を考慮する必要はないので、外側の対向電極をもっと小さくできるので、枠基板の大きさ、すなわちチップＰＫＧももっと小さくすることができる。

【０６９２】

次に導電体基板を用いた本発明の力量センサを作製するプロセスを説明する。図６４は導電体基板を用いた本発明の力量センサを作製するプロセスの製造方法である。図６４（ａ）に示すように導電体基板８１１は上面（第１面）８１１－Sおよび下面（第２面）８１１－Ｂを有する。導電体基板８１１の下面８１１－Ｂに絶縁体基板８１３を付着する。導電体基板８１１に直接付着できない場合（たとえば、接着剤と基板との密着性が不十分な場合）には、たとえば絶縁膜８１２を積層した後に絶縁体基板８１３を付着する。この付着方法は接着剤を用いる方法、常温接合方法、高温（融着）接合方法、あるいは静電接合（陽極接合）などがある。導電体基板８１１の厚みは、力量センサの特性（基板側壁の変形量）などによって決定されるが、たとえば０．１ｍｍ～２．０ｍｍの厚みである。絶縁膜８１２はシリコン酸化膜やシリコン窒化膜、シリコン酸窒化膜などである。

【０６９３】
この絶縁体基板８１３は貫通孔を形成したときに基板側壁を保持する役割を果たす。また貫通孔をエッチングして形成した時のエッチングストッパーとなる。次に導電体基板８１１の上面８１１－S上に貫通孔形成用の感光性膜８１５をパターニングする。導電体基板８１１上に感光性膜８１５を形成し、フォトリソ法によって貫通孔を形成する領域を開口する。基板側壁を形成する領域は感光性膜を残す。感光性膜８１５を直接導電体基板８１１に形成できない場合（たとえば、感光性膜８１５と導電体基板８１１との密着性が悪い場合や感光性膜８１５が貫通孔を形成時にエッチングされなくなるかパターン形状が悪くなる場合）、導電体基板８１１上に絶縁膜８１４を形成しても良い。感光性膜８１５の厚みは、貫通孔形成時の導電体基板８１１と感光性膜８１５のエッチング選択比によっても決定されるが、エッチング選択比がｍの場合導電体基板８１１の厚みの１／ｍ以上の厚みが必要となる。たとえば、導電体基板８１１の厚みが５００μｍ、ｍ＝５０の場合、感光性膜の厚み（感光性膜８１５をパターニング後の熱処理した後、すなわちエッチング直前の厚み）は１０μｍ以上必要である。
【０６９４】
感光性膜８１５をパターニング後熱処理して感光性膜８１５を硬化した後、感光性膜８１５のない開口部にある導電体基板８１１をエッチングする。このエッチングは異方性エッチングで最初の感光性膜８１５のパターン通りに形成することが望ましい。感光性膜８１５のパターンも垂直か垂直に近い形状が望ましく、導電体基板８１１を垂直か垂直に近い形状にエッチングする。絶縁体膜８１４が存在する場合は絶縁体膜８１４も垂直パターン形状にエッチングすることが望ましい。導電体基板８１１がシリコン基板（低抵抗）であるときは、ボッシュ法や誘導結合プラズマＲＩＥ法（ＩＣＰ－ＲＩＥ）、電子サイクロトロン共鳴ＲＩＥ（ＥＣＲ－ＲＩＥ）法などを使用することができる。エッチング後の断面形状模式図が図６４（ｂ）である。
【０６９５】
導電体基板８１１が深さ方向（基板面に垂直方向）に全部エッチングされると、絶縁体基板８１３が露出する。（絶縁膜８１２が介在する場合は、絶縁膜８１２が露出し、オーバーエッチングによって絶縁膜８１２が深さ方向に全部エッチングされると絶縁体基板８１３が露出する。）導電体基板８１１と絶縁体基板８１３（または絶縁膜８１２）は異なる材質であるから、エッチングガス等の条件を的確に選定すれば、導電体基板８１１と絶縁体基板８１３とのエッチング選択比（これをｎとする）を充分大きく取れる。通常貫通孔を完全に形成（基板内の貫通孔を全部）するには、オーバーエッチングとして基板厚みの５％～２０％は必要であるから、たとえば基板厚みを５００μｍとすれば、２５μｍ～１００μｍの基板８１１がエッチングされる計算となる。ｎ＝５０とすれば、オーバーエッチングによって、絶縁体基板は０．５μｍ～２μｍエッチングされる計算となる。絶縁体基板８１３の厚みは１０μｍ～５００μｍ、好適には５０μｍ～２００μｍであるから、絶縁体基板に孔が開くことはない。また絶縁膜８１２がある場合、絶縁体膜８１２の厚みは０．１μｍ～２μｍ程度であるから、絶縁体膜８１２は全部エッチングされる場合もある。
【０６９６】
この導電体基板８１１のエッチングによって、貫通孔８１６（８１６－１、２、３、４）は形成される。これらの貫通孔８１６（８１６－１、２、３、４）は、たとえば図６２における貫通孔７３２（７３２－１、２、３）、７３２などに対応する。また、基板側壁８１１（８３１－１、２、３、４）は、たとえば図６２における基板側壁７３１－２、７３１－３、７３１－５、７３１－１などに対応する。貫通孔８１６が形成された後感光性膜８１５をリムーブし、必要なら絶縁膜８１４をエッチングする。その後、図６４（ｃ）に示すように、必要な場合は導電体基板８１１の表面（貫通孔内の露出した基板面を含む）を保護するために絶縁膜８１８を積層し、絶縁体基板８２１を基板８１１の上面に付着させる。この付着方法も絶縁体基板８１３の付着方法と同じ方法で行なうことができる。絶縁膜８１８の厚みは０．１μｍ～２．０μｍ程度である。絶縁膜８１４をエッチング除去

し、絶縁膜８１８を積層せず、直接導電体基板８１１に絶縁体基板８１８を付着させても良い。たとえば、導電体基板８１１がシリコン基板で絶縁体基板がガラス基板であるときは、陽極接合法によって、強固に付着することができる。

【０６９７】

次に、図６４（ｄ）に示すように、絶縁体基板８２１や絶縁膜８１８、８１４にコンタクト孔８２３（８２３－１、２）を空けて、導電体基板８１１の上面を露出させた後、これらのコンタクト孔８２３に導電体膜を積層し、導電体膜・電極・配線パターン８２４（８２４－１、２）を形成する。これらの２つの導電体膜・電極・配線パターン８２４（８２４－１、２）の間で、容量空間を貫通孔８１６（８１６－２）とするコンデンサが形成される。また、貫通孔８１６への通気孔８２２（８２２－１、２）を絶縁体基板に開けることもできる。絶縁体基板８２１にコンタクト孔や通気孔を形成する方法として、フォトリソ法を用いてドライエッチングやウエットエッチングで形成する方法がある。絶縁体基板８２１がガラス基板である場合、ドライエッチングではＣＦ４やＣ２Ｆ６等のガスを用いたプラズマエッチングがある。ウエットエッチングではＨＦ系のエッチング液を用いてエッチングすることができる。あるいは、レーザーや高圧水流を用いて絶縁体基板に窓開けを行なう方法もある。尚、事前にコンタクト孔や通気孔を形成した絶縁体基板を付着しても良い。この方法によれば、絶縁体基板にコンタクト孔や通気孔を形成するプロセスは別工程となるので、プロセス時間を短縮できるというメリットもある。さらに通気孔８２５を絶縁体基板８１３に形成することもできる。

以上のようなプロセスで本発明の導電体基板を用いたセンサ（たとえば、加速度センサやマイクロホンデバイス）を作製できる。このプロセスは非常に短いのでプロセスコストも非常に小さくなる。

【０６９８】

図６５は絶縁体基板または半導体基板を用いた本発明のセンサを形成する方法を示す図である。図６４と異なるのはコンデンサ電極・配線となる導電体膜を形成するプロセスを使用することであるが、プロセスは非常に簡単である。図６４と類似するプロセスが多いので詳細なプロセスの説明は省略するが、図６４で説明した内容から簡単に類推できる。図６５（ａ）に示すように、基板９１１の下面９１１－Ｂにサポート基板９１３を付着させる。必要な場合には絶縁膜９１２を介在させる。基板９１１の下面９１１－Ｓに感光性膜９１５を形成し、貫通孔形成用のパターニングをフォトリソ法により行なう。必要な場合には絶縁膜９１４を介在させる。感光性膜９１４は感光性シート膜（ドライフィルム）を付着したり、あるいは感光性膜を塗布した後、熱処理（プリベーク）して形成する。基板９１１は絶縁体基板または半導体基板である。（導電体基板でも良いが、導電体基板の場合は図６４で例示した方法でプロセスできる。）絶縁体基板として、たとえば、ガラス基板、石英基板、セラミック基板、高分子樹脂基板、プラスチック基板、ゴム基板などである。半導体基板として、たとえば、シリコン基板、ゲルマニウム基板、炭素（ダイヤモンド、グラフェン、カーボンナノチューブ等を含む）基板等の単元素基板、炭化ケイ素（ＳｉＣ）、シリコンゲルマニウム（ＳｉＧｅ）、ガリウムヒ素（ＧａＡｓ）、インジウムリン（ＩｎＰ）、窒化ガリウム（ＧａＮ）等の二元元素基板、その他三元系以上の多元素基板等である。

【０６９９】

次に図６５（ｂ）に示すように、基板９１１をエッチングして貫通孔９１６（９１６－１、２、３、４）を形成する。これによって基板側壁９１１（９１１－１、２、３、４）を形成できる。次に感光性膜９１５をリムーブした後、図６５（ｃ）に示すように、基板９１１上に絶縁膜９１８を積層する。絶縁膜９１４は除去しても良いし、残しておいても良い。絶縁膜９１８はシリコン酸化膜、シリコン酸窒化膜、シリコン窒化膜等であり、ＣＶＤ法やＰＶＤ法、あるいは熱酸化法や熱窒化法で形成する。基板９１１が絶縁体基板であり、この後で形成する導電体膜との密着性が良い場合には、この絶縁膜９１８を形成しなくても良い。絶縁膜９１８の厚みは、１００ｎｍ～２０００ｎｍである。貫通孔９１６内にも絶縁膜が形成される。次に導電体膜９１９を積層する。導電体膜９１９は、たとえば

低抵抗多結晶シリコン（PolySi）、各種シリサイド膜、各種金属膜、各種合金膜、導電性ポリマー、導電性ゴム、導電性炭素（導電性カーボンナノチューブやグラフェンを含む）であり、CVD法、PVD法、イオンプレーティング、メッキ等で形成する。導電体膜９１９の厚みは、１００ｎｍ～２０００ｎｍである。導電体膜９１９は貫通孔９１６の内部にも積層するが、貫通孔９１６の側面全体に積層されることが望ましい。

【０７００】

導電体膜９１９は貫通孔９１６の底部９３２にも積層するが、この部分の導電体膜９１９をエッチング除去する必要がある。その方法として、図６５（ｃ）に示すように感光性膜９３０を形成し、貫通孔９１６の部分に感光性膜９３０が存在しないように感光性膜をパターニングする。この方法として、たとえば感光性ドライフィルム９３０を基板９１１上の導電体膜９１８上に付着させて、フォトリソ法によって貫通孔９１６の部分に感光性膜９３０が存在しないようにする。感光性ドライフィルム９３０がネガタイプの場合、感光性膜９３０を残す部分、すなわち基板側壁上面（基板上面）に光を照射すれば良い。感光性ドライフィルム９３０がポジタイプの場合は、感光性膜９３０を除去する部分、すなわち貫通孔上部を覆っている感光性膜９３０に光を照射すれば良い。ドライフィルムの場合は、貫通孔上部でも膜厚が余り厚くならず、プリベーク（感光性膜を露光する前に行なう熱処理）しても貫通孔内部に余り入っていかない。

【０７０１】

感光性膜９３０が塗布膜やディップ膜の場合は、貫通孔９１６内部にも感光性膜が入り貫通孔９１６で厚くなっている。従って、ネガタイプの感光性膜（レジスト）が良く、厚みの安定している基板上面において露光するだけで良く、厚みの厚い感光性膜を有する貫通孔９１６内には露光する必要がないので、簡単に所望のパターンを形成できる。基板上面では導電体膜９１９を電極、配線としてのパターニングも必要であるから、そのためのパターンも形成する。尚、ポジタイプの感光性膜（レジスト）の場合は、貫通孔９１６内の厚いレジスト内にも露光する必要があるので焦点深度の大きい光を照射することによって、貫通孔内の感光性膜を除去することができる。

【０７０２】

次に図６５（ｄ）に示すように、感光性膜９３０のエッジを垂れさせる熱処理を行なう。この熱処理によって基板側壁９１１（９１１－１、２、３、４）等の上面をカバーする感光性膜９３０が軟化して、感光性膜９３０のエッジが垂れて貫通孔９１６（９１６－１、２、３、４）の内側面側の上部に積層している導電体膜９１９を覆う（垂れた感光性膜９３１で示す）。レジストの軟化温度は、たとえば１５０℃～２００℃であり、この温度以上で熱処理することによって感光性膜９３０のエッジを垂れさせることができる。この後基板９１１の上面側から基板面に対して垂直に導電体膜を異方性エッチングする。たとえば、導電体膜がアルミニウムの場合、反応性イオンエッチング（ＲＩＥ）装置を用いて塩ｔａｔｏｅｂａ素系ガス（たとえば、Ｃｌ２やＢＣｌ３）によって垂直エッチング（異方性エッチング）できる。たとえば、導電体膜がタングステンシリサイドや低抵抗ＰｏｌｙＳｉの場合、反応性イオンエッチング（ＲＩＥ）装置を用いてたとえばハロゲン系ガス（たとえば、Ｃｌ２、ＳＦ６、ＨＢｒ）によって垂直エッチング（異方性エッチング）できる。

【０７０３】

この導電体膜の垂直エッチングによって、貫通孔９１６内の底部９３２に積層している導電体膜９１９がエッチング除去される。感光性膜９３０でカバーしている導電体膜の部分は当然にエッチングされない。貫通孔９１６の内側面に積層している導電体膜は、感光性膜で被覆されていないが、基板面に対して垂直になっているので、横方向からはエッチングされないから、エッチング後もエッチングされずに残っている。貫通孔内側面の上部に存在する導電体膜９１９は感光性膜がなければ当然エッチングされるが、感光性膜９３０のエッジ付近は垂れていて、この部分にある導電体膜９１９は、この垂れた感光性膜９１９に被覆されているので、この部分もエッチングされない。垂直方向にエッチングイオン種が貫通孔９１６内に突入してきても、この垂れた部分９３１がマスクとなり、貫通孔９

１６の側面に被覆した導電体膜９１９はエッチングされない。尚、基板側壁９１１の上面に形成する感光性膜パターンを少し大き目に形成すれば、貫通孔９１６の内側面の廂領域が増えるので、貫通孔９１６の内側面上に積層した導電体膜９１９はやはりエッチングされにくくなる。この場合も感光性膜を垂れさせる熱処理を行なえば、確実に貫通孔９１６の内側面上部の導電体膜９１９を感光性膜で確実に覆うことができる。

【０７０４】

導電体基板ではない場合でも平面的パターンは図６１（ａ）、図６２（ａ）、図６３に示す形状と同じであるから、導電体膜９１９を積層後は、コンデンサ電極となる基板側壁（たとえば、９１１－１と９１１－３）上の導電体膜９１９は貫通孔９１６の底部のみで接続しているだけである。従って、上述した導電体膜の異方性エッチングによって貫通孔９１６の底部の導電体膜９１９は除去されるので、コンデンサ電極となる基板側壁（たとえば、９１１－１と９１１－３）上の導電体膜９１９は分離する。

【０７０５】

この後、感光性膜９３０を除去して、絶縁体膜９２０を積層する。（絶縁膜９２０を形成する前に選択ＣＶＤ法やメッキ法によって導電体膜を積層すれば、エッチング中に受けた導電体膜の小さな隙間を導電体膜で埋めることができ、エッチング中に導電体膜が受けたダメッジを回復することができる。（大きな隙間には選択ＣＶＤやメッキによる導電体膜は積層しないので、導通していないパターンが導通することはない。）この絶縁膜９２０は、ＳｉＯｘ、ＳｉＯｘＮｙ，ＳｉＮｙであり、ＣＶＤ法やＰＶＤ法で積層し、膜厚が０．１μｍ～２μｍであり、導電体膜９１９を化学的および物理的および環境的に保護する。その後、薄板９２１を付着させて、（図６５（ｅ））必要なコンタクト孔９２４（９２４－１、２）や導電体膜・電極・配線９２３（９２３－１、２）や通気孔９２２を形成する。このような構造のセンサが基板９１１内に多数作製されるので、ダイサー等を用いてチップ化（個片化）すれば、多数のセンサチップＰＫＧを作製することができる。（図６５（ｆ））

【０７０６】

このように本プロセスを用いることによって、絶縁体基板や半導体基板を用いても簡単なプロセスで本発明のセンサを作製できる。このプロセスではシリコン等の半導体基板を用いているので、ＩＣやトランジスタと一緒のプロセスでセンサを作製することができる。

【０７０７】

図６６は、シリコン等の半導体基板を用いた本発明のセンサを作製する方法を示す図である。以下は半導体基板がシリコン基板であるとして説明する。図６６（ａ）に示すように、シリコン基板９５１の両面に拡散層９５２を形成する。シリコン基板がＰ型ウエハの場合は拡散層はＮ型でもＰ型どちらでも良く、シリコン基板がＮ型ウエハの場合は拡散層はＰ型でもＮ型でもどちらでも良い。拡散層９５２の不純物濃度は10^{19}／cm^3以上であることが望ましい。拡散層９５２の形成方法は、たとえばイオン注入をした後に熱処理を行なう方法、あるいはプリデポして拡散熱処理を行なう方法がある。尚、裏面の拡散層９５２は特に必要がないので形成しなくても良い。

【０７０８】

次に図６６（ｂ）に示すように、シリコン基板９５１の裏面にサポート基板９５４を付着する。必要な場合には、絶縁膜９５３を介在しても良い。シリコン基板９５１の上面に感光性膜９５６を形成し、貫通孔形成用の窓開けを行なう。必要な場合には、絶縁膜９５５を介在しても良い。感光性膜９５６のパターンにより貫通孔９６５（９６５－１、２、３）を形成する。貫通孔９６５を形成後感光性膜９５６をリムーブした後の断面図を図６６（ｃ）に示す。貫通孔９６５の上部に拡散層９５２が露出している。次に絶縁膜９５５をエッチング除去する。これによって、シリコン基板９５１の上面および貫通孔９５６の上部で拡散層９５２が全部露出する。この露出した状態で導電体膜９５７を積層する。導電体膜９５７は、シリコン基板の上面および貫通孔内部に積層され、シリコン基板９５１の上面および貫通孔９５６の上部に露出した拡散層９５２と接触する。

【０７０９】

次に導電体膜９５７を所望のパターンに形成するために感光性膜９５８をパターニングし、このパターン９５８に従って導電体膜９５７をエッチングする。｛図６６（ｅ）｝図６５では、感光性膜は基板側壁の上面をカバーし、貫通孔の側面上部を覆うようにパターニングされたが、本実施形態でも同様のパターニングも採用できるが、必ずしもそのようなパターニングをしなくても良い。すなわち、シリコン基板９５１の上面の拡散層９５２の領域内でパターニングすれば良く、シビアなマスク合わせが必要である（図６５では、貫通孔のエッジと感光性膜のエッジ合わせが必要である。）が、本実施形態ではシビアなマスク合わせは必要がない。感光性膜９５８パターンに従い導電体膜９５２をエッチングすると、図６６（ｅ）に示すように、シリコン基板上面で感光性膜９５８の存在しない領域Ａでは導電体膜９５７がエッチングされ、拡散層９５２が露出する。導電体膜９５７のエッチングは異方性(垂直)エッチングであるから、貫通孔９６５の側面に積層した導電体膜９５７は垂直方向（シリコン基板９５１面に対して）には厚いので、貫通孔側面の上部Ｃ領域では導電体膜９５７がエッチングされずに残る。すなわち、貫通孔９６５の側面に露出している拡散層９５２に導電体膜が接触した状態になっている。また、垂直エッチングであるから、貫通孔９６５の底部Ｂ領域に存在する導電体膜９５７はエッチング除去される。

【０７１０】

この後、感光性膜９５８をリムーブして、熱処理を行なうことによって、導電体膜９５７と拡散層９５２とオーミックコンタクトを得ることができる。たとえば、導電体膜９５７がアルミニウムであるときは、約３５０℃～４５０℃で熱処理（アロイ）を行なう。この後で、絶縁膜９５９を積層する。この絶縁膜９５９は導電体膜９５７や貫通孔９６５を保護し、さらに絶縁性を確保する。次に薄板９６０を付着させる。この薄板９６０はガラス基板等の透明基板を用いれば、光が通るのでマスク合わせしやすく、パターン異常などの品質検査が容易となる。薄板９６０にコンタクト孔９６１（９６１－１、２）を形成し導電体膜を積層して電極・配線９６２（９６２－１、２）を形成する。これによって、９６２－１および９６２－２が対向する２つの電極となり、貫通孔９６５－２を容量空間とするコンデンサを構成する。薄板９６０に通気孔９６３を形成して貫通孔９６５内の気圧を一定に保持できるようにしても良い。

このようにシリコン基板中に拡散層を形成することによって、簡単なプロセスで本発明のセンサを安価に作製することができる。

【０７１１】

図６７は貫通孔の内側面および基板上面に拡散層を形成する別の実施形態を示す図である。これまでの説明したプロセスと重複するプロセスの説明は省略する。図６７（ａ）はシリコン基板９７１の下面にサポート基板９７３を付着し基板９７１内に貫通孔９７４（９７４－１、２）を形成した状態を示している。必要な場合は絶縁膜９７２を介在する。貫通孔９７４内側面および基板上面、基板側壁９７１（９７１－１、２、３）の上面を露出させる。次に図６７（ｂ）に示すように、基板側壁の側面（貫通孔内側面）および基板上面のシリコン基板が露出した部分に拡散層９７５を形成する。この拡散層９７５は、たとえば、イオン注入法の後で拡散熱処理を行なって作製することができる。あるいは、たとえば、プリデポの後で拡散熱処理を行なって作製することができる。この拡散層はＰ型でもＮ型の高濃度領域のどちらでも良い。貫通孔９７４（９７４－１、２）の底部は絶縁膜９７２または絶縁体であるサポート基板９７３であるから、拡散層は形成されない。すなわち、隣接する基板側壁に形成された拡散層９７５の間では接続していないから、この後にこれらの拡散層９７５にコンタクト孔および電極・配線を形成しても、これらの電極・配線の間では電気的に導通しない。

【０７１２】

次に基板上面および貫通孔内側面および貫通孔底部に絶縁膜９７６を積層する。次に薄板９７７を基板上面に付着させる。その後コンタクト孔９７７を形成した後導電体膜を積層し、コンタクト孔内およびその上に電極・配線９７８をパターニングする。この後適度な熱処理を行なうことによって、電極・配線９７８と拡散層９７５との接続（オーミックコ

ンタクト）を行なう。この結果、電極・配線９７８と貫通孔内側面の拡散層９７５と接続する。この結果、貫通孔９７４を容量空間として、貫通孔内の対向する２つの拡散層９７５を電極とするコンデンサが形成される。

【０７１３】

図６９は、本発明のセンサの別の製造方法を示す図である。基板にヤング率の大きい材料を使用するときには、基板側壁の厚み（基板面に対して平行な方向、すなわち幅と言った方が分かりやすい）を薄く（小さく）するほど加速度や音波に対して変形量が大きくなるので、コンデンサ容量の変化量も大きくなり、感度が増大する。たとえば、シリコン基板の場合には基板側壁の厚み（幅）は、５０μｍ以下、場合によっては２０μｍ以下や１０μｍ以下となる場合もある。基板の厚みを５００μｍ～１０００μｍとすれば、貫通孔形成後の基板側壁のアウペクト比（基板側壁と基板との厚み比）は５０以上となる場合もある。基板側壁を一回で形成するとこのような細長いビルディングが形成されるので、プロセス中にわずかの力で変形する可能性がある。そこで、本製造方法では、このような高アスペクト比の基板側壁を形成するときは、サポート基板（薄板、あるいは絶縁体基板）で基板側壁の上下面を押さえた状態で形成するものである。

【０７１４】

図６９（ａ）に示すように、基板１０１１の第１面に第１のサポート基板１０１３を付着させる。絶縁膜１０１２を介在しても良い。次に基板１０１１の第２面に感光性膜１０１５を形成して貫通孔形成用の窓開けを行なう。この時絶縁膜１０１４を介在しても良い。この貫通孔形成用の窓開けでは、細い基板側壁を形成するような感光性膜のパターンは形成しない。すなわち、結果として形成される貫通孔のうち、隣接するような貫通孔形成用のパターンは形成しない。たとえば、パターンの開口部間のスペース（ここの部分が基板側壁となる）はアスペクト比が１０以上にならないようにする。たとえば、基板１０１１の厚みが５００μｍの場合は、５０μｍ以下のスペースにならないようにする。たとえば、図６２で説明したセンサでは中央の貫通孔７３２－１を開けて、その周りの貫通孔７３２－２、３，４、５はここでは開けないようにする。図６１で示したセンサでは７１２－１を開け、７１２－２はここでは開けないようにする。図６３で示したセンサでは７５２－１を開けて、その周りの７５２－２はここでは開けないようにする。次に感光性膜１０１５の開口部１０１６で露出した基板側壁１０１１を垂直エッチングし、基板１０１１の第２面に貫通する貫通溝（貫通孔）１０１７を形成する。絶縁膜１０１４が基板１０１１の第１面上に存在する場合には、この絶縁膜も異方性エッチングし、その後で基板１０１１を異方性エッチングする。

【０７１５】

次に感光性膜１０１５をリムーブした後、（主）基板１０１１の第１面上に第２のサポート基板１０２１を付着する。この付着方法はこれまでに述べた方法と同じである。第２のサポート基板１０２１も第１のサポート基板１０１３同様に絶縁体基板であることが望ましい。第２のサポート基板１０２１や第１のサポート基板１０１３が絶縁体基板以外の基板の場合には、表面に絶縁膜を積層しておく方法がある。あるいは、主基板１０１１が絶縁体基板である場合には、直接付着させることもできる。第２のサポート基板１０２１は主基板１０１１に直接付着させることもできる。その場合は絶縁膜１０１４が介在している場合にはこれを除去しておく。たとえば、主基板１０１１がシリコン基板である場合、第２のサポート基板１０２１をガラス基板（絶縁体基板）とすれば、静電接着法（陽極接合法）を用いて強固に接着することができる。この第２のサポート基板１０２１はセンサーパッケージの外側下面となるので、厚みは５０μｍ以上、好適には100μｍ以上が望ましく、３００μｍ以上とさらに厚くし頑丈なパッケージにすることもでき、センサパッケージを使用する環境によって選択すれば良い。場合によっては厚みを５０μｍ以下にしても良い場合もある。

【０７１６】

次に主基板１０１１の第２面側に付着した第１サポート基板１０１３を薄くして５０μｍ以下、好適には３０μｍ以下、もっと好適には２０μｍ以下、さらに好適には１０μｍ以

下の厚みとする。薄くする方法として、ＣＭＰ（Chemical Mechanical Polishing）法を用いる方法、ドライエッチング法、ウエットエッチング法等がある。あるいは、薄い絶縁基板との貼り合せ基板を第１サポート基板として、貼り合わせた基板を取り外して薄い絶縁基板だけを残す方法もある。この後、図６９（ｃ）に示すように、第１サポート基板１０１３上に感光性膜１０２２を形成し、所望のパターニングを行なう。このパターニングは、隣接する貫通孔の間に挟まれる薄い厚み（幅）を有する基板側壁の第２面側から第１サポート基板１０１３で押さえて、（第1面側は第２サポート基板１０２１で押さえられている）基板側壁の変形を最小限とし、所望の厚みの基板を得ることを目的とする。

【０７１７】

薄い厚み（幅）を有する基板側壁となる領域の第２面側にパターンエッジが来るようにし、エッチング後に薄い厚み（幅）を有する基板側壁の第２面側の領域が第１サポート基板１０１３に付着しているようにパターニングする。たとえば、第１サポート基板１０１３のエッチング後のエッジ位置が点線の位置、すなわち薄い厚み（幅）を有する基板側壁となる領域の第２面側上に第１サポート基板１０１３のエッチング後のエッジが来るようにする。感光性膜１０２２の露光時のマスク合わせは、第１貫通孔１０１７を形成したときのパターンに合わせることによって非常に精密なマスク合わせを行なうことができる。第１サポート基板１０１３がガラス基板であれば、合わせ時の光線が透過するので、より正確なマスク合わせを行なうことができる。感光性膜のない窓開けされた開口部１０２３から第１サポート基板１０１３のエッチングを行なう。第１サポート基板１０１３がガラス基板であるときは、ＣＦ４ガスやＣ２Ｆ６ガスを用いたドライエッチング、ＨＦ系水溶液を用いたウエットエッチング等でエッチングする。下地がシリコン酸化膜等の絶縁膜１０１２がある場合は一緒にエッチングしても良い。エッチング形状は点線で示すようにエッジがテーパー状であった方がこの後に形成する絶縁膜や導電体膜のステップカバレッジが良くなるので望ましいが、これらの膜のカバレッジが良ければ（感光性膜パターンとの寸法差が少ない）垂直エッチングでも良い。（図７０（ｃ））

【０７１８】

第１サポート基板１０１３をエッチングした後に、感光性膜１０２２をリムーブした後、第２貫通孔を形成するために感光性膜１０２５を形成しフォトリソ法を用いて所望のパターニングを行なう。このときのマスク合わせも第１貫通孔１０１７のパターンと合わせれば、基板側壁の薄い厚み（幅）を正確にコントロールできる。第１貫通孔１０１７のパターンは第１サポート基板１０１３の下にあるので、第１サポート基板１０１３を透過する波長の光を用いることによってより精度の高いマスク合わせができる。また、既にパターニングした第１サポート基板１０１３は絶縁膜１０２５にカバーされる。パターニングされた感光性膜１０２５の開口部１０２６から主基板１０１１を垂直エッチングし貫通孔（第２貫通孔）１０２７を形成する。第２貫通孔１０２７は主基板１０１１の第1面側までエッチングされる。絶縁膜１０１２が存在する場合にはまず絶縁膜をエッチング（好適には垂直エッチング）した後に主基板１０１１がエッチングされる。

【０７１９】

第２貫通孔１０２７が形成されると、第１貫通孔と第２貫通孔の間の基板側壁１０１１（１０１１－１、２）の厚み(幅)は非常に薄く（３μｍ～５０μｍ）、アスペクト比が大きいが、図６９（ｄ）に示されるように、第１面側が第２サポート基板１０２１で、第２面側が第１サポート基板１０１３で規制されて（押さえられて）いるので、基板側壁１０１１（１０１１－１、２）の変形は非常に小さくなる。尚、感光性膜１０２２を第２貫通孔用形成用パターンと同じくして、第１サポート基板１０１３をエッチングし、さらに第２貫通孔１０２７を形成しても良い。この場合には感光性膜１０２５を形成しなくても良い。

【０７２０】

次に感光性膜１０２５をリムーブした後、絶縁膜１０３１を形成する。この絶縁膜はＣＶＤ法またはＰＶＤ法で形成し、貫通孔１０２７の内部にも積層する。この絶縁膜１０２７は貫通孔内部の露出した基板１０１１を被覆し保護し、この後で形成する導電体膜の密着

性を確保し、さらに基板と導電体膜との絶縁性を確実にする。従って、主基板１０１１が導電体膜や半導体基板の場合は必要であるが、主基板１０１１が絶縁体基板であるときは必要がない場合もある。絶縁膜１０３１を形成後導電体膜１０３２をＣＶＤ法、ＰＶＤ法、イオンプレーティング法、メッキ法、あるいはこれらの組合せで形成する。

【０７２１】

貫通孔１０２７内に形成された互いに対向する導電体膜１０３２はコンデンサの電極となる。従って、貫通孔底部Ｂに形成された導電体膜１０３２を除去する必要がある。そのために、感光性膜１０３３を形成し、貫通孔１０２７に合わせたパターニングを行なう。すなわち貫通孔１０２７に形成された導電体膜１０３２の上部をカバーすると同時に貫通孔１０２７の開口部１０３４が形成されるようにする。感光性膜１０３３として感光性ドライフィルムが良い。あるいは、塗布用またはディップ用感光性膜であれば、前述したように、露光された部分が硬化し、露光されない部分が現像されるネガ型のフォトレジストが良い。また、主基板１０１１の第２面側で導電体膜１０３２を配線パターンとして使用する場合は、必要なパターニングを行ない、開口部１０３５を形成する。（図６９（ｅ））

【０７２２】

次に、パターニングされた感光性膜１０３３により導電体膜１０３２を異方性エッチングする。感光性膜１０３３が開口された１０３４や１０３５部分の導電体膜１０３２がエッチングされる。貫通孔１０２７の開口部１０３４から垂直に入射したエッチング種は貫通孔底部Ｂに積層する導電体膜１０３２をエッチング除去する。この結果貫通孔１０２７の外側側面の基板側壁の側面に積層された対向する導電体膜１０３２（１０３２－１と２、および１０３２－３と４）は分離される。第１サポート基板１０１３のエッジがテーパー化されている場合には、このエッジでの段差において絶縁膜１０１３や導電体膜１０３２のステップカバレッジが良くなる。

【０７２３】

次に感光性膜１０３３をリムーブした後、絶縁膜である保護膜１０３６を導電体膜１０３２上に積層する。次に第３のサポート基板１０３７をその保護膜１０３６上に付着させる。このとき接着剤塗布はサポート基板上の必要な部分にのみコートした後にマスク合わせしながら主基板１０１１上の導電体膜１０３２や貫通孔１０３２、１０１７に合わせながら精度良く付着させることもできる。第３サポート基板は絶縁体基板が望ましい。第３サポート基板は、センサパッケージの上面または下面の外側部材となるので、基板厚みを１００μｍ以上とすることが望ましい。使用環境によってはもっと薄くても良い。あるいは５００μｍ以上と厚くする必要がある場合もある。次に第３サポート基板にコンタクト孔１０３８を開けて、導電体膜をコンタクト孔内に積層するとともに第３サポート基板上に導電体膜電極・配線１０３９（１０３９－１、２、３，４）をパターニングする。さらに、第１貫通孔１０１７に対して、第３サポート基板１０３７および第１サポート基板１０１３に通気孔１０４３、あるいは第２サポート基板１０２１に通気孔１０４１などを形成する。また、第２貫通孔１０２７に対して、第３サポート基板１０３７に通気孔１０４４を形成したり、あるいは第２サポート基板１０２１に通気孔１０４２などを形成する。

【０７２４】

図６９に基づいて説明した本発明の製造プロセスを用いることによって、プロセス中に厚み（幅）の薄い（小さい）基板側壁が変形することを確実に抑えることができ、基板側壁が変形する可能性について特別な注意をする必要がなくなる。しかもプロセスも極めて単純であるからプロセス負荷やコスト増は小さい。図６９に示すプロセスは種々の基板（導電体基板、絶縁体基板、または半導体基板）に使用できるが、導電体基板であればさらにプロセスが簡単になる。

【０７２５】

図７０は、導電体基板を種基板として用いた本発明の製造方法を示す別の実施形態を示す図である。図７０において、主基板１０１１は導電体基板であり、図７０（ｂ）に示すプロセスまでは図６９（ｂ）し示したプロセスまでと同じである。説明が同様であり、または類似している部分は説明を省略するか簡単に述べているが、図６９で説明した内容を適

用できる。図６９（ｃ）に示すように、第１サポート基板１０１３を薄くした後、感光性膜１０２５を形成し、フォトリソ法により第２貫通孔形成用のパターニングを行なう。この後、感光性膜１０２５の開口部１０２６に露出した第１サポート基板１０１３をエッチングする。このエッチングは感光性膜１０２５のパターンに忠実にエッチングする垂直エッチング（異方性エッチング）が望ましい。第１サポート基板１０１３をサイドエッチさせてテーパーエッチングすることもできるが、この場合は第１貫通孔とつながらないように注意する。またサイドエッチングした後は感光性膜１０２５のエッジの下側は廂になり、主基板のエッチング種が入り込む可能性がある場合には、再ベークを行ないこの廂を感光性膜で覆っても良い。

【０７２６】

第１サポート基板１０１３の下に絶縁膜１０１２が介在する場合には、この絶縁膜も垂直エッチングすることが望ましい。導電体膜１０１１が露出した後は、導電体膜１０１１の垂直エッチング（異方性エッチング）を行ない、第２貫通孔１０２７を形成する。（図７０（ｄ））次に感光性膜１０２５をリムーブ（除去）した後、絶縁膜１０５０をＣＶＤ法やＰＶＤ法で積層する。この絶縁膜１０５０によって、第２貫通孔１０２７の内部、すなわち基板側壁の側面が保護される。また第１サポート基板上にも積層する。この絶縁体膜はシリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜等であり、その膜厚は１００ｎｍ～２０００ｎｍである。尚、第２貫通孔１０２７はこの後第３サポート基板１０５１でカバーされるので、この絶縁膜１０５０を省略することもできる。次に第３サポート基板１０５１を基板１０１１の上面（図７０（ｅ）における）側、絶縁膜１０５０上（または第１サポート基板１０１３上）に付着させる。その後、コンタクト孔１０５２を形成し、導電体膜を積層して電極・配線１０５３（１０５３－１、２、３、４）を形成する。コンタクト孔の形成は、第３サポート基板１０５１のエッチングの他に、絶縁膜１０５０や１０１２をエッチングしたり、さらには第１サポート基板１０１３のエッチングも必要である。

【０７２７】

さらに、第３サポート基板に通気孔１０５６や１０５７を形成することもできる。これらの通気孔の形成は、コンタクト孔形成と同時に作製することもできる。また第２サポート基板１０２１に通気孔１０５４を形成することもできる。尚、第３サポート基板１０５１のコンタクト孔や通気孔は第３サポート基板１０５１を基板１０１１の上面に付着する前に形成することもできる。前もって形成しておけばプロセス時間を短縮することができる。本プロセスでは、図６９で説明したような導電体膜１０３２を積層する必要はなく、従ってそのパターニングも必要がないので、プロセスが非常に単純となる。すなわち、貫通孔（貫通溝）１０２７を形成すれば導電体基板１０１１（たとえば、基板側壁１０１１－１と１０１１－２、あるいは基板側壁１０１１－３と１０１１－４）は電気的に接続しないように分離される。この結果、基板側壁１０１１－１および１０１１－２は貫通孔１０２７（１０２７－１）を容量空間とするコンデンサの対向電極となり、導電体電極１０５３－１および１０５３－２に電圧を印加すればコンデンサの容量を測定できる。同様に、基板側壁１０１１－３および１０１１－４は貫通孔１０２７（１０２７－２）を容量空間とするコンデンサの対向電極となり、導電体電極１０５３－３および１０５３－４に電圧を印加すればコンデンサの容量を測定できる。

【０７２８】

図６０で説明した本発明を除いて、これまでに貫通孔または貫通溝、すなわち基板面、、第１面（表面と呼んでも良い）および第２面（裏面と呼んでも良い）の両方に開口してこれらの基板面に対して垂直方向に形成された孔、または溝であり、貫通孔（貫通溝）を囲む（規定する）基板（側壁）側面が基板面に対して垂直である場合を取り扱ってきたが、これまでに記載したことは一方だけに開口した垂直凹部（以下単に凹部という）に対しても適用できる。凹部を用いた場合には、凹部の底が極端に薄くならない限り、凹部の底側に近い基板面にサポート基板（あるいは、薄板、あるいは絶縁体基板と言っても良い）を付着させる必要がないので、プロセスが簡単となる。しかも半導体基板であれば、ＩＣや

トランジスタや他の素子と一緒に同じ基板に本発明のセンサを搭載できるというメリットがある。

【０７２９】

図７１は図４５において凹部を形成した場合を示す図である。同じ膜については同じ符号を用いている。凹部１１６（１１６－１、２、３）は貫通孔（貫通溝）ではなく、凹部である。すなわち、基板１１１の第１面（表面）１１１－Ｓ１から基板１１１の第２面（裏面面）１１１－Ｓ２に向かって垂直にエッチングして形成するが、基板１１１の第２面（裏面面）１１１－Ｓ２に達しないで貫通する前に基板１１１の途中でエッチングをやめて、所謂凹部とする。凹部１１６（１１６－１、２、３）の下部には基板１１１の下部１１１－Ｂが存在する。凹部の１１６の深さをｈ、基板１１１の厚みをｈ0としたとき、ｈ０＞ｈである。（貫通孔の場合は、ｈ0≦ｈである。）基板１１１が導電体膜や半導体基板の場合は、絶縁膜１１３を積層し凹部内部にも積層し、この上に積層する導電体膜１１５と基板１１１が導通しないようにする。基板１１１が絶縁体であるときは、絶縁膜１１３は必要がない場合がある。導電体膜１１５との密着性を向上させる目的などで有る場合は、絶縁膜１１３を積層しても良い。

【０７３０】

絶縁膜１１３を積層後導電体膜１１５を積層する。凹部底部領域Ｂにも導電体膜１１５が積層されるので、この部分の導電体膜１１５をエッチング除去する。このエッチングは凹部上部の開口部を感光性膜で窓開けした状態で導電体膜の異方性エッチングをすれば良い。尚、他の領域、すなわち基板１１１の第１面（表面、または上面）１１１－Ｓ１側の導電体膜１１５のパターニングも行なうことができる。この結果、凹部１１６－１において、凹部１１６－１を容量空間とし、貫通孔１１６－１を挟む基板側壁の側面上に形成された導電体膜・電極１１５－１および１１５－２が対向電極となるコンデンサを形成している。また、凹部１１６－３において、凹部１１６－３を容量空間とし、貫通孔１１６－３を挟む基板側壁の側面上に形成された導電体膜・電極１１５－３および１１５－４が対向電極となるコンデンサを形成している。

【０７３１】

音波は第２凹部１１６－２へ導入され、凹部１１６－２と凹部１１６－１に挟まれた基板側壁１１１－１が振動する。また、凹部１１６－２と凹部１１６－３に挟まれた基板側壁１１１－２が振動する。このように凹部を形成することによって、マイクロホンを形成することができる。基板１１１を半導体基板とすることによって、マイクロホンをＩＣやトランジスタなどの能動素子と一緒に作製することができ、コンデンサの容量変化を変換回路を有するＩＣに接続することによって音波に変換することができる。

【０７３２】

図７１に示す構造は、図５２の所で説明した様に、加速度センサとしても使用できる。図７２は図７１と類似構造を加速度センサに適用した場合を示す図である。すなわち、凹部および凹部同士に挟まれた基板側壁の変形を加速線センサとして用いた実施形態である。説明は図と同様である。すなわち、基板側壁１１１－１および／または１１１－２が加速度によって変形すると、凹部１１６－１および／または１１６－３を空間容量とするコンデンサ容量が変化するこの変化量を大きくするために中央の閉空間となっている凹部へ水銀等の重い液体１１８を入れる。加速度によって液体が基板側壁を押すので、基板側壁の変形量が大きくなり、コンデンサ容量の変化量も大きくなる。液体は通気口１２２から入れて通気口１２７から出すようにすれば凹部１１６－２内を充填させることもできるし、凹部１１６－２内空間のＸ％の容積だけ入れることもできる。Ｘは０～１００％の間で調整して、加速度の検出感度に合わせて決定すれば良い。

【０７３３】

図７３は、エピウエハを用いたセンサの製造方法を示す図である。このエピウエハ（エピタキシャルウエハ）１１００は高濃度シリコン基板１１０１上に低濃度不純物層のエピ層１１０２を形成したウエハである。高濃度シリコン基板１１０１の不純物濃度は、N型またはP型の不純物元素濃度が約10^{19}／cm^3以上である。また、低濃度不純物層のエ

ピ層１１０２の不純物濃度は、このエピ層内に形成するデバイスの特性によるが、N型またはP型の不純物元素濃度が約１０^{13}／ｃｍ^{3}～１０^{17}／ｃｍ^{3}である。エピウエハのサイズは、処理する装置の大きさやセンサチップやセンサを含むＩＣチップのサイズ・取れ個数にもよるが、４インチ（直径１００ｍｍφ）以上が良い。一般には６インチ（１５０ｍｍφ）、８インチ（２００ｍｍφ）、２５０ｍｍ（２５０ｍｍφ）、３００ｍｍ（３００ｍｍφ）等が使用される。高濃度シリコン基板１１０１の厚みは約１００μｍ以上であり、エピ層１１０２の厚みは、搭載デバイスやデバイス特性やデバイス作製時のプロセスにもよるが、約５μｍ以上である。

【０７３４】

このエピウエハ１１００には本発明のセンサを搭載する領域１１０８およびＩＣやトランジスタ等のデバイスを形成する領域（デバイス搭載領域）１１０７がある。感光性膜１１０３をパターニングしセンサ搭載領域１１０８となるべき部分を開口し、その開口された領域の低濃度不純物層１１０２を除去し、高濃度不純物層１１０１を露出させる。低濃度不純物層１１０２のエッチングは、ウエットエッチングとしてＫＯＨやＥＤＰ（Ethylene Diamine＋Pyrocatechol＋水）などの異方性エッチング、フッ硝酸系（HF＋NHNO3＋CH3COOH（or水））などの等方性エッチングがあり、ドライエッチングとしてCF4、CHF3、C2F6等のプラズマエッチングがある。エッチング面１１０５は傾斜（またはテーパ化）させても良いし、垂直エッチングでも良い。テーパー化すれば配線形成時のカバレッジを改善できる。傾斜エッチングはドライまたはウエットエッチングで等方性エッチングを行なえば良い。ＫＯＨ等の異方性エッチングでも基板面が（１００）であるときは、エッチング面が（１１１）となり、傾斜角は約５４．７°となる。感光性膜１１０３とエピウエハ１１０２の間にシリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜を積層して、これらをマスクとしてエピ層１１０２をエッチングすることもできる。

【０７３５】

以上のようにしてセンサ搭載領域１１０８が凹部１１０４になり、高濃度基板１１０１が露出する。この後のプロセスはこれまで説明したセンサ形成プロセスと同様であるから、重複する部分の詳細説明は省略する。基本は、高濃度基板内に貫通孔および基板側壁を形成し、貫通孔および基板側壁の上面および下面に絶縁基板を付着させて貫通孔を容量空間とし、その貫通孔を挟んで対向する基板側壁を電極としたコンデンサを形成する。図７３（ｂ）に示すように、エピウエハ１１００の第２面（エピ層１１０２のない面、高濃度基板面が露出した裏面）に絶縁基板を付着させる。必要ならシリコン酸化膜等の絶縁膜を介在しても良い。次に表面に感光性膜１１１１を形成し、貫通孔形成用の開口部１１１２をパターニングする。必要ならシリコン酸化膜等を介在しても良い。この開口部１１１２に露出した高濃度シリコン基板１１０１を垂直エッチングし、貫通孔１１１４（１１１４－１、２、３）を形成する。貫通孔１１１４は高濃度シリコン基板１１０１の第１面（表面）側から第２面（裏面）側へ完全に貫通し、貫通孔１１１４の底は絶縁基板１１１０となる。

絶縁基板１１１０は、ガラス、石製、セラミック、プラスチック、高分子樹脂などである。絶縁基板１１１０の厚みは５０μｍ程度あれば良いが、センサの使用条件やエッチング条件などのよってもっと薄くしても良い。センサの強度を大きくするためにこれより厚くしても良い。貫通孔１１１４の形成により、基板側壁１１０１（１１０１－１、２、３、４）が形成される。容量空間となる１１１４－２を挟んで対向する基板側壁１１０１－１および１１０１－２は電気的に接続しないように分離されている。同様に、容量空間となる１１１４－３を挟んで対向する基板側壁１１０１－１３よび１１０１－４は電気的に接続しないように分離されている。（図７３（ｃ））

【０７３６】

次に、感光性膜１１１１をリムーブし絶縁膜１１１６を積層し（場合によっては形成しなくても良い。）、絶縁基板１１１７を基板側壁１１０１（１１０１－１、２、３、４）の上面に付着させる。センサ搭載領域は凹部１１０４となっているので、エピウエハ１１００の中で低くなっている。この領域にのみ絶縁基板１１１７を付着させるので、たとえば

この凹部１１０４内の基板側壁１１０１（１１０１－１、２、３、４）に付着させることができる大きさの絶縁基板１１１７を別基板にあらかじめ付着させておき、マスク合わせしてこの領域に絶縁基板１１１７を付着させる。この結果、ダイヤフラムとなる基板側壁１１０１－２、１１０１－３は上面が絶縁基板１１１７に、下面が絶縁基板１１１０に規制される。（図７３（ｄ））絶縁基板１１１０は、ガラス、石製、セラミック、プラスチック、高分子樹脂などである。絶縁基板１１１７の厚みは、基板に付着させた絶縁基板１１１７をアライメントして転写してエピウエハの凹部１１０４に入れるので、凹部１１０４の深さより少し厚くする。

【０７３７】

次に、絶縁基板１１１７にコンタクト孔１１１８を開け導電体膜１１１９を形成し、導電体膜・電極・配線１１１９を形成する。この結果、電極・配線１１１９は導電体基板である基板側壁１１０１（１１０１－１、２、３、４）と接続する。必要なら、絶縁基板１１１７に開口部（通気口）１１２１、絶縁基板１１１０に開口部（通気口）１１２２をあけても良い。また、これらのコンタクト孔１１１８、開口部１１２１、１１２２は絶縁基板にあらかじめ形成しておき、その後で絶縁基板をエピウエハに付着させても良い。

【０７３８】

以上のようにして、非常に簡単なプロセスでエピウエハ内の一部の領域にセンサを形成できる。センサ搭載領域以外のデバイス搭載領域には、ＩＣやトランジスタ等のデバイスを形成できるので、たとえば、センサの信号を処理する回路や演算回路を１つのチップ内に入れることができる。しかも絶縁膜や導電体膜はデバイス作製時のプロセスと兼用することができるので、プロセスコストも低くすることができる。

【０７３９】

高エネルギー・高電流イオン注入装置を用いて、エピウエハの低濃度エピ層に高濃度領域を作製して、その部分にセンサを作製することによって、ＩＣやトランジスタ等の能動デバイスと一緒のチップにセンサを作製できる。図７４はエピウエハを用いたセンサの製造方法の別の実施形態を示す図である。高濃度基板１１３１と低濃度エピ（エピタキシャル）層１１３２を有するエピウエハ１１３０において、感光性膜１１３６を形成し、センサ搭載領域１１３４となるべき領域を窓開けし、デバイス搭載領域となるべき領域を感光性膜１１３６で覆い、ウエハ全面にイオン注入を行なう。このイオン注入１１３７のイオンは高濃度基板１１３１の導電体型と同じであることが望ましい。エピ層の全体の濃度がイオン注入後の熱処理において、10^{19}／cm^3以上となるように、イオン注入の加速エネルギーおよびドーズ量を選択する。また、このイオン注入時にデバイス搭載領域１１３３におけるエピ層１１３２にはイオン注入されないように、十分な厚みを有する感光性膜を形成する。

【０７４０】

イオン注入後イオン注入層の活性化および拡散の熱処理を行ない、エピ層１１３２に高濃度イオン注入層１１４１を形成する。この高濃度イオン注入層１１４１は高濃度基板１１３１と接続し、電気的に完全に導通したものとなる。尚、高濃度イオン注入層１１４１はプリデポ等で作製しても良い。その後、感光性膜１１４３をパターニングし、貫通孔形成用の窓開けを行なう。この貫通孔形成用窓開けはセンサ搭載領域に開けられる。感光性膜１１４３とエピウエハ１１３０との間にシリコン酸化膜等の絶縁膜を介在しても良い。（図７４（ｂ））

【０７４１】

次に貫通孔１１４５を形成し、基板側壁１１４６を形成する。次に感光性膜１１４３をリムーブし、必要な場合に絶縁膜１１４７を積層し、貫通孔１１４５等で露出したエピウエハ１１３０を保護する。その後、絶縁基板１１４８をエピウエハ１１３０の上面に付着させ、コンタクト孔１１４９、導電体膜・電極・配線１１５０を形成する。この結果、導電体膜・電極・配線１１５０はコンタクト孔１１４９内の導電体膜を通してエピ層１１３２の高濃度層１１４１に接続し、さらに高濃度の基板側壁１１４６へ接続する。この結果、貫通孔１１４５を空間容量とし、それを挟んだ対向電極１１４６のコンデンサが作製され

る。本実施形態では、デバイス搭載領域１１３３のエピ層１１３２には影響を与えないので、通常のＩＣやトランジスタ等を形成できる。（図７４（ｃ））

【０７４２】

通常のシリコン半導体基板に高濃度拡散層を形成し、そこに本発明のセンサを形成することができる。図７５は本発明のセンサの製造方法の一実施形態を示す図である。10^{17}／ｃｍ^{3}以下の不純物濃度を有する低濃度シリコンウエハ１１６１に感光性膜１１６２を形成し、センサ搭載領域となる領域１１６４を窓開けして、デバイス搭載領域１１６３を感光性膜で覆う。シリコンウエハ１１６１と感光性膜の間に絶縁膜を形成しても良い。高エネルギーイオン注入装置を用いて高ドーズ量のイオン注入１１６５を行ない、熱処理後のイオン注入層の濃度が10^{19}／ｃｍ^{3}以上になるようにする。注入するイオンはシリコンウエハ１１６１の導電型と逆導電体とする。イオン注入時にデバイス搭載領域１１６３にはイオン注入されないように、感光性膜１１６２の厚みを調整する。（図７５（ａ））

【０７４３】

感光性膜１１６２をリムーブ後熱処理を行ないイオン注入したイオン注入層を活性化し不純物層を拡散し、イオン注入拡散層１１６７を形成する。このイオン注入拡散層１１６７の不純物濃度は10^{19}／ｃｍ^{3}以上が好ましい。このイオン注入拡散層１１６７がセンサ搭載領域に相当する。次に感光性膜１１６８を形成し、イオン注入拡散層１１６７の領域内に凹部を形成するための開口部を形成する。（図７５（ｂ））感光性膜１１６８とシリコンウエハ１１６１の間に絶縁膜を形成しても良い。

【０７４４】

次に、この感光性膜１１６８の開口部からシリコンウエハ１１６１を垂直エッチングし、凹部１１６９（１１６９－１、２，３）を形成する。この凹部１１６９の深さｈ１２はイオン注入拡散層１１６７の深さｈ１１より深くする。すなわち、ｈ１２＞ｈ１１である。（図７５（ｃ））

【０７４５】

次に感光性膜１１６８をリムーブし、必要な場合には凹部１１６９に露出したシリコン基板を保護するために、絶縁膜１１７０を形成し、絶縁基板１１７１をシリコンウエハ１１６１のイオン注入拡散層１１６７の上面に付着させる。次に、絶縁基板１１７１にコンタクト孔１１７２を形成し、導電体膜１１７３をコンタクト孔１１７２内および絶縁基板１１７１上に積層し、導電体膜・電極・配線１１７３を形成する。凹部１１６９（１１６９－１、２、３）はイオン注入拡散層１１６７より深いので、基板側壁１１６７－１および１１６７－２は電気的に接続していない。（シリコンウエハ１１６１とイオン注入拡散層１１６７は導電型が逆である。）従って、凹部１１６９－２を空間容量として、対向電極となる１１６７－１および１１６７－２はコンデンサの対向電極となっている。基板側壁１１６７－２は下部がシリコンウエハ１１６１につながり、基板側壁１１６７－２は上面が絶縁体基板１１７１と付着していて、たとえば加速度がかかったり、音波が凹部１１６９－１に入ったりすると基板側壁１１６７－２が変形し、貫通孔１１６９－２の容量が変化する。同様に、基板側壁１１６７－３および１１６７－４は電気的に接続していない。（シリコンウエハ１１６１とイオン注入拡散層１１６７は導電型が逆である。）従って、凹部１１６９－３を空間容量として、対向電極となる１１６７－３および１１６７－４はコンデンサの対向電極となっている。基板側壁１１６７－３は下部がシリコンウエハ１１６１につながり、基板側壁１１６７－３は上面が絶縁体基板１１７１と付着していて、たとえば加速度がかかったり、音波が凹部１１６９－１に入ったりすると基板側壁１１６７－３が変形し、貫通孔１１６９－３の容量が変化する。（図７５（ｄ））

【０７４６】

図７６は、エピウエハを用いたセンサの別の作製方法を示す図である。本実施形態では、エピウエハ１２００の高濃度基板側に凹部を形成する。しかも高濃度基板１２０１の導電タイプと低濃度層のエピ層１２０２の導電タイプは逆とする。（あるいは、このような逆導電体タイプのウエハを貼り合わせても良い。）エピウエハ１２００の裏面の高濃度基板

１２０１側に感光性膜１２０５を形成し、凹部形成用の開口部を形成する。エピウエハ１２００の表面側（低濃度領域側）には絶縁膜１２０３を形成して、表面側を保護しても良い。また、感光性膜１２０５とエピウエハ１２００の裏面との間にシリコン酸化膜等の絶縁膜を形成しても良い。次に感光性膜１２０５のパターンを元に垂直エッチングして凹部１２０６（１２０６－１、２、３、４、５）を形成する。エピウエハ１２００の高濃度基板１２０１の厚みをｈ１３とし、凹部の深さをｈ１４としたとき、凹部１２０６の深さは高濃度基板１２０１の厚みより深くし、凹部の底部はエピウエハ１２００の低濃度領域１２０２に来るようにエッチングする。すなわち、ｈ１４＞ｈ１３である。ただし、凹部１２０６は貫通孔にならないようにエッチング量を制御する。（図７６（ａ））

【０７４７】

次に感光性膜１２０５をリムーブして、絶縁膜１２０８をエピウエハ１２００の裏面側および凹部側に必要な場合には保護用の絶縁膜１２０８を積層する。次に絶縁基板１２０９をエピウエハ１２００の裏面側に付着する。この後絶縁膜１２１１を形成し、導電体膜１２１２をコンタクト孔１２１２内および絶縁基板１２０９上に積層し、パターニングして導電体膜・電極・配線１２１２を形成する。この導電体膜・電極・配線１２１２は、高濃度基板１２０１の基板側壁１２０７（１２０７－１、２、３、４、５、６）は接続する。この結果、たとえば、凹部１２０６－２を空間容量として、凹部の対向電極１２０７－２および１２０７－３がコンデンサ電極となったコンデンサを形成する。従って、基板側壁１２０７－３が変形すると凹部１２０６－２を空間容量（コンデンサ容量）が変化する。

【０７４８】

本実施形態では、エピウエハまたは貼り合わせウエハ１２００の表側の低濃度領域１２０２にＩＣやトランジスタ等のデバイスを自由に作製できる。従って、センサを搭載したＩＣチップを作製できるだけでなく、センサ搭載ＩＣチップの大きさを大幅に小さくできる。貫通配線を使えば一方の面（表面または裏面）に電極・パッドを集めることができる。あるいは、エピウエハ１２００の表面側からコンタクト孔１２１４を形成し、その側壁に絶縁膜１２１３を形成した後、導電体膜１２１５をコンタクト孔１２１４および表面側に積層し、パターニングして導電体膜・電極・配線１２１５を作製する。この結果、高濃度基板１２０１の基板側壁電極１２０７と接続でき、エピウエハ１２００の表面側のデバイスからセンサを動かすこともできる。尚、本実施形態ではコンデンサの深さ方向の電極長さは凹部１２０６の深さｈ１４ではなく、高濃度基板１２０１の基板厚さで決まるので、エッチングバラツキの影響を受けない。

【０７４９】

図７７はエピウエハを貼り合わせた基板を用いたセンサおよびその製造方法の一実施形態を示す図である。厚みｈ２１の低濃度エピ層１２３２および厚みｈ２２の高濃度基板１２３１からなるエピウエハ１２３０と、厚みｈ２３の低濃度エピ層１２４２および厚みｈ２４の高濃度基板１２４１からなるエピウエハ１２４０を高濃度基板１２３１および１２４１同士を貼り合わせる。（貼り合わせ面１２４５）高濃度基板１２３１および１２４１の導電タイプは同じタイプとし、エピ層１２３２および１２４２の導電タイプと異なるタイプとする。

【０７５０】

この貼り合わせは、常温接合や高温接合や接着剤を用いて付着させる。接着剤を用いる場合には高濃度基板１２３１および１２４１が電気的に接続するように導電接着剤を用いる。この貼り合わせた貼り合わせ基板１２４９の一方のエピ層１２３２側の面に感光性膜１２３５を形成し、センサ搭載領域１２３３を窓開けし、デバイス搭載領域１２３４を感光性膜１２３５で被覆する。この感光性膜１２３５の開口部へ高エネルギーイオン注入装置を用いて高エネルギーで高ドーズ量でイオン注入１２３６を行ない、熱処理後にイオン注入拡散層１２３７の濃度が10^{19}／cm^3以上となり、かつ高濃度基板１２３１と電気的に接続できるようにする。従って、イオン注入のイオンの導電タイプは高濃度基板１２３１および１２４１と同じ導電タイプである。貼り合わせ前またはイオン注入前にエピ層１２４２を保護するために絶縁膜１２４３を形成しても良い。同様にエピ層１２３２と感

光性膜１２３５の間に絶縁膜を形成しても良い。（図７７（ａ））
【０７５１】
感光性膜１２３５をリムーブした後、イオン注入層の活性化および拡散用の熱処理を行ない、イオン注入拡散層１２３７を形成する。このイオン注入拡散層１２３７は高濃度基板１２３１と電気的に接続する。次に感光性膜１２３８を形成して、センサ搭載領域１２３３に凹部形成用の窓開けを行なう。必要ならエピ層１２３２と感光性膜１２３８との間に絶縁膜を形成しても良い。この窓開けした部分よりエピ層１２３２（１２３７）、高濃度基板１２３１、高濃度基板１２４１を完全に垂直エッチングし、エピ層１２４２に達するように凹部１２３９（１２３９－１、２、３）を形成する。凹部１２３９はエピ層１２４２を貫通しないようにする。凹部の厚みをｈ２５とすれば、ｈ２１＋ｈ２２＋ｈ２４＋ｈ２３＞ｈ２５＞ｈ２１＋ｈ２２＋ｈ２４となる。（ただし、接着剤の厚みは無視している。）
【０７５２】
この結果、貼り合わせ基板側壁１２４０－１および１２４０－２、あるいは貼り合わせ基板側壁１２４０－３および１２４０－４は電気的に接続しないようになる。そして、凹部１２３９－２は空間容量となり、貼り合わせ基板側壁１２４０－１および１２４０－２は対向するコンデンサ電極となる。同様に、凹部１２３９－３は空間容量となり、貼り合わせ基板側壁１２４０－３および１２４０－４は対向するコンデンサ電極となる。また、コンデンサの深さ方向電極の長さは、ｈ２１＋ｈ２２＋ｈ２４となり、凹部１２３９の深さｈ２５に依存しない。この後のプロセスは、図７６と同様で、絶縁体基板やコンタクト孔や電極などを形成する。このようにエピウエハの貼り合わせ基板を用いて本発明のセンサを形成でき、この場合エピウエハの低濃度エピ層１２３２や１２４２にＩＣやトランジスタ等のデバイスを形成できるので、非常に高密度で小さなサイズのセンサ搭載ＩＣ（トランジスタ）を作製できる。尚、イオン注入を行なわずに、図７３と同様にエピ層１２３２をエッチングして高濃度基板１２３１を露出させる方法でも本実施形態を使用してセンサを作製できる。
【０７５３】
また、貼り合わせる基板を高濃度基板ではなく、低濃度基板を用いても凹部を作製できる。この場合、図７７において、エピ層１２４２と高濃度基板１２４１からなるエピウエハ１２４０が低濃度基板（低濃度シリコンウエハ）と考えれば良い。ｈ２４とｈ２３はひとまとめでか投げれば良く、低濃度シリコンウエハに到達するまで凹部を形成し、ｈ２５＞ｈ２１＋ｈ２２となるように凹部のエッチングを行なう。この場合もエピ層１２３２側にも低濃度シリコンウエハ側にもデバイスを形成できる。さらにエピウエハ１２３０を全部高濃度基板として、高濃度基板と低濃度基板を貼り合わせて高濃度基板側から凹部を形成し、凹部の底を低濃度基板側にすれば、本発明のセンサを高濃度基板側の面に、ＩＣ等のデバイスを低濃度基板側の面に形成することができる。低濃度シリコンウエハと高濃度基板の間に絶縁膜や絶縁体を挟んでも良い。この場合は、凹部の底を絶縁膜や絶縁体で止まるようにすれば良く、この場合低濃度シリコンウエハと高濃度基板の導電タイプは同じでも良い。（直接貼り合わせる場合は、これらの間で電気的に接続しないように異なる導電タイプとする）あるいは、凹部は低濃度領域側まで入り込んでも良い。いずれにしても凹部のコンデンサの深さ側長さは高濃度基板の厚さで決まるので、エッチングバラツキは関係しないというメリットもある。
【０７５４】
図７８は、導電体基板および半導体基板を接着させた複合基板を用いたセンサおよびその製造方法を示す図である。導電体基板は、たとえば高濃度のシリコン半導体基板等の導電体基板、金属や合金等の導電体基板、導電性高分子、導電性プラスチック、導電性ゴム等の導電体基板である。以下では導電体基板は高濃度シリコン半導体基板として説明する。半導体基板はシリコン、ゲルマニウム、炭素（ダイヤモンド）等の単元素半導体基板、ガリウムヒ素、炭化ケイ素、窒化ガリウム等の二元系半導体基板、それ以上の多元系半導体基板である。以下では半導体基板はシリコン半導体基板として説明する。導電体基板１２

５１および半導体基板１２５２を接着した複合基板１２５０の導電体基板１２５０側に感光性膜１２５５を形成し、凹部形成用のパターニングを行なう。導電体基板１２５１および半導体基板１２５２の間に絶縁膜１２５４を介在しても良い。絶縁膜１２５４はシリコン酸化膜（ＳｉＯｘ）等で、ＣＶＤやＰＶＤ法、あるいは塗布＋熱処理、あるいは酸化や窒化等で形成する。接着方法は、接着剤を用いる方法、常温接合法、静電接着法、陽極接合、拡散接合、陽極接合などがある。導電体基板１２５１および感光性膜１２５５の間に絶縁膜を介在しても良い。また、半導体基板側の表面を保護するために、絶縁膜１２５３を形成しても良い。（図７８（ａ））

【０７５５】

感光性膜１２５５の開口部パターンを元にして導電体基板１２５１を垂直エッチングし（破線で示す）、凹部１２５６（１２５６－１、２、３、４）を形成する。凹部の深さは基板の厚みより深くするようにエッチングする。絶縁膜１２５４が存在するときは、絶縁膜１２５４をエッチングストッパーとして用いることによって、凹部１２５６を所定の垂直孔とすることができる。絶縁膜１２５４が存在するときは、導電体基板１２５１の導電タイプと半導体基板１２５２の導電タイプは同じでも異なっていても良く、互いに導通することはない。凹部１２５６が絶縁膜１２５４を全部エッチングして半導体基板１２５２へ達しても絶縁膜１２５４が存在するので、導通することはない。（導通する危険性がある場合には、この後で凹部内側面に絶縁膜を積層すれば良い。）絶縁膜１２５４がなく、導電体基板１２５１と半導体基板１２５２が直接付着する場合には、導電体基板１２５１と半導体基板１２５２の導電タイプを逆にする。

【０７５６】

凹部１２５６は深さ方向について導電体基板１２５１を完全にエッチングした垂直パターンにすることが望ましく、絶縁膜１２５４または半導体基板１２５２の途中まで達するようにする。ただし、半導体基板１２５２内にデバイスを形成する場合は、そのデバイスへ影響を与えないような深さで凹部１２５６を形成する。凹部１２５６（１２５６－１、２、３、４）の形成によって、基板側壁１２５７（１２５７－１、２、３、、４，５）が形成される。このようにすることによって、隣接する導電体基板の基板側壁（たとえば、容量空間１２５６－２を挟む対向電極１２５７－２および１２５７－３が電気的に導通しないようにすることができる。

【０７５７】

次に感光性膜１２５５をリムーブし、必要な場合には、凹部１２５６の内側面および導電体基板の表面を保護するために絶縁膜を形成する。その後、絶縁基板１２５８を導電体基板１２５１の表面側に付着し、基板側壁１２５７（１２５７－１、２、３、４、５）の上面を絶縁体基板１２５８に付着固定する。絶縁基板１２５８にコンタクト孔１２６１を形成し、コンタクト孔１２６１内および絶縁体基板１２５８上に導電体膜を積層し、導電体膜電極・配線１２５９（１２５９－１、２、３、４、５）を形成する。および／または半導体基板１２５２側の表面にコンタクト孔１２６２を導電体基板１２５１側まで形成し、コンタクト孔１２６２内および半導体基板１２５２の表面側に積層し、導電体膜電極・配線１２６４（１２６４－１、２、３）を形成する。

【０７５８】

コンタクト孔１２６２を形成したときにコンタクト孔１２６２内側面は半導体基板１２５２が露出するので、コンタクト孔１２６２内側面に絶縁膜１２６３を形成して、半導体基板１２５２とコンタクト孔１２６２内に形成した導電体膜との電気的導通を防止する。絶縁膜１２６３をコンタクト孔１２６２内側面に形成する方法として、コンタクト孔１２６２を形成後に絶縁膜１２６３を積層し、全面（コンタクト孔を含む近傍領域だけでも良い）異方性エッチングすれば、導電体基板１２５１上に積層した絶縁膜１２６３はエッチング除去されてコンタクト孔１２６２の内側面に絶縁膜１２６３が残る。その後で導電体膜を積層すれば導電体基板１２５１と電気的に接続する。

【０７５９】

絶縁体基板１２５８は凹部１２５６をカバーするが、必要な場合には凹部１２５６部分に

開口部１２６５（通気孔と呼んでも良い）を設けても良い。この開口部１２６５はコンタクト孔１２６１と一緒に形成しても良い。および／または半導体基板１２５２側に開口部（通気孔と呼んでも良い）１２６６を設けても良い。この開口部１２６６はコンタクト孔１２６２と一緒に形成しても良い。

【０７６０】

以上のようにして形成された凹部１２５６によって、導電体基板１２５１の基板側壁１２５７（１２５７－１、２、３、４、５）は電気的に接続しないように形成できる。たとえば、凹部１２５６－２を空間容量とし、これを挟んで対向電極１２５７－２と１２５７－３はコンデンサの対向電極となる。導電膜・電極・配線１２５９－２は導電体基板１２５１の基板側壁１２５７－２に接続し、導電膜・電極・配線１２５９－３は導電体基板１２５１の基板側壁１２５７－３に接続する。および／または半導体基板１２５２側の導電体膜・電極・配線１２６４－２は導電体基板１２５１の基板側壁１２５７－２に接続し、半導体基板１２５２側の導電体膜・電極・配線１２６４－３は導電体基板１２５１の基板側壁１２５７－３に接続する。

【０７６１】

図７８に示す実施形態では、半導体基板１２５２側にトランジスタやＩＣ等のデバイスを形成し、その下側の導電体基板１２５１側に凹部を形成したセンサを作製できるので、センサを含むＩＣを作製できるだけでなく、ＩＣチップを小さくすることができる。複合基板１２５０の両側に電極を形成できるので、どちらかからでも制御できる。あるいは片方の基板面だけに電極を形成することもできる。（たとえば、電極１２５９－１は導電体基板１２５１の基板側壁１２５７－１を通して電極１２６４－１へ導通する。）

図７９は、インプリント法を用いて作成したセンサおよびセンサの製造方法を示す図である。半導体基板等の基板１６１１内に形成した深さH0の凹部１６１４を含む基板１６１１上に絶縁膜１６１３を形成する。トランジスタやＩＣ等と一緒にセンサを搭載するチップを作製する場合は、基板はシリコン等の半導体基板である。凹部１６１４の深さH0はセンサを構成する材料やセンサの特性に依存するが、概ね１０μｍ以上である。絶縁膜１６１３はシリコン酸化膜、シリコン窒化膜やシリコン酸窒化膜であり、膜厚は約１００ｎｍ～２０００ｎｍである。この絶縁膜１６１３は基板１６１１と凹部内に形成する導電性ポリマーと電気的および物理的に分離することなどを目的とする。また、導電性ポリマー内部に形成する凹部をエッチングするときのエッチングストッパーの役割も果たす。次に凹部１６１４内に導電性ポリマー１６１５を充填する。液体状やゲル状の導電性ポリマー１６１５を塗布法、ディップ法、スクリーン印刷法等でコーティングしたり、シート状の導電性ポリマーを基板１６１１に貼り付け、導電性ポリマーシートを溶融軟化して凹部内に導電性ポリマー１６１５を入れ込む。｛図７９（ａ）｝導電性ポリマーは、たとえばポリアセチレン、ポリチオフェン、ポリアニレン、ポリピロール等など種々の導電性高分子、あるいはポリマーに金属等の導電性微粒子を混在して導電性を持たせたポリマーでも良い。あるいは導電性ゴムやゴムに金属等の導電性微粒子を混在して導電性を持たせたゴムでも良い。｛図７９（ａ）｝

【０７６２】

次に、ポリマー内にセンサ用の凹部形成用のパターン１６１９を形成したモールド１６１７を凹部１６１４における液状やゲル状の導電体ポリマー１６１５内に挿入し、熱処理やＵＶ照射等により硬化させた後、モールド１６１７およびモールドパターン１６１９をポリマー１６１５から引き抜いて、ポリマー１６１５内に凹部１６２１（１６２１－１、２、３）を形成する。凹部１６２１（１６２１－１、２、３）の底部にはポリマー１６１５Ｂが存在するので、この状態ではポリマー基板側壁１６１５（１、２，３，４）はポリマー底部１６１５Ｂでつながっている。そこで、ポリマー１６１５を異方性エッチングしてこのポリマー１６１５Ｂを除去する。ポリマー１６１５と絶縁膜１６１３とのエッチング選択比を大きく取れば、ポリマー１６１５をかなりオーバーエッチングしても、また絶縁膜１６１３を厚くしなくても、絶縁膜１６１３がエッチングストッパーとなり、凹部１６２１の底部に絶縁膜１６１３（１６１３－Ｂ）を残すことができる。このようにして凹部

１６２１（１６２１－１、２，３）が形成され、これによって、ポリマー基板側壁１６１５（１６１５－１，２，３、４）が形成され、ポリマー基板側壁１６１５－１および１６１５－２は電気的に接続していない。またポリマー基板側壁１６１５－２および１６１５－３は電気的に接続していない。（図７９（ｂ）、（ｃ）、（ｄ）、（ｅ））

【０７６３】

次に、必要な場合には、導電性ポリマー１６１５の表面（１６１５Ｓ）や凹部１６２１内側面を保護するために絶縁膜１６２２を積層する。次に絶縁基板１６２３を付着し、コンタクト孔１６２４を形成し、さらに導電体膜をコンタクト孔内および絶縁滝基板１６２３の表面に積層し、導電体膜・電極・配線１６２５（１６２５－１、２、３、４）を作製する。こうして、凹部１６２１－２を容量空間として、その両側の対向するポリマー電極基板側壁１６１５－１および１６１５－３をコンデンサ電極とするコンデンサが形成される。ポリマー電極基板側壁１６１５－１は凹部１６２１－１へ導入された音波や加速度や角速度によって変形し、凹部１６２１－２のコンデンサ容量が変化する。導電体膜・電極・配線１６２５は基板側壁（１６１５－１，３）に電気的に接続しているので、コンデンサ容量の変化を検出することができる。同様に、凹部１６２１－３を容量空間として、その両側の対向するポリマー電極基板側壁１６１５－２および１６１５－４をコンデンサ電極とするコンデンサが形成される。ポリマー電極基板側壁１６１５－２は凹部１６２１－１へ導入された音波や加速度や角速度によって変形し、凹部１６２１－３のコンデンサ容量が変化する。導電体膜・電極・配線１６２５は基板側壁（１６１５－２，４）に電気的に接続しているので、コンデンサ容量の変化を検出することができる。（図７９（ｆ））

【０７６４】

必要な場合（たとえば、凹部１６２１へ通気する場合や音波を導入する場合や、凹部内に重い液体を入れる場合）は、絶縁基板１６２３に開口孔１６２６を形成する。コンタクト孔１６２４や開口孔１６２６を同じプロセスで形成することもできるし、予めこれらを形成した絶縁基板１６２３をポリマー１６１５の表面１６１５Ｓやポリマー基板１６１５上面に付着しても良い。本実施形態では、基板１６１１の凹部１６１４を形成した面１６１１Ｓと反対側の面１６１１Ｂ側にもポリマー基板側壁へのコンタクト孔１６２７を形成できる。基板１６１１の表面１６１１Ｂ（この上に絶縁膜１６３０等が形成されている場合には、その上）に感光性膜を形成し、必要なパターンを形成し、（絶縁膜１６３０等をエッチングし、さらに）基板１６１１をエッチングし、さらに絶縁膜１６１３をエッチングして、ポリマー基板側壁１６１５へ接続するコンタクト孔１６２７を形成する。基板１６１１が半導体基板や導電体基板であるときは、コンタクト孔１６２７で露出した基板１６１１側面上に絶縁膜１６２８を積層する。その後、導電体膜をコンタクト孔１６２７内および基板１６１１Ｂ上（上の絶縁膜１６１３上）に積層し導電体膜・電極・配線１６２９を形成する。この結果、基板１６１１Ｂ側でもポリマー電極１５１５と接続する導電体膜・電極・配線１６２９を得ることができる。このことは、基板１６１１の両面（１６１１Ｓ、１６１１Ｂ）または片面から制御できることを意味する。必要な場合には、開口１６３１を基板面１６１１Ｂ側に備えることもできる。

以上のようにして、基板１６１１の基板面に凹部（第１凹部）形成し、それに導電性ポリマーを形成し、インプリント法を用いて、その基板内凹部（第１凹部）に凹部（第２凹部）を形成し、第２凹部を容量空間とし、導電体ポリマーの基板側壁をコンデンサ電極とするコンデンサを作成でき、それを用いて、マイクロホンセンサ、加速度センサ、各速度センサ、その他のセンサ（圧力センサ）を作製できる。基板１６１１がシリコン等の半導体基板であれば、トランジスタやＩＣ等のデバイスと一緒にセンサを作製できる。センサの第１凹部と同じ基板面（１６１１Ｓ側）にＩＣ等のデバイスを作製する場合は、第１凹部のない領域にＩＣ等のデバイスを作製することができる。センサの第１凹部と反対の基板面（１６１１Ｂ側）にＩＣ等のデバイスを作製する場合は、第１凹部の下側の領域にもＩＣ等のデバイスを作製することができるので、高い密度のセンサ付きＩＣを作製できる。

【０７６５】

モールドパターン１６１９のパターン深さをＨ１０としたとき、ポリマー基板側壁の深さ

Ｈ１１は、第２凹部１６２１の底部をエッチングする前はほぼＨ１０と同じである（図７９（ｄ））が、（Ｈ１１＝Ｈ１０）第２凹部１６２１の底部をエッチング後の第２凹部１６２１の深さＨ１２は、第２凹部１６２１の底部の絶縁膜１６１３のエッチングレートがポリマー１６１５のエッチングレートより遅いので、Ｈ１１より少し小さくなる。（Ｈ１２＜Ｈ１１）また、コンデンサの電極の深さはポリマーの基板側壁（１６１５－１、２、３、４）の深さＨ１３と同じであるが、このＨ１３はＨ１２より少し小さくなる。従って、第２凹部１６２１の底部をエッチングのバラツキやエッチング量を制御することが重要である。

図７９に示す実施形態において、基板１６１１内に凹部１６１４を形成せずに平坦な基板面に（必要なら絶縁膜を形成した上に）導電性ポリマーを形成してインプリント法で図７９と同様なセンサ構造（ただし、第１凹部１６１４はない）を作製できる。

【０７６６】

図８０は、インプリントモールドを用いてセンサを作製する別の実施形態を示す図である。基板１３０１上に絶縁性ポリマー１３０２を形成し、その上に導電性ポリマー１３０３を形成する。この製造方法として、たとえば液状の絶縁性ポリマー１３０２を塗布法やディップ法で作製する方法、ゲル状やペースト状の絶縁性ポリマー１３０２を塗布する方法、あるいはポリマーシート付着法がある。次に、液状の絶縁性ポリマー、ゲル状やペースト状の絶縁性ポリマー、あるいはポリマーシート１３０２の上に液状の導電性ポリマー１３０３を塗布法やディップ法で形成したり、あるいはゲル状やペースト状の導電性ポリマー１３０３を塗布したり、あるいは導電性ポリマーシート１３０３を付着させる。（図８０（ａ））

次に凹部形成用パターン１３０６を有するモールド１３０５をポリマー１３０３および１３０２に挿入する。絶縁性ポリマー１３０２および導電性ポリマー１３０３が液状や、ゲル状やペースト状であるときは、そのまま押し込むことができる。絶縁性ポリマー１３０２または導電性ポリマー１３０３のどちらかが固体状である場合は、たとえば以下のようにインプリントする。絶縁性ポリマー１３０２が固体状である場合、導電性ポリマー１３０３が液状やゲル状やペースト状の場合は、まずモールド１３０５および１３０６を導電性ポリマー１３０３に押し入れる。絶縁性ポリマー１３０２にモールドパターン１３０６の先端部が近づいたときに絶縁性ポリマー１３０２が軟化する温度以上の温度にして、軟化した絶縁性ポリマー１３０２へモールド１３０５および１３０６を押し入れる。その後、絶縁性ポリマー１３０２の軟化温度（ＴＭ1302）以下へ下げて絶縁性ポリマー１３０２を硬化させる。導電性ポリマー１３０３の軟化温度（ＴＭ1303）が絶縁性ポリマー１３０２の軟化温度より低い材料（ＴＭ1303＜ＴＭ1302）を用いることによって、さらに温度を下げて導電性ポリマー１３０３を硬化させる。絶縁性ポリマー１３０２および導電性ポリマー１３０３が硬化した後、モールド１３０５および１３０６を引き抜いて、凹部１３０７を形成する。

【０７６７】

絶縁性ポリマー１３０２および導電性ポリマー１３０３が固体状である場合、たとえば、絶縁性ポリマー１３０２の軟化温度（ＴＭ1302）が導電性ポリマー１３０３の軟化温度（ＴＭ1303）より高い材料（ＴＭ1302＞ＴＭ1303）を用いる。絶縁性ポリマー１３０２および導電性ポリマー１３０３を形成した基板１３０１をＴＭ1302とＴＭ1303との間に保持し、モールド１３０５および１３０６を導電性ポリマー１３０３内に挿入する。次にモールド１３０５および１３０６の先端部が絶縁性ポリマー１３０２に近づいたときに基板１３０１の温度をＴＭ1302以上して軟化した絶縁性ポリマー１３０２中にモールド１３０５および１３０６を挿入する。所定位置にモールド１３０５および１３０６を押し入れたときに、基板１３０１の温度をＴＭ1302とＴＭ1303との間にして絶縁性ポリマー１３０２を硬化させ、次にＴＭ1303以下にして導電性ポリマー１３０３を硬化させる。絶縁性ポリマー１３０２および導電性ポリマー１３０３の両方が硬化した後にモールド１３０５および１３０６を引き抜くと、ポリマー内に凹部１３０７が形成される。凹部１３０７の底部は絶縁性ポリマーとなるので、導電性ポリマーの基板側壁１３０３同士（たとえば、１３０３

－１と１３０３－２、あるいは１３０３－３と１３０３－４）は電気的に接続しない。この後は、図７９に示す方法と同様のプロセスでセンサを作製できる。（図８０（ａ）、（ｂ）、（ｃ）、（ｄ））
以上のように、凹部の底部を形成するモールドパターン１３０６の先端部が、絶縁性ポリマーの中に入るように、絶縁性ポリマーおよび導電性ポリマーの厚みを調整する。図８０に示す実施形態では、インプリントモールドして作製した凹部の底部は絶縁性ポリマー（絶縁膜）であるから、図７９に示した凹部底部の導電成ポリマーのエッチング除去プロセスは不要であり、プロセスが簡単になる。しかもエッチングプロセスがないので、導電性ポリマーの厚みがコンデンサの電極の深さと同じであるから、非常に精度の良いコンデンサを形成することができる。

【０７６８】
図８１は、インプリント法を用いて本発明のセンサを製造する方法を示す別の実施形態を示す図である。図８１では、インプリント法で用いるモールド（またはその一部）をそのままセンサの一部として使用する。絶縁性ポリマー１３０２および導電性ポリマーを形成した基板１３０１に、凹部形成用のモールドパターン１３０６を有するモールド１３０５を押し込み、凹部形成用モールドパターン１３０６の先端部は絶縁性ポリマー内に入り込むようにする。モールド１３０５は凹部形成用のモールドパターン１３０６を付着させ支持している基板であり、将来センサの基板側壁を支える基板である。モールド１３０５は絶縁基板であることがプロセス上扱いやすいが、電極間を電気的に分離するようにすれば半導体基板や導電体基板でも良い。以下はモールド１３０５が絶縁基板であるとして説明する。

【０７６９】
モールドパターンを支持するモールド基板１３０５はセンサの一部として残すので、余り厚くできない場合には、モールド基板１３０５をさらに支えるモールド支持基板をモールド基板１３０５上に付着させても良い。こ接着剤を用いたり、静電的に付着したりして付着させるが、他の方法で付着させても良い。たとえば、モールド基板１３０５をフェライト等の磁性を有する絶縁基板とし、モールド支持基板側に電磁石を備えてモールド基板１３０５を付着させる。モールド基板１３０５はセンサ側に残すので、そのときは電磁石の機能をなくせば、モールド基板１３０５はモールド支持基板から分離できる。モールド基板１３０５の厚みは約１０μｍ～１０００μｍである。特性上問題なければこれよりも厚くても良いし薄くても良い。

【０７７０】
モールド基板１３０５に凹部形成用のモールドパターン１３０６を形成する。このモールドパターン１３０６の形成方法は、たとえば以下のようにして作製することができる。軟化温度Ｔ1306を持つポリマー（樹脂）をモールド基板１３０５上に塗布、ディップ法、スプレー法、スクリーン印刷法で形成する。このポリマー１３０６は好適には熱可塑性樹脂である。次にモールドパターンを形成できるパターンを有するモールドを押しつけてインプリント法等でモールドパターン１３０６を形成する。適当な温度で熱処理して硬化させる。あるいはＵＶ照射で硬化させても良い。

【０７７１】
次に、硬化温度Ｔ1302持つ絶縁性ポリマー（樹脂）および硬化温度Ｔ1303を持つ導電性ポリマー（樹脂）をモールド基板１３０１上に塗布、ディップ法、スプレー法、スクリーン印刷法で形成する。これらのポリマーは好適には熱硬化性ポリマーである。モールドパターン１３０６を有するモールド１３０５をポリマー中に挿入し押しつけ、モールドパターン１３０６の先端部は絶縁性ポリマーになるようにする。次に温度を上げて、絶縁性ポリマー１３０２および導電性ポリマー１３０３を硬化させる。従って、好適にはＴ1302＜Ｔ1303＜Ｔ1306である。すなわち、まず、Ｔ1302とＴ1303との間の温度で絶縁性ポリマー１３０２を硬化させ、その後Ｔ1303とＴ1306の間の温度で導電性ポリマー１３０３を硬化させる。

【０７７２】

モールド基板１３０５のモールドパターン１３０６の上面の一部または全部には開口部１３１０が開いている。この開口部１３１０はプロセス上問題なければ開口した状態でも良いが、モールドパターン１３０６をポリマー１３０３および１３０２へ挿入するときの圧力伝達に問題等がある場合は、ポリマー（樹脂）、ゴム、金属等で充填しても良い。たとえば、モールドパターン１３０６と同じ材料でも良い。好適には、この材料は有る温度（Ｔ1310）以上で溶融する材料とする。Ｔ1302＜Ｔ1303＜Ｔ1310の関係があり、しかもＴ1310はＴ1306と近い方が良い。絶縁性ポリマー１３０２および導電性ポリマー１３０３が硬化した後、Ｔ1310かＴ1306のどちらか高い温度以上の温度にして、ポリマー１３１０および材料１３０６を溶融させる。（モールド基板の軟化温度はこの温度以上とする。）この溶融した材料を開口した開口１３１０から外側へ流出させ、凹部１３０７を形成する。開口からの流出が困難な場合は、外側を低圧にして吸い出すのが良い。或いは、モールドパターン１３０６の材料を昇華性を有する材料または沸点の低い材料（融点または軟化点より少し高い温度の沸点を有する材料）あるいは揮発性材料とし、気化させて取り出しても良い。あるいはポリマーを分解してその気体を外部へ排出しても良い。昇華性を有するポリマーとして、たとえば、メラミンや油溶性染料がある。

【０７７３】

次に、導電体ポリマーの基板側壁１３０３（１３０３－１、２、３）とコンタクトするコンタクト孔１３１１を絶縁体基板１３０５に設け（たとえば、絶縁体基板１３０５がガラス基板である場合は、感光性膜を形成しパターニングして、ドライエッチング（ＣＦ４ガス等）やウエットエッチング（フッ酸系エッチャント）で窓開けする。あるいは、モールド基板１３０５に１３１０と同じく予め備えておくこともできる。）、導電体膜をコンタクト孔１３１１および絶縁体基板１３０５上に積層し、パターニングして導電体膜・電極・配線１３１２（１３１２－１、２、３、４）を形成する。この結果、空間容量を凹部１３０７－２とし、これを挟む導電体ポリマーの基板側壁１３０３－１および１３０３－２を対向電極とするコンデンサが形成され、たとえば基板側壁１３０３－２が加速度や、凹部１３０７－１に導入された音波によって変形したとき、凹部１３０７－２の空間容量が変化しコンデンサ容量の変化を検出できる。同様に、空間容量を凹部１３０７－３とし、これを挟む導電体ポリマーの基板側壁１３０３－３および１３０３－４を対向電極とするコンデンサが形成され、たとえば基板側壁１３０３－３が加速度や、凹部１３０７－１に導入された音波によって変形したとき、凹部１３０７－３の空間容量が変化しコンデンサ容量の変化を検出できる。

【０７７４】

以上のようにすれば、モールド基板１３０５およびモールドパターン１３０６を引き抜かずに凹部１３０７（モールドパターン１３０６の跡）を形成することができ、しかもモールド基板１３０５がそのまま絶縁体基板になるので、プロセスが簡単であり、しかも厚み（幅）の薄いポリマーの基板側壁（たとえば、１３０３－２や１３０３－３）と付着しない(既に付着している)ので、技術的にも容易である。また本実施形態は、半導体基板等に凹部を形成して、その凹部内にセンサを形成できる。従って、センサ付きＩＣを１チップで作製できる。

【０７７５】

図８２は、絶縁性ポリマー内にインプリントモールド法により凹部を形成して、そのままモールド基板を凹部上の絶縁体基板として使用するセンサおよびその作製方法を示す図である。まず、モールドの構造について説明する。本実施形態のモールドは、センサの基板側壁の上面に付着する絶縁基板となるモールド基板１４０５、センサの凹部を形成するモールドパターン１４０６（１４０６－１、２、３）を含む。モールド基板１４０５は絶縁体基板が望ましいが、半導体基板や導電体基板でも使用できる。厚みは、センサの厚みにもよるが、１０μｍ～１０００μｍであるが、もっと薄くても良いし、厚くても良い。ただし、半導体基板や導電体基板の場合は、対向するコンデンサ電極が電気的に分離するようにそれぞれの電極と接触する領域間に絶縁性を持つ領域を作製する。以下では、モールド基板１４０５は絶縁体基板として説明する。絶縁基板は、たとえばガラス基板、石英基

板、セラミック基板、絶縁性プラスチック基板、各種高分子絶縁性基板、絶縁性ゴムなどである。

【０７７６】

このモールド基板１４０５にセンサ凹部形成用のモールドパターン１４０６を付着させる。このモールドパターン材料は、たとえば、高分子（ポリマー）、ゴムであり、液状またはゲル状のポリマー１４０２へインプリント可能なモールド材料であり、液状またはゲル状のポリマー１４０２とプロセス中及び使用中に反応しない材料であり、凹部の容積の変化（バラツキ）が小さい材料であることが望ましい。モールドパターン１４０６（１４０６－１、２、３）には、図８２（ａ）に示すように、導電体膜１４０７（１４０７－１、２、３、４）のパターンが形成されている。凹部形成用のモールドパターン１４０６（１４０６－１、２、３）が形成されているモールド基板１４０５の領域の一部または全部には開口部１４１０が形成されており、この開口部１４１０には充填材料で満たされ、モールド基板１４０５の基板面と同じレベルで平坦になっている。この充填材料は、たとえば軟化点（または融点）T1410を有する熱可塑性ポリマーである。あるいは、融点T1410を有する金属や無機材料でも良い。

【０７７７】

また、モールド基板１４０５には導電体膜１４０７とコンタクトするためのコンタクト孔１４０８（１４０８－１、２、３）が形成されている。このコンタクト孔１４０８も充填材料で満たされ、モールド基板１４０５の基板面と同じレベルで平坦になっている。この充填材料は、たとえば軟化点（または融点）T1408を有する熱可塑性ポリマーである。あるいは、融点T1408を有する金属や無機材料でも良い。

【０７７８】

モールドパターン１４０６を構成する材料はたとえば軟化点（または融点）T1406を有する熱可塑性ポリマーである。あるいは、たとえば融点T1406を有する金属や無機材料でも良い。モールドパターン１４０６はモールド基板１４０５上に熱可塑性ポリマー１４０６を塗布法、ディップ法、スクリーン印刷法などで形成する。モールドパターン１４０６は、インプリントモールド法で形成しても良いし、スクリーン印刷法でパターニングしても良い。モールドパターン１４０６の深さH31は、凹部の深さによって決定される。

【０７７９】

モールドパターン１４０６を形成した後、モールドパターン１４０６上に導電体膜１４０７を積層する。さらに、導電体膜１４０７上に感光性膜を積層し、感光性膜の必要なパターニングをして導電体膜１４０７の必要な配線を行なう。ポリマーの基板側壁となる領域Ａは幅が狭いが、加速度センサやマイクロホンでは、Ａの部分（導電体膜１４０７－２や１４０７－３）では導電体膜４０７のパターニングは必要がないので、感光性膜がポジ型であれば露光しない部分が現像後に感光性膜が残るのでパターニングは問題ない。一方、モールド基板１４０５の基板面側が広いＢの部分（導電体膜１４０７－１や１４０７－４）は広い領域であるから、ポジレジストの厚みが余り厚くならないので、（塗布法やディップ法の場合は少し厚くなるが、特に感光性ドライフィルムを使用するときは、厚くなることを抑えることができる。）露光を十分に行なうことができるし、焦点深度の深い露光を行なうことにより、感光性膜の十分なパターニングができ、そのパターンをもとにして導電性膜のエッチングを行なうことができる。また、図８２（ａ）に示すように、モールドパターン１４０６の先端は導電体膜１４０７をエッチング除去する。モールドパターン１４０６の先端は感光性膜が薄い領域であるから、ポジ型感光性膜へ十分な露光ができ容易に感光性膜を除去できるから、モールドパターン１４０６の先端の導電体膜１４０７のエッチング除去は容易である。

【０７８０】

モールド基板１４０５はセンサ側に残るので、モールド基板１４０５を支持してプレスで押し込むためのモールド支持基板１４１４にモールド基板１４０５をたとえば接着層１４１２を用いて付着させる。この接着層１４１２は軟化温度（融点）T1412を有する熱可塑性樹脂とする。あるいは、モールド基板１４０５を、磁性を有するフェライト等の絶縁基

板とすれば、モールド支持基板１４１４に電磁石を備えて、電磁石でモールド基板１４０５をモールド支持基板１４１４に付着させることもでき、この場合は接着剤１４１２は非強がないので、プロセスが簡略化される。

【０７８１】

一方、センサを形成する基板側は、基板１４０１上に絶縁性ポリマー１４０２を塗布法、ディップ法、スクリーン印刷法、ドライフィルム付着法、溶融法を用いて形成する。絶縁性ポリマー１４０２は熱硬化性ポリマーとし、その硬化温度をT1402とする。液状状態または軟化状態または溶融状態の絶縁性ポリマー１４０２にモールドパターン１４０６を有するモールド基板１４０５を押し込んでゆき、モールド基板１４０５とポリマー１４０２を接触させ、さらにモールド基板１４０５でポリマー１４０２を押圧する。ポリマー１４０２の温度をT1402以上に保持し（保持温度T39-1）、ポリマー１４０２を硬化させる。このとき、モールドパターン１４０６、充填材料１４０８、充填材料１４１０、接着剤１４１２は軟化しないようにする。すなわち、T1402＜T39-1＜T1406、T1408、T1410、T1412である。（図８２（ｂ））

【０７８２】

ポリマー１４０２が硬化した後、さらに温度を上げて（この温度をT39-2とする）モールドパターン１４０６、充填材料１４０８、充填材料１４１０、接着剤１４１２を軟化（または溶融）させる。すなわち、T39-2＞T1406、T1408、T1410、T1412である。まず、接着剤１４１２を溶融させてモールド支持基板１４１４を取り外す。次に、溶融した充填材料１４１０を除去し、開口部１４１０から溶融したモールドパターン１４０６を除去する。（図８２（ｃ）の矢印で示す。）また、導電体膜１４０７（１４０７－１、２、３、４）と接続しているコンタクト孔１４０８（１４０８－１、２、３、４）を充填している材料を溶融除去する。尚、コンタクト孔１４０８の充填材料が導電体材料であれば、特に除去する必要がないので、溶融しなくても良い。すなわち、この場合はT1408＞T39-2でも良い。この結果、凹部１４１６（１４１６－１、２、３）が形成され、導電体膜１４０７（１４０７－１、２、３、４）は凹部１４１６（１４１６－１、２、３）の内側面、すなわち絶縁性ポリマー１４０２の基板側壁１４０２（１４０２－１、２、３、４）の垂直な側壁側面および基板側壁１４０２（１４０２－１、２、３、４）の上面に自動的に残り、配線パターン１４０７（１４０７－１、２、３）が形成される。

【０７８３】

次に導電体膜を積層し、パターニングして絶縁体基板１４０５上に導電体膜・電極・配線１４１２（１４１２－１、２、３、４）を形成する。コンタクト孔１４０８内に充填した充填材料が導電体材料でないときは、この部分が開口されるので、コンタクト孔１４０８にも導電体膜を積層して、導電体膜配線１４０７と接続させることもできる。尚、導電体膜の積層は、ＣＶＤ法やＰＶＤ法を用いる。導電体膜１４０７、１４０８、１４１２は、アルミニウム、銅、チタン、ニッケル、白金、クローム、タングステン、モリブデン、あるいはこれらの合金である。凹部１４１６（１４１６－１、２、３）内にも積層されるが、非常に薄いので、導電体膜・電極・配線１４１２（１４１２－１、２、３、４）の形成時のエッチング時に、開口部１４１０の感光性膜を除去して開口して開けておけば、簡単にエッチング除去できる。特に、エッチングのプロセス時に等方性エッチングプロセスを入れておけことによって凹部内に形成された導電体膜（１４１２）は簡単にエッチングされる。この後、凹部への開口をさらに増やしたり、あるいは開口を塞ぐプロセスを追加することもできる。（図８２（ｄ））

【０７８４】

このように図８２に示すセンサの構造およびプロセスによって、非常に簡単なプロセスでセンサを作製できる。しかも幅が狭い基板側壁１４０２（１４０２－２、３）はモールド基板１４０５で上面を固定された後に形成されているので、極めて安全なプロセスで形成される。この結果、基板側壁１４０２（１４０２－１、２、３，４）は、上面がモールド（絶縁体）基板１４０５で固定され、下面は絶縁性ポリマー１４０２で固定されている。尚、モールド基板１４０５にあらかじめ開口部１４１０やコンタクト孔１４０８を形成し

たが、ポリマー１４０２を硬化させ、モールド支持基板１４１４を取り外してから、感光性膜を形成して感光性膜をパターニングして開口部１４１０やコンタクト孔１４０８を形成することもできる。この開口部１４１０を形成した後にモールドパターン１４０６を溶融させて除去することができる。この場合は、予め開口部１４１０やコンタクト孔１４０８を充填材料で充填する必要がなく、これらを溶融し除去する必要もない。

【０７８５】

尚、モールドパターン１４０６の材料、充填材料１４０８、１４１０、接着剤材料１４１２を昇華性材料や沸点が融点に近い材料にすれば、これらの材料を気化させて除去することができるので、除去プロセスが容易となる。尚、導電体膜１４０７の融点はプロセス温度より高くし、プロセス中に溶融したり、変形したりしないようにすることは言うまでもない。さらに図８２に示すセンサは、半導体基板に凹部を形成することによって、トランジスタやＩＣと同じチップ内に搭載することもできる。しかもＩＣ等を形成する面と反対の面にセンサを形成すれば、センサ搭載ＩＣチップのサイズを小さくすることもできる。

【０７８６】

本発明のセンサはジャイロセンサ（角速度センサ）にも適用できる。角速度ωによって質量ｍの物体は$mr\omega^2$の力を受ける。たとえば、図５４に示す構造のセンサに回転力（角速度ω）が加わると、各コンデンサの容量変化が異なるので、最も容量変化の大きいコンデンサから回転中心方向が分かる。回転中心が図５４に示す円形の中心になければ容量変化の大きいコンデンサの位置は変化するので、時間ｔ秒後の回転中心方向から回転中心を求めることができる。このセンサを複数配置しておけば、直ちに回転中心が分かるし、精度も高まる。また、力の大きさから角速度ωも分かる。さらに、移動速度ｖも分かる。電極の分割個数を増やせば、角速度ω、移動速度ｖ、回転中心の精度も高めることができる。３次元的に複数配置（種々の方向にして配置）すれば、３次元的な角速度センサとして使用できる。

【０７８７】

本発明のセンサ構造は加速度センサやマイクロホンや角速度センサだけでなく、他の種々のセンサに使用できる。たとえば、本発明者は、特願２０１２－０１６０１７において圧力センサをはじめとした種々のセンサの発明を示してきたが、本発明も特願２０１２－０１６０１７に示した種々のセンサに適用できることは言うまでもない。一例として、図８２に示すセンサ構造およびその製造方法を圧力センサの構造およびその製造方法に適用した例を図８３に示す。

【０７８８】

図８３は、インプリント法を用いた本発明の圧力センサの構造およびその製造方法を示す図である。図８２と類似または同じものは同じ符号を使用する。モールド基板１４０５はポリマー中へインプリント法を用いて凹部を形成するためのモールドパターン１４０６（１４０６－１、２、３、４）を有する。モールドパターン１４０６（１４０６－１、２、３、４）およびモールド基板１４０５上には導電体膜１４０７がパターニングされている。モールドパターン１４０６はインプリント法やフォトリソ法で形成する。モールドパターン１４０６はたとえば、軟化温度または融点T1406を有する高分子材料（ポリマー）であり、熱可塑性樹脂が望ましい。導電体膜はＣＶＤ法やＰＶＤ法やイオンプレーティング法などによって積層した多結晶シリコン膜、アモルファスシリコン膜、ＷＳｉｘやＭｏＳｉｘやＴｉＳｉｘ等のシリサイド膜、各種金属膜、各種合金膜、導電性ナノチューブ、導電性グラフェン、導電性ポリマー等である。ＣＶＤ法やＰＶＤ法やイオンプレーティング法などによる積層膜なので、モールドパターン１４０６の上面はもちろん、その側面や底部にも積層される。

【０７８９】

図８３（ａ）に示すように、容量空間となる凹部１４１６－２および１４１６－３を形成するモールドパターンの凸状パターン１４０６－２および１４０６－３上（側面および上面）に形成された導電体膜１４０７のうち、凸状パターン１４０６－２および１４０６－３の天井部（矢印Ｃで示す）の導電体膜を除去する。導電体膜の除去方法として、たとえ

ば、ポジ型の感光性膜を塗布法やスプレー法でコーティングした後、凸状パターン１４０６－２および１４０６－３の天井部（矢印Ｃで示す）の感光性膜は薄いので、容易に露光でき、この部分の感光性膜を除去できる。モールドパターン１４０６の底部、すなわちモールド基板１４０５上のＢ部分で導電体膜をパターニングする必要があるが、この領域は他の領域（Ａ領域）に比べて広く取れるので、感光性膜も比較的薄くなること、また精度の高いパターニングは不要なことなどから、このＢ部分でのパターニングも問題ない。（露光時間を十分長く取れるので、感光性膜が厚くても露光可能である。）また、感光性膜が厚くなるモールドパターンの凹部（Ａ領域、この部分は幅の狭い基板側壁（ダイヤフラム）となる部分）は、感光性膜が厚くなるので、露光が不十分となるが、このＡ領域は感光性膜を除去する必要はないので、ポジ型感光性膜であれば全く問題ない。感光性膜がドライフィルムの場合には、モールドパターン１４０６の底部でも余り厚くならないので、感光性膜は問題なくパターニングできる。さらに電着レジスト法を用いれば、パターニングはさらに問題ない。

【０７９０】

モールド基板１４０５において、モールドパターン１４０６が形成される領域の一部または全部を開口して開口部１４１０を形成して、その部分に充填材料で充填しても良い。また、導電体膜１４０７とコンタクトするためのコンタクト孔１４０８（１４０８－１、２、３、４、５）を形成し、その部分を充填しても良い。このコンタクト孔１４０８の充填材料に導電体膜を使用すればそのままコンタクト孔１４０８での導電体膜１４０７との接続材料として使用できる。コンタクト孔１４０８をポリマー等で充填して後で除去しても良い。開口部１４１０やコンタクト孔１４０８は、モールド基板１４０５にレーザー照射して形成することもできるし、感光性膜を形成パターニングしてドライエッチングやウエットエッチングで開けることができる。１４０８や１４１０の充填材料をモールドパターン１４０６と同じ材料（たとえば、熱可塑性ポリマー）にすれば、モールドパターン１４０６を形成時に同時に作製でき、プロセスを簡略にできる。

【０７９１】

モールドパターン１４０６付きモールド基板１４０５だけでプレスできないときは、モールド支持基板１４１４に接着剤１４１２等でモールドパターン１４０６付きモールド基板１４０５を付着させて、モールド支持基板１４１４をプレス装置にセットして、基板上に形成したポリマー１４０２へ押し込んでも良い。前述したように磁性体であるフェライト基板をモールド基板１４０５として使用すれば、電磁石を用いることによって接着剤１４１２を使用せずにモールド基板１４０５を直接モールド支持基板１４１４に付着できる。

【０７９２】

次にモールド基板１４０５等を絶縁性ポリマー１４０２中にインプリントし、絶縁性ポリマー１４０２を硬化させる。（図８３（ｂ））絶縁性ポリマー１４０２は液状ポリマーを滴下、スプレー、スピンコート、ディップなどにより基板１４０１上に付着させ、この後必要な場合にはプリベークして軟化状態またはゲル状態にした後、モールドパターン１４０６付きモールド基板１４０５を絶縁性ポリマー１４０２中に押し込む（インプリントする）。あるいは、絶縁性ポリマーフィルムを基板１４０１上に付着させ、ベークして軟化または溶融させてモールドパターン１４０６付きモールド基板１４０５を絶縁性ポリマー中に押し込む（インプリントする）。絶縁性ポリマー１４０２は熱硬化性樹脂や光硬化性樹脂が望ましい。この絶縁性ポリマー１４０２の硬化温度をT1402としたとき、T1402はモールドパターン１４０６を構成するポリマー等の軟化温度T1406より低くなる材料を選定する。モールドパターン１４０６付きモールド基板１４０５を絶縁性ポリマー１４０２中に押し込んで、（モールド基板１４０５は絶縁性ポリマー１４０２と接触し、さらに押し込む（圧接する）。T1402とT1406の間の温度で絶縁性ポリマー１４０２を硬化させる。

絶縁性ポリマーは、たとえば、フッ素樹脂フィルム、ポリエチレンフィルム、ＰＭＭＡ（ポリメチルメタクリレート）、ポリカーボネート、ポリスチレン、アクリル樹脂、ABS樹脂、塩化ビニル、液晶ポリマー、ポリビニルアルコール（ＰＶＡ）、ポリプロピレン（Ｐ

Ｐ）、ポリエチレン（ＰＥ）、Ｎ－メチルー２－ピロリドン（ＮＭＰ）、アクリル樹脂（ＰＭＭＡ）、ポリジメチルシロクサン（ＰＤＭＳ）、ポリイミド樹脂、ポリ乳酸、各種ゴム（天然ゴムや合成ゴム）、あるいはポリフッ化ビニリデン（ＰＶＤＦ）、フッ化ビニリデン－トリフルオロエチレン（ＶＤＦ／ＴｒＦＥ）共重合体、フッ化ビニリデンテトラフルオロエチレン（ＶＤＦ－ＴｅＦＥ）等の強誘電性高分子、シアン化ビニリデン－酢酸ビニル共重合体、ナイロン－１１等の極性高分子等の圧電性高分子など種々の高分子材料である。

絶縁性ポリマーは、あるいは、有機または無機のシリケートガラスでも良く、この場合液状またはゲル状のシリケートガラス中へインプリントし、その後シリケートガラスを硬化（固化）させる。尚、ポリマーの場合硬化させる方法として紫外線等の電磁波を用いる方法でも良い。

【０７９３】

絶縁性ポリマー１４０２が硬化した後、モールド支持基板１４１４を取り外す。磁性体１４０５の場合は、接着層１４１２がなく、電磁石機能をなくせば容易に分離できる。接着層１４１２を用いている場合は、接着層１４１２を熱可塑性樹脂としその軟化（溶融）温度T1412より高い温度にすれば容易にモールド支持基板１４１４をモールド基板１４０５から取り外すことができる。次にプロセス温度をT1406以上の温度に保持し、モールドパターン１４０６を溶融（軟化）させる。このとき開口部１４１０の充填材料も軟化溶融させる。溶融・軟化したポリマー１４０６は開口部１４１０から外部へ取りだす。外側を減圧状態にして吸い出せば容易にポリマー１４０６を取りだすことができる。導電体膜１４０７の融点T1407としてプロセス温度よりも高い材料を使用すれば、導電体膜１４０７は融けることはない。

【０７９４】

この結果、図８３（ｃ）に示すように、絶縁性ポリマー基板１４０２内に凹部１４１６（１４１６－１、２、３、４）を形成でき、これらの凹部１４１６によって基板側壁１４０２（１４０２－１、２、３、、４，５）が形成され、これらの基板側壁１４０２（１４０２－１、２、３、、４，５）の上面や側面（凹部１４１６の内側面でもある）、凹部１４１６の底部に導電体膜・配線１４０７（１４０７－１、２、３）が形成される。モールドパターン１４０６の外側面および上（底）面、モールド基板上に付着していた導電体膜・配線１４０７（１４０７－１、２、３）は、絶縁性ポリマー１４０２が硬化するときに、絶縁性ポリマー１４０２の表面（基板側壁１４０２－１、２、３、４、５の内側面や絶縁性ポリマー１４０２の上面や底面に付着し、モールドパターン１４０６が軟化・溶融されて外側へ取りだされた後にも残る。

【０７９５】

この後、導電体膜１４１２をモールド基板上に積層し、所望の導電膜・電極・配線１４１２（１４１２－１、２、３、４、５）としてパターニングする。既に絶縁体基板１４０５にコンタクト孔１４０８が形成され、そのコンタクト孔１４０８を導電体膜で充填している場合には、この上に導電体膜１４１２を積層すれば良い。コンタクト孔１４０８内をポリマー等で充填していた場合にはポリマー等を軟化溶融して取り出せば良い。その後で導電体膜をコンタクト孔１４０８内に積層して、導電体膜・電極・配線１４０７と接続する。モールド基板１４０５にあらかじめ開口部１４１０やコンタクト孔１４０８を形成していない場合は、感光性膜を絶縁基板１４０５上に形成しパターニングして。その後、絶縁体基板１４０５をエッチング（ウエットまたはドライ）して開口部１４１０やコンタクト孔１４０８を形成する。

【０７９６】

以上のようにして静電容量型の圧力センサを作製することができる。絶縁性ポリマーの基板側壁１４０２（１４０２－２、３、４）はその両側を凹部１４１６（１４１６－１、２、３、４）によって挟まれたダイヤフラムとなり、これらの隣接する凹部１４１６の圧力差によってダイヤフラムである絶縁性ポリマーの基板側壁１４０２が変形する。すなわち、基板側壁１４０２の上面を絶縁体（モールド）基板１４０５で、基板側壁１４０２の下

面を絶縁性ポリマー１４０２の底部（１４０２Ｂ）によって規制されているが、その他の部分は規制されていないので、ダイヤフラムである絶縁性ポリマーの基板側壁１４０２が変形する。たとえば、基板側壁１４０２－２は、凹部１４１６－１の圧力Ｐ２（開口部１４１０を通じて圧力Ｐ２をかけることができる）と、凹部１４１６－２の圧力Ｐ１（開口部１４１０を通じて圧力Ｐ１をかけることができる）との圧力差によって変形する。基板側壁１４０２－３はその両側の凹部１４１６（１４１６－２と１４１６－３）の圧力はＰ１と同じなので変形しないが、凹部１４１６－２の電極間距離（凹部１４１６－２の幅Ｗ１）が変化するので、対向する電極１４０７－１および１４０７－２で測定されるコンデンサ容量が変化するので、圧力差Ｐ２－Ｐ１を演算できる。

【０７９７】

同様に、基板側壁１４０２－４は、凹部１４１６－４の圧力Ｐ２（開口部１４１０を通じて圧力Ｐ２をかけることができる）と、凹部１４１６－３の圧力Ｐ１（開口部１４１０を通じて圧力Ｐ１をかけることができる）との圧力差によって変形する。基板側壁１４０２－４はその両側の凹部１４１６（１４１６－２と１４１６－３）の圧力はＰ１と同じなので変形しないが、凹部１４１６－３の電極間距離（凹部１４１６－３の幅Ｗ２）が変化するので、対向する電極１４０７－３および１４０７－４で測定されるコンデンサ容量が変化するので、圧力差Ｐ２－Ｐ１を演算できる。

【０７９８】

あるいは、凹部１４１６－１および１４１６－３を圧力Ｐ２とすれば、基板側壁１４０２－２と１４０２－３は互いに逆方向に変更する。たとえば、Ｐ１＞Ｐ２のときは、基板側壁１４０２－２と１４０２－３は凹部１４１６－２を膨らます方向へ変形し、Ｐ１＜Ｐ２のときは、基板側壁１４０２－２と１４０２－３は凹部１４１６－２を窄ませる方向へ変形する。従って、対向する電極１４０７－１および１４０７－２で測定されるコンデンサ容量が上記よりも大きく変化するので、圧力差Ｐ２－Ｐ１を演算でき、しかも感度が高まる。

【０７９９】

このように本発明の構造を用いれば、圧力センサにも適用できる。基板側壁に抵抗を形成すればピエゾ抵抗を用いた圧力センサも作製できる。また、図８３（ｄ）で示すＰ１またはＰ２が印加されるどちらかの開口部１４１０を閉じれば（開口部にたとえばガラス基板を付着させる。）Ｐ１かＰ２の圧力を凹部内に閉じ込めることができるので、絶対圧センサも作製できる。尚、図８３に示した圧力センサは、半導体基板に凹部を形成し、その凹部に図８３で説明した絶縁性ポリマーを形成すれば、その凹部内に作製することができる。これまでに明細書の中で説明した内容（構造、プロセス等）は、圧力センサにも適用できることは言うまでもない。

【０８００】

インプリントモールド法によって、ポリマー中に凹部または貫通孔（貫通溝）を形成する場合において、ポリマーに圧電性ポリマーを用いることによって、コンデンサの容量変化を検出できるだけでなく、ダイヤフラムとしての基板側壁の変形による電荷の分極による電圧変化を測定することができる。従って、これらの両方から音波や力量（加速度、角加速度、圧力）の大きさおよび向きを検出することができる。たとえば、図６０において、ポリマー６１５は圧電性ポリマーであると考えれば良い。このとき、基板側壁６１５－１において、電極は片側６２５－２だけを形成しているが、凹部６２１－１側の基板側壁６１５－１の側面にも形成する（この電極を６２５－６とする）。６２５－２および６２５－６は圧電体膜である基板側壁６２５－２の側面に形成された電極であり、互いにつながってはいない。基板側壁６２５－２の変形によって圧電体膜６２５－２の側面に生じた電荷によって、導電体膜電極６２５－２および６２５－６の間で電位差が生じるので、その電位を検出することにより、音波や力量（加速度、角加速度、圧力）の大きさおよび向きを検出することができる。尚、基板側壁６１５－２においても、凹部６２１－１側の基板側壁６１５－２の側面にも形成する。このように、凹部６２１－２や６２１－３を容量空間としたコンデンサの容量変化だけでなく、圧電体膜基板側壁６１５－１や６１５－２の

両側面に生じた電位差変化からも、音波や力量（加速度、角加速度、圧力）の大きさおよび向きを検出することができるので、感度や精度を高めることができる。
圧電性ポリマーは、たとえばポリフッ化ビニリデン（ＰＶＤＦ）、ポリアミノ酸、キラル高分子系圧電性ポリマー、強誘電性液晶など種々の圧電性ポリマーである。図７９～図８３に示した図や説明、その他の明細書で示したポリマーを圧電性ポリマーとすることによって、上記のような圧電性による効果を利用して、音波や力量（加速度、角加速度、圧力）の大きさおよび向きを検出することができるので、感度や精度を高めることができる。圧電性ポリマーを用いれば、本発明のデバイスをスピーカーとして使用することもできる。

【０８０１】

以上説明したように、本発明の貫通孔または凹部を基板内に形成し、これらの間に挟まれた基板側壁の変形を用いた力量センサ（加速度センサ、角速度センサ、圧力センサ等）またはマイクロホンまたはスピーカは、従来の基板面に平行に作製されたものに比較すればサイズを非常に小さくできる。だとえば、３００μｍ×３００μｍのダイヤフラムが必要であれば、従来は、少なくとも０．５ｍｍ×０．５ｍｍのチップサイズが必要であったが、ダイヤフラムを基板の厚み方向に作製する本発明の場合は、基板を平面的にみれば３００μｍ×１０μｍのダイヤフラムを２つ並べ、中央の貫通孔の大きさ３０μｍ、容量空間の貫通孔幅は２０μｍ×２個となり、約０．４ｍｍ×０．１ｍｍの大きさとなる。従って、基板平面の占有面積は、約１／６になる。同じ基板で作製すれば、６倍の取れ個数になるから、製造コストが約１／６になる。しかもチップサイズが小さくなるので、実装コストも下がる。面積も小さくなっているため、ＩＣ内に組み込んでもＩＣのチップサイズは余り大きくならないから、損失コストも小さくなる。しかも、基板６１１としてシリコン基板等の半導体基板を用いると、同じ基板内またはチップ内に圧力センサーとそれをコントロールあるいは演算処理する機能やその他の種々の機能を持つＩＣとを一緒に搭載することができる。さらに、従来法に比較すれば、実装面積を小さくできるので実装サイズを小型にでき、接続配線を少なくできるので、プロセスも極めて簡単になり、製造コストも大幅に低減でき、信頼性向上および歩留まり向上を実現できる。

【０８０２】

本発明は、電気二重層キャパシタにも使用できる。図８４は、電気二重層キャパシタの構造を示す図である。基板２０１１に貫通孔または凹部２０１４（２０１４－１、２、３、４、５）を形成し、これらの間に基板側壁２０１１（２０１１－１、２、３、４、５、６）が形成される。基板２０１１が導電体基板の場合には、基板２０１１の第１面（表面）から第２面（裏面）に貫通する貫通孔として、隣接する基板側壁は導通しないようにする。基板２０１１が絶縁体基板の場合には、基板側壁２０１１（２０１１－１、２、３、４、５、６）の側面に導電体膜を形成し、貫通孔または凹部２０１４（２０１４－１、２、３、４、５）内で対向する側面の導電体膜は導通しないようにパターニングする。貫通孔の場合は、基板２０１１の両面（第１面および第２面）に薄板（絶縁基板）２０１２および２０１３を付着する。凹部の場合には、凹部が開口する面側に薄板（絶縁基板）（たとえば、２０１３）を付着する。貫通孔または凹部２０１４（２０１４－１、２、３、４、５）に電解液や電解質ゲルを入れるか、または固体電解質で封入する。電解液や電解質ゲルを入れる場合は、たとえば、電解液や電解質ゲルに浸漬しながら基板２０１１の両面（第１面および第２面）は薄板（絶縁基板）を付着する。あるいは、基板２０１１の両面（第１面および第２面）に薄板（絶縁基板）を付着した後、各貫通孔または凹部２０１４（２０１４－１、２、３、４、５）を覆う薄板（絶縁基板）に開口孔をあけて、その開口孔から電解液や電解質ゲルを入れ、各貫通孔または凹部２０１４（２０１４－１、２、３、４、５）が電解液で満たされた後に開口孔を塞げば、電解液や電解質ゲルが漏洩することはない。
固体電解質は、たとえば高分子（ポリマー）固体電解質である。貫通孔または凹部２０１４（２０１４－１、２、３、４、５）を形成した後、軟化したポリマーまたは溶融したポリマーを塗布やディップやディスペンスやスクリーン印刷などして貫通孔または凹部２０

１４（２０１４－１、２、３、４、５）内にポリマーを充填し、熱処理してポリマーを固化する。その後基板２０１１の両面または片面に薄板（絶縁基板）を付着する。この結果、隣接する基板側壁は互いにコンデンサ（キャパシタ）を構成しており、電気二重層キャパシタとなる。１つおきの基板側壁を電気接続することによって、キャパシタ容量を増大することができる。たとえば、図８４において、基板側壁２０１１－２と２０１１－４を接続し電極Ａにまとめ、対向電極側は２０１１－３と２０１１－５を接続し電極Ｂにまとめる。図８４に示すような電気二重層キャパシタは超小型のキャパシタを実現できる。

【０８０３】

図８５は、別の電気二重層キャパシタの構造を示す図である。図８５において、シリコン基板等の半導体基板２０２１内に凹部２０２２を形成し、その凹部２０２２にポリマー２０２１を充填する。このポリマー２０２１内に凹部２０２４（２０２４－１、２、３）を形成し、さらに凹部２０２４（２０２４－１、２、３）の内側面に導電体膜電極２０２５を作成する。たとえば、凹部２０２４－１において、対向する内側面に導電体膜・電極２０２５－１－１および２０２５－１－２が形成される。この凹部内に電解液や電解質ゲルあるいは固体電解質２０２７を形成し、半導体基板２０２１の第1面（表面）に薄板（絶縁基板）２０２８を付着させて凹部２０２２を塞ぐ。この結果、凹部２０２２－１において、対向する内側面電極２０２５－１－１および２０２５－１－２と電解質２０２７で電気二重層キャパシタが構成される。多数の凹部２０２４が形成されるので、対向する電極同士を接続して電極ＡとＢとにまとめることによって、キャパシタ容量を増大することができる。尚、ポリマー内に凹部を形成する場合は、インプリント法を用いて凹部を形成することもできる。図８５に示す電気二重層キャパシタは半導体基板内に形成することができるので、電気二重層キャパシタからの放電電圧を用いて、半導体基板内に作成したＩＣやトランジスタを動かすことができ、超小型の自立デバイス（１チップだけで動作するデバイス）を作製できる。

【０８０４】

図８６は、さらに別の電気二重層キャパシタの構造を示す図である。図８６において、シリコン基板等の半導体基板２０３１内に凹部２０３２を形成し、凹部２０３２内に電解質２０３３を充填する。その凹部２０３２内に、別基板（絶縁体基板）２０３５に電極パターン２０３６（２０３６－１、２、３、４、５、６）を形成しておき、その別基板（絶縁体基板）２０３５を挿入する。半導体基板２０３１内には多数の凹部２０３２が形成されているので、それぞれの凹部に合わせてアライメントしながら、多数の電極パターン２０３６を形成した別基板（絶縁体基板）２０３５を挿入する。別基板（絶縁体基板）２０３５はそのまま半導体基板２０３１に付着させる。従って、電極パターン２０３６（２０３６－１、２、３、４、５、６）の長さは、凹部深さより短くする必要がある。電極パターン２０３６（２０３６－１、２、３、４、５、６）の先端側が自由端となり、凹部２０３２へ挿入時に変形する可能性がある場合は、電極パターン２０３６（２０３６－１、２、３、４、５、６）の先端側にも絶縁体基板２０３７を付着させても良い。その場合、電解質２０３３が電極パターン２０３６（２０３６－１、２、３、４、５、６）の間に入り込みにくい場合は、絶縁体基板２０３７に適度に開口部を設ければ良い。電解質２０３３が電解液や電解質ゲルでそのまま使用するときはこのままで良いが、電解質として固体電解質を用いる場合は、電解質として高分子（ポリマー）材料を使用し、電解質２０３３を充填する場合には、液状にしたり溶融状態にして、別基板（絶縁体基板）２０３５を挿入し、その後熱処理して電解質２０３３を固化する。この結果、隣接する電極２０３６はそれらの間に電解質が入り込んだ電気二重層キャパシタを形成する。図８６に示す電気二重層キャパシタは半導体基板内に形成することができるので、電気二重層キャパシタからの放電電圧を用いて、半導体基板内に作成したＩＣやトランジスタを動かすことができ、超小型の自立デバイス（１チップだけで動作するデバイス）を作製できる。図８６に示す二重層キャパシタは、基板２０３１として絶縁基板を使用すれば、単体の電気二重層キャパシタとして使用することもできる。

【０８０５】

電解液または電解質ゲルは、たとえば６フッ化リン酸リチウム（ＬｉＰＦ$_6$）などのリチウム塩等の無機塩水系電解、硫酸、水酸化カリウム溶液、あるいは、アセトニトリル、プロピレンカーボネート、テトラフルオロアンモニウムホウ酸塩、テトラエチルアンモニウムテトラフロロボレート(Ｅｔ$_4$ＮＢＦ$_4$)、テトラメチルアンモニウムテトラフロロボレート、テトラプロピルアンモニウムテトラフロロボレート、テトラブチルアンモニウムテトラフロロボレート、トリメチルエチルアンモニウムテトラフロロボレート(Ｅｔ$_3$ＭｅＮＢＦ$_4$)のような４級アンモニウム塩、トリエチルメチルアンモニウムテトラフロロボレート、ジエチルジメチルアンモニウムテトラフロロボレート、Ｎ－エチル－Ｎ－メチルピロリジニウムテトラフロロボレート、Ｎ，Ｎ－テトラメチレンピロリジニウムテトラフロロボレート、１－エチル－３－メチルイミダゾリウムテトラフロロボレートのようなアンモニウムテトラフロロボレート類、テトラエチルアンモニウムパークロレート、テトラメチルアンモニウムパークロレート、テトラプロピルアンモニウムパークロレート、テトラブチルアンモニウムパークロレート、トリメチルエチルパークロレート、トリエチルメチルアンモニウムパークロレート、ジエチルジメチルアンモニウムパークロレート、Ｎ－エチル－Ｎ－メチルピロリジニウムパークロレート、Ｎ，Ｎ－テトラメチレンピロリジニウムパークロレート、１－エチル－３－メチルイミダゾリウムパークロレートのようなアンモニウム過塩素酸塩類、テトラエチルアンモニウムヘキサフロロフォスフェートのようなホスホニウム塩、テトラメチルアンモニウムヘキサフロロホスフェート、テトラプロピルアンモニウムヘキサフロロホスフェート、テトラブチルアンモニウムヘキサフロロホスフェート、トリメチルエチルヘキサフロロホスフェート、トリエチルメチルアンモニウムヘキサフロロホスフェート、ジエチルジメチルアンモニウムヘキサフロロホスフェートのようなアンモニウムヘキサフロロホスフェート類、リチウムヘキサフロロホスフェート、リチウムテトラフロロボレート等の有機電解質である。

【０８０６】

これらの有機電解質の溶媒は、たとえば非プロトン性有機溶媒、例えば、ジメチルカーボネート、ジエチルカーボネートのような鎖状カーボネート類、エチレンカーボネート、プロピレンカーボネートなどのような環状カーボネート類、アセトニトリル、プロピオニトリルなどのニトリル類、γ－ブチロラクトン、α－メチル－γ－ブチロラクトン、β－メチル－γ－ブチロラクトン、γ－バレロラクトン、３－メチル－γ－バレロラクトンなどのラクトン類、ジメチルスルフォキシド、ジエチルスルフォキシドなどのスルフォキシド類、ジメチルフォルムアミド、ジエチルフォルムアミドなどのアミド類、テトラヒドロフラン、ジメトキシエタンやジオキソランのような環状エーテル類、ジメチルスルホラン、スルホランであり、一種または二種以上の混合溶媒として用いることもできる。

【０８０７】

固体電解質は、たとえばポリエチレンオキサイド系重合体とアルカリ金属塩を複合した高分子固体電解質、ポリ酸化エチレンの架橋ネットワーク中に金属塩及び非プロトン性溶剤からなる電解液が含浸された高分子固体電解質、オキシアルキレン基を含有する（メタ）アクリレートプレポリマーから得られる重合体及び電解質からなる複合体を用いたイオン伝導性の高分子固体電解質、あるいはリン酸リチウム（Ｌｉ$_x$ＰＯ$_y$）、リン酸鉄リチウム（Ｌｉ$_x$Ｆｅ$_y$（ＰＯ$_4$）$_z$）、リン酸マンガンリチウム（Ｌｉ$_x$Ｍｎ$_y$（ＰＯ$_4$）$_z$）、リン酸ニッケルリチウム（Ｌｉ$_x$Ｎｉ$_y$（ＰＯ$_4$）$_z$）、リン酸クロムリチウム（Ｌｉ$_x$Ｃｒ$_y$（ＰＯ$_4$）$_z$）などのリチウム酸化物又はリン酸塩、および硫化リンリチウム（Ｌｉ$_x$ＰＳ$_y$）などの硫化リン化合物等の無機固体電解質などを用いることができる。

【０８０８】

電極は、公知の材料を使用でき、たとえばアルミニウム、金、白金、銅、鉄、クロム、亜鉛、タングステン、モリブデン、チタン、タンタル、ニッケル等の金属、あるいはこれらの合金、金属とシリコンの化合物である各種シリサイド、炭素、カーボンナノチューブ、グラフェン、低抵抗シリコン、導電性高分子（導電性高分子は、たとえば、ポリアニリン、ポリアセチレン及びその誘導体、ポリパラフェニレン及びその誘導体、ポリピロール及びその誘導体、ポリチエニレン及びその誘導体、ポリピリジンジイル及びその誘導体、ポ

リイソチアナフテニレン及びその誘導体、ポリフリレン及びその誘導体、ポリセレノフェン及びその誘導体、ポリパラフェニレンビニレン、ポリチエニレンビニレン、ポリフリレンビニレン、ポリナフテニレンビニレン、ポリセレノフェンビニレン、ポリピリジンジイルビニレン等のポリアリーレンビニレン及びそれらの誘導体等）を用いることができる。

【０８０９】

図８７は、電気二重層キャパシタの構造を平面的示した一実施例である。多数の平行平板型のキャパシタをそれぞれコンタクト孔を絶縁体基板（薄板）に形成してコンタクトして接続しても良いが。図８７に示すように、キャパシタを構成する対向電極２０４２および２０４３を平行にしてスパイラル状に形成しておけば。コンタクトの取りだしは、ＡおよびＢの２箇所だけとなる。スパイラル形状の対向電極２０４２および２０４３の間には電解液、ゲル状電解質、固体電解質等の電解質があり、これらで電気二重層キャパシタを構成する。スパイラル形状であるから非常に高密度のキャパシタを作製できる。そのスパイラル形状もチップ２０４１に合わせて、たとえば、図８７に示すような矩形形状、あるいは円形形状、楕円形状、あるいは各種の曲線形状、あるいは適当な三角形以上の多角形状にすることもできる。従来の電気二重層キャパシタのように電極層や電解質を重ねて作製する必要がなく、電極（正極と負極）間の距離はほぼ一定に形成されるので短絡する危険性もなく信頼度の高い電気二重層キャパシタが作製される。従ってセパレータを配置する必要もないのでイオンのスムーズな移動が行なわれる。電解液やゲル状電解質だけでなく固体電解質の場合にも電極の周りを隙間なく電解質が覆うので、電極の周りに効率良く電気二重層が形成される。以上説明した様に、本発明を用いれば、非常に簡単なプロセスで超小型の電気二重層キャパシタを作製できる。さらに、本発明はこのような電気二重層キャパシタと同様の構造で二次電池にも使用できる。

【０８１０】

図８８は、圧電体基板に形成した貫通孔または凹部の間に形成された基板側壁の振動によって発生する電荷を用いた発電機を示す図である。圧電体基板２１１１内に貫通孔または凹部２１１５（２１１５－１、２、３）を形成する。貫通孔または凹部２１１５（２１１５－１、２、３）同士の間に基板側壁２１１１（２１１１－２、３）が形成され、さらに基板側壁２１１１（２１１１－２、３）の側面に導電体膜・電極２１１６（２１１６－１、２、３、４）が形成されている。基板２１１１の第１面（表面、上面）および第２面（裏面、下面）には薄板（絶縁体基板）２１１２、２１１３が付着され、基板側壁２１１１（２１１１－２、３）の上下面はこれらの薄板（絶縁体基板）２１１２、２１１３によって規制されている。貫通孔または凹部２１１５（２１１５－１、２、３）をカバーしている薄板（絶縁体基板）２１１２、２１１３には、必要に応じて振動波等を導入・導出する開口部２１１４（２１１４－１、２、３）や開口部２１１８が形成されている。凹部の場合には開口側に薄板２１１３を付着させるが、反対側は基板があるので、必ずしも薄板２１１２は付着させなくても良い。振動波Ｗａが貫通孔または凹部２１１５（２１１５－１、２、３）に入ると圧電体基板側壁２１１１（２１１１－２、３）は振動し、この振動による変形で圧電体基板側壁２１１１（２１１１－２、３）の両面（両側面）に電荷が分極する。この電荷を圧電体基板側壁２１１１（２１１１－２、３）の両面（両側面）に形成した導電体膜・電極２１１６（２１１６－１、２、３、４）で取りだし（端子Ａ、Ｂ）、コンデンサ等に蓄えることによって、発電することができる。尚、基板２１１１が圧電体基板ではない基板、たとえばシリコン等の半導体基板の場合でも、基板側壁上に絶縁膜、第１導電体膜・電極、圧電体膜、第２導電体膜・電極、をこの順で積層しパターニング（必要な場合）することによって、圧電体膜が振動によってその両面（両側面）に電荷を分極するので、その電荷を第１導電体膜・電極および第２導電体膜・電極で取りだす。この結果、コンデンサ等に蓄えることによって、発電することができる。尚、振動だけでなく、加速度や角速度や風や圧力変化によっても圧電体基板や基板は振動するので、発電することができる。また、加速度や角速度の場合には、前述したように、たとえば、凹部２１１５－２へ重い液体を入れることによって、発電効率を高めることができる。半導体基板を用いる場合には、発電機付きＩＣを作製できるので外部から電気供給が不要になるとい

うメリットがあり、さらに、発電状況をＩＣでモニタリングすることもでき、より効率的な発電を行なうことが可能となる。

【０８１１】

圧電体基板は、たとえば、ＰＺＴ（チタン酸ジルコン酸鉛）、チタン酸バリウム、チタン酸鉛、ニオブ酸カリウム、ニオブ酸リチウム、タンタル酸リチウム、タングステン酸ナトリウム、酸化亜鉛、リチウムテトラボレート、チタン酸カルシウム、燐酸アルミニウム、石英、酒石酸カリウムナトリウム、ポリフッ化ビニリデン（ＰＶＤＦ）等の圧電性ポリマー、窒化アルミニウム、燐酸ガリウム、ガリウムヒ素などである。圧電体膜は、上記の材料をＰＶＤ法やＣＶＤ法で形成した膜である。圧電体基板やその他の基板の凹部や貫通孔は、フォトリソ法＋エッチング法、あるいはインプリント法を用いて形成できる。たとえば、液状またはゲル状の圧電性ポリマーや、上記の圧電性材料の微粒子を含む液状またはゲル状の物質に凹部や貫通孔形成用のモールドパターンを押しつけて固化させた後モールドを離したり消滅させたりして、圧電体基板内に凹部または貫通孔パターンを形成する。その後、導電体膜を積層し必要なパターニングをした後、必要な場合には保護膜としての絶縁膜を積層し、薄板（絶縁体基板）を付着させる。

【０８１２】

図８９は、基板内に形成した凹部に充填した圧電体ポリマー等内に凹部を形成し、その凹部間の圧電体ポリマー基板側壁を用いて作製した微小発電器を示す図である。基板２１３１内に凹部２１３２を形成する。基板はシリコン等の半導体基板、ガラス基板等の絶縁体基板、低抵抗シリコン基板やアルミ基板等金属基板等の導電体基板である。凹部２１３２内に圧電体ポリマー等２１３３を充填する。この充填は、圧電体ポリマーの塗布、スクリーン印刷、ディップ、スプレー等で形成できる。次にフォトリソ法＋エッチング法あるいはインプリント法などで基板面に垂直（略垂直）な凹部２１３４（２１３４－１、２、３）を形成する。この凹部２１３４（２１３４－１、２、３）によって、ポリマー基板側壁２１３５（２１３５－１、２、３、４）が形成される。次に導電体膜を積層し、必要なパターニングを行ない、ポリマー基板側壁２１３５（２１３５－２、３）の側面に導電体膜・電極２１３６（２１３６－１、２、３、４）を形成する。これらの導電体膜・電極２１３６（２１３６－１、２、３、４）から同じ配線パターンで導電体膜・配線を引き出す。（端子をＡ，Ｂで示す）次に、薄板２１３７をポリマー基板２１３３の上面に付着させる。尚、この間に保護膜（絶縁膜）を積層し、導電体膜・電極２１３６を保護することもできる。ポリマー基板側壁２１３５（２１３５－２、３）の上面にも薄板（絶縁体基板）２１３７が付着しているので、ポリマー基板側壁２１３５（２１３５－２、３）は上面が薄板（絶縁体基板）２１３７によって、ポリマー基板側壁２１３５（２１３５－２、３）の下側はポリマー基板２１３３（凹部２１３４の底部のポリマー２１３３を全部除去したときには、基板２１３１）によって規制されている。凹部２１３４（２１３４－１、２、３）上をカバーしている薄板２１３７において、振動波を導入し、導出することなどの目的で、開口部２１３８を設けても良い。振動や加速度、各速度、圧力変動などによって、圧電体ポリマー基板側壁２１３６（２１３６－２、３）が振動し、その圧電体ポリマー基板側壁２１３６（２１３６－２、３）の変形によって、その圧電体ポリマー基板側壁２１３６（２１３６－２、３）の両側面に電荷が分極するので、その電荷を導電体膜・電極２１３６（２１３６－１、２、３、４）によって取り出し（端子Ａ，Ｂへ導く）、コンデンサ等へ電荷を蓄えて発電できる。凹部内に充填する材料は圧電体ポリマーとして説明したが、圧電体材料を微粒子にして結合剤と溶剤を混ぜた液状またはゲル状にして凹部を充填しても良い。インプリント法の場合はこれにモールドを挿入して凹部を形成できる。

【０８１３】

尚、ポリマー２１３３が圧電体ポリマーでなくとも、上述した様に凹部２１３４および基板側壁２１３６を形成した後に、基板側壁２１３６上に（必要なら絶縁膜）、第１導電体膜・電極、圧電体膜、第２導電体膜・電極、をこの順で積層しパターニング（必要な場合）することによって、圧電体膜が振動によってその両面（両側面）に電荷を分極するので、その電荷を第１導電体膜・電極および第２導電体膜・電極で取りだす。この結果、コン

デンサ等に蓄えることによって、発電することができる。また、図８８や図８９で説明した内容において、基板やポリマーが圧電体材料である場合でも、さらに上述したように圧電体膜等を積層して、両方から電荷を取り出して効率を向上することもできる。

【０８１４】

次に、ポリマーにインプリント法を用いて簡単に本発明の凹部パターンを形成する方法について説明する。液状またはゲル状のポリマーに凹部形成用のモールドを挿入し、熱処理を施しポリマーを固化させる。モールド材料をエッチングし、ポリマーをエッチングしない溶液またはエッチングガスを用いて、モールドをエッチングして消失させる。残った部分が凹部となる。この後、必要な薄膜形成と薄板付着を行なう。たとえば、ポリマーをポリテトラフルオロエチレン、モールド材料をガラスとして、フッ酸系溶液を用いればモールド材料だけをエッチングすることができる。また、モールドパターンに導電体膜を付着させたり、導電体膜の配線パターンを付着させておき、この導電体膜もエッチングしないがモールドをエッチングする溶液またはエッチングガスを用いれば、自動的に凹部内へ導電体膜や配線パターンを付着できる。たとえば、導電体膜を金膜とすれば良い。ここで、ポリマーの代わりに粒子状圧電体材料を結合剤および／または溶剤と混合した液状体やゲル状体を用いても良い。

【０８１５】

たとえば、基板２１３１の厚みは約０．１ｍｍ～２ｍｍ、凹部２１３２の深さは約０．０１ｍｍ～１．５ｍｍ、ポリマー内凹部２１３４の深さは約０．００５ｍｍ～１．４ｍｍ、薄板の厚みは約０，０５ｍｍ～２ｍｍであるから、非常に微小な発電機（器）が作製できる。また、基板２１３１をシリコン等の半導体基板とすればＩＣやトランジスタと一緒のチップに搭載でき、電気供給がなくてもＩＣやトランジスタを動かすことができるので、非常に小さな実装部品を作製できる。たとえば、心臓ペースメーカーに適用すれば、心臓や血液や他の臓器の振動によって発電しながらペースメーカーを動かすことができるので、患者に負担のないものを実現できる。尚、本発明では、振動波を作り出すこともできる（マイクロホンと逆の動作で）ので、ペースメーカーとしての機能を１チップに集約することが可能となり、極微小（たとえば、１ｍｍ以下）のペースメーカーを実現可能となる。以上説明した様に本発明は、簡単な構造とプロセスと材料を用いて、微小発電機を作製できる。

【０８１６】

本発明の実施形態の説明において、説明をしなかったことで、他の部分で説明していることは、互いに矛盾しない限り他の部分でも適用できることは言うまでもない。

【産業上の利用可能性】

【０８１７】

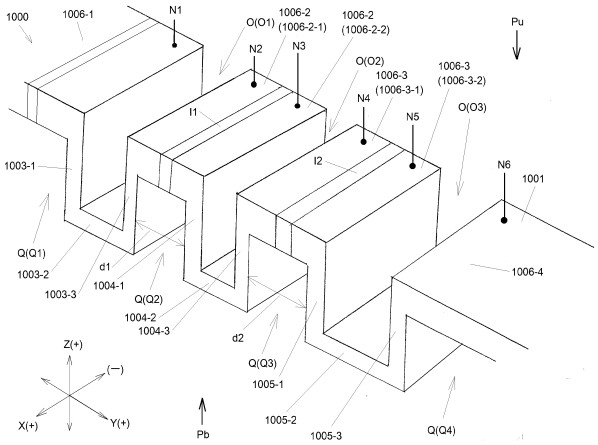
本発明は、半導体圧力センサー、超小型圧力センサー、さらには加速度センサー、音響トランスデューサー、インクジェットデバイス、ポンプデバイス等各種センサーや各種デバイス、二次電池、燃料電池、電気二重層等の電池デバイス、微小発電機、さらにはそれらのセンサーやデバイスの小型化に利用できる。さらに発電素子にも適用できる。

【符号の説明】

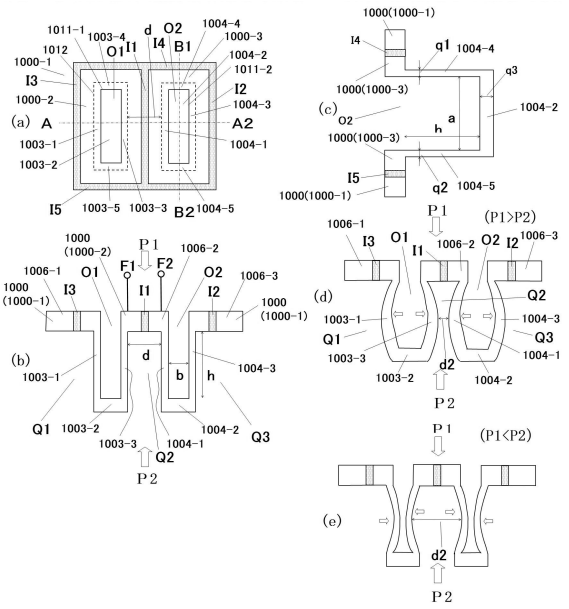
【０８１８】

１１・・・半導体基板、１２・・・絶縁膜、１３・・・導電膜、１４・・・キャップ、
１５・・・気密空間、１６、１７、１８、１９、２０・・・溝、
２１、２２、２３、２４・・・半導体基板、２５・・・気密空間
２００２・・・導電体基板、２００４・・・第３基板、２００６・・・第３基板、
２００８・・・コンタクト孔、２００９・・・導電体膜、２０１０・・・導電体膜

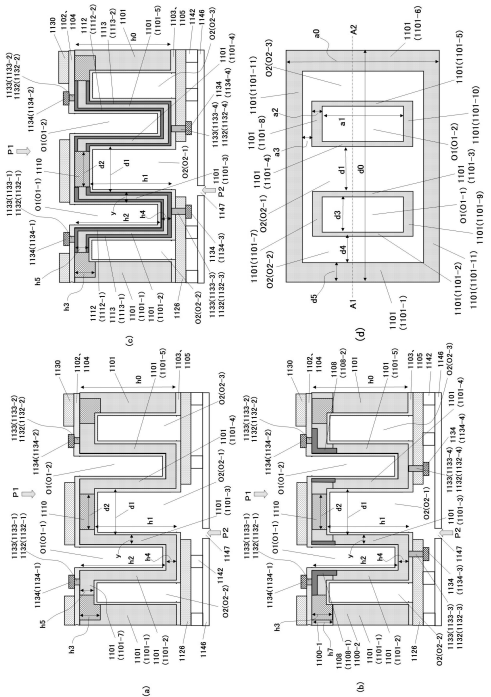
【図１】


1000
1006-1
N1
O(O1)
1006-2
(1006-2-1)
1006-2-2)
N2
N3
O(O2)
1006-3
(1006-3-1)
1006-3-2)
N4
N5
O(O3)
N6
1001
Pu
I1
I2
1003-1
Q(Q1)
1003-2
d1
1004-1
1003-3
Q(Q2)
1004-2
1004-3
d2
Q(Q3)
1005-1
1006-4
Z(+)
(−)
X(+)
Y(+)
Pb
1005-2
1005-3
Q(Q4)

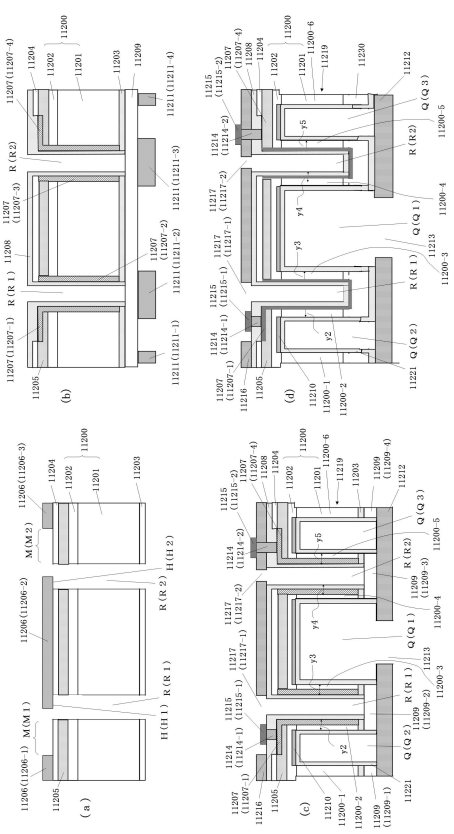
【図２】


1011-1
1003-4
d
O2
1004-4
1012
O1
I1
I4
B1
1000-3
1000-1
1004-2
I3
1011-2
1000-2
I2
(a) A
1004-3
A2
1003-1
1004-1
1003-2
I5
1003-5
1003-3
B2
1004-5
1000(1000-1)
I4
q1
1004-4
q3
1000(1000-3)
1004-2
(c)
O2
h
a
1000(1000-3)
I5
q2
1004-5
1000(1000-1)
P1
(P1>P2)
1006-1
I3
O1
I1
1006-2
O2
I2
1006-3
(d)
Q2
1003-1
1004-3
Q1
Q3
1003-3
1004-1
d2
1003-2
1004-2
P2
1000
(1000-2)
P1
1006-2
1006-1
F1
F2
O2
1006-3
1000
(1000-1)
I3
O1
I1
I2
1000
(1000-1)
(b)
d
1003-1
b
h
1004-3
Q1
1003-2
1004-2
Q3
1003-3
1004-1
Q2
P2
P1
(P1<P2)
(e)
d2
P2

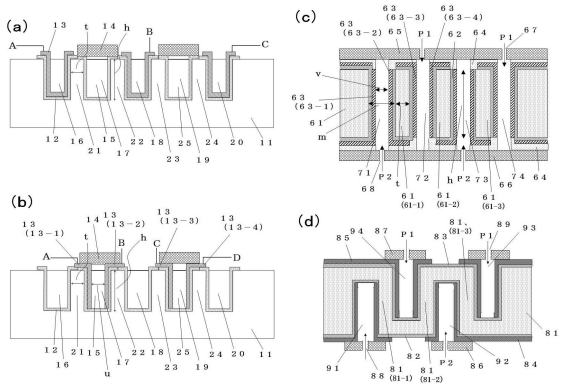
【図３】



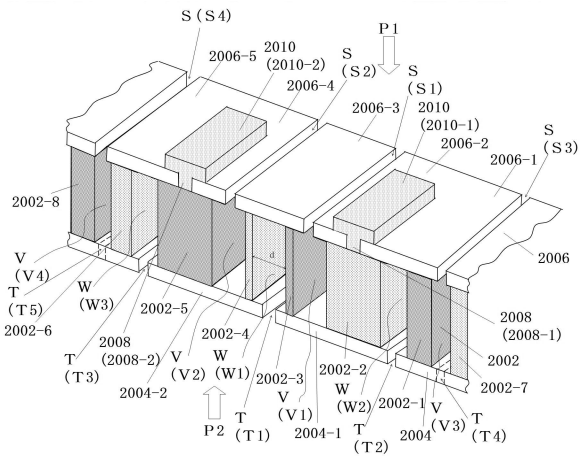
【図４】



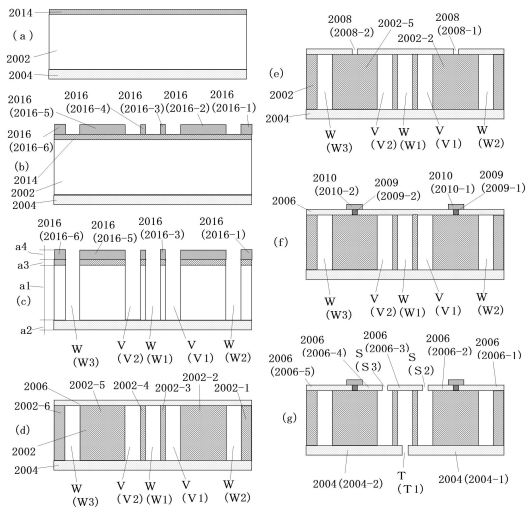
【図５】



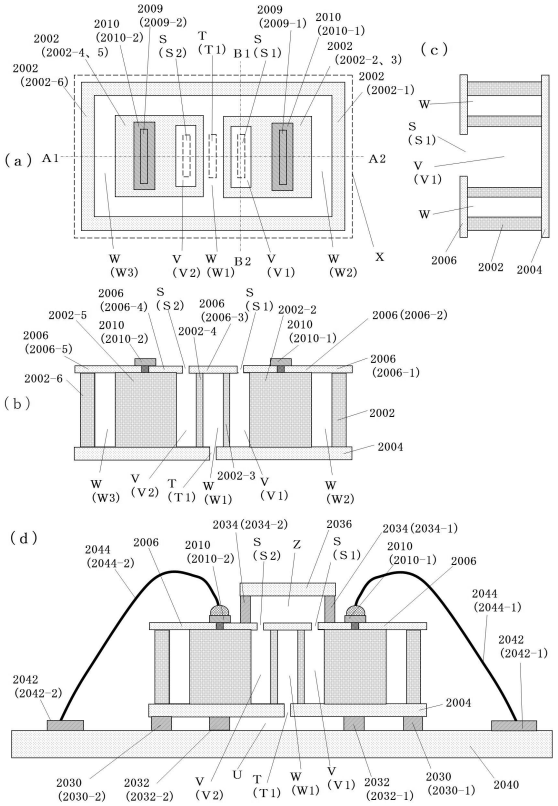
【図６】



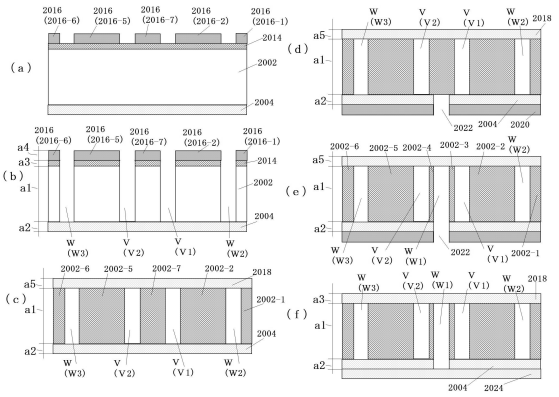
【図７】



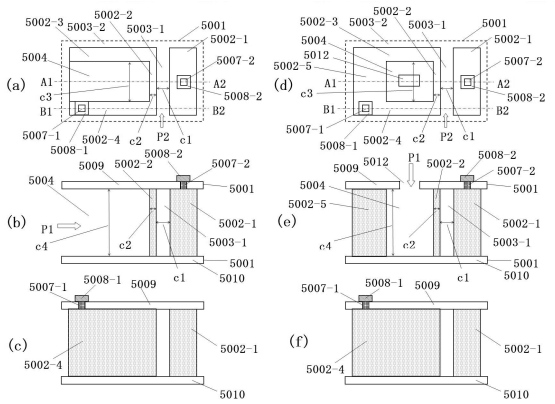
【図８】



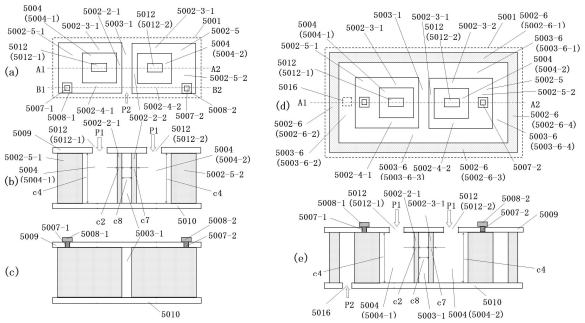
【図９】



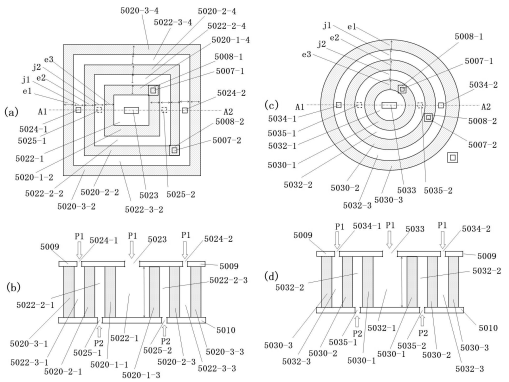
【図１０】



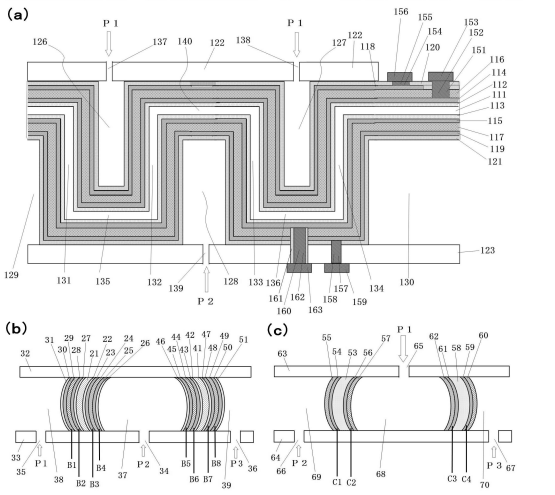
【図１１】



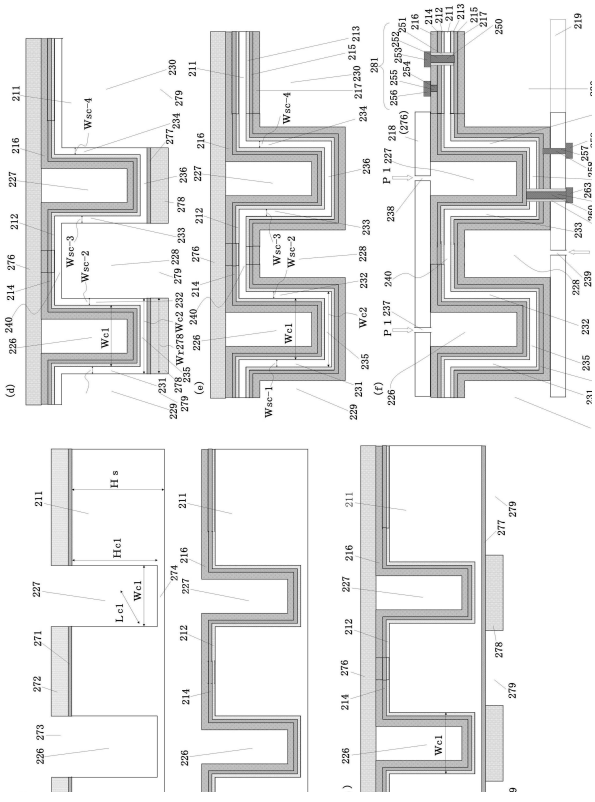
【図１２】



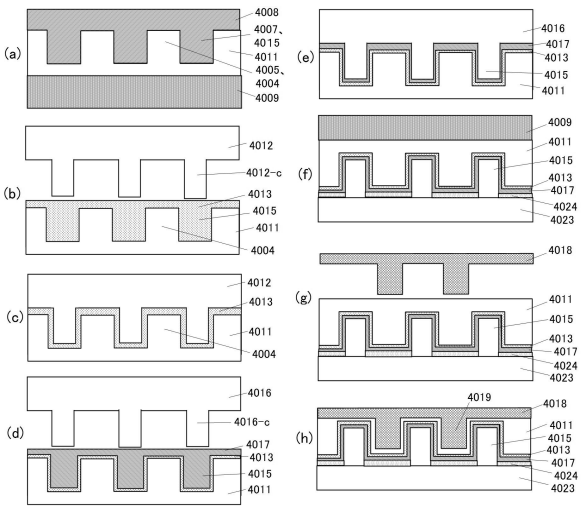
【図１３】



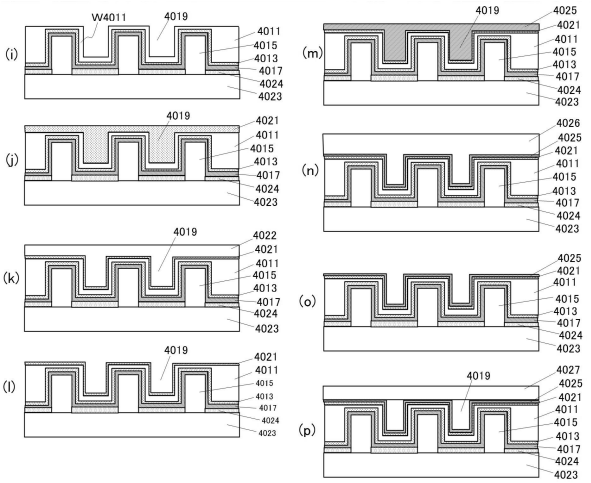
【図１４】



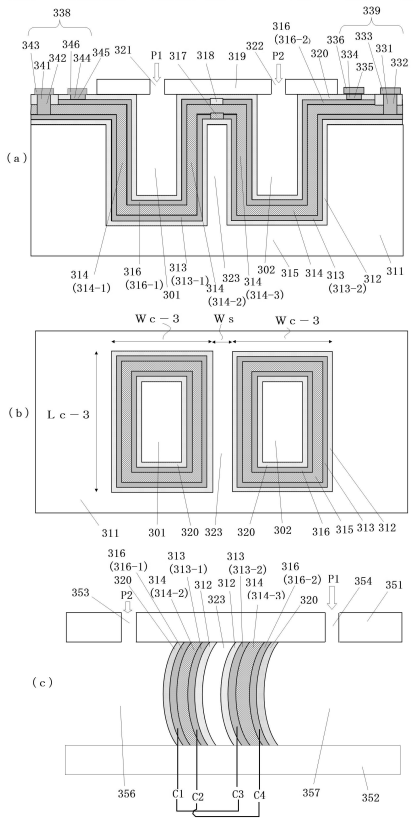
【図１５－１】



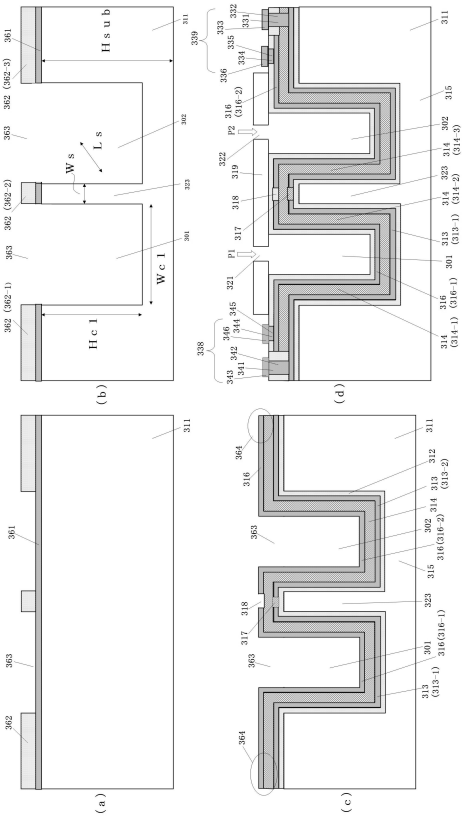
【図１５－２】



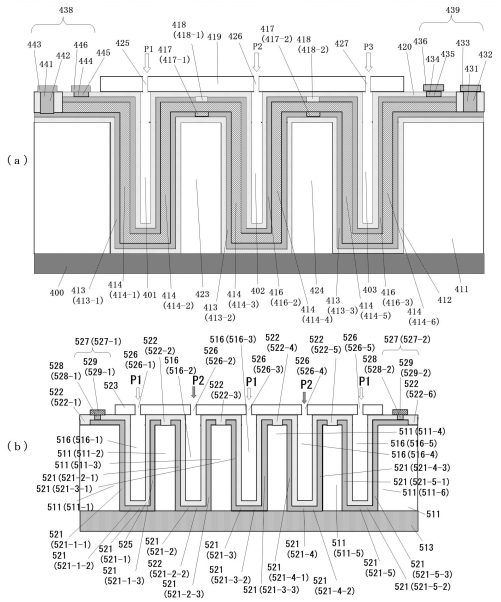
【図１６】



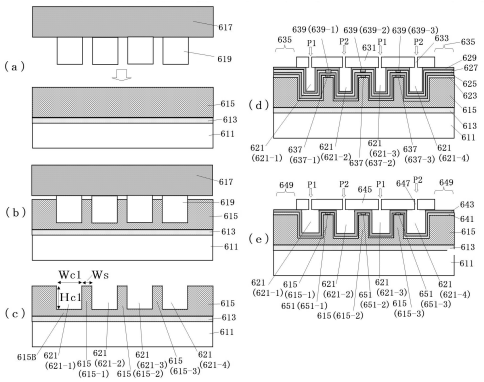
【図１７】



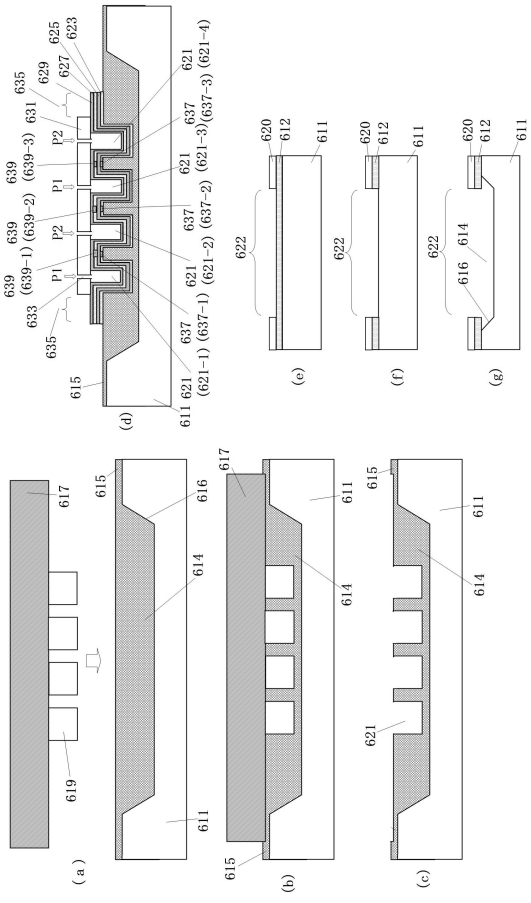
【図１８】



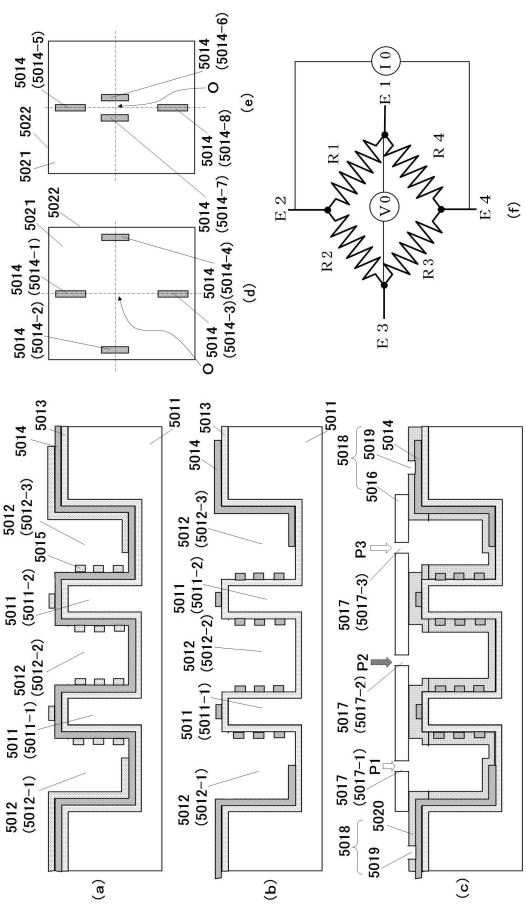
【図１９】



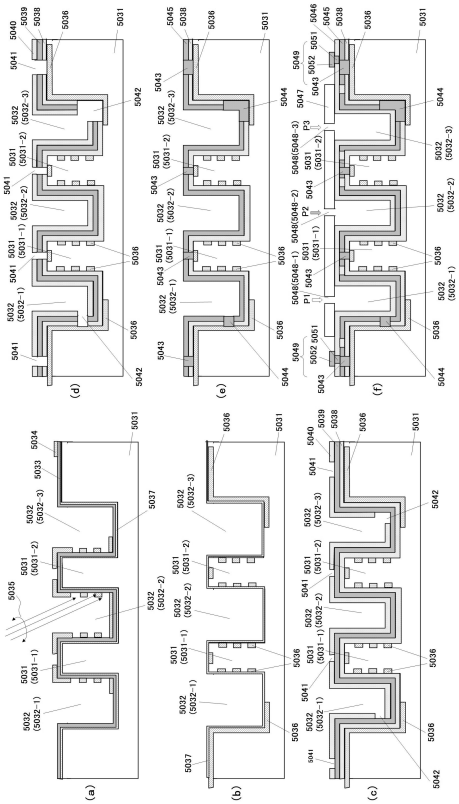
【図２０】



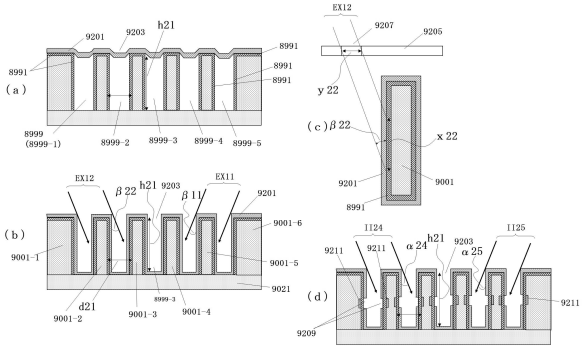
【図２１】



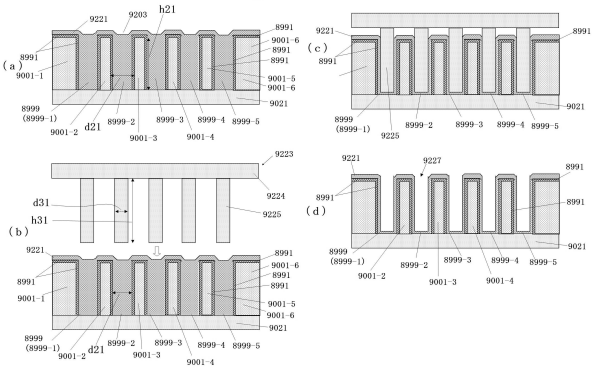
【図２２】



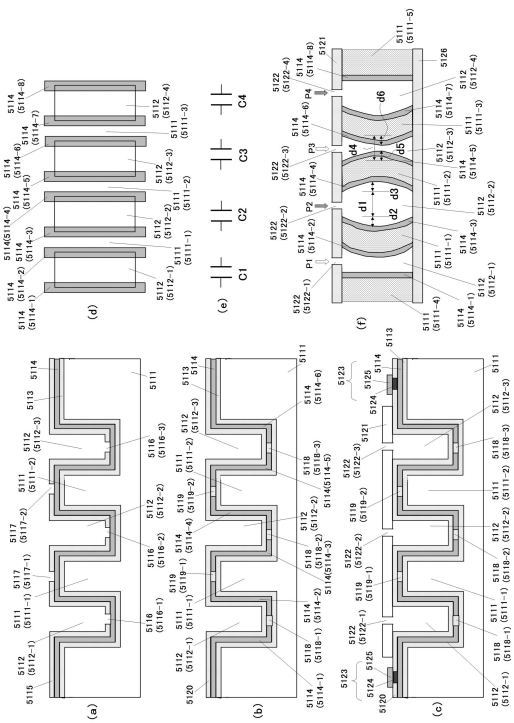
【図２３】



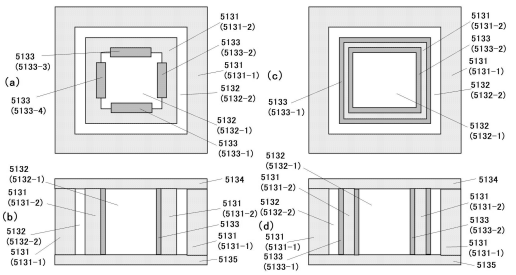
【図２４】



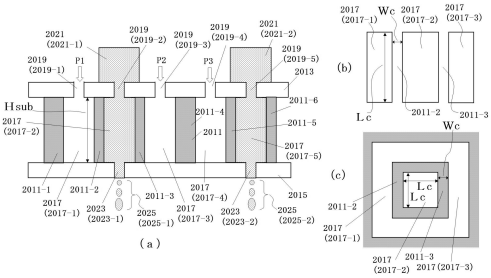
【図２５】



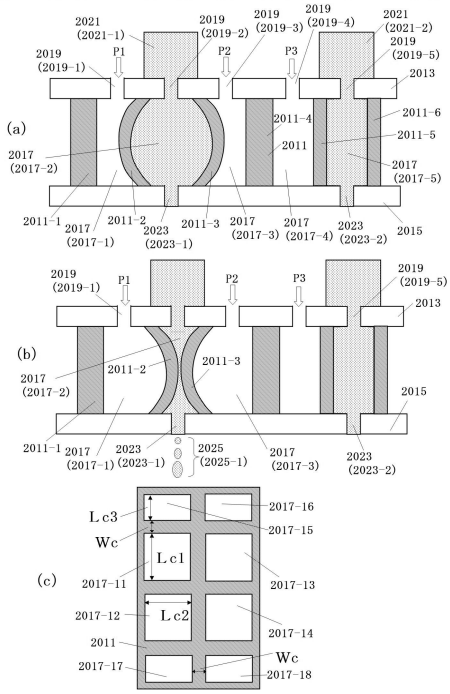
【図２６】



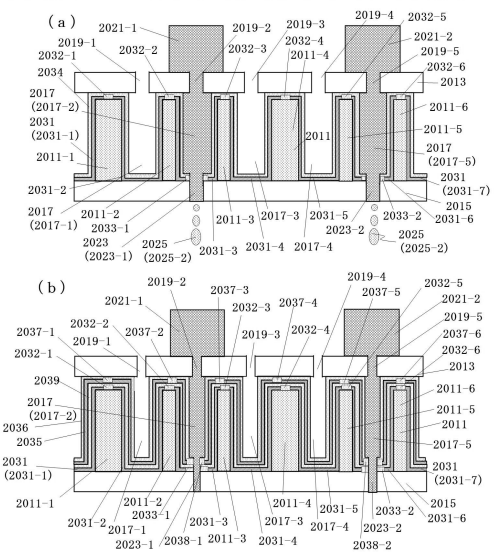
【図２７】



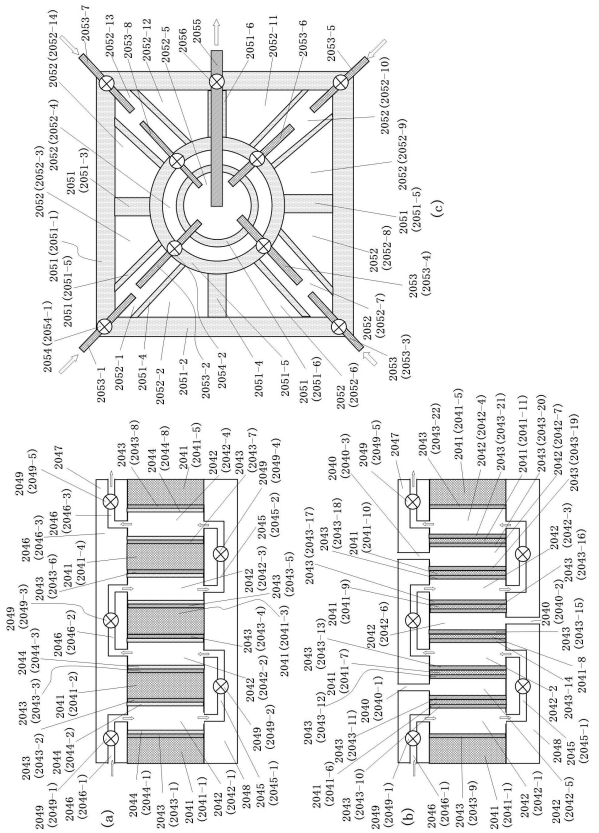
【図２８】



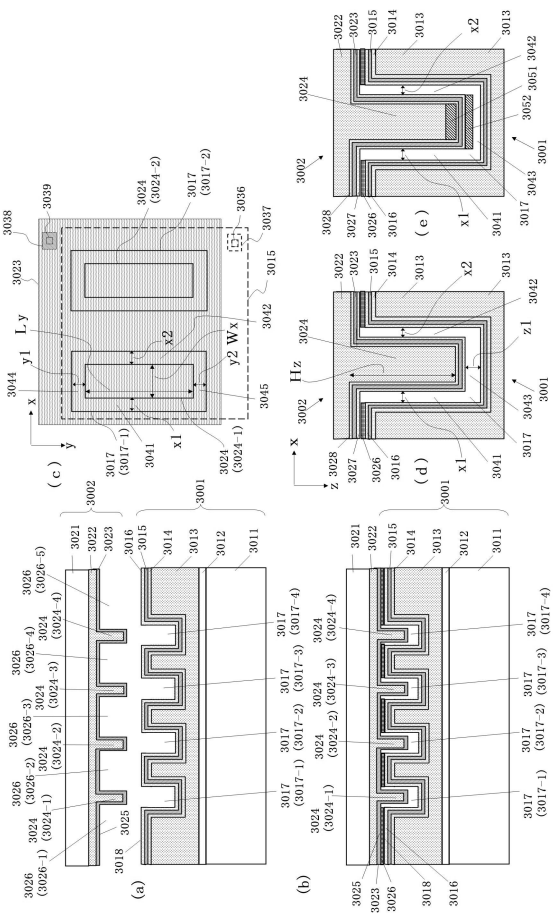
【図２９】



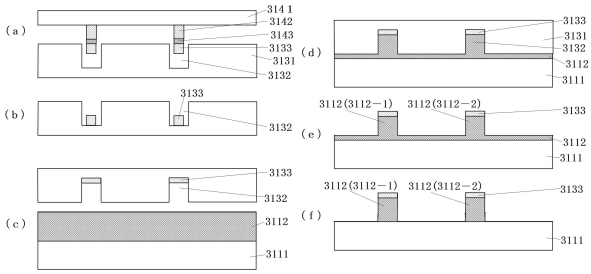
【図３０】



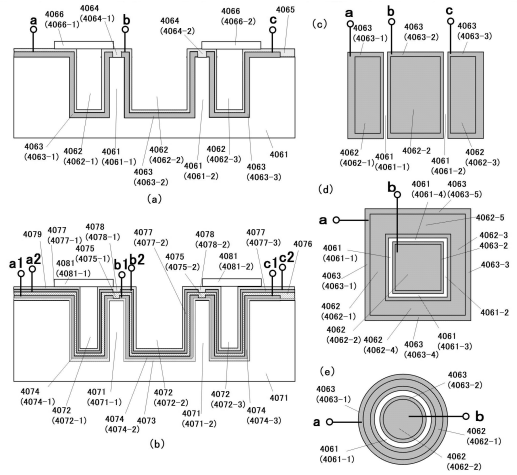
【図３１】



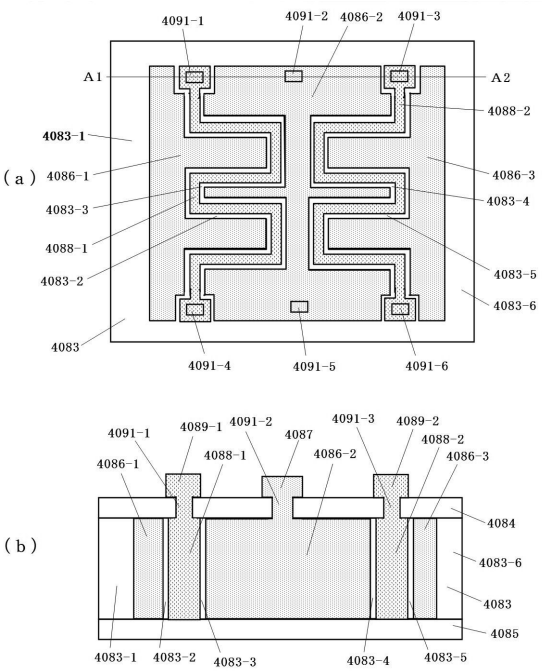
【図３２】



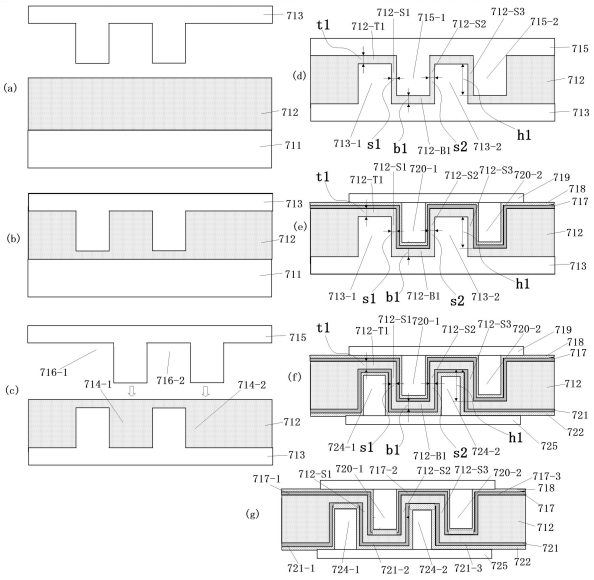
【図３３】



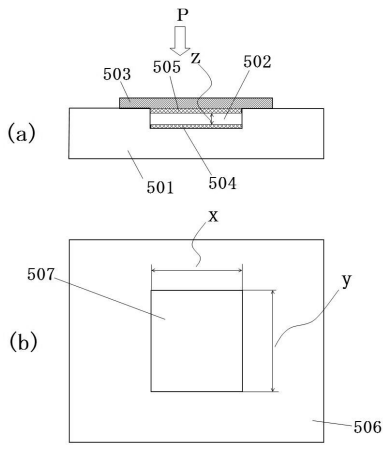
【図３４】



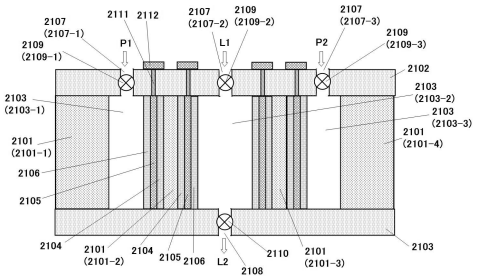
【図３５】



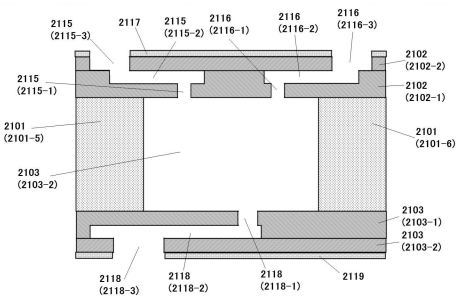
【図３６】



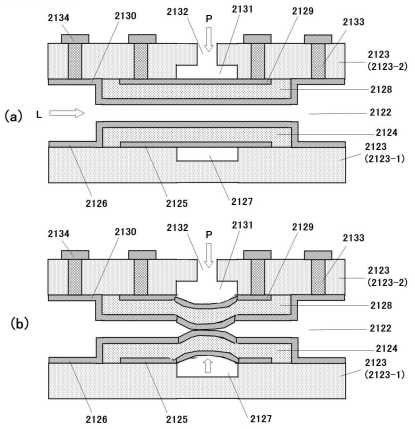
【図３７】



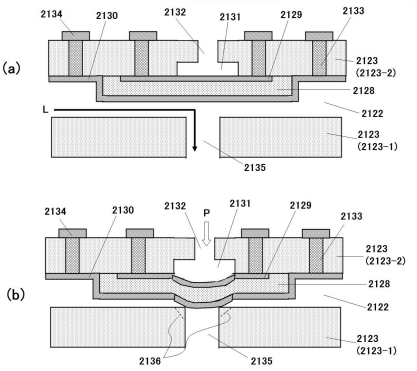
【図３８】



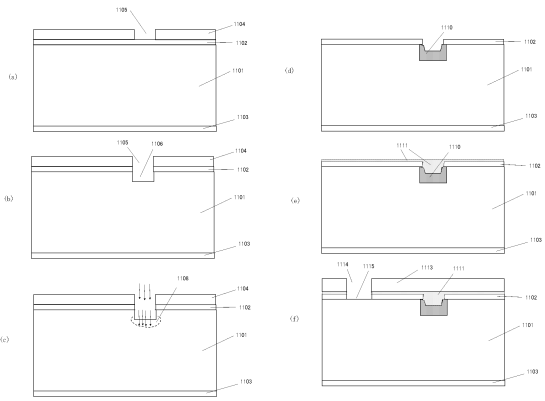
【図３９】



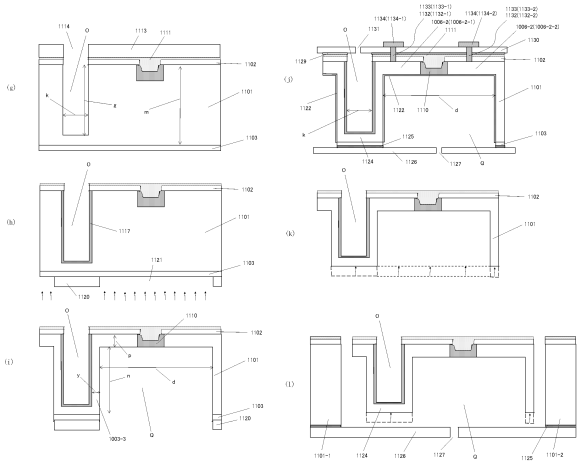
【図４０】



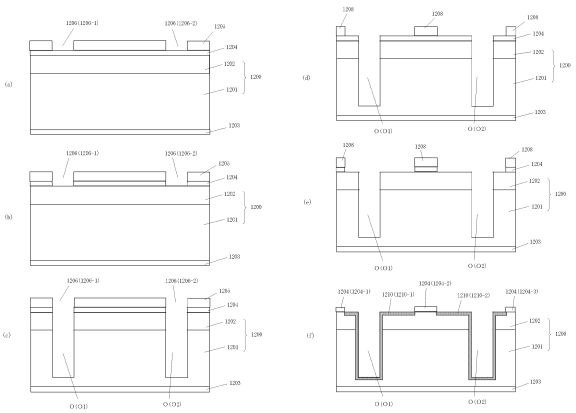
【図４１－１】



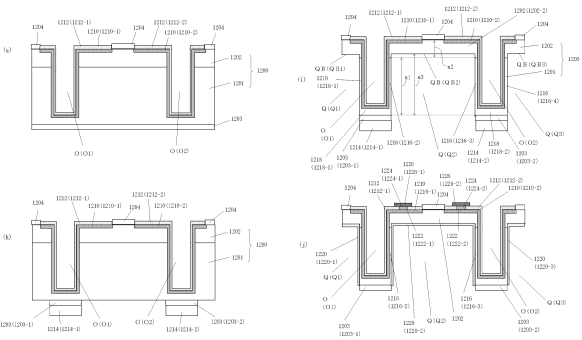
【図４１－２】



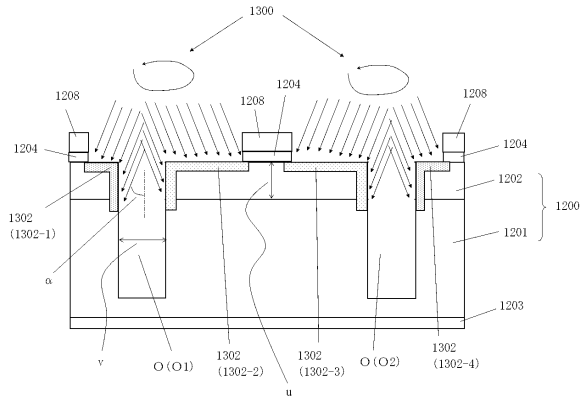
【図４２－１】



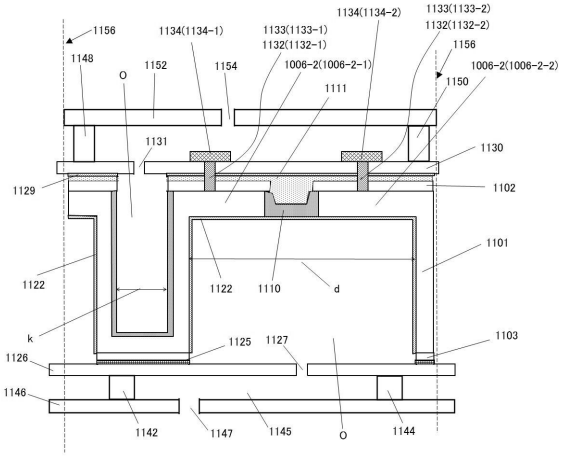
【図４２－２】



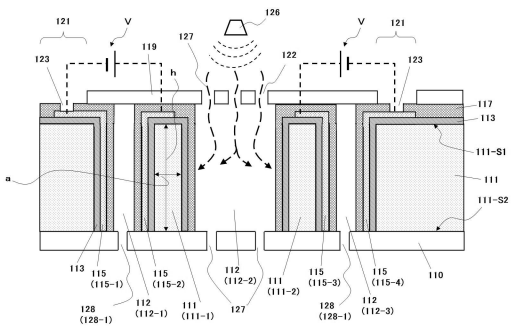
【図４３】



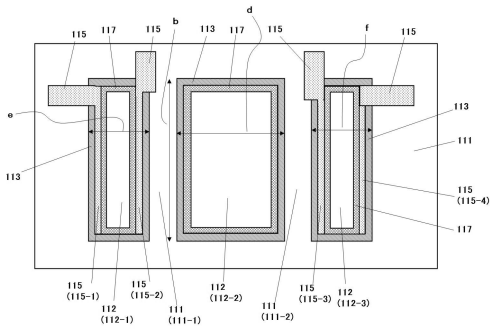
【図４４】



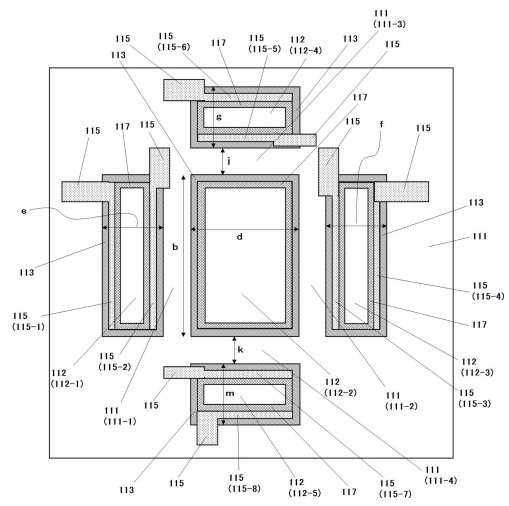
【図４５】



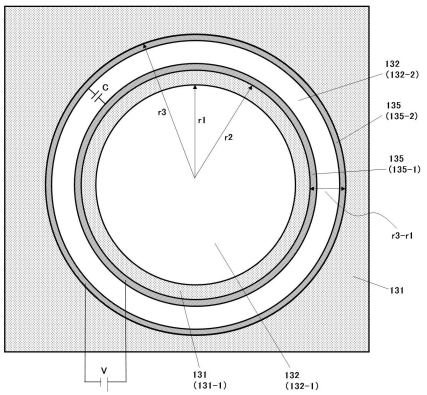
【図４６】



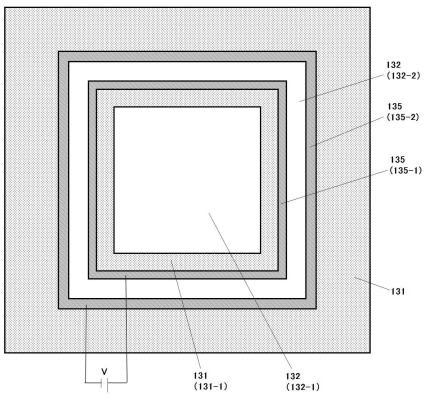
【図４７】



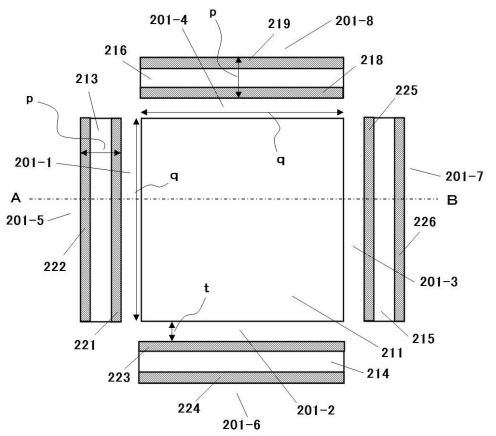
【図４８】



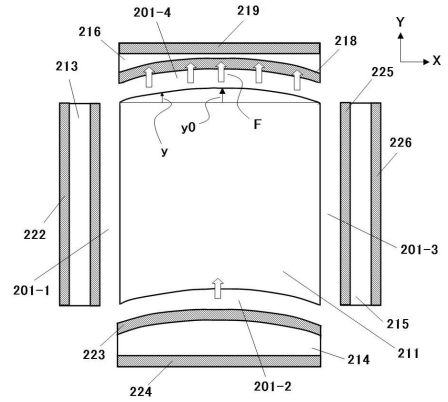
【図４９】



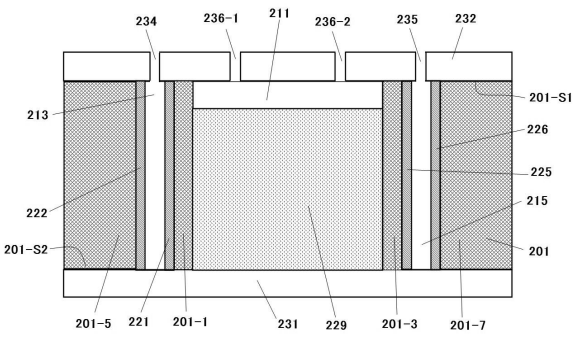
【図５０】



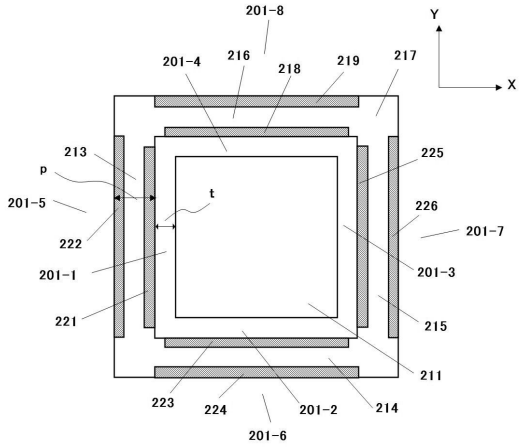
【図５１】



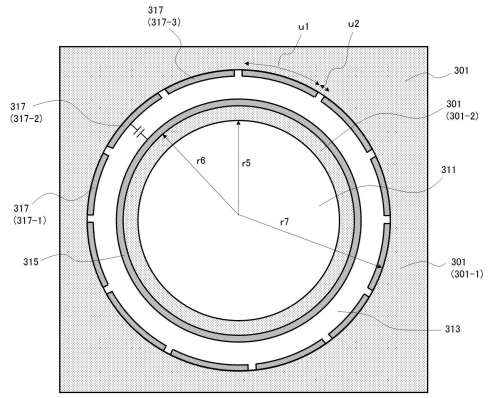
【図５２】



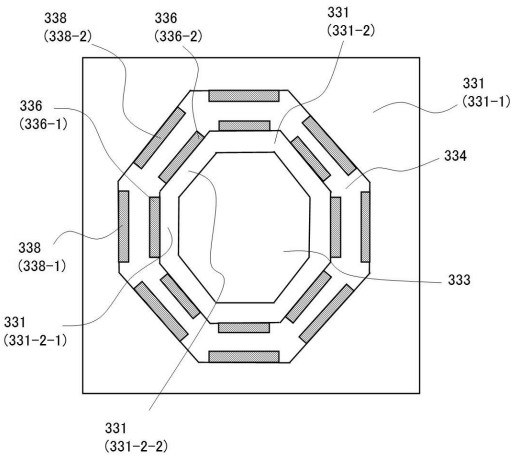
【図５３】



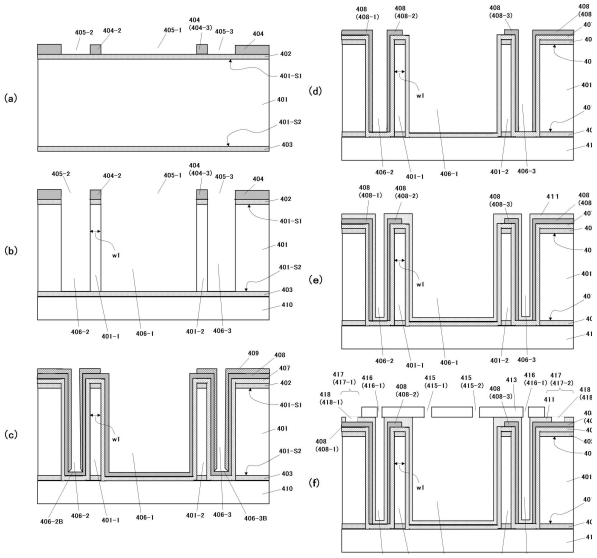
【図５４】



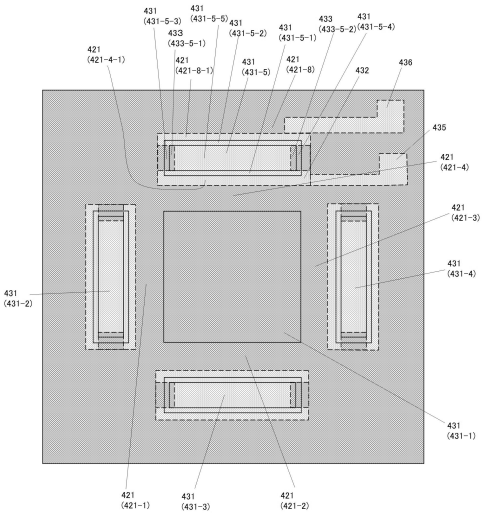
【図５５】



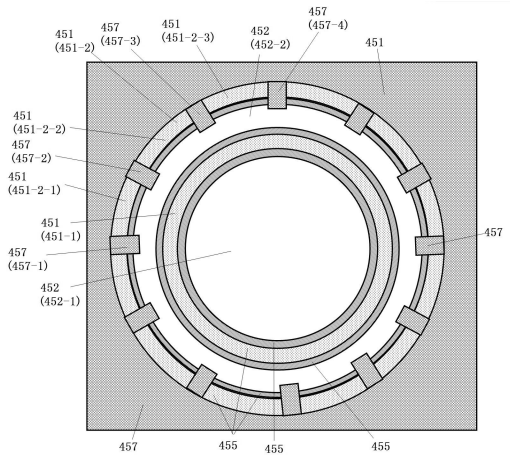
【図５６】



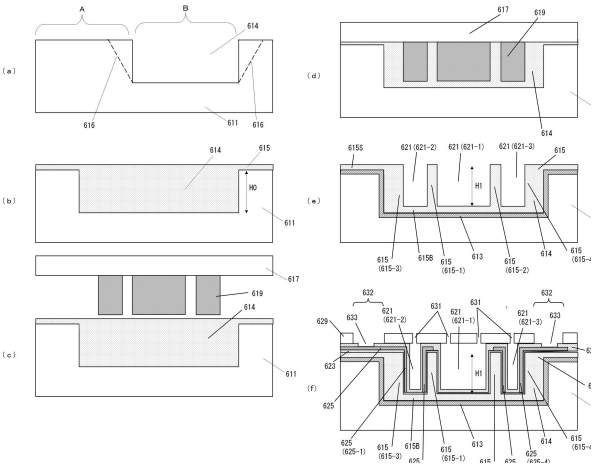
【図５７】



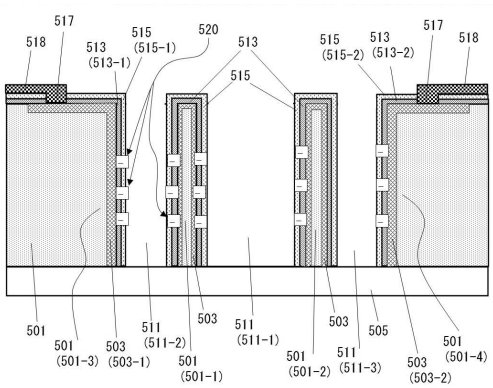
【図５８】



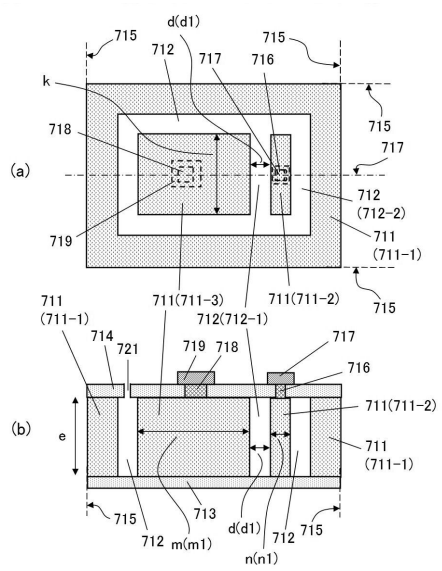
【図６０】



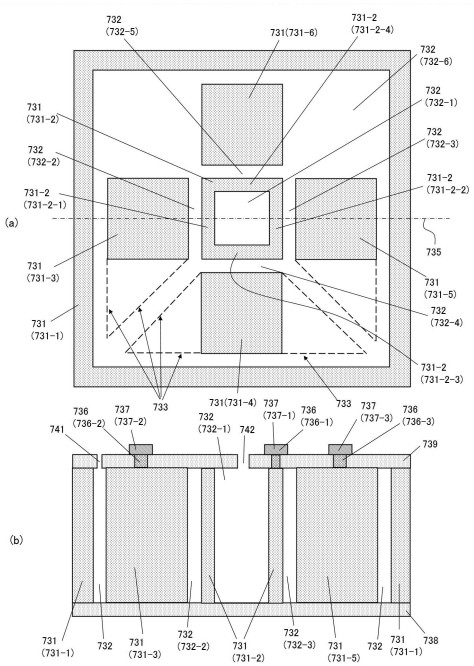
【図５９】



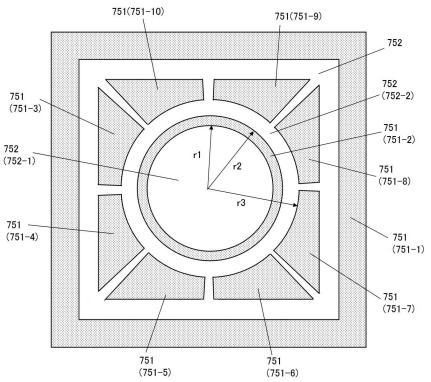
【図６１】



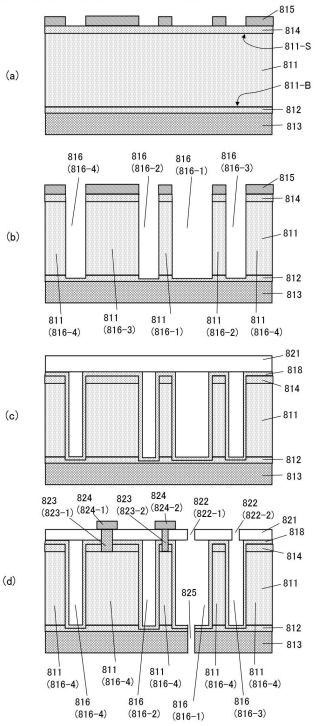
【図６２】



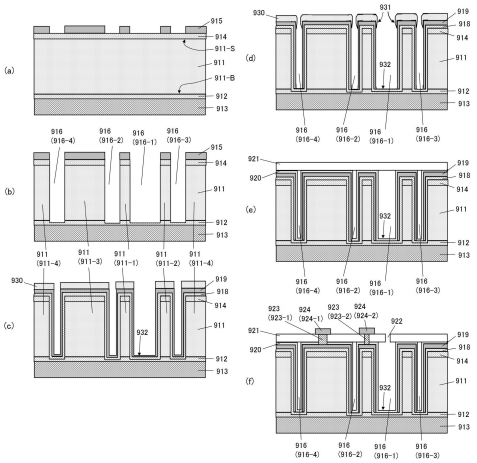
【図６３】



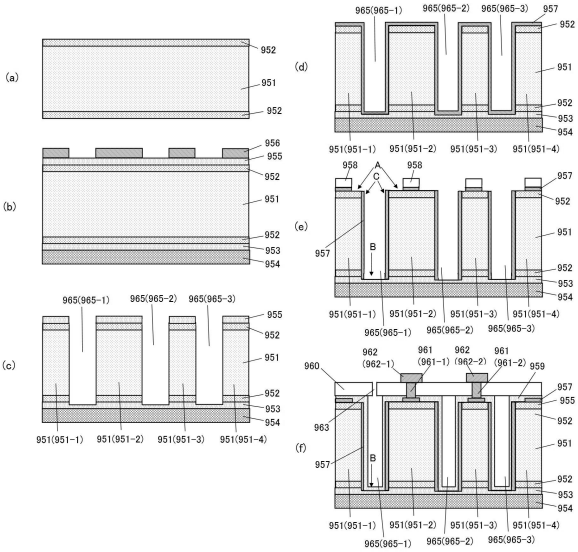
【図６４】



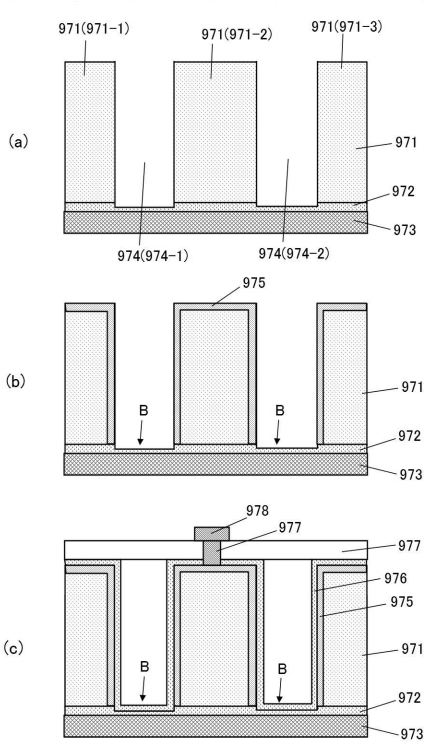
【図６５】



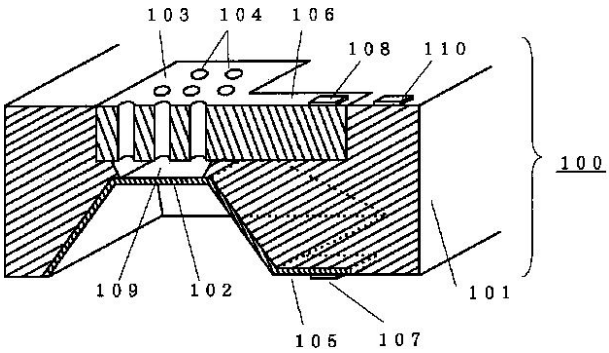
【図６６】



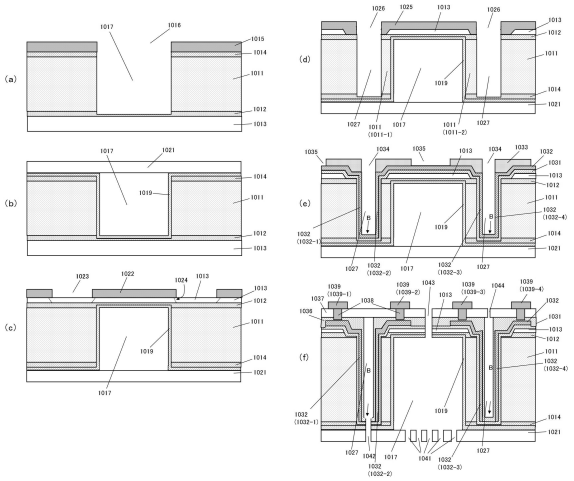
【図６７】



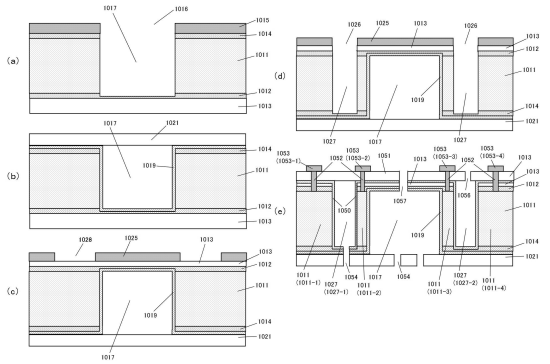
【図６８】



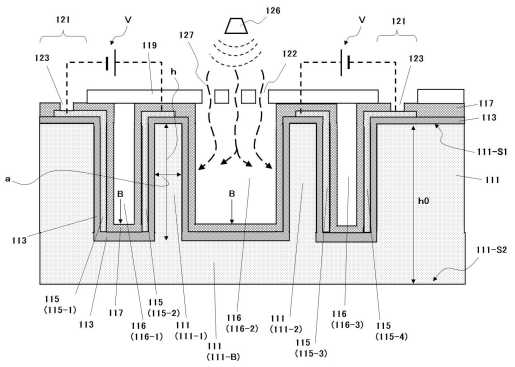
【図６９】



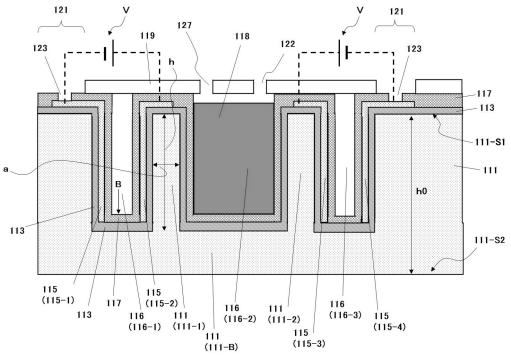
【図７０】



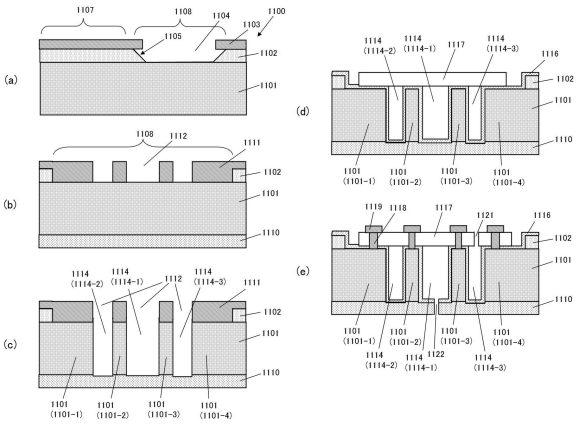
【図７１】



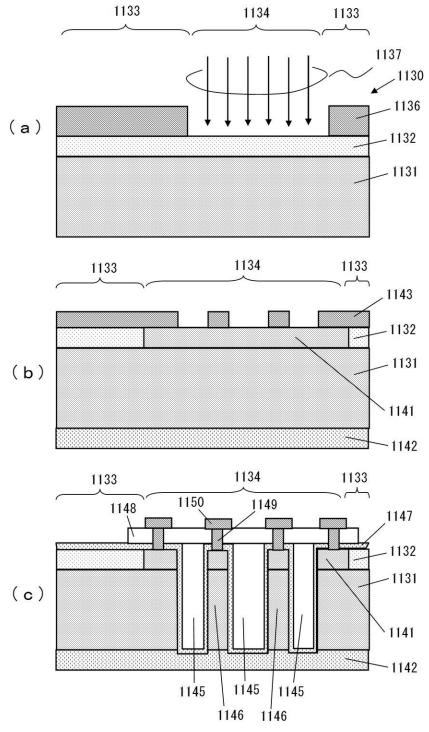
【図７２】



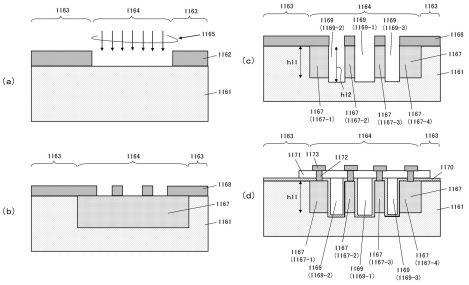
【図７３】



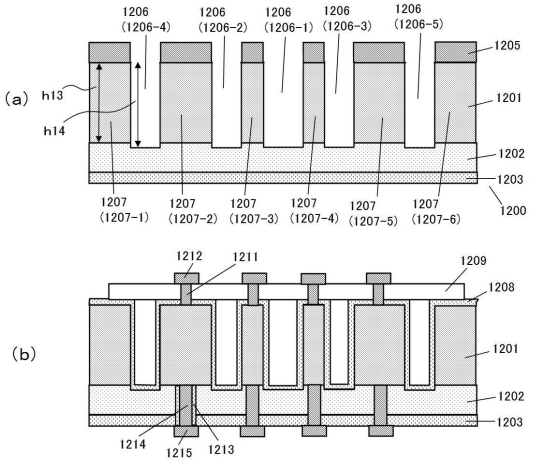
【図７４】



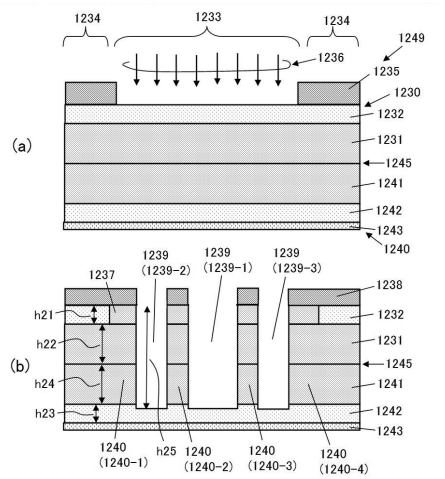
【図７５】



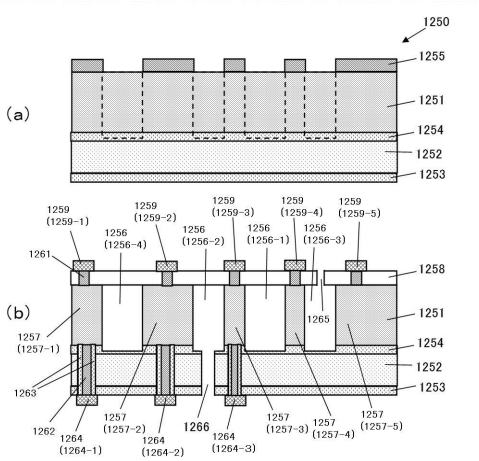
【図７６】



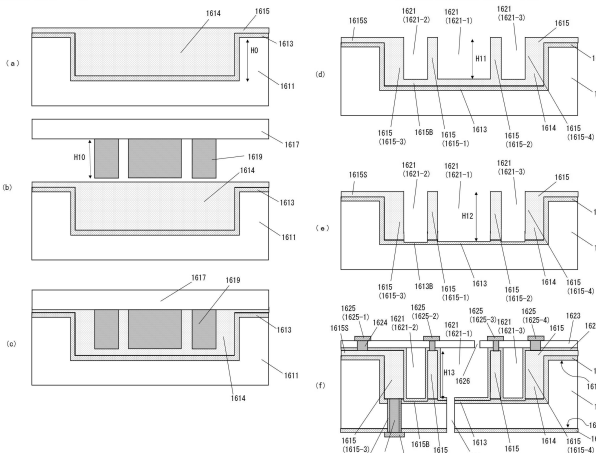
【図７７】



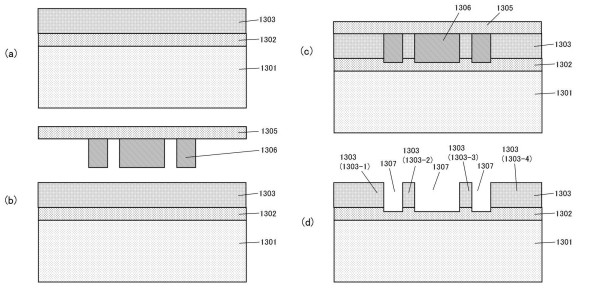
【図７８】



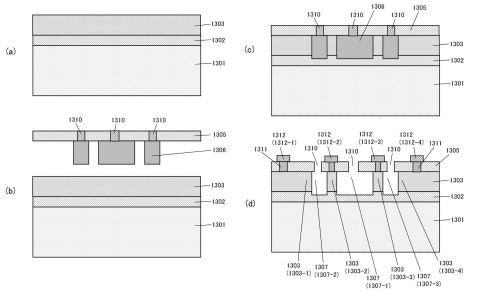
【図７９】



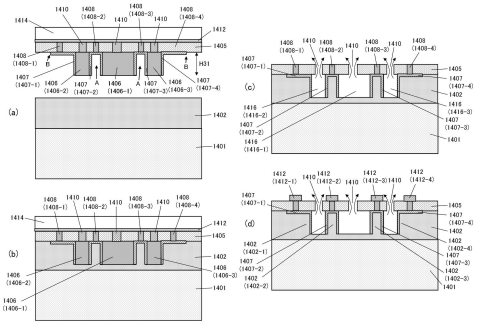
【図８０】



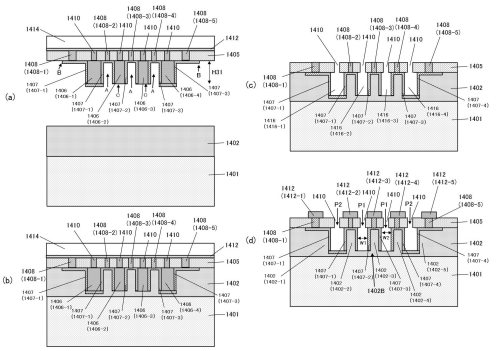
【図８１】



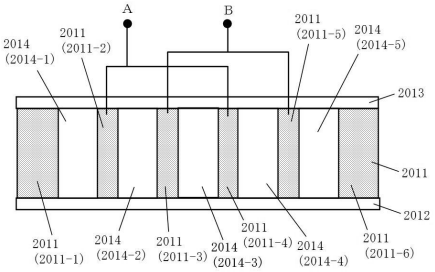
【図８２】



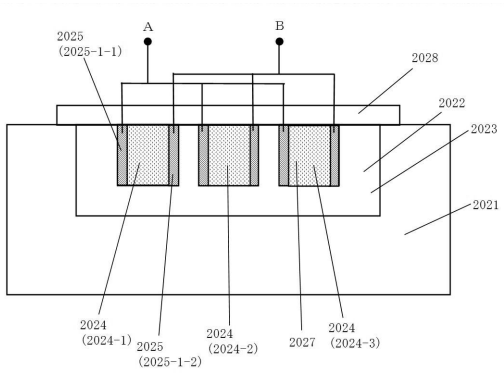
【図８３】



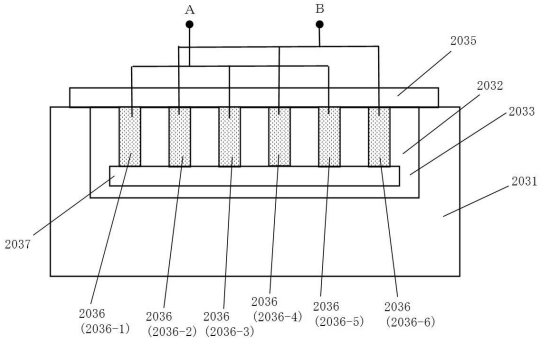
【図８４】



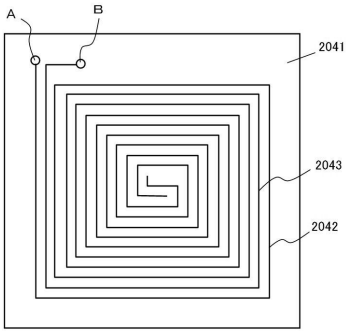
【図８５】



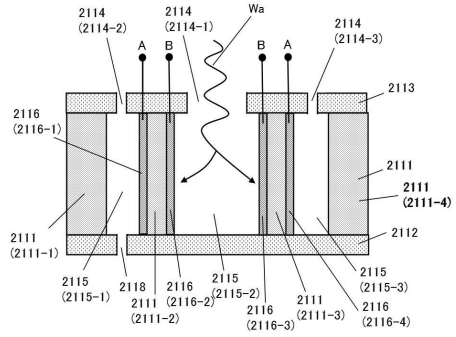
【図８６】



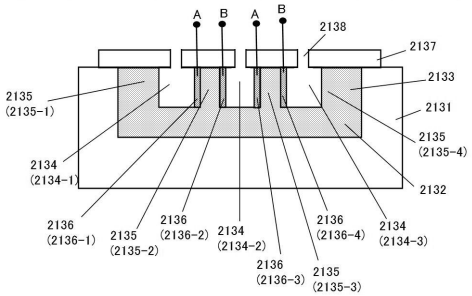
【図８７】



【図８８】



【図８９】



フロントページの続き

(51)Int.Cl.			ＦＩ	
Ｈ０１Ｌ	***41/047***	***(2006.01)***	Ｈ０１Ｌ	41/047
Ｈ０１Ｌ	***41/29***	***(2013.01)***	Ｈ０１Ｌ	41/29
Ｈ０１Ｌ	***41/333***	***(2013.01)***	Ｈ０１Ｌ	41/333
Ｈ０１Ｌ	***41/311***	***(2013.01)***	Ｈ０１Ｌ	41/311

(56)参考文献 特開２０１０－０５０１９２（ＪＰ，Ａ）
国際公開第２０１０／１０６５９８（WO，Ａ１）
特開２０１０－２２５４３２（ＪＰ，Ａ）
特開２００７－０８０６０９（ＪＰ，Ａ）
米国特許出願公開第２０１１／００７３８２７（ＵＳ，Ａ１）
特表２００８－５０５４３４（ＪＰ，Ａ）
特開２００８－０７８１１９（ＪＰ，Ａ）
特開２００６－１８５９１７（ＪＰ，Ａ）
特開２０１１－００４５９８（ＪＰ，Ａ）
特開２０１２－１０４６９１（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｇ １１／００－１１／８６
Ｈ０１Ｌ ４１／００－４１／４７
Ｈ０２Ｎ １／００－ １／１２
３／００－９９／００
Ｈ０４Ｒ １９／００－１９／０４