



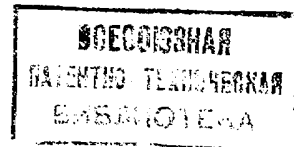
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1621023** **A1**

(51) **G 06 F 7/52**

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 4607850/24

(22) 15.09.88

(46) 15.01.91. Бюл. № 2

(71) Казахский филиал Всесоюзного научно-исследовательского института разведочной геофизики Научно-производственного объединения "Рудгеофизика"

(72) П.К. Аполонов, Г.К. Жиров и Г.И. Маялвин

(53) 681.325(088.8)

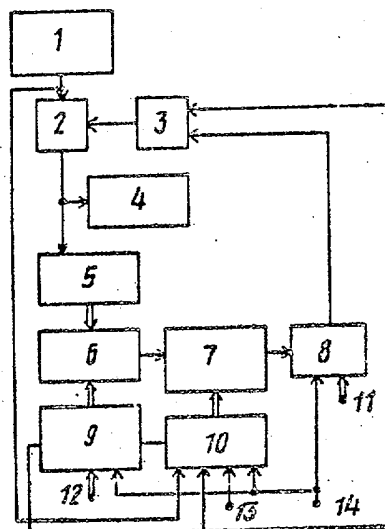
(56) Авторское свидетельство СССР № 615477, кл. G 06 F 7/52, 1977.

Оранский А.М. Аппаратурные методы в ЦВТ. Минск: БГУ, 1977, с. 62, 63, рис. 3.4.

(54) УСТРОЙСТВО ДЛЯ ДЕЛЕНИЯ

(57) Изобретение относится к вычислительной технике и может быть исполь-

зовано при построении устройств деления двоичных чисел число-импульсным методом. Цель изобретения - повышение быстродействия устройства при требовании относительной точности деления, обратно пропорциональной числу делителя. Устройство для деления содержит генератор 1 тактовых импульсов, элемент И 2, триггер 3, счетчик 4 результата, делитель 5 частоты, двоичный умножитель 6, управляемый делитель 7 частоты, счетчик 8 делимого, сдвиговый регистр 9 делителя, блок 10 управления, вход 11 делимого устройства, вход 12 делителя устройства, вход 13 управления и установочный вход 14 устройства, соединенные между собой функционально. 1 з.п. ф-лы, 2 ил.



Фиг. 1

(19) **SU** (11) **1621023** **A1**

Изобретение относится к вычислительной технике и может быть использовано при построении устройств деления двоичных чисел число-импульсным методом.

Цель изобретения - повышение быстродействия устройства при требовании относительной точности деления, обратно пропорциональной числу делителя.

На фиг. 1 представлена функциональная схема устройства для деления; на фиг. 2 - то же, блока управления.

Устройство для деления содержит генератор 1 тактовых импульсов, элемент И 2, триггер 3, счетчик 4 результата, делитель 5 частоты, двоичный умножитель 6, управляемый делитель 7 частоты, счетчик 8 делимого, сдвиговый регистр 9 делителя, блок 10 управления; вход 11 делимого устройства, вход 12 делителя устройства, вход 13 управления и установочный вход 14, соединенные между собой функционально.

Блок управления (фиг. 2) содержит триггер 15, элемент И 16 и регистр 17.

Устройство работает следующим образом.

На вход 11 счетчика 8 делимого поступает код числа делимого в дополнительном коде, а на вход 12 параллельного приема информации сдвигового регистра 9 делителя - код числа делителя в прямом коде. На установочный вход 14 операндов деления подается импульс, при этом коды чисел делимого и делителя заносятся в счетчик 8 делимого и сдвиговый регистр 9 делителя соответственно, а блок 10 управления устанавливается в исходное состояние (в нулевое состояние устанавливается сдвиговый регистр 17 блока 10 управления). Для выполнения деления чисел на вход 13 управления подается импульс. Блок 10 управления пропускает импульсы тактовой частоты с генератора 1 на вход синхронизации последовательного сдвига сдвигового регистра 9 делителя. Код числа делителя в сдвиговом регистре 9 сдвигается в сторону старших разрядов, и при совпадении старшего разряда числа делителя со старшим разрядом сдвигового регистра 9 сигнал логической "1" с последнего поступает на

блок 10 управления и триггер 3. При этом блок 10 управления блокирует дальнейшее прохождение импульсов тактовой частоты с генератора 1 на сдвиговый регистр 9, а триггер 3 переключается и разрешает прохождение импульсов тактовой частоты f_0 с генератора 1 через элемент И 2 на входы счетчика 4 результата и делителя 5 частоты. С выхода делителя 5 частоты импульсы с частотами, равными

$$\begin{aligned} f_1 &= -\frac{1}{2} f_0; f_2 = \frac{1}{4} f_0; \\ f_3 &= \frac{1}{8} f_0; f_n = \frac{1}{2^n} f_0, \end{aligned} \quad (1)$$

поступают на динамические входы двоичного умножителя 6, на управляющие входы которого со сдвигового регистра 9 поступает код числа делителя. В результате на выходе двоичного умножителя 6 частота повторения импульсов будет равна

$$f_y = \frac{B \cdot f_0 \cdot 2^{m-1}}{2^K},$$

где B - цифровой код числа делителя;

m - количество сдвигов числа B в сдвиговом регистре 9 (до совпадения старшего разряда числа делителя со старшим разрядом сдвигового регистра 9);

K - количество разрядов двоичного умножителя 6.

Поэтому при любом значении числа делителя, не равном нулю, f_y находится в пределах

$$f_0 > f_y \gg \frac{f_0}{2}. \quad (2)$$

С выхода двоичного умножителя 6 импульсы частотой повторения f_y поступают на счетный вход управляемого делителя 7 частоты, на управляющий вход которого поступает код с блока 10 управления, при этом коэффициент деления N управляемого делителя 7 частоты зависит от количества сдвигов числа B в сдвиговом регистре 9 делителя следующим образом:

$$N = 2^{m-1}. \quad (3)$$

С выхода управляемого делителя 7 частоты импульсы с частотой повторения

$$f_b = \frac{f_y}{N} = \frac{B \cdot f_0}{2^K}. \quad (4)$$

поступают на счетный вход счетчика 8 делимого, и когда количество этих импульсов будет равно числу делимого

А, счетчик 8 переполнится. Поэтому через время Т на выходе счетчика 8 появится импульс переполнения

$$T = \frac{A}{f_8} = \frac{A \cdot 2^k}{B \cdot f_0} \quad (5)$$

Импульс переполнения со счетчика 8 делимого поступает на триггер 3, который переключается и блокирует прохождение тактовых импульсов с генератора 1 через элемент И 2 на делитель 5 частоты и счетчик 4 результата. За время деления, равное Т, в счетчик 4 результата поступает количество импульсов.

$$C = f_0 \cdot T = \frac{A \cdot 2^k}{B} \quad (6)$$

Таким образом, в счетчике 4 фиксируется результат деления числа А на число В.

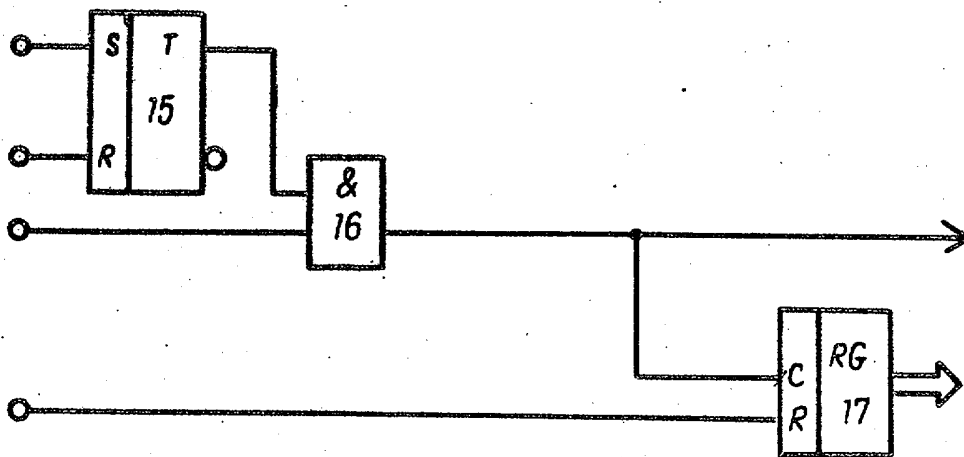
При введении дополнительного управляемого делителя частоты получается обратно пропорциональная числу делителя относительная точность деления устройства, что приводит к повышению быстродействия при максимальном значении числа делителя за счет снижения избыточной точности деления. А при максимальном значении числа делителя быстродействие повышается за счет предварительных сдвигов в сторону старших разрядов числа делителя, что повышает выходную частоту двоичного умножителя.

Ф о р м у л а и з о б р е т е н и я

1. Устройство для деления, содержащее счетчик делимого, установочные входы которого являются входом делимого устройства, а выход соединен с входом установки в "0" триггера, выход которого соединен с первым входом элемента И, второй вход которого соединен с выходом генератора тактовых импульсов, а выход элемента И соединен со счетным входом счетчика результата и тактовым входом делителя частоты, разрядные выходы которого соединены соответственно с входами первой группы двоичного умножителя,

входы второй группы которого соединены соответственно с разрядными выходами буферного регистра, информационный вход которого является входом делителя устройства, отличающееся тем, что, с целью повышения быстродействия устройства при требовании относительной точности деления, обратно пропорциональной числу делителя, в него введены блок управления и управляемый делитель частоты, а буферный регистр выполнен в виде сдвигового, причем управляющий вход управляемого делителя частоты соединен с первым выходом блока управления, второй выход которого соединен с синхровходом сдвигового регистра, выход старшего разряда которого соединен с входом запуска блока управления и входом установки в "1" триггера, выход двоичного умножителя соединен с тактовым входом управляемого делителя частоты, выход которого соединен со счетным входом счетчика делимого, выход генератора тактовых импульсов соединен с синхровходом блока управления, вход признака останова которого соединен с входом управления устройства, установочный вход которого соединен с входами разрешения записи счетчика делимого и сдвигового регистра и входом установки в "0" блока управления.

2. Устройство по п. 1, отличающееся тем, что блок управления содержит триггер, входы установки в "1" и "0" которого являются соответственно входами запуска и признака останова блока управления, прямым выходом триггера соединен с первым входом элемента И, второй вход которого является синхровходом блока управления, а выход элемента И соединен с тактовым входом сдвигового регистра, вход установки в "0" которого является входом установки в "0" блока управления, первый выход которого соединен с выходом сдвигового регистра, а второй выход блока управления соединен с выходом элемента И.



Фиг. 2

Составитель В. Гусев

Редактор А. Маковская

Техред Л. Сердюкова

Корректор М. Шарош

Заказ 4247

Тираж √

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101