

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷
G11C 7/00



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 98105573.7

[45] 授权公告日 2003 年 12 月 3 日

「11」 授权公告号 CN 1129909C

[22] 申请日 1998.3.13 [21] 申请号 98105573.7

[30] 优先权

[32] 1997. 3. 14 [33] JP [31] 060445/1997

[71] 专利权人 冲电气工业株式会社

地址 日本东京都

[72] 发明人 草场晋

审查员 穆丽娟

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

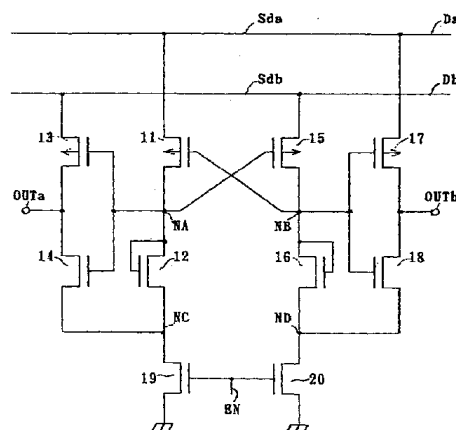
代理人 杜日新

权利要求书 4 页 说明书 7 页 附图 2 页

[54] 发明名称 读出放大器

[57] 摘要

当其使能信号 EN 为“H”时，NMOS 被打开，触发读出放大器。当数据信号 Sdb 为“H”和 Sdb 为“L”时，节点 NA 为“H”而节点 NB 为“L”。NMOS 的源极电压，即 NC 和 ND 的电压电平随由数据信号 Sda 和 Sdb 的电流及其电平的不同而分别独立变化。因此，节点 ND 电位为地电平而节点 NB 电位变低。相应地，节点 NA 电位变高。节点 NA 电位经反相器输出到端 OUTa。同样，节点 NB 电位经反相器输出到输出端 OUTb。



ISSN 1008-4274

1. 一种读出放大器,用在半导体存储装置中,包括:

传输第一数据信号的第一数据线;

传输与第一数据信号互补的第二数据信号的第二数据线;

读出放大器单元,具有用于输出通过放大第一数据信号获得的第一放大信号的第一放大器电路和用于输出通过放大第二数据信号获得的第二放大信号的第二放大器电路,其中的第一放大器电路具有第一节点并且连接在第一数据线和第三节点之间,其中的第二放大器电路具有第二节点并且连接在第二数据线和第四节点之间;

连接在第三节点和接地电位之间的第一读出放大器驱动开关电路;

连接在第四节点和接地电位之间的第二读出放大器驱动开关电路;

第一反相器电路,用于使第一节点的第一放大信号反相,从而在第一输出端输出第一反相信号,其中上述第一反相器电路连接在第一和第二数据线中的某一个数据线与第三节点之间;

第二反相器电路,用于使第二节点的第二放大信号反相,从而在第二输出端输出第二反相信号,其中上述第二反相器电路连接在第一和第二数据线中的另一个数据线与第四节点之间;

受读出放大器使能信号控制并触发以驱动上述第一放大器电路的第一读出放大器驱动开关电路; 和

受读出放大器使能信号控制并触发以驱动上述第二放大器电路的第二读出放大器驱动开关电路。

2. 根据权利要求1所述的读出放大器,

其中上述第一放大器电路包括第一导电类型第一开关电路和第一阻性电

路,

上述第一开关电路具有与上述第一数据线电连接的第一电极、通过第一节点与上述第一阻性电路的第二电极电连接的第二电极,以及与第二节点电连接的第三电极,

上述第一反相器电路包括第一导电类型第二开关电路和第二导电类型第三开关电路,

上述第二开关电路具有与上述第二数据线电连接的第一电极、与第一输出端电连接的第二电极,以及与第一节点电连接的第三电极,

上述第三开关电路具有通过第三节点与上述第一阻性电路的第一电极电连接的第一电极、与第一输出端电连接的第二电极,以及与第一节点电连接的第三电极,

上述第二放大器电路包括第一导电类型第四开关电路和第二阻性电路,

上述第四开关电路具有与上述第二数据线电连接的第一电极、通过第二节点与上述第二阻性电路的第二电极电连接的第二电极,以及与第一节点电连接的第三电极,

上述第二反相器电路包括第一导电类型第五开关电路和第二导电类型第六开关电路,

上述第五开关电路具有与上述第一数据线电连接的第一电极、与第二输出端电连接的第二电极,以及与第二节点电连接的第三电极,

上述第六开关电路具有通过第四节点与上述第二阻性电路的第一电极电连接的第一电极、与第二输出端电连接的第二电极,以及与第二节点电连接的第三电极,

上述第一读出放大器驱动开关电路是第二导电类型,并具有与接地电位电连接的第一电极和与第三节点电连接的第二电极,以及

上述第二读出放大器驱动开关电路是第二导电类型,并具有与接地电位电

连接的第一电极和与第四节点电连接的第二电极。

3. 根据权利要求2所述的读出放大器还包括:

用于使上述第二节点的电位与上述第一节点的一个电位均衡的均衡电路。

4. 根据权利要求2所述的读出放大器还包括:

均衡电路, 具有与第一节点电连接的第一电极、与第二节点电连接的第二电极以及与输入均衡信号的端电连接的第三电极。

5. 根据权利要求2所述的读出放大器还包括:

与上述第一节点和上述第二节点两者电连接的第一导电类型或第二导电类型 MOS 晶体管。

6. 根据权利要求1所述的读出放大器还包括:

其中, 上述第一放大器电路包括第一导电类型第一开关电路和第一阻性电路,

上述第一开关电路具有与上述第一数据线电连接的第一电极、通过第一节点与上述第一阻性电路的第二电极电连接的第二电极, 以及与第二节点电连接的第三电极,

上述第一反相器电路包括第一导电类型第二开关电路和第二导电类型第三开关电路,

上述第二开关电路具有与上述第一开关电路的第一电极电连接的第一电极、与第一输出端电连接的第二电极, 以及与第一节点电连接的第三电极,

上述第三开关电路具有通过第三节点与上述第一阻性电路的第一电极电连接的第一电极、与第一输出端电连接的第二电极, 以及与第一节点电连接的第三电极,

上述第二放大器电路包括第一导电类型第四开关电路和第二阻性电路,

上述第四开关电路具有与上述第二数据线电连接的第一电极、通过第二节点与上述第二阻性电路的第二电极电连接的第二电极, 以及与第一节点电连接

的第三电极，

上述第二反相器电路包括第一导电类型第五开关电路和第二导电类型第六开关电路，

上述第五开关电路具有与上述第四开关电路的第一电极电连接的第一电极、与第二输出端电连接的第二电极，以及与第二节点电连接的第三电极，

上述第六开关电路具有通过第四节点与上述第二阻性电路的第一电极电连接的第一电极、与第二输出端电连接的第二电极，以及与第二节点电连接的第三电极，

上述第一读出放大器驱动开关电路是第二导电类型，并具有与接地电位电连接的第一电极，以及与第三节点电连接的第二电极，以及

上述第二读出放大器驱动开关电路是第二导电类型，并具有与接地电位电连接的第一电极，以及与第四节点电连接的第二电极。

7. 根据权利要求6所述的读出放大器还包括：

用于使上述第二节点的电位与上述第一节点的一个电位均衡的均衡电路。

8. 根据权利要求6所述的读出放大器还包括：

均衡电路，具有与第一节点电连接的第一电极、与第二节点电连接的第二电极，以及与用于输入均衡信号的端电连接的第三电极。

9. 根据权利要求6所述的读出放大器还包括：

与上述第一节点和上述第二节点两者电连接的第一导电类型或第二导电类型 MOS 晶体管。

读出放大器

本发明涉及电流驱动型读出放大器,适用于例如静态随机存取存储器 (SRAM) 之类。

大家知道在降低功率损耗时用于放大从存储单元输出的数据信号的读出放大器使用一种开关电路,以这种开关电路驱动用于检测第一数据信号的第一电路和用于检测与第一数据信号互补的第二数据信号的第二电路。

本发明的目的是提供能够把传输输入到读出放大器的数据信号的节点上的电压分别较快转变成较高或较低电平的高速运行读出放大器。

根据本发明的一种方面,为了达到上述目的,提供一种能适用于半导体存储设备的读出放大器,这种读出放大器包含下面的第一结构,包括:

传输第一数据信号的第一数据线;

传输与第一数据信号互补的第二数据信号的第二数据线;

具有输出通过放大第一数据信号获得的(与信号对应的)第一放大信号的第一放大器电路和输出通过放大第二数据信号获得的(与信号对应的)第二放大信号的第二放大器电路的读出放大器部件;

用于使第一放大信号反相而从第一输出端输出第一反相信号的第一反相器电路;

用于使第二放大信号反相而从第二输出端输出第二反相信号的第二反相器电路;

受读出放大器使能信号控制并触发以驱动第一放大器电路的第一读出放大器驱动开关电路; 和

受读出放大器使能信号控制并触发以驱动第二放大器电路的第二读出放大器驱动开关电路。

根据本发明的另一种方面，为了达到上述目的，提供一种能适用于半导体存储设备的读出放大器，这种读出放大器包含下面的第一结构，包括：

传输第一数据信号的第一数据线；

传输与第一数据信号互补的第二数据信号的第二数据线；

具有输出通过放大第一数据信号获得的（与信号对应的）第一放大信号的第一放大器电路和输出通过放大第二数据信号获得的（与信号对应的第二放大信号的第二放大器电路的读出放大器部件；

用于使第一放大信号反相而从第一输出端输出第一反相信号的第一反相器电路；

用于使第二放大信号反相而从第二输出端输出第二反相信号的第二反相器电路；和

受均衡信号控制并触发以驱动第一和第二放大器电路的读出放大器驱动开关电路。

简单地说明了本申请中的典型的一些具有各种不同特征的发明。然而，从下文描述中会明白本申请中具有各种不同特征的发明和这些发明的特有结构。

虽然以特别指出并清楚地根据权利要求被认为是发明内容的权利要求书来结束申请说明书，但是相信根据结合附图所作下面的描述会更好理解发明、发明的目的和特点以及进一步的目的、特点和优点，在附图中：

图 1 表示根据本发明的读出放大器的第一实施例；

图 2 表示根据本发明的读出放大器的第二实施例；

图 3 描绘根据本发明的读出放大器第一实施例的改型；和

图 4 表示根据本发明的读出放大器第二实施例的改型。

最佳实施例的详细描述

下面将参照附图详细地描述本发明的最佳实施例。

图 1 是说明本发明第一实施例的读出放大器的电路图。

读出放大器具有第一导电类型第一晶体管（例如，PMOS）11。

PMOS11 中的第一电极（例如，源）与第一数据线 Da 电连接。从没有用图说明的存储单元向第一数据线 Da 传输第一数据信号 Sda。

PMOS11 中的第二电极（例如，漏极）与第一节点 NA 电连接。PMOS11 中的栅与第二节点 NB 电连接。当 PMOS11 的源极和漏极之间连通或导通的状态取成根据第二节点 NB 上的电压电平控制的 ON 状态时，PMOS11 具有向第一节点 NA 传输第一数据信号 Sda 的电平的功能。第一节点 NA 与用作第一电阻电路的 NMOS12 的第一电极（例如，漏极）和其栅极电连接。NMOS12 的第二电极（例如，源极）与第三节点 NC 电连接。NMOS12 具有设定第一节点 NA 上的电位电平的功能。

第一节点 NA 与第一导电类型第二晶体管（例如，PMOS）13 的栅和第二导电类型第三晶体管（例如，NMOS）14 的栅电连接。PMOS13 的源与第二数据线 Db 电连接而其漏与第一输出端 OUTa 和 NMOS14 的漏电连接。把与第一数据信号 Sda 互补的第二数据信号 Sdb 从没有用图表示的存储单元传输到第二数据线 Db。当 PMOS13 的源和漏之间导通状态成根据第一节点 NA 上的电压电平控制，为通状态时，PMOS13 具有向输出端 OUTa 输出第二数据信号 Sdb 的电平的功能。NMOS14 的源与第三节点 NC 电连接。当使 NMOS14 的源和漏之间导通的状态取成根据第一节点 NA 的电压电平控制的 ON 状态时，NMOS14 具有向输出端 OUTa 输出第三节点 NC 上的电位电平的功能。

进一步，第一节点 NA 与第一导电类型第四晶体管（例如，PMOS）15 的栅电连接。PMOS15 的源与第二数据线 Db 电连接。PMOS15 的漏经由第二节点 NB 与用作第二电阻电路的 NMOS16 的漏和栅电连接。当使 PMOS15 的源和漏之间传导状态取成根据第一节点 NA 上的电压电平控制的 ON 状态时，PMOS15 具有向第二节点 NB 传输第二数据信号 Sdb 的电平的功能。NMOS16 的源与第四节点 ND 电连接。NMOS16 具有调整第二节点 NB 上的电压电平的功能。

第二节点 NB 与第一导电类型第五晶体管（例如，PMOS）17 的

栅和第二导电类型第六晶体管（例如，NMOS）18的栅电连接。PMOS 17的源与第一数据线 Da 电连接而其漏与输出端 OUTb 和 NMOS 18的漏电连接。NMOS 18的源与第四节点 ND 电连接。当使 PMOS 17的源和漏之间传导状态取成根据第二节点 NB 上的电压电平控制的 ON 状态时，PMOS 17具有向输出端 OUTb 输出第一数据信号 Sda 的电平的功能。进一步，当使 NMOS 18的漏和源之间传导的状态取成根据第二节点 NB 上的电压电平控制的 ON 状态时，NMOS 18具有向输出端 OUTb 输出第四节点 ND 上的电压电平的功能。

第三节点 NC 与第二导电类型第七晶体管（例如，NMOS）19的漏极电连接而 NMOS 19的源被电连接于接地电压。第四节点 ND 与第二导电类型第八晶体管 NMOS 20的漏电连接而 NMOS 20的源被电连接于接地电压。使读出放大器使能信号 EN 输入 NMOS 19和 20的栅。以根据读出放大器使能信号 EN 分别控制 NMOS 19的漏和源之间以及 NMOS 20的漏和源之间的导通状态的方式构成这些 NMOS 19和 20。

下一步将阐述表示本发明第一实施例的读出放大器的运作。

从本实施例起到结束，把信号电平的有效性和无效性分别表示为“H”和“L”。

当读出放大器使能信号 EN 处于有效状态时，打开 NMOS 19和 20以触发读出放大器。现在假定，例如使第一信号 Sda 取得“H”而第二信号 Sdb 取得“L”。在这时，在第一数据信号 Sda 和第二数据信号 Sdb 之间仅产生与存储单元电流 Δi 一致的电流差。由于电流差 Δi ，所以第一节点 NA 处于“H”状态而第二节点 NB 处于“L”状态。由于 NMOS 19和 20相互分开，所以加于 NMOS 12和 16的电压，即在第三和第四节点 NC 和 ND 上的电压电平随第一和第二数据信号 Sda 和 Sdb 带有的各自的电流及其电平的不同而各自独立地变化。因此，第四节点 ND 上的电压电平结果成接地电压电平同时第二节点 NB 上的电压电平变低。当第二节点 NB 上的电压电平进一步降低时，使 PMOS 11变得更有效，以使第一节点 NA 上的电压电平得到较高的电

平。

由 PMOS 13 和 NMOS 14 组成的反相器使第一节点上的电压电平反相并转换成预定的逻辑数值电平。此后，从输出端 OUTa 输出转换的逻辑数值电平作为输出信号 Souta。同样，由 PMOS 17 和 NMOS 18 组成的反相器使第二节点 NB 上的电压电平反相并转换成预定的逻辑数值电平。此后，从输出端 OUTb 输出转换的逻辑数值电平作为输出信号 Soutb。现在，PMOS 13 的源与传送得到“L”的第二数据信号 Sdb 的第二数据线 Db 电连接。所以，由于用 PMOS 13 和 NMOS 14 组成的反相器中的输入端上阈电压变低，因此第一节点 NA 上的电压电平取得“H”时反相器进行较快而较稳定的电压电平转换。同样，PMOS 17 的源与传送取得“H”的第一数据信号 Sda 的第一数据线 Da 电连接。所以，由于反相器中的输入端上阈电压变高，因此使第二节点 NB 取得“L”时用 PMOS 17 和 NMOS 18 组成的反相器进行较快而较稳定的电压电平转换。从而，使读出放大器的输出信号 Souta 和 Soutb 分别较快转换到“L”和“H”的电压电平。进一步，例如由于在读出放大器处于等待时使读出放大器使能信号 EN 取成“L”，所以 NMOS 19 和 20 被关断，不触发读出放大器。

在如上所描述的第一实施例中，通过把 NMOS 19 和 NMOS 20 相互分开，使第三和第四节点 NC 和 ND 上相应的电压电平各自独立地变化。所以，当使第一和第二节点 NA 和 NB 取为“H”时，第一和第二节点 NA 和 NB 上相应的电压电平较高，而当使第一和第二节点 NA 和 NB 取为“L”时，第一和第二节点 NA 和 NB 上相应的电压电平较低。因而，输出信号 Souta 和 Soutb 的逻辑数值电平变化较快。

图 2 是表示本发明第二实施例的读出放大器的电路图。用同样的标号与表示第一实施例的图 1 中所示的结构中相同元件。

在读出放大器中，PMOS 13 的源与数据线 Da 电连接而 PMOS 17 的源与数据线 Db 电连接。该读出放大器在其他构造上类似于图 1 中所示。

现在考虑例如数据信号 Sda 从“L”转变到“H”而数据信号 Sdb

从“H”转变到“L”前后的关系。在这时，输出信号 Souta 和 Southb 分别取得“H”和“L”而其电平紧接这些转变后仍保持不变。节点 NA 上电压电平将从“L”转变到“H”而节点 NB 将进行 H 到 L 转换。由于节点 NA 上的电压电平为“L”而在这时输出信号 Souta 为“H”，所以由 PMOS 11 流通大量电流。因此，节点 NA 上电压电平较快转变到“H”而变得较高。由于 NMOS 19 和 20 相互分开并且由于节点 NA 上电压电平较快作“H”转换而变得较高，所以节点 NB 上电压电平较快作“L”转换而变得较低。从而，读出放大器的输出信号 Souta 和 Southb 分别较快变换到“L”和“H”电平。

根据如上所述的第二实施例，由于 PMOS 13 的源与数据线 Da 电连接而 PMOS 13 的源与数据线 Db 电连接，所以与第一实施例相比，增大在与取得“H”的数据线 Da 电连接的 PMOS 11 中流通的电流或者增大在与取得“H”的数据线 Db 电连接的 PMOS 15 中流通的电流。因而，与第一实施例相比，在节点取得“H”时节点 NA 和 NB 相应的电压电平变得较高，而节点取得“L”时 NA 和 NB 相应的电压电平比第一实施例中的低。结果，与第一实施例相比，输出信号 Souta 和 Southb 的逻辑数值电平在转换上更快。换句话说，同第一实施例相比较，使读出放大器运作加快。

在上述的实施例中，漏和栅分别互相电连接的 NMOS 12 和 16 组成第一和第二电阻电路。但是，第一和第二电阻电路可以分别用电阻器或二极管组成。

图 3 和 4 分别是表示改型的第一和第二实施例的电路图。参阅图 3，PMOS 21 的源和漏分别电连接在图 1 或图 2 中的节点 NA 和 NB 之间。进一步，均衡信号 EQa 被输入到 PMOS 21 的栅。同样参阅图 4，NMOS 22 的漏和源分别电连接在节点 NA 和 NB 之间并且均衡信号 EQb 被输入到 NMOS 22 的栅。

当数据信号 Sda 和 Sdb 变化前后任何某时刻之际，均衡信号 EQa 取为“L”或者均衡信号 EQb 取为“H”，因而不是使 PMOS 21 就是使 NMOS 22 取得 ON 状态，因此节点 NA 和 NB 的电压电平可以互

相均衡。这样，节点 NA 和 NB 的电压电平变换得较快，以致进一步加快读出放大器的运作。

根据本发明的读出放大器能够应用于所有其内装有电流驱动读出放大器的存储器电路，通过传送从存储单元输出的相互互补的第一和第二数据信号触发读出放大器。

虽然参照说明性的实施例描述了本发明，但是这种描述不是用来限制的。对于精通技术的人来说，在参阅这种描述时说明性的实施例的各种改型以及发明的其他一些实施例将是显而易见的。所以附加的权利要求书包括任何属于发明合法范围内的改型或实施例。

图1

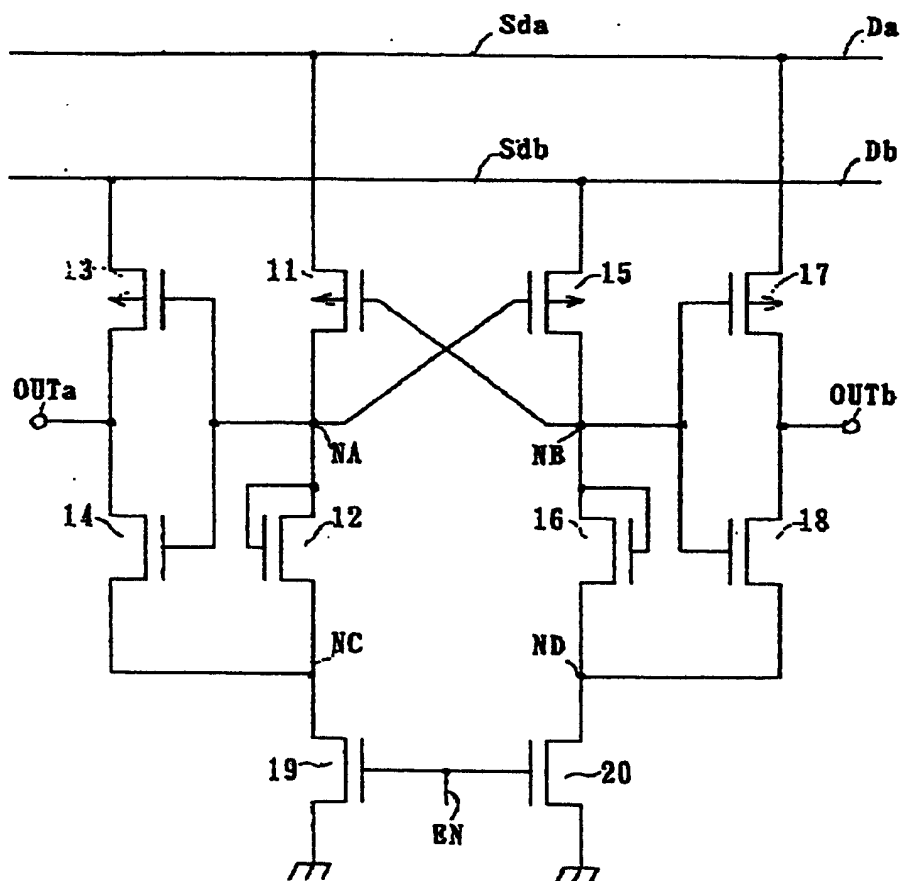


图 2

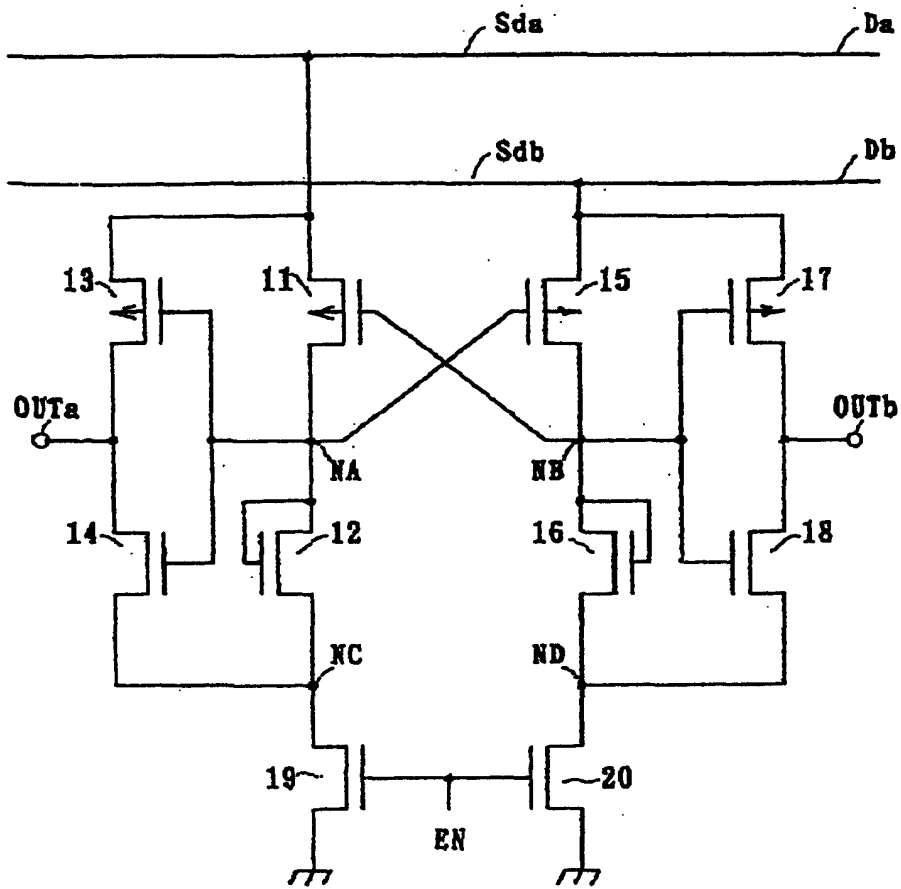


图 3

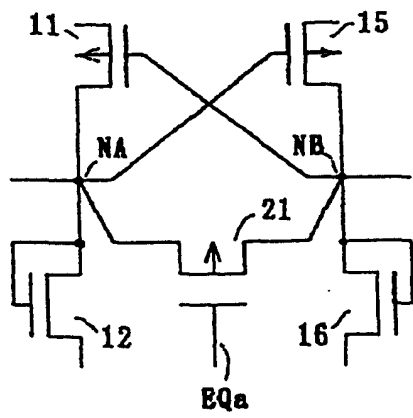


图 4

