

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年9月18日(18.09.2014)



(10) 国際公開番号
WO 2014/141398 A1

- (51) 国際特許分類:
H02M 7/48 (2007.01) H02M 7/483 (2007.01)
- (21) 国際出願番号: PCT/JP2013/056906
- (22) 国際出願日: 2013年3月13日(13.03.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 株式会社日立製作所 (HITACHI, LTD.)
[JP/JP]; 〒1008280 東京都千代田区丸の内一丁目
6番6号 Tokyo (JP).
- (72) 発明者: 景山 寛(KAGEYAMA Hiroshi); 〒1858601
東京都国分寺市東恋ヶ窪一丁目280番地 株
式会社日立製作所 中央研究所内 Tokyo (JP). 増
田 徹(MASUDA Toru); 〒1858601 東京都国分寺
市東恋ヶ窪一丁目280番地 株式会社日立製
作所 中央研究所内 Tokyo (JP). 畑中 歩
(HATANAKA Ayumu); 〒3191292 茨城県日立市大
みか町七丁目1番1号 株式会社日立製作所
日立研究所内 Ibaraki (JP). 石川 勝美(ISHIKAWA
Katsumi); 〒3191292 茨城県日立市大みか町七丁
目1番1号 株式会社日立製作所 日立研究所
内 Ibaraki (JP).
- (74) 代理人: 磯野 道造(ISONO Michizo); 〒1020093 東
京都千代田区平河町2丁目7番4号 砂防会館

別館内 磯野国際特許商標事務所気付 Tokyo (JP).

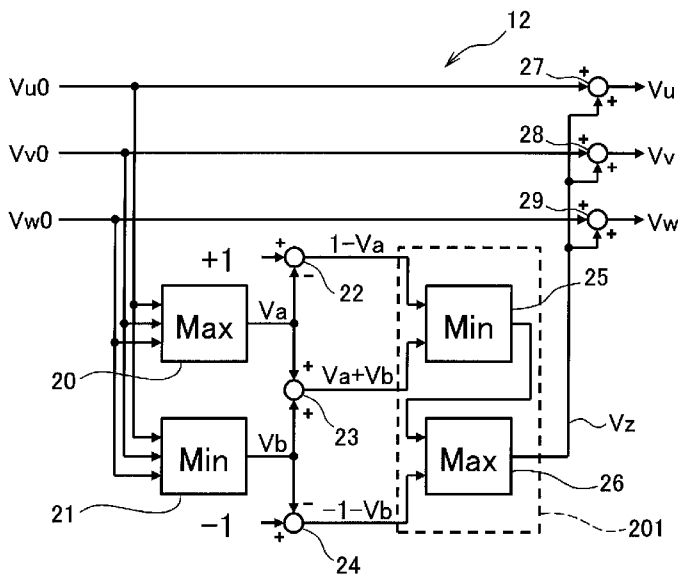
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR,
LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,
PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW).
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ
ア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

(54) Title: PWM CONTROL METHOD AND POWER CONVERSION APPARATUS USING SAME

(54) 発明の名称: PWM制御方法及それをを用いた電力変換装置



(57) Abstract: The present invention is provided with: an inverter circuit in which a plurality of switching devices are configured to use a direct-current voltage (+Ed, -Ed) as a power source, and to output the PWM voltage waveform at three levels (+Ed, 0, and -Ed); and a control circuit for turning the plurality of switching devices on and off, and generating the PWM voltage waveform on the basis of the output of the inverter circuit. The control circuit: controls the amplitude of the fundamental frequency component of the PWM voltage waveform in proportion to a prescribed modulation factor (M); during one cycle of the fundamental frequency component, fixes the output voltage of the inverter circuit at +Ed, 0, or -Ed relative to a specified phase angle range for the fundamental frequency component; fixes the output voltage of the inverter circuit at all of the voltages +Ed, 0, and -Ed in the specified phase angle range when the modulation (M) is 2/3 or greater; and fixes the output voltage of the inverter circuit at a voltage of 0 in the specified phase angle range when the modulation (M) is less than 2/3.

(57) 要約:

[続葉有]

WO 2014/141398 A1

直流電圧 $+E_d$ 、 $-E_d$ を電源とし、 $+E_d$ 、 0 、 $-E_d$ の三段階のPWM電圧波形を出力する複数のスイッチングデバイスで構成されたインバータ回路と、前記複数のスイッチングデバイスのON/OFF制御を行い、前記インバータ回路の出力からPWM電圧波形を発生させる制御回路と、を備え、前記制御回路は、所定の変調率 M に比例してPWM電圧波形の基本周波数成分の振幅を制御し、前記基本周波数成分の一周期の間に、インバータ回路の出力電圧を、前記基本周波数成分の特定の位相角範囲に対して $+E_d$ 、 0 、 $-E_d$ のいずれかで固定させ、前記変調率 M が $2/3$ 以上のときには、前記特定の位相角範囲において、前記インバータ回路の出力電圧を、 $+E_d$ 、 0 、および $-E_d$ の全ての電圧に固定させ、前記変調率 M が $2/3$ 未満のときには、前記特定の位相角範囲において、前記インバータ回路の出力電圧を、 0 の電圧に固定させる。

明 細 書

発明の名称：PWM制御方法とそれを用いた電力変換装置

技術分野

[0001] 本発明は、直流電圧を三相交流電圧に変換する3レベルインバータのPWM (Pulse Width Modulation) 制御方法（制御方式）とそれを用いた電力変換装置に関するものである。

背景技術

[0002] 直流電圧（電流）を三相の交流電圧（電流）に変換するPWM制御インバータ装置（PWM制御方法を用いた電力変換装置）は、モータ制御、無停電電源装置、パワーコンディショナ、周波数電力変換装置などに使用されている。PWM制御方法を代表する方法として、三角波比較方法（方式）（Sub-harmonic Method）が広く知られている。

三角波比較方法では、三角波のキャリア信号と、正弦波状の電圧指令とを比較し、電圧指令が高い場合には高い電圧ノードに接続したトランジスタをON（オン）させ、低い場合には低い電圧ノードに接続したトランジスタをONさせる。この制御により、三相の正弦波に相当する相電圧が得られる。

また、PWM制御インバータ装置としては、2レベルインバータと3レベルインバータがある。

[0003] 代表的なインバータである2レベルインバータは、インバータ主回路に直流電圧 $+E_d$ 、 $-E_d$ を入力し、出力1相あたり2個のトランジスタで構成されたレグ回路によって、正（ $+E_d$ ）、負（ $-E_d$ ）の2段階のPWM電圧波形を出力する。

これに対して、3レベルインバータは、インバータ主回路に直流電圧 $+E_d$ 、 $-E_d$ と、コンデンサにより2分割して得られる0電位を入力し、出力1相あたり4個のトランジスタで構成されたレグ回路によって、正（ $+E_d$ ）、負（ $-E_d$ ）、および0の3段階のPWM電圧波形を出力できるインバータである。なお、3レベルインバータは、2レベルインバータと比較して

、スイッチングによる出力電圧の変化率が $1/2$ になるため、インバータ主回路を構成するスイッチ素子のスイッチング電圧を $1/2$ にすることでスイッチング損失を減らすことができる。

[0004] また、トランジスタのスイッチングを一定期間停止させ、インバータ主回路のスイッチング回数を減らすことでスイッチング損失を低減するPWM制御方法として二相変調方法（方式）がある。

二相変調方法は、三相のうちの一相のスイッチ素子（スイッチングデバイス）に与える電圧指令が三角波キャリアの最大値あるいは最小値になるように各相に零相成分の信号を加え、スイッチ素子を所定の間ONあるいはOFF（オフ）の状態に固定することである。この方法により基本波成分の線間電圧を変化させることなくトランジスタのスイッチング損失を低減できる。一般的には、出力周波数の位相角に対して 60 度毎に電圧モードを切り替え、各相が順番に常時ONあるいはOFFの状態になるように制御する。

また、二相変調方法は、変調率を 1 より大きい $2/3^{1/2}$ まで高めても、線間電圧の正弦波形状に歪みを与えることが無いので、電圧利用率を大きくすることができる特徴も備えている。なお、「 $3^{1/2}$ 」は、ルート 3 であるが、適宜、簡略化して「 $\sqrt{3}$ 」と表記する。

[0005] 前記の二相変調方法の詳細は、比較例として図18、図19を参照して後記する。

2レベルインバータに二相変調方法を適用した技術は、特許文献1に開示されている。

また、3レベルインバータに、前記二相変調方法と同様に、トランジスタのスイッチングを一定期間停止するPWM制御方法を適用した技術は、特許文献2に開示されている。

先行技術文献

特許文献

[0006] 特許文献1：特開平9-149660号公報

特許文献2：特開2006-121877号公報

発明の概要

発明が解決しようとする課題

[0007] 特許文献 1、2 に開示された二相変調方法を適用した技術においては、後記（図 1 8）するように、二相変調方法の電圧指令に、位相角 60° 毎に不連続点が存在する。

そのため、電圧指令が不連続であるタイミングで、インバータの出力電圧が跳躍（短時間に急激に変化）し、対地コンデンサや、インバータ出力に接続された配線、負荷（モータ、あるいは変圧器など）に存在する対地間の寄生静電容量を通じて、零相電流が発生する。この零相電流は、対地コンデンサでの電力損失を生じさせる。また零相電流は、寄生静電容量を通じた系統電源への流出によって、周辺機器への悪影響をもたらす可能性がある。

また、二相変調方法は、出力の相電圧に高調波を多く含むため、高調波ノイズの原因となる。また、この高調波は、対地コンデンサなどの電力損失の一層の増加をもたらす。

変調率が高い（ $2/\sqrt{3}$ に近い）場合には、前記の出力電圧の跳躍電圧幅や、高調波は小さいが、変調率が低い場合には、前記の出力電圧の跳躍電圧幅や、高調波が大きくなるため、零相電流および高調波が引き起こす悪影響が大きくなる。

[0008] そこで、本発明は、このような問題点を解決するもので、その目的とするところは、二相変調方法を適用したインバータの零相電圧（電流）による電力損失、高調波ノイズ、および周辺機器への悪影響を低減する PWM 制御方法とそれを用いた電力変換装置を提供することである。

課題を解決するための手段

[0009] 前記の課題を解決して、本発明の目的を達成するために、以下のように構成した。

すなわち、本発明の PWM 制御方法は、第 1、第 2、第 3 の電圧指令とキャリア三角波を比較することでインバータ回路のスイッチを制御するパルスを生成し、前記第 1、第 2、第 3 の電圧指令は、第 1、第 2、第 3 の基本正

弦波にそれぞれ零相信号を加算することによって得られ、前記第1、第2、第3の基本正弦波は、0から $2/\sqrt{3}$ の間の値で可変できる変調率の振幅を持ち、互いに位相が 120° 異なる正弦波信号であり、前記第1、第2、第3の基本正弦波の最大値と最小値をそれぞれ V_a 、 V_b としたとき、前記零相信号は、 $(1 - V_a)$ 、 $(V_a + V_b)$ 、 $(-1 - V_b)$ から中央値を選んだ値であることを特徴とする。

[0010] また、本発明の電力変換装置は、直流電圧 $+E_d$ 、 $-E_d$ を電源とし、 $+E_d$ 、0、 $-E_d$ の三段階のPWM電圧波形を出力する複数のスイッチングデバイスで構成されたインバータ回路と、前記複数のスイッチングデバイスのON/OFF制御を行い、前記インバータ回路の出力からPWM電圧波形を発生させる制御回路と、を備え、前記制御回路は、所定の変調率 M に比例して前記PWM電圧波形の基本周波数成分の振幅を制御し、前記基本周波数成分の一周期の間に、前記インバータ回路の出力電圧を、前記基本周波数成分の特定の位相角範囲に対して $+E_d$ 、0、 $-E_d$ のいずれかで固定させ、前記変調率 M が $2/3$ 以上のときには、前記特定の位相角範囲において、前記インバータ回路の出力電圧を、 $+E_d$ 、0、および $-E_d$ の全ての電圧に固定させ、前記変調率 M が $2/3$ 未満のときには、前記特定の位相角範囲において、前記インバータ回路の出力電圧を、0の電圧にのみ固定させ、前記特定の位相角範囲以外の範囲では、前記インバータ回路の出力に振幅 E_d のパルス状電圧波形を発生させる3相出力の3レベルインバータであることを特徴とする。

[0011] また、その他の手段は、発明を実施するための形態のなかで説明する。

発明の効果

[0012] 本発明によれば、二相変調方法を適用したインバータの零相電圧（電流）による電力損失、高調波ノイズ、および周辺機器への悪影響を低減するPWM制御方法とそれを用いた電力変換装置を提供することができる。

図面の簡単な説明

[0013] [図1]本発明の第1実施形態に係る電力変換装置の回路構成を示すブロック図

である。

[図2]本発明の第1実施形態に係る電力変換装置に備えられた電圧指令補正器の回路構成を示すブロック図である。

[図3]本発明の第1実施形態に係る電力変換装置に備えられた電圧指令補正器における零相信号 V_z および $(1 - V_a)$ 、 $(V_a + V_b)$ 、 $(-1 - V_b)$ の各信号のそれぞれの波形を示す図であり、(a)は変調率 M が0.9のとき、(b)は変調率 M が0.5のときである。

[図4]本発明の第1実施形態に係る電力変換装置に備えられた電圧指令補正器が発生する電圧指令の波形を示す図であり、(a)は変調率 M が0.9のとき、(b)は変調率 M が0.5のときである。

[図5]本発明の第1実施形態に係る電力変換装置に備えられた電圧指令補正器における変調率 M とパラメータ ϕ の関係を表したグラフである。

[図6]本発明の第1実施形態に係る電力変換装置に備えられた電圧指令補正器における電圧指令と、それらが固定される電圧指令値 -1 、 0 、 $+1$ に対して、電圧指令が固定される条件になる位相角範囲と、その長さを纏めた関係を表す図である。

[図7]本発明の第1実施形態に係る電力変換装置に備えられたPWMパルス発生器の回路構成を示すブロック図である。

[図8]本発明の第1実施形態に係る電力変換装置に備えられたPWMパルス発生器におけるキャリア三角波信号 V_{car1} および V_{car2} の波形を示す図である

[図9]本発明の第1実施形態に係る電力変換装置に備えられたインバータ主回路の回路構成を示す図である。

[図10]本発明の第1実施形態に係る電力変換装置に備えられたインバータ主回路におけるトランジスタと電圧指令との関係を示す図である。

[図11]本発明の第1実施形態に係る電力変換装置に備えられたインバータ主回路におけるU相レグの出力端子 U に出力される電圧波形を示す図であり、(a)は変調率 M が0.9のとき、(b)は変調率 M が0.5のときの電圧

波形である。

[図12]本発明の第1実施形態に係る電力変換装置に備えられたインバータ主回路におけるU相レグの出力端子Uに出力される電圧波形の周波数スペクトルを示す図であり、(a)は変調率Mが0.9のとき、(b)は変調率Mが0.5のときの周波数スペクトルである。

[図13]比較例の二相変調方法を適用した3レベルインバータから出力される電圧波形の周波数スペクトルを示す図であり、(a)は変調率Mが0.9のとき、(b)は変調率Mが0.5のときの周波数スペクトルである。

[図14]本発明の第1実施形態に係る電力変換装置の出力電圧に含まれている零相電圧の波形を示す図であり、(a)は変調率Mが0.9のとき、(b)は変調率Mが0.5のときの波形である。

[図15]比較例の二相変調方法を用いた3レベルインバータの出力電圧に含まれている零相電圧の波形を示す図であり、(a)は変調率Mが0.9のとき、(b)は変調率Mが0.5のときの波形である。

[図16]本発明の第1実施形態に係る電力変換装置の零相電圧、および比較例の零相電圧の測定回路を示す図である。

[図17]本発明の第2実施形態に係る電力変換装置に備えるインバータ主回路の回路構成を示す図である。

[図18]比較例の二相変調方法の電圧指令の一例を示す図である。

[図19]比較例の二相変調方法の電圧指令を3レベルインバータに適用することで得られるPWM電圧波形を示す図である。

発明を実施するための形態

[0014] 以下に本願の発明を実施するための形態（以下、「実施形態」と称す）を、図面を参照して説明する。

[0015] (第1実施形態)

本発明の第1実施形態に係るPWM制御方法を用いた電力変換装置（適宜、「インバータ」とも表記する）を図1～図15を参照して説明する。また、PWM制御方法の説明も兼ねる。

[0016] <電力変換装置の回路構成>

図1は、本発明の第1実施形態に係る電力変換装置（インバータ）10の回路構成を示すブロック図である。

本発明のインバータ10は、インバータ主回路（インバータ回路）15と、このインバータ主回路15を制御する制御回路17を備えて構成されている。

制御回路17は、基本電圧指令発生器11、電圧指令補正器12、PWMパルス発生器13、ゲートドライバ14を備えて構成されている。

また、ゲートドライバ14は、複数のバッファ回路16を備えて構成されている。

まず、インバータ10の概略の機能構成を、図1を参照して、前記の回路ブロック毎に説明する。

[0017] 図1において、基本電圧指令発生器11は、変調率Mと位相角 θ を入力し、三相の正弦波状の基本電圧指令 V_u0 、 V_v0 、 V_w0 （第1、第2、第3の基本正弦波）を、前記の変調率Mと位相角 θ に従って出力する。

なお、変調率Mと位相角 θ 、および基本電圧指令発生器11の詳細については、後記する。

[0018] また、電圧指令補正器12は、電圧指令補正器12内で生成した零相信号 V_z を基本電圧指令 V_u0 、 V_v0 、 V_w0 に加算することで電圧指令 V_u 、 V_v 、 V_w （第1、第2、第3の電圧指令）を発生する。

なお、電圧指令補正器12の詳細については、後記する。

[0019] PWMパルス発生器13は、入力した電圧指令 V_u 、 V_v 、 V_w に基づいてPWMパルス論理信号 $P_{u1} \sim P_{u4}$ 、 $P_{v1} \sim P_{v4}$ 、 $P_{w1} \sim P_{w4}$ を発生し、ゲートドライバ14に供給する。なお、PWMパルス発生器13の詳細については、後記する。

[0020] ゲートドライバ14は、複数のバッファ回路16から構成され、これらの複数のバッファ回路16によって、PWMパルス論理信号（ $P_{u1} \sim P_{u4}$ 、 $P_{v1} \sim P_{v4}$ 、 $P_{w1} \sim P_{w4}$ ）をゲートドライブ用の差電圧電気信号

($G_{u1}/E_{u1} \sim G_{u4}/E_{u4}$ 、 $G_{v1}/E_{v1} \sim G_{v4}/E_{v4}$ 、 $G_{w1}/E_{w1} \sim G_{w4}/E_{w4}$) に変換し、インバータ主回路 15 に供給する。ゲートドライバ 14 とバッファ回路 16 の詳細については、後記する。

[0021] インバータ主回路 15 は、3 レベルインバータ主回路であり、PWM パルス発生器 13 からの信号による PWM 制御により、インバータ主回路 15 の出力端子 U、V、W に 3 段階電圧 (E_d 、0、 $-E_d$) の PWM 電圧波形を発生する。なお、インバータ主回路 15 の詳細については、後記する。

[0022] 前記したように、基本電圧指令発生器 11、電圧指令補正器 12、PWM パルス発生器 13 およびゲートドライバ 14 は、インバータ主回路 15 を PWM 制御するための制御回路 17 を構成している。

制御回路 17、あるいは、その構成要素である基本電圧指令発生器 11、電圧指令補正器 12、PWM パルス発生器 13、ゲートドライバ 14 のそれぞれの回路は、電子回路で構成するか、あるいは、マイクロプロセッサなどの制御用 IC 媒体としたソフトウェアプログラムで製作されている。

[0023] 以上の構成により、従来技術に比較して、零相電圧の振幅と、零相電流の小さい二相変調方法の PWM 制御方法を用いた電力変換装置 (インバータ) 10 を具現化している。

[0024] <各ブロックの構成、機能動作の詳細>

次に、インバータ 10 に備えられた前記各ブロックの構成、機能動作の詳細について、次に、順に説明する。

[0025] 《基本電圧指令発生器 11》

基本電圧指令発生器 11 について説明する。

基本電圧指令発生器 11 は、次の (1) 式に示すように、変調率 M と位相角 θ に従って定義される正弦波状の基本電圧指令 V_{u0} 、 V_{v0} 、 V_{w0} (第 1、第 2、第 3 の基本正弦波) を発生し、出力する。

$$V_{u0} = M \times \sin(\theta)$$

$$V_{v0} = M \times \sin(\theta - 120^\circ)$$

$$V_{w0} = M \times \sin(\theta - 240^\circ) \quad \dots (1)$$

(1) 式において、変調率Mは、 $0 \sim 2/\sqrt{3}$ の値で任意に可変することができる。

また、位相角 θ には、時間tに比例して増加する関数が与えられ、基本電圧指令の基本周波数をf1とすると、度数表記の θ に対して $\theta = 360 \times f1 \times t$ となる。なお、これは弧度法ラジアンでの $\theta = 2 \times \pi \times f1 \times t$ の表記に対応する。

[0026] 《電圧指令補正器12》

次に、図1に示した電圧指令補正器12の詳しい構成を、図2を参照して、説明する。

図2は、本発明の第1実施形態に係る電力変換装置（インバータ）10に備えられた電圧指令補正器12の回路構成を示すブロック図である。

図2において、電圧指令補正器12は、最大値選択器（Max）20、26と、最小値選択器（Min）21、25と、加算器23、27、28、29と、減算器22、24とを備えて構成されている。

なお、最小値選択器25と最大値選択器26とを備えて、中央値選択器201が構成されている。

[0027] 最大値選択器20および最小値選択器21は、基本電圧指令Vu0、Vv0、Vw0を入力している。

最大値選択器20は、時間の推移とともに変化する基本電圧指令Vu0、Vv0、Vw0の最大値Vaを出力する。

また、最小値選択器21は、基本電圧指令Vu0、Vv0、Vw0の最小値Vbを出力する。

[0028] 減算器22は、+1から最大値Vaの減算を行い、 $(1 - Va)$ の信号を生成する。

加算器23は、最大値Vaと最小値Vbの加算を行い、 $(Va + Vb)$ の信号を生成する。

減算器24は、-1から最小値Vbの減算を行い、 $(-1 - Vb)$ の信号を生成する。

[0029] 最小値選択器 25 は、 $(1 - V_a)$ と $(V_a + V_b)$ との小さい方の値を選択して出力する。

最大値選択器 26 は、前記の最小値選択器 25 の出力信号と、 $(-1 - V_b)$ との大きい方の値を選択して出力する。

この最小値選択器 25 と最大値選択器 26 の直列構成は、中央値選択器 201 として機能し、 $(1 - V_a)$ 、 $(V_a + V_b)$ 、 $(-1 - V_b)$ の信号のうち中央値 (= 2 番目に大きい値 = 2 番目に小さい値) を選択して出力する構成となっている。

なお、最大値選択器 26 の信号は、次に記すように、三相を構成する正弦波状の基本電圧指令 V_{u0} 、 V_{v0} 、 V_{w0} のそれぞれに、等しく加えるので、三相を構成する正弦波状の基本電圧指令 V_{u0} 、 V_{v0} 、 V_{w0} の零相成分に相当する。したがって、最大値選択器 26 の出力信号を零相信号 V_z と称する。

[0030] 加算器 27、28、29 は、基本電圧指令 V_{u0} 、 V_{v0} 、 V_{w0} (第1、第2、第3の基本正弦波) に零相信号 V_z を加算して、それぞれ電圧指令 V_u 、 V_v 、 V_w を出力する。

つまり、電圧指令 V_u 、 V_v 、 V_w は、三相を構成する正弦波状の基本電圧指令 V_{u0} 、 V_{v0} 、 V_{w0} に対して、零相信号 V_z の分だけ、シフトした構成となっている。

なお、電圧指令 V_u 、 V_v 、 V_w は、零相信号 V_z の分だけ、それぞれシフトしているので正弦波形とは異なるが、電圧指令 V_u 、 V_v 、 V_w における線間電圧 $(V_u - V_v)$ 、 $(V_v - V_w)$ 、 $(V_w - V_u)$ は、それぞれ零相信号 V_z が打ち消し合って、三相の正弦波を構成する。そのため、線間電圧を用いれば、モータなどの三相負荷を支障なく駆動できる。

[0031] [零相電圧指令に関連する各信号波形]

次に、零相電圧指令に関連する各信号波形について説明する。

図3は、本発明の第1実施形態に係る電力変換装置に備えられた電圧指令補正器の位相角 $\theta = 0^\circ \sim 360^\circ$ における零相信号 V_z および $(1 - V_a$

)、 $(V_a + V_b)$ 、 $(-1 - V_b)$ の各信号のそれぞれの波形を示す図であり、(a)は変調率 M が0.9のとき、(b)は変調率 M が0.5のときである。

また、横軸は位相角 θ (deg.)であり、縦軸は各信号の値である。ただし、縦軸は、基本電圧指令 V_{u0} 、 V_{v0} 、 V_{w0} の最大値で正規化している。

[0032] 図3(a)において、変調率 M が0.9であって、太い実線が零相信号(零相電圧指令) V_z 、細い破線が $(1 - V_a)$ 、 $(V_a + V_b)$ 、 $(-1 - V_b)$ である。図3(a)では、零相信号 V_z は、 $(1 - V_a)$ 、 $(V_a + V_b)$ 、 $(-1 - V_b)$ の中央値から選ばれていることが示されている。

[0033] 図3(b)において、変調率 M が0.5であって、太い実線が零相信号(零相電圧指令) V_z 、細い破線が $(1 - V_a)$ 、 $(-1 - V_b)$ である。

図3(b)では、位相角 $\theta = 0^\circ \sim 360^\circ$ の全期間で、 $1 - V_a > V_a + V_b > -1 - V_b$ の関係にあり、零相信号 V_z は常に中央値である $(V_a + V_b)$ の値となることが示されている。

なお、 $V_z = (V_a + V_b)$ の特性線は、直線にも見えるが、実際は、緩やかな曲線である。

[0034] 図3(a)のように $(V_a + V_b)$ が $(-1 - V_b)$ および $(1 - V_a)$ と交差する場合と、図3(b)のように交差しない場合は、変調率 $M = 2/3$ が境界となる。したがって、図3(b)のように $(V_a + V_b)$ が常に中央値となる変調率の条件は $0 \leq M \leq 2/3$ であり、 $2/3 < M \leq 2/\sqrt{3}$ では、図3(a)のように中央値は入れ替わる。

なお、 $M = 2/\sqrt{3}$ は、線間電圧が歪まない境界の変調率である。

[0035] [電圧指令補正器12が発生する電圧指令 V_u 、 V_v 、 V_w の波形]

次に、電圧指令補正器12が発生する電圧指令 V_u 、 V_v 、 V_w の波形について説明する。

図4は、本発明の第1実施形態に係る電力変換装置に備えられた電圧指令補正器12が発生する電圧指令 V_u 、 V_v 、 V_w の波形を示す図であり、(

a) は変調率Mが0.9のとき、(b) は変調率Mが0.5のときである。

また、横軸は位相角 θ (deg.) であり、縦軸は各信号の値である。ただし、縦軸は、電圧指令 V_u 、 V_v 、 V_w の最大値で正規化している。

また、太い実線が V_u 、細い実線が V_v 、細い破線が V_w である。

電圧指令 V_u 、 V_v 、 V_w は、前記したように、基本電圧指令 V_{u0} 、 V_{v0} 、 V_{w0} のそれぞれに零相信号 V_z が加えられてシフトしているので、正弦波形とは異なる波形となっている。

[0036] 図4(a)において、電圧指令 V_u 、 V_v 、 V_w は、位相角 $\theta = 0^\circ \sim 360^\circ$ の間に、電圧指令値が+1(最大値)、-1(最小値)、および0の3つの電圧指令値で固定される期間が存在することが示されている。

[0037] 図4(b)において、電圧指令 V_u 、 V_v 、 V_w は、位相角 $\theta = 0^\circ \sim 360^\circ$ の間に電圧指令値が0の値で固定される期間が存在することが示されている。

[0038] 図4(a)のように電圧指令 V_u 、 V_v 、 V_w が3つの電圧指令値で固定される変調率の条件は $2/3 < M \leq 2/\sqrt{3}$ であり、 $0 \leq M \leq 2/3$ では、図4(b)のように電圧指令値が0の値でのみの固定となる。

[0039] パラメータ ϕ は変調率Mに依存して決まる関数 $\phi(M)$ であり、以下の(2)式で与えられる。

$0 \leq M \leq 2/3$ のとき、

$$\phi = 30^\circ$$

$2/3 < M \leq 2/\sqrt{3}$ のとき、

[数1]

$$\phi = \phi(M) = \cos^{-1} \left(\frac{3\sqrt{3M^4 - M^2} + \sqrt{3}M}{6M^2} \right) \quad \dots (2)$$

ただし、 ϕ は度数法で定義する。

[0040] [変調率Mとパラメータ ϕ の関係]

次に、変調率Mとパラメータ ϕ の関係について説明する。

図5は、本発明の第1実施形態に係る電力変換装置に備えられた電圧指令補正器における変調率Mとパラメータ ϕ の関係を表したグラフである。図5の横軸は、変調率Mであり、縦軸は、パラメータ ϕ (deg.) である。

図5において、(2)式に従い、Mが $2/3$ よりも小さい範囲では、 ϕ は 30° ($\pi/6$ ラジアン) で一定であり、Mが $2/3$ よりも大きい範囲では、 ϕ はMの関数であって、 $\phi(M)$ とも表記する。前記したように、 $\phi = \phi(M)$ は、(2)式で表記され、Mの増加に従って単調に減少し、 $M = 2/\sqrt{3}$ で0となる。

[0041] [電圧指令が固定される条件になる位相角範囲]

次に、電圧指令が固定される条件になる位相角範囲について説明する。

図6は、本発明の第1実施形態に係る電力変換装置に備えられた電圧指令補正器における電圧指令 V_u 、 V_v 、 V_w と、それらが固定される電圧指令値 -1 、 0 、 $+1$ に対して、電圧指令が固定される条件になる位相角範囲と、その位相角範囲の長さを纏めた関係を表す図である。なお、位相角範囲は、度数法(deg.) で表記している。

図6において、電圧指令 V_u については、電圧指令値が $+1$ に固定される位相角 θ の範囲は、 $60^\circ + \phi < \theta < 120^\circ - \phi$ 、電圧指令値が 0 に固定される位相角 θ の範囲は、 $0 \leq \theta < \phi$ 、 $180^\circ - \phi < \theta < 180^\circ + \phi$ 、 $360^\circ - \phi < \theta < 360^\circ$ 、電圧指令値が -1 に固定される位相角 θ の範囲は、 $240^\circ + \phi < \theta < 300^\circ - \phi$ である。

[0042] その結果、電圧指令値が -1 、 0 、 $+1$ に固定される位相角範囲の長さは、それぞれ、 $60^\circ - 2\phi$ 、 4ϕ 、 $60^\circ - 2\phi$ となり、これらを合計した長さは、

$$(60^\circ - 2\phi) + (4\phi) + (60^\circ - 2\phi) = 120^\circ$$

となり、 ϕ に依らず一定となる。

また、各電圧指令 V_v 、 V_w についても、位相角 θ がそれぞれ 120° 、 240° シフトしただけで固定される位相角は、 V_u と同様であり、その結果、電圧指令が固定される位相角範囲の長さの合計は 120° である。

[0043] したがって、変調率Mに依存せずに、全体の $1/3$ ($=120^\circ / 360^\circ$)の期間においてスイッチングを停止し、スイッチング回数を $1/3$ だけ減じることができるので、スイッチング損失（消費電力）を減じる効果がある。

なお、変調率Mが $2/3$ 以下の場合には、 ϕ が 30° となるため、図6に示した表の上では電圧指令値+1および-1に固定される位相角長さは0になる。つまり電圧指令 V_u 、 V_v 、 V_w は電圧指令値+1および-1には固定されなくなることを意味している。

[0044] 《PWMパルス発生器13》

次に、PWMパルス発生器13の詳細を図7と図8を参照して説明する。

図7は、本発明の第1実施形態に係る電力変換装置に備えられたPWMパルス発生器13の回路構成を示すブロック図である。

図7において、PWMパルス発生器13は、三角波発生器31、減算器32、コンパレータ33u、33v、33w、34u、34v、34w、論理反転回路35u、35v、35w、36u、36v、36w、ONディレイ回路37によって構成されている。

[0045] 三角波発生器31は、図8に示すキャリア三角波信号 V_{car1} （第1のキャリア三角波信号）を発生し、減算器は V_{car1} の値から1を減算することでキャリア三角波信号 V_{car2} （第2のキャリア三角波信号）を発生する。なお、キャリア三角波信号 V_{car1} 、 V_{car2} の詳しい波形は、図8を参照して後記する。

[0046] 図7において、コンパレータ33uは、電圧指令 V_u と三角波（キャリア三角波信号） V_{car1} を比較する。また、コンパレータ34uは、電圧指令 V_u と三角波 V_{car2} を比較する。

論理反転回路35uは、コンパレータ33uの信号を入力して、その反転信号を出力する。また、論理反転回路36uは、コンパレータ34uの信号を入力して、その反転信号を出力する。

そして、コンパレータ33u、34uと、論理反転回路35u、36uと

組み合わせることで4種類のPWMパルス論理信号P u 1 ~ P u 4 を発生する。なお、PWMパルス論理信号P u 1 ~ P u 4 の出力に際しては、ONディレイ回路37を介するが、ONディレイ回路37の機能については後記する。

[0047] コンパレータ33 u、34 uは、通常、周期 $1/f_c$ 毎にP u 1 ~ P u 4 のいずれかにパルスが発生する。しかし、三角波（キャリア三角波信号）のV c a r 1 およびV c a r 2 の振幅が1よりわずか（所定の値）に小さいことによって、電圧指令V u が+1、0、-1の場合に限り、P u 1 ~ P u 4 にパルスは発生しない。なお、所定の値とは、電圧指令V u が+1、0、-1の場合に限り、P u 1 ~ P u 4 にパルスは発生せず、かつ三角波の頂点が+1（または0、または-1）に近い条件を満たし、かつノイズ等で誤動作しない程度の範囲で選択される値である。

[0048] コンパレータ33 v、34 v、論理反転回路35 v、36 vの構成は、前記したコンパレータ33 u、34 u、論理反転回路35 u、36 uの構成と基本的に同様であるので、重複する説明は省略する。

そのため、コンパレータ33 v、34 v、論理反転回路35 v、36 vを組み合わせた回路は、電圧指令V v に基づいてPWMパルス論理信号P v 1 ~ P v 4 を発生する。

同様に、コンパレータ33 w、34 w、論理反転回路35 w、36 wを組み合わせた回路は、電圧指令V w に基づいてPWMパルス論理信号P w 1 ~ P w 4 を発生する。

[0049] また、ONディレイ回路37は、PWMパルス論理信号がHレベルになる際の時間をわずかに遅くするためのディレイ回路である。ただし、PWMパルス論理信号がLレベルになる際には、速やかにLレベルにする。

このONディレイ回路37に、HレベルとLレベルとになる場合において、ディレイ時間に差を設けることによって、PWMパルス論理信号が供給されるトランジスタのスイッチング動作にデッドタイムを設け、信号遅延のばらつきなどによる誤短絡を防止する。

[0050] [キャリア三角波信号 V_{car1} 、 V_{car2} の波形]

次に、キャリア三角波信号 V_{car1} および V_{car2} について説明する。

図8は、本発明の第1実施形態に係る電力変換装置に備えられたPWMパルス発生器におけるキャリア三角波信号 V_{car1} および V_{car2} の波形を示す図である。横軸は時間の推移であり、縦軸は信号の電圧であり、正規化している。

図8において、キャリア三角波信号 V_{car1} および V_{car2} は、周波数がPWMキャリア周波数 f_c であって、電圧の振幅が1よりわずか（所定の値）に小さい三角波である。ただし、キャリア三角波信号 V_{car1} は、0～+1の間を、キャリア三角波信号 V_{car2} は、-1～0の間をスイープする。

また、白丸の部分では三角波の実線がわずかに破線に達していないことを示している。

すなわち、前記したように、 V_{car1} は0と+1間、 V_{car2} は-1と0間の値を取りうる三角波であるが、+1、0、-1の値は取らない。

[0051] 《ゲートドライバ14とバッファ回路16》

図1に戻って、ゲートドライバ14とバッファ回路16についてより詳しく説明する。

ゲートドライバ14は、図1に示すように、PWMパルス論理信号 P_{u1} ～ P_{u4} 、 P_{v1} ～ P_{v4} 、 P_{w1} ～ P_{w4} を、互いにアイソレーションされた差電圧電気信号に変換する12個のバッファ回路16で構成されている。

PWMパルス論理信号 (P_{u1} ～ P_{u4} 、 P_{v1} ～ P_{v4} 、 P_{w1} ～ P_{w4}) をゲートドライブ用の差電圧電気信号 (G_{u1}/E_{u1} ～ G_{u4}/E_{u4} 、 G_{v1}/E_{v1} ～ G_{v4}/E_{v4} 、 G_{w1}/E_{w1} ～ G_{w4}/E_{w4}) に変換し、インバータ主回路15に供給する。

[0052] なお、ゲートドライバ14において、例えば P_{u1} の信号は、バッファ回

路 16 を介するとバッファ回路 16 から差電圧電気信号として、 $G u 1$ と $E u 1$ との間に差電圧を発生させ、2本の信号として出力する。他の PWM パルス論理信号についても同様であるので重複する説明は省略する。この信号の使い方については、図 9 を参照して後記する。

また、バッファ回路 16 には、フォトカプラなどのアイソレータを採用することで出力信号を互いに絶縁させることができ、またプッシュプル回路などの低インピーダンス出力回路を採用することで、高いゲートドライブ能力を有することができる。

[0053] 《インバータ主回路 15》

次に、インバータ主回路 15 の詳細を図 9～図 11 を参照して説明する。

図 9 は、本発明の第 1 実施形態に係る電力変換装置に備えられたインバータ主回路 15 の回路構成を示す図である。

図 9 において、インバータ主回路 15 は、正極の直流電源 P (ノード P) と負極の直流電源 N (ノード N) と中性点の直流電源 O (ノード O) を備えている。中性点のノード O は、グラウンドに接地されることもある。

正極の直流電源 P と中性点の直流電源 O との間に、コンデンサ C 1 が接続され、 $E d$ の電圧が印加されている。

また、中性点の直流電源 O と負極の直流電源 N との間に、コンデンサ C 2 が接続され、 $E d$ の電圧が印加されている。

また、正極の直流電源 P と負極の直流電源 N との間に、トランジスタとダイオードを備えて構成される U 相レグ、V 相レグ、W 相レグが三相に対応して、並列構成で構成されている。

[0054] U 相レグは、トランジスタ Q 11～Q 14 とダイオード D 11～D 16 を備えて構成されている。

I G B T (Insulated Gate Bipolar Transistor) からなるトランジスタ Q 11～Q 14 は直列に接続され、トランジスタ Q 11 のコレクタは正極の直流電源 P に接続され、トランジスタ Q 14 のエミッタは負極の直流電源 N に接続されている。

トランジスタQ 1 2のエミッタとトランジスタQ 1 3のコレクタは互いに接続され、かつU相レグとしての出力端子Uに接続されている。

[0055] また、ダイオードD 1 1～D 1 4は、トランジスタQ 1 1～Q 1 4にそれぞれ逆並列に接続されている。

また、ダイオードD 1 5のアノードは中性点の直流電源Oに接続され、カソードはトランジスタQ 1 1のエミッタとトランジスタQ 1 2のコレクタの接続点に接続されている。

また、ダイオードD 1 6のカソードは中性点の直流電源Oに接続され、アノードはトランジスタQ 1 3のエミッタとトランジスタQ 1 4のコレクタの接続点に接続されている。

[0056] IGBTで構成されるトランジスタQ 1 1のゲートとエミッタには、ゲートドライバ1 4からの差電圧電気信号(G u 1 / E u 1)として、それぞれG u 1とE u 1が印加されている。つまり、ゲートとエミッタ間の差電圧として信号を印加している。

また、同様にトランジスタQ 1 2のゲートとエミッタには、ゲートドライバ1 4からの差電圧電気信号(G u 2 / E u 2)として、それぞれG u 2とE u 2が印加されている。

また、同様にトランジスタQ 1 3のゲートとエミッタには、ゲートドライバ1 4からの差電圧電気信号(G u 3 / E u 3)として、それぞれG u 3とE u 3が印加されている。

また、同様にトランジスタQ 1 4のゲートとエミッタには、ゲートドライバ1 4からの差電圧電気信号(G u 4 / E u 4)として、それぞれG u 4とE u 4が印加されている。

以上からU相レグが構成されている。

[0057] V相も、同様にトランジスタQ 2 1～Q 2 4とダイオードD 2 1～D 2 6を備えて、それぞれU相のトランジスタQ 1 1～Q 1 4とダイオードD 1 1～D 1 6に対応して構成されている。

また、トランジスタQ 2 1～Q 2 4には、それぞれ差電圧電気信号(G v

1/E_{v1})、(G_{v2}/E_{v2})、(G_{v3}/E_{v3})、(G_{v4}/E_{v4})がU相のトランジスタQ₁₁~Q₁₄と同様の関係で接続されている。

[0058] W相も、同様にトランジスタQ₃₁~Q₃₄とダイオードD₃₁~D₃₆を備えて、それぞれU相のトランジスタQ₁₁~Q₁₄とダイオードD₁₁~D₁₆に対応して構成されている。

また、トランジスタQ₃₁~Q₃₄には、それぞれ差電圧電気信号(G_{w1}/E_{w1})、(G_{w2}/E_{w2})、(G_{w3}/E_{w3})、(G_{w4}/E_{w4})がU相のトランジスタQ₁₁~Q₁₄と同様の関係で接続されている。

[0059] 以上の構成により、U相、V相、W相の各レグには、ノードPから直流正電圧+E_dが、ノードNから直流負電圧-E_dが与えられている。また、ノードOからは、零電圧(0電位)が与えられている。前記したように、ノードP-O間とノードO-N間にはコンデンサC₁、C₂が接続され、それぞれのノード間の直流電圧E_dを保持している。

また、U相、V相、W相の各レグが、PWMパルス発生器のPWMパルス論理信号P_{u1}~P_{u4}、P_{v1}~P_{v4}、P_{w1}~P_{w4}を、ゲートドライバ14で差電圧電気信号(G_{u1}/E_{u1}~G_{u4}/E_{u4}、G_{v1}/E_{v1}~G_{v4}/E_{v4}、G_{w1}/E_{w1}~G_{w4}/E_{w4})に変換された信号によって制御されることで、インバータ主回路15が直流電圧(電力)を三相交流電圧(電力)に変換する機能を果たす。

[0060] なお、トランジスタ(Q₁₁~Q₁₄、Q₂₁~Q₂₄、Q₃₁~Q₃₄)には、ターンオン/ターンオフ制御のしやすさから、スイッチ素子(スイッチングデバイス)としてシリコンデバイスであるシリコンIGBTあるいはシリコンMOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)を用いることが好ましい。

また、ダイオード(D₁₁~D₁₆、D₂₁~D₂₆、D₃₁~D₃₆)には、シリコンPINダイオードあるいはシリコンショットキーバリアダイオードを用いることが好ましい。

なお、スイッチング損失をより下げたい場合や、耐圧を高めたい場合には

、シリコンデバイスの代わりに、シリコンよりもバンドギャップの大きい半導体を備えたワイドギャップデバイス（ワイドギャップパワーデバイス）を用いることが好ましい。例えばSiC（Silicon Carbide、シリコンカーバイド）デバイスを適用することも可能である。

[0061] [トランジスタQ11～Q14と電圧指令Vuとの関係]

次に、インバータ主回路15を構成するトランジスタ（Q11～Q14、Q21～Q24、Q31～Q34）と電圧指令Vu、Vv、Vwとの関係について説明する。ただし、電圧指令Vu、Vv、Vwは、120°ずつ異なる位相関係以外は、概ね同一であるから、電圧指令Vuを代表して説明する。

図10は、本発明の第1実施形態に係る電力変換装置に備えられたインバータ主回路におけるU相レグを構成するトランジスタQ11～Q14と電圧指令Vuとの関係を示す図である。

図10において、U相レグを構成するトランジスタQ11～Q14は、電圧指令Vuに従ってスイッチング動作を行う。また、「ON」はON状態、「OFF」はOFF状態、「SW」はスイッチング状態（ON、OFFの繰り返し状態）を表している。

[0062] 電圧指令Vuが $0 < Vu < +1$ の間であるときには、トランジスタQ11とトランジスタQ13でスイッチング動作が行われる。

また、電圧指令Vuが $-1 < Vu < 0$ の間であるときには、トランジスタQ12とトランジスタQ14でスイッチング動作が行われる。

一方、電圧指令Vuが+1、0、-1のときにはトランジスタQ11～Q14は、ONあるいはOFFのいずれかに固定され、スイッチング動作は行われない。

したがって、電圧指令Vuが+1、0、-1のときには、U相レグではスイッチング損失が発生しない。

[0063] また、前記したように、V相レグおよびW相レグに関しても同様であり、それぞれ電圧指令Vv、Vwが+1、0、-1のときにはV相レグ、W相レ

グでスイッチング損失は発生しない。

このように、スイッチング動作を停止する状態を導入することにより、電力変換装置（インバータ）10として、スイッチング損失（消費電力）と、零相電流による損失と高周波ノイズの低減を図っている。

[0064] [U相レグの出力端子Uに出力される電圧波形]

次に、U相レグの出力端子Uに出力される電圧波形について説明する。なお、出力端子V、Wについても概ね同様であるので出力端子Uに出力される電圧波形を代表して説明する。

図11は、本発明の第1実施形態に係る電力変換装置に備えられたインバータ主回路におけるU相レグの出力端子Uに出力される電圧波形を示す図であり、(a)は変調率Mが0.9のとき、(b)は変調率Mが0.5のときの電圧波形である。また、図11(a)、(b)において、横軸は位相角 θ (deg.)であり、縦軸は出力電圧である。

また、PWM制御に用いるキャリア周波数 f_c は、三相交流の正弦波を構成する基本周波数 f_1 の100倍に設定している。

[0065] 変調率 $M=0.9$ であるときの図11(a)において、位相角 θ が、 $60^\circ + \phi < \theta < 120^\circ - \phi$ の範囲にあるときには、電圧指令 V_u は+1であり、出力端子Uの電圧は+ E_d に固定される。

また、位相角 θ が、 $0 \leq \theta < \phi$ 、 $180^\circ - \phi < \theta < 180^\circ + \phi$ 、 $360^\circ - \phi < \theta < 360^\circ$ の範囲にあるときには、電圧指令 V_u は0であり、出力端子Uの電圧は0に固定される。

さらに、位相角 θ が、 $240^\circ + \phi \leq \theta < 300^\circ - \phi$ の範囲にあるときには、電圧指令 V_u は-1であり、出力端子Uの電圧は- E_d に固定される。

上記以外の位相角のときには、出力端子Uに振幅 E_d のPWM波形が出力される。

以上のことは、変調率Mが0.9の場合だけでなく、変調率が $2/3 < M \leq 2/\sqrt{3}$ の場合にもあてはまる。なお、 ϕ は前述したパラメータ ϕ である

。

[0066] 変調率 $M=0.5$ であるときの図11(b)において、位相角 θ が、 $0 \leq \theta < 30^\circ$ 、 $150^\circ < \theta < 210^\circ$ 、 $330^\circ < \theta < 360^\circ$ の範囲にあるときには、電圧指令 V_u は0であり、出力端子Uの電圧は0に固定される

。

なお、前記の電圧指令 V_u が0となる位相角 θ の合計は、

$$(30^\circ - 0^\circ) + (210^\circ - 150^\circ) + (360^\circ - 330^\circ) = 120^\circ$$

であるので、 120° である。

また、図11(b)においては、出力端子Uの電圧が、 $+E_d$ や $-E_d$ に固定されることはない。

この出力端子Uの電圧が前記の区間において0に固定されることは、変調率 M が 0.5 の場合だけでなく、変調率が $0 \leq M \leq 2/3$ の場合にもあてはまる。

[0067] 結局、図11(a)、(b)いずれにおいても、位相角長さ 120° の範囲、つまり、全体の $1/3$ の期間でU相レグのスイッチング動作が停止することが示されている。

また、V相レグ、W相レグについても同様の理由により、全体の $1/3$ の期間でU相レグのスイッチング動作が停止する。

なお、以上の説明は、インバータ主回路15のU相(V相、W相)の特性として、説明したが、インバータ主回路15の出力は、本発明の電力変換装置(インバータ)10の出力でもあるので、電力変換装置(インバータ)10の特性でもある。

[0068] [本発明のインバータ10の出力端子Uに出力される電圧波形の周波数スペクトル]

次に、図11に示したインバータ主回路15(またはインバータ10)の出力端子Uに出力される電圧波形の周波数スペクトルについて説明する。なお、出力端子V、Wについても概ね同様であるので、出力端子Uに出力され

る電圧波形の周波数スペクトルを代表して説明する。

図12は、本発明の第1実施形態に係る電力変換装置に備えられたインバータ主回路15の出力端子Uに出力される電圧波形の周波数スペクトルを示す図であり、(a)は変調率Mが0.9のとき、(b)は変調率Mが0.5のときの周波数スペクトルである。

なお、横軸は高調波次数 n 、縦軸は n 次の周波数成分 V_n の振幅値 V_n/E_d を示している。

また、キャリア周波数 f_c は、基本周波数 f_1 の99倍に設定している。

[0069] 図12において、 V_1 が基本周波数 f_1 の成分であり、その振幅値 V_1/E_d は、図12(a)では、0.90であって、変調率(0.9)と同じ値となっている。また、図12(b)では、0.50であって、変調率(0.5)と同じ値となっている。

また、 V_{99} がキャリア周波数 f_c の成分であり、その振幅値 V_{99}/E_d は、図12(a)で0.32、図12(b)で0.30である。

また、3次成分の V_3 は、図12(a)で0.14、図12(b)で0.21である。

図12(a)、(b)に示した電圧波形の周波数スペクトルの特徴は、次に示す比較例の周波数スペクトルと比較し、あらためて後記する。

[0070] [比較例のインバータから出力される電圧波形の周波数スペクトル]

次に、比較例として図19に示す制御特性の二相変調方法を適用した3レベルインバータの出力の電圧波形の周波数スペクトルを図13に示す。そして、図12に前記した本発明のインバータ10の出力の電圧波形の周波数スペクトルと比較する。なお、本発明のインバータ10も二相変調方法を適用した3レベルインバータである。

[0071] 図13は、後記する比較例の二相変調方法を適用した3レベルインバータから出力される電圧波形の周波数スペクトルを示す図であり、(a)は変調率Mが0.9のとき、(b)は変調率Mが0.5のときの周波数スペクトルである。なお、横軸は高調波次数 n 、縦軸は n 次の周波数成分 V_n の振幅値

V_n / E_d を示している。また、キャリア周波数 f_c は基本周波数 f_1 の 9 倍に設定している。

図 13 において、 V_1 が基本周波数 f_1 の成分であり、その振幅値 V_1 / E_d は、図 13 (a) では、0.90 であって、変調率 (0.9) と同じ値となっている。また、図 13 (b) では、0.50 であって、変調率 (0.5) と同じ値となっている。

また、 V_{99} がキャリア周波数 f_c の成分であり、その振幅値 V_{99} / E_d は、図 13 (a) で 0.30、図 12 (b) で 0.31 である。

また、3 次高調波成分の V_3 は、図 13 (a) で 0.16、図 13 (b) で 0.66 である。

また、9 次高調波成分の V_9 、そして 15 次高調波成分の V_{15} が、目立つレベルに出現している。

[0072] [本発明と比較例のインバータから出力される電圧波形の周波数スペクトルの比較]

本発明と比較例のインバータである図 12 および図 13 について、キャリア周波数 f_c と基本周波数 f_1 との間の周波数成分 V_n を比較する。

図 12 および図 13 を比較すると、本発明の第 1 実施形態の出力端子 U に出力される電圧波形の周波数成分 V_n のほとんどの振幅値は、比較例の二相変調方法のそれよりも少なくなっている。特に変調率 M が小さいほど、この傾向は強くなる。

例えば、3 次高調波成分 V_3 を比較すると、変調率 M が 0.9 のとき、比較例の二相変調回路では $V_n = 0.16$ に対し、本発明では $V_n = 0.14$ となり僅かに減少する。また、変調率 M が 0.5 のとき、従来の二相変調方法では $V_n = 0.66$ に対し、本発明では $V_n = 0.21$ となり大幅に減少する。

[0073] また、比較例の二相変調方法では、3 次高調波成分 V_3 より高次の高調波成分 V_9 、 V_{15} などの振幅値が顕著であるが、本発明では、それらがほとんど無くなっていることが示されている。

以上に示した特徴は、出力端子V、出力端子Wの出力でも全く同じである。したがって、本発明のPWM制御方法を用いたインバータは、出力電圧波形に含まれる高調波成分を、比較例の二相変調方法を用いたインバータよりも少なく抑えることができる。特にその傾向は変調率が小さい場合に顕著である。

[0074] [本発明のインバータ10の出力電圧に含まれている零相電圧 E_z3 の波形]

次に、本発明の第1実施形態のインバータ10の出力電圧に含まれている零相電圧 E_z3 の波形について説明する。なお、出力電圧に含まれている零相電圧 E_z3 は、図2、図3で示した電圧指令補正器12内で生成した零相信号 V_z に起因する。

図14は、本発明の第1実施形態に係る電力変換装置（インバータ）10、またはインバータ主回路15の出力電圧に含まれている零相電圧 E_z3 の波形を示す図であり、(a)は変調率Mが0.9のとき、(b)は変調率Mが0.5のときの波形である。また、図14(a)、(b)において、縦軸は零相電圧 E_z3 、横軸は位相角 θ であり、位相角 $\theta = 0^\circ \sim 360^\circ$ のうち、 $30^\circ \sim 90^\circ$ の範囲を抜き出して示してある。

図14(a)および(b)において、インバータ10が発生する零相電圧 E_z3 の振幅は、直流電圧 E_d の $\pm 1/3$ に収まっていることが示されている。

なお、図14の特性については、次に図15に比較例の特性を示すなかで、比較しながら特徴について、さらに説明する。

[0075] [比較例のインバータの出力電圧に含まれている零相電圧 E_z2 の波形]

図15は、後記する比較例の二相変調方法を用いた3レベルインバータの出力電圧に含まれている零相電圧 E_z2 の波形を示す図であり、(a)は変調率Mが0.9のとき、(b)は変調率Mが0.5のときの波形である。また、図15(a)、(b)において、縦軸は零相電圧 E_z2 、横軸は位相角 θ であり、位相角 $\theta = 0^\circ \sim 360^\circ$ のうち、 $30^\circ \sim 90^\circ$ の範囲を抜き

出して示してある。

[0076] 変調率 $M=0.9$ であるときの図15(a)において、インバータが発生する零相電圧 E_z2 の振幅は、直流電圧 E_d の $\pm 2/3$ であることが示されている。特に、位相角 $\theta=60^\circ$ において、零相電圧 E_z2 は $-2/3 E_d$ から $+2/3 E_d$ へ急激に変化していることが示されている。

[0077] 変調率 $M=0.5$ であるときの図15(b)において、インバータが発生する零相電圧 E_z2 の振幅は、 $\pm E_d$ であることが示されている。特に、位相角 $\theta=60^\circ$ において、 $-E_d$ から $+E_d$ へ急激に変化している。

以上に示した特徴は、他の相(V相、W相の出力)についても同じである。また、他の位相角についても同じである。

[0078] [本発明のインバータと比較例のインバータとの零相電圧の比較]

図14と図15の零相電圧を比較すると、本発明の第1実施形態のインバータの出力の零相電圧の振幅および零相電圧の変化(図14)は、比較例の二相変調方法を用いたインバータのそれ(図15)よりも小さくすることができる。特にその傾向は変調率が小さい場合に顕著である。

零相電圧の振幅および零相電圧の変化が小さいことは、寄生抵抗や寄生静電容量を通して発生する零相電流を小さくすることに貢献する。そして零相電流を小さくすることは、零相電流による消費電力と高周波ノイズの低減に寄与する。特に変調率 M が小さいほど、この傾向は強くなる。

なお、本発明の第1実施形態のインバータによる図14の零相電圧は、図4の電圧指令値の波形に対応し、比較例のインバータの図15の波形は、後記する図18の電圧指令値の波形に対応している。すなわち、本発明のPWM制御方法のインバータの電圧指令値の波形を、図4のように選択したことが、零相電流を小さくし、前記の効果をもたらしている。

[0079] [零相電圧 E_z3 、 E_z2 の測定回路]

図16は、本発明の第1実施形態に係る電力変換装置(インバータ)10の零相電圧 E_z3 、および比較例の零相電圧 E_z2 の測定回路を示す図である。

図16において、本発明の第1実施形態のインバータ10、または比較例のインバータのノードOを接地電位として、インバータ(10)の出力端子U、V、Wに同じリアクトル値のリアクトル L_{ac} と同じ抵抗値の抵抗 R_{ac} の直列回路をそれぞれ接続し、抵抗 R_{ac} の一端を互いに接続した部分のノードの対地電圧を観測する。

この測定で零相電圧 E_z (E_{z3} 、 E_{z2})を観測することができる。

[0080] (第2実施形態)

次に、本発明の第2実施形態の電力変換装置として、第1実施形態における電力変換装置10におけるインバータ主回路15に代わる別のインバータ主回路45(図17)を用いた電力変換装置を示す。

図17は、本発明の第2実施形態に係る電力変換装置に備えるインバータ主回路45の回路構成を示す図である。

[0081] 図17において、インバータ主回路45は、正極の直流電源P(ノードP)と負極の直流電源N(ノードN)と中性点の直流電源O(ノードO)を備えている。

正極の直流電源Pと中性点の直流電源Oとの間に、コンデンサC3が接続され、 E_d の電圧が印加されている。

また、中性点の直流電源Oと負極の直流電源Nとの間に、コンデンサC4が接続され、 E_d の電圧が印加されている。

また、正極の直流電源Pと負極の直流電源Nとの間に、トランジスタとダイオードを備えて構成されるU相レグ、V相レグ、W相レグが三相に対応して、並列構成で構成されている。

[0082] U相レグは、トランジスタQ41~Q44とダイオードD41~D44を備えて構成されている。

IGBTからなるトランジスタQ41とトランジスタQ44は直列に接続され、トランジスタQ41のコレクタは正極の直流電源P(ノードP)に接続され、トランジスタQ44のエミッタは負極の直流電源N(ノードN)に接続されている。

また、トランジスタQ41のエミッタとトランジスタQ44のコレクタは互いに接続され、かつU相レグとしての出力端子Uに接続されている。

トランジスタQ42とトランジスタQ43とは、互いのコレクタを介して直列に接続され、トランジスタQ42のエミッタは、ノードOに接続され、トランジスタQ43のエミッタは、出力端子Uに接続されている。

また、ダイオードD41～D44は、トランジスタQ41～Q44にそれぞれ逆並列に接続されている。

[0083] IGBTで構成されるトランジスタQ41のゲートとエミッタには、ゲートドライバ14からの差電圧電気信号(Gu1/Eu1)として、それぞれGu1とEu1が印加されている。

また、同様にトランジスタQ42のゲートとエミッタには、ゲートドライバ14からの差電圧電気信号(Gu2/Eu2)として、それぞれGu2とEu2が印加されている。

また、同様にトランジスタQ43のゲートとエミッタには、ゲートドライバ14からの差電圧電気信号(Gu3/Eu3)として、それぞれGu3とEu3が印加されている。

また、同様にトランジスタQ44のゲートとエミッタには、ゲートドライバ14からの差電圧電気信号(Gu4/Eu4)として、それぞれGu4とEu4が印加されている。

以上からU相レグが構成されている。

[0084] 以上の構成は、トランジスタQ42とトランジスタQ43の接続の構成が、第1実施形態のインバータ主回路15(図9)のトランジスタQ12とトランジスタQ13の接続の構成と異なるが、U相レグとしての出力端子Uからは、概ね同様の出力波形が出力する。

[0085] V相も、同様にトランジスタQ51～Q54とダイオードD51～D54を備えて、それぞれU相のトランジスタQ41～Q44とダイオードD41～D44に対応して構成されている。

また、トランジスタQ51～Q54には、それぞれ差電圧電気信号(Gv

1 / E_{v1})、(G_{v2} / E_{v2})、(G_{v3} / E_{v3})、(G_{v4} / E_{v4}) が、U相のトランジスタ $Q_{41} \sim Q_{44}$ と同様の関係で接続されている。

[0086] W相も、同様にトランジスタ $Q_{61} \sim Q_{64}$ とダイオード $D_{61} \sim D_{64}$ を備えて、それぞれU相のトランジスタ $Q_{41} \sim Q_{44}$ とダイオード $D_{41} \sim D_{44}$ に対応して構成されている。

また、トランジスタ $Q_{61} \sim Q_{64}$ には、それぞれ差電圧電気信号 (G_{w1} / E_{w1})、(G_{w2} / E_{w2})、(G_{w3} / E_{w3})、(G_{w4} / E_{w4}) が、U相のトランジスタ $Q_{11} \sim Q_{14}$ と同様の関係で接続されている。

[0087] 以上の構成により、U相、V相、W相の各レグには、ノードPから直流正電圧 $+E_d$ が、ノードNから直流負電圧 $-E_d$ が与えられ、ノードOからは、零電圧 (0電位) が与えられている。前記したように、ノードP-O間とノードO-N間にはコンデンサ C_3 、 C_4 が接続され、ノード間の直流電圧 E_d を保持している。

また、U相、V相、W相の各レグが、PWMパルス発生器のPWMパルス論理信号 $P_{u1} \sim P_{u4}$ 、 $P_{v1} \sim P_{v4}$ 、 $P_{w1} \sim P_{w4}$ を、ゲートドライバ 14 で差電圧電気信号 ($G_{u1} / E_{u1} \sim G_{u4} / E_{u4}$ 、 $G_{v1} / E_{v1} \sim G_{v4} / E_{v4}$ 、 $G_{w1} / E_{w1} \sim G_{w4} / E_{w4}$) に変換された信号によって制御されることで、インバータ主回路 45 が直流電圧 (電力) を三相交流電圧 (電力) に変換する機能を果たす。

[0088] なお、図17の回路では、図9の回路に比べてダイオードの素子数が6つ少なく構成することができる。

一方で、出力端子U、V、Wと、ノードPおよびノードN間のトランジスタとダイオードの直列数が2から1に減るために、それらの素子に耐圧が2倍要求される。耐圧を高めたい場合には、前記したように、シリコンデバイスの代わりに、シリコンよりもバンドギャップの大きい半導体素子を備えたワイドギャップデバイス (ワイドギャップパワーデバイス) を用いることが

好ましい。例えばSiCデバイスを適用することも可能である。

なお、図9の回路と同様に、図17の回路に用いるトランジスタには、ターンオン／ターンオフ制御のしやすさから、シリコンIGBTあるいはシリコンMOSFETが用いることが好ましい。また、ダイオードにはシリコンPINダイオードあるいはシリコンショットキーバリアダイオードが用いられる。

[0089] (比較例)

比較例として、電圧指令値を0に固定しない場合の二相変調方法の電圧指令を3レベルインバータに適用する例を次に示す。

[0090] <電圧指令>

図18は、比較例の二相変調方法の電圧指令の一例（電圧指令値を0に固定しない場合）を示す図である。なお、縦軸は（正規化した）電圧指令値、横軸は位相角である。

図18において、電圧指令 V_u2 、 V_v2 、 V_w2 は、基本正弦波信号に零相信号を加えることにより生成されている。

図18の波形（ V_u2 、 V_v2 、 V_w2 ）に示すように電圧指令値が+1および-1に固定される位相角範囲ができる。電圧指令 V_u2 は、位相角 $60^\circ \sim 120^\circ$ では+1に、位相角 $240^\circ \sim 300^\circ$ では-1に固定している。なお、本発明の図4に示すような電圧指令値が0で固定される範囲は、比較例の図18においては、存在していない。

このような二相変調方法の電圧指令を3レベルインバータに適用することで、図19に示すPWM電圧波形（1相のみを表記）を出力することができる。

[0091] <PWM電圧波形>

図19は、比較例の二相変調方法の電圧指令を3レベルインバータに適用することで得られるPWM電圧波形（U相）を示す図である。なお、縦軸は出力電圧、横軸は位相角である。

図19に示すPWM電圧波形は、図18の電圧指令値を0～+1および-

1～0の振幅を持った2つのキャリア三角波とコンパレータで比較して得られたPWM信号により、3レベルインバータのトランジスタをスイッチングすることで得られる。

図19において、出力電圧波形（PWM電圧波形）は、位相角 $60^\circ \sim 120^\circ$ では $+E_d$ に、位相角 $240^\circ \sim 300^\circ$ で $-E_d$ に固定する。そのため、全位相角 360° のうち、 120° で3レベルインバータのスイッチング動作を停止することができる。

したがって、インバータを構成する各スイッチ素子において、スイッチング回数を $2/3$ に低減でき、スイッチング損失を減らすことができる。

[0092] <比較例の二相変調方法の補足と本発明との比較>

二相変調方法および、二相変調と同様にトランジスタのスイッチングを一定期間停止させるPWM制御方法は、特許文献1および特許文献2に記載されている。

なお、二相変調方法は、変調率を1より大きい $2/\sqrt{3}$ まで高めても、線間電圧の正弦波形状に歪みを与えることが無いので、電圧利用率を大きくすることができる特徴も備えている。

しかしながら、図18、図19に示した比較例の二相変調方法は、電圧指令値を $+1$ または -1 に固定することはあるが、 0 に固定しない方法である。

一方、本発明のPWM制御方法では、図4に示すように、電圧指令値を所定の位相角の範囲で、 0 に固定する方法をとっている。この相異が、図12（本発明）と図13（比較例）で示すように、本発明が比較例に対して、高調波の発生が少なくなる理由のひとつである。つまり、本発明は、高調波の発生が少なくなるような零相電圧指令を使用するので、零相電流が少なく、高調波や零相電流による消費電力およびノイズが低減する効果がある。特に、変調率が小さい場合に顕著である。

[0093] （その他の実施形態）

以上、本発明の実施形態について図面を参照して詳述したが、本発明はこ

れら実施形態およびその変形に限定されるものではなく、本発明の要旨を逸脱しない範囲の設計変更等があってもよく、以下にその例をあげる。

[0094] 《制御回路 17》

図1において、インバータ主回路15を制御する制御回路17は、基本電圧指令発生器11、電圧指令補正器12、PWMパルス発生器13、ゲートドライバ14で構成する例を説明したが、この構成に限定されるものではない。

例えば、ゲートドライバ14は、PWMパルス発生器13に含まれていてもよい。また、基本電圧指令発生器11と電圧指令補正器12は、一体化していてもよい。

また、前記したように基本電圧指令発生器11、電圧指令補正器12、PWMパルス発生器13は、それぞれ個別のハードの回路で構成してもよいし、また、MPU (Micro-Processing Unit) やCPU (Central Processing Unit) などの制御用ICを媒体としたソフトウェアプログラムによって、全体で一括して制御する構成にしてもよい。

[0095] 《トランジスタ》

図9、図17において、トランジスタはIGBTとして説明し、またMOSFETを替わりに使用することの可能性についても説明したが、トランジスタは基本的にはスイッチング素子であればよいので、IGBTやMOSFETに限定されない。例えば、BJT (Bipolar junction transistor)、BiCMOS (Bipolar Complementary Metal Oxide Semiconductor) を用いてもよい。

また、ワイドギャップデバイスとして、SiCをあげたが、これに限定されない。例えば、GaN (gallium nitride、窒化ガリウム) やGa₂O₃ (gallium oxide、酸化ガリウム) などの半導体デバイスを用いてもよい。

[0096] 《ダイオード》

図9、図17において、ダイオード(D11~D14、D21~D24、D31~D34、D41~D44、D51~D54、D61~D64)は、

トランジスタ（IGBT）に逆並列に接続すると説明したが、ダイオード素子として格別に付加せずに、トランジスタ（IGBT、MOSFET）に内蔵された寄生のダイオードを用いてもよい。

符号の説明

- [0097] 10 電力変換装置、インバータ
- 11 基本電圧指令発生器
- 12 電圧指令補正器
- 13 PWMパルス発生器
- 14 ゲートドライバ
- 15、45 インバータ主回路（インバータ回路）
- 16 バッファ回路
- 20、26 最大値選択器（Max）
- 21、25 最小値選択器（Min）
- 22、24、32 減算器
- 23、27、28、29 加算器
- 201 中央値選択器
- 31 三角波発生器
- 33u、33v、33w、34u、34v、34w コンパレータ
- 35u、35v、35w、36u、36v、36w 論理反転回路
- 37 ONディレイ回路
- C1～C4 コンデンサ
- D11～D16、D21～D26、D31～D34、D41～D44、D51～D54、D61～D64 ダイオード
- Lac リアクトル
- Q11～Q14、Q21～Q24、Q31～Q34、Q41～Q44、Q51～Q54、Q61～Q64 トランジスタ、スイッチングデバイス、IGBT
- Rac 抵抗

請求の範囲

[請求項1] 直流電圧 $+E_d$ 、 $-E_d$ を電源とし、 $+E_d$ 、 0 、 $-E_d$ の三段階のPWM電圧波形を出力する複数のスイッチングデバイスで構成されたインバータ回路と、

前記複数のスイッチングデバイスのON/OFF制御を行い、前記インバータ回路の出力からPWM電圧波形を発生させる制御回路と、を備え、

前記制御回路は、所定の変調率 M に比例して前記PWM電圧波形の基本周波数成分の振幅を制御し、前記基本周波数成分の一周期の間に、前記インバータ回路の出力電圧を、前記基本周波数成分の特定の位相角範囲に対して $+E_d$ 、 0 、 $-E_d$ のいずれかで固定させ、

前記変調率 M が $2/3$ 以上のときには、前記特定の位相角範囲において、前記インバータ回路の出力電圧を、 $+E_d$ 、 0 、および $-E_d$ の全ての電圧に固定させ、

前記変調率 M が $2/3$ 未満のときには、前記特定の位相角範囲において、前記インバータ回路の出力電圧を、 0 の電圧にのみ固定させ、

前記特定の位相角範囲以外の範囲では、前記インバータ回路の出力に振幅 E_d のパルス状電圧波形を発生させる3相出力の3レベルインバータであることを特徴とする電力変換装置。

[請求項2] 請求項1に記載の電力変換装置において、

前記特定の位相角範囲のうち、前記インバータ回路の出力電圧を $+E_d$ および $-E_d$ の電圧に固定する回数は、前記基本周波数成分の一周期の間にそれぞれ1回であり、

前記インバータ回路の出力電圧を 0 の電圧に固定する回数は2回である

ことを特徴とする電力変換装置。

[請求項3] 請求項1に記載の電力変換装置において、

前記特定の位相角範囲のうち、前記インバータ回路の出力電圧を 0

の電圧に固定する位相角範囲は、

変調率 M が $2/3$ 未満のときには、変調率 M に関わらず一定であり

、

変調率 M が $2/3$ 以上のときには、変調率 M の増加に従って単調に減少する

ことを特徴とする電力変換装置。

[請求項4]

請求項1に記載の電力変換装置において、

基本周波数成分の位相角を θ とすると、前記特定の位相角範囲は度数法による角度のパラメータ ϕ を用いて表され、

$60^\circ + \phi < \theta < 120^\circ - \phi$ の範囲で前記インバータ主回路の出力電圧を0の電圧に固定し、

$240^\circ - \phi < \theta < 300^\circ - \phi$ の範囲で前記インバータ主回路の出力電圧を0の電圧に固定し、

$0^\circ < \theta < \phi$ 、 $180^\circ - \phi < \theta < 180^\circ + \phi$ 、および $360^\circ - \phi < \theta < 360^\circ$ の範囲で前記インバータ回路の出力電圧を0の電圧に固定し、

変調率 M が $2/3$ 未満のときには、パラメータ ϕ は 60° で一定であり、

変調率 M が $2/3$ より大きいときには、パラメータ ϕ は 60° と 0° の間を変調率 M の増加に従って単調に減少する

ことを特徴とする電力変換装置。

[請求項5]

請求項4に記載の電力変換装置において、

前記パラメータ ϕ は、下記に示す変調率 M の関数であることを特徴とする電力変換装置。

$0 \leq M \leq 2/3$ のとき、

$\phi = 30^\circ$

$2/3 < M \leq 2/\sqrt{3}$ のとき、

[数2]

$$\phi = \cos^{-1} \left(\frac{3\sqrt{3M^4 - M^2} + \sqrt{3M}}{6M^2} \right)$$

- [請求項6] 請求項1に記載の電力変換装置において、
前記制御回路は、
第1、第2、第3の基本正弦波を発生する基本電圧指令発生器と、
前記第1、第2、第3の基本正弦波の中央値からなる零相信号を、
前記第1、第2、第3の基本正弦波にそれぞれ加算して第1、第2、
第3の電圧指令を生成する電圧指令補正器と、
前記第1、第2、第3の電圧指令をそれぞれPWMパルス論理信号
に変換するPWMパルス発生器と、
を備えていることを特徴とする電力変換装置。
- [請求項7] 請求項1に記載の電力変換装置において、
前記複数のスイッチングデバイスは、IGBTまたはMOSFET
であることを特徴とする電力変換装置。
- [請求項8] 請求項7に記載の電力変換装置において、
前記IGBTまたはMOSFETは、シリコンよりもバンドギャッ
プの大きい半導体を備えたワイドギャップデバイスであることを特徴
とする電力変換装置。
- [請求項9] 請求項8に記載の電力変換装置において、
前記ワイドギャップデバイスは、シリコンカーバイトを備えたワイド
ギャップデバイスであることを特徴とする電力変換装置。
- [請求項10] 直流電圧+Ed、-Edを電源とし、+Ed、0、-Edの三段階
のPWM電圧波形を出力する複数のスイッチングデバイスで構成され
たインバータ回路と、
前記複数のスイッチングデバイスのON/OFF制御を行い、前記
インバータ回路の出力からPWM電圧波形を発生させる制御回路と、

を備え、

前記制御回路を使用して、所定の変調率 M に比例して前記PWM電圧波形の基本周波数成分の振幅を制御し、前記基本周波数成分の一周期の間に、前記インバータ回路の出力電圧を、前記基本周波数成分の特定の位相角範囲に対して $+E_d$ 、 0 、 $-E_d$ のいずれかで固定させ、

前記変調率 M が $2/3$ 以上のときには、前記特定の位相角範囲において、前記インバータ回路の出力電圧を、 $+E_d$ 、 0 、および $-E_d$ の全ての電圧に固定させ、

前記変調率 M が $2/3$ 未満のときには、前記特定の位相角範囲において、前記インバータ回路の出力電圧を、 0 の電圧にのみ固定させ、

前記特定の位相角範囲以外の範囲では、前記インバータ回路の出力に振幅 E_d のパルス状電圧波形を発生させる

ことを特徴とするPWM制御方法。

[請求項11]

第1、第2、第3の電圧指令とキャリア三角波を比較することでインバータ回路のスイッチを制御するパルスを生成し、

前記第1、第2、第3の電圧指令は、第1、第2、第3の基本正弦波にそれぞれ零相信号を加算することによって得られ、

前記第1、第2、第3の基本正弦波は、 0 から $2/\sqrt{3}$ の間の値で可変できる変調率の振幅を持ち、互いに位相が 120° 異なる正弦波信号であり、

前記第1、第2、第3の基本正弦波の最大値と最小値をそれぞれ V_a 、 V_b としたとき、前記零相信号は、 $(1 - V_a)$ 、 $(V_a + V_b)$ 、 $(-1 - V_b)$ から中央値を選んだ値である

ことを特徴とするPWM制御方法。

[請求項12]

請求項11に記載のPWM制御方法において、

前記第1、第2、第3の電圧指令は、第1のキャリア三角波と第2のキャリア三角波と比較され、

前記第 1 のキャリア三角波は、電圧指令値 0 ～ + 1 の間の値を取りうる三角波であり、

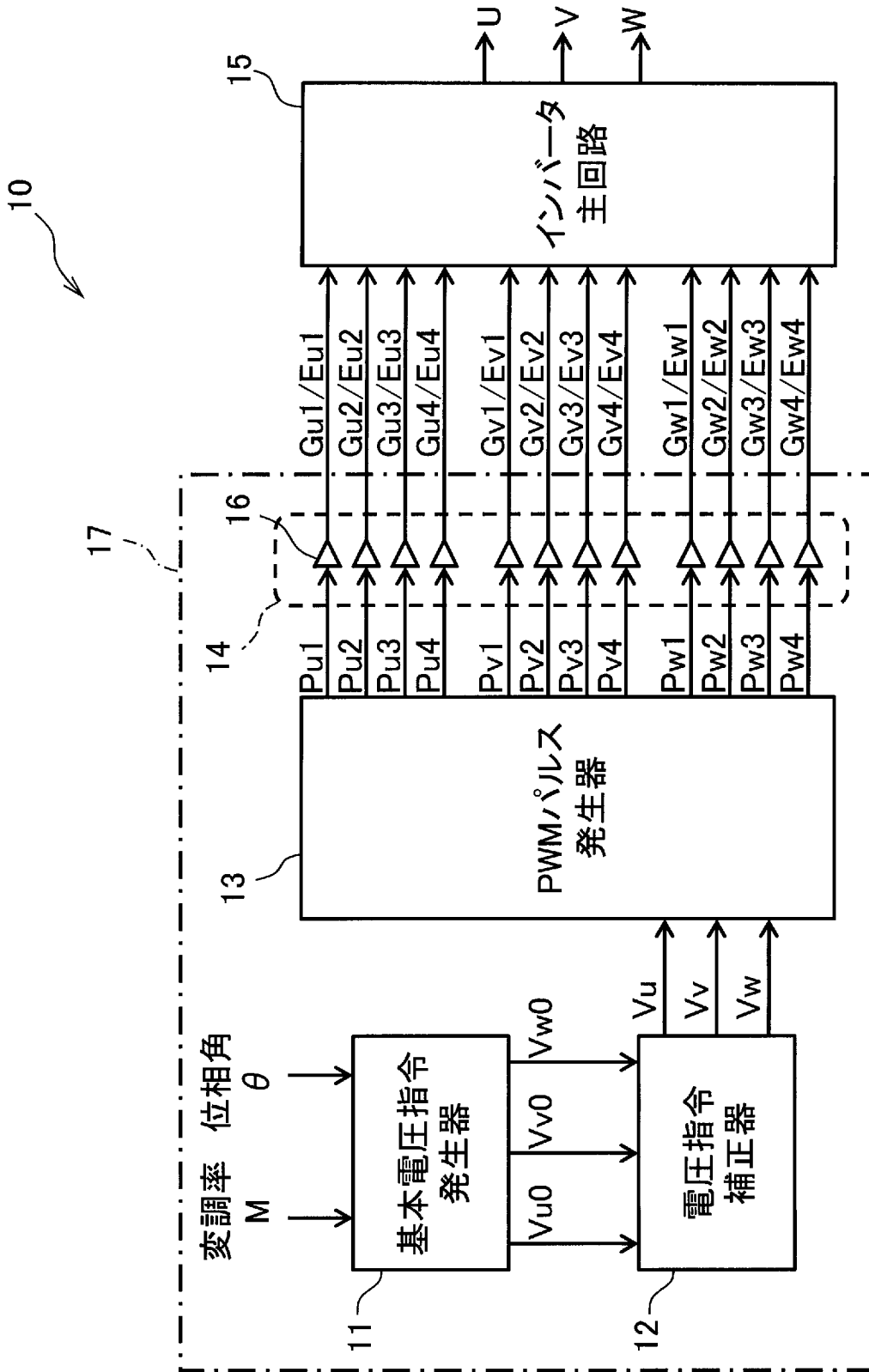
前記第 2 のキャリア三角波は、電圧指令値 - 1 ～ 0 の間を取りうる三角波であって、

前記第 1 のキャリア三角波および前記第 2 のキャリア三角波の振幅は、1 より所定の値、小さいことを特徴とする PWM 制御方法。

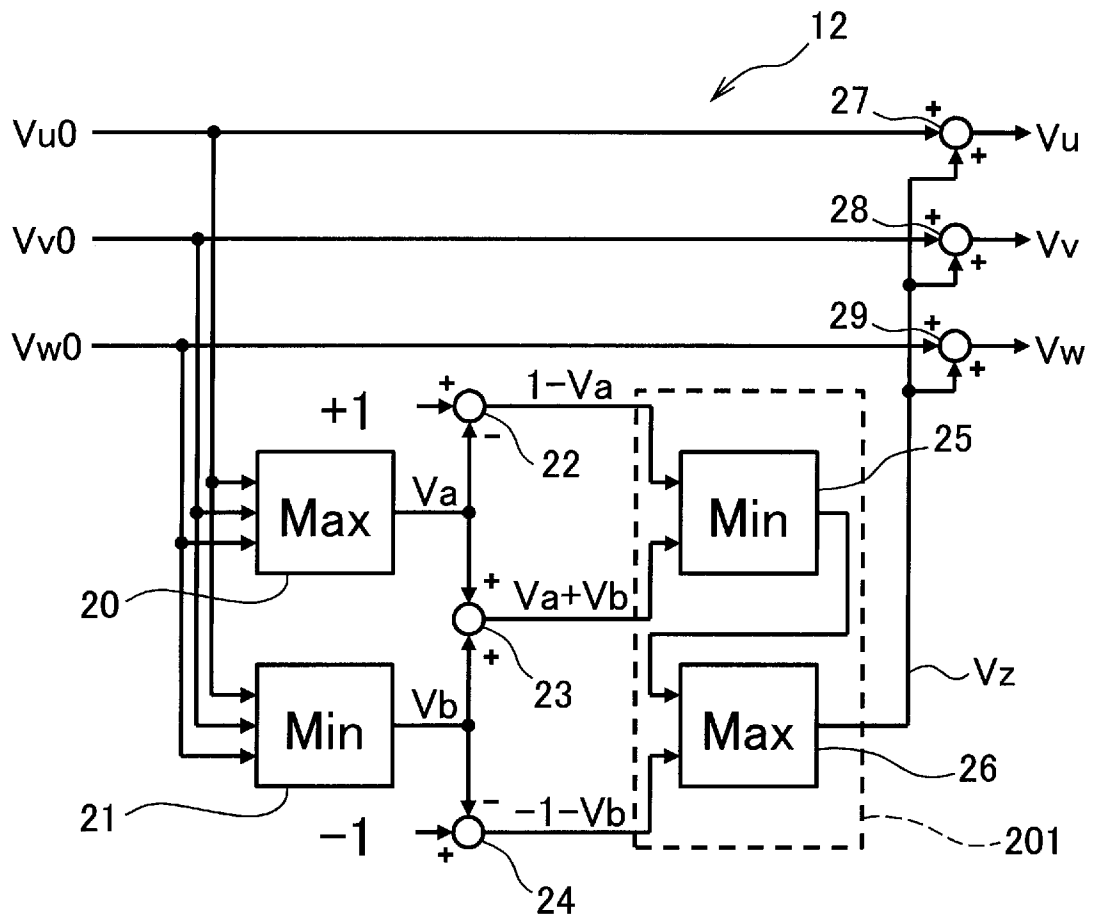
[請求項 13] 請求項 1 1 に記載の PWM 制御方法で制御されることを特徴とする電力変換装置。

[請求項 14] 請求項 1 2 に記載の PWM 制御方法で制御されることを特徴とする電力変換装置。

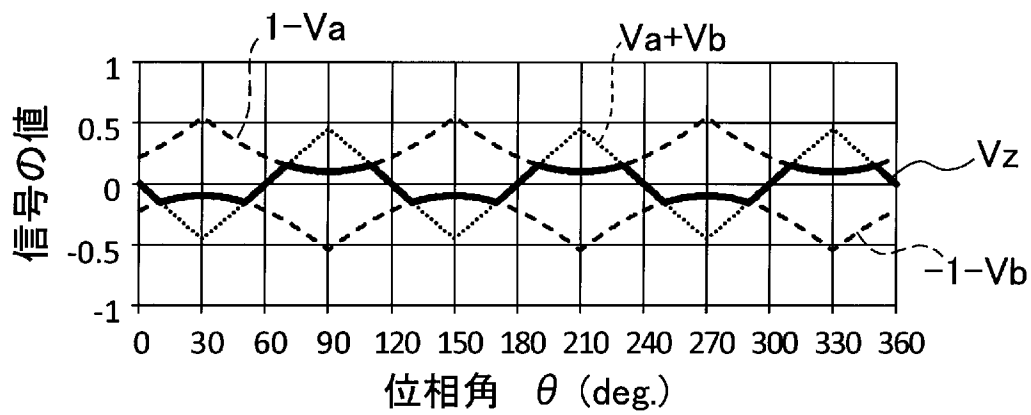
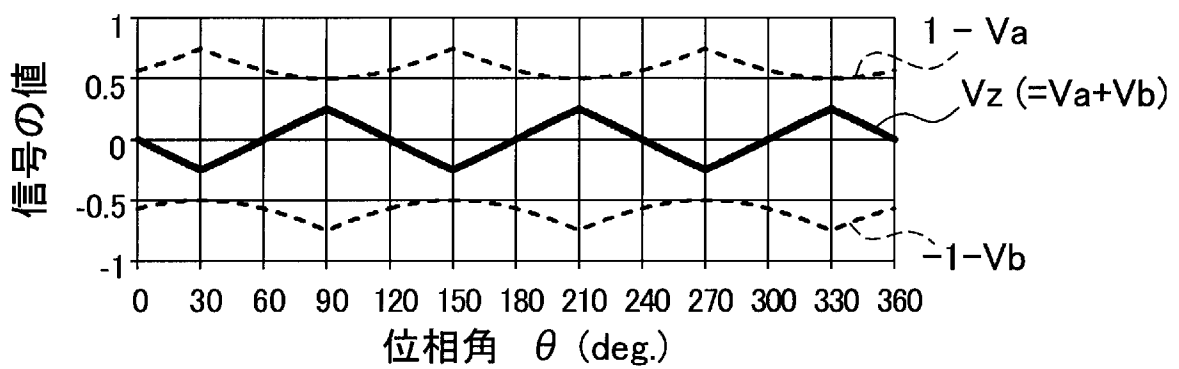
[図1]



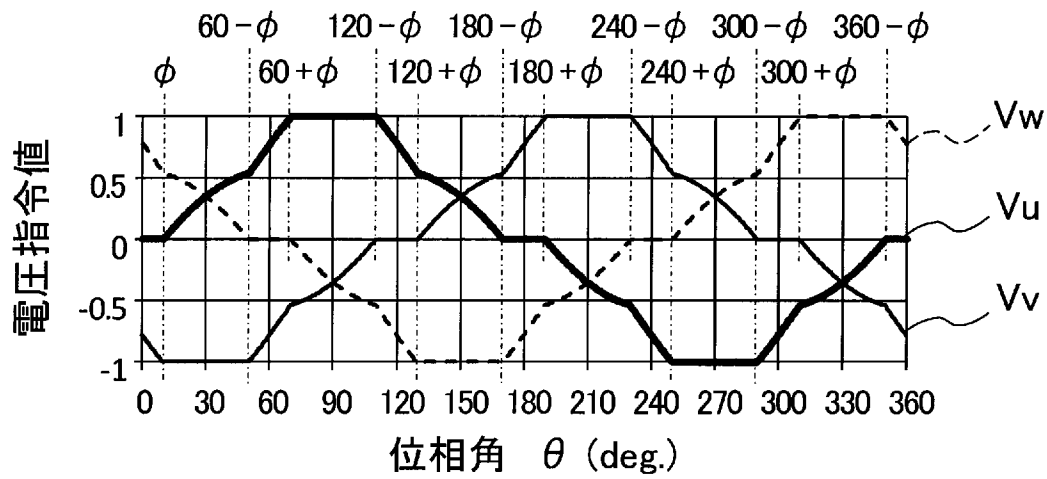
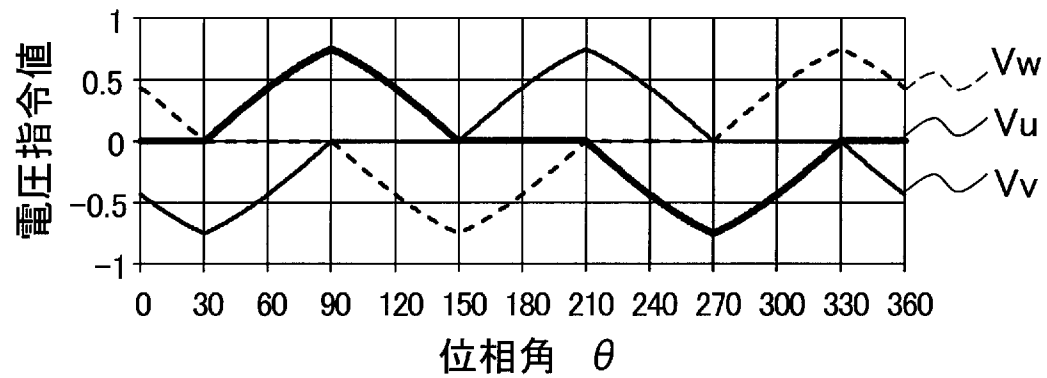
[図2]



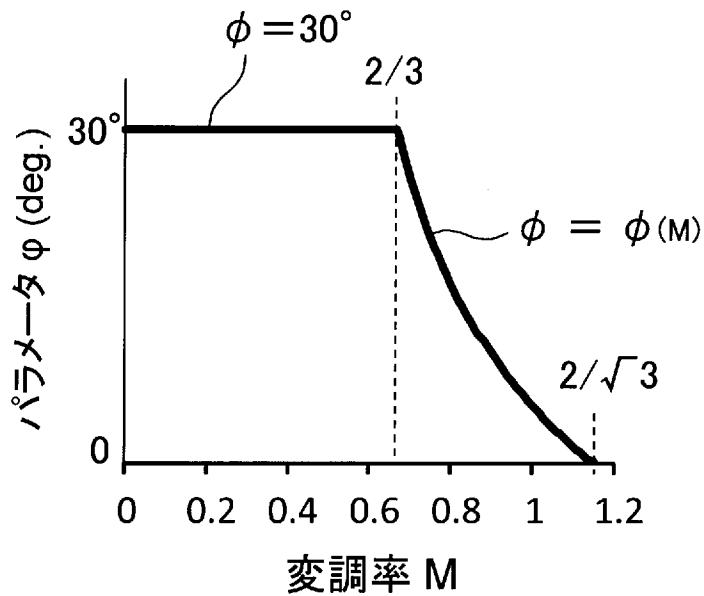
[図3]

(a) 変調率 $M=0.9$ (b) 変調率 $M=0.5$

[図4]

(a) 変調率 $M=0.9$ (b) 変調率 $M=0.5$

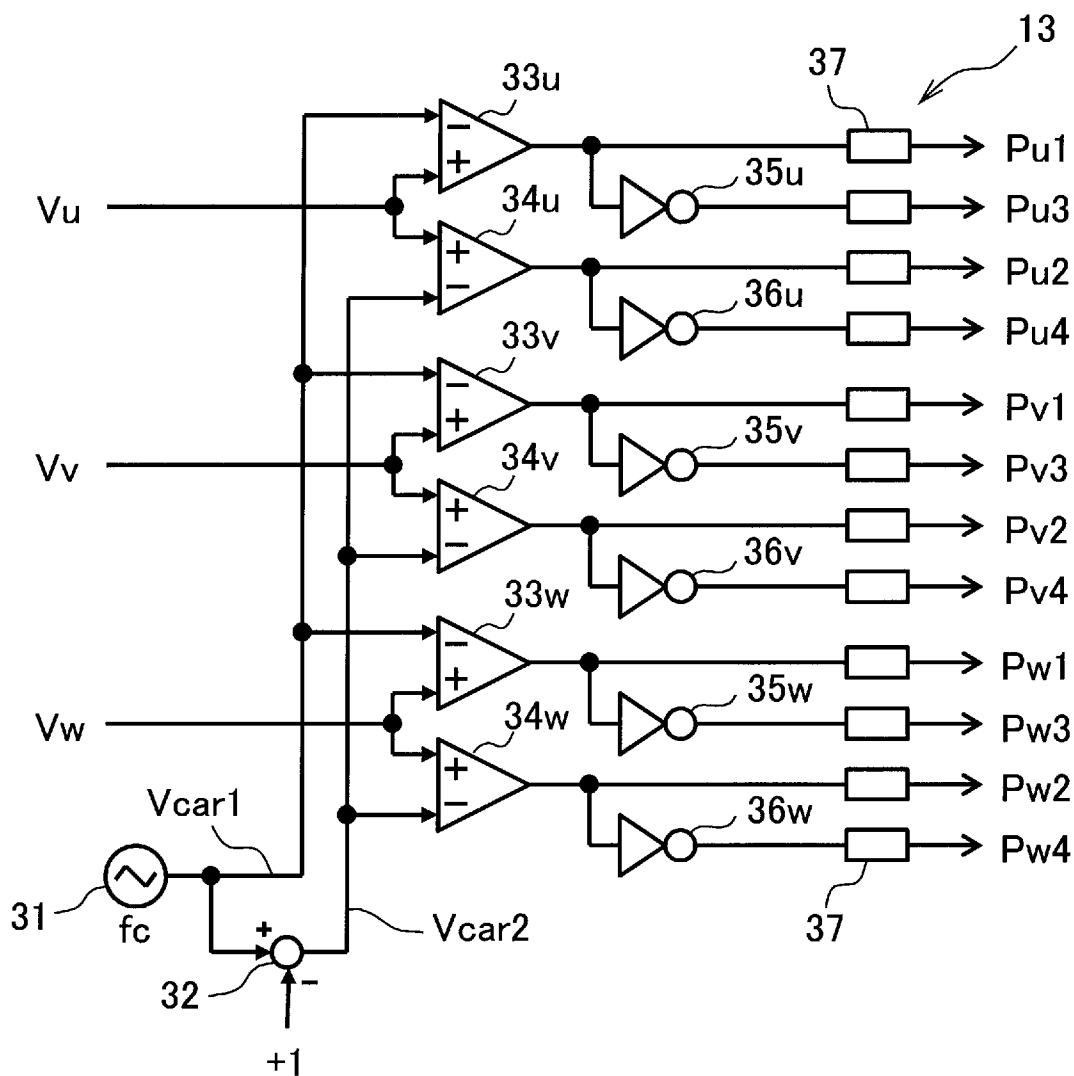
[図5]



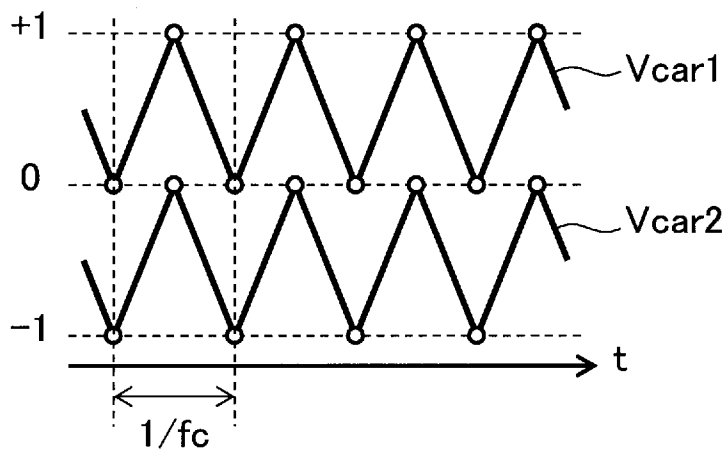
[図6]

電圧指令	電圧指令値	位相角範囲 (deg)	範囲長さ (deg)
Vu	+1	$60 + \phi < \theta < 120 - \phi$	$60 - 2\phi$
	0	$0 \leq \theta < \phi$ $180 - \phi < \theta < 180 + \phi$ $360 - \phi < \theta < 360$	4ϕ
	-1	$240 + \phi < \theta < 300 - \phi$	$60 - 2\phi$
Vv	+1	$180 + \phi < \theta < 240 - \phi$	$60 - 2\phi$
	0	$120 - \phi < \theta < 120 + \phi$ $300 - \phi < \theta < 300 + \phi$	4ϕ
	-1	$120 + \phi < \theta < 180 - \phi$	$60 - 2\phi$
Vw	+1	$300 + \phi < \theta < 360 - \phi$	$60 - 2\phi$
	0	$60 - \phi < \theta < 60 + \phi$ $240 - \phi < \theta < 240 + \phi$	4ϕ
	-1	$120 + \phi < \theta < 180 - \phi$	$60 - 2\phi$

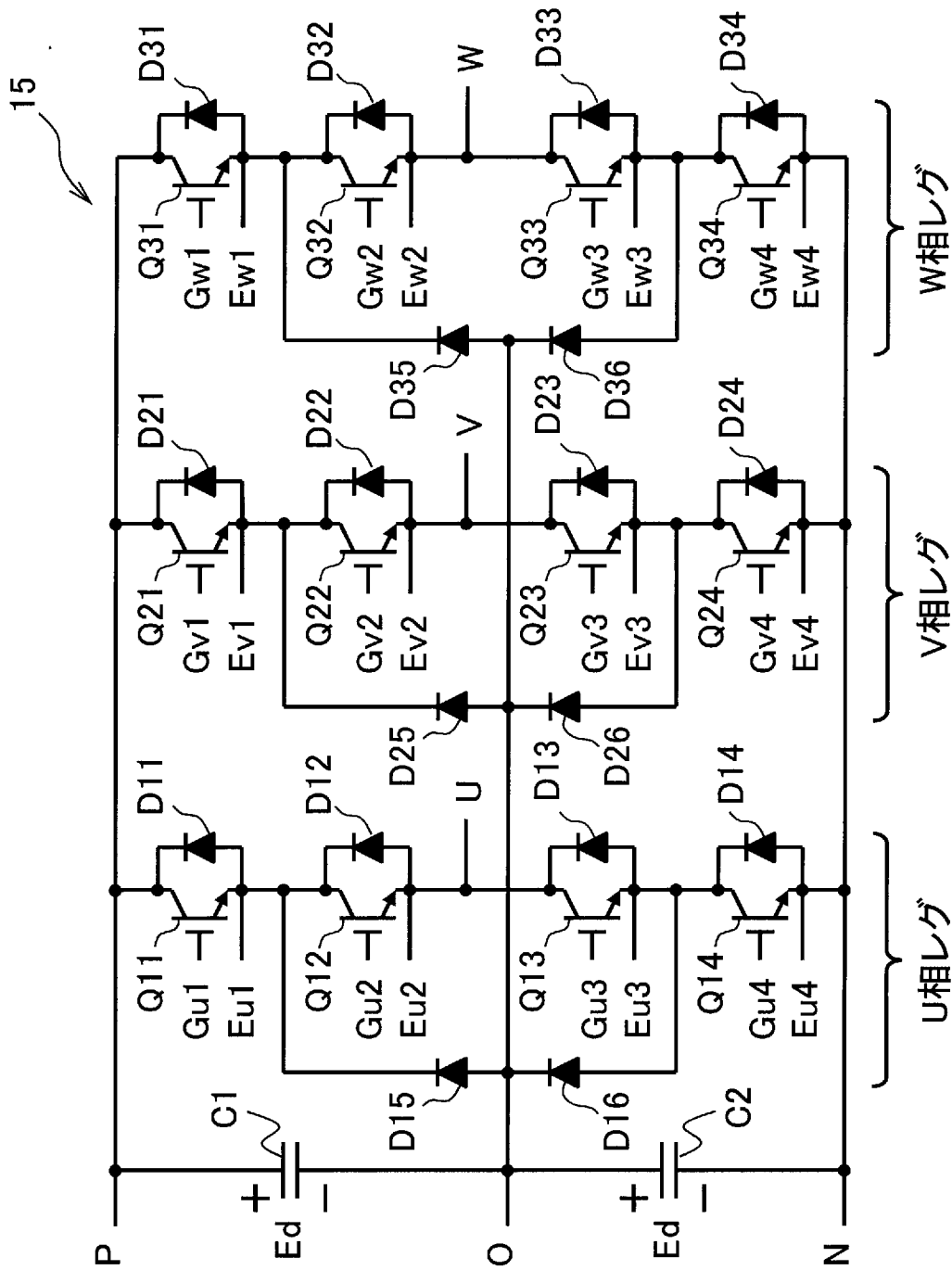
[図7]



[図8]



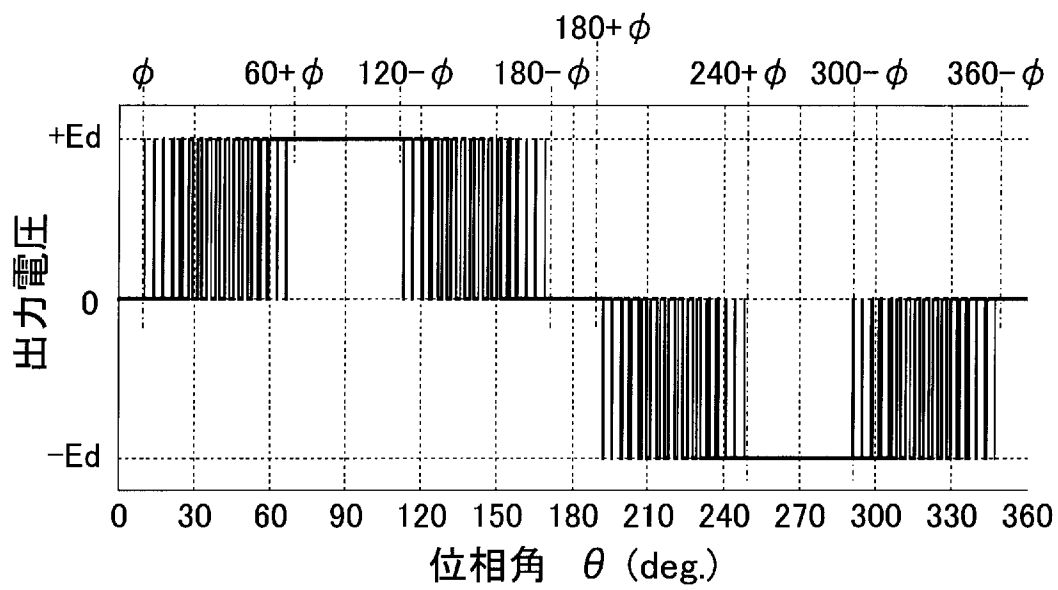
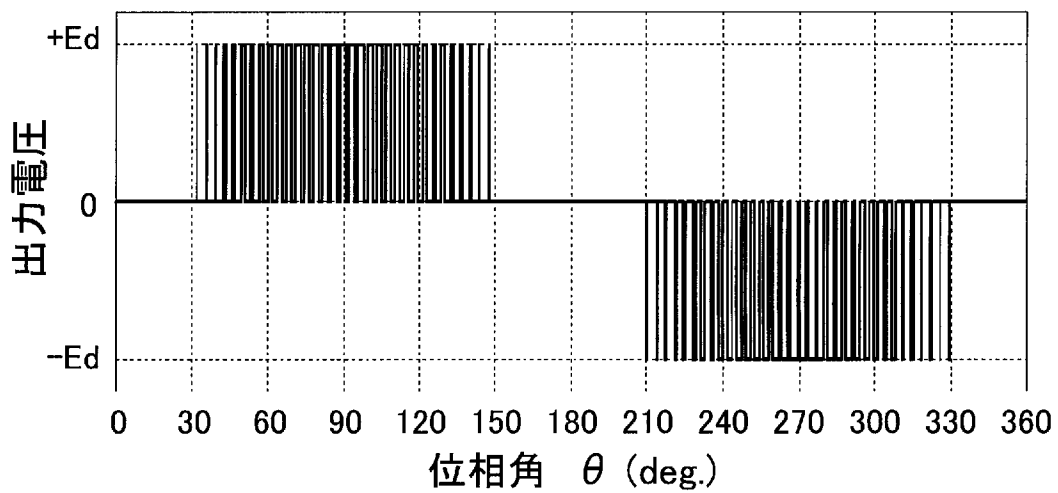
[図9]



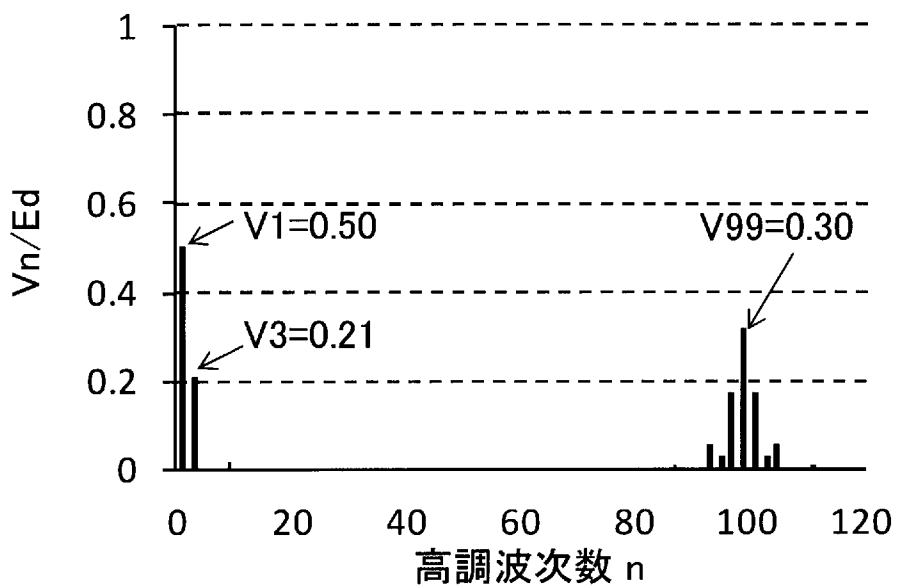
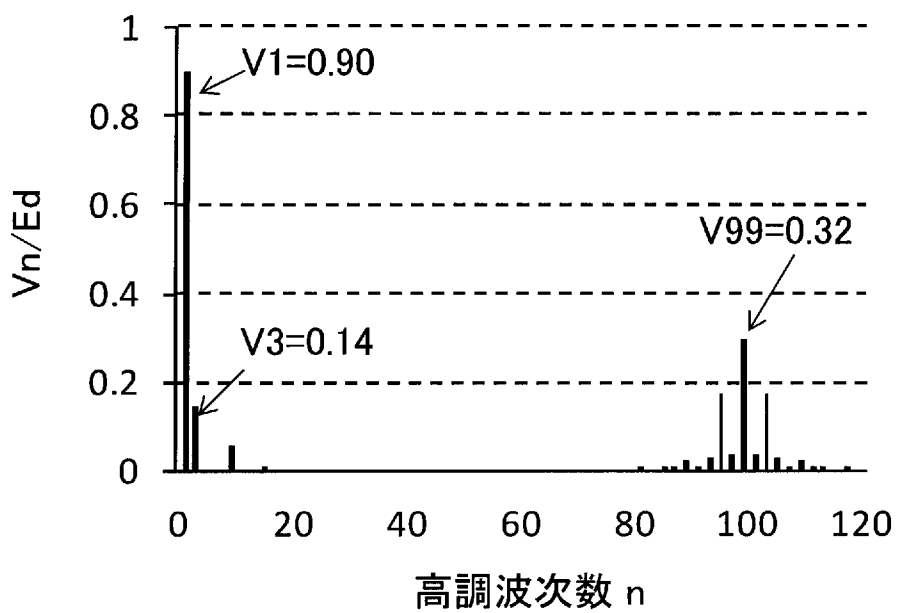
[図10]

電圧指令値 V_u	トランジスタ状態			
	Q11	Q12	Q13	Q14
$V_u = +1$	ON	ON	OFF	OFF
$0 < V_u < +1$	Sw	ON	Sw	OFF
$V_u = 0$	OFF	ON	ON	OFF
$-1 < V_u < 0$	OFF	Sw	ON	Sw
$V_u = -1$	OFF	OFF	ON	ON

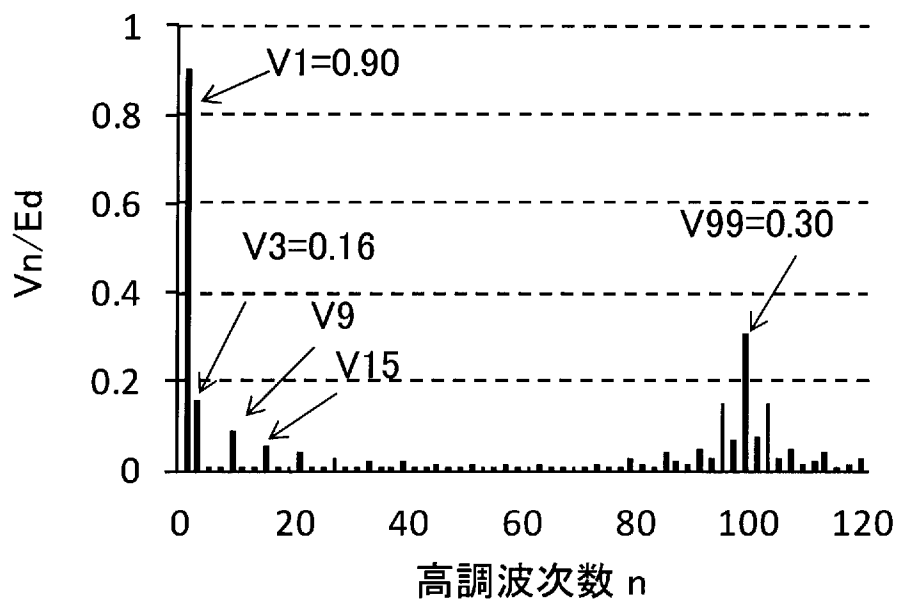
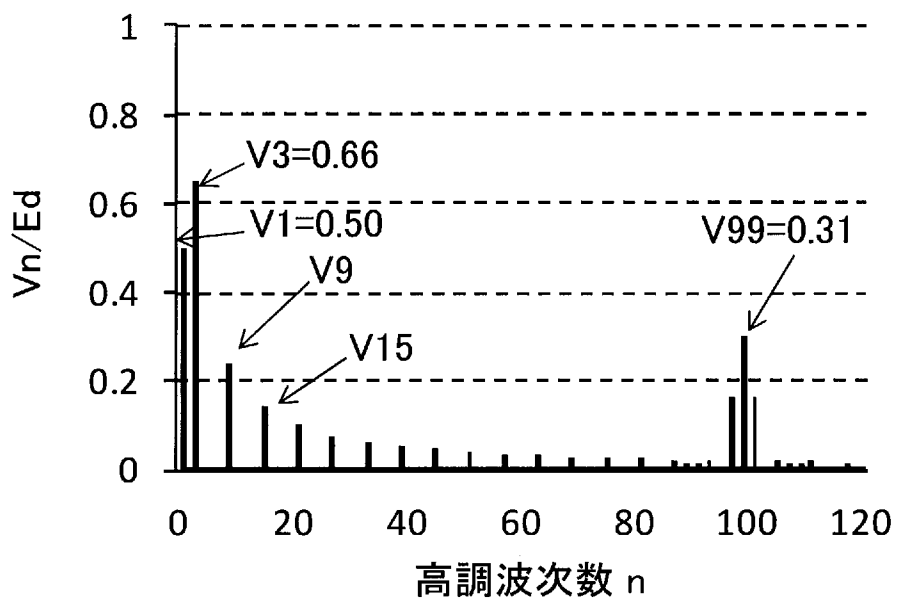
[図11]

(a) 変調率 $M=0.9$ (b) 変調率 $M=0.5$

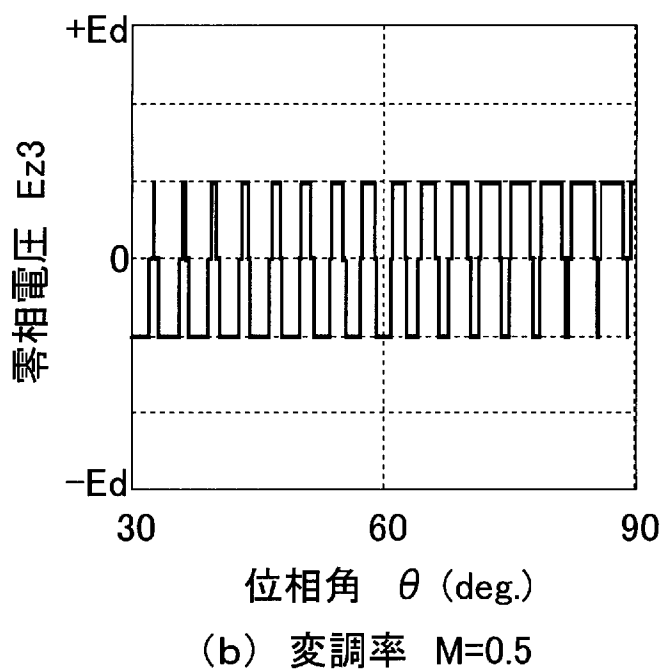
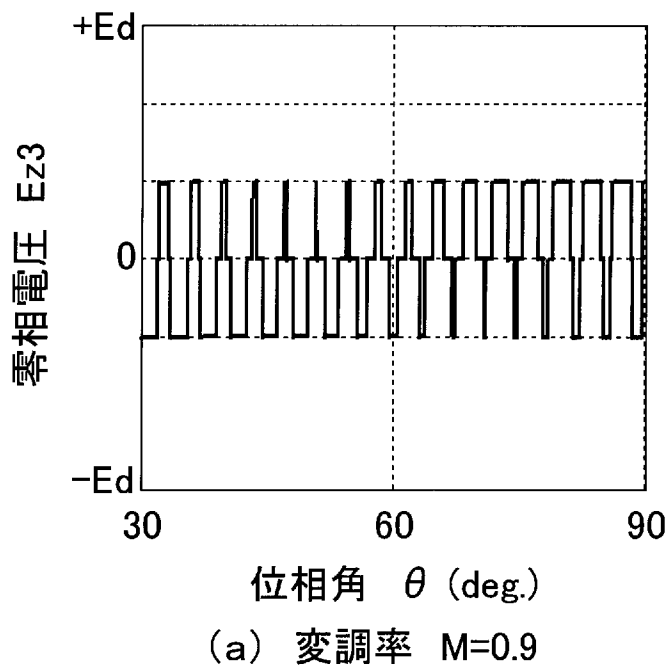
[図12]



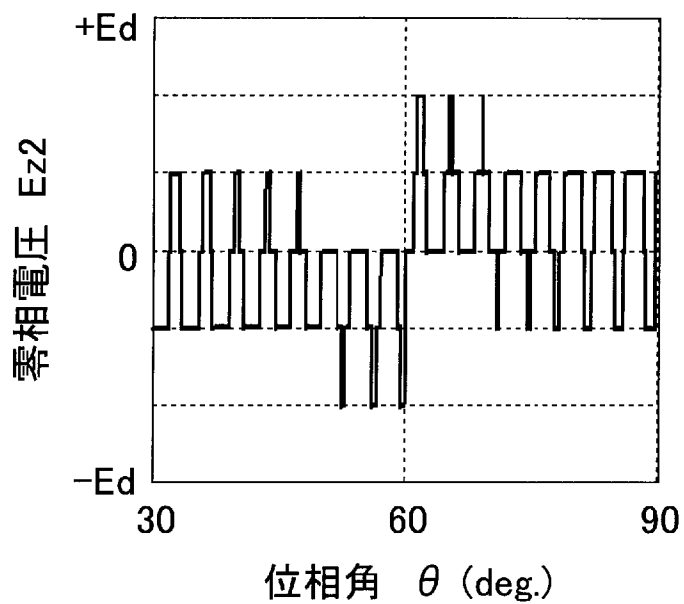
[図13]

(a) 変調率 $M=0.9$ (b) 変調率 $M=0.5$

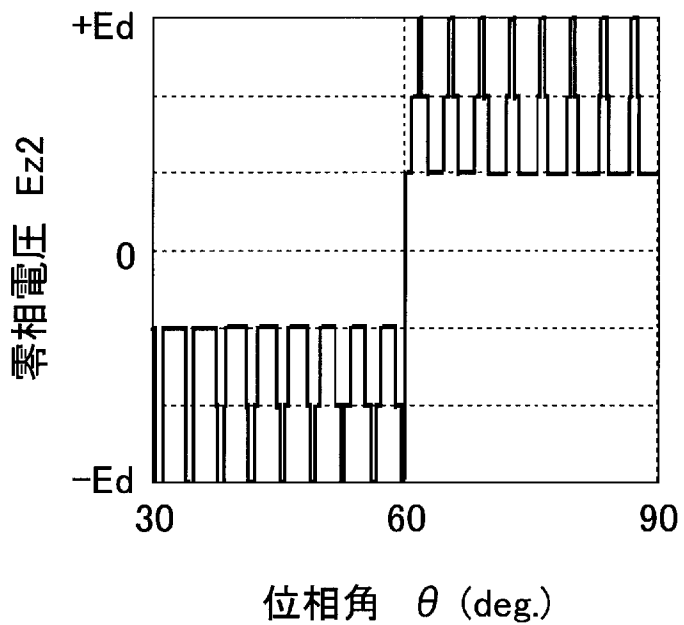
[図14]



[図15]

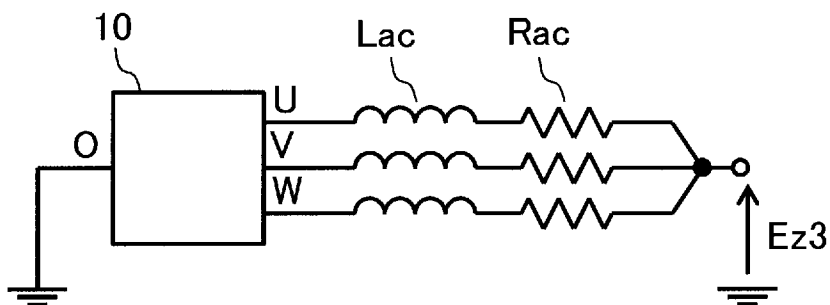


(a) 変調率 $M=0.9$

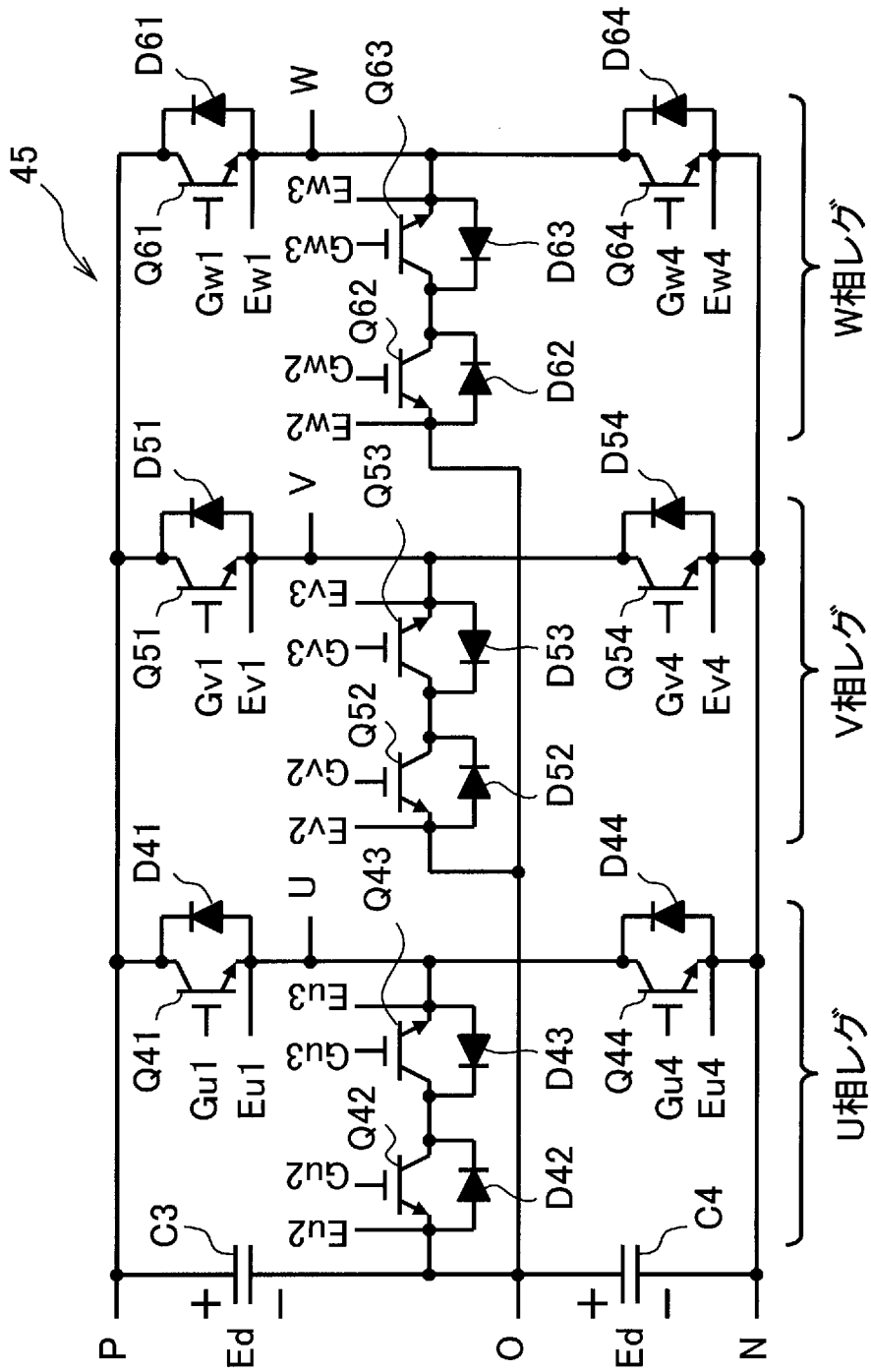


(b) 変調率 $M=0.5$

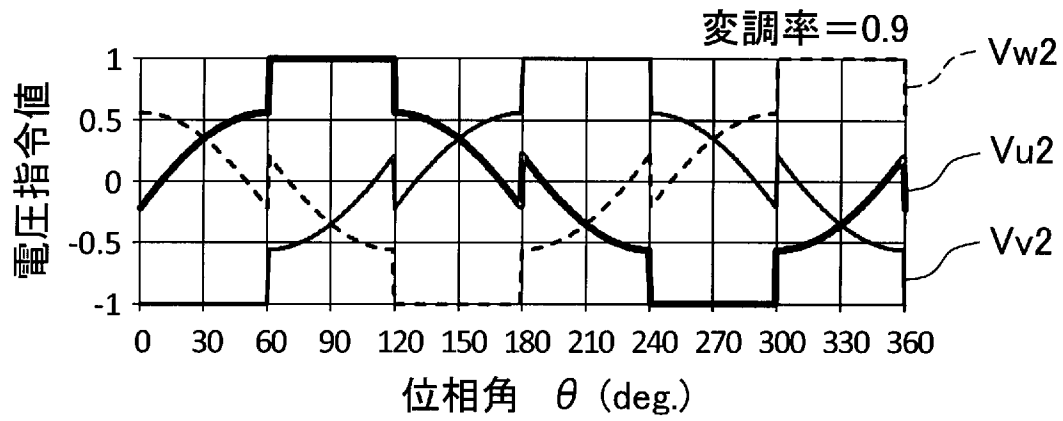
[図16]



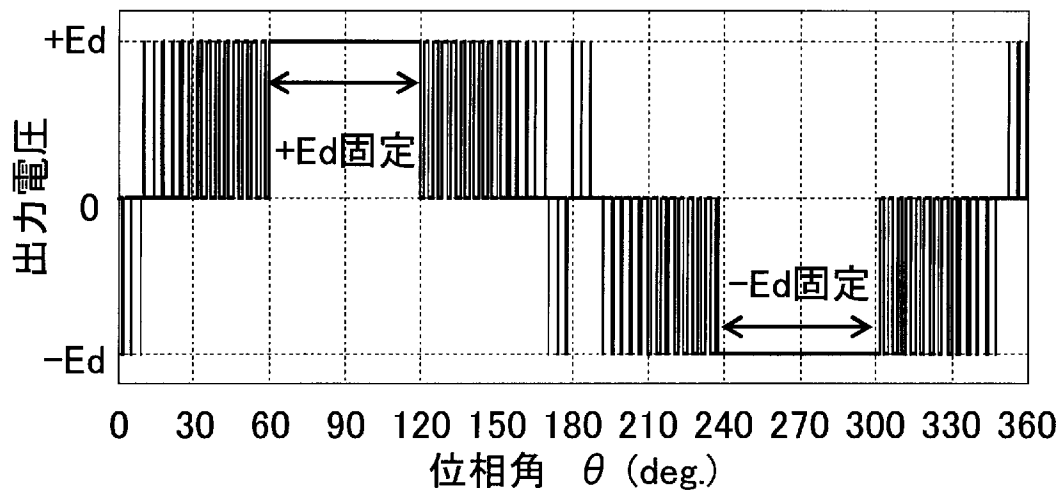
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/056906

A. CLASSIFICATION OF SUBJECT MATTER

H02M7/48(2007.01) i, H02M7/483(2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/48, H02M7/483

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2005-45846 A (Hitachi, Ltd.), 17 February 2005 (17.02.2005), paragraphs [0009] to [0039]; fig. 1 to 10 (Family: none)	11-14 1-10
Y	JP 6-90564 A (Hitachi, Ltd.), 29 March 1994 (29.03.1994), paragraphs [0006] to [0015]; fig. 1 to 11 (Family: none)	11-14
Y	WO 2010/119929 A1 (Meidensha Corp.), 21 October 2010 (21.10.2010), paragraph [0005]; fig. 1 to 18 & US 2012/0033470 A1 & EP 2413488 A1 & SG 175197 A & CN 102396142 A & KR 10-2011-0137378 A	11-14

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
07 June, 2013 (07.06.13)Date of mailing of the international search report
18 June, 2013 (18.06.13)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/056906

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2011-160529 A (Aisin AW Co., Ltd.), 18 August 2011 (18.08.2011), paragraphs [0018] to [0061]; fig. 1 to 10 (Family: none)	12, 14
A	JP 2006-254671 A (Denso Corp.), 21 September 2006 (21.09.2006), entire text; fig. 1 to 18 (Family: none)	1-14
A	JP 2007-282484 A (Hitachi, Ltd.), 25 October 2007 (25.10.2007), entire text; fig. 1 to 21 (Family: none)	1-14
A	JP 2002-238266 A (Hitachi, Ltd.), 23 August 2002 (23.08.2002), entire text; fig. 1 to 6 (Family: none)	1-14
A	JP 10-52062 A (Fuji Electric Co., Ltd.), 20 February 1998 (20.02.1998), entire text; fig. 1 to 25 (Family: none)	1-14

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H02M7/48(2007.01)i, H02M7/483(2007.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H02M7/48, H02M7/483

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2013年
日本国実用新案登録公報	1996-2013年
日本国登録実用新案公報	1994-2013年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2005-45846 A (株式会社日立製作所) 2005.02.17, 段落【0009】-【0039】,第 1-10 図 (ファミリーなし)	11-14 1-10
Y	JP 6-90564 A (株式会社日立製作所) 1994.03.29, 段落【0006】-【0015】, 第 1-11 図 (ファミリーなし)	11-14
Y	WO 2010/119929 A1 (株式会社明電舎) 2010.10.21, 段落【0005】, 第 1-18 図 & US 2012/0033470 A1 & EP 2413488 A1 & SG 175197 A & CN 102396142 A & KR 10-2011-0137378 A	11-14

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

07.06.2013

国際調査報告の発送日

18.06.2013

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号 100-8915
 東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

河村 勝也

電話番号 03-3581-1101 内線 3358

3V

3923

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2011-160529 A (アイシン・エイ・ダブリュ株式会社) 2011.08.18, 段落【0018】-【0061】,第 1-10 図 (ファミリーなし)	12,14
A	JP 2006-254671 A (株式会社デンソー) 2006.09.21, 全文,第 1-18 図 (ファミリーなし)	1-14
A	JP 2007-282484 A (株式会社日立製作所) 2007.10.25, 全文,第 1-21 図 (ファミリーなし)	1-14
A	JP 2002-238266 A (株式会社日立製作所) 2002.08.23, 全文,第 1-6 図 (ファミリーなし)	1-14
A	JP 10-52062 A (富士電機株式会社) 1998.02.20, 全文,第 1-25 図 (ファミリーなし)	1-14