

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁶ H01L 23/488	(45) 공고일자 1999년 12월 15일	(11) 등록번호 10-0235308
(21) 출원번호 10-1997-0029706	(24) 등록일자 1999년 09월 22일	(65) 공개번호 특 1999-0005508
(22) 출원일자 1997년 06월 30일	(43) 공개일자 1999년 01월 25일	

(73) 특허권자	삼성전자주식회사 윤종용
(72) 발명자	경기도 수원시 팔달구 매탄3동 416 정도수 경기도 수원시 팔달구 매탄4동 삼성1차아파트 2동 411호 김경섭
(74) 대리인	서울특별시 관악구 신림2동 120-2 윤동열, 이선희

심사관 : 양희용

(54) 2중 굴곡된 타이바와 소형 다이패드를 갖는 반도체 칩 패키지

요약

반도체 칩보다 크기가 작은 소형 다이패드를 사용하는 반도체 칩 패키지에서 몰딩수지의 미충전이나 다이패드의 변형 등을 방지하기 위하여, 반도체 칩이 부착되는 다이패드를 조립공정으로 유지하기 위한 타이바에 몰딩수지의 충전제의 크기보다 많이 이격된 하향단차와 상향단차를 형성한다. 소형 다이패드는 원형으로 형성하며, 다이패드의 중심부에 관통구멍을 형성하여 몰딩수지가 반도체 칩의 밀면과 직접 접하도록 할 수 있다. 또한 내부리드를 절연성 접착 테이프로 연결, 고정하여 내부리드의 변형을 방지한다. 이러한 2중 굴곡된 타이바와 소형 다이패드를 갖는 패키지는 신뢰성이 향상되며, 많은 입출력을 요구하는 반도체 칩의 조립공정에 적합한 쿼드형 패키지에 적용될 수 있다.

대표도

도2b

명세서

도면의 간단한 설명

도1은 종래 기술에 따른 소형 다이패드를 사용한 반도체 칩 패키지의 단면도,
도2a는 본 발명의 실시예에 따른 소형 다이패드를 사용하는 반도체 칩 패키지의 평면도,
도2b는 도2a의 선 2B-2B를 따라 절단한 단면도,
도2c는 도2a의 선 2C-2C를 따라 절단한 단면도,
도3a는 본 발명의 다른 실시예에 따른 소형 다이패드를 사용하는 반도체 칩 패키지의 평면도,
도3b는 도3a의 선 3B-3B를 따라 절단한 단면도,
도4는 도 3a에 도시된 반도체 칩 패키지의 하향단차 및 상향단차의 크기와 위치를 예시적으로 나타내는 부분 확대도,
도5는 본 발명의 또 다른 실시예에 따른 중앙에 구멍이 있는 소형 다이패드를 사용하는 반도체 칩 패키지의 평면도,
도6은 본 발명의 또 다른 실시예에 따른 소형 다이패드와 테이프가 부착된 리드프레임을 사용하는 반도체 칩 패키지의 평면도이다.

<도면의 주요 부호에 대한 설명>

10: 소형 다이패드 12: 반도체 칩
14: 리드 15: 접착제
16: 본딩 와이어 18: 패키지 몸체
20: 리드 프레임 22, 42, 85: 내부 리드
24: 외부 리드 25, 45, 74, 84: 하향단차

26, 46, 78, 88; 타이바 27, 47, 76, 86; 상향단차
 28, 48, 70, 80; 다이패드 30, 50, 71, 81; 반도체 칩
 32, 52; 전극패드 34, 54; 본딩 와이어
 36; 접촉제 40, 60, 73, 83; 패키지 몸체

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 반도체 칩 패키지에 관한 것으로서, 보다 구체적으로는 리드프레임의 타이바가 2중으로 굴곡되어 하향단차와 상향단차가 형성되어 있고, 반도체 칩이 부착되는 리드프레임의 다이패드가 반도체 칩보다 작은 소형 다이패드를 갖는 반도체 칩 패키지에 관한 것이다.

반도체 칩을 조립하는 플라스틱(plastic) 패키지 기술에서는 패키지의 신뢰성을 높이기 위한 연구가 계속되고 있는데, 플라스틱 패키지의 신뢰성 저하의 주원인은 주로 패키지의 몸체를 형성하는 몰딩수지와, 실리콘과 같은 반도체 재료로 이루어진 반도체 칩, 구리(Cu) 또는 철(Fe) 합금으로 이루어진 리드프레임(lead frame) 등 물리적인 성질이 서로 다른 이종물질간의 접합이 많기 때문이다. 이러한 관점에서 보면, 패키지의 신뢰성 향상방법은 크게 패키지의 몸체를 형성하는 몰딩수지의 접촉특성을 좋게 하거나 리드프레임의 열팽창 계수를 반도체 칩이나 몰딩수지의 열팽창계수와 비슷하게 하는 등의 소재 측면에서의 대응방법과, 미국특허공보 제4,942,452호에 개시되어 있는 것처럼, 반도체 칩이 부착되는 다이패드(die pad)에 구멍을 형성하여 몰딩수지와 반도체 칩의 밀면이 직접 접하도록 하는 등 가공측면에서의 대응방법이 있다.

구멍이 형성된 다이패드를 갖는 리드프레임의 경우에는 동일한 종류의 리드프레임을 이용하여 여러 유형의 반도체 칩에 유연하게 적용하는 것이 어렵기 때문에, 이러한 단점을 극복하기 위해 소형 다이패드를 갖는 리드프레임을 적용한 기술이 등장하였다.

도1은 종래 소형 다이패드를 사용한 반도체 칩 패키지의 단면도이다. 리드프레임은 반도체 칩(12)이 부착되는 다이패드(10)와, 본딩 와이어(16)에 의해 반도체 칩(12)을 외부와 전기적으로 연결시키기 위한 리드(14)를 구비하고 있다. 소형 다이패드(10)는 접촉제(15)에 의해 부착되는 반도체 칩(12)보다 그 크기가 더 작기 때문에 패키지 몸체(18)를 형성하는 몰딩수지가 반도체 칩의 밀면과 직접 접하게 되고, 따라서 반도체 칩과 몰딩수지와와의 접합력이 향상되어 플라스틱 패키지의 신뢰성을 향상시킬 수 있다. 소형 다이패드를 사용하면 여러 가지 유형의 반도체 칩에 리드프레임을 유연하게 적용할 수 있다.

그러나 소형 다이패드(10)를 갖는 리드프레임을 이용할 경우, 다이패드에서 연장된 타이바(tie bar, 도시 아니함)의 상부와 반도체 칩(12)의 하면에는 반도체 칩을 다이패드에 부착시키는 데에 사용되는 접촉제의 두께만큼의 공간이 발생한다. 이러한 공간은 보통 수 μm 인데, 은(Ag) 에폭시 계열의 접촉제를 사용할 때 6 내지 8 μm 의 공간이 생긴다.

이렇게 형성된 공간은 패키지 몸체를 형성하는 몰딩공정에서 몰딩수지의 충전(充填)이 고르게 되지 않아 미충전 또는 다이패드의 변형과 같은 공정불량을 일으키는 요인이 될 수 있다.

또한 몰딩수지로 형성되는 패키지 몸체는 수분을 흡수하는 성질이 있는데, 타이바와 패키지 몸체의 경계면을 따라 수분이 패키지 내부로 침투하게 되면, 고온, 고압하에서 진행되는 조립공정 또는 신뢰성 검사에서 흡수된 수분이 팽창하여 패키지의 크랙을 유발할 수도 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 소형 다이패드를 사용하는 플라스틱 패키지의 신뢰성을 높이는 것이다.

본 발명의 또 다른 목적은 소형 다이패드를 사용하는 플라스틱 패키지의 몸체를 형성하는 몰딩공정에서 몰딩수지의 미충전이나 다이패드의 변형을 방지하는 것이다.

본 발명의 또 다른 목적은 소형 다이패드를 사용하는 플라스틱 패키지에서 타이바와 몰딩수지의 계면을 통한 흡습으로 생기는 패키지의 크랙을 방지하는 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명에 따른 소형 다이패드를 갖는 반도체 칩 패키지에서는 다이패드를 조립공정으로 유지하기 위한 타이바에 하향단차와 상향단차를 만들어 2중 굴곡구조를 가지게 한다. 2중 굴곡구조는 다이패드가 반도체 칩의 크기보다 작기 때문에 반도체 칩 하부면에 위치하게 되는 타이바와 반도체 칩 간의 간격을 충분히 확보하기 위한 것이다. 따라서, 하향단차는 다이패드 근처(즉, 칩 영역 내)에서 아래쪽으로 굴곡되며, 상향단차는 내부리드가 배열된 위치(즉, 칩 영역 외)에서 윗쪽으로 굴곡된다. 하향단차와 상향단차의 크기는 제조하고자 하는 패키지에 따라 여러 가지가 될 수 있지만, 패키지 몸체를 형성하는 몰딩수지에 포함되어 있는 충전제보다는 더 커야 한다.

소형 다이패드의 형상을 원형으로 하면, 크기가 다른 반도체 칩에 대하여 동일한 크기의 리드프레임을 변경 없이 그대로 사용할 수 있고, 다이패드에 관통구멍을 형성하여 몰딩수지가 반도체 칩의 밀면과 직접 접하도록 할 수 있다. 또한 많은 수의 리드프레임 리드가 요구되는 쿼드형 반도체 칩 패키지의 경우에는 리드를 절연성 접촉 테이프에 연결하여 지지하면 몰딩공정에서 리드 프레임이 변형되는 것을 방지할 수

있다.

이하 도면을 참조로 본 발명을 상세하게 설명한다.

도2a는 본 발명의 실시예에 따른 소형 다이패드를 사용하는 반도체 칩 패키지의 평면도이고, 도2b는 도2a의 선 2B-2B를 따라 절단한 단면도이며, 도2c는 도2a의 선 2C-2C를 따라 절단한 단면도이다. 도 2a 내지 도 2c를 참조하면, 리드프레임(20)은 내부리드(22), 외부리드(24), 타이바(26), 다이패드(28)를 구비하고 있다. 다이패드(28)에는 반도체 칩(30)이 에컨대, 은(Ag) 에폭시와 같은 접착제(36)에 의해 부착되는데, 도면에서 볼 수 있는 것처럼, 다이패드(28)는 반도체 칩(30)보다 크기가 훨씬 작다.

반도체 칩(30)의 활성면에는 복수의 전극패드(32)가 형성되어 있으며, 이 전극패드(32)는 리드프레임(20)의 내부 리드(22)와 본딩 와이어(34)에 의해 연결되어 반도체 칩(30)을 외부와 전기적으로 연결시키는 역할을 한다. 패키지 몸체(40)는 도 2a에서 일점쇄선으로 표시한 영역이며, 액상의 몰딩수지를 주입한 후 경화시켜 형성되고, 반도체 칩(30)과 내부 리드(22) 및 본딩 와이어(34) 등을 외부 환경으로부터 보호한다. 다이패드(28)는 반도체 칩(30)보다 크기가 훨씬 작다. 따라서, 구리나 철 합금으로 이루어진 다이패드(28)와, 실리콘과 같은 반도체 재료로 이루어진 칩(30) 간의 이종물질 접합면적이 줄어들고, 패키지 몸체(40)를 형성하는 몰딩수지가 반도체 칩(30)의 밑면에 직접 접하기 때문에 반도체 칩과 몰딩수지와의 접착력이 향상된다.

리드프레임(20)의 타이바(26)는 반도체 조립공정 도중에 반도체 칩(30)이 부착된 다이패드(28)를 리드프레임(20)의 사이드 레일(side rail, 도시 아니함)과 연결시켜 지지해주기 위한 것이다. 그런데, 이 타이바(26)는 도2b에 잘 나타나 있는 바와 같이, 2중으로 굴곡된 구조를 가지고 있다. 2중 굴곡은 다이패드(28) 근처에서 타이바(26)를 하향단차(25)지게 굴곡시키고, 내부리드(22)가 배열된 위치에서 상향단차(27)지게 굴곡시킴으로써 가능하다. 즉, 도2a와 도2b에 도시된 바와 같이 하향단차(25)는 반도체 칩(30)의 영역 안에, 상향단차(27)는 반도체 칩(30)의 영역 밖에 형성된다.

이렇게 2중 굴곡구조를 갖는 타이바(26)를 사용하면 반도체 칩(30)의 밑면과 타이바(26)의 윗면의 간격을 충분히 확보할 수 있어서, 몰딩공정에서 몰딩수지가 미충전되거나 다이패드(28)가 변형되는 것을 방지할 수 있다. 또한 타이바(26)가 곧게 형성되어 있지 않고 굴곡을 가지고 있기 때문에 타이바와 몰딩수지의 계면을 통해 침투한 수분이 패키지 내부로 들어오는 것을 방지할 수 있다.

타이바(26)의 상향단차(27)는 패키지 몸체(40) 끝에서 약 0.5mm 가량 떨어진 곳에서 형성되며, 하향단차(25)는 다이패드(28) 끝에서 약 0.2mm 가량 떨어진 지점에서 시작된다. 하향단차(25)와 상향단차(27)의 크기는 통상 몰딩수지에 포함되어 있는 충전제(filler)의 크기보다 더 크게 하여 몰딩공정 중 몰딩수지의 유동을 원활하게 함과 동시에 몰딩수지의 미충전으로 인한 공간(void)이 생기는 불량요인을 제거해야 한다. 이러한 단차의 크기는 통상 100 μ m이다. 또한 몰딩공정 후 발생하는 패키지 몸체(40)의 휨 등을 방지하기 위하여 패키지 내부구조를 최적의 수직구조로 설정할 때 상향단차와 하향단차의 굴곡의 양을 조절하여 최적 구조를 얻을 수 있다. 즉, 패키지의 휨(warpage)나 크랙 발생을 방지하기 위하여 몰딩공정에서 반도체 칩(30)의 위치는 패키지 몸체(40)의 중심에 오도록 하는 것이 바람직하며, 반도체 칩(30)의 두께나 패키지 몸체(40)의 두께 등을 고려하여 본 발명에 따른 상향단차와 하향단차의 크기를 적절하게 조절하면 반도체 칩이 패키지 몸체의 중심에 오도록 할 수 있어서 최적의 수직구조를 얻는 것이 가능하다.

타이바(26)에 2중 굴곡을 형성하는 방법은 사용되는 리드프레임(20) 제조장치에 따라서 1단계로 형성할 수도 있고, 하향단차와 상향단차를 2단계로 따로따로 형성할 수도 있다. 리드프레임(20)은 보통 구리나 철 합금으로 이루어진 금속판을 사진식각공정이나 스탬핑(stamping) 공정을 통해 원하는 패턴을 갖는 내부리드(22), 외부리드(24), 다이패드(28), 타이바(26) 등을 만들고, 은과 같은 도금재를 사용하여 리드프레임(20) 표면에 도금을 하는데, 타이바(26)에 하향단차(25)와 상향단차(27)를 형성하는 굴곡공정은 이러한 도금공정이 끝난 다음에 실시한다.

도2a 내지 도2c에 도시한 실시예의 반도체 칩 패키지는 패키지 몸체(40)의 두변을 통해 외부리드(24)가 돌출되고 외부리드(24)가 J자 형태로 구부러진 소위 SOJ(Small Outline J-leaded) 패키지이다. 그런데, 입출력 단자(즉, 전극패드)의 수가 많은 반도체 칩의 경우에는 필요한 리드의 수도 증가하므로, 도3a에 도시한 것처럼, 패키지 몸체(60)의 네변을 통해 리드(42)들을 형성한다.

도3a는 본 발명의 다른 실시예에 따른 소형 다이패드를 사용하는 반도체 칩 패키지의 평면도이고, 도3b는 도3a의 선 3B-3B를 따라 절단한 단면도이다. 도3a와 도3b를 참조하면, 원형에 가까운 다이패드(48) 둘레에 방사형으로 내부리드(42)가 배열되어 있고, 4개의 타이바(46)가 형성되어 있다. 4개의 타이바(46)는 모두 하향단차(45)와 상향단차(47)를 가지는데, 이 단차들은 몰딩수지에 의해 형성되는 패키지 몸체(60) 안쪽에 위치한다. 내부리드(42)가 사방형으로 배열된 이러한 쿼드형(quad type) 패키지는 반도체 칩(50)의 네변을 따라 배열되어 있는 전극패드(52)가 본딩 와이어(54)에 의해 내부리드(42)와 전기적으로 접속된다.

타이바(46)의 하향단차(45)와 상향단차(47)의 역할과 형성방법은 도2를 참조로 설명한 것과 동일하므로 자세한 설명을 생략하고, 단차들의 크기와 위치를 도4를 참조로 설명한다.

도4는 도3a에 도시된 반도체 칩 패키지의 하향단차 및 상향단차의 크기와 위치를 예시적으로 나타내는 부분 확대도이다. 도4와 도3a에 도시된 바와 같이, 소형 다이패드(48)는 거의 원형을 가지며 반지름 R_1 이 약 1.5mm이고, 중심선 C에서 타이바(46)와 가장 가까이 있는 내부리드(42)까지의 거리 d_1 이 4.07mm이고, 중심선 C에서 타이바(46)가 기울어진 각도 θ_3 가 45° 이고, 내부리드(42)의 개수가 총 100개인 쿼드형 패키지를 제조한다고 가정한다. 여기서 타이바(46)의 폭 t_1 은 약 0.3mm이다. 타이바(46)의 하향단차(45)는 각도 θ_1 이 약 $40 \pm 5^\circ$ 가 되도록 단차져 있고, 다이패드(48)의 중심점 O에서 떨어진 거리 d_2 가 2.3 ± 0.1 mm 인 곳에서 단차가 시작되면, 단차의 크기 s_1 은 약 0.1 ± 0.025 mm이다. 한편, 타이바(46)의 상향단차(47)는 각도 θ_2 가 약 $40 \pm 5^\circ$ 가 되도록 단차져 있고, 다이패드(48)의 중심점 O에서 떨어진 거리 d_3 가 6.5 ± 0.1 mm 인 곳에서 단차가 시작되면, 단차의 크기 s_2 는 약 0.265 ± 0.025 mm이다. 여기서 주목하여야 할 것은 하향

단차와 상향단차의 크기와 거리 등과 같은 치수들은 단지 예시적인 것에 지나지 않으며, 제조하고자 하는 패키지의 종류에 따라서 그리고 리드프레임의 제조에 사용되는 장비의 사양에 따라 여러 가지의 치수를 사용할 수 있다는 점이다.

도5는 본 발명의 또 다른 실시예에 따른 중앙에 구멍이 있는 소형 다이패드를 사용하는 반도체 칩 패키지의 평면도이다. 도5에 도시된 바와 같이, 반도체 칩(71)보다 크기가 작은 소형 다이패드(70)의 중앙부에는 관통구멍(72)이 형성되어 있다. 다이패드(70)에 접착제를 도포하고 반도체 칩(71)을 부착한 다음, 패키지 몸체(73)를 형성하는 몰딩공정을 진행하면 몰딩수지는 다이패드(70)에 형성된 관통구멍(72)을 통해 반도체 칩(71)의 밑면과 직접 접하기 때문에 반도체 칩(71)과 패키지 몸체(73)와의 결합력을 높일 수 있으므로 패키지 제품의 신뢰성이 향상된다. 다이패드(70)의 네귀통이에는 타이바(78)가 연결되어 있으며, 이 타이바(78)에는 앞에서 설명한 바와 같은 하향단차(74)와 상향단차(76)가 형성되어 있다.

도6은 본 발명의 또 다른 실시예에 따른 소형 다이패드와 테이프가 부착된 리드프레임을 사용하는 반도체 칩 패키지의 평면도이다. 도6을 참조하면, 다수의 입출력 단자(즉, 칩 전극패드)를 필요로 하는 쿼드형 반도체 칩 패키지의 경우 내부리드(85)가 방사형으로 배열되며, 이렇게 배열된 내부리드(85)는 리드와 리드사이의 간격도 작고, 리드의 폭도 작기 때문에 패키지 몸체(83)를 형성하는 몰딩공정에서 높은 압력으로 주입되는 액상의 몰딩수지에 의해 변형이 생길 위험이 있을 수 있다. 이것을 방지하기 위해 타이바(88)에 하향단차(84)와 상향단차(86)를 만든 다음 내부리드(85)를 접착 테이프(82)로 모두 연결하여 몰딩공정을 진행한다. 접착 테이프(82)는 전기적으로 절연성이어야 하며, 내부리드(85)의 한쪽면 또는 양쪽면에 부착될 수 있다. 도6의 도면부호 80과 81은 각각 다이패드와 반도체 칩을 나타낸다.

발명의 효과

이상 설명한 바와 같이 본 발명에 따른 반도체 칩 패키지는 하향단차와 상향단차에 의해 2중 굴곡된 타이바를 갖는 소형 다이패드를 사용하기 때문에, 몰딩공정에서 몰딩수지가 미충전되는 불량이나 다이패드가 변형되는 불량을 방지할 수 있다. 그리고 단차의 크기를 조정함으로써 패키지 내부구조를 최적의 수직구조를 설정할 수 있고, 다이패드에 관통구멍을 형성하여 반도체 칩과 패키지 몸체와의 결합력을 높이는 것이 가능하며 또한 리드프레임의 리드를 접착 테이프로 고정하여 리드가 변형되는 것을 방지할 수 있다.

(57) 청구의 범위

청구항 1

반도체 칩의 하부면이 부착되며 상기 반도체 칩보다 크기가 작은 다이패드와, 상기 반도체 칩과 전기적으로 연결되는 내부리드와, 상기 다이패드에서 연장되어 상기 다이패드를 지지하는 타이바와, 상기 반도체 칩과 상기 다이패드와 상기 내부리드와 상기 타이바를 봉지하는 패키지 몸체와, 상기 패키지 몸체 외부로 노출되며 상기 내부리드와 일체형으로 형성되어 있는 외부리드를 구비하는 반도체 칩 패키지에 있어서,

상기 타이바는 상기 다이패드 근처에서 아래쪽으로 굴곡된 하향단차와 상기 내부리드가 배열된 위치에서 윗쪽으로 굴곡된 상향단차가 형성된 2중 굴곡 구조를 가지며, 상기 하향단차와 상향단차는 상기 패키지 몸체 내부에 포함되는 것을 특징으로 하는 반도체 칩 패키지.

청구항 2

제 1 항에 있어서, 상기 상향단차의 크기가 상기 하향단차의 크기보다 더 큰 것을 특징으로 하는 반도체 칩 패키지.

청구항 3

제 1 항 또는 제 2 항에 있어서, 상기 하향단차의 크기는 상기 패키지 몸체를 형성하는 몰딩수지의 충전제보다 더 큰 것을 특징으로 하는 반도체 칩 패키지.

청구항 4

제 1 항에 있어서, 상기 내부리드는 상기 다이패드를 중심으로 사방형으로 배열되어 있으며, 상기 다이패드는 원형인 것을 특징으로 하는 반도체 칩 패키지.

청구항 5

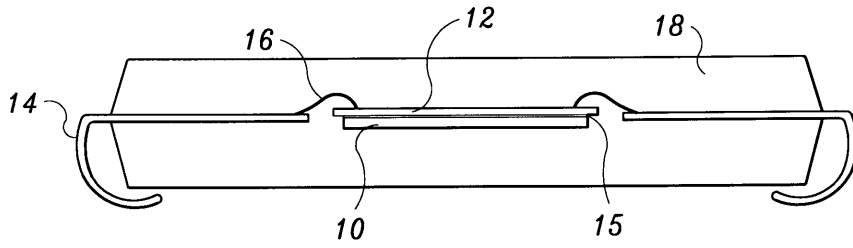
제 4 항에 있어서, 상기 내부리드는 절연성 접착 테이프에 의해 연결되어 지지되는 것을 특징으로 하는 반도체 칩 패키지.

청구항 6

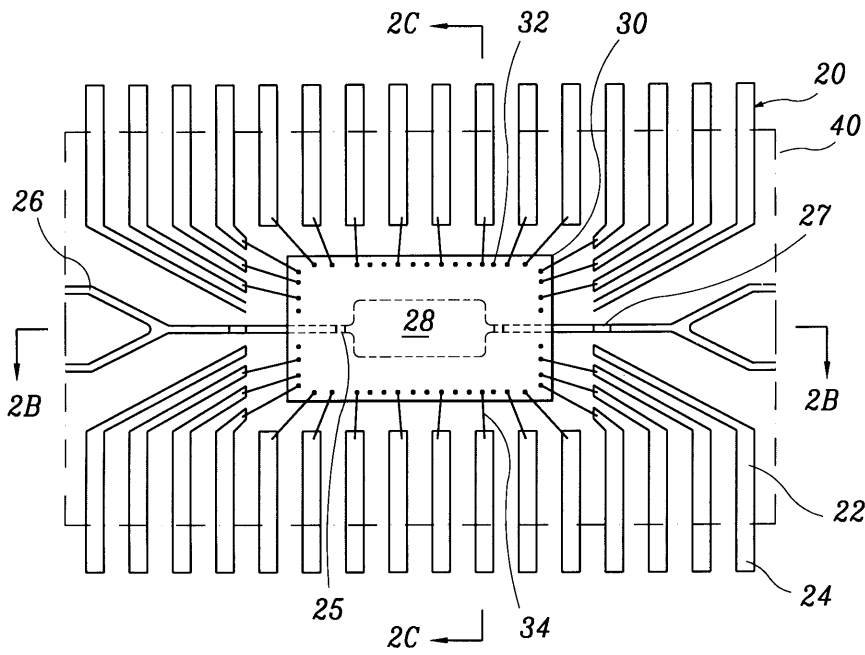
제 1 항 또는 제 4 항에 있어서, 상기 다이패드는 중심부에 관통구멍이 형성되어 있는 것을 특징으로 하는 반도체 칩 패키지.

도면

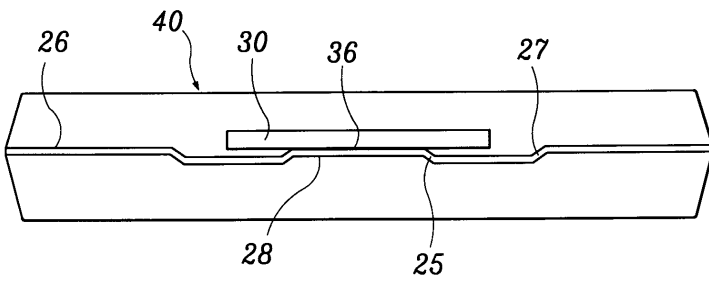
도면1



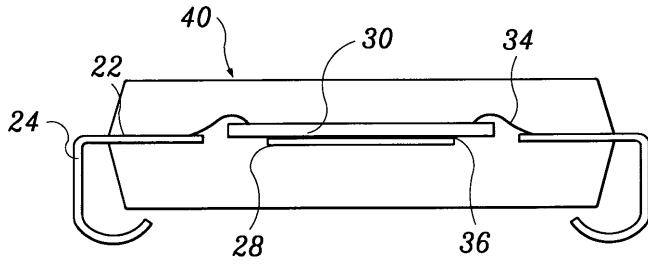
도면2a



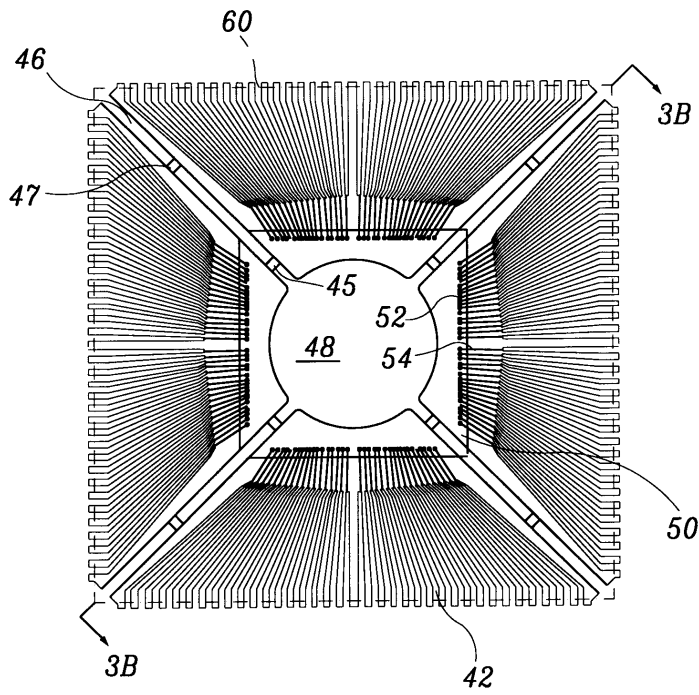
도면2b



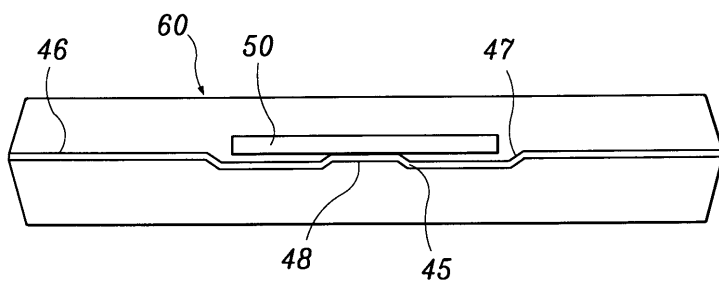
도면2c



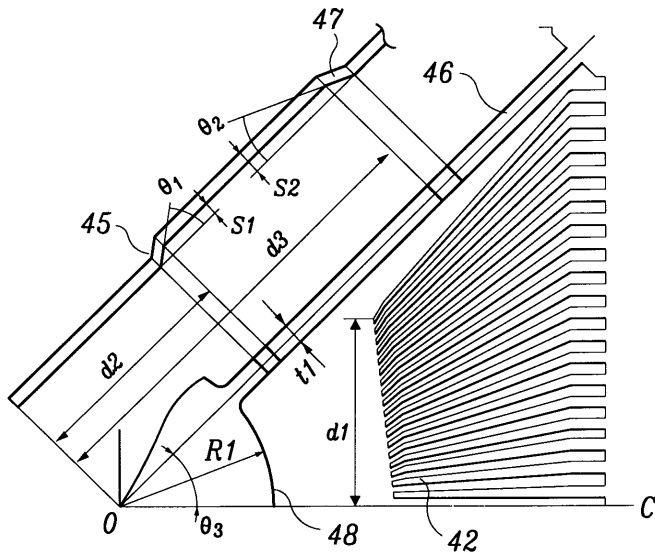
도면3a



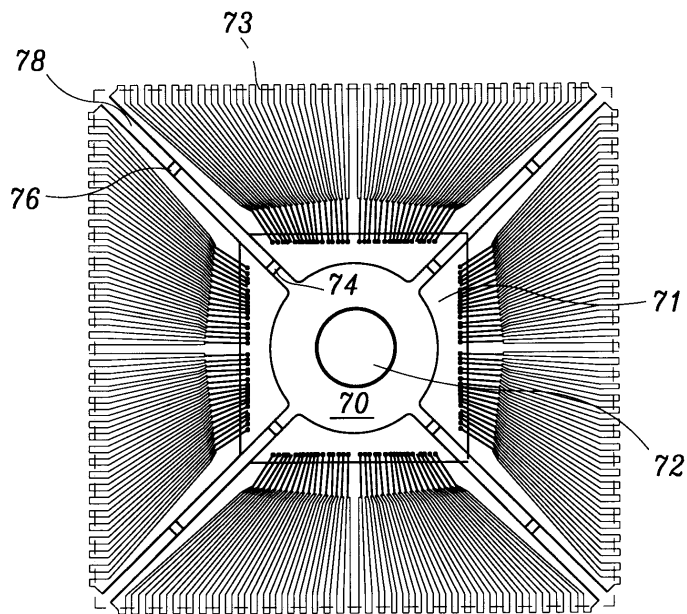
도면3b



도면4



도면5



도면6

