



Patent dodatkowy
do patentu nr _____

Zgłoszono: 15.12.73 (P. 167366)

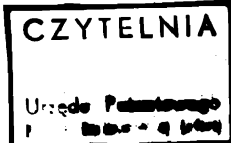
Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.07.75

Opis patentowy opublikowano: 15.10.1977

MKP
H03k 13/02

Int. Cl.²
H03K 13/02



Twórca wynalazku: Zbigniew Kulka

Uprawniony z patentu: Instytut Badań Jądrowych, Warszawa (Polska)

Przetwornik analogowo-cyfrowy pracujący w oparciu o metodę czasową zamiany

1

Przedmiotem wynalazku jest przetwornik analogowo-cyfrowy pracujący w oparciu o metodę czasową zamiany, przeznaczony do cyfrowego pomiaru amplitudy impulsów eksponencjalnie opadających o rozkładzie statystycznym, zwłaszcza otrzymywanych z detektorów promieniowania jądrowego lub innych źródeł, przystosowany do wykorzystania w elektronicznych zestawach pomiarowych fizyki i techniki jądrowej jedno i wieloparametrycznych, w chemii i dozymetrii jądrowej, w elektronicznej technice przetwarzania danych oraz automatyce przemysłowej.

Znane przetworniki analogowo-cyfrowe zawierają zwykle zespół przetwornika amplituda-czas, sterujący poprzez przetwornik czas-cyfra rejestr adresowy połączony z zespołem do przesuwania kanału zerowego.

W znanych przetwornikach analogowo-cyfrowych, na przykład 12 i 13 bitowych o szerokim programie pomiarowym, stosuje się między innymi analogowe lub cyfrowe przesuwanie kanału zerowego. Stosowane w tego typu przetwornikach analogowe przesuwanie kanału zerowego wymaga zastosowania wielu skomplikowanych zespołów elektronicznych takich, jak generator impulsu schodkowego o regulowanej i stabilnej w temperaturze i czasie amplitudzie, układu zabezpieczającego przed zwrotnym przeładowaniem kondensatora pamięciowego, precyzyjnych potencjometrów wieloobrotowych do ustalania wartości przesunięcia i innych. Z tych względów analogowe przesuwanie kanału zerowego jest kłopotliwe w realizacji i dość kosztowne.

Znane układy do cyfrowego przesuwania kanału zerowego charakteryzują się dość skomplikowaną strukturą

2

logiczną, zastosowaniem kilku rejestrów i sumatorów i z tego względu znajdują zastosowanie tylko w dużych – zwykle 12 i 13 bitowych przetwornikach analogowo-cyfrowych. Na ogół, duże przetworniki analogowo-cyfrowe 12 i 13 bitowe są stosowane w pomiarach jednoparametrycznych w układach o dużej zdolności rozdzielczej.

W znanych przetwornikach analogowo-cyfrowych, na przykład 9 i 10 bitowych o węższym programie pomiarowym, najczęściej nie stosuje się przesuwania kanału zerowego ze względów oszczędnościowych, zaś w rzadkich przypadkach – analogowe przesuwanie kanału zerowego związane z zespołem przetwornika amplituda-czas i rejestrem adresowym. Przetworniki tego typu 9 i 10 bitowe są wykorzystywane w układach pomiarowych o standardowej zdolności rozdzielczej, przy czym bardzo często są to pomiary wieloparametryczne.

Celem wynalazku jest rozwiązanie techniczne problemu przetwarzania analogowo-cyfrowego metodą czasową zamiany, która znana jest w literaturze jako metoda Wilkinsona – impulsów o rozkładzie statystycznym i powtarzalnym, w zastosowaniu do wielu pomiarów standardowych i wieloparametrycznych z możliwością współpracy z maszyną cyfrową, przy czym rozwiązanie to powinno być proste układowo i powinno umożliwiać cyfrowe przesuwanie kanału zerowego z wykorzystaniem niewielkiej liczby użytych elementów elektronicznych.

Cel ten został osiągnięty przez opracowanie przetwornika analogowo-cyfrowego, zbudowanego całkowicie na elementach półprzewodnikowych dyskretnych i cyfrowych układach scalonych o małej i średniej skali integracji,

który jest wyposażony w zwrotnicę impulsową, utworzoną przez połączenie przerzutnika bistabilnego z dwoma bramkami iloczynowymi. Dwa pozostałe wejścia tych bramek są ze sobą połączone i sterowane jednocześnie zewnętrznym impulsem sprawdzającym. Jedno z wejść przerzutnika bistabilnego jest sterowane z wyjścia drugiego członu rejestru adresowego zawierającego przerzutniki odpowiadające bitom 2^{x+1} do 2^n . Drugi człon rejestru adresowego wywołuje taką zmianę stanu przerzutnika zwrotnicy, aby jego wyjściowe poziomy logiczne zamykały pierwszą bramkę zwrotnicy i otwierały drugą bramkę umożliwiając przy wprowadzeniu impulsu sprawdzającego rozpoczęcie cyklu zapisu danej w pamięci zewnętrznej impulsem wyjściowym. Drugie wejście przerzutnika bistabilnego jest połączone z układem do wytwarzania impulsu ustawiającego obydwa człony rejestru adresowego, powodując zmianę stanu przerzutnika bistabilnego, a tym samym otwierając pierwszą bramkę i zamykając drugą bramkę zwrotnicy dla impulsu sprawdzającego i umożliwiając kasowanie całego przetwornika analogowo-cyfrowego.

Przetwornik według wynalazku jest również wyposażony w dodatkowy rejestr przekroczeń zawierający przerzutniki odpowiadające bitom 2^{x+1} do 2^{n+1} . Dodatkowy rejestr jest dołączony do wyjścia pierwszego członu rejestru adresowego, zawierającego przerzutniki odpowiadające bitom 2^0 do 2^x i sygnalizuje przekroczenie maksymalnego dopuszczalnego adresu, a tym samym umożliwia określenie górnego progu analizy o stałym poziomie równym maksymalnej amplitudzie impulsów analizowanych, dając w obu przypadkach sygnał w postaci impulsu powodującego ogólne kasowanie przetwornika analogowo-cyfrowego.

Przetwornik analogowo-cyfrowy według wynalazku zostanie bliżej objaśniony na przykładzie wykonania przedstawionym na rysunku, na którym fig. 1 ilustruje uproszczony schemat blokowy przetwornika, fig. 2 podaje schemat ideowy programowanego rejestru adresowego i rejestru przekroczeń, zwrotnicy impulsowej i zespołu przełączników do cyfrowego przesuwania kanału zerowego, wchodzących w skład przetwornika według wynalazku.

Działanie przetwornika zostanie omówione w oparciu o schemat blokowy pokazany na fig. 1. Amplituda sygnału wejściowego w postaci impulsu eksponencjalnie opadającego lub impulsu prostokątnego (próbki) jest przetwarzana w układzie przetwornika 1 amplituda-czas na impuls bramki czasowej o czasie trwania proporcjonalnym do amplitudy impulsu wejściowego. Otrzymany impuls bramki czasowej A jest następnie podawany do przetwornika 2 czas-cyfra, gdzie ulega przetworzeniu na serię zegarową o częstotliwości powtarzania impulsów w serii zależnej od kwarcowego generatora zegarowego. Seria zegarowa jest zliczana w programowanym rejestrze adresowym, składającym się z dwóch członów 3 i 4, w tym pierwszy z przerzutników bistabilnych (bitów) o wagach od 2^0 do 2^x i drugi z przerzutników o wagach od 2^{x+1} do 2^n . Zawartość całego rejestru adresowego po zakończeniu zliczania stanowi adres (daną) przedstawiony w równoległym kodzie binarnym, który poprzez układy wyprowadzania danych 9 wybiera odpowiedni kanał w pamięci maszyny cyfrowej lub w pamięci zewnętrznej. Sygnał przepełnienia obydwu członów 3 i 4 rejestru adresowego steruje zwrotnicą impulsową 5, która odpowiednio wcześniej ustawiona razem z rejestrem adresowym i rejestrem przekroczeń 7 – impulsem z układu ustawiającego 10, zamyka jedną lub otwiera drugą drogę dla impulsu sprawdzającego D. Rejestr przekroczeń 7, zbudowany z przerzutników bistabilnych o wa-

gach od 2^{x+1} do 2^{n+1} , nie dopuszcza, aby adres przekroczył maksymalną liczbę kanałów analizy ustawioną przełącznikiem 8 liczby kanałów – współdziałającym z rejestrem przekroczeń, pierwszym członem 3 rejestru adresowego i przetwornikiem 2 czas-cyfra. Przekroczenie ustawionej liczby kanałów powoduje odrzucenie analizowanego impulsu wejściowego, ponieważ następuje samokasowanie rejestru przekroczeń i jednocześnie przekroczenie górnego progu analizy. Do cyfrowego przesuwania kanału zerowego, tj. kanału, od którego zaczynają się pojawiać adresy (dane), służy zespół przełączników 6 sprzężony z drugim członem 4 rejestru adresowego. Jeśli cyfrowa wartość amplitudy impulsu wejściowego (adres) jest mniejsza od wartości wybranego przesunięcia, to wówczas impuls analizowany zostaje odrzucony.

Programowany rejestr adresowy 3 i 4 według wynalazku przedstawiony na fig. 2 składa się z dziewięciu przerzutników zgrupowanych w dwóch członach. Pierwsze cztery przerzutniki od 11 do 14 są osobno programowane w celu cyfrowego skorygowania podbicia amplitudowego impulsu analizowanego wprowadzonego w przetworniku 1 amplituda-czas dla poprawy liniowości przy małych amplitudach impulsów analizowanych. Pozostałe przerzutniki zgrupowane w członie 4 rejestru adresowego od 15 do 19 razem z przełącznikami dwustanowymi 23 do 27, umieszczonymi na płycie czołowej przetwornika analogowo-cyfrowego, są wykorzystane do cyfrowego przesuwania kanału zerowego. Należy zaznaczyć, że wszystkie czynności programowania i ustawiania rejestru adresowego 3 i 4 impulsem ustawiającym B są wykonywane przed wprowadzeniem do rejestru impulsów serii zegarowej, aby nie zakłócić jego pracy. Zwrotnica impulsowa 5 złożona z przerzutnika bistabilnego 20 o wadze 29 i dwóch bramek iloczynowych 21 i 22, wykrywa niedopełnienie rejestru adresowego do wartości równej zaprogramowanemu przesunięciu kanału zerowego w zespole przełączników 6. Programowany rejestr przekroczeń 7 złożony z przerzutników bistabilnych 28 do 33, sterowany z wyjścia przerzutnika 14 pierwszego członu 3 rejestru adresowego, jest przeznaczony do wykrywania przepełniania ustawionej liczby kanałów analizy.

Zarówno sposób podbijania amplitudowego impulsu analizowanego czyli wprowadzania tzw. piedestału, jak i sposób jego późniejszej korekcyi w rejestrze adresowym są ogólnie znane. W tym przypadku do cyfrowej korekcyi nadwyżki impulsów serii zegarowej C, wykorzystuje się pierwszy człon 3 rejestru adresowego. Przerzutniki 11 do 14 ustawia się tak, aby po przeliczeniu 1, 2, 4, 8, 16 impulsów odpowiadających pozycjom 32, 64, 128, 256 i 512 przełącznika liczby kanałów 8, ten człon rejestru sam wyzerował się, przenosząc jedynkę logiczną do pierwszych przerzutników 15 – drugiego członu 4 rejestru adresowego i 28 – rejestru przekroczeń 7.

Do cyfrowego przesuwania kanału zerowego wykorzystano w tym przypadku przerzutniki 15 do 19 drugiego członu 4 rejestru adresowego, które są programowane za pomocą przełączników 23 do 27. Liczba dowolnych kombinacji przesunięć kanału zerowego wynosi $2^5 = 32$, przy czym każda wartość przesunięcia jest liczbą binarną i kanał zerowy może być przesuwany w zakresie od 0 do 496 kanałów z minimalnym skokiem co 16 kanałów. Zasada ustawiania przerzutników 15 do 19 rejestru adresowego polega na wpisaniu do tych przerzutników impulsem ustawiającym B, zawartości równej uzupełnieniu binarnemu wybranego przełącznikami 23 do 27 przesunięcia kanału

zerowego. Przełączniki zasilane są poziomem napięcia I odpowiadającym zerowemu poziomowi logicznemu oraz poziomem napięcia G odpowiadającym jednokowemu poziomowi logicznemu. Sposób ustawienia drugiego członu 4 rejestru adresowego ilustruje tablica I.

Tablica I

Przełącznik	23	24	25	26	27
Wybrane przesunięcie	0	32	64	0	0
Waga	2 ⁴	2 ⁵	2 ⁶	2 ⁷	2 ⁸
Poziomy logiczne na wejściach programujących przerzutników 15-19	1	0	0	1	1
Zawartość członu 4 rejestru adresowego (suma wszystkich pozycji) po ustawieniu	16	0	0	128	256

Dodatkowy programowany rejestr przekroczeń 7 zawierający przerzutniki 28 do 33 jest programowany poziomem logicznym jedynkowym G i ustawiany impulsem ustawiającym B na pełną zawartość, tzn. na wyjściach przerzutników są stany logiczne jedynkowe. Jak już wspomniano, ustawianie impulsem B odbywa się przed rozpoczęciem napełniania rejestru adresowego. Po dokonaniu cyfrowej korekcji piedestału w członie 3 rejestru adresowego i jego samowyzerowaniu, do przerzutników 15 i 28 zostaje przeniesiona jedynka logiczna powodująca zmianę ich stanów. Zmiana stanu przerzutnika 28 powoduje wyzerowanie rejestru przekroczeń i rozpoczęcie jego pracy. Jeśli liczba impulsów w serii zegarowej C po korekcji piedestału jest mniejsza od wartości wybranego przesunięcia kanału zerowego, to rejestr adresowy 3 i 4 nie zostanie wyzerowany i przerzutnik 20 zwrotnicy impulsowej nie zmieni stanu po wcześniejszym ustawieniu go impulsem B, co w konsekwencji oznacza, że bramka 21 pozostaje otwarta, a bramka 22 zamknięta. Impuls sprawdzający D podawany po zakończeniu zamiany całego impulsu analizowanego, przechodzi przez bramkę 21 stając się impulsem kasującym F całego przetwornika analogowo-cyfrowego, co jest równoznaczne z odrzuceniem przetworzonego właśnie impulsu analizowanego. Jeśli natomiast liczba impulsów serii zegarowej C po korekcji piedestału jest większa od wartości przesunięcia kanału zerowego, to w pewnym momencie rejestr adresowy 3 i 4 zostanie wyzerowany i przeniesiona do przerzutnika 20 zwrotnicy jedynka logiczna zmienia jego stan, co powoduje zamknięcie bramki 21 i otwarcie bramki 22. Impuls D po przejściu przez bramkę 22 staje się impulsem E rozpoczynającym cykl zapisu danej do pamięci zewnętrznej. Zamknięta bramka 21 uniemożliwia kasowanie całego przerzutnika od impulsu D, co nie wyklucza zarówno w poprzednim przypadku jak i teraz takiego kasowania przez impuls H, na skutek przekroczenia rejestru przekroczeń 7.

Dane otrzymywane na wyjściu przetwornika analogowo-cyfrowego w postaci równoległego kodu binarnego mogą być przepisywane do pamięci maszyny cyfrowej w ramach dwukierunkowej automatycznej łączności, zorganizowanej w systemie CAMAC, mogą być także przepisywane do pamięci wielokanałowego analizatora amplitudy lub do pamięci buforowej, jak również mogą być przepisywane przy współpracy z dowolnym typem maszyny cyfrowej lub pamięci zewnętrznej, o ile zapewni się zgodność poziomów logicznych, np. przez zastosowanie specjalnego układu pośredniczącego zmieniające poziomy logiczne.

Przetwornik analogowo-cyfrowy według wynalazku może być również zastosowany do cyfrowego pomiaru napięć stałych i wolnozmiennych metodą próbkowania, przy czym mierzone próbki będą impulsami prostokątnymi o amplitudzie odpowiadającej chwilowej wartości sygnału wejściowego, a ich czas trwania i częstotliwość powtarzania są ustalane za pomocą zewnętrznego generatora impulsów prostokątnych.

Zastrzeżenia patentowe

1. Przetwornik analogowo-cyfrowy o dowolnej liczbie kanałów stanowiącej wielokrotność 2, pracujący w oparciu o metodę czasową zamiany, wyposażony w przetwornik amplituda-czas, przetwornik czas-cyfra, układ wytwarzania impulsu ustawiającego, programowany rejestr adresowy połączony z zespołem przełączników do cyfrowego przesuwania kanału zerowego, **znamienny tym**, że zawiera zwrotnicę impulsową (5) utworzoną przez układ połączeń przerzutnika bistabilnego (20) sterującego wejścia dwóch bramek iloczynowych (21) i (22), których dwa pozostałe wejścia są ze sobą połączone i sterowane jednocześnie zewnętrznym impulsem sprawdzającym (D), natomiast jedno z wejść przerzutnika bistabilnego (20) jest sterowane z wyjścia drugiego członu (4) rejestru adresowego, zawierającego przerzutniki (15) do (19) odpowiadające bitom 2^{n+1} do 2^n , wywołującego taki stan na wyjściu przerzutnika zwrotnicy, aby jego poziomy logiczne zamykały pierwszą bramkę (21) zwrotnicy i otwierały drugą bramkę (22) umożliwiając przy wprowadzeniu impulsu sprawdzającego (D) rozpoczęcie cyklu zapisu danej w pamięci zewnętrznej impulsem wyjściowym (E), natomiast drugie wejście przerzutnika bistabilnego (20) jest połączone z układem (10) do wytwarzania impulsu (B) ustawiającego obydwa człony (3) i (4) rejestru adresowego, powodując zmianę stanu przerzutnika bistabilnego (20), a tym samym otwierając pierwszą bramkę (21) i zamykając drugą bramkę (22) zwrotnicy dla impulsu sprawdzającego (D) i umożliwiając kasowanie całego przetwornika analogowo-cyfrowego impulsem (F).

2. Przetwornik analogowo-cyfrowy według zastrz. 1, **znamienny tym**, że zawiera dodatkowy rejestr przekroczeń (7) wyposażony w przerzutniki (28) do (33) odpowiadające bitom 2^{n+1} do 2^n , dołączony do wyjścia pierwszego członu (3) rejestru adresowego, zawierającego przerzutniki (11) do (14) odpowiadające bitom 2^0 do 2^x , który sygnalizuje przekroczenie maksymalnego dopuszczalnego adresu, a tym samym umożliwia określenie górnego progu analizy o stałym poziomie równym maksymalnej amplitudzie impulsów analizowanych, dając w obu przypadkach sygnał w postaci impulsu (H) powodującego ogólne kasowanie przetwornika analogowo-cyfrowego.

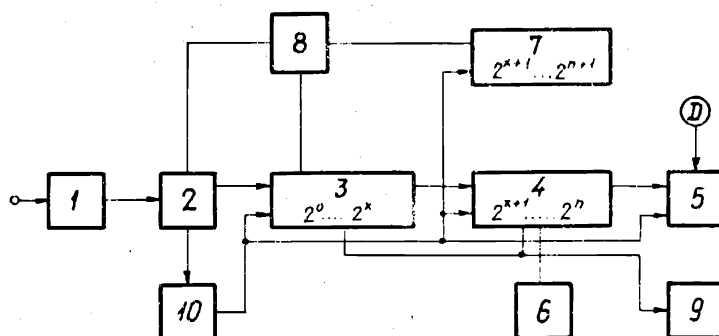


Fig. 1

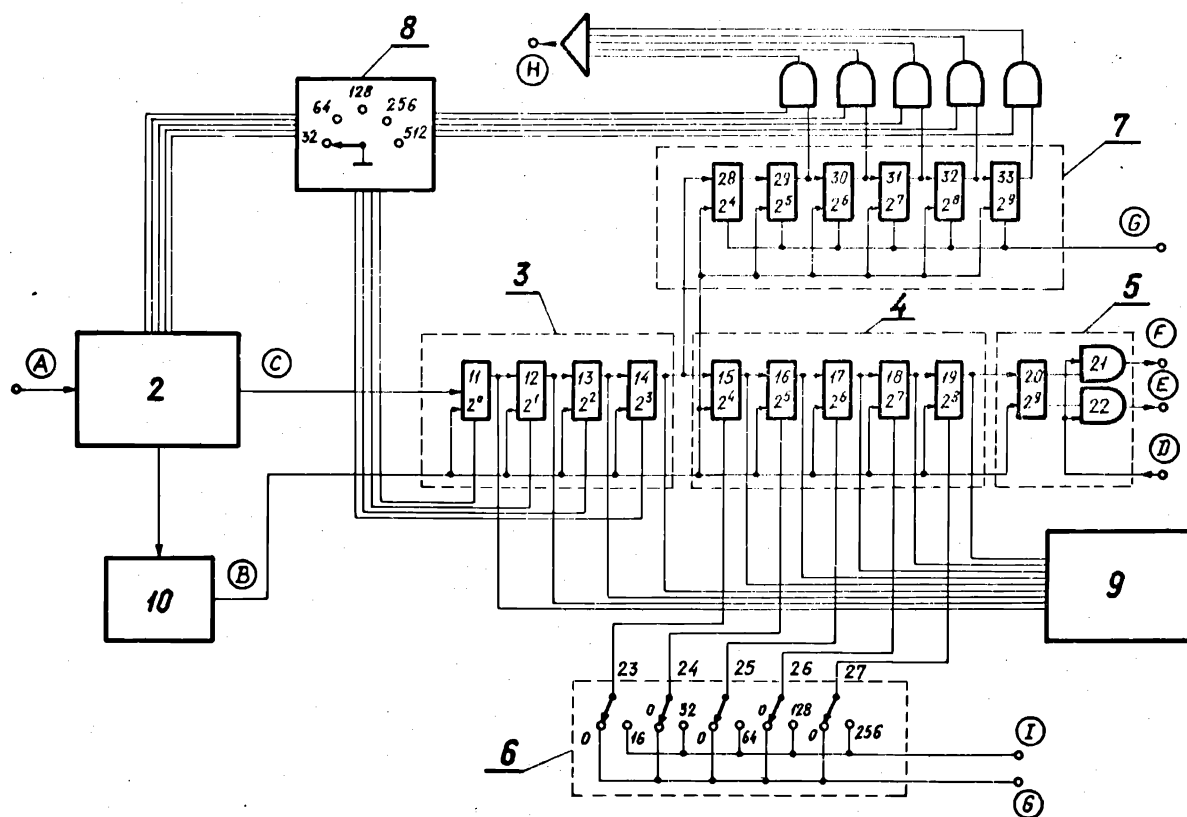


Fig. 2