【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】令和6年7月24日(2024.7.24)

【国際公開番号】WO2023/080083
【出願番号】特願2023-558008(P2023-558008)
【国際特許分類】
*H01L 29/78(2006.01)*
*H01L 21/336(2006.01)*
*H01L 29/06(2006.01)*
*H01L 29/12(2006.01)*
*H01L 29/739(2006.01)*
*H01L 29/872(2006.01)*
*H01L 21/28(2006.01)*
*H01L 21/3205(2006.01)*
*H01L 21/768(2006.01)*
*H01L 21/8234(2006.01)*
*H01L 29/417(2006.01)*
*H01L 23/29(2006.01)*
【ＦＩ】
Ｈ０１Ｌ２９/７８　６５２Ｎ
Ｈ０１Ｌ２９/７８　６５８Ｊ
Ｈ０１Ｌ２９/７８　６５２Ｄ
Ｈ０１Ｌ２９/７８　６５２Ｆ
Ｈ０１Ｌ２９/７８　６５２Ｈ
Ｈ０１Ｌ２９/７８　６５２Ｍ
Ｈ０１Ｌ２９/７８　６５２Ｐ
Ｈ０１Ｌ２９/７８　６５２Ｑ
Ｈ０１Ｌ２９/７８　６５２Ｔ
Ｈ０１Ｌ２９/７８　６５３Ａ
Ｈ０１Ｌ２９/７８　６５５Ｚ
Ｈ０１Ｌ２９/７８　６５７Ｄ
Ｈ０１Ｌ２９/７８　６５７Ｆ
Ｈ０１Ｌ２９/７８　６５８Ｆ
Ｈ０１Ｌ２９/０６　３０１Ｇ
Ｈ０１Ｌ２９/０６　３０１Ｍ
Ｈ０１Ｌ２９/０６　３０１Ｖ
Ｈ０１Ｌ２９/８６　３０１Ｄ
Ｈ０１Ｌ２９/８６　３０１Ｅ
Ｈ０１Ｌ２９/８６　３０１Ｆ
Ｈ０１Ｌ２９/８６　３０１Ｍ
Ｈ０１Ｌ２１/２８　３０１Ｂ
Ｈ０１Ｌ２１/８８　　Ｒ
Ｈ０１Ｌ２１/８８　　Ｔ
Ｈ０１Ｌ２１/９０　　Ｍ
Ｈ０１Ｌ２７/０６　１０２Ａ
Ｈ０１Ｌ２７/０８８　　Ｅ
Ｈ０１Ｌ２９/５０　　Ｍ
Ｈ０１Ｌ２３/３０　　Ｒ

【手続補正書】
【提出日】令和6年6月18日(2024.6.18)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
主面を有するチップと、
前記主面に形成されたリセス部と、
前記主面を被覆し、前記リセス部内に位置するアンカー部を有する封止絶縁体と、を含む、半導体装置。
【請求項２】
前記チップは、ワイドバンドギャップ半導体の単結晶を含む、請求項１に記載の半導体装置。
【請求項３】
前記封止絶縁体は、樹脂を含み、前記樹脂の一部を含む前記アンカー部を有している、請求項１に記載の半導体装置。
【請求項４】
前記樹脂は、熱硬化性樹脂からなる、請求項３に記載の半導体装置。
【請求項５】
前記封止絶縁体は、前記樹脂に添加された複数のフィラーを含み、前記樹脂の一部および前記フィラーの一部を含む前記アンカー部を有している、請求項３に記載の半導体装置。
【請求項６】
前記チップは、基板およびエピタキシャル層を含む積層構造を有し、前記エピタキシャル層が露出した前記主面を含み、
前記リセス部は、前記基板および前記エピタキシャル層を露出させるように前記エピタキシャル層を貫通している、請求項１に記載の半導体装置。
【請求項７】
前記リセス部は、前記主面の周縁部に形成されている、請求項１に記載の半導体装置。
【請求項８】
前記チップは、側面を有し、
前記リセス部は、前記側面から間隔を空けて形成されている、請求項１に記載の半導体装置。
【請求項９】
前記チップは、側面を有し、
前記リセス部は、前記側面に連なっている、請求項１に記載の半導体装置。
【請求項１０】
前記リセス部を露出させるように前記主面を被覆する主面絶縁膜をさらに含み、
前記アンカー部は、前記リセス部内において前記チップに接している、請求項１～９のいずれか一項に記載の半導体装置。
【請求項１１】
前記主面絶縁膜は、前記リセス部の壁面に連なる壁部を有している、請求項１０に記載の半導体装置。
【請求項１２】
前記主面絶縁膜は、前記リセス部から間隔を空けて前記主面を被覆している、請求項１０に記載の半導体装置。
【請求項１３】

前記リセス部の壁面を被覆するリセス絶縁膜をさらに含み、
前記アンカー部は、前記リセス部内において前記リセス絶縁膜に接している、請求項１～９のいずれか一項に記載の半導体装置。
【請求項１４】
前記主面の周縁から間隔を空けて前記主面の上に配置された主面電極をさらに含み、
前記リセス部は、前記主面の前記周縁および前記主面電極の間の領域に形成され、
前記封止絶縁体は、前記主面電極の周囲を被覆している、請求項１～９のいずれか一項に記載の半導体装置。
【請求項１５】
前記主面電極を部分的に被覆する絶縁膜をさらに含み、
前記封止絶縁体は、前記絶縁膜を挟んで前記主面電極を被覆する部分を有している、請求項１４に記載の半導体装置。
【請求項１６】
前記絶縁膜は、無機絶縁膜および有機絶縁膜のいずれか一方または双方を含む、請求項１５に記載の半導体装置。
【請求項１７】
前記主面電極の上に配置された端子電極をさらに含み、
前記封止絶縁体は、前記端子電極の一部を露出させるように前記端子電極の周囲を被覆している、請求項１４に記載の半導体装置。
【請求項１８】
前記端子電極は、前記主面電極よりも厚く、
前記封止絶縁体は、前記主面電極よりも厚い、請求項１７に記載の半導体装置。
【請求項１９】
主面を有するチップと、
前記チップの周縁から間隔を空けて前記主面の上に配置された主面電極と、
前記主面における前記主面電極および前記チップの前記周縁の間の領域に形成されたリセス部と、を含む、半導体装置。
【請求項２０】
前記チップは、基板およびエピタキシャル層を含む積層構造を有し、前記エピタキシャル層が露出した前記主面を含み、
前記リセス部は、前記基板および前記エピタキシャル層を露出させるように前記エピタキシャル層を貫通している、請求項１９に記載の半導体装置。