(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第4909363号
(P4909363)
(45)発行日　平成24年4月4日(2012.4.4)　(24)登録日　平成24年1月20日(2012.1.20)

(51)Int.Cl.　　F I
H03F 3/217 (2006.01)　H03F 3/217
H03F 1/32 (2006.01)　H03F 1/32
H03F 1/52 (2006.01)　H03F 1/52　Z

請求項の数 18　(全 14 頁)

(21)出願番号　特願2008-553549 (P2008-553549)
(86)(22)出願日　平成19年2月7日 (2007.2.7)
(65)公表番号　特表2009-526447 (P2009-526447A)
(43)公表日　平成21年7月16日 (2009.7.16)
(86)国際出願番号　PCT/US2007/061769
(87)国際公開番号　WO2007/112156
(87)国際公開日　平成19年10月4日 (2007.10.4)
審査請求日　平成22年1月8日 (2010.1.8)
(31)優先権主張番号　60/771,146
(32)優先日　平成18年2月7日 (2006.2.7)
(33)優先権主張国　米国 (US)

(73)特許権者　505350190
ディー２オーディオ　コーポレイション
アメリカ合衆国　カリフォルニア州　９５０３５，ミルピタス，マーフィーランチロード　１００１
(74)代理人　100096024
弁理士　柏原　三枝子
(74)代理人　100125520
弁理士　高橋　剛一
(74)代理人　100155310
弁理士　柴田　雅仁
(72)発明者　チェン，ダニエル，エル．ダブリュ．
アメリカ合衆国　テキサス州　７８７４８，オースティン，アナトールコート　１１６０１

最終頁に続く

(54)【発明の名称】ＰＷＭフィードバック／フィードフォワード保護

(57)【特許請求の範囲】
【請求項１】
ディジタルパルス幅変調（ＰＷＭ）コントローラを具えるシステムにおいて、当該コントローラが：
ディジタル音声入力信号を受信するように構成した第１の入力と；
前記入力信号に基づいてＰＷＭ出力信号を提供するように構成した第１の出力と；
前記コントローラに外付けした対応するソースから音声補正信号を受信するように構成した１又はそれ以上の制御入力と；
前記音声補正信号に基づいて前記入力信号を変更するように構成した補正回路と；
対応する故障状態を同定すべく前記音声補正信号をモニタするように構成した１又はそれ以上の故障検出器と；
前記故障検出器から前記故障状態を示す故障信号を受信し、当該故障信号に応じて前記コントローラの動作を変更するように構成した保護制御ユニットと；
を具え、
前記１又はそれ以上の故障検出器が：アナログ－ディジタル変換器（ＡＤＣ）過負荷検出器と；ＡＤＣデータエラー検出器と；フィードバックループクリッピング検出器と；フォワードデータ経路クリッピング検出器と；変調器停止検出器と；を具え、
前記保護制御ユニットが：フィードバックループの開放と；前記フィードバックループの閉鎖と；前記フィードバックループの勾配づけと；電源トラッキングユニットの平坦化と；前記電源トラッキングユニットにより生成される電源推定値の固定と；及び前記

電源トラッキングユニットにより生成される電源推定値の１への拘束と；からなる群から選択される動作を行うことによって前記コントローラの動作を変更するように構成されることを特徴とするシステム。

【請求項２】

請求項１に記載のシステムにおいて、前記コントローラが単一の集積回路チップに実装されることを特徴とするシステム。

【請求項３】

請求項２に記載のシステムが、前記コントローラから前記ＰＷＭ出力信号を受信し、アナログ音声出力信号を生成するように構成した出力段階を更に具えることを特徴とするシステム。

【請求項４】

請求項３に記載のシステムが、前記アナログ音声出力信号をディジタル化し、この得られたディジタル化音声出力信号を前記コントローラの前記制御入力のうちの１つに提供するように構成したアナログ－ディジタル変換器（ＡＤＣ）を更に具え、前記補正回路が前記ディジタル化音声出力信号に基づいて前記入力信号を変更するように構成したフィードバック回路を具えることを特徴とするシステム。

【請求項５】

請求項４に記載のシステムがフィルタを更に具え、前記アナログ音声出力信号を前記ＡＤＣでディジタル化する前に、前記アナログ音声出力信号をフィルタするように構成したことを特徴とするシステム。

【請求項６】

請求項４に記載のシステムにおいて、前記フィードバック回路が前記入力信号と前記ディジタル化音声出力信号とを受信し、電源推定値を生成するように構成した電源トラッキングユニットを具え、前記コントローラが前記電源推定値に基づいて前記入力信号を変更するように構成されていることを特徴とするシステム。

【請求項７】

請求項６に記載のシステムがフィルタを更に具え、前記アナログ音声出力信号を前記ＡＤＣでディジタル化する前に、前記アナログ音声出力信号をフィルタするように構成したことを特徴とするシステム。

【請求項８】

請求項１に記載のシステムが、電源と電源測定ユニットと前記コントローラに外付けしたアナログ－ディジタル変換器（ＡＤＣ）とを更に具え、前記電源測定ユニットが前記電源の測定値を前記ＡＤＣに提供するように構成され、当該ＡＤＣが前記電源測定値をディジタル化し、この得られた電源測定値を前記コントローラの前記制御入力のうちの１つに提供するように構成され、前記補正回路が前記ディジタル化した電源測定値に基づいて前記入力信号を変更するように構成した電源フィードフォワード回路を具えることを特徴とするシステム。

【請求項９】

請求項１に記載のシステムにおいて、前記保護制御ユニットがプログラム可能なディジタル信号プロセッサ（ＤＳＰ）を具え、当該ＤＳＰが前記故障信号に応じて前記コントローラの操作を変更できることを特徴とするシステム。

【請求項１０】

ディジタルパルス幅変調（ＰＷＭ）コントローラに実装される方法であって、当該方法が：

ディジタル音声入力信号を受信するステップと；

前記入力信号に基づいてＰＷＭ出力信号を生成するステップと；

前記コントローラに外付けした対応するソースから１又はそれ以上のディジタル音声補正信号を受信するステップと；

前記ディジタル音声補正信号に基づいて前記入力信号を変更するステップと；

１又はそれ以上の故障状態を検出するように前記音声補正信号をモニタするステッ

プと；
　前記故障状態を検出するステップに応じて前記コントローラの動作を変更するステップと；
を具え、
　前記１又はそれ以上の故障状態が：アナログ－ディジタル変換器（ＡＤＣ）過負荷と；ＡＤＣデータエラーと；フィードバックループクリッピングと；フォワードデータ経路クリッピングと；変調器停止と；を具え、
　前記コントローラの動作を変更するステップが、フィードバックループを開放するステップと；前記フィードバックループを閉鎖するステップと；前記フィードバックループを勾配づけるステップと；電源トラッキングユニットを平坦化するステップと；前記電源トラッキングユニットにより生成される電源推定値を固定するステップと；前記電源トラッキングユニットにより生成される電源推定値を強制的に１にするステップと；からなる群から選択される動作を行うステップを具えることを特徴とする方法。
【請求項１１】
　請求項１０に記載の方法において、請求項１に記載の総てのステップが、単一の集積回路チップで行われることを特徴とする方法。
【請求項１２】
　請求項１１に記載の方法が、前記ＰＷＭ出力信号に基づいてアナログ音声出力信号を生成するステップを更に具えることを特徴とする方法。
【請求項１３】
　請求項１２に記載の方法が、前記アナログ音声出力信号をディジタル化して、前記ディジタル音声補正信号のうちの１つを生成するステップを更に具えることを特徴とする方法。
【請求項１４】
　請求項１３に記載の方法が、前記アナログ音声出力信号をディジタル化する前に、前記アナログ音声出力信号をフィルタするステップを更に具えることを特徴とする方法。
【請求項１５】
　請求項１３に記載の方法が、前記ディジタル音声入力信号と前記ディジタル化された音声出力信号との差に基づいて電源推定値を生成するステップと、当該電源推定値に基づいて前記入力信号を変更するステップとを更に具えることを特徴とする方法。
【請求項１６】
　請求項１５に記載の方法が、前記アナログ音声出力信号を前記ＡＤＣでディジタル化する前に、前記アナログ音声出力信号をフィルタするステップを更に具えることを特徴とする方法。
【請求項１７】
　請求項１０に記載の方法が、電源のディジタル化された測定値を前記ディジタル音声補正信号のうちの１つに提供するステップと、前記ディジタル化電源測定値に基づいて前記入力信号を変更するステップとを更に具えることを特徴とする方法。
【請求項１８】
　請求項１０に記載の方法において、前記故障状態を検出するステップに応じて前記コントローラの動作を変更するステップが、前記故障状態の対応する信号を検出するステップに応じて１又はそれ以上のプログラム可能な動作を行うステップを具えることを特徴とする方法。
【発明の詳細な説明】
【技術分野】
【０００１】
　本発明は一般的にはディジタルアンプに関し、特にディジタルアンプのフィードバック及び／又はフィードフォワードサブシステムの安定性を改善するシステムと方法に関する。
【０００２】

本明細書は２００６年２月７日出願の米国仮特許申請第６０／７７１，１４６号の優先権を主張し、説明する引用として全体としてここに取り込まれる。

【背景技術】

【０００３】

総てのディジタルパルス幅変調（ＰＷＭ）アンプシステムにおいて、ディジタル入力信号は出力段階をディジタル素子によって処理されて、ＰＷＭ信号を生成し、ＰＷＭ信号を用いて出力段階を駆動する。出力段階はローパスフィルタされ、スピーカのような負荷を駆動するのに用いられるアナログ信号を生成する。

【０００４】

ディジタルＰＷＭアンプシステムは大抵フィードバックを含み、出力中のノイズ及び外乱を減じている。システムはフィードフォワード補正を含むことができ、アンプ出力以外の情報に基づいて、ノイズと外乱を減ずることができる。ディジタルフィードバックを有する（ＡＤＣを用いる）ディジタルＰＷＭアンプにおいて、アナログ－ディジタル変換器（ＡＤＣ）を含むフィードバックループとフィードフォワード経路部分、特に高電圧出力段階及びループ／経路のアナログ部分は、ディジタルＰＷＭデバイスの外側にある。外付けのループ／経路はディジタルＰＷＭデバイスの外側にあるので、ＰＷＭデバイスが設計された際のパラメータ内で動作させることが、必ずしも保証されない。これは設計エラー、ユーザエラー、損傷した素子等の結果である。

【０００５】

従来のアンプにおいては、全部の変調システムが統合された結果、全部のフィードバックループの設計が既知となり、フィードバックループは安定するように設計することが簡単にできる。アンプのディジタル部分が、出力段階又はフィードバック経路のアナログ部分のような、アンプのアナログ部分とは無関係に設計される場合、アナログ素子の設計は既知とならず、ディジタル設計はいかなる特定の仕様も又はアナログ素子に対する動作も想定できない。代わりにディジタル設計が、アナログ素子に関するどんな可能性のある動作も処理できることが、フィードバックシステムの安定性を維持するために必要となる。

【発明の開示】

【発明が解決しようとする課題】

【０００６】

従って、誤動作したフィードバック及びフィードフォワードを抑えるために、設計内に組み込まれうる過電流、シュートスルー及び過熱の保護メカニズムを除いて、システムにフィードバック／フィードフォワード（ＦＢ／ＦＦ）保護を構築することが所望される。ＦＢ／ＦＦ保護はＦＢ／ＦＦ中のエラー又は破損からの保護だけではなく、標準動作と破壊状態の間の適切な遷移を提供することが更に所望される。このようなＦＢ／ＦＦ保護の主たる目標の１つは非理想的な条件下で可能な限り、ＰＷＭシステムの安定性を維持し、オーディオアンプを動作させることである。第２の目標は、その他の保護メカニズムと並行して作動することによって、アンプやスピーカに対する故障防止に役立てることである。

【課題を解決するための手段】

【０００７】

上述した１又はそれ以上の問題は、本発明の様々な実施例によって解決することができる。大まかに言うと、本発明はディジタルアンプ中のフィードバック及び／又はフィードフォワードの安定性を改善するシステムと方法を具えている。一実施例においては、フィードバックを有する総てのディジタルＰＷＭアンプは、開ループフィードフォワード経路と、音声フィードバック経路と、電源トラッキングと、電源フィードフォワードとから成る。アンプはシステム内に構築される一連の故障／エラー検出器を有している。アンプはフィードバックシステムの安定性をモニタし維持する、一体型ＦＢ／ＦＦ保護も伴っている。このＦＢ／ＦＦ保護システムは様々な保護機能を有効にして、様々な破壊状態下でシステムを安定化させる。この実施例において、保護機能はフィードバックループを開放するステップと、電源トラッキングを固定するステップと、電源推定値を強制的に１にする

ステップと、電源推定値を固定するステップと、を具えている。ＦＢ／ＦＦ保護システムは開ループと閉ループ状態間でシステムを増加的に遷移して、安定性を維持することができる。

【０００８】

別の実施例はディジタルパルス幅変調（ＰＷＭ）コントローラを有するシステムを具えている。このコントローラはディジタル音声入力信号の受信用の入力を具え、入力信号に基づいたＰＷＭ出力信号を出力で生成するように構成されている。コントローラは、フィードバック及び電源フィードフォワード信号のような外部音声補正信号の受信用制御入力も有している。コントローラは受信した外部制御信号を処理し、これらの信号に基づいた入力信号を変更するための補正回路を有している。故障検出器は補正回路内の様々な位置での故障状態をモニタし、保護制御ユニットが故障検出器から故障信号を受信し、その故障信号に応じてコントローラの動作を変更している。

【０００９】

一実施例においては、コントローラは単一の集積回路チップに実装されている。コントローラは出力段階と結合して、コントローラから受信されるＰＷＭ出力信号からアナログ音声出力信号を生成することができる。アナログ－ディジタル変換器（ＡＤＣ）はアナログ音声出力信号（可能な限りフィルタ後に）をディジタル化し、得られた信号をフィードバックとしてコントローラに提供するように設けられ、得られた信号は次いでフィードバック回路によって処理され、入力信号を変更するために用いられる。このディジタル化音声出力信号は入力音声信号と共に、入力電源トラッキングユニットに提供され、次いで電源推定値を生成し、この推定値に基づいて入力信号を変更することができる。電源電圧のディジタル化した（可能な限りフィルタした）測定値は一実施例中で電源フィードフォワードユニットに提供され、次いで電源推定値を生成し、その推定値に基づいて入力信号を変更することができる。コントローラはプログラム可能にすることができる。一実施例においては、故障検出器がアナログ－ディジタル変換器（ＡＤＣ）過負荷検出器と、ＡＤＣデータエラー検出器と、フィードバックループクリッピング検出器と、フォワードデータ経路クリッピング検出器と、変調器停止検出器とを具えている。一実施例においては、検出された故障状態に対する応答は、フィードバックループを開放するステップ；フィードバックループを閉鎖するステップ；フィードバックループを勾配づけるステップ；電源トラッキングユニットを平坦化するステップ；電源トラッキングユニットにより生成される電源推定値を固定するステップ；を具えている。

【００１０】

更に別の実施例は、ディジタルパルス幅変調（ＰＷＭ）コントローラに実装される方法を具えている。この方法は、ディジタル音声入力信号を受信し対応するＰＷＭ出力信号を生成するステップと、ディジタル音声補正信号を受信しこれらの信号に基づいて入力信号を変更するステップと、コントローラ内の故障状態を検出するステップと、故障状態を検出するステップに応じてコントローラの動作を変更するステップと、を具えている。コントローラによって出力されるＰＷＭ出力信号を用いて、アナログ出力信号を生成することができる。音声補正信号は、必要な場合にフィルタされ、ディジタル化され、コントローラに提供されるフィードバック又はフィードフォワード信号にすることができる。フィードバック信号を入力信号と比較して、入力信号を変更するのに用いられる差を生成することができる。音声補正信号のうちの１つは、入力音声信号を生成するのに処理して用いることができるフィードフォワード電源測定値にすることができる。故障信号を検出するステップは例えば、アナログ－ディジタル変換器（ＡＤＣ）過負荷を検出するステップか、ＡＤＣデータエラーを検出するステップか、フィードバックループクリッピングを検出するステップか、フォワードデータ経路を検出するステップか、変調器停止を検出するステップか、を具えることができる。コントローラの動作を変更するステップは例えば、フィードバックループを開放するステップか、フィードバックループを閉鎖するステップか、フィードバックループを勾配づけるステップか、電源トラッキングユニットを平坦化するステップか、電源トラッキングユニットにより生成される電源推定値を固定するステップ

か、を具えることができる。
【００１１】
多数のその他の実施例及び変形も可能である。
【００１２】
本発明のその他の目的及び利点は、下記の詳細な説明を読むこと、及び添付の図を参照することで明らかにすることができる。
【００１３】
本発明は様々な変更及び代替の形態に供されるが、その特定の実施例は例として図や添付の詳細な説明に示されている。しかしながら図や詳細な説明は、本発明を記載されている特定の実施例に限定することを意図していないことは理解すべきである。この開示は代わりに、添付の請求項によって規定されるような本発明の範囲にある総ての変更物、等価物及び代替物をカバーすることを意図している。
【発明を実施するための最良の形態】
【００１４】
本発明の１又はそれ以上の実施例は以下に述べられている。下に述べたこれら及びその他の実施例は具体例であり、限定というよりはむしろ本発明の例示とすることを意図している。
【００１５】
ここに記載されるように、本発明の様々な実施例は、ディジタルアンプにおいてフィードバック及び／又はフィードフォワードサブシステムの安定性を改善するシステムと方法を具えている。
【００１６】
ディジタルフィードバックを有する（ＡＤＣを用いる）総てのディジタルＰＷＭアンプにおいて、フィードバックループとフィードフォワード経路部分、特にＡＤＣを含むループ／経路の高電圧及びアナログの部分は、デバイスの外側にある。ＰＷＭデバイスが特定のパラメータ内で動作させることが、必ずしも保証されない。これは設計エラー、ユーザエラー、損傷した素子等の結果である。従って、フィードバックシステムの安定性をモニタしなければならない。システム内に組み込まれうる過電流、シュートスルー及び過熱の保護メカニズムを除き、システムにフィードバック／フィードフォワード（ＦＢ／ＦＦ）保護は、誤動作したフィードバック及びフィードフォワードを抑えるためにシステム内に構築すべきである。同時に、ＦＢ／ＦＦ保護は、標準動作と破壊状態の間の適切な遷移を提供することができる。このようなＦＢ／ＦＦ保護の主たる目標は非理想的な条件下で可能な限り、ＰＷＭシステムの安定性を維持し、オーディオアンプを動作させることである。第２の目標は、その他の保護メカニズムと並行して作動することによって、アンプやスピーカに対する故障防止に役立てることである。
【００１７】
一実施例においては、フィードバックを有するディジタルＰＷＭアンプは、図１に示すように５つのセクションに分割することができる。これらのセクション（図の内部で同定される）は：ａ）フィードバック前のフォワード経路；ｂ）フィードバック後のフォワード経路；ｃ）フィードバックループ（ＦＢ）；ｄ）電源トラッキング（ＰＳＴ）；ｅ）電源フィードフォワード（ＰＳＦＦ）；を具えている。図１は様々なセクションの相互接続を図示している。
【００１８】
「ＦＢ前のフォワード経路」と「ＦＢ後のフォワード経路」は、ディジタル入力信号を処理して、ＰＷＭ出力信号を生成するメインの開ループフィードフォワード経路を構築する。ＰＳＦＦは、補正因子を電源推定値（ＰＳＥ）に提供することで、電源ノイズ／リップル除去をメインのフォワード経路に提供している。ＰＳＥは、ＰＳＦＦ又はＰＳＴがない、すなわち、電源が完全であると推定される場合に１に公称的に設定される。ＰＳＥは出力用のＰＷＭ信号に変換される前の入力音声信号に適用される乗法的な因子又は「ゲイン」である。ＰＳＦＦ及び／又はＰＳＴの能力があれば、ＰＳＥは出力レベルを正確なレ

ベルに保持するという目標で実際の電源レベルを検知することによって、調節することができる。例えば、電源が５％ほど低下した場合、５％がＰＳＥに加算される。ＰＳＥに加算されるこの５％が「補正因子」である。代替的に、ＰＳＴは１２０Ｈｚの音声と電源中のその他の低周波数リップルの効果を減ずることが可能である。ＦＢループは音声不完全性を補正するためのメインの音声フィードバックである。

【００１９】

音声フィードバックは、ＰＷＭアンプ出力のアナログ－ディジタル変換されたサンプルから成る。ＰＷＭ出力は一般的にはまず減衰させ、ローパスフィルタをかけ、その後ＡＤＣに供給しなければならない高電圧信号であり、ＡＤＣでサンプリング及びディジタル化される。電源測定値は、サンプルが電源電圧から成ることを除いては音声フィードバックに類似している。

【００２０】

図１は、音声フィードバック及び電源フィードフォワードの補正を伴う、ディジタルＰＷＭアンプシステムの異なるセクションを図示したブロック図である。システムはオンチップ（内部）ＰＷＭコントローラ回路と、オフチップ（外部）回路に分割される。オンチップ回路は、フィードバック前のフォワード経路（１０１）と、フィードバック後のフォワード経路（１０３）と、フィードバックループ（１１１）と、電源フィードフォワード経路（１１９）と、電源トラッキングユニット（１１０）とから成る。オフチップ回路は出力段階（１０９）と、減衰器（１２３，１２４）と、アンチエイリアジングフィルタ（１２３，１２４）と、ＡＤＣ変換器（１２１，１２６）とから成る。

【００２１】

フィードバック前のフォワード経路は通常、第１の非線形補正ユニット（１０２）中で非線形補正及び電源補正を行う。フィードバック後の経路は、第２の非線形補正ユニット（１０５）中で更なる非線形補正及び電源補正を行う。フィードバック後の経路は、ノイズシェーパ（１０６）と変調器（１０７）を更に具える。この実施例中のフィードバックループはシミュレータ（１１５）と、ＡＤＣインタフェース（１１４）と、デシメータ（１１３）と、ループフィルタ（１１２）とから成る。電源フィードフォワード経路は、ＡＤＣインタフェース（１１８）と、デシメータ（１１７）と、フィルタ（１１６）とから成る。

【００２２】

音声信号（１００）はＰＷＭコントローラによって受信され、まず非線形性及び電源ゆらぎについて補正する。フィードバックループ（１１１）からのフィードバック信号は、次いで補正前の入力信号に加算（１０４）される。更なる補正が、フィードバック信号が加算された後に、第２の非線形補正ユニット（１０５）により信号に適用される。得られた信号は変調される（１０８）前にノイズシェープ（１０６）され、ＰＷＭコントローラからの出力として提供される。ＰＷＭ出力は半ブリッジ又は全ブリッジ構成を有することができる出力段階（１０９）を駆動する。

【００２３】

高電圧出力（１３０）は、サンプリングされ、減衰され（１２３）、ローパスフィルタをかけられ（１２２）、ディジタル信号へ変換される。ディジタル化ビットストリームは、ＡＤＣインタフェース（１１４）を通じてＰＷＭコントローラに入力され、ビットストリームを非直列化する。ＡＤＣインタフェースの出力（１１４）はデシメートされ（１１３）、シミュレータ出力から減算され、フィルタされ（１１２）、第１の非線形補正ユニット（１０２）の出力に加算されると同時に、電源トラッキングブロック（１１０）に送られる。同時に、出力段階の高電圧源（１２８，１２９）はサンプリングされ、減衰され（１２４）、炉いパスフィルタをかけられ、別のＡＤＣ（１２６）によってディジタル化され、第２のＡＤＣインタフェース（１１８）に送られる。ＡＤＣインタフェースのディジタル化出力は、その出力が電源トラッキングユニット（１１０）の出力と加算され、電源補正用の非線形補正ユニット（１０１，１０３）に送られる前に、デシメートされ（１１７）フィルタされる（１１６）。

【００２４】
従来、フィードバックシステムはデバイス内部にフィードバックループを保持している。位相限界とゲイン限界はシステム内で指定、設計されて、ループ安定性が保証される。しかしながら、ここに述べた総てのディジタルＰＷＭフィードバックシステムにおいては、ループ部分はデバイスの外側にあり、ＡＤＣを通じてＰＷＭコントローラにインタフェース連結される。フィードバックループを不安定にさせ、次いでエンドシステムの故障を引き起こす外部のループ部分においては、多くの物事が悪化するであろう。更に、ユーザはＰＷＭエンジンを間違ってプログラムするかもしれないが、いかなる保護もなければシステムに致命的であろう。

【００２５】
最初にシステムを停止することなく、その場でループフィルタ特性を変えることは難しい。更に、異常の補正に必要となる補償をリアルタイムで予測することも難しい。代案はＰＷＭアンプを通常開ループにして、既知の安定状態に遷移し、次いでフィードバック／フィードフォワード経路を調整し、その後ループを再度閉じることである。

【００２６】
エラーの出所、検出及び反応

エラー状態の多くの出所は：

１）フィードバック／フィードフォワード経路中の予期しない外付けアナログ回路の動作。例えば、減衰器が信号を相応なレベルにまで減少できなかった場合、アンチエイリアジングフィルタがクリップするが、おそらくはＡＤＣに過負荷を生じさせる；

２）ＡＤＣを含む外付けアナログ回路の破壊－開路、短絡、又はオーバストレス。故障した回路は予測不可能な動作を起こす。ＡＤＣへの入力が、フロントエンド回路の故障のせいで範囲外になった場合、ＡＤＣは過負荷になる；

３）フィードバック／フィードフォワード経路中の予期しないディジタルフィルタ特性。ループ／経路内のディジタルフィルタが、アナログフィルタを補償するように設計されており、ディジタルフィルタを設計するために用いられた基準及び仮定が、これ以上アナログフィルタの特性に合致しない場合、フィードバックループの安定性はこれ以上保証されない；

４）不完全な較正－ゲイン及びオフセット。信号のゲイン及びオフセットは、アナログ経路で最適化され、ＡＤＣの動的範囲を最大化し、そのゲインとオフセットは較正中にデバイスで補償される。不正確な補償は安定性に影響を及ぼす；

５）電源推定値（ＰＳＥ）の誤算出。ＰＳＥの算出は電源の正確な測定値（外部）と相応のディジタルフィルタ設計とを頼りにしている。ＰＳＥは乗法的なパラメータであるので、不正確なＰＳＥは信号経路にエラーを生成する；

６）停止。出力段階の故障防止を意図する回路によって起動するサイクルごとの停止及び永久停止は、フィードバックループを閉じる場合に配慮しなければならない。停止を考慮しないと、ループが飽和状態を引き起こす。

【００２７】
エラー状態を予測し発生を防ぐことはできないが、確実に検出することができる。このようにする便利な方法は、ＡＤＣインタフェースとフィードバックループとフィードフォワード経路とに沿った様々なチェックポイントをモニタすることである。例えばＡＤＣインタフェースでは、インタフェースによって生成されたビットパターンを検査して、ＡＤＣが過負荷であるかどうかを決定することができる。入力データ比率と出力データ比率との頻度を比較して、フレームエラーを検出することができる。フィードバックループ及びフィードフォワード経路は、クリッピング信号のために、又は、いくつかの最大許容範囲を超える信号のためにモニタすることもできる。エラー検出を設定して、エラーが生じた後に、又はエラーが発生寸前である場合に、対応する信号を有効にすることができる。

【００２８】
特定のエラー状態に対する応答は、エラーの類型によって変化する。エラーに対する応答は：

１）フィードバックループを開放するステップと；
２）フィードバックループを閉鎖／勾配づけるステップと；
３）電源トラッキング（ＰＳＴ）を固定するステップと；
４）ＰＳＴを平坦化するステップと；
５）ＰＳＥを固定するステップと；
６）ＰＳＥを強制的に１にするステップと；
を具えることができる。

【００２９】

ハードウェア設計

ＦＢ／ＦＦ保護システムは、ＡＤＣインタフェースを含めてＰＷＭデータ経路に沿った様々なチェックポイントをモニタしている。図２は故障検出器が例示のシステムに取り付けられる位置を示している。故障検出器のいずれかがエラー状態を検知した場合、ＦＢ／ＦＦ保護システムが応答する。一実施例においては、ＦＢ／ＦＦ保護システムはＤＳＰから分離しているが、ＤＳＰにより構成可能なプログラム可能なハードウェアエンティティである。いったんＤＳＰによってプログラムされると、ＦＢ／ＦＦ保護システムはＤＳＰ介入をほとんど伴わない保護を提供する。

【００３０】

図２は、フィードバック及びフィードフォワード保護を伴う、例示的なディジタルＰＷＭコントローラの構成を図示した機能ブロック図である。フィードバック／フィードフォワード保護制御ユニット（２１１）は、システム中の異なる点に配置された故障検出器（２１６，２１７，２１８，２１９，２２０）によって検出される入力故障信号（２１０）を処理している。この保護制御ユニット（２１１）は出力制御信号（２１２）を有効にすることによって検出した故障状態に応答している。

【００３１】

この実施例で検出できる入力故障信号は、データ経路クリッピング（２１６）と、フィードバックループクリッピング（２１８）と、変調器の停止（２１７）と、ＡＤＣ過負荷（２１９，２０８）と、ＡＤＣデータエラー（２０８）とを含んでいる。これらの状態に応答する出力制御信号（２１２）は、電源トラッキング（２０４）と、フィードバックループ（２０５）と、電源フィードフォワード経路（２０９）とに送られる。例えば、電源トラッキングのために行われる動作は、電源トラッキング（２０４）を平坦化又は固定化するステップと、電源フィードフォワード経路（２０９）用のゲインを固定又は強制的に１にするステップと、フィードバック経路（２０５）の開／閉ステップと、を含むことができる。

【００３２】

ＦＢ／ＦＦ保護システムへの入力は故障検出器からのエラー信号である。これらのエラー信号はローパスフィルタにかけられて、連続して多数のエラー事象が発生した場合にＦＢ／ＦＦ保護システムのみが応答するようにすることができる。例示的なシステムにおいては、入力はＡＤＣ過負荷と、ＡＤＣデータエラーと、ＰＷＭ停止と、フィードバックループクリッピングと、フォワード経路クリッピング信号とからなる。図３は一実施例におけるＦＢ／ＦＦ保護システムのハードウェア構成を示している。

【００３３】

図３は、フィードバック／フィードフォワード保護制御ユニットの構成を図示した機能ブロック図である。このユニットはこの保護制御に従事させる又は従事させない許可ユニット（３０１，３０５，３１０）と、連結フィルタ（３０２，３０６，３１１）と、制御ブロック（３０３，３０７，３１２）とから成る。故障状態信号（３００，３０９）は対応する保護が許可された場合、許可ユニットを通過するディジタル信号である。信号にローパスフィルタをかけて高周波数のグリッチを平坦化し、フィルタされた信号は制御ブロックに提供されて、行うべき適切な動作（３０４，３０８，３１３）を決定できる。

【００３４】

フィルタは単一ローパスフィルタである。この実施例における唯一の目的は、散発性故

障状態を除去することである。プログラム可能な遅延を用いて、ＰＳＴが平坦化される時間を与え、ＰＳＥが元のままにすることができる。更に、ループを再度閉鎖する前にフィードバックループを平坦化するのに用いることができる。

【００３５】

ハードウェア機能

ＦＢ／ＦＦ保護システムは異なる類型のエラーに対して異なった反応をする。ＦＢ／ＦＦ保護システム制御出力は、ａ）フィードバックループの開放／閉鎖、ｂ）電源トラッキングの固定／平坦化、ｃ）ＰＳＥの固定／強制的にＰＳＥを１にする、という３群に分割することができる。一実施例において、システムは、下記の方法：

１）フィードバックループの開放－内部でフィードバック経路を単に分離する；

２）ＰＳＴの固定－電源トラッキング（ＰＳＴ）を「固定すること」は、最終電源推定値（ＰＳＥ）を維持することを意味している。ＰＳＴを固定することにより、ＰＳＥは一定のままであり、従って起こりうる過負荷を防いでいる；

３）総てのエラーがＤＳＰによって除去された場合、ＰＳＴが再開し、ＦＢループはプログラムしたレベルまでゆっくりと勾配づけが戻される。ソフトウェアはエラー状態を読み取り、その位置を除くように動作を行う。いったんソフトウェアが実行されると、ＰＳＴが電源推定を再開できることによってフィードバックを再開し、フィードバックループは、ループゲインを例えば０から１まで徐々に増やして変えることにより、再度ゆっくりと閉鎖することができる；

４）ＰＳＥを強制的に１にする－ＰＳＦＦ又はＰＳＦがない場合、電源推定値は完全、すなわちゲイン＝１であると想定される。ＰＳＥを強制的に１にすることによって、ＰＳＦＦ及びＰＳＴは効果的に除去され、ＰＳＦＦ又はＰＳＴのどんなエラーもこれ以上信号に影響を与えない；

において対処することができる。

【００３６】

応答は、遭遇するエラーの類型に基づいて、一緒にグループ化することができる。エラーの類型は一般的に３つのカテゴリになる。これらのカテゴリは対応する応答と共に以下に示す。

【００３７】

１）下記のエラーの類型：

・ＰＷＭの永久停止－ＤＳＰにより除去されるまで固定

・フィードバックＡＤＣエラー

・フィードバックループクリッピング

・主要部の経路信号クリッピング

について、ＦＢ／ＦＦ保護システムは一般的に：

・フィードバックループを開放し；

・ＰＳＴを固定し；

・総てのエラーがＤＳＰによって除去された場合、ＰＳＴが再開されＦＢループはプログラムされたレベルまでゆっくりと勾配づけが戻される。

【００３８】

停止は、１）ＤＳＰにより除去されるまで固定し、２）各ＰＷＭスイッチ期間を除去し設定する、という２つの異なる方法で処理される。後者は本発明において必要とされ、ＦＢ／ＦＦ保護システムは、ＰＷＭ変調器においてサイクルごとに停止を取り扱うことができる。

【００３９】

フィードバックＡＤＣエラーは、ＡＤＣのクリッピング又はデータエラーである。ＡＤＣインタフェースは過負荷／オーバフローを示すパターンについてのＡＤＣ変調器出力を連続的にチェックしている。更にＡＤＣフレームエラーの入力及び出力のデータ比率をチェックしている。

【００４０】

フィードバックループクリッピングはシステムが不安定になる寸前の別の重要な指標である。多くのその他の因子が同様にこの問題に寄与する。

【００４１】

主要経路における過剰信号のクリッピングは更に問題を示している。

【００４２】

２）下記の類型のエラー：

・ＰＷＭ停止－各ＰＷＭスイッチ期間の除去及び設定

について、ＦＢ／ＦＦ保護システムは一般的に：

・フィードバックループを開放し；

・ＰＳＴを固定し；

・エラーが停止した場合、ＰＳＴが再開し、ＦＢループはプログラムされたレベルまでゆっくりと勾配づけが戻される。ＤＳＰ介入は必要ない。

【００４３】

３）下記の類型のエラー：

・電源フィードフォワード（ＰＳＦＦ）ＡＤＣエラー

について、ＦＢ／ＦＦ保護システムは：

・ＰＳＥを固定

・ＰＳＥを１に強制的にする

・何もしない

という３つのオプションを有している。

【００４４】

ＰＳＦＦブロックは、電源推定値を連続して平均するローパスフィルタを有している。標準的な動作において、瞬間推定値はＰＳＥに供給される。ＦＢ／ＦＦフィードバックシステムが有効にされた場合、ＰＳＥは平均値を取るか、強制的に１にされるかのいずれかである。

【００４５】

当該技術分野の当業者は、情報及び信号は様々な異なる技術や技法のいずれかを用いて表わされることを理解するであろう。例えば、上述を通じて参照されるデータ、情報、信号、ビット等は、電圧、電流、電磁波等によって表わされ、それらの組合せも含んでいる。情報及び信号は電線、金属トレース等を含む伝送媒体を用いて開示したシステムの素子間で通信することができる。

【００４６】

当業者は更に、ここに開示した実施例と関連して述べられた、様々な例示した論理ブロック、モジュール、回路、及びアルゴリズムステップは、電子工学のハードウェア、コンピュータソフトウェア、又は双方の組合せとして実装できることがわかるであろう。ハードウェアとソフトウェアのこの互換性をはっきりと図示するために、様々な例示的な素子、ブロック、モジュール、回路、及びステップは、それらの機能性に関して一般的に上に述べてきた。このような機能性がハードウェアあるいはソフトウェアとして実装されるかどうかは、特定のアプリケーション、及びシステム全体に課せられた設計制約に依存している。当該技術分野の当業者は各々の特定のアプリケーション用に変更した方法で、述べてきた機能性を実装することができ、このような実装の決定は、本発明の範囲から離脱して生ずると解釈すべきはない。

【００４７】

ここに開示した実施例と関連して述べられた、様々な例示した論理ブロック、モジュール、及び回路は、特定用途向け集積回路（ＡＳＩＣ）、利用者書き込み可能グリッド・アレイ（ＦＰＧＡ）、汎用プロセッサ、ディジタル信号プロセッサ（ＤＳＰ）又はその他の論理デバイス、離散ゲート又はトランジスタ論理、離散ハードウェア素子、又はここに述べた機能を行うように設計される、そのいずれかの組合せで実装し、実行することができる。

【００４８】

本発明によって提供することができる利益及び利点は、特定の実施例について上述してきた。これらの利益及び利点、並びにそれらに生じる又はより明らかになるいずれの要素又は制限も、いずれの又は総ての請求項の重大な、必要とされる、又は本質的な特徴として解釈すべきではない。ここに用いられるように、用語「具える（ｃｏｍｐｒｉｓｅｓ）」、「具えている（ｃｏｍｐｒｉｓｉｎｇ）」、又はその他の変形は、これらの用語に続く要素と制限を排他的でなく含んでいると解釈すべきであることを意図している。従って、一連の要素を具えるシステム、方法、又はその他の実施例はそれらの要素に限定されず、明白には列挙されず、述べられた実施例に固有ではないその他の要素を含むことができる。

【００４９】

本発明は特定の実施例に関して述べてきたが、実施例が例示であり、本発明の範囲はこれらの実施例に限定されないことを理解すべきである。上述した実施例に対する多くの変形、変更、追加及び改善が可能である。これらの変形、変更、追加及び改善は請求項で詳述されるような本発明の範囲内にあることが意図されている。

【図面の簡単な説明】

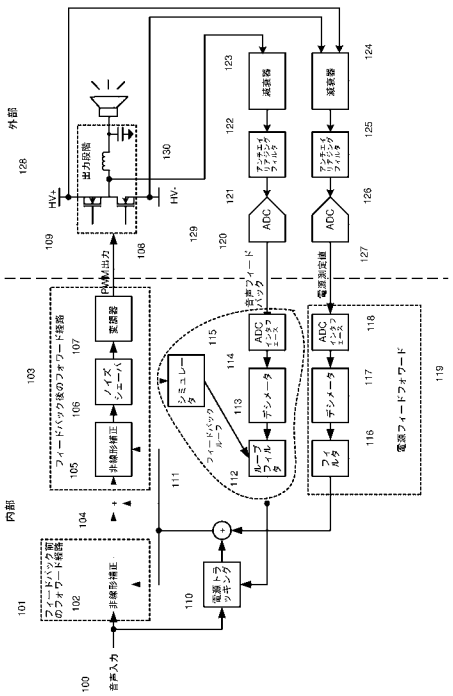
【００５０】

【図１】図１は、一実施例による音声フィードバック及び電源フィードフォワードの補正を伴う、ディジタルＰＷＭアンプシステムの異なるセクションを図示したブロック図である。

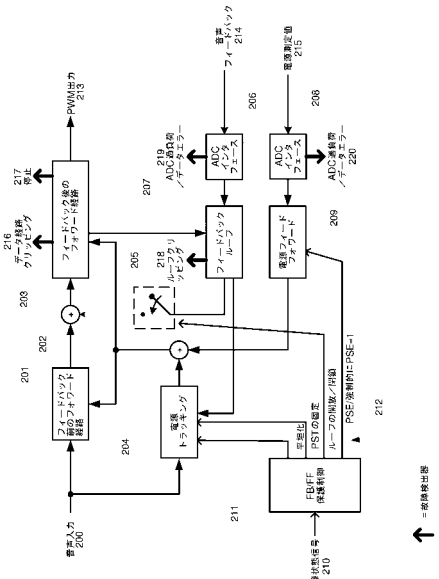
【図２】図２は、フィードバック及びフィードフォワード保護を伴う、例示的なディジタルＰＷＭコントローラの構成を図示した機能ブロック図である。

【図３】図３は、一実施例によるフィードバック／フィードフォワード保護制御ユニットの構成を図示した機能ブロック図である。

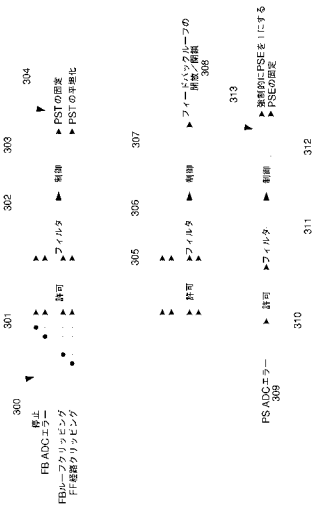
【図１】



【図２】



【図３】


300
停止
FB ADCエラー
FBループクリッピング
FF経路クリッピング
301
許可
302
フィルタ
303
制御
304
PSTの限度
PSTの平滑化
305
許可
フィルタ
制御
フィードバックループの
感度の低減
308
313
FS ADCエラー
309
許可
フィルタ
制御
強制的にFSEを1にする
FSEの固定
310
311
312
307

フロントページの続き

(72)発明者　コスト，マイケル，エイ．
アメリカ合衆国　テキサス州　７８６１３，シーダーパーク，マコードライブ　２２１３
(72)発明者　クレーブン，ピーター，ジー．
イギリス　プルバーロウ　アールエイチ２０　３イーピー，セイカム，ザ　ストリート，ウッドコテイジズ，２
(72)発明者　アンデルセン，ジャック，ビイ．
アメリカ合衆国　テキサス州　７８７５０，オースティン，リンウッドトレイル　６１２　エス．

審査官　安井　雅史

(56)参考文献　特表２００５－５０９３０６（ＪＰ，Ａ）
特開２００２－２７１４９７（ＪＰ，Ａ）
特開平０４－０９７６９２（ＪＰ，Ａ）
特開２００５－１９２０６９（ＪＰ，Ａ）
特開２００４－２１４７９３（ＪＰ，Ａ）
特開２００６－１８７００２（ＪＰ，Ａ）
特表２００６－５１７３５３（ＪＰ，Ａ）
特開平１０－１５３６３６（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
H03F　3/217
H03F　1/32
H03F　1/52