



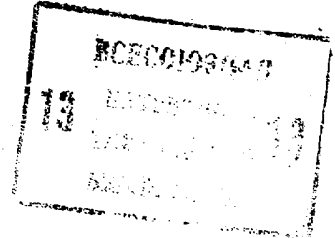
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1070585** A

3(5D) G 08 C 9/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3508126/18-24
(22) 11.11.82
(46) 30.01.84. Бюл. № 4
(72) В.И. Бирт
(53) 681.325(088.8)
(56) 1. Патент США № 3 878 488,
кл. 334 - 39, опублик. 1974.

2. Авторское свидетельство СССР
№ 935996, кл. G 08 C 9/00, 1980
(прототип).

(54)(57) 1. ПРЕОБРАЗОВАТЕЛЬ ПЕРЕМЕЩЕНИЯ В КОД, содержащий блок преобразования перемещения в частоту импульсов, выходы которого соединены с входами блока определения направления, первый и второй выходы которого соединены с первыми входами первого и второго блоков коммутации соответственно, два элемента ИЛИ, отличающийся тем, что, с целью расширения области применения, в него введены две группы умножителей частоты импульсов, первый и второй выходы блока определения направления соединены соответственно с первыми входами первого и второго элементов ИЛИ и с информационными входами первых умножителей частоты импульсов, выходы первого и второго блоков коммутации соединены с управляющими входами умножителей частоты импульсов первой и второй групп соответственно, выходы предыдущих умножите-

лей частоты импульсов, кроме последних в каждой группе, соединены с информационными входами последующих умножителей частоты импульсов и с соответствующими входами первого и второго элементов ИЛИ соответственно, выходы последних умножителей частоты импульсов первой и второй групп соединены с последними входами первого и второго элементов ИЛИ соответственно, выходы которых соединены с выходами преобразователя.

2. Преобразователь по п.1, отличающийся тем, что, умножитель частоты импульсов содержит триггер, сдвигающий регистр, блок элементов И и элемент ИЛИ, D-вход триггера соединен с управляющим входом умножителя частоты импульсов, выход триггера соединен с информационным входом сдвигающего регистра, выходы которого соединены с входами блока элементов И, выходы которого соединены с входами элемента ИЛИ, выход которого соединен с R-входом триггера и с выходом умножителя частоты импульсов, информационный вход умножителя частоты импульсов соединен со счетным входом триггера, тактовый вход умножителя частоты импульсов соединен со счетным входом сдвигающего регистра и с управляющим входом блока элементов И.

(19) **SU** (11) **1070585** A

Изобретение относится к устройствам, предназначенным для преобразования механических перемещений в электрические сигналы, в частности к устройствам, преобразующим величину углового перемещения в пропорциональное число импульсов, например, для цифрового управления частотой настройки радиоприемников.

Известно устройство, содержащее одну ручку настройки, блок преобразования углового перемещения в первую последовательность импульсов, скорость которой пропорциональна скорости вращения ручки настройки, узел сравнения скорости первой последовательности импульсов с первым и вторым заданными значениями скорости, узел образования второй и третьей последовательности импульсов, узел переключения на вход реверсивных счетчиков первой, второй или третьей последовательности импульсов в зависимости от скорости первой последовательности импульсов, с включенным в него блоком определения направления, соединенным с реверсивными счетчиками через две клеммы, одна из которых принимает от узла переключения импульсы для увеличения частоты настройки, а другая для уменьшения частоты настройки [1].

Недостатком данного преобразователя является невысокая точность из-за отсутствия непрерывной связи скорости изменения кода счетчиков со скоростью перемещения, поскольку вторая и третья последовательности импульсов воспроизводятся отдельными генераторами, частоты которых не связаны со скоростью перемещения.

Наиболее близким по технической сущности к предлагаемому является преобразователь перемещения в код, содержащий блок преобразования перемещения в частоту импульсов, которая пропорциональна скорости перемещения, выходы которого соединены с входами блока определения направления, первый и второй выходы которого соединены с первыми входами первого и второго блоков коммутации соответственно, два элемента ИЛИ, реверсивные счетчики и дополнительные элементы ИЛИ [2].

Недостатком указанного преобразователя является узкая область применения, обусловленная тем, что схема изменения коэффициента деления жестко связана многочисленными связями с реверсивным счетчиком и, следовательно устройство не может быть использовано в индикаторных устройствах для ускоренного перемещения маркера.

Цель изобретения - расширение области применения.

Поставленная цель достигается тем, что в преобразователь перемещения в код, содержащий блок преобразования перемещения в частоту импульсов, выходы которого соединены с входами блока определения направления, первый и второй выходы которого соединены с первыми входами первого и второго блоков коммутации соответственно, два элемента ИЛИ, введены две группы умножителей частоты импульсов, первый и второй выходы блока определения направления соединены соответственно с первыми входами первого и второго элементов ИЛИ и с информационными входами первых умножителей частоты импульсов, выходы первого и второго блоков коммутаций соединены с управляющими входами умножителей частоты импульсов первой и второй групп соответственно, выходы предыдущих умножителей частоты импульсов, кроме последних в каждой группе, соединены с информационными входами последующих умножителей частоты импульсов и с соответствующими входами первого и второго элементов ИЛИ соответственно, выходы последних умножителей частоты импульсов первой и второй групп соединены с последними входами первого и второго элементов ИЛИ соответственно, выходы которых соединены с выходами преобразователя.

Кроме этого, умножитель частоты импульсов содержит триггер, сдвигающий регистр, блок элемента И, элемент ИЛИ, D-вход триггера соединен с управляющим входом умножителя частоты импульсов, выход триггера соединен с информационным входом сдвигающего регистра, выходы которого соединены с входами блока элементов И, выходы которого соединены с входами элемента ИЛИ, выход которого соединен с R-входом триггера и с выходом умножителя частоты импульсов, информационный вход умножителя частоты импульсов соединен со счетным входом триггера, тактовый вход умножителя частоты импульсов соединен со счетным входом сдвигающего регистра и управляющим входом блока элементов И.

На фиг. 1 приведена структурная схема преобразователя перемещения в код; на фиг. 2 - временное расположение импульсов на входах умножителей ($\alpha 1$ или $\alpha 2$, $\beta 1$ или $\beta 2$, $\gamma 1$ или $\gamma 2$) и на выходах устройства ($\lambda 1$ или $\lambda 2$); на фиг. 3 - схема одного из умножителей частоты.

Преобразователь перемещения в код содержит блок 1 преобразования перемещения в частоту импульсов, которая пропорциональна скорости перемещения, блок 2 определения направления, блоки 3 и 4 коммута-

ции, умножители 5-7 частоты импульсов первой группы, первый элемент ИЛИ 8, умножители 9-11 частоты импульсов второй группы, второй элемент ИЛИ 12. Умножители 5-7, 9-11 частоты импульсов могут быть выполнены на линиях задержки с отводами, на сдвигающих регистрах и других устройствах, реализующих временную диаграмму умножения, показанную на фиг.2.

Схема одного из умножителей 5-7, 9-11 частоты импульсов на сдвигающих регистрах (фиг. 3) содержит триггер 13, сдвигающий регистр 14, блок 15 элементов И, элемент ИЛИ 16.

Преобразователь работает следующим образом.

Перемещение на входе блока 1 преобразуется в две последовательности импульсов на его выходах со сдвигом фаз в $1/4$ периода. Указанные последовательности импульсов поступают в блок 2 определения направления, который преобразует входные сигналы в последовательность импульсов на одном из выходов (первом или втором) в зависимости от направления перемещения, на другом выходе импульсы при этом отсутствуют. С первого выхода блока 2 импульсы, пропорциональные величине перемещения, поступают на первый вход первого умножителя 5 и на вход первого блока 3 коммутации.

При скорости последовательности импульсов ниже первого заданного значения управляющее напряжение на выходах блока 3 коммутации отсутствует и умножители первой группы отключены. При этом на выходе первого элемента ИЛИ 8 имеются импульсы перестройки, частота следования которых равна частоте следования импульсов с первого выхода блока 2. При скорости первичной последовательности выше первой заданной управляющее напряжение блока 3 коммутации разрешает прохождение импульсов через первый умножитель 5, и с его выхода импульсы, умноженные в X_1 раз, поступают на первый элемент ИЛИ 8 и на выходы устройства. При скорости первичной последовательности импульсов выше второй заданной управляющие напряжения блока 3 коммутации подключают два умножителя 5 и 6, их общий коэффициент умножения становится равным произведению собственных коэффициентов умножения, а с учетом сложения с первичной последовательностью импульсов в элементе ИЛИ 8 их число N на выходе устройства равно:

при малой скорости $V < V_1$, $N=n$, где n - первичное число импульсов; V_1 - первое пороговое значение скорости;

при $V_1 < V < V_2$, $N=nX_1+n$, где V_1, V_2 - пороговые значения скорости; X_1 - коэффициент умножения первого умножителя;

при $V > V_k$, $N=n(X_1 \cdot X_2 \cdot \dots \cdot X_{k+1})$, где k - число последовательно включенных умножителей.

При одинаковых коэффициентах перемножения умножителей

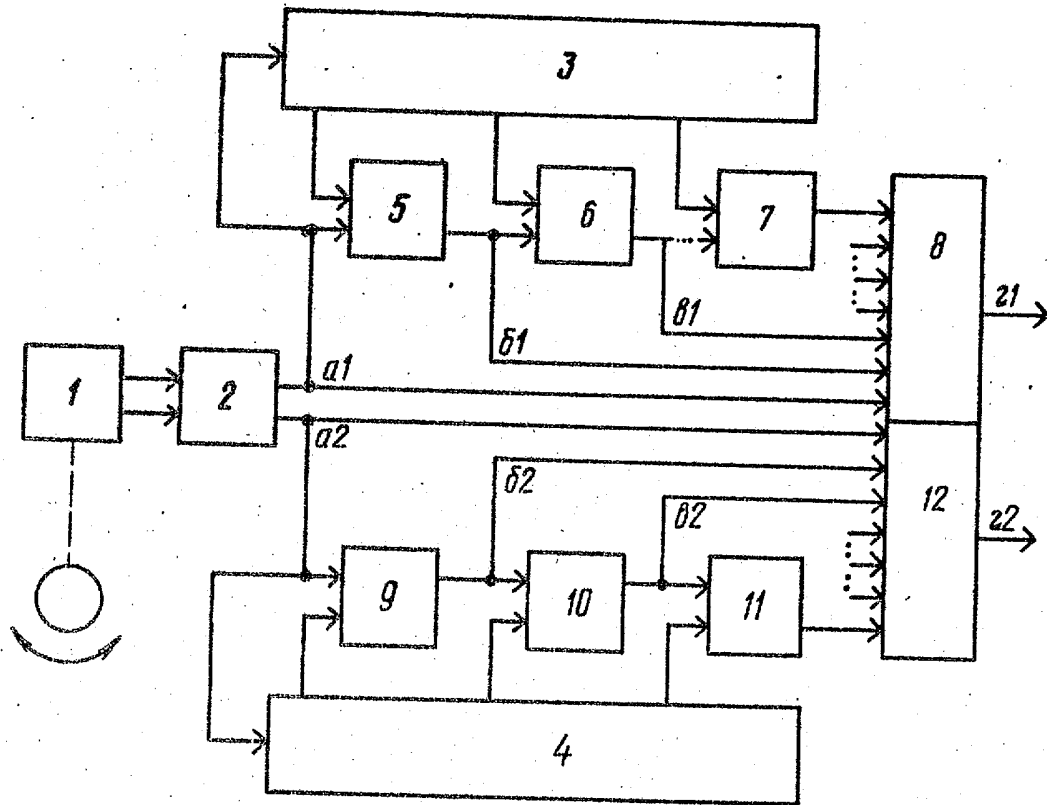
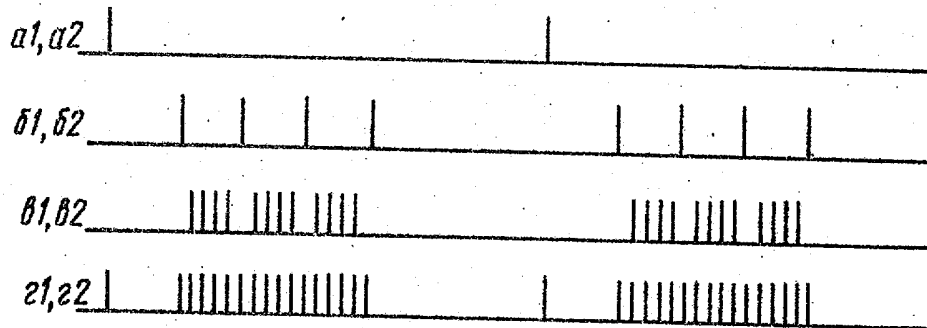
$$N = n(X^k + 1), \text{ при } V > V_k.$$

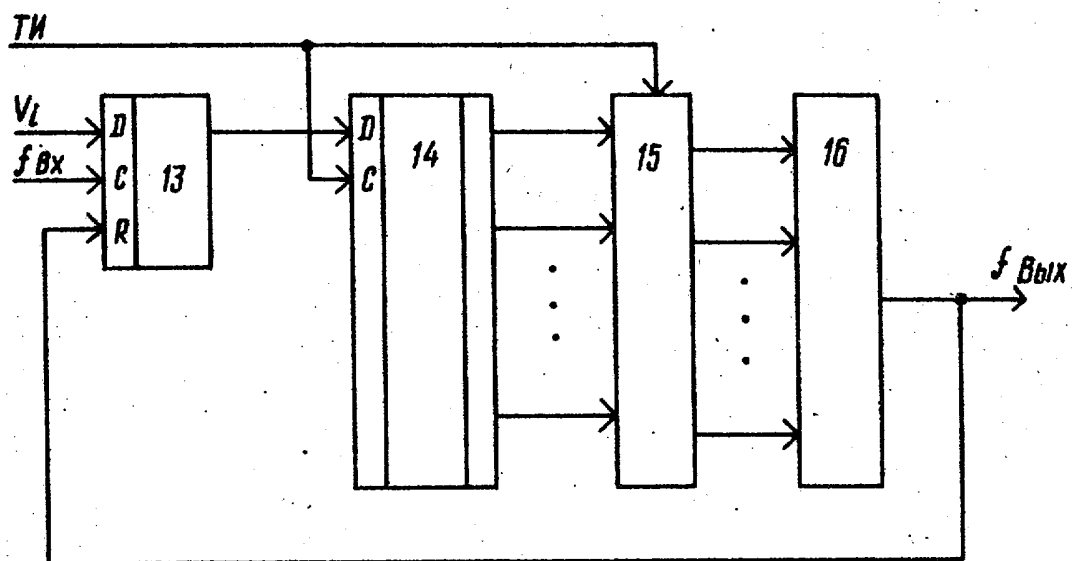
Аналогичным образом преобразователь работает при перемещении в противоположном направлении, когда в работе участвуют блок 4 коммутации, умножители 9-11, элемент ИЛИ 12.

Работа одного из умножителей 5-7, 9-11 на сдвигающем регистре (фиг.3) начинается при установке триггера 13 в единичное состояние входными импульсами с частотой $f_{\text{вх}}$ при наличии разрешения установки V_i , поступающего из блока 3 или 4 коммутации. Тактовыми импульсами (ТИ) производится запись логической единицы в сдвигающий регистр и ее последующее продвижение в нем. Одновременно тактовые импульсы поступают в блок 15 элементов И для совпадения на одной из них с единичным значением одного из выходов регистра 14.

Выделенные элементами И импульсы поступают на элемент ИЛИ 16 для суммирования. Первым же импульсом с выхода элемента ИЛИ 16 триггер 13 устанавливается в исходное состояние логического нуля, чем обеспечивается формирование и продвижение в регистре 14 одиночного импульса. На выходе элемента ИЛИ 16 формируется число импульсов, равное числу состояний сдвигающего регистра 14. Выходы элементов ИЛИ 8 и 12 обеспечивают возможность подключения устройства к реверсивному счетчику любого типа или к входу другого управляющего устройства, так как сигналы, поступающие с выходных клемм, необходимы и достаточны для пропорционального управления как при малой скорости перемещения, так и с умножением - при большой скорости перемещения.

Предлагаемое устройство имеет два входа и два выхода, что позволяет устанавливать его на входе устройства управления любого типа, производить наращивание умножения последовательным включением (каскадированием).

 $\Phi_{uz.1}$  $\Phi_{uz.2}$



Фиг.3

Редактор В. Петраш Составитель А. Сидоренко Корректор И. Муска
 Техред Ж. Кастелевич
 Заказ 11686/48 Тираж 569 Подписное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4