



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2007-0054719  
C30B 29/36 (2006.01) (43) 공개일자 2007년05월29일

(21) 출원번호	10-2007-7007696	(87) 국제공개번호	WO 2006/041659
(22) 출원일자	2007년04월04일	국제공개일자	2006년04월20일
심사청구일자	2007년04월04일		
번역문 제출일자	2007년04월04일		
(86) 국제출원번호	PCT/US2005/034351		
국제출원일자	2005년09월27일		

(30) 우선권주장 10/957,806 2004년10월04일 미국(US)

(71) 출원인 크리 인코포레이티드  
미국 노스 캐롤라이나 27703-8475 더럼 실리콘 드라이브 4600

(72) 발명자 파월 아드리안  
미국 27519 노스캐롤라이나주 카리 캐슬베리 크릭 코트 206  
브래디 마크  
미국 27510 노스캐롤라이나주 카르보로 올드 파예트빌 로드 222  
필리 슈테판 게오르그  
미국 27713 노스캐롤라이나주 더럼 라우렐 스프링스 드라이브100-123  
츠베트코프 발레리 에프.  
미국 27707 노스캐롤라이나주 더럼 멜버른 로드 4535  
레오나르트 로버트 타일러  
미국 27606 노스캐롤라이나주 랄레이 레이덴 레인 5204

(74) 대리인 유미특허법인

전체 청구항 수 : 총 38 항

(54) 낮은 나선 전위 밀도를 가지는 3인치 실리콘 카바이드웨이퍼

(57) 요약

약 3인치 이상의 직경과 약 2000 cm<sup>-2</sup> 미만의 1c 나선 전위(screw dislocation) 밀도를 가지는 고품질 단결정 실리콘 카바이드 웨이퍼를 개시한다.

특허청구의 범위

청구항 1.

고품질 단결정 실리콘 카바이드(SiC) 웨이퍼에 있어서,

약 3 인치 이상의 직경, 및 약  $2500 \text{ cm}^{-2}$  미만의 1c 나선 전위(screw dislocation) 밀도를 가지는 것을 특징으로 하는 단결정 실리콘 카바이드 웨이퍼.

## 청구항 2.

제 1항에 있어서,

상기 1c 나선 전위 밀도는 약  $2000 \text{ cm}^{-2}$  미만인 것을 특징으로 하는 단결정 실리콘 카바이드 웨이퍼.

## 청구항 3.

제 1항에 있어서,

4H 폴리타입을 가지며, 그 표면 상에  $2000 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 것을 특징으로 하는 실리콘 카바이드 웨이퍼.

## 청구항 4.

제 3항에 있어서,

상기 표면의 1c 나선 전위 밀도는, 1c 나선 전위 결함을 부각시키기 위한 식각을 진행한 후의 전체 1c 나선 전위의 개수를 나타내는 것을 특징으로 하는

고품질 반도체 전구체(precursor) 웨이퍼.

## 청구항 5.

제 4항에 있어서,

상기 표면의 1c 나선 전위 밀도는, 칼륨 수산화물(KOH) 용액에서 식각된 후의 전체 1c 나선 전위 수를 나타내는 것을 특징으로 하는

고품질 반도체 전구체 웨이퍼.

## 청구항 6.

제 1항에 있어서,

상기 1c 나선 전위 밀도는 약  $1500 \text{ cm}^{-2}$  미만인 것을 특징으로 하는 실리콘 카바이드 결정.

## 청구항 7.

제 1항에 있어서,

상기 1c 나선 전위 밀도는 약  $1200 \text{ cm}^{-2}$  미만인 것을 특징으로 하는 실리콘 카바이드 결정.

#### 청구항 8.

제 1항에 있어서,

상기 결정은 3C, 4H, 6H, 2H, 및 15R의 폴리타입으로 이루어지는 군에서 선택되는 하나의 폴리타입을 가지는 것을 특징으로 하는 실리콘 카바이드 결정.

#### 청구항 9.

고품질 반도체 전구체 웨이퍼에 있어서,

약 3 인치 이상의 직경을 가지는 실리콘 카바이드 웨이퍼를 포함하며,

상기 웨이퍼는 4H 폴리타입을 가지고,

상기 웨이퍼는 그 표면에 123,700개 미만의 1c 나선 전위를 가지는 것을 특징으로 하는

고품질 반도체 전구체 웨이퍼.

#### 청구항 10.

제 1항에 있어서,

4H 폴리타입을 가지며,

그 표면에 3족(Group III)-질화물층을 구비하는 것을 특징으로 하는 실리콘 카바이드 웨이퍼

#### 청구항 11.

제 10항에 있어서,

상기 3족-질화물층은, GaN, AlGaN, AlN, AlInGaN, InN, AlInN, 및 이들의 혼합물로 이루어지는 군에서 선택되는 것을 특징으로 하는 반도체 전구체 웨이퍼.

#### 청구항 12.

제 1항에 있어서,

상기 웨이퍼의 일부 영역들 위에, 복수 개의 반도체 장치 전구체들을 형성하는 복수 개의 3족-질화물 에피택시층들을 각각 구비하는 것을 특징으로 하는 실리콘 카바이드 웨이퍼.

#### 청구항 13.

제 1항에 있어서,

양쪽에 각각 제1 표면과 제2 표면을 가지는 벌크 단결정; 및

상기 실리콘 카바이드 기판 상에 위치하는 복수 개의 장치를 포함하며,

상기 장치의 각각은

제1 도전형(conductive type)을 이루면서 각각 소스(source), 채널(channel), 및 드레인(drain)을 형성하기에 적합한 도펀트(dopant) 원자 농도를 가지며, 상기 기판 상에 위치하는 에피택시(epitaxy)층;

상기 채널 영역 상에 위치하는 금속 산화물층; 및

상기 금속 산화물층 상에 위치하며, 바이어스(bias)가 인가되었을 때 활성 채널을 형성하기 위한 금속 게이트 집합을 포함하는 것을 특징으로 하는 웨이퍼.

#### 청구항 14.

제 1항에 있어서,

양쪽에 각각 제1 표면과 제2 표면을 가지는 벌크 단결정; 및

상기 실리콘 카바이드 기판 상에 위치하는 복수 개의 장치를 포함하며,

상기 장치의 각각은

상기 기판상에 위치하는 도전(conductive) 채널;

상기 도전 채널 상에 위치하는 소스와 드레인; 및

상기 도전 채널 상에서 상기 소스와 상기 드레인 사이에 위치하며, 바이어가 인가되었을 때 활성 채널을 형성하기 위한 금속 게이트 집합을 포함하는 것을 특징으로 하는 웨이퍼.

#### 청구항 15.

제 1항에 있어서,

양쪽에 각각 제1 표면과 제2 표면을 가지는 벌크 단결정; 및

상기 단결정 실리콘 카바이드 기판상에 위치하는 복수 개의 접합 전계 효과 (junction field-effect) 트랜지스터를 포함하는 것을 특징으로 하는 웨이퍼.

#### 청구항 16.

제 1항에 있어서,

양쪽에 각각 제1 표면과 제2 표면을 가지는 벌크 단결정; 및

상기 단결정 실리콘 카바이드 기판상에 위치하는 복수 개의 이종 전계 효과 (hetero field effect) 트랜지스터를 포함하는 것을 특징으로 하는 웨이퍼.

### 청구항 17.

제 1항에 있어서,

양쪽에 각각 제1 표면과 제2 표면을 가지는 벌크 단결정; 및

상기 단결정 실리콘 카바이드 기판상에 위치하는 복수 개의 다이오드를 포함하는 것을 특징으로 하는 웨이퍼.

### 청구항 18.

고품질 단결정 실리콘 카바이드 웨이퍼의 형성 방법에 있어서,

3 인치보다는 약간 큰 직경을 가지는 실리콘 카바이드 보울(boule)을 형성하는 단계;

상기 보울을 슬라이싱(slicing)하여, 각각의 표면상에 약  $2500 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 웨이퍼들을 형성하는 단계;

이어서 상기 웨이퍼들을 연마(polishing)하는 단계;

수산화칼륨(KOH) 용액에서 상기 연마된 웨이퍼를 식각하는 단계; 및

상기 식각된 웨이퍼의 표면 상의 1c 나선 전위의 개수를 세는 단계를 포함하는 방법.

### 청구항 19.

제 18항에 있어서,

상기 실리콘 카바이드 보울을 형성하는 단계는, 약  $2000 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 보울을 형성하는 것을 특징으로 하는 방법.

### 청구항 20.

제 18항에 있어서,

상기 실리콘 카바이드 보울을 형성하는 단계는, 약  $1500 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 보울을 형성하는 것을 특징으로 하는 방법.

### 청구항 21.

제 18항에 있어서,

상기 실리콘 카바이드 보울을 형성하는 단계는, 약  $1200 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 보울을 형성하는 것을 특징으로 하는 방법.

## 청구항 22.

제 18항에 있어서,

상기 KOH 용액에서 상기 연마된 웨이퍼를 식각하는 단계는, 상기 웨이퍼를 약 10  $\mu\text{m}$  이상의 깊이로 식각하는 것을 특징으로 하는 방법.

## 청구항 23.

시드를 이용한 승화 시스템에서 실리콘 카바이드의 고품질 벌크 단결정을 제조하는 방법에 있어서,

약 3 인치 이상의 직경을 가지며, 그 표면 상에 약 2000  $\text{cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 실리콘 카바이드 보울을 성장시키는 단계; 및

상기 실리콘 카바이드 보울을 웨이퍼들로 슬라이싱하는 단계를 포함하며,

상기 웨이퍼의 각각은 그 표면 상에 약 2000  $\text{cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 것을 특징으로 하는 방법.

## 청구항 24.

제 23항에 있어서,

상기 실리콘 카바이드 웨이퍼를 연마하는 단계를 더 포함하는 것을 특징으로 하는 방법.

## 청구항 25.

제 24항에 있어서,

상기 연마된 실리콘 카바이드 웨이퍼를 시드(seed) 홀더에 부착하는 단계;

상기 시드 홀더를 도가니 내에 위치시키는 단계;

실리콘 카바이드 원료 분말을 상기 도가니 내에 위치시키는 단계;

상기 도가니를 진공으로 하여 주위 공기 및 불순물을 제거하는 단계;

상기 도가니를 불활성 기체의 압력 하에 두는 단계;

상기 시스템을 실리콘 카바이드의 성장 온도로 가열시키는 단계; 및

실리콘 카바이드 성장을 시작하기 위해 압력을 낮추는 단계를 더 포함하는 것을 특징으로 하는 방법.

## 청구항 26.

제 23항에 있어서,

상기 실리콘 카바이드 보울을 웨이퍼들로 슬라이싱하는 단계는, 결정 성장 축을 따라서 기계적 슬라이싱을 하는 것을 특징으로 하는 방법.

### 청구항 27.

제 23항에 있어서,

상기 실리콘 카바이드 보울을 성장시키는 단계는, 시드를 이용한 실리콘 카바이드의 승화 성장인 것을 특징으로 하는 방법.

### 청구항 28.

제 23항에 있어서,

상기 실리콘 카바이드 보울을 성장시키는 단계는, 3C, 4H, 6H, 2H, 및 15R의 폴리타입으로 이루어지는 군에서 선택되는 하나의 폴리타입을 가지는 보울을 성장시키는 것을 특징으로 하는 방법.

### 청구항 29.

제 23항에 있어서,

상기 실리콘 카바이드 시드를 시드 홀더에 부착하는 단계는, 상기 시드를 흑연 시드 홀더 상에 위치시키는 것을 포함하며, 시드 홀더 상의 실리콘 카바이드 시드를 도가니 내에 위치시키는 상기 단계는, 상기 시드를 흑연 도가니에 위치시키는 것을 특징으로 하는 방법.

### 청구항 30.

제 23항에 있어서,

상기 도가니 내의 상기 불활성 기체의 압력을 약 400 torr 이상으로 높이고, 상기 온도를 약 1900°C 아래로 낮추어서, 성장을 중지시키는 단계를 더 포함하는 것을 특징으로 하는 방법.

### 청구항 31.

제 23항에 있어서,

상기 도가니를 불활성 기체의 압력 하에 두는 단계는, 희가스(noble gas), 질소(N<sub>2</sub>), 및 이들의 혼합물로 이루어지는 군에서 선택되는 불활성 기체를 도입하는 것을 특징으로 하는 방법.

### 청구항 32.

제 23항에 있어서,

상기 시스템을 실리콘 카바이드의 성장 온도로 가열시키는 단계는, 약 1900 내지 2500 °C의 온도로 가열시키는 것을 특징으로 하는 방법.

### 청구항 33.

제 23항에 있어서,

상기 시드를 이용한 승화 시스템에 도펀트 기체를 도입하여 상기 실리콘 카바이드 단결정에 도펀트를 투입시키는 것을 특징으로 하는 방법.

### 청구항 34.

제 23항에 있어서,

상기 결정 성장 공정을 완료한 후에, 상기 결정을 열처리(anneal)하는 단계를 더 포함하는 것을 특징으로 하는 방법.

### 청구항 35.

제 23항에 있어서,

상기 실리콘 카바이드 웨이퍼를 시드 홀더에 부착하는 단계는 약  $1200 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 실리콘 카바이드 시드 웨이퍼를 부착하는 것을 특징으로 하는 방법.

### 청구항 36.

제 18항 또는 제 24항에 있어서,

상기 웨이퍼를 연마하는 단계는 화학기계적 연마(CMP)인 것을 특징으로 하는 방법.

### 청구항 37.

제 24항에 있어서,

상기 연마 된 실리콘 카바이드 웨이퍼를 수산화칼륨(KOH) 용액에 의해 식각하는 단계를 더 포함하는 방법.

### 청구항 38.

제 23항에 있어서,

상기 실리콘 카바이드 보울을 웨이퍼들로 슬라이싱하는 단계는, 상기 실리콘 카바이드 보울을 약 0.5 mm의 두께를 가지는 웨이퍼들로 슬라이싱하는 것을 특징으로 하는 방법.

명세서

기술분야

본 발명은 낮은 결함 밀도를 가지는 실리콘 카바이드 및 반도체 용도를 위한 전구체로서의 사용에 관한 것이며, 또한 대형 고품질 실리콘 카바이드 단결정의 시드를 이용한 승화 성장에 관한 것이다.

## 배경기술

실리콘 카바이드는 최근 수년 동안 다양한 전자 장치 및 목적을 위해서 반도체 재료로서 사용되어 왔다. 실리콘 카바이드는 그 물리적 강도와 높은 화학적 내구성으로 인해 매우 유용하다. 실리콘 카바이드는 또한, 방사선에 대한 내구성, 높은 절연-파괴(breakdown) 전기장, 상대적으로 넓은 밴드갭, 높은 전자 포화 드리프트(drift) 속력, 고온 작동, 및 스펙트럼 상의 청색, 보라색, 자외선 영역에서 고에너지 포톤(photon)의 흡수와 방출 등의 우수한 전자적 특성을 가진다.

단결정 실리콘 카바이드는 종종 시드를 이용한 승화 성장 방법에 의해서 제조된다. 일반적인 실리콘 카바이드 성장 방법에서, 시드 결정 및 원료 분말이 함께 반응 도가니에 투입되고, 상기 도가니는 상기 원료의 승화 온도로 가열되어, 상기 원료와 이에 비해 상대적으로 온도가 낮은 시드 결정 사이에 열 구배를 형성한다. 상기 열 구배는 상기 재료가 상기 원료로부터 상기 시드를 향해 증기 상(phase)으로 이동하도록 하여, 상기 시드 상에 응축되어 벌크 결정 성장이 일어나도록 한다. 이러한 방법은 물리적 증기 이송(PVT) 방법으로도 표현된다.

일반적인 실리콘 카바이드 성장 기술에서, 상기 도가니는 흑연으로 만들어지며, 코일유도(induction) 방식 또는 저항 방식에 의해 가열된다. 여기서, 상기 도가니에는 코일 및 절연물이 적절하게 배치되어 상기의 요구되는 열 구배를 형성하고 조절하게 된다. 상기 원료 분말은 상기 시드와 마찬가지로 실리콘 카바이드이다. 상기 도가니는 수직으로 배향되고, 하부 영역에 원료 물질을 구비하며, 상기 시드는 상부 영역에 일반적으로 시드 홀더 상에 배치된다. 이러한 내용은, 미국 특허 제 4,866,005 (재등록번호 Re34,861)에 기재되어 있다. 원용된 특허의 내용은 한정적이라기보다는, 최근의 시드를 이용한 승화 성장 방법에 대한 예시적 기술이다.

본 발명은, 동시 계류 중이고 함께 양도된 미국 출원 공개번호 제2005014564호, 제20050022724호, 제20050022727호, 및 제20050164482호와도 역시 관련된다.

실리콘 카바이드 벌크 결정 내의 구조적 결함의 밀도는 근래에 지속적으로 감소하고 있지만, 상대적으로 높은 결함 밀도가 여전히 나타나고 있으며, 제거하는 것도 어려운 것으로 밝혀져 왔다. 그 예로, Nakamura 등이 2004년 8월 26일에 발표한 "Ultra high quality silicon carbide single crystals, Nature, Vol. 430, page 1009"이 있다. 이러한 결함들은 상기 기판 상에 형성되는 장치의 성능을 제한하거나, 심지어는 장비로서 사용할 수 없게 하는 심각한 문제점을 야기한다. 대형 벌크 단결정 실리콘 카바이드를 제조하기 위한, 현재의 시드를 이용한 승화 방법은 상기 실리콘 카바이드 결정의 성장 표면상에 기대보다 높은 결함 밀도를 야기한다. 높은 결함 밀도는, 상기 결정 위나 상기 결정으로부터 제조되는 기판 위에 제조되는 장치의 성능을 제한하는 심각한 문제점을 야기할 수 있다. 예컨대, 상업적으로 이용되는 실리콘 카바이드 웨이퍼에서의 일반적인 마이크로파이프(micropipe) 결함 밀도는 평방센티 미터( $\text{cm}^2$ ) 당 100개의 차수(order)일 수 있다. 하지만, 실리콘 카바이드에 형성되는 메가와트(megawatt) 장치는  $0.4 \text{ cm}^{-2}$  차수의 결함이 없는 영역을 필요로 한다. 그러므로 고전압, 고전류 적용 제품을 위한 대형 표면적 장치의 제조에 사용되는 대형 단결정을 얻는 것은 노력을 투자할 만한 목표로 남아 있다.

비록 낮은 결함 밀도의 실리콘 카바이드의 소형 샘플들이 나오고는 있지만, 실리콘 카바이드의 보다 폭넓은 상용화를 위해서는 보다 큰 샘플, 특히 보다 큰 웨이퍼가 필요하다. 비교를 하자면, 100mm(4인치) 실리콘 웨이퍼는 1975년 이래로 상용화 되었고, 150mm(6인치) 실리콘 웨이퍼는 1981년부터 상용화 되었다. 갈륨비소(GaAs)도 4인치 및 6인치 웨이퍼 모두 상용화 되었다. 그러므로 50mm(2인치) 및 75mm(3인치) 실리콘 카바이드 웨이퍼의 상용화는 이들 다른 재료에 비해 뒤쳐진 것이며, 보다 폭넓은 범위에서의 장치 및 응용 제품에서의 채택이나 사용에 대한 제한 요인이 된다.

나선 전위(screw dislocation), 특히 1c 나선 전위는, 시드를 이용한 실리콘 카바이드 결정의 형성 공정에서 발생하여 증식하는, 전형적인 결함이다. 다른 결함으로 관통 전위(threading dislocation), 육각 공공(hexagonal void), 및 마이크로파이프(micropipe) 등이 있다. 이러한 결함들이 상기 실리콘 카바이드 결정 내에 남으면, 상기 결정 상에서 성장하여 제조되는 장치는 이들 결함을 내재하게 될 수 있다.

특정 결함의 성질 및 설명은 결정 성장 기술에 있어서 일반적으로 잘 알려져 있다. 특히, 나선 전위는 그 버거스 벡터 (Burgers vector)가 방향 벡터와 평행한 전위로 정의된다. 원자 단위로 보면, 형성되는 전위는 일반적인 나선형 계단의 형태를 나타낸다. 많은 수의 나선형 전위의 존재는 또한 마이크로파이프 및 육각 공공과 같은 다른 결함의 존재를 유발할 수 있다.

마이크로파이프는, 그 버거스벡터가 c-축을 따라서 위치하며 가운데가 비어 있는, 초나선(super-screw) 전위이다. 마이크로파이프는 종종 3개 또는 그 이상의 나선 전위의 집합으로부터 형성된다. 마이크로파이프의 생성에 대해서 많은 원인이 제시되거나 확인되었다. 이들 원인으로서는, 과도하게 함유된 실리콘이나 탄소 등의 재료, 금속 퇴적물과 같은 외부 불순물, 경계 결함(boundary defect), 및 부분 전위의 이동이나 미끄러짐 등이 있다. 참조 문헌으로, Powell 등의 "Growth of Low Micropipe Density SiC Wafers, Materials Science Forum, Vols. 338-340, pp 437-440 (2000)"이 있다.

육각 공공은 결정 내에서 평평한 육각 관 형태를 가지는 공동(cavity)이며, 종종 그 아래에 속이 빈 관(hollow tube) 형태를 가지기도 한다. 몇가지 증거에 의하면 마이크로파이프는 육각 공공과 관련되어 있다. 상기 결함들에 대한 최근의 논의들이 Kuhr 등의 "Hexagonal Voids And The Formation Of Micropipes During SiC Sublimation Growth, Journal of Applied Physics, Volume 89, No. 8, page 4625 (2001년 4월)"에 기재되어 있으며, 이는 한정하기 위한 것이 아니라 예시를 위한 것이다.

또한, 실리콘 카바이드 벌크 단결정에서 표면 결함의 존재는 단일한 폴리타입(polytype)을 가지는 결정 성장을 방해할 수 있다. 실리콘 카바이드에 있어서 150개의 가능한 폴리타입은 특별한 어려움을 야기한다. 이들 폴리타입의 다수는 매우 유사하여, 종종 미소한 열역학적 차이에 의해 구분된다. 상기 결정을 통하여서 원하는 폴리타입의 일관성을 유지하는 것은, 시드를 이용한 승화 시스템에서 대형 실리콘 카바이드 결정을 성장시키는 데 있어서의 어려움들 중 하나일 뿐이다. 표면 결함이 존재하면, 원하는 폴리타입을 유지하며 막을 형성하기 위한 폴리타입 정보가 상기 결정 표면 위에서 충분하지 않게 된다. 상기 성장하는 결정의 표면 상에서 폴리타입의 변화는 더욱 많은 표면 결함을 형성하는 원인이 된다.

최근의 연구에 의하면, 시드를 이용한 승화 방법에서 제조되는 벌크 결정 내의 문제점들은 상기 시드 자체 및 상기 시드를 물리적으로 처리하는 방식으로부터 기인할 수 있다. 이에 대해서는 Sanchez 등의 "Formation Of Thermal Decomposition Cavities In Physical Vapor Transport Of Silicon Carbide, Journal of Electronic Materials, Volume 29, No. 3, page 347 (2000)"에 기술되어 있다. Sanchez는 페이지 347에서 "[0001] 축과 실질적으로 평행하게 정렬된 초나선 전위의 중심부에 형성되며, 0.1 $\mu\text{m}$  내지 5 $\mu\text{m}$ 의 범위의 직경을 가지는 실린더 형태의 공공"을 표현하기 위해 "마이크로파이프"라는 용어를 사용하였다. Sanchez는 직경 5 $\mu\text{m}$  내지 100 $\mu\text{m}$ 의 상대적으로 큰 공공은 "열적 분해 공동(thermal decomposition cavity)"으로 표현하였고, 마이크로파이프와 열적 분해 공동은 다른 원인에 의해서 발생한다는 의견을 제시하였다.

따라서, 제조되는 결정 내의 전체 결함 개수를 줄이기 위해서, 시드를 이용한 승화 시스템에서 형성되는 결정 내에 낮은 1c 나선 전위 결함 수준을 가지는 대형 고품질 벌크 단결정 실리콘 카바이드를 제조하는 것이, 기술적 및 상업적 목표로 계속하여 남아 있다.

### 발명의 상세한 설명

본 발명의 일 실시예는, 약 3 인치 이상의 직경과 약 2000  $\text{cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 고품질 단결정 실리콘 카바이드 웨이퍼이다.

본 발명의 다른 실시예는, 약 3 인치 이상의 직경과 약 2500  $\text{cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 실리콘 카바이드 반도체 전구체 웨이퍼이다.

본 발명의 또 다른 실시예는, 시드를 이용한 승화 성장 시스템에서, 약 3 인치 이상의 직경과 약 2500  $\text{cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 고품질 단결정 실리콘 카바이드 웨이퍼를 이용하는 방법이다.

본 발명의 또 다른 실시예는, 약 3 인치 이상의 직경과 약 2500  $\text{cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 실리콘 카바이드 단결정 시드 상에 제조된 복수 개의 전력 장치(power device)이다.

## 실시예

본 발명은 고품질 실리콘 카바이드 웨이퍼에 관한 것이다. 특히, 본 발명은 시드를 이용한 승화 방법을 사용하는 웨이퍼의 성장을 개선하기 위한 몇 가지 기술을 포함한다.

본 발명의 일 실시예는, 약 3 인치 이상의 직경과 약  $2000 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 고품질 단결정 실리콘 카바이드 웨이퍼이다. 상기 1c 나선 전위 밀도는 바람직하게는  $1500 \text{ cm}^{-2}$  미만이며, 가장 바람직하게는  $1000 \text{ cm}^{-2}$  미만이다. 상기 실리콘 카바이드 단결정의 폴리타입은 바람직하게는 3C, 4H, 6H, 혹은 15R이다.

시드 결정의 직경 및 두께의 비례하는 크기를 고려함에 있어서, 백분율(percentage), 분율(fraction), 혹은 비율(ratio)로 표시되던 간에, 본 발명에 의해 제시되는 개선에 대한 내용에 있어서, 이들의 비(proportion)는 본 명세서에 기재된 상대적으로 큰 직경의 시드 결정에 대한 내용에 있어서 독창적인 의미를 가지는 것으로 이해되어야 할 것이다.

따라서 어떤 실시예에서는, 본 발명은 본 명세서에서 상기 결정의 절대값을 포함하는 방식의 적절한 실시예로 기재되고 특허 청구가 된다. 상기 결정의 절대값은, 대개 직경과 관련해서, 2인치, 3인치 및 100mm 직경의 단결정이 바람직하다.

도 1은 본 발명의 실시예에 따른 웨이퍼의 도표이다. 대략적으로 세었을 때, 본 실시예의 웨이퍼의 평균 1c 나선 결함 밀도는  $1190 \text{ cm}^{-2}$ 였다. 도1에 도시한 바와 같이, 본 발명의 실시예에 따르는 결정의 측정 가능한 지역은  $1190 \text{ cm}^{-2}$  미만의 결함 밀도를 나타내며, 어떤 경우에는  $500 \text{ cm}^{-2}$  미만이다. 그러므로 본 명세서에서 사용된 것과 같이, "미만의"라는 표현은 측정된 값 및 예측 값을 다 포함한다. 도 1에서 도시한 측정된 양상 외에, 어떤 결정에서는 훨씬 더 적은 결함을 나타낼 것으로 예상된다. 그 결과, 본 명세서에서 사용되는 "미만의"라는 표현은 500 내지  $2500 \text{ cm}^{-2}$ 와 같은 범위를 포함한다. 하지만 이에 한정되지는 않는다.

본 발명의 다른 실시예는 고품질 반도체 전구체 웨이퍼이다. 상기 웨이퍼는 약 3 인치 이상의 직경과 그 표면 상에 약  $2500 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는, 4H 폴리타입의 실리콘 카바이드 웨이퍼이다. 전체 1c 나선 전위의 수는 1c 나선 전위 결함을 부각시키기 위해 수행되는 식각 후의 표면상의 전체 1c 나선 전위 수를 표현한다. 상기 식각은 바람직하게는 수산화칼륨(KOH) 용액에 의한 식각이다.

본 발명의 또 다른 실시예는, 약 3 인치 이상의 직경과, 그 표면 상에 약 123,700개 미만의 1c 나선 전위를 가지는, 4H 폴리타입의 실리콘 카바이드 고품질 반도체 전구체 웨이퍼이다. 여기서도, 상기 표면 1c 나선 전위는 상기 표면상의 전체 1c 나선 전위의 수를 표현하며, 수산화칼륨 용액 식각 이후의 상태이다.

도 2에 개략적으로 도시한 본 발명의 다른 실시예는, 약 3 인치 이상의 직경과, 그 표면 상에  $2500 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는, 4H 폴리타입의 고품질 실리콘 카바이드 반도체 전구체 웨이퍼(4)이다. 상기 웨이퍼는 그 표면 위에 위치하는 3족 질화물(Group III-nitride)층(6)을 추가적으로 구비한다. 상기 3족 질화물층(6)은 바람직하게는 GaN, AlGaN, AlN, AlInGaN, InN, 및 AlInN 중의 하나 이상이다.

3족 질화물의 성장 특성 및 전자 특성은 당업계에 일반적으로 잘 알려져 있다. 실리콘 카바이드 기판 상의 3족 질화물층은 발광 다이오드(LED)의 특정 타입의 기본적인 형태이다. 다른 바람직한 요소들 중에서, 3족 원소의 원자분율(예컨대  $\text{In}_x\text{Ga}_y\text{N}_{1-x-y}$ )은 그 범위 내의 조성물의 밴드갭을 조정하며, 이에 따라 발광 진동수를 조정하며, 그 결과로 상기 발광 다이오드의 색을 조정한다.

도 3을 참조하면, 본 발명은, 약 3 인치 이상의 직경과, 그 표면 상에 약  $2500 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 실리콘 카바이드 시드(9) 상의 복수 개의 실리콘 카바이드 반도체 장치 전구체(8)이다. 상기 웨이퍼는 추가적으로 상기 웨이퍼의 일부 영역 상에 복수 개의 개별적인 3족 질화물 에피택시층(10)을 구비한다. 바람직한 3족 질화물 에피택시 층은 GaN, AlGaN, AlN, AlInGaN, InN, 및 AlInN 중에서 개별적으로 선택된다.

본 발명의 다른 실시예는 시드를 이용한 승화 성장 시스템에서 고품질 벌크 단결정 실리콘 카바이드를 생산하는 방법이다. 개선된 특징은 약 3 인치 이상의 직경과 약  $2500 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 실리콘 카바이드 보울(boule)

을 성장하는 것을 포함하며, 이후 상기 실리콘 카바이드 보울을, 바람직하게는 기계적으로, 얇게 절단하여 웨이퍼로 만들게 되며, 여기서 각 웨이퍼는 그 표면 상에 약  $2500 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가진다. 상기 웨이퍼의 두께는 바람직하게는 약 0.5mm이다.

이후 상기 실리콘 카바이드 웨이퍼를 연마하고 식각하는 것이 바람직할 수 있다. 바람직한 연마 방법은 화학기계적 연마(CMP)이고, 바람직한 식각은 KOH 용액을 이용한 식각이다. 상기 식각은 상기 표면의 결함을 부각시키기 위해 수행되며, 시드를 이용한 승화법에서의 전구체 단계에서는 불필요하다. 그러므로 승화 성장은 일반적으로, 식각은 되지 않고 연마만 진행된 시드 상에서 수행된다.

당업계에서 공지된 바와 같이, 상기 실리콘 카바이드 보울은 바람직하게는 시드에 의한 승화 시스템에서 성장한다. 상기 보울이 웨이퍼로 얇게 절단된 후에, 상기 웨이퍼는 다시 단결정 실리콘 카바이드의 시드 승화 성장에서의 시드로 사용될 수 있다.

본 명세서의 배경 기술에서 진술한 것과 같이, 실리콘 카바이드의 시드를 이용한 승화 성장의 일반적인 방식은 수년 동안 잘 설정되어 왔다. 또한, 결정 성장에 대한 당업자는, 특히 실리콘 카바이드와 같은 어려운 재료 시스템에 있어서, 주어진 기술의 세부적인 것들은, 대응되는 환경에 따라서, 변경할 수 있거나 변경될 것이라는 것을 인식할 것이다. 따라서 본 명세서는, 본 기술의 당업자가 부가적인 실험 없이도 본 명세서의 기재를 토대로 본 발명의 개선 사항을 수행할 수 있게 하려는 인식 하에, 일반적이고 도식적인 방식으로 매우 적절히 기재되었다.

본 발명을 기재함에 있어서, 많은 기술들이 개시됨을 이해할 수 있을 것이다. 이들 각각은 개별적으로 장점을 가지며, 이들 각각은 하나 이상과 결합하여 사용될 수도 있으며, 또 어떤 경우에는, 모든 개시된 기술들이 결합하여 사용될 수도 있다. 따라서 명료한 기재를 위해서, 본 명세서에서는 불필요하게, 개별 단계의 모든 가능한 조합을 반복하는 것은 자제하였다. 그럼에도 불구하고, 본 명세서 및 특허청구범위는 본 발명과 특허청구범위의 범주 내의 모든 조합을 포함하고 있다는 전체 하에 이해되어야 할 것이다.

도 4는 본 발명의 유용한 실시예에 따르는 시드를 이용한 승화 시스템의 개략적인 단면도이다. 상기 시스템은 개략적으로 도면번호 12로 도시된다. 매우 전형적인 시스템에 있어서, 상기 시스템(12)은 흑연 서셉터(susceptor) 혹은 도가니(14)를 포함하며, 복수 개의 유도(induction) 코일(16)을 구비하여, 전류가 코일(16)을 통하여 인가되면 상기 서셉터(14)를 가열한다. 이 대신에, 어떤 시스템에서는 저항 가열 방식을 적용한다. 결정 성장 기술에 대한 당업자들은, 상기 시스템은 특정한 환경(예컨대, 수냉식 석영 용기)에 의해 포함될 수도 있음을 이해할 수 있을 것이다. 추가적으로, 상기 서셉터(14)와 소통되는 하나 이상의 유입구 및 배출구(미도시함)가 상기 시드를 이용한 승화 시스템(12)에 포함된다. 하지만, 상기의 추가적인 구성 요소들은 본 발명과 상대적으로 덜 관련되며, 도면 및 기재를 간명하게 하기 위해서 본 명세서에서는 생략되었다. 추가적으로, 당업자들은 본 명세서에 기재된 실리콘 카바이드 승화 시스템이 상업적으로 이용가능하며, 필요에 따라 혹은 적절하게 일반적 방식으로 구축될 수 있음을 인식할 것이다. 따라서 당업자들은 부가적인 실험 없이도 상기 구성 요소들을 선택하거나 설계할 수 있다.

일반적으로, 상기 서셉터(14)는 도 4에 그 일부가 도시된 절연체(18)에 의해 둘러싸인다. 비록 도 4는 상기 절연체를 그 크기 및 위치가 일반적으로 일반되게 도시하였지만, 본 기술의 당업자에게 있어서 상기 절연체(18)의 위치 및 양은 요구되는 열 구배를 상기 서셉터(14)를 따라서 축 방향 및 방사형으로 제공하기 위해 사용될 수 있음은 자명할 것이다.

상기 서셉터(14)는 실리콘 카바이드 분말 원료(20)를 담은 하나 이상의 부분을 포함한다. 상기 분말 원료(20)는 실리콘 카바이드의 시드를 이용한 승화 성장 기술에 있어서, 비록 배타적은 아니지만, 가장 일반적으로 사용된다. 도 4는 상기 분말 원료(20)가 상기 서셉터(14)의 하부 영역에 담겨 있는 것으로 도시하고 있으며, 이것은 일반적인 배치의 하나이다. 다른 익숙한 변경으로, 일부 시스템은 상기 원료 분말을 수직의 실린더형 배치로 투입하고, 여기서 상기 원료 분말은 서셉터(14) 내부에서 도 4에서 도시한 배치보다 더 큰 영역을 둘러싸게 된다. 본 명세서에 기재한 본 발명은 상기 두 형태의 장치를 적절히 사용하여 수행할 수 있다.

실리콘 카바이드 시드는 도면 번호 22로 도시되며, 일반적으로 상기 서셉터(14)의 상부에 장착된다. 상기 시드는 바람직하게는 약 75mm 이상의 직경과, 그 표면에 약  $25 \text{ cm}^{-2}$  미만의 마이크로피프 밀도를 가지는 실리콘 카바이드 단결정 시드이다. 상기 성장 결정(26)은 상기 시드를 이용한 승화 성장 동안에 상기 시드(22) 상에 형성된다.

일반적으로 시드 홀더(28)는 적절한 형태로 상기 서셉터(14)에 부착된 위치에서 상기 시드(22)를 고정한다. 여기에는 정지(resting) 형태 혹은 나사(threaded) 형태의 배치가 포함된다. 도 4에 도시한 배향에서, 일반적으로 상기 시드홀더(28)의

상부 영역은 바람직하게는 흑연 도가니인 상기 서셉터(14)의 대부분의 영역이 되는 나사 형태를 포함하며, 상기 시드 홀더(28)는 상기 시드(22)를 원하는 위치에서 고정할 수 있도록 상기 서셉터(14)의 상부에 삽입 고정될 수 있다. 상기 시드 홀더(28)는 바람직하게는 흑연 시드 홀더이다.

상기 시드(22)를 가로질러 바람직하지 않은 열 차이를 유발하지 않기 위해서, 상기 도가니(14) 내에 상기 시드를 배치하고, 이에 따라 상기 시드 상에 토션(torsion) 힘을 최소화하여, 상기 결정을 구부러지거나 휘게 하는 토션 힘을 방지하도록 하는 것이 바람직할 수 있다.

일부 실시예에서는, 상기 시드(22)를 부착시키기 전에 상기 시드 홀더(28)를 열처리하는 것이 바람직할 수 있다. 승화 성장에 앞서서 시드 홀더(28)를 열처리하는 것은, 상기 시드 홀더(28)가 실리콘 카바이드의 승화 온도에서 결정 성장을 하는 동안에 심각한 뒤틀림을 일으키는 것을 방지할 수 있다. 상기 시드 홀더(28)의 열처리는 상기 시드(22)를 가로지르는 온도 차이를 최소화하거나 제거함으로써, 성장하는 결정에서의 결함 발생 및 증식을 예방할 수 있다. 상기 홀더(28)를 열처리하는 바람직한 공정은 적어도 약 30 분 동안 약 2500°C의 온도에서 열처리하는 단계를 포함한다.

일부 실시예에서는, 상기 승화 시스템(12)에 도펀트(dopant) 원자를 포함하는 것이 바람직할 수 있다. 도펀트 기체를 상기 시드를 이용한 승화 시스템(12)에 적용하는 것은 결정 성장에 있어서 도펀트 원자를 도입하게 된다. 도펀트는 그 액셉터(acceptor) 혹은 도너(donor) 특성에 따라서 선택된다. 도너 도펀트는 n형 도전형을 가지는 것들이며, 액셉터 도펀트는 p형 도전형을 가지는 것들이다. 바람직한 도펀트 원자는 n형 및 p형 도펀트 원자를 포함한다. n형 도펀트로 특히 바람직한 것들은 N, P, As, Sb, Bi, 및 이들의 혼합물이다. p형 도펀트로 특히 바람직한 것들은 B, Al, Ga, In, Tl 및 이들의 혼합물이다.

승화 성장에 대한 일반적인 구조는 본 명세서의 배경 기술에서 간략히 설명하였으며, 다른 문헌을 통해서도 당업자들에게 공지되어 있다. 일반적으로, 상기 서셉터(14)가 반응하는 주파수를 가지는 전류가 상기 유도 코일(16)을 통하여 지나게 되면 상기 흑연 서셉터(14)를 가열하게 된다. 상기 절연체(18)의 양 및 위치는 상기 분말 원료(20)와 상기 성장하는 결정(26) 사이에 열 구배를 형성하기 위해 선택되며, 상기 서셉터(14)는 상기 분말 원료(20)를 일반적으로 약 2000°C보다 높은 승화 온도로 가열한다. 상기 열 구배는 상기 시드(22) 및 이후 성장하는 결정의 온도를 상기 실리콘 카바이드 원료의 온도와 가깝지만 더 낮은 온도에서 유지하도록 설정되어, 실리콘 카바이드가 승화할 때 발생하는 증발된 종들(Si, Si<sub>2</sub>C, 및 SiC<sub>2</sub>)로 하여금 먼저 상기 시드 결정 상에 응축되고, 이후 성장하는 결정 상에 응축되도록 유도한다. 이에 대한 예로, 미국 특허 제4,866,005호가 있다.

원하는 결정 사이즈에 도달하면, 상기 시스템의 온도를 1900°C 아래로 낮춤으로써 성장이 완료되고, 압력을 400 torr 위로 증가시킨다.

상기 승화 성장 공정이 완료된 후에 상기 결정을 열처리하는 것이 보다 바람직할 수 있다. 상기 결정은 약 30분 이상의 시간 동안 상기 성장온도나 그 이상에의 온도에서 열처리될 수 있다.

간명하게 하기 위하여, 본 명세서에서는 "열구배(thermal gradient)"라는 단수의 개념이 사용되었지만, 상기 서셉터(14) 내에 바람직하게는 여러개의 구배가 동시에 존재할 수 있고, 축 방향 구배와 방사형 구배로, 혹은 다수의 등온선으로 분류될 수 있다는 것은 당업자에게 있어서 자명할 것이다.

온도 구배 및 다른 조건(압력, 수송 기체 등)이 적절히 유지되면, 전체적인 열역학 시스템은 상기 증발된 종(species)들이 상기 시드(22) 상에 먼저 응축되고, 상기 시드(22)와 동일한 폴리타입으로 상기 성장하는 결정(26) 상에 응축되도록 할 것이다.

배경기술에서 일반적으로 진술한 것과 같이, 전자 장치의 성능은, 장치의 다양한 요소들의 결정 품질이 향상되면, 일반적으로 향상된다. 그러므로 본 발명의 결함을 감소시킨 상기 웨이퍼의 특성은 마찬가지로 개선된 장치를 제공한다. 그러므로 본 발명의 다른 실시예는 저결함 3 인치 실리콘 카바이드 웨이퍼 상에 형성된 복수 개의 전계효과 트랜지스터이다. 각각의 전계효과 트랜지스터는, 약 3 인치 이상의 직경과 약 2500 cm<sup>-2</sup> 미만의 1c 나선 전위 밀도를 가지는 벌크 단결정 실리콘 카바이드 기판 웨이퍼를 포함한다.

본 발명의 다른 실시예는 저결함 3 인치 실리콘 카바이드 기판(44) 상에 형성된 복수 개의 MOSFET(42)이다. 도 5는 기본적인 MOSFET 구조의 개략적인 단면도이다. 각각의 MOSFET(42)은 약 3 인치 이상의 직경과 2500 cm<sup>-2</sup> 미만의 1c 나선 전위 밀도를 가지는 벌크 단결정 실리콘 카바이드 기판 웨이퍼(44)를 포함한다. 상기 벌크 단결정 기판(44)은 양쪽에 제

1 표면(48) 및 제2 표면(50)을 포함한다. 상기 기판 상의 에피택시층은 각각 소스(52), 채널(56), 및 드레인(54) 영역을 가지며, 상기 채널(56)은 산화물층(62)을 통하여 게이트 접합(64)에 의해서 조절된다. 소스 및 드레인 접합(58, 60)은 각각 상기 소스 영역(52) 및 드레인 영역(54) 상에 있다. MOSFET 및 다양한 조합의 MOSFET의 구조 및 작동은 당업계에서 공지된 것이며, 따라서 도 5 및 이에 대한 설명은 예시적인 것이며 특히 청구된 발명을 제한하기 위한 것은 아니다.

도 6을 참조하면, 본 발명의 또 다른 실시예는 저결함 3 인치 실리콘 카바이드 기판 상에 형성된 복수 개의 MESFET(66)이다. 각각의 MESFET(66)은 약 3 인치 이상의 직경과  $2500 \text{ cm}^{-2}$  미만의 1c 나선 전위 밀도를 가지는 벌크 단결정 실리콘 카바이드 기판 웨이퍼(68)를 포함한다. 상기 기판(68)은 제1 표면(70) 및 제2 표면(72)의 양쪽 반대 면을 포함한다. 도전 채널(74)이 상기 기판(68)의 제1 표면(70) 상에 위치한다. 오믹 소스(76) 및 드레인(78) 접합은 상기 도전 채널(74) 상에 위치한다. 금속 게이트 접합(80)은, 바이어스(bias)가 상기 금속 게이트 접합(80)에 인가되면 활성 채널을 형성하기 위해서, 상기 도전 채널(74) 상에서 상기 소스(76) 및 드레인(78) 사이에 위치한다.

당업계에서 공지된 바와 같이, 하나 이상의 장치가 본 발명에 의한 실리콘 카바이드 웨이퍼 상에 위치할 수 있다. 포함될 수 있는 추가적인 장치로는 접합 전계효과 트랜지스터, 헤테로(hetero) 전계효과 트랜지스터, 다이오드, 및 당업계에서 알려진 기타 장치 등이 있다. 이들 및 기타 장치들의 구조 및 작동은 당업계에서 공지된 것이며, 전술하고 특허 청구된 기판을 사용하여, 부가적인 실험 없이도 실시될 수 있다.

상기 도면 및 명세서에서 본 발명에 관한 바람직한 실시예를 설명하였으나, 본 발명의 상기 실시예에 한정되지 아니하며, 본 발명의 실시예로부터 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 용이하게 변경되어 균등하다고 인정되는 범위의 모든 변경을 포함한다. 본 발명의 범주는 하기의 특허청구범위에 기재된다.

### 도면의 간단한 설명

도 1은 본 발명의 실시예에 따르는 실리콘 카바이드 웨이퍼를 결함 식각한 후에 대한 도표이다.

도 2는 본 발명의 실시예에 따르는 반도체 전구체 웨이퍼이다.

도 3은 본 발명의 실시예에 따르는 복수 개의 반도체 전구체 장치이다.

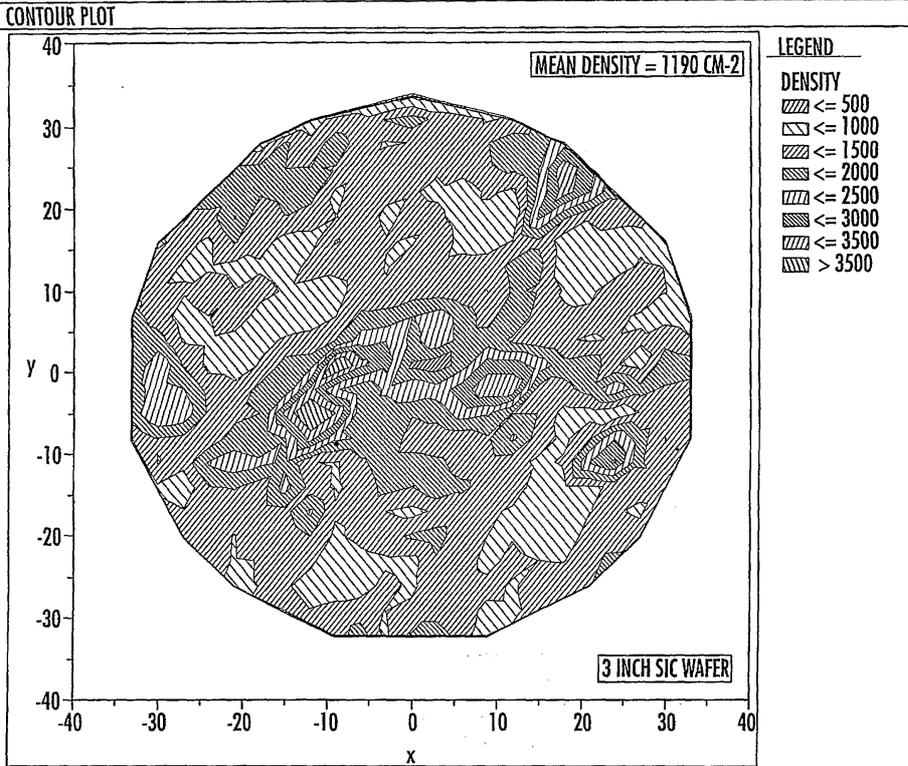
도 4는 본 발명의 실시예에 따르는 시드를 이용한 승화 시스템의 개략적인 단면도이다.

도 5는 본 발명의 실시예에 따르는 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET)의 개략적인 단면도이다.

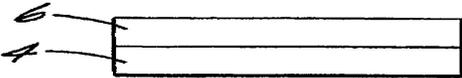
도 6은 본 발명의 실시예에 따르는 금속 반도체 전계 효과 트랜지스터(MESFET)의 개략적인 단면도이다.

### 도면

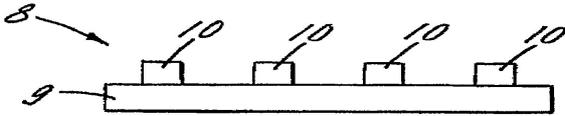
도면1



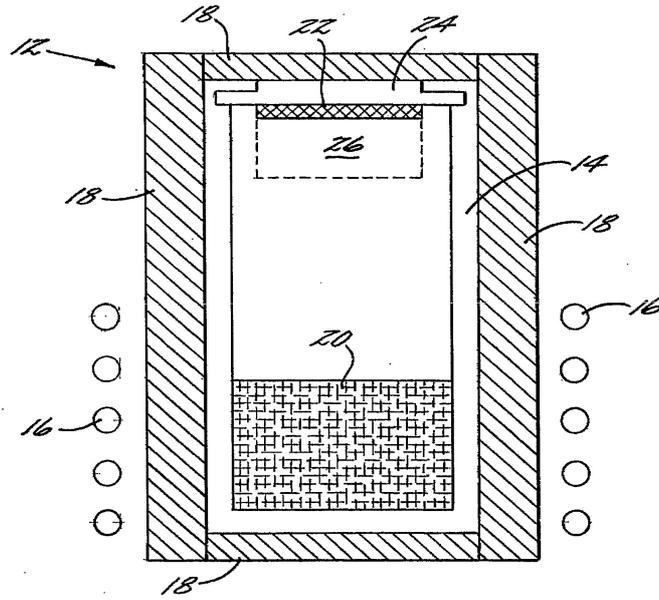
도면2



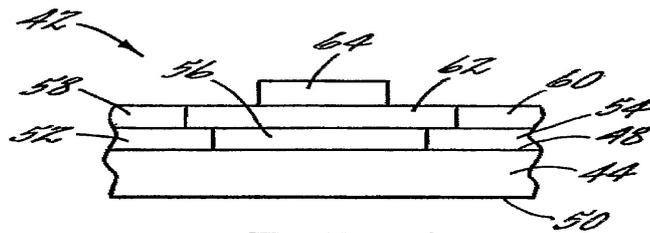
도면3



도면4



도면5



도면6

