

(19) 日本国特許庁 (JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2010-517261

(P2010-517261A)

(43) 公表日 平成22年5月20日 (2010.5.20)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/338 (2006.01)	H O 1 L 29/80	5 F 1 O 2
H O 1 L 29/778 (2006.01)		
H O 1 L 29/812 (2006.01)		

審査請求 未請求 予備審査請求 未請求 (全 27 頁)

(21) 出願番号	特願2009-546060 (P2009-546060)	(71) 出願人	503458043
(86) (22) 出願日	平成20年1月22日 (2008.1.22)		エレメント シックス リミテッド
(85) 翻訳文提出日	平成21年9月15日 (2009.9.15)		イギリス国、マン島、バラサラ、アイル
(86) 国際出願番号	PCT/IB2008/050216		オブ マン フリーポート
(87) 国際公開番号	W02008/090512	(74) 代理人	110000855
(87) 国際公開日	平成20年7月31日 (2008.7.31)		特許業務法人浅村特許事務所
(31) 優先権主張番号	0701186.9	(74) 代理人	100066692
(32) 優先日	平成19年1月22日 (2007.1.22)		弁理士 浅村 皓
(33) 優先権主張国	英国 (GB)	(74) 代理人	100072040
(31) 優先権主張番号	0705524.7		弁理士 浅村 肇
(32) 優先日	平成19年3月22日 (2007.3.22)	(74) 代理人	100102897
(33) 優先権主張国	英国 (GB)		弁理士 池田 幸弘
(31) 優先権主張番号	0705523.9	(74) 代理人	100088926
(32) 優先日	平成19年3月22日 (2007.3.22)		弁理士 長沼 暉夫
(33) 優先権主張国	英国 (GB)		

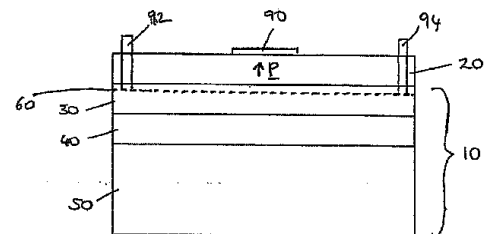
最終頁に続く

(54) 【発明の名称】 電子電界効果デバイス及びそれらの製造方法

## (57) 【要約】

電子電界効果デバイス、及びこれら電子電界効果デバイスの製造方法が開示される。詳細には、極性材料と組み合わせてダイヤモンドから形成される簡単な構造内に、非常に移動性のある2次元電荷キャリアガスを形成することにより、改善された電気特性を有する電子電界効果デバイスが開示される。

FIGURE 1



## 【特許請求の範囲】

## 【請求項 1】

2つの材料間に界面を含む電子電界効果デバイスであって、前記界面が、少なくとも第1層が結晶真性ダイヤモンドを含む第1ダイヤモンド層と、前記第1層の前記第1面上に配置され、極性がある第2層とによって形成され、前記第1層と前記第2層の間に分極の不連続があり、主電荷キャリアが存在するバンド内で、前記第1層と前記第2層の間にバンドオフセットがあり、その結果、前記主電荷キャリアが、分極により誘導されたシート電荷と、前記第1層と前記第2層の間の分極の前記不連続によって形成された電界との複合効果、及び前記バンドオフセットにより、前記第1層内のプレーナ領域及び前記界面の近傍に閉じ込められるようになる、上記電子電界効果デバイス。

10

## 【請求項 2】

前記第2層が焦電層を含む、請求項1に記載の電子電界効果デバイス。

## 【請求項 3】

前記第2層が  $AlN$  又は  $Al_xGa_{1-x}N$  を含む、請求項1に記載の電子電界効果デバイス。

## 【請求項 4】

前記ダイヤモンド層が、化学気相成長によって形成された合成ダイヤモンドを含む、請求項1に記載の電子電界効果デバイス。

## 【請求項 5】

前記第1層がドーブ領域を含む、請求項1から4までのいずれかに記載の電子電界効果デバイス。

20

## 【請求項 6】

前記第1層が、真性ダイヤモンドチャネル層によって前記第2層から分離されたドーブ層を含む、請求項5に記載の電子電界効果デバイス。

## 【請求項 7】

前記ドーブ領域がp型層を含む、請求項5又は請求項6に記載の電子電界効果デバイス。

## 【請求項 8】

前記ドーブ領域がBドーブ層を含む、請求項7に記載の電子電界効果デバイス。

30

## 【請求項 9】

前記第2層が、その分極ベクトル  $\underline{P}$  の成分が前記界面から離れる方向に向くように配置される、請求項7又は請求項8に記載の電子電界効果デバイス。

## 【請求項 10】

前記第2層が、その分極ベクトル  $\underline{P}$  が前記界面に対しほぼ直角になるように配置される、請求項9に記載の電子電界効果デバイス。

## 【請求項 11】

前記ドーブ領域がn型層を含む、請求項5又は請求項6に記載の電子電界効果デバイス。

## 【請求項 12】

前記第2層が、その分極ベクトル  $\underline{P}$  の成分が前記界面の方に向くように配置される、請求項11に記載の電子電界効果デバイス。

40

## 【請求項 13】

前記第2層が、その分極ベクトル  $\underline{P}$  が前記界面に対しほぼ直角になるように配置される、請求項11に記載の電子電界効果デバイス。

## 【請求項 14】

前記第2層がドーブ領域を含む、請求項1から4までのいずれかに記載の電子電界効果デバイス。

## 【請求項 15】

前記第2層全体がドーブされる、請求項14に記載の電子電界効果デバイス。

50

## 【請求項 16】

前記ドーブ第2層がn型層を含む、請求項14又は請求項15に記載の電子電界効果デバイス。

## 【請求項 17】

前記ドーブ第2層が、SiをドーブしたAlN又は $Al_xGa_{1-x}N$ を含む、請求項16に記載の電子電界効果デバイス。

## 【請求項 18】

前記第2層が、その分極ベクトル $P$ の成分が前記界面の方に向くように配置される、請求項16又は17に記載の電子電界効果デバイス。

## 【請求項 19】

前記ドーブ第2層がp型層を含む、請求項14又は請求項15に記載の電子電界効果デバイス。

## 【請求項 20】

前記第2層が、その分極ベクトル $P$ の成分が前記界面から離れる方に向くように配置される、請求項19に記載の電子電界効果デバイス。

## 【請求項 21】

前記第1層と前記第2層の間に設けられたインターフェース材料をさらに含む、請求項1から20までのいずれかに記載の電子電界効果デバイス。

## 【請求項 22】

少なくとも第1面が結晶真性ダイヤモンドを含む第1ダイヤモンド層を設けるステップと、

極性があり、第1層の前記第1面上に配置される第2層を設けるステップとによって、前記第1層と前記第2層の間に界面を形成するステップを含む、電子電界効果デバイスを形成する方法であって、

前記第1層と前記第2層の間に分極の不連続があり、

主電荷キャリアが存在するバンド内で、前記第1層と前記第2層の間にバンドオフセットがあり、その結果、前記主電荷キャリアが、分極により誘導されたシート電荷と、前記第1層と前記第2層の間の分極の前記不連続によって形成された電界との複合効果、及び前記バンドオフセットにより、前記第1層内のプレーナ領域及び前記界面の近傍に閉じ込められるようになる、上記方法。

## 【請求項 23】

第1層を設ける前記ステップが、化学気相成長(CVD)によってダイヤモンド層を形成するステップを含む、請求項22に記載の方法。

## 【請求項 24】

前記第2層を設ける前記ステップが、前記第2層を前記第1層の前記第1面上に成長又は堆積させるステップを含む、請求項22又は請求項23に記載の方法。

## 【請求項 25】

前記第2層を設ける前記ステップが、前記第2層を前記第1層の前記第1面に接合するステップを含む、請求項22又は請求項23に記載の方法。

## 【請求項 26】

前記第1ダイヤモンド層の前記第1面がエッチングによって形成される、請求項1から21までに記載の電界効果デバイス。

## 【請求項 27】

前記エッチングがプラズマエッチングによって実施される、請求項26に記載の電界効果デバイス。

## 【請求項 28】

前記第1ダイヤモンド層の前記第1面が堆積によって形成される、請求項1から21までのいずれか一項に記載の電界効果デバイス。

## 【請求項 29】

前記第1ダイヤモンド層の前記第1面が、10nm未満の $R_q$ を有する加工面から、C

10

20

30

40

50

V D プロセスを使用して別の薄い層を成長させることによって調製され、事前に調製された面の上に成長させるこの層の厚さが  $20\text{ }\mu\text{m}$  未満である、請求項 28 に記載の電界効果デバイス。

【請求項 30】

前記第 1 ダイヤモンド層の前記第 1 面が、 $0.014\text{ cm}^2$  よりも広い面積にわたって  $400\text{ cm}^{-2}$  未満の、X 線トポグラフィの方法を使用して決定された変位密度を有する、請求項 1 に記載の電界効果デバイス。

【請求項 31】

前記第 1 層の前記第 1 面が  $1\text{ nm}$  未満の  $R_q$  を有する、請求項 1 に記載の電界効果デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子電界効果デバイス及びこれら電子電界効果デバイスの製造方法に関する。

【背景技術】

【0002】

高周波 (HF) 信号及びマイクロ波信号の生成は現在、ほとんどが Si デバイス及び GaAs デバイスに基づいている。物理的な制限により、これらのデバイスでは、数百ワットよりも高い電力レベル (増幅すべき周波数によって決まる) を簡単な固体デバイス構造で得ることができない。広バンドギャップ材料 (ダイヤモンド、SiC、GaN など) は原理的に、マイクロ波周波数において単位ゲート長当たりでより高い電力増幅を可能にする。これは、より大きなバイアス電圧、したがってマイクロ波信号のより大きな電圧振幅を、電流が変調されるトランジスタチャネル領域全体にわたってサポートすることができることによる。実際には、広バンドギャップ半導体の高い破壊電界が利用される。マイクロ波トランジスタでは、一般に、比較的高いインピーダンス (50 ) の負荷に電力が伝達されなければならないので、高い電圧をサポートする能力は特に望ましい。

【0003】

様々な種類のトランジスタの製造にダイヤモンドを使用することが、例えば、JP - A - 60246627、EP0343963B1、及び WO2006/117621A1 に記載されている。

【0004】

WO2006/117621A1 は、金属半導体電界効果トランジスタ (MESFET) を開示している。MESFET は、ダイヤモンド材料の別の層を堆積できる成長面を有する単結晶ダイヤモンド材料基板を提供し、この基板の成長面に別の複数のダイヤモンド層を堆積させ、それぞれのダイヤモンド層に適切な接点を付け、それによってトランジスタ構造を画定することにより製造される。基板上に堆積させた別のダイヤモンド層は、ホウ素ドーピングインターフェース層 (「デルタドーブ」層) を含む。このような設計ではいくつかの合成難題が生じる。主な難題は、真性層へ非常に急に移行 (例えば、B 濃度が  $\text{cm}^3$  当たり約  $10^{15}$  個の B 原子から  $\text{cm}^3$  当たり約  $10^{20}$  個の B 原子へ数 nm 内で変化) するナノメートル厚のホウ素層を生成する要件である。このようなホウ素層 (デルタ層) を成長させることは、基板表面前処理及びダイヤモンド成長の諸条件を含むいくつかの非常に重要なプロセスに依存する。合成難題に加えて、デバイス設計のいくつかの態様は理想的なものではない。特に、ホール (電荷キャリアとして働く) は、実質的にアクセプタの付近に局在しており、これは、不純物拡散の増大及び移動度の全体的低下につながる。

【0005】

米国特許第 5506422 号は、ダイヤモンドをベースとする 3 端子接合型デバイスを開示しており、これは、ダイヤモンドよりも広いバンドギャップを有する材料を使用してゲート接点の阻止特性を高める。この開示によれば、ソースからドレインまでの伝導がホ

10

20

30

40

50

ウ素ドーブ層に制限される。ゲート接点に広バンドギャップ材料を使用することは、デバイスの動作の根本にはかわらず、単に、逆バイアスのもとで漏洩を低減させることによってその性能を高める手段にすぎない。ホウ素ドーブ層をチャネルとして使用することにより、米国特許第5506422号のデバイスは、ホウ素ドーブダイヤモンドと比較して優れた真性ダイヤモンドの電荷キャリア特性を活用していない。

#### 【0006】

Voggr (Journal of Applied Physics, vol 96 (2004)、895~902頁)、及びNebel (Diamond and Related Materials, vol 12 (2003)、1873~1876頁)は、窒化アルミニウムのエピタキシャル層を備えた{100}及び{111}ダイヤモンドから作製されるpn接合ダイオードを開示している。ダイヤモンド基板表面の両方位に関して、Voggrは、顕著な格子パラメータ不整合があり({100}で-13%、{111}で+23%)、AlN層がドメイン構造を有すると報告している。Nebelは、「逆方向の漏洩電流は、おそらく転移によって生じたpnヘテロ接合の不完全性によって引き起こされる」と報告している。記載されたデバイスのキャリア経路は、p型ドーブダイヤモンド層からn型ドーブAlN層への界面にまたがる。これは、ダイヤモンド基板とAlN層の間の界面の構造に、界面を越えて電荷が流れる電子デバイスの性能にとってきわめて有害な何か大きな欠陥があることを示唆する。

#### 【0007】

したがって、本発明の一目的は、デバイスの製造及び性能の面で特定の利点を有する代替デバイス構造、及びその製造方法を提供することである。本発明の別の目的は、電荷キャリアとあらゆるイオン化アクセプタ/ドナーとが空間的に分離された代替デバイス構造、及びその製造方法を提供することである。

#### 【0008】

GaAs及びGaNなどのIII-V系では、電荷キャリアとイオン化アクセプタ又はイオン化ドナーとの空間分離は、変調ドーピングによって実施することができる。これは、合金化により、すなわち、界面にまたがって実質的に同じ結晶構造を保持しながら材料のエネルギーバンドギャップを変更するように、In又はAlなどのマトリクス中にIII族又はV族の1つ又は複数の元素を加えることによりヘテロ構造を形成できることによって容易になる。IV族元素のシリコン中では、ヘテロ構造は、Siを別のIV族元素のGeと合金化することによって形成することができる。Siによるダイヤモンドの合金化ではSiCを形成する。SiCはダイヤモンドよりも小さいバンドギャップを有するので、ダイヤモンドを用いて形成したこのようなヘテロ構造では、SiC層内に電荷キャリアを閉じ込めることになり、ダイヤモンドの優れた電子的特性が活用されない。

#### 【0009】

ヘテロ構造は、2つの別個の材料の界面間の格子整合(これは実質的に同じ格子型で、実質的に同じ格子方位であり、かつ2つの材料間で密接に整合した格子パラメータを伴う)によって特徴付けられ、通常の用法では一般に、格子連続性があり、界面が合金成分の相対濃度の明確な変化によって画定される状態を指す。これは、界面において一連の「ミスフィット転移」を引き起こしうる格子パラメータの小さな差異の可能性を排除するものではない。関連する概念は、ヘテロエピタキシャル成長についての概念であり、境界の両側の格子は異なることがあるが、界面では格子間に実質的な整合又は重ね合わせがある。

#### 【0010】

論文「ワイドギャップ半導体高出力デバイスの現在の状況及び将来の展望(Present Status and Future Prospect of Widegap Semiconductor High-Power Devices)」、Japanese Journal of Applied Physics、45(2006)、7565~7586頁には、従来技術の有用な要約が提示されている。この論文の図6では、極性Al<sub>x</sub>Ga<sub>(1-x)</sub>N層を極性GaN層上にヘテロエピタキシャル成長させて、電子を閉じ込めるためのポテンシャル井戸を生成する極性GaN-Al<sub>x</sub>Ga<sub>(1-x)</sub>

10

20

30

40

50

× ) Nヘテロ構造を開示している。

【発明の概要】

【課題を解決するための手段】

【0011】

本発明は、2つの材料間に界面を含む電子電界効果デバイスを提供し、この界面は、少なくとも第1面が結晶真性ダイヤモンドを含む第1ダイヤモンド層と、第1層の第1面上に配置され、極性がある第2層とによって形成され、第1層と第2層の間に分極の不連続があり、主電荷キャリアが存在するバンド内で、第1層と第2層の間にバンドオフセットがあり、その結果、主電荷キャリアが、分極により誘導されたシート電荷と、第1層と第2層の間の分極の不連続によって形成された電界との複合効果、及びバンドオフセットにより、第1層内のプレーナ領域及び界面の近傍に閉じ込められるようになる。

10

【0012】

主電荷キャリアは、デバイスの有用な特性をもたらす。

【0013】

プレーナ領域は、第3の次元よりもずっと大きい2つの次元を有する領域を含む。

【0014】

動作中のデバイス内の電荷キャリアは、第1ダイヤモンド層内のプレーナ領域に閉じ込められ、第1層と第2層の間の界面と並行する方向に大部分が移動する。したがって、界面に隣接する第2層内にある転移など、どんな欠陥もデバイスの性能にほとんど影響を及ぼさない。

20

【0015】

第2層と第1層の間の分極の不連続によって形成される電界によりキャリアが極性材料の方に、したがって界面の方に引き付けられる。

【0016】

主キャリアは、価電子帯又は伝導帯に存在することができる。そのバンドオフセットは、キャリアが極性材料に入ることを阻止する。

【0017】

第1層と第2層の少なくとも一方がドーブ領域を含むことができる。その場合、ドーブ領域はキャリアを供給し、このキャリアはプレーナ領域に移動し、その後そこに閉じ込められることができる。

30

【0018】

好ましい一実施形態では、第1層又は第2層をドーブする代わりに、第2層と第1層の間の分極の不連続によって形成される電界により、価電子帯の最大値がフェルミ準位を横切るようにすることができる。このような場合ではホールが界面で生成され、このホールは、プレーナ領域に移動後にそこに閉じ込められることができるキャリアとして働く。このような場合では、2次元電荷キャリアガスが熱生成キャリアから形成され、第1層にも第2層にもドーバントが不要である。

【0019】

別法として、第1層又は第2層をドーブする代わりに、第2層と第1層の間の分極の不連続によって形成された電界により、伝導帯の最小値がフェルミ準位を横切るようにすることもできる。このような場合では電子が界面で生成され、この電子は、プレーナ領域に移動後そこに閉じ込められることができるキャリアとして働く。このような場合では、2次元電荷キャリアガスが熱生成キャリアから形成され、第1層にも第2層にもドーバントが不要である。

40

【0020】

ドーバントが第1層内に存在する場合、キャリアの移動性を著しく妨げ、それによってデバイスの性能を低下させるドーバントを回避するために、ドーバントは、界面からはプレーナ領域よりも遠く離れており、プレーナ領域から十分に遠い層内にあることが好ましい。したがって、第1層内のドーブ領域は、界面から少なくとも2 nmのところにあるの

50

が好ましく、界面から少なくとも3 nmのところにあるのがより好ましく、界面から少なくとも5 nmのところにあるのがより好ましく、界面から少なくとも10 nmのところにあるのがより好ましく、界面から少なくとも20 nmのところにあるのがより好ましく、界面から少なくとも50 nmのところにあるのがより好ましく、界面から少なくとも100 nmのところにあるのがより好ましい。界面とドープ領域の間の距離は、2次元電荷キャリアガス中の電荷キャリアの適正な数値の密度を確保するためのドープ層内のドーパント濃度によって影響を受けることがある。ここで「2次元電荷キャリアガス」という用語の意味は、当技術分野で通常理解されているものである。

#### 【0021】

好ましい一実施形態では、第1層は、極性層とドープ領域が真性ダイヤモンドチャンネル層によって分離されるように、界面からある距離に配置されたドープ領域を含む真性ダイヤモンド層を含む。真性ダイヤモンド中のドープ領域は、n型領域又はp型領域を含むことができる。ドープ領域がp型領域を含む場合は、電荷キャリアはホールである。このp型ドープ領域は、ホウ素ドープ領域を含むことができる。ドープ領域がn型領域を含む場合は、電荷キャリアは電子である。このn型ドープ領域は、窒素ドープ領域又はリンドープ領域を含むことができる。

10

#### 【0022】

WO2006/117621A1に開示されているMESFETとは異なり、ドープ領域はデルタ層でなくてもよく、また真性ダイヤモンドチャンネルに対して原子的に急変しなくてもよい。好ましくは、電荷キャリアの波動関数の二乗係数 $(|\psi(z)|^2)$ はドープ層と重ならないが、大部分が真性層内にある。デバイスのそれぞれの層の厚さは、トランジスタをピンチオフモードで動作できるようにドープ層をゲートで完全に空乏化できなければならないという要件によって制限されることがある。

20

#### 【0023】

ドープ領域は、in situドーピング技術（すなわち結晶成長プロセス中のドーピング）によって調製されることが好ましい。具体的には、ドープ領域は、好ましくはホウ素原子をドーパント種として使用して、in situドーピングによって第1ダイヤモンド層内に調製されることが好ましい。

#### 【0024】

別法として、ドープ領域は、イオン注入技術によって調製することもできる。具体的には、ドープ領域は、好ましくはホウ素イオン又はホウ素原子のイオン注入によって、第1ダイヤモンド層内に調製されることがある。

30

#### 【0025】

界面では、2つの層は、直接接触して間に挟まれる他の材料がないようにすることができる。別法として、2つの層の間に薄いインターフェース材料を設けることもできる。このようなインターフェース材料は、5 nm厚未満、より好ましくは2 nm厚未満、より好ましくは1 nm厚未満の層を形成することが好ましい。インターフェース材料は、0.1 nmから5 nmの厚さとすることができる。インターフェース材料は、第1層とも第2層とも異なる材料とすることができる。インターフェース材料は、性質が非晶質でも結晶質でもよい。インターフェース材料は、非剛性でコンプライアントな材料が好ましい。インターフェース材料は、原子状水素とすることができる。このような層は、水素化によって形成することができる。インターフェース材料は、絶縁材料であることが好ましい。インターフェース層の一例として0.5 nmの非晶質二酸化シリコン( $\text{SiO}_2$ )がありうる。インターフェース材料は、界面のダングリングボンドを不動態化又は適応させるために設けられることがある。このようなダングリングボンドは、電荷キャリアを捕獲し、電荷キャリア拡散を増大させ、かつ/又は移動度及び伝導度を低減させることができる。

40

#### 【0026】

第1ダイヤモンド層は、好ましくは非極性の、より好ましくは単結晶ダイヤモンドの、より好ましくは単結晶CVDダイヤモンドの、より好ましくはWO01/96633及びWO01/96634に開示されたものと一致する材料特性を有する単結晶CVDダイヤ

50

モンドの、広バンドギャップ半導体材料である。

【0027】

第2層は、好ましくは第1層よりも広いバンドギャップを有し、より好ましくはそのウルツ鉱相中にAlNを含む。代替の第2層は、 $Al_xGa_{(1-x)}N$ を含むことができる。ここで $x = 0.8$ である。

【0028】

このようなデバイス中には、電子及びホールが2種類の可能な電荷キャリアがあるので、デバイスは2つの別個の形を取ることができる。

【0029】

主電荷キャリアの種類がホールである場合は、ホールは、極性層によって形成される分極電界と、第1層と第2層の間の価電子帯オフセットとの複合効果によってプレーナ領域に閉じ込められ、分極電界は分極ベクトルを有し、これは、界面から離れる方向に向くとともに、界面に向かうホールを引き付けることになり、価電子帯オフセットは、ホールが極性層に入るのを阻止するポテンシャルエネルギー障壁を形成し、第2層の価電子帯の最大値は、第1層の価電子帯の最大値よりも小さい。

10

【0030】

主電荷キャリアの種類が電子である場合は、電子は、極性層によって形成される分極電界と、第1層と第2層の間の伝導帯オフセットとの複合効果によってプレーナ領域に閉じ込められ、分極電界は分極ベクトルを有し、これは、界面の方に向くとともに、界面に向かう電子を引き付けることになり、伝導帯オフセットは、電子が極性層に入るのを阻止するポテンシャルエネルギー障壁を形成し、第2層の伝導帯の最小値は、第1層の価電子帯の最小値よりも大きい。

20

【0031】

本発明の好ましい一実施形態では、第2層のバンドギャップは第1層よりも大きい。

【0032】

別の好ましい一実施形態では、第2層のバンドギャップは第1層よりも大きく、伝導帯と価電子帯のバンドオフセットは、電子もホールも極性層に入るのを阻止するものである。すなわち、第2層の価電子帯の最大値は第1層の価電子帯の最大値よりも小さく、第2層の伝導帯の最小値は第1層の伝導帯の最小値よりも大きい。この状態は、「タイプIバンドオフセット」として知られている。

30

【0033】

主キャリアがホールである場合は、第1層から第2層まで移動する価電子帯オフセットは負であり、そのモジュラスは、好ましくは $0.05\text{ eV}$ よりも大きく、より好ましくは $0.1\text{ eV}$ よりも大きく、より好ましくは $0.15\text{ eV}$ よりも大きく、より好ましくは $0.2\text{ eV}$ よりも大きく、より好ましくは $0.3\text{ eV}$ よりも大きく、より好ましくは $0.4\text{ eV}$ よりも大きく、より好ましくは $0.5\text{ eV}$ よりも大きい。

【0034】

第1層の真性領域内にホールが保持されるようにデバイスが適切に設計されるならば、原理上は、適用可能な価電子帯オフセットのモジュラス（又は最大の負の値）に上限はない。現在の材料可用性では約 $2\text{ eV}$ という実際的な限界があるが、これは本発明の範囲を限定するものではない。

40

【0035】

主キャリアが電子である場合は、第1層から第2層まで移動する伝導帯オフセットは正であり、好ましくは $+0.05\text{ eV}$ よりも大きく、より好ましくは $+0.1\text{ eV}$ よりも大きく、より好ましくは $+0.15\text{ eV}$ よりも大きく、より好ましくは $+0.2\text{ eV}$ よりも大きく、より好ましくは $+0.3\text{ eV}$ よりも大きく、より好ましくは $+0.4\text{ eV}$ よりも大きく、より好ましくは $+0.5\text{ eV}$ よりも大きい。

【0036】

第1層の真性領域内に電子が保持されるようにデバイスが適切に設計されるならば、原理上は、適用可能な伝導帯オフセットのモジュラス（又は最大の正の値）に上限はない。

50



現在の材料可用性では約 2 e V という実的な限界があるが、これは本発明の範囲を限定するものではない。

【 0 0 3 7 】

第 2 層のバンドギャップが第 1 層のバンドギャップよりも大きい場合は、好ましくは 0 . 1 e V だけ大きく、より好ましくは 0 . 2 e V だけ大きく、より好ましくは 0 . 3 e V だけ大きく、より好ましくは 0 . 4 e V だけ大きく、より好ましくは 0 . 6 e V だけ大きく、より好ましくは 0 . 8 e V だけ大きく、より好ましくは 1 . 0 e V だけ大きく、より好ましくは 1 . 2 e V だけ大きい。本発明の目的のために、ダイヤモンドのバンドギャップは 5 . 4 7 e V に選ばれる。

【 0 0 3 8 】

第 1 層の真性領域内にキャリアが保持されるようにデバイスが適切に設計されるならば、原理上は、第 2 層のバンドギャップに上限はない。現在の材料可用性では約 9 e V という実的な限界があるが、これは本発明の範囲を限定するものではない。

【 0 0 3 9 】

デバイスは、3 端子デバイスを含むことができる。好ましくは、デバイスは電界効果トランジスタ ( F E T ) を含む。このデバイスでは、極性層が空間を分離することになり、またプレーナ領域内に電荷キャリアを閉じ込めることになり、これはデバイスの性能の向上につながるという事実にかんがみて、このデバイスを本明細書では「分極強化 ( Polarization Enhanced ) F E T 」又は P E - F E T と呼ぶものとする。P E - F E T は、トランジスタ構造を画定するために適切な電気接点を含むことができる。この電気接点は、ゲート、ソース及びドレインを含むことができる。

【 0 0 4 0 】

非極性真性ダイヤモンド層と第 2 極性層の間の分極の不連続が、分極により誘導するシート電荷  $\rho_s = - ( P_n )$  を 2 つの層の間の界面に生成する。ここで  $P_n$  は、2 つの層の間の界面に対して直角の極性層内の分極成分である。 $P_n$  は、それが 2 つの層の間の界面から離れる向きのときに正と定義される。このようなシート電荷は、ダイヤモンド層内でも第 2 極性層内でもかなりの強度の電界をもたらす。このシート電荷は、第 2 極性層内の、極性材料の結晶構造によって固定されている原子双極子が現れたものであるもので移動性がない。バンドオフセットは、ポテンシャル障壁として働く。電界と結合したこのポテンシャル障壁は、キャリアを引き付けるのに使用できる三角形のポテンシャル井戸になり、その結果、界面に近いダイヤモンド層の領域内に高度に閉じ込められた 2 次元の電子ガス又はホールガスが生じる。

【 0 0 4 1 】

閉じ込められた 2 次元電荷キャリアガスの広がり、プレーナ領域と呼ばれる領域を画定する。この領域は、大きい寸法にわたって、例えば 1  $\mu\text{m}$  よりも大きい、より好ましくは 1 0  $\mu\text{m}$  よりも大きい、より好ましくは 1 0 0  $\mu\text{m}$  よりも大きい、より好ましくは 1 m m よりも大きい寸法にわたって必ずしも平坦ではないが、第 1 層と第 2 層の間の界面のどんな大規模の湾曲部とも合致する。プレーナ領域内で相対的に鋭いフィーチャになるはずの、第 1 層と第 2 層の間の界面内の鋭いフィーチャは望ましくなく、電荷キャリアの拡散を引き起こすことによってデバイスの性能を低下させることがある。これは、第 1 層と第 2 層の間の界面を形成する面の慎重な調製によって制御される。具体的には、第 1 層の第 1 面は、好ましくは 1 0 nm 未満の二乗平均粗度  $R_q$ 、好ましくは 5 nm 未満の  $R_q$ 、好ましくは 3 nm 未満の  $R_q$ 、好ましくは 2 nm 未満の  $R_q$ 、好ましくは 1 nm 未満の  $R_q$ 、好ましくは 0 . 5 nm 未満の  $R_q$ 、好ましくは 0 . 3 nm 未満の  $R_q$ 、好ましくは 0 . 2 nm 未満の  $R_q$ 、好ましくは 0 . 1 nm 未満の  $R_q$  を有する。さらに、第 1 層に面する第 2 層の面は、好ましくは 1 0 nm 未満の  $R_q$ 、好ましくは 5 nm 未満の  $R_q$ 、好ましくは 3 nm 未満の  $R_q$ 、好ましくは 2 nm 未満の  $R_q$ 、好ましくは 1 nm 未満の  $R_q$ 、好ましくは 0 . 5 nm 未満の  $R_q$ 、好ましくは 0 . 3 nm 未満の  $R_q$ 、好ましくは 0 . 2 nm 未満の  $R_q$ 、好ましくは 0 . 1 nm 未満の  $R_q$  を有する。

【 0 0 4 2 】

第1層は、その第1面の領域内の転移密度が低いことが望ましい。具体的には、第1層の第1面を破壊する転移の密度は、 $0.014\text{ cm}^2$  よりも大きい、好ましくは $0.1\text{ cm}^2$  よりも大きい、好ましくは $0.25\text{ cm}^2$  よりも大きい、好ましくは $0.5\text{ cm}^2$  よりも大きい、好ましくは $1\text{ cm}^2$  よりも大きい、好ましくは $2\text{ cm}^2$  よりも大きい面積にわたって測定されて、 $400\text{ cm}^{-2}$  未満であり、好ましくは $300\text{ cm}^{-2}$  未満であり、好ましくは $200\text{ cm}^{-2}$  未満であり、好ましくは $100\text{ cm}^{-2}$  未満であることが望ましい。

#### 【0043】

転移密度が低いダイヤモンド及びダイヤモンド面を調製し特徴付ける方法が、WO01/96633、WO01/96634、WO2004/027123、及び同時係属出願PCT/IB2006/003531の従来技術に報告されている。転移密度を特徴付ける好ましい方法は、「暴露プラズマエッチング(revealing plasma etch)」を使用するもの、及びX線トポグラフィを使用するものである。

10

#### 【0044】

第1層の表面は、成長させたままの面の成長後機械加工によって生じる損傷が、少なくとも $1\text{ nm}$ 、好ましくは少なくとも $2\text{ nm}$ 、好ましくは少なくとも $5\text{ nm}$ 、好ましくは少なくとも $10\text{ nm}$ 、好ましくは少なくとも $20\text{ nm}$ 、好ましくは少なくとも $50\text{ nm}$ 、好ましくは少なくとも $100\text{ nm}$ 、好ましくは少なくとも $200\text{ nm}$ 、好ましくは少なくとも $500\text{ nm}$ の深さまで実質的にないことがさらに望ましい。微小破断並びに機械的に生成された点欠陥及び拡張欠陥を含む、このような損傷が存在することが、キャリアの拡散及び捕獲、局部電界の乱れ、及び絶縁破壊電界の低下を経て、デバイスの性能に有害な影響を及ぼしうる。

20

#### 【0045】

ダイヤモンドの場合、特に単結晶CVDダイヤモンドの場合には、このような欠陥は、従来のラッピング技術及びポリシング技術の使用など、成長させたままの面の機械加工によって材料中に導入される可能性がある。これらの問題は、ダイヤモンドの硬くて砕けやすい性質と、利用可能な化学的及び物理的エッチング工程の数を制限するその化学的抵抗性を考えると、特にダイヤモンドに関係する。粗度を小さくするように電子面を加工する要件と、表面損傷を少なくするように電子面を加工する要件とは全く異なる。これら両方のフィーチャを示す電子面の調製は、本発明の別の一態様である。

30

#### 【0046】

一般に、成長中に生じうる非平面フィーチャが存在することにより、成長させたままの状態の単結晶CVDダイヤモンドの厚い層は、第1層として使用するのに適さず、その表面は、第1面として使用するのに適さない。反対に、電子面を上調製すべきダイヤモンド層は、加工及び取扱いに十分なほどに剛性で堅牢である必要があり、したがって、電子デバイスの製造は通常、厚いダイヤモンド層から開始する。厚いダイヤモンド層の成長させたままの面から適切なダイヤモンド面を作製する方法がいくつかあり、成長させたままの面の加工工程はその方法に含まれる。本発明との関連では、単結晶CVD層は、その厚さが $20\text{ }\mu\text{m}$ を超える場合に厚いとみなす。

40

#### 【0047】

まず、厚いダイヤモンド層上に、例えば暴露エッチングからのフィードバックを使用して表面損傷を最小にするように最適化された機械的ラッピング加工及びポリシング加工を用いて、1つの面を調製することができる。このような技術は、例えばWO01/96633及びWO01/96634に記載されている。このような面は、低い損傷レベルを有しうるが、デバイスから十二分な性能を得るのに十分なほどには損傷がなくなりそうにない。

#### 【0048】

第1面は、上記の方法を用いることによって、化学エッチング、或いはイオンビームミリング、プラズマエッチング又はレーザアブレーションなどの他の形式のエッチングと、より好ましくはプラズマエッチングとを含む別の加工段階を用いることによって、加工さ

50

れた面から、好ましくは機械的に加工された面から、好ましくは表面損傷が最小になるようにそれ自体最適化されて機械的に調製された面から調製することができる。エッチング段階では、少なくとも10 nm、好ましくは少なくとも100 nm、より好ましくは少なくとも1  $\mu$ m、より好ましくは少なくとも2  $\mu$ m、より好ましくは少なくとも5  $\mu$ m、より好ましくは少なくとも10  $\mu$ mを除去するのが好ましい。このエッチング段階では、100  $\mu$ m未満、好ましくは50  $\mu$ m未満、好ましくは20  $\mu$ m未満を除去するのが好ましい。さらに加工されたこの面は、10 nm未満の $R_q$ 、好ましくは5 nm未満の $R_q$ 、好ましくは3 nm未満の $R_q$ 、好ましくは2 nm未満の $R_q$ 、好ましくは1 nm未満の $R_q$ 、好ましくは0.5 nm未満の $R_q$ 、好ましくは0.3 nm未満の $R_q$ 、好ましくは0.2 nm未満の $R_q$ 、好ましくは0.1 nm未満の $R_q$ を有することが好ましい。

10

#### 【0049】

別法として、第1面は、上記の方法を用いることによって、加工された面から、好ましくは機械的に加工された面から、好ましくは表面損傷が最小になるようにそれ自体最適化されて機械的に調製された面から調製することができ、或いは、上述したものなどエッチングされた面から、好ましくはCVDプロセスを用いて別の薄いダイヤモンドの層をその面の上に成長させることによって調製することができる。別の薄いダイヤモンド層の堆積の前に、加工された面は、10 nm未満の $R_q$ 、好ましくは5 nm未満の $R_q$ 、好ましくは3 nm未満の $R_q$ 、好ましくは2 nm未満の $R_q$ 、好ましくは1 nm未満の $R_q$ 、好ましくは0.5 nm未満の $R_q$ 、好ましくは0.3 nm未満の $R_q$ 、好ましくは0.2 nm未満の $R_q$ 、好ましくは0.1 nm未満の $R_q$ を有する。

20

#### 【0050】

このようなダイヤモンド層は、CVD合成によって成長させるのが好ましく、巨視的成長段階の形成を制限するために薄くする。前もって調製された面の上に成長させるこの層の厚さは、20  $\mu$ m未満、好ましくは10  $\mu$ m未満、好ましくは1  $\mu$ m未満、好ましくは100 nm未満、好ましくは50 nm未満、好ましくは20 nm未満、好ましくは10 nm未満である。その後、この薄い層の面は、その成長させたままの状態第1面として使用される。

#### 【0051】

このような薄い層は、単層成長技術と、表面ステップの伝搬を制御するための軸外表面の使用とを含むいくつかの技術を用いて調製することができる。

30

#### 【0052】

この面は、その上にホモエピタキシャルCVDダイヤモンド成長が最も容易に実施される面であるので、{001}面のものに近いミラー指数を有するのが好ましい。或いは、この面は{111}面のものに近いミラー指数を有することも、このような面がA1N層の堆積に最も適していることが分かっているので、可能である。この面に対する垂線は、{001}面又は{111}面に対する垂線の、好ましくは0°と約5°の間、好ましくは約0.5°と約1°の間にある。面が{001}面に近い場合、この面に対する垂線は、{001}面の極と、隣接する{101}面の極とを通る大円の約10°以内にあるのが好ましい。

#### 【0053】

このような層は、好ましくは高純度の真性ダイヤモンドを含み、より好ましくは、WO01/96633及びWO01/96634に開示されたものと合致する材料特性を有する高純度の真性ダイヤモンドを含む。

40

#### 【0054】

この成長させたままの薄い層の表面が第1面を形成し、好ましくは10 nm未満の $R_q$ 、好ましくは10 nm未満の $R_q$ 、好ましくは5 nm未満の $R_q$ 、好ましくは3 nm未満の $R_q$ 、好ましくは2 nm未満の $R_q$ 、好ましくは1 nm未満の $R_q$ 、好ましくは0.5 nm未満の $R_q$ 、好ましくは0.3 nm未満の $R_q$ 、好ましくは0.2 nm未満の $R_q$ 、好ましくは0.1 nm未満の $R_q$ を有する。すなわち、この表面は非常に小さい表面粗度を有し、さらに加工損傷がない。

50

## 【 0 0 5 5 】

ダイヤモンドの場合では、この層を上にも成長させることができる調製された面は、どんな形のダイヤモンドでもよいが、CVD合成ダイヤモンドが好ましく、また第1層がドーブ層を含む場合は、そのドーブ層がすでにあるCVD合成ダイヤモンドがより好ましく、このドーブ層がすでにCVD合成によって形成されているのがより好ましい。

## 【 0 0 5 6 】

このドーブ層は、真性半導体層の最終合成の前に加工される面を形成することができる。

## 【 0 0 5 7 】

極性層は焦電材料又は圧電材料を含むことができる。しかし、極性界の主要源は、たとえば圧電効果がまた存在しても、極性層の焦電特性によるものである。極性層はAlNを含むことができ、これは、 $E_g = 6.2 \text{ eV}$ のバンドギャップエネルギーを有し、ダイヤモンド層とAlN層の間の界面に $1 \text{ MV cm}^{-1}$ よりもずっと大きい電界強度をもたらす。AlNは、広いバンドギャップを有し、市販で容易に入手でき、大きな自発分極、良好な熱特性並びに堅牢性を有するという利点を提供する。

## 【 0 0 5 8 】

第2極性層は、2つ以上の極性層で形成された複合層を含むことができる。このような複合第2極性層を形成すると、2次元キャリアガスの密度をより精密に制御する代替方法が得られる。極性層は、AlN又はAlGaNなどのIII-V極性材料が好ましい。例えば、第2層は、AlGaN層が上に形成されたAlN層を含む複合層を含むことができる。

## 【 0 0 5 9 】

極性層とすべき材料については、その応力が加わらない状態で、結晶点群が次の、1、2、m、mm2、3、3m、4、4mm、6又は6mmのうちの1つでなければならない。ここで記号は、ヘルマン・モーガンの記号である。好ましい材料のAlNは、点群6mを有する。

## 【 0 0 6 0 】

別法として、圧電結晶点群の1つを有する極性ではない材料が、応力が加えられた状態でそれを堆積させることによって極性にすることができる。該当する圧電結晶点群は、ヘルマン・モーガンの記号で

222、 $\overline{4}$ 、422、 $\overline{4}2m$ 、32、 $\overline{6}$ 、622、及び $\overline{6}2m$

である。

## 【 0 0 6 1 】

極性材料の分極ベクトル $\underline{P}$ の方向は、その結晶構造の1つの特性である。窒化アルミニウムを一例として用いると、[0001]の結晶方向は、Al-N結合の一組と平行であり、Al原子からN原子の方に向くと定義される。Al原子はわずかに正に帯電し、窒素原子はわずかに負に帯電し、原子の空間配列により自発分極 $\underline{P}$ が形成される。AlNでは、 $\underline{P}$ は常に

[000 $\overline{1}$ ]

方向にある。

## 【 0 0 6 2 】

バンドオフセット及びバンドギャップに対する必要な基準に適合する極性層の候補材料の特定は、特に第1層がすでにダイヤモンドのような広バンドギャップ材料である場合に

は、簡単なことではない。可能性のある候補材料には、  
応力が加えられた状態にある水晶の形の  $\text{SiO}_2$ （点群  $32$ ）、及び  
六方晶の窒化ホウ素（点群  $6mm$ ）が含まれる。

【0063】

本発明はまた、  
少なくとも第1面が結晶真性ダイヤモンドを含む第1ダイヤモンド層を設けるステップ  
と、

極性があり、第1層の第1面上に配置される第2層を設けるステップとによって、第1  
層と第2層の間に界面を形成するステップを含む、電子電界効果デバイスを形成する方法  
であって、

第1層と第2層の間に分極の不連続があり、

主電荷キャリアが存在するバンド内で、第1層と第2層の間にバンドオフセットがあり  
、その結果、主電荷キャリアが、分極により誘導されたシート電荷と、第1層と第2層の  
間の分極の不連続によって形成された電界との複合効果、及びバンドオフセットにより、  
第1層内のプレーナ領域及び界面の近傍に閉じ込められるようになる方法も提供する。

【0064】

概念的に、このデバイスは第1層及び第2層を含むが、これは製造の順序を制限するも  
のではない。例えば、第2層を既存の第1層の上に、例えばPVDプロセス又はCVDプ  
ロセスによって形成することができ、或いは第1層を既存の第2層の上に、例えばPVD  
プロセス又はCVDプロセスによって形成することができ、或いは2つの層を完全に別々  
に形成し、その後で接合することもできる。

【0065】

ヘテロ構造及び変調ドーピングなど、他のシステムで使用される電荷キャリア閉じ込め  
の従来の方法は、ダイヤモンドでは実際的ではない。すなわち、ダイヤモンドの極端な電  
子的諸特性を活用するデバイスの開発に対する相当な関心にもかかわらず、他の半導体シ  
ステムにおいて従来技術によって教示される代替選択肢がダイヤモンドには適用可能で  
はないために、すべての努力が、デルタドーブ層などダイヤモンド中で制御される構造に集  
中されてきた。しかし、本発明の方法は、簡単なダイヤモンド構造を他の極性材料と組み  
合わせて用い、非常に移動性のある2Dキャリアガスをダイヤモンド中に形成することを  
実現する。

【0066】

ダイヤモンドに関する特別な問題は、表面終端の問題である。ダイヤモンドの電子親和  
力は、例えば水素又は酸素でダイヤモンド表面を終端することによって、清浄なダイアモ  
ンド表面の電子親和力に対して変更できることがよく知られている。2つの異種材料間の  
バンドオフセットの位置が、それらの材料の電子親和性の関数になりうるので（当技術分  
野で「アンダーソンの規則」として知られている）、適切に終端されたダイヤモンド表面  
を使用すると、2Dガス密度、及びキャリア波動関数の空間プロファイルなどのパラメー  
タを制御することによって、デバイス性能を改善するようにバンドオフセットを制御す  
るために使用することができる。例えば、電子親和性は、水素終端された表面が、終端され  
ていない表面と比較して低下すると考えられる。すなわち、理想的な構造では、例えば、  
第1ダイヤモンド層からAlNの第2極性層に直に達することができるが、実際には、こ  
の界面は、H、O、F、OH（これらのそれぞれの様々な同位体代替物を含む）など他の  
化学種の部分単層、単層、又は複数の単層を含むことがある。ダイヤモンド層と極性層の  
間の伝導帯オフセット及び価電子帯オフセットを制御するために、ダイヤモンド層を非炭  
素化学種で意図的に終端する、或いは別の方法でそのような化学種を界面に挿入するこ  
とが望ましいことがある。この技術は、界面全体にわたる格子連続性についての要件がない  
ので、特に適切である。前述のように、どんなダングリングボンドも不動態化させるよう  
に、非晶質層又は原子水素層が界面層に設けられることがある。このような原子水素層は  
、水素化によって設けることができる。

【0067】

ある面が特定の表面終端を有する場合、その面は、特定の表面終端との面上の接合比率が好ましくは約 60% 以上、好ましくは約 70%、好ましくは約 80%、好ましくは 90% 以上になるように終端することができる。

#### 【0068】

第 1 層は天然ダイヤモンド又は合成ダイヤモンドを含むことができる。本発明で使用される合成ダイヤモンドは、高圧高温 (HPHT) プロセス、又はより好ましくは化学気相成長 (CVD) によって形成することができる。CVD ダイヤモンド層が単結晶である場合は、AlN などの極性層が CVD ダイヤモンド層に接合されることが好ましく、或いは、それが CVD ダイヤモンド層上に形成されることがより好ましい。CVD ダイヤモンド層が多結晶である場合は、多結晶 CVD ダイヤモンド層を極性層の上に形成することが場合により好ましい。

10

#### 【0069】

極性層は、堆積によって、例えば CVD (例えば MOCVD 又は MOVPE) 或いは分子線エピタキシ (MBE) による成長によってダイヤモンド層上に形成することができる。別法として、極性層は、接合によってダイヤモンド層に付けることができる。極性層は、極性を示すことができなければならないだけでなく、第 1 層と第 2 層の間の界面に分極により誘導する電界も形成しなければならないので、極性層は、極性領域がランダムに向いた非晶質又は多結晶とすることができない。極性層は、比較的均一な分極により誘導する必要な大きさ及び向き電界を界面に形成するように所望の方向に実質的に配列された、良好な結晶質の極性領域を含むことが好ましい。この点で最も好ましい形は、単結晶極性材料である。しかし、十分に方向を合わせた多結晶材料は適切である。ダイヤモンド表面に形成される、分極により誘導する電界の著しい変化、特に、極性層内の局所反転領域によって引き起こされる変化は、キャリアの拡散機構をもたらし、デバイスの性能を低下させることになる。AlN の例では、AlN の  $[0001]$  方向又は

20

$[000\bar{1}]$

方向 (デバイスが電荷キャリアとしてホールを使用するか電子を使用するかで決まる) は、 $p$  を調整し最大化するように真性ダイヤモンド表面に対して垂直であるのが好ましいが、両方向の主要領域の組合せは非常に望ましくない。

30

#### 【0070】

極性層を真性ダイヤモンド層に接合する 1 つの利点は、単一極性の良質材料が容易に利用可能なことである。この極性層は良質の結晶構造を有することができる。しかし、極性層を真性ダイヤモンド層に格子整合させる必要はない。接合の手段は、デバイス性能に大きく影響を及ぼしてはならない。しかし、接合媒介物が、前述のように第 1 層と第 2 層を分離する付加的な界面層を形成する可能性がある。極性層を真性ダイヤモンド層に接合するのに使用できる 1 つの技術は陽極接合である。

#### 【0071】

好ましい一実施形態では、真性ダイヤモンド層はドーブ領域を含む。真性ダイヤモンド層は、極性層とドーブ層が真性ダイヤモンドチャネル層によって分離されるように、界面からある距離に配置されたドーブ層を含むことができ、このドーブ層は、真性ダイヤモンドチャネル層と真性ダイヤモンド基板層との間に配置される。

40

#### 【0072】

真性ダイヤモンド中のドーブ層は、n 型層又は p 型層を含むことができる。ドーブ層が p 型層を含む場合は、電荷キャリアはホールである。p 型ドーブ層は、B ドーブ層を含むことができる。ドーブ層が n 型層を含む場合は、電荷キャリアは電子である。n 型ドーブ層は、窒素ドーブ層又はリンドーブ層を含むことができる。ドーブ層は、注入によって、例えば B イオンを注入することによって調製することができ、或いは、CVD 合成によって、例えばジボランなどのガスを合成プロセスに追加することによって調製することが好

50

ましい。ドーブ層のCVD合成は、*in situ*で他の層と共に行うことができ、或いは別個の合成段階で真性ダイヤモンド層に対して、特に電荷キャリアが2次元キャリアガスを形成する第1面を形成している真性ダイヤモンド層に対して行うことができる。

#### 【0073】

ドーブ領域が真性ダイヤモンド層内のp型領域である場合は（すなわちホールがキャリアとして使用される）、極性層は、その分極ベクトル $\underline{P}$ の成分が真性ダイヤモンドと極性層の間の界面から離れる方に向くように（すなわちデバイスの表面に向くように）配置される。例えば、極性層がAlNを含む場合、N極性AlNが使用される。その場合、界面に形成される分極シート電荷は負極性になり、その結果、電荷キャリアとしてのホールを極性層の方に引き付けることになる。極性層と真性ダイヤモンド層の間の価電子帯オフセットは、ホールが極性層に入らないように選ぶことができる。価電子帯オフセットはポテンシャル障壁として働く。引き付ける力と結び付いたこのポテンシャル障壁は、2次元ホールガス（2DHG）が中に形成されるほぼ三角形のポテンシャル井戸につながる。そのホール波動関数は、真性ダイヤモンドチャンネル層内で最大値になる。したがって、2DHGは、真性ダイヤモンドチャンネルと極性層の間の界面に近い真性ダイヤモンドチャンネル内に局在化される。2DHGが界面に沿ってではなく真性ダイヤモンドチャンネル層内に形成されるので、キャリアはイオン化アクセプタから空間的に分離され、ホールは非常に高い移動度を得る。

#### 【0074】

ドーブ領域が真性ダイヤモンド層内のn型領域である場合は、極性層は、その分極ベクトル $\underline{P}$ の成分が真性ダイヤモンドと極性層の間の界面の方に向くように（すなわちデバイスの表面から離れる向きに）配置される。例えば、極性層がAlNを含む場合は、Al極性AlNが使用される。その場合、界面に形成される分極シート電荷は正極性になり、その結果、電荷キャリアとしての電子を極性層の方に引き付けることになる。極性層と真性ダイヤモンド層の間の伝導帯オフセットは、電子が極性層に入らないように選ぶことができる。伝導帯オフセットはポテンシャル障壁として働く。引き付ける力と結び付いたこのポテンシャル障壁は、2次元電子ガス（2DEG）が中に形成される三角形のポテンシャル井戸につながる。その電子波動関数は、真性ダイヤモンドチャンネル層内で最大値になる。したがって、2DEGは、真性ダイヤモンドチャンネルと極性層の間の界面に近い真性ダイヤモンドチャンネル内に局在化される。2DEGが界面に沿ってではなく真性ダイヤモンドチャンネル層内に形成されるので、キャリアはイオン化ドナーから空間的に分離され、電子は非常に高い移動度を得る。さらに、ダイヤモンド内で電子はホールよりも高い移動度を有するので、性能がさらに改善される。

#### 【0075】

別の好ましい実施形態では、極性層はドーブ領域を含む。極性層全体をドーブすることができ、或いは極性層の一部をドーブすることができ、この部分が、好ましくは第1層と第2層の間の界面とほぼ平行な平面を形成する。その結果デバイスは、真性ダイヤモンド層の第1面に配置されたドーブ極性層、又は非ドーブ/ドーブ/非ドーブの積層を含むことができる。この実施形態では、高品質真性ダイヤモンド層だけが必要であるので、ダイヤモンド合成は要件の厳しさが少なくなる。これは大量生産で実現可能である。さらに、真性ダイヤモンド層内のドーブ領域の空乏が不完全という、ピンチオフモードでトランジスタが動作することを妨げる潜在的な問題がない。

#### 【0076】

ドーブ極性層は、n型層又はp型層を含むことができる。ドーブ極性層がp型層を含む場合は、電荷キャリアはホールになる。このドーブ極性層は、Mgがドーブされた $\text{Al}_{1-x}\text{Ga}_{1-x}\text{N}$ （ここで、確実に $E_g > 5.47 \text{ eV}$ とするために $x = 0.8$ ）を含むことができる。ドーブ層がn型層を含む場合は、電荷キャリアは電子になる。電荷キャリアとしての電子は、ホールよりも高い移動度を有するので好ましい。このドーブ極性層は、SiがドーブされたAlNを含むことができる。或いは、このドーブ極性層は、Siがドーブされた $\text{Al}_{1-x}\text{Ga}_{1-x}\text{N}$ （ここで、確実に $E_g > 5.47 \text{ eV}$ とするために $x = 0.8$ ）を含むことができる。

8)を含むことができる。極性層として $AlN$ 又は $Al_xGa_{1-x}N$ (ここで $x=0.8$ )を使用することの別の利点は、これらの材料の比誘電率がダイヤモンドよりもずっと大きい(ダイヤモンドの5.7と比べて $>10$ )ことである。ガウスの法則により、2つの材料の比誘電率( $\epsilon_r$ )と垂直電界との積は、それらの界面で一定でなければならない。したがって、動作中、ピーク電界は、 $AlN$ (又は $Al_xGa_{1-x}N$ )層内ではなく真性ダイヤモンド層内にあるはずである。これは、ダイヤモンドの絶縁破壊電界強度が他のほとんどの材料よりも著しく大きく( $10\text{ MV cm}^{-1}$ )、したがって、代替デバイス構成と比較してより高いピーク出力電力を可能にするデバイスの絶縁破壊電圧(したがって動作電圧範囲)に関連した改善があることになるので、有利である。

【0077】

ドーブ極性層がn型層である場合は、極性層は、その分極ベクトル $P$ の成分が真性ダイヤモンドと極性層の間の界面の方に(デバイスの表面から離れる方に)向くように配置される。その場合、界面に形成される分極シート電荷は正極性になり、その結果、極性層から真性ダイヤモンド層内への電子の電荷転送が起きる。極性層と真性ダイヤモンド層の間の伝導帯オフセットは、ポテンシャル障壁として働く。引き付ける力と結び付いたこのポテンシャル障壁は、2次元電子ガス(2DEG)が中に形成されるほぼ三角形のポテンシャル井戸につながる。その電子波動関数は、真性ダイヤモンド層内で最大値になる。したがって、2DEGは、真性ダイヤモンド層と極性層の間の界面に近い真性ダイヤモンド層内に局在化される。2DEGが真性ダイヤモンド層内に形成されるので、キャリアはイオン化ドナーから空間的に分離され、電子は非常に高い移動度を得る。

【0078】

Siをドーブした $AlN$ がドーブ極性層として使用される場合には、たとえ典型的な動作温度と比較して $AlN$ 中のドナー活性化エネルギーが非常に大きくても、 $AlN$ 層内の $>1\text{ MV cm}^{-1}$ の強さの電界により、ダイヤモンド層内への電子の電界支援トンネリングが保証される。Siをドーブした $Al_xGa_{1-x}N$ がドーブ極性層として(真性ダイヤモンド層内のポテンシャル井戸を確保するように選ばれた $x$ が維持されて)使用される場合には、Siドナーをより高い濃度で取り込むことができ、ドナーをより高い割合でイオン化することができる。しかし、 $AlN$ の代わりに極性層として使用される $Al_xGa_{1-x}N$ では、電界強度が低下することになり、またバンドオフセットが低くなる可能性があり、これらが合わさって2DEG密度が低くなることがある。

【0079】

ドーブ層がp型層である場合には、極性層は、その分極ベクトル $P$ の成分が真性ダイヤモンド層と極性層の間の界面から離れる方に(デバイスの表面の方に)向くように配置される。その場合、界面に形成される分極シート電荷は負極性になり、その結果、極性層から真性ダイヤモンド層内へのホールの電荷転送が起きる。極性層と真性ダイヤモンド層の間の価電子帯オフセットは、ポテンシャル障壁として働く。引き付ける力と結び付いたこのポテンシャル障壁は、2次元ホールガス(2DHG)が中に形成される三角形のポテンシャル井戸につながる。その電子波動関数は、真性ダイヤモンド層内で最大値になる。したがって、2DHGは、真性ダイヤモンド層と極性層の間の界面に近い真性ダイヤモンド層内に局在化される。2DHGが真性ダイヤモンド層内に形成されるので、キャリアはイオン化アクセプタから空間的に分離され、ホールは非常に高い移動度を得る。

【0080】

第1層又は第2層をドーブして電荷キャリアを得ることに加えて、第1層及び/又は第2層をさらにドーブして反対の電荷を与えることもでき、この電荷は、分極により誘導した電界を変調し2次元キャリアガス密度を変える。

【0081】

別の好ましい実施形態では、真性ダイヤモンド層も極性層もドーブ領域を含まない。

【0082】

極性層は、その分極ベクトル $P$ の成分が真性ダイヤモンドと極性層の間の界面から離れる方に(すなわちデバイスの表面の方に)向くように配置することができる。第2層と第

10

20

30

40

50



1層の間の分極の不連続によって形成される電界により、価電子帯の最大値がフェルミ準位を横切るようになる。ホールが界面の近くで生成され、キャリアとして働く。例えば、極性層がA1Nを含む場合、N極性A1Nが使用される。その場合、界面に形成される分極シート電荷は負極性になり、その結果、電荷キャリアとしてのホールを極性層の方に引き付けることになる。極性層と真性ダイヤモンド層の間の価電子帯オフセットは、ホールが極性層に入らないように選ばれる。価電子帯オフセットはポテンシャル障壁として働く。引き付ける力と結び付いたこのポテンシャル障壁は、2次元ホールガス(2DHG)が中に形成されるほぼ三角形のポテンシャル井戸につながる。そのホール波動関数は、真性ダイヤモンドチャンネル層内で最大値になる。したがって、2DHGは、真性ダイヤモンドチャンネルと極性層の間の界面に近い真性ダイヤモンドチャンネル内に局在化される。

10

#### 【0083】

別法として、極性層は、その分極ベクトル $\underline{P}$ の成分が真性ダイヤモンドと極性層の間の界面の方に(すなわちデバイスの表面から離れる方に)向くように配置することができる。第2層と第1層の間の分極の不連続によって形成される電界により、伝導帯の最小値がフェルミ準位を横切るようになる。電子が界面の近くで生成され、キャリアとして働く。例えば、極性層がA1Nを含む場合、A1極性A1Nが使用される。その場合、界面に形成される分極シート電荷は正極性になり、その結果、電荷キャリアとしての電子を極性層の方に引き付けることになる。極性層と真性ダイヤモンド層の間の伝導帯オフセットは、電子が極性層に入らないように選ぶことができる。伝導帯オフセットはポテンシャル障壁として働く。引き付ける力と結び付いたこのポテンシャル障壁は、2次元電子ガス(2DEG)が中に形成される三角形のポテンシャル井戸につながる。その電子波動関数は、真性ダイヤモンドチャンネル層内で最大値になる。したがって、2DEGは、真性ダイヤモンドチャンネルと極性層の間の界面に近い真性ダイヤモンドチャンネル内に局在化される。さらに、ダイヤモンド内で電子はホールよりも高い移動度を有するので、性能がさらに改善される。

20

#### 【0084】

次に、本発明の実施形態を以下の図面を参照して説明する。

#### 【図面の簡単な説明】

#### 【0085】

【図1】本発明によるFETの第1の実施形態を示す図である。

30

【図2】図1に示された極性層とダイヤモンド層の間の界面のエネルギーバンド図である。

【図3】本発明によるPEFETの第2の実施形態を示す図である。

【図4】図3に示された極性層とダイヤモンド層の間の界面のエネルギーバンド図である。

【図5】本発明によるPEFETの第3の実施形態を示す図である。

【図6】図5に示された極性層とダイヤモンド層の間の界面のエネルギー準位バンドを示す図である。

【図7】本発明によるPEFETの第4の実施形態を示す図である。

【図8】図7に示された極性層とダイヤモンド層の間の界面のエネルギーバンド図である。

40

【図9】本発明によるPEFETの第5の実施形態を示す図である。

【図10】図9に示された極性層とダイヤモンド層の間の界面のエネルギーバンド図である。

#### 【発明を実施するための形態】

#### 【0086】

#### 図面の詳細な説明

本発明の第1の実施形態が図1に示されている。極性層20が、その分極ベクトルが極性層20と真性ダイヤモンド層10の間の界面から実質的に離れる方向に向くように、真性ダイヤモンド層10の上に配置される。極性層を真性ダイヤモンド層の上に成長させ、或

50

いはその上に接合する。極性層 20 は、真性ダイヤモンド層 10 よりも大きいバンドギャップを有する。真性ダイヤモンド層は、 $E_g$  が 5.47 eV のバンドギャップを有する。極性層は、6.2 eV のバンドギャップを有する N 極性 A1N 層を含むことができる。真性ダイヤモンド層 10 は、真性ダイヤモンド層 10 と極性層 20 の間の界面から距離  $d$  に配置された厚さ  $t$  の B ドープ層 40 を含む。厚さ  $t$  及び距離  $d$  は、ドープ層をゲート 90 によって完全に空乏化でき、ピンチオフに達することができるように選ばれる。B ドープ層は、真性ダイヤモンド層を真性ダイヤモンドチャンネル 30 と真性ダイヤモンド基板 50 に分割する。ゲート接点 90 は極性層 20 の上に配置され、ソース 92 及びドレイン 94 は、真性ダイヤモンドチャンネル 30 に接触するように配置される。

【0087】

10

N 極性 A1N 層では、真性ダイヤモンド層 10 と極性層 20 の間の分極の不連続により、この 2 つの層の間の界面に負極性の分極シート電荷  $-p$  が生成される。このシート電荷は、かなり大きい強度の電界をもたらす。極性層としての A1N 層では、真性ダイヤモンドチャンネル 30 内の電界強度は約  $8 \text{ MV cm}^{-1}$  になると見積もられる。

【0088】

極性層と真性ダイヤモンドチャンネルの間の界面のエネルギーバンド図が図 2 に示されている。

【0089】

B ドープ層 40 はホールの供給源として働き、分極シート電荷  $-p$  から生じた電界がホールを B ドープ層 40 から極性層 20 との界面の方へ、図 2 に示された経路 64 に沿って引き付ける。ダイヤモンド層 10 と極性層 20 の間の価電子帯最大値における不連続 68 が、ダイヤモンド層から極性層内へのホールの転送を妨げるポテンシャル障壁として働く。ホール 62 は、極性層との界面に近い真性ダイヤモンドチャンネル内の三角形のポテンシャル井戸に捕獲される。この結果、界面に近い真性ダイヤモンドチャンネルの領域 60 内に高度に閉じ込められた 2DHG が生じることになる。

20

【0090】

ホール波動関数の二乗係数  $| \psi(z) |^2$  66 は、界面ではなくダイヤモンド層内の最大値である。したがって、ホールの輸送が、そのどれも著しいキャリア拡散効果をまねくことになるドープ領域又は極性層に沿ってではなく、或いは界面自体に沿ってではなく、高純度で高結晶質の真性ダイヤモンドチャンネル内で行われる。

30

【0091】

本発明の第 2 の実施形態が図 3 に示されている。極性層 25 が、その分極ベクトルが極性層 25 と真性ダイヤモンド層 10 の間の界面の方に実質的に向くように、真性ダイヤモンド層 10 の上に配置される。極性層を真性ダイヤモンド層の上に成長させ、或いはその上に接合する。極性層 25 は、真性ダイヤモンド層 10 よりも大きいバンドギャップを有する。真性ダイヤモンド層は、 $E_g$  が 5.47 eV のバンドギャップを有する。極性層は、6.2 eV のバンドギャップを有する A1 極性 A1N 層を含むことができる。真性ダイヤモンド層 10 は、真性ダイヤモンド層 10 と極性層 20 の間の界面から距離  $d$  に配置された厚さ  $t$  の、リン又は窒素などの n 型ドープ層 45 を含む。厚さ  $t$  及び距離  $d$  は、ドープ層をゲート 90 によって完全に空乏化でき、ピンチオフに達することができるように選ばれる。n 型ドープ層 45 は、真性ダイヤモンド層 10 を真性ダイヤモンドチャンネル 30 と真性ダイヤモンド基板 50 に分割する。ゲート接点 90 は極性層 25 の上に配置され、ソース 92 及びドレイン 94 は、真性ダイヤモンドチャンネル 30 に接触するように配置される。

40

【0092】

A1 極性 A1N 層では、真性ダイヤモンド層 10 と極性層 25 の間の分極の不連続により、この 2 つの層の間の界面に正極性の分極シート電荷  $+p$  が生成される。このシート電荷は、かなり大きい強度の電界をもたらす。極性層としての A1N 層では、真性ダイヤモンドチャンネル 30 内の電界強度は約  $8 \text{ MV cm}^{-1}$  になると見積もられる。

【0093】

50

極性層と真性ダイヤモンドチャンネルの間の界面のエネルギーバンド図が図４に示されている。

【００９４】

n型ドーブ層４５は電子の供給源として働き、分極シート電荷 $+q_p$ から生じた電界が電子をn型ドーブ層４５から極性層２５との界面の方へ、図４に示された経路７４に沿って引き付ける。ダイヤモンド層１０と極性層２５の間の伝導帯最小値における不連続７８が、ダイヤモンド層から極性層内への電子の転送を妨げるポテンシャル障壁として働く。電子７２は、極性層との界面に近い真性ダイヤモンドチャンネル内のほぼ三角形のポテンシャル井戸に捕獲される。この結果、界面に近い真性ダイヤモンドチャンネルの領域７０内に高度に閉じ込められた２ＤＥＧが生じることになる。

10

【００９５】

電子波動関数の二乗係数 $| \psi(z) |^2$  ７６は、界面ではなくダイヤモンド層内での最大値である。したがって、電子の輸送が、そのどれも著しいキャリア拡散効果をもたらすことになるドーブ領域又は極性層に沿ってではなく、或いは界面自体に沿ってではなく、高純度で高結晶質の真性ダイヤモンドチャンネル内で行われる。

【００９６】

本発明の第３の実施形態が図５に示されている。n型ドーブ極性層１２０が、その分極ベクトルが極性層１２０と真性ダイヤモンド層１１０の間の界面の方に実質的に向くように、真性ダイヤモンド層１１０の上に配置される。n型ドーブ層は、均一にドーブされなくてもよく、その中にドーブ層を含むだけでよい。n型ドーブ極性層を真性ダイヤモンド層の上にエピタキシャルに成長させ、或いはその上に接合する。n型ドーブ極性層１２０は、真性ダイヤモンド層１１０よりも大きいバンドギャップを有する。真性ダイヤモンド層は、 $E_g$ が５．４７eVのバンドギャップを有する。n型ドーブ極性層は、SiドーブAl極性AlN層を含むことができる。ドーブ極性層の厚さは、トランジスタがピンチオフモードで働く必要があることによって制限されると考えられる。ゲート接点１９０は極性層１２０の上に配置され、ソース１９２及びドレイン１９４は、真性ダイヤモンド層１１０に接触するように配置される。

20

【００９７】

Al極性SiドーブAlN層では、真性ダイヤモンド層１１０とドーブ極性層１２０の間の分極の不連続が、この２つの層の間の界面に正極性の分極により誘導されるシート電荷 $+q_p$ を生成する。このシート電荷は、かなり大きい強度の電界をもたらす。

30

【００９８】

ドーブ極性層と真性ダイヤモンドチャンネルの間の界面のエネルギーバンド図が図６に示されている。

【００９９】

n型ドーブ極性層１２０は電子の供給源として働き、分極シート電荷 $+q_p$ から生じた電界は、ドーブ極性層１２０から界面を介して真性ダイヤモンド層１１０の中へと、図６に示された経路１６４に沿って、トンネリングによって可能な電子の転送をもたらす。ダイヤモンド層１１０と極性層１２０の間の伝導帯最小値における不連続１６８が、真性ダイヤモンド層内で電子を含むポテンシャル障壁として働く。電子１６２は、極性層との界面に近い真性ダイヤモンドチャンネル内の三角形のポテンシャル井戸に捕獲される。この結果、界面に近い真性ダイヤモンド層１１０の領域１６０内に高度に閉じ込められた２ＤＥＧが生じることになる。

40

【０１００】

電子波動関数の二乗係数 $| \psi(z) |^2$  １６６は、界面ではなくダイヤモンド層内での最大値である。したがって、電子の輸送が、そのどれでも著しいキャリア拡散効果をまねくことになるドーブ領域又は極性層に沿ってではなく、或いは界面自体に沿ってではなく、高純度で高結晶質の真性ダイヤモンドチャンネル内で行われる。

【０１０１】

本発明の第４の実施形態が図７に示されている。p型ドーブ極性層１２５が、その分極

50

ベクトルが極性層 1 2 5 と真性ダイヤモンド層 1 1 0 の間の界面から離れる方に実質的に向くように、真性ダイヤモンド層 1 1 0 の上に配置される。p 型ドーブ層は、均一にドーブされなくてもよく、その中にドーブ層を含むだけでよい。p 型ドーブ極性層を真性ダイヤモンド層の上にエピタキシャルに成長させ、或いはその上に接合する。p 型ドーブ極性層 1 2 5 は、真性ダイヤモンド層 1 1 0 よりも大きいバンドギャップを有する。真性ダイヤモンド層は、 $E_g$  が 5 . 4 7 e V のバンドギャップを有する。p 型ドーブ極性層は、Mg ドープ N 極性 Al N 層を含むことができる。ドーブ極性層の厚さは、トランジスタがピンチオフモードで働く必要があることによって制限されると考えられる。ゲート接点 1 9 0 は極性層 1 2 5 の上に配置され、ソース 1 9 2 及びドレイン 1 9 4 は、真性ダイヤモンド層 1 1 0 に接触するように配置される。

10

#### 【0102】

p 型ドーブ N 極性 Al N 層では、真性ダイヤモンド層 1 1 0 とドーブ極性層 1 2 5 の間の分極の不連続が、この 2 つの層の間の界面に負極性の分極により誘導されるシート電荷  $-q_p$  を生成する。このシート電荷は、かなり大きい強度の電界をもたらす。

#### 【0103】

ドーブ極性層と真性ダイヤモンドチャンネルの間の界面のエネルギーバンド図が図 8 に示されている。

#### 【0104】

n 型ドーブ極性層 1 2 5 はホールの供給源として働き、分極シート電荷  $-q_p$  から生じた電界は、ドーブ極性層 1 2 5 から界面を介して真性ダイヤモンド層 1 1 0 の中へと、図 8 に示された経路 1 7 4 に沿って、ホールの転送をもたらす。ダイヤモンド層 1 1 0 と極性層 1 2 5 の間の伝導帯最大値における不連続 1 7 8 が、真性ダイヤモンド層内のホール 1 7 2 を含むポテンシャル障壁として働く。ホール 1 7 2 は、極性層との界面に近い真性ダイヤモンドチャンネル内の三角形のポテンシャル井戸に捕獲される。この結果、界面に近い真性ダイヤモンド層 1 1 0 の領域 1 7 0 内に高度に閉じ込められた 2 D H G が生じることになる。

20

#### 【0105】

ホール波動関数の二乗係数  $| \psi(z) |^2$  1 7 6 は、界面ではなくダイヤモンド層内の最大値である。したがって、ホールの輸送が、そのどれでも著しいキャリア拡散効果をもたらすことになるドーブ領域又は極性層に沿ってではなく、或いは界面自体に沿ってではなく、高純度で高結晶質の真性ダイヤモンドチャンネル内で行われる。

30

#### 【0106】

本発明の第 5 の実施形態が図 9 に示されている。極性層 2 2 5 が、その分極ベクトルが極性層 2 2 5 と真性ダイヤモンド層 2 1 0 の間の界面から実質的に離れる方向に向くように、真性ダイヤモンド層 2 1 0 の上に配置される。極性層 2 2 5 は、真性ダイヤモンド層 2 1 0 よりも大きいバンドギャップを有する。真性ダイヤモンド層は、 $E_g$  が 5 . 4 7 e V のバンドギャップを有する。極性層は、N 極性 Al N 層を含むことができる。極性層の厚さは、トランジスタがピンチオフモードで働く必要があることによって制限されると考えられる。ゲート接点 2 9 0 は極性層 2 2 5 の上に配置され、ソース 2 9 2 及びドレイン 2 9 4 は、真性ダイヤモンド層 2 1 0 に接触するように配置される。

40

#### 【0107】

N 極性 Al N 層では、真性ダイヤモンド層 2 1 0 と極性層 2 2 5 の間の分極の不連続が、この 2 つの層の間の界面に負極性の分極により誘導されるシート電荷  $-q_p$  を生成する。このシート電荷は、かなり大きい強度の電界もたらし、この電界により価電子帯の最大値がフェルミ準位 ( $E_F$ ) を横切るようにすることができる。ホールは界面近くで生成され、キャリアとして働く。

#### 【0108】

極性 Al N 層と真性ダイヤモンド層の間の界面のエネルギーバンド図が図 1 0 に示されている。

#### 【0109】

50

図 10 に示されるように、分極シート電荷  $-\sigma_p$  により生じた電界が、界面近くのダイヤモンド層 210 内でのホールの発生をもたらす。ダイヤモンド層 210 と極性層 225 の間の価電子帯最大値における不連続 278 が、真性ダイヤモンド層内でホールを含むポテンシャル障壁として働く。ホールは、極性層との界面に近い真性ダイヤモンドチャンネル内の三角形のポテンシャル井戸に捕獲される。この結果、界面に近い真性ダイヤモンド層 210 の領域 270 内に高度に閉じ込められた 2DHG が生じることになる。

【0110】

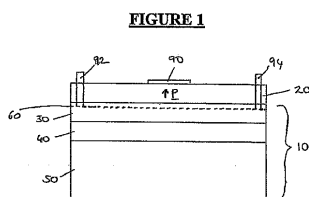
ホール波動関数の二乗係数  $|\psi(z)|^2$  276 は、界面ではなくダイヤモンド層内の最大値である。したがって、ホールの輸送が、そのどれでも著しいキャリア拡散効果をまねくことになる極性層に沿ってではなく、又は界面自体に沿ってではなく、高純度で高結晶質の真性ダイヤモンドチャンネル内で行われる。

10

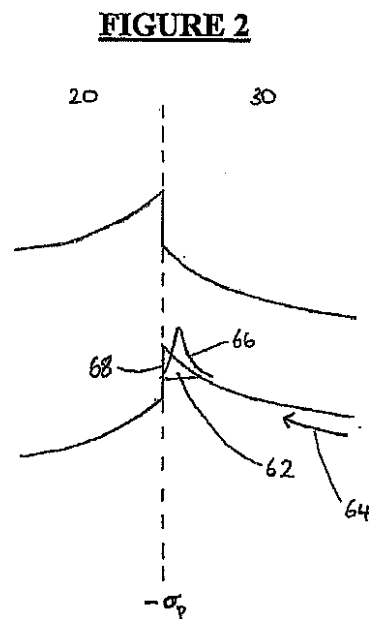
【0111】

以上で本発明が全く例示的に説明されたこと、並びに特許請求の範囲によって定義された本発明の範囲内で細部の改変を加えることができることは、当然ながら理解されよう。

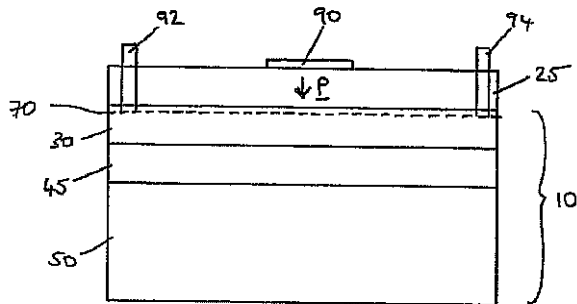
【図 1】



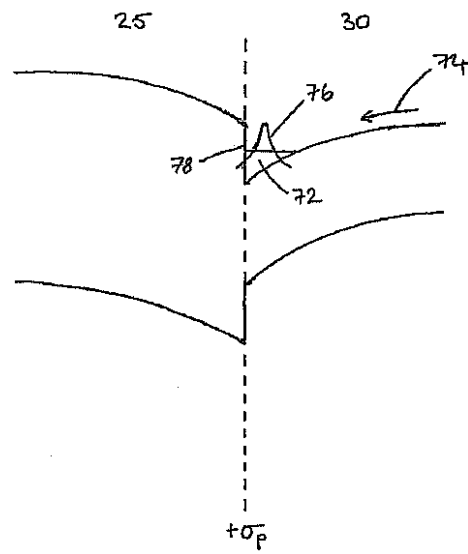
【図 2】



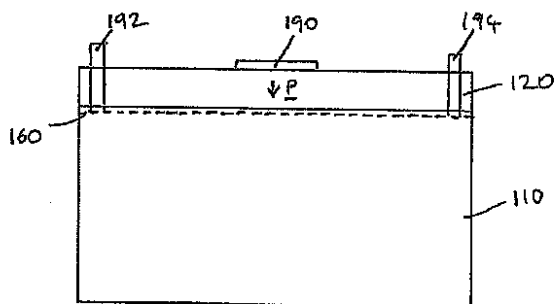
【 図 3 】

**FIGURE 3**

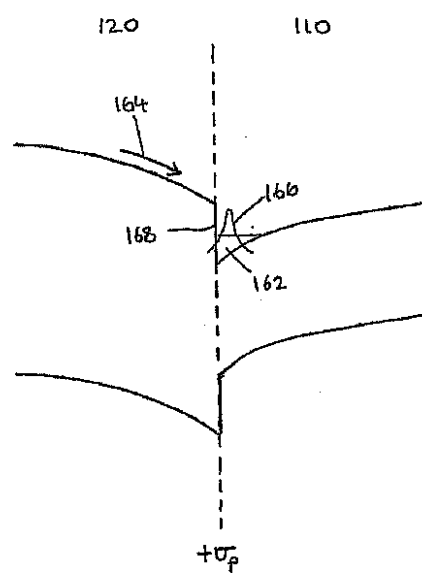
【 図 4 】

**FIGURE 4**

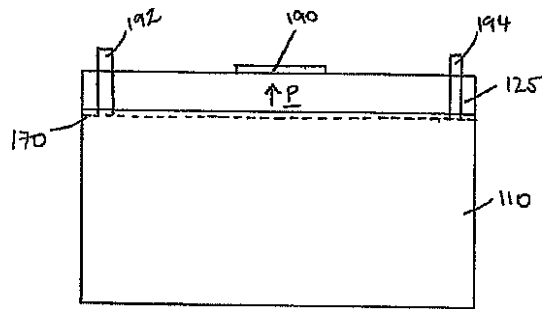
【 図 5 】

**FIGURE 5**

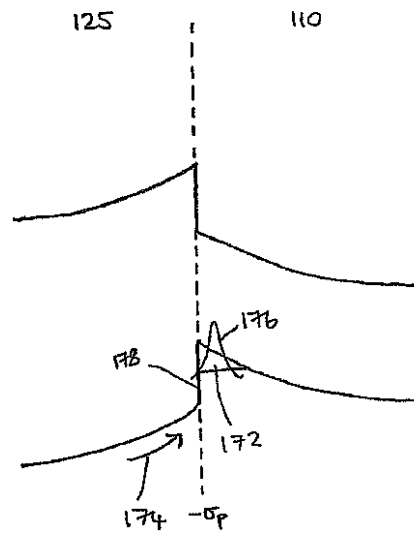
【 図 6 】

**FIGURE 6**

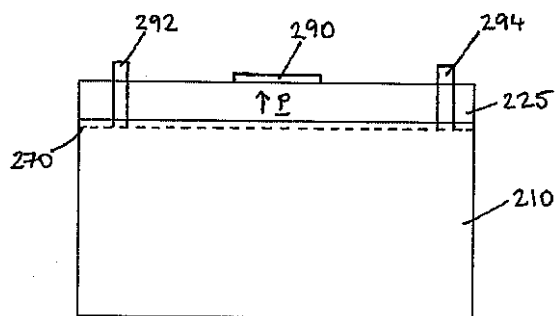
【図 7】

**FIGURE 7**

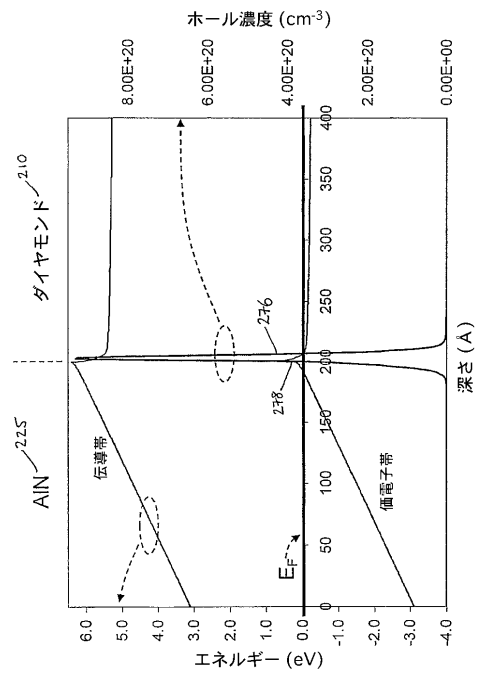
【図 8】

**FIGURE 8**

【図 9】

**FIGURE 9**

【図 10】



## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/IB2008/050216

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> INV. H01L29/812 C30B25/20 C30B29/04 C23C14/02 C23C16/27 H01L21/04 H01L29/16 C23C14/58		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) H01L C30B C23C		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, COMPENDEX, INSPEC		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2006 216716 A (KOBE STEEL LTD) 17 August 2006 (2006-08-17)  paragraphs [0023] - [0030]; figures 1-4	1-3, 5-10, 21, 22, 24
X	WO 2006/117621 A (ELEMENT SIX LTD [GB]; DONALD HEATHER JUNE [ZA]; SCARSBROOK GEOFFREY AL) 9 November 2006 (2006-11-09)	1-16, 18-31
Y	pages 39-41; figures 4, 5, 9; table 2 pages 2-10	17
Y	WO 2005/074013 A (CREE INC [US]; SAXLER ADAM WILLIAM [US]) 11 August 2005 (2005-08-11)	17
A	paragraph [0053]	1-31
-/--		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
27 May 2008		13/06/2008
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax (+31-70) 340-3016		Authorized officer  Hoyer, Wolfgang



## INTERNATIONAL SEARCH REPORT

International application No  
PCT/IB2008/050216

## C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CRISMAN E E ET AL: "Large pyroelectric response from reactively sputtered aluminum nitride thin films" ELECTROCHEMICAL AND SOLID-STATE LETTERS ELECTROCHEM. SOC USA, vol. 8, no. 3, March 2005 (2005-03), pages H31-H32, XP002481723 ISSN: 1099-0062 the whole document	2,3
A	US 5 506 422 A (DREIFUS DAVID L [US] ET AL) 9 April 1996 (1996-04-09) column 4, lines 24-59; figure 1	1-31
A	DENISENKO A ET AL: "Diamond power devices. Concepts and limits" DIAMOND AND RELATED MATERIALS, ELSEVIER SCIENCE PUBLISHERS, AMSTERDAM, NL, vol. 14, no. 3-7, 1 March 2005 (2005-03-01), pages 491-498, XP004857108 ISSN: 0925-9635 the whole document	1-31

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/IB2008/050216

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
JP 2006216716 A	17-08-2006	NONE	
WO 2006117621 A	09-11-2006	CN 101167190 A	23-04-2008
		EP 1875512 A1	09-01-2008
		KR 20080003841 A	08-01-2008
		US 2008099768 A1	01-05-2008
WO 2005074013 A	11-08-2005	CA 2554003 A1	11-08-2005
		CN 1910737 A	07-02-2007
		EP 1706895 A2	04-10-2006
		JP 2007519262 T	12-07-2007
		KR 20060127907 A	13-12-2006
		US 2006138455 A1	29-06-2006
		US 2005164482 A1	28-07-2005
US 5506422 A	09-04-1996	JP 3380313 B2	24-02-2003
		JP 7050419 A	21-02-1995
		US 5371383 A	06-12-1994

## フロントページの続き

(31)優先権主張番号 0709716.5  
(32)優先日 平成19年5月21日(2007.5.21)  
(33)優先権主張国 英国(GB)  
(31)優先権主張番号 0713464.6  
(32)優先日 平成19年7月11日(2007.7.11)  
(33)優先権主張国 英国(GB)

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(74)代理人 100097870  
弁理士 梶原 斎子  
(74)代理人 100140556  
弁理士 新村 守男  
(74)代理人 100114719  
弁理士 金森 久司  
(74)代理人 100143258  
弁理士 長瀬 裕子  
(74)代理人 100124969  
弁理士 井上 洋一  
(74)代理人 100132492  
弁理士 弓削 麻理

(72)発明者 ワート、クリストファー ジョン ハワード  
イギリス国、アスコット パークシャー、キングス ライド パーク、 エLEMENT シックス  
リミテッド  
(72)発明者 スカーズブルック、ジェフリー アラン  
イギリス国、アスコット パークシャー、キングス ライド パーク、 エLEMENT シックス  
リミテッド  
(72)発明者 フリエル、イアン  
イギリス国、アスコット パークシャー、キングス ライド パーク、 エLEMENT シックス  
リミテッド  
(72)発明者 バルマー、リチャード スチュアート  
イギリス国、アスコット パークシャー、キングス ライド パーク、 エLEMENT シックス  
リミテッド

Fターム(参考) 5F102 FA01 FA02 GB01 GC01 GD01 GJ02 GL04 GM04 GQ01 GR01  
HC01