

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年3月17日(17.03.2016)



(10) 国際公開番号
WO 2016/039342 A1

- (51) 国際特許分類:
H02M 7/48 (2007.01)
- (21) 国際出願番号: PCT/JP2015/075477
- (22) 国際出願日: 2015年9月8日(08.09.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-183090 2014年9月9日(09.09.2014) JP
- (71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 Kanagawa (JP).
- (72) 発明者: 皆川 啓(MINAGAWA, Kei); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 服部 毅巖(HATTORI, Kiyoshi); 〒1920082 東京都八王子市東町9番8号 八王子東町センタービル 服部特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

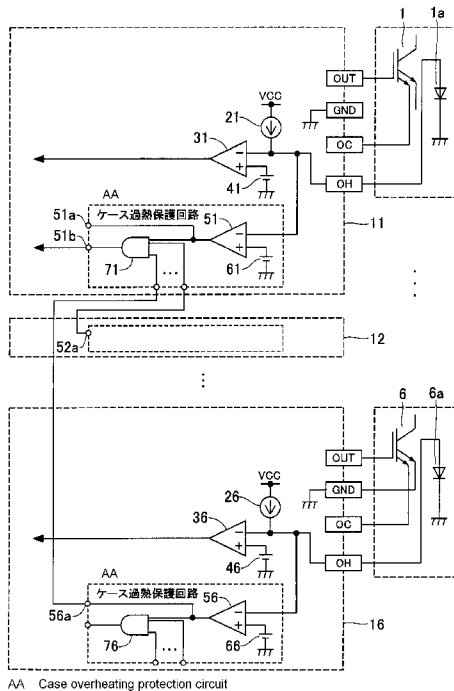
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: SEMICONDUCTOR MODULE

(54) 発明の名称: 半導体モジュール



AA Case overheating protection circuit

(57) Abstract: The present invention makes it possible to detect overheating of an entire case without having to mount a specialized temperature detection IC. According to the present invention, control ICs (11-16) that control IGBTs (1-6) are provided with overheating detection comparators (31-36) that determine a chip overheating condition of the IGBTs (1-6), as well as with overheating detection comparators (51-56) that determine a case overheating condition. The output of the overheating detection comparators (51-56) is input to an AND circuit (71), and if all the overheating detection comparators (51-56) determine the presence of the case overheating condition, the AND circuit (71) outputs a high-level protection operation signal, and an alarm output circuit outputs an alarm signal. Since the chip overheating condition and case overheating condition are detected on the basis of the chip temperature obtained by means of temperature detection diodes (1a-6a) formed in each of the IGBTs (1-6), a temperature detection IC for case overheating protection is rendered unnecessary, and detection accuracy for case overheating is improved.

(57) 要約: 専用の温度検出ICを搭載せずにケース全体の過熱を検出できるようにする。IGBT(1~6)を制御する制御IC(11~16)は、IGBT(1~6)のチップの過熱状態を判断する過熱検出コンパレータ(31~36)以外に、ケースの過熱状態を判断する過熱検出コンパレータ(51~56)を備えている。過熱検出コンパレータ(51~56)の出力は、AND回路(71)に入力され、すべての過熱検出コンパレータ(51~56)がケース過熱状態であると判断したときに、AND回路(71)がハイレベルの保護動作信号を出力し、アラーム出力回路がアラーム信号を

出力する。それぞれIGBT(1~6)に形成された温度検出用ダイオード(1a~6a)によるチップ温度に基づいてチップの過熱状態およびケースの過熱状態を検出しているため、ケース過熱保護用の温度検出ICが不要となり、ケース過熱の検出精度が向上する。

WO 2016/039342 A1

明 細 書

発明の名称：半導体モジュール

技術分野

[0001] 本発明は半導体モジュールに関し、特に電力変換用のスイッチング素子、ダイオードおよび制御IC (Integrated Circuit) を1つのパッケージに内蔵した半導体モジュールに関する。

背景技術

[0002] 電力変換用のインバータ回路などでは、スイッチング素子として低損失化、高周波化に優れたIGBT (Insulated Gate Bipolar Transistor) が用いられている。このようなIGBTは、単体の素子から、保護用のダイオード (フリーホイーリングダイオード) と、駆動回路や各種保護回路などの周辺回路を含む制御ICとをモジュール内部に取り込んだIPM (Intelligent Power Module) へと進化している。

[0003] 図11は従来のIPMの内部構成の一例を示す図である。

この図11に示したIPM100では、三相交流電圧を出力するインバータを構成している。そのため、IPM100は、正極電源端子P、負極電源端子Nおよび出力端子U、V、Wを有し、6個のIGBT101~106を内蔵している。IGBT101~106は、それぞれ同一の回路パターン上に搭載された保護用のダイオード111~116によって逆並列に接続されている。正極電源端子Pと負極電源端子Nとの間には、3組のアーム部を構成するようにIGBT101、102、IGBT103、104およびIGBT105、106がそれぞれ直列に接続されている。また、U、V、W相の各アーム部の中間接続部は、それぞれ出力端子U、V、Wに接続されている。

[0004] IGBT101~106は、それぞれの表面 (エミッタ端子) の中央に絶縁層を介してPN接合を持つ温度検出用ダイオードが形成されている。これにより、IGBT101~106は、温度検出用ダイオードの温度依存性の

ある順方向電圧をモニタすることによって、ジャンクション温度に近いチップ温度が観測可能になっている。

[0005] IGBT101～106は、また、それらのゲート端子および温度検出用ダイオードが制御IC121～126に接続されている。制御IC121～126は、IGBT101～106をスイッチング制御するとともに、温度検出用ダイオードに定電流を流してIGBT101～106の過熱状態を検出している。

[0006] IPM100は、また、チップ温度を検出するものとは別にケース温度を検出する専用の温度検出IC131が内蔵されている。この温度検出IC131は、絶縁基板の一部に搭載されて、その場所の温度を検出することによって、IPM100のケースの過熱状態を検出している。温度検出IC131の温度検出素子としては、一般にサーミスタが用いられる（たとえば、特許文献1参照）が、ここでは、IGBT101～106の温度検出用ダイオードと同じ構造のダイオードを温度検出IC131のベアチップ上に形成したものを用いている。

[0007] 図12は従来のIPMの過熱保護回路を示す回路図、図13は温度検出用ダイオードの温度特性を示す図であって、(A)はチップ過熱保護時の温度対過熱検出電圧を示し、(B)はケース過熱保護時の温度対過熱検出電圧を示している。

[0008] 制御IC121～126は、図12に示したように、それぞれIGBT101～106と接続されている。すなわち、制御IC121～126は、それぞれゲート電圧を出力する出力端子OUTと、グランド端子GNDと、過電流検出端子OCと、過熱検出端子OHとを備えている。

[0009] 出力端子OUTは、IGBT101～106のゲート端子に接続され、グランド端子GNDは、IGBT101～106のエミッタ端子に接続され、過電流検出端子OCは、IGBT101～106の電流センス用エミッタ端子に接続されている。

[0010] 過熱検出端子OHは、制御IC121～126内では、定電流源141と

過熱検出コンパレータ142の反転入力端子とに接続され、過熱検出コンパレータ142の非反転入力端子は、基準電圧源143に接続されている。過熱検出端子OHは、また、IGBT101~106の温度検出用ダイオード107のアノード端子に接続され、温度検出用ダイオード107のカソード端子は、グランド端子GNDを介して制御IC121~126のグランド電位に接続されている。

[0011] 温度検出用ダイオード107には、定電流源141による定電流が常に流されており、IGBT101~106のチップ温度に対応する順方向電圧が過熱検出コンパレータ142の反転入力端子に印加されている。ここで、温度検出用ダイオード107の温度特性は、図13の(A)に示したように、負の温度特性を有し、基準電圧源143が175℃の温度に対応する電圧VOH1を出力しているとする。これにより、チップ温度が175℃未満のとき、過熱検出コンパレータ142は、ローレベルの保護動作信号を出力し、チップ温度が175℃以上の高温になると、ハイレベルの保護動作信号を出力する。このハイレベルの保護動作信号が出力されると、制御IC121~126は、アラーム出力回路からアラーム信号を出力すると同時にIGBT101~106をすべてオフにする制御を行う。

[0012] 一方、温度検出IC131は、温度検出用ダイオード132と、定電流源133と過熱検出コンパレータ134とを備えている。温度検出用ダイオード132は、そのアノード端子が定電流源133と過熱検出コンパレータ134の反転入力端子とに接続され、カソード端子がグランドに接続されている。過熱検出コンパレータ134の非反転入力端子は、基準電圧源135に接続されている。

[0013] 温度検出用ダイオード132には、定電流源133による定電流が常に流されており、ケース温度に対応する順方向電圧が過熱検出コンパレータ134の反転入力端子に印加されている。ここで、温度検出用ダイオード132の温度特性は、図13の(B)に示したように、負の温度特性を有し、基準電圧源135が125℃の温度に対応する電圧VOH2を出力しているとする

る。これにより、ケース温度が125℃未満のとき、過熱検出コンパレータ134は、ローレベルの保護動作信号を出力し、ケース温度が125℃の中温以上になると、ハイレベルの保護動作信号を出力する。このハイレベルの保護動作信号が出力されると、温度検出IC131は、アラーム出力回路からアラーム信号を出力すると同時にIGBT101～106をすべてオフにする制御を行う。

先行技術文献

特許文献

[0014] 特許文献1：特開2002-184940号公報（段落〔0109〕）

発明の概要

発明が解決しようとする課題

[0015] しかしながら、従来のIPMでは、ケースの過熱検出のために専用の温度検出ICが必要であり、しかも、ケースの過熱検出は、温度検出ICが搭載されている箇所の一点であって、他の地点で過熱があっても検出することができないという問題点があった。

[0016] 本発明はこのような点に鑑みてなされたものであり、専用の温度検出ICが不要でありながらケース全体の過熱を検出することが可能な半導体モジュールを提供することを目的とする。

課題を解決するための手段

[0017] 本発明では、上記の課題を解決するために、それぞれチップ温度検出のための温度検出素子が形成された複数のスイッチング素子と、スイッチング素子を保護する複数のダイオードと、スイッチング素子を制御する複数の制御回路とを1つのパッケージに内蔵した半導体モジュールが提供される。この半導体モジュールでは、制御回路は、温度検出素子による検出温度をケース用の所定の基準温度と比較するコンパレータをそれぞれ備え、さらに、制御回路の少なくとも1つは、コンパレータのうちの少なくとも2つの出力を受けてケース過熱を判断する論理積回路を備えていることを特徴とする。

発明の効果

[0018] 上記構成の半導体モジュールは、専用の温度検出ICを有することなしにケースの過熱を検出することができるので、部品点数を削減することができるという利点がある。また、ケース過熱保護の動作温度として発熱源であるチップの温度を検出しているため、検出精度を向上することができる。

[0019] 本発明の上記および他の目的、特徴および利点は、本発明の例として好ましい実施の形態を表す添付の図面と関連した以下の説明により明らかになるであろう。

図面の簡単な説明

[0020] [図1]第1の実施の形態に係る半導体モジュールの回路構成例を示す図である。

[図2]温度検出用ダイオードの温度特性を示す図である。

[図3]第2の実施の形態に係る半導体モジュールの回路構成例を示す図である。

[図4]第3の実施の形態に係る半導体モジュールの回路構成例を示す図である。

[図5]第4の実施の形態に係る半導体モジュールの回路構成例を示す図である。

[図6]第5の実施の形態に係る半導体モジュールの回路構成例を示す図である。

[図7]第6の実施の形態に係る半導体モジュールの回路構成例を示す図である。

[図8]第7の実施の形態に係る半導体モジュールの回路構成例を示す図である。

[図9]第8の実施の形態に係る半導体モジュールの回路構成例を示す図である。

[図10]第9の実施の形態に係る半導体モジュールの回路構成例を示す図である。

[図11]従来のIPMの内部構成の一例を示す図である。

[図12]従来のIPMの過熱保護回路を示す回路図である。

[図13]温度検出用ダイオードの温度特性を示す図であって、(A)はチップ過熱保護時の温度対過熱検出電圧を示し、(B)はケース過熱保護時の温度対過熱検出電圧を示している。

発明を実施するための形態

[0021] 以下、本発明の実施の形態について、6個のIGBTをスイッチング制御することにより三相交流電圧を出力するように構成されたインバータ機能を有するIPMに適用した場合を例に図面を参照して詳細に説明する。なお、各実施の形態は、矛盾のない範囲で複数の実施の形態を組み合わせることができる。

[0022] 図1は第1の実施の形態に係る半導体モジュールの回路構成例を示す図、図2は温度検出用ダイオードの温度特性を示す図である。

第1の実施の形態に係る半導体モジュールでは、複数の、ここでは、6個のIGBT1~6を備えており、それぞれのIGBT1~6には、温度検出用ダイオード1a~6aが密着して形成されている。

[0023] 制御回路としての制御IC11~16は、それぞれゲート電圧を出力する出力端子OUTと、グランド端子GNDと、過電流検出端子OCと、過熱検出端子OHとを備えている。ここで、出力端子OUTは、IGBT1~6のゲート端子に接続され、グランド端子GNDは、温度検出用ダイオード1a~6aのカソード端子に接続され、過電流検出端子OCは、IGBT1~6の電流センス用エミッタ端子に接続されている。グランド端子GNDは、また、IGBT2, 4, 6のエミッタ端子に接続されている。

[0024] 制御IC11~16は、定電流源21~26と、チップ過熱検出用の過熱検出コンパレータ31~36と、基準電圧源41~46と、ケース過熱検出用の過熱検出コンパレータ51~56と、基準電圧源61~66と、AND(論理積)回路71~76とを備えている。ここで、過熱検出コンパレータ31~36および基準電圧源41~46は、チップ過熱保護回路を構成し、

過熱検出コンパレータ51～56、基準電圧源61～66およびAND回路71～76は、ケース過熱保護回路を構成している。

[0025] 定電流源21～26は、過熱検出コンパレータ31～36、51～56の反転入力端子と、過熱検出端子OHとに接続されている。過熱検出コンパレータ31～36、51～56の非反転入力端子は、基準電圧源41～46、61～66に接続されている。過熱検出コンパレータ31～36の出力端子は、図示しないアラーム出力回路およびゲート遮断制御回路に接続されている。過熱検出コンパレータ51～56の出力端子は、過熱検出端子51a～56aとAND回路71～76の1つの入力に接続されている。AND回路71～76の出力端子は、図示しないアラーム出力回路およびゲート遮断回路に接続されている。AND回路71～76は、複数の、ここでは6つの入力を有している。AND回路71は、2～6番目の入力に、制御IC12～16の過熱検出端子52a～56aがそれぞれ接続されている。

[0026] 制御IC12～16の過熱検出端子OHは、IGBT1～6の温度検出用ダイオード1a～6aのアノード端子に接続され、温度検出用ダイオード1a～6aのカソード端子は、グランド端子GNDを介して制御IC11～16のグランド電位に接続されている。

[0027] 温度検出用ダイオード1a～6aには、定電流源21～26による定電流が常に流されており、IGBT1～6のチップ温度に対応する順方向電圧が過熱検出電圧として過熱検出端子OHに出力されている。過熱検出端子OHの過熱検出電圧は、チップ過熱検出用の過熱検出コンパレータ31～36の反転入力端子とケース過熱検出用の過熱検出コンパレータ51～56の反転入力端子とに印加される。ここで、温度検出用ダイオード1a～6aの温度特性は、図2に示したように、温度が高くなるほど過熱検出電圧が低くなる負の温度特性を有している。また、チップ過熱保護回路の基準電圧源41～46は、175℃の温度に対応する電圧VOH1を出力し、ケース過熱保護回路の基準電圧源61～66は、125℃の温度（所定の基準温度）に対応する電圧VOH2を出力しているとする。なお、基準電圧源41～46、6

1～6 6 が出力する過熱検出しきい値電圧は、175℃および125℃以外の他の値に対応する電圧を選択することができる。

[0028] これにより、IGBT 1～6 のチップ温度が175℃未満のとき、過熱検出コンパレータ 3 1～3 6 は、ローレベルの保護動作信号を出力し、IGBT 1～6 のいずれか1つのチップ温度が175℃以上の高温になると、ハイレベルの保護動作信号を出力する。このハイレベルの保護動作信号が出力された制御 IC 1 1～1 6 は、アラーム出力回路からアラーム信号を出力すると同時に IGBT 1～6 をすべてオフにする制御を行う。

[0029] また、IGBT 1～6 のチップ温度が125℃未満のとき、過熱検出コンパレータ 5 1～5 6 は、ローレベルの保護動作信号を出力し、チップ温度が125℃の中温以上になると、ハイレベルの保護動作信号を出力する。過熱検出コンパレータ 5 1～5 6 の保護動作信号は、制御 IC 1 1 のケース過熱保護回路における AND 回路 7 1 に入力される。したがって、この AND 回路 7 1 は、すべての過熱検出コンパレータ 5 1～5 6 が中温以上のチップ温度を検出したとき、ケースが過熱状態にあると判断され、過熱検出端子 5 1 b にハイレベルの保護動作信号を出力する。過熱検出端子 5 1 b の保護動作信号は、アラーム出力回路からアラーム信号を出力すると同時に IGBT 1～6 をすべてオフにする制御を行う。

[0030] なお、この第1の実施の形態に係る半導体モジュールでは、すべての温度検出用ダイオード 1 a～6 a による検出結果を論理積演算することによってケースの過熱状態を判断している。しかし、温度検出用ダイオード 1 a～6 a のうちの2以上の過熱検出電圧を論理積演算することによってもケースの過熱状態を判断することは可能である。

[0031] また、従来の半導体モジュールで独立して設けていたケース過熱保護用の温度検出 IC を省くことができ、部品点数の削減に繋がる。また、ケース過熱保護の動作温度について、IPM の発熱源であるチップ温度を直接検出しているため、検出精度を向上させることができる。

[0032] 図3は第2の実施の形態に係る半導体モジュールの回路構成例を示す図で

ある。なお、図1に示した構成要素と同じまたは同等の構成要素には同じ符号を付してある。また、V相およびW相の制御IC13～16の一部の構成要素は省略してある。

[0033] 第2の実施の形態に係る半導体モジュールは、U相、V相およびW相のアーム部を構成するIGBT1～6のうち、各上アーム部の3つのIGBT1, 3, 5の温度検出用ダイオード1a, 3a, 5aによる過熱検出電圧によってケースの過熱状態を判断している。このため、制御IC11～16のAND回路71～76は、3入力AND回路によって構成されている。

[0034] 制御IC11のAND回路71は、過熱検出コンパレータ51, 53, 55の出力を入力し、3つのIGBT1, 3, 5の温度検出用ダイオード1a, 3a, 5aがすべて125℃以上の過熱温度を検出したとき、ハイレベルの保護動作信号を出力する。AND回路71がハイレベルの保護動作信号を出力した場合、制御IC11～16は、ケースが過熱状態にあると判断し、アラーム出力回路からアラーム信号を出力すると同時にIGBT1～6がすべてオフにされる制御を行う。

[0035] なお、この実施の形態では、過熱検出電圧の論理積演算は、制御IC11のAND回路71で行っているが、制御IC11～16のAND回路71～76のどれか1つを利用すればよい。

[0036] 図4は第3の実施の形態に係る半導体モジュールの回路構成例を示す図である。なお、図1に示した構成要素と同じまたは同等の構成要素には同じ符号を付してある。また、V相およびW相の制御IC13～16の一部の構成要素は省略してある。

[0037] 第3の実施の形態に係る半導体モジュールは、U相、V相およびW相のアーム部を構成するIGBT1～6のうち、各下アーム部の3つのIGBT2, 4, 6の温度検出用ダイオード2a, 4a, 6aによる過熱検出電圧によってケースの過熱状態を判断している。このため、制御IC11～16のAND回路71～76は、3入力AND回路によって構成されている。

[0038] 制御IC12のAND回路72は、過熱検出コンパレータ52, 54, 5

6の出力を入力し、3つのIGBT2, 4, 6の温度検出用ダイオード2a, 4a, 6aがすべて125℃以上の過熱温度を検出したとき、ハイレベルの保護動作信号を出力する。AND回路72がハイレベルの保護動作信号を出力した場合、制御IC11~16は、ケースが過熱状態にあると判断し、アラーム出力回路からアラーム信号を出力すると同時にIGBT1~6がすべてオフにされる制御を行う。

[0039] なお、この実施の形態では、過熱検出電圧の論理積演算は、制御IC12のAND回路72で行っているが、制御IC11~16のAND回路71~76のどれか1つを利用すればよく、たとえば、制御IC11のAND回路71でもよい。

[0040] 図5は第4の実施の形態に係る半導体モジュールの回路構成例を示す図である。なお、図1に示した構成要素と同じまたは同等の構成要素には同じ符号を付してある。また、V相およびW相の制御IC13~16の一部の構成要素は省略してある。

[0041] 第4の実施の形態に係る半導体モジュールは、U相、V相およびW相のアーム部を構成するIGBT1~6のうち、上アーム部の2つと下アーム部の1つの計3箇所のチップ温度を基にケースの過熱状態を判断している。この実施の形態では、上アーム部の2つのIGBT1, 5の温度検出用ダイオード1a, 5aと下アーム部の1つのIGBT4の温度検出用ダイオード4aとによる過熱検出電圧を基にケースの過熱状態を判断している。3箇所の過熱検出電圧を纏めるために、制御IC11~16のAND回路71~76は、3入力AND回路によって構成されている。

[0042] 制御IC11のAND回路71は、過熱検出コンパレータ51, 54, 55の出力を入力し、3つのIGBT1, 4, 5の温度検出用ダイオード1a, 4a, 5aがすべて125℃以上の過熱温度を検出したとき、ハイレベルの保護動作信号を出力する。AND回路71がハイレベルの保護動作信号を出力した場合、制御IC11~16は、ケースが過熱状態にあると判断し、アラーム出力回路からアラーム信号を出力すると同時にIGBT1~6がす

べてオフにされる制御を行う。

[0043] なお、この実施の形態では、過熱検出電圧の論理積演算は、制御IC11のAND回路71で行っているが、制御IC11～16のAND回路71～76のどれか1つを利用すればよく、たとえば、制御IC12のAND回路72でもよい。また、この実施の形態では、上アーム部の2つのIGBT1, 5のチップ温度を観測しているが、IGBT1, 3またはIGBT3, 5のチップ温度を観測してもよい。同様に、この実施の形態では、下アーム部の1つのIGBT4のチップ温度を観測しているが、IGBT2またはIGBT6のチップ温度を観測してもよい。

[0044] 図6は第5の実施の形態に係る半導体モジュールの回路構成例を示す図である。なお、図1に示した構成要素と同じまたは同等の構成要素には同じ符号を付してある。また、V相およびW相の制御IC13～16の一部の構成要素は省略してある。

[0045] 第5の実施の形態に係る半導体モジュールは、U相、V相およびW相のアーム部を構成するIGBT1～6のうち、上アーム部の1つと下アーム部の2つの計3箇所のチップ温度を基にケースの過熱状態を判断している。この実施の形態では、上アーム部の1つのIGBT3の温度検出用ダイオード3aと下アーム部の2つのIGBT2, 6の温度検出用ダイオード2a, 6aとによる過熱検出電圧を基にケースの過熱状態を判断している。3箇所の過熱検出電圧を纏めるために、制御IC11～16のAND回路71～76は、3入力AND回路によって構成されている。

[0046] 制御IC12のAND回路72は、過熱検出コンパレータ52, 53, 56の出力を入力し、3つのIGBT2, 3, 6の温度検出用ダイオード2a, 3a, 6aがすべて125℃以上の過熱温度を検出したとき、ハイレベルの保護動作信号を出力する。AND回路72がハイレベルの保護動作信号を出力した場合、制御IC11～16は、ケースが過熱状態にあると判断し、アラーム出力回路からアラーム信号を出力すると同時にIGBT1～6がすべてオフにされる制御を行う。

- [0047] なお、この実施の形態では、過熱検出電圧の論理積演算は、制御IC12のAND回路72で行っているが、制御IC11～16のAND回路71～76のどれか1つを利用すればよく、たとえば、制御IC11のAND回路71でもよい。また、この実施の形態では、上アーム部の1つのIGBT3のチップ温度を観測しているが、IGBT1またはIGBT5のチップ温度を観測してもよい。同様に、この実施の形態では、下アーム部の2つのIGBT2, 6のチップ温度を観測しているが、IGBT2, 4またはIGBT4, 6のチップ温度を観測してもよい。
- [0048] 図7は第6の実施の形態に係る半導体モジュールの回路構成例を示す図である。なお、図1に示した構成要素と同じまたは同等の構成要素には同じ符号を付してある。また、V相およびW相の制御IC13～16の一部の構成要素は省略してある。
- [0049] 第6の実施の形態に係る半導体モジュールは、U相、V相およびW相のアーム部を構成するIGBT1～6のうち、上アーム部の1つと下アーム部の3つの計4箇所のチップ温度を基にケースの過熱状態を判断している。この実施の形態では、上アーム部の1つのIGBT3の温度検出用ダイオード3aと下アーム部の3つのIGBT2, 4, 6の温度検出用ダイオード2a, 4a, 6aとによる過熱検出電圧を基にケースの過熱状態を判断している。4箇所の過熱検出電圧を纏めるために、制御IC11～16のAND回路71～76は、4入力AND回路によって構成されている。
- [0050] 制御IC12のAND回路72は、過熱検出コンパレータ52, 53, 54, 56の出力を入力し、4つのIGBT2, 3, 4, 6の温度検出用ダイオード2a, 3a, 4a, 6aがすべて125℃以上の過熱温度を検出したとき、ハイレベルの保護動作信号を出力する。AND回路72がハイレベルの保護動作信号を出力した場合、制御IC11～16は、ケースが過熱状態にあると判断し、アラーム出力回路からアラーム信号を出力すると同時にIGBT1～6がすべてオフにされる制御を行う。
- [0051] なお、この実施の形態では、過熱検出電圧の論理積演算は、制御IC12

のAND回路72で行っているが、制御IC11~16のAND回路71~76のどれか1つを利用すればよく、たとえば、制御IC11のAND回路71でもよい。また、この実施の形態では、上アーム部の1つのIGBT3のチップ温度を観測しているが、IGBT1またはIGBT5のチップ温度を観測してもよい。

[0052] 図8は第7の実施の形態に係る半導体モジュールの回路構成例を示す図である。なお、図1に示した構成要素と同じまたは同等の構成要素には同じ符号を付してある。また、V相およびW相の制御IC13~16の一部の構成要素は省略してある。

[0053] 第7の実施の形態に係る半導体モジュールは、U相、V相およびW相のアーム部を構成するIGBT1~6のうち、上アーム部の3つと下アーム部の1つの計4箇所のチップ温度を基にケースの過熱状態を判断している。この実施の形態では、上アーム部の3つのIGBT1, 3, 5の温度検出用ダイオード1a, 3a, 5aと下アーム部の1つのIGBT4の温度検出用ダイオード4aとによる過熱検出電圧を基にケースの過熱状態を判断している。4箇所の過熱検出電圧を纏めるために、制御IC11~16のAND回路71~76は、4入力AND回路によって構成されている。

[0054] 制御IC11のAND回路71は、過熱検出コンパレータ51, 53, 54, 55の出力を入力し、4つのIGBT1, 3, 4, 5の温度検出用ダイオード1a, 3a, 4a, 5aがすべて125℃以上の過熱温度を検出したとき、ハイレベルの保護動作信号を出力する。AND回路71がハイレベルの保護動作信号を出力した場合、制御IC11~16は、ケースが過熱状態にあると判断し、アラーム出力回路からアラーム信号を出力すると同時にIGBT1~6がすべてオフにされる制御を行う。

[0055] なお、この実施の形態では、過熱検出電圧の論理積演算は、制御IC11のAND回路71で行っているが、制御IC11~16のAND回路71~76のどれか1つを利用すればよく、たとえば、制御IC12のAND回路72でもよい。また、この実施の形態では、下アーム部の1つのIGBT4

のチップ温度を観測しているが、IGBT 2またはIGBT 6のチップ温度を観測してもよい。

[0056] 図9は第8の実施の形態に係る半導体モジュールの回路構成例を示す図である。なお、図1に示した構成要素と同じまたは同等の構成要素には同じ符号を付してある。また、V相およびW相の制御IC 13～16の一部の構成要素は省略してある。

[0057] 第8の実施の形態に係る半導体モジュールは、U相、V相およびW相のアーム部を構成するIGBT 1～6のうち、上アーム部の2つと下アーム部の2つの計4箇所のチップ温度を基にケースの過熱状態を判断している。この実施の形態では、上アーム部の2つのIGBT 1, 5の温度検出用ダイオード1a, 5aと下アーム部の2つのIGBT 2, 6の温度検出用ダイオード2a, 6aとによる過熱検出電圧を基にケースの過熱状態を判断している。4箇所の過熱検出電圧を纏めるために、制御IC 11～16のAND回路71～76は、4入力AND回路によって構成されている。

[0058] 制御IC 11のAND回路71は、過熱検出コンパレータ51, 52, 55, 56の出力を入力し、4つのIGBT 1, 2, 5, 6の温度検出用ダイオード1a, 2a, 5a, 6aがすべて125℃以上の過熱温度を検出したとき、ハイレベルの保護動作信号を出力する。AND回路71がハイレベルの保護動作信号を出力した場合、制御IC 11～16は、ケースが過熱状態にあると判断し、アラーム出力回路からアラーム信号を出力すると同時にIGBT 1～6がすべてオフにされる制御を行う。

[0059] なお、この実施の形態では、過熱検出電圧の論理積演算は、制御IC 11のAND回路71で行っているが、制御IC 11～16のAND回路71～76のどれか1つを利用すればよく、たとえば、制御IC 12のAND回路72でもよい。また、この実施の形態では、上アーム部の2つのIGBT 1, 5のチップ温度を観測しているが、IGBT 1, 3またはIGBT 3, 5のチップ温度を観測してもよい。同様に、この実施の形態では、下アーム部の2つのIGBT 2, 6のチップ温度を観測しているが、IGBT 2, 4ま

たは IGBT 4, 6 のチップ温度を観測してもよい。

[0060] 図 10 は第 9 の実施の形態に係る半導体モジュールの回路構成例を示す図である。なお、図 1 に示した構成要素と同じまたは同等の構成要素には同じ符号を付してある。また、V 相および W 相の制御 IC 13 ~ 16 の一部の構成要素は省略してある。

[0061] 第 9 の実施の形態に係る半導体モジュールでは、すべての IGBT 1 ~ 6 のチップ温度の観測によるケース過熱検出とともに、それぞれの IGBT 1 ~ 6 に逆並列に接続されたダイオード 91 ~ 96 の過熱検出を行うものである。特に、この半導体モジュールが図 11 の場合のように、各アーム部で、ダイオード 91, 92、ダイオード 93, 94 およびダイオード 95, 96 が IGBT 1, 2、IGBT 3, 4 および IGBT 5, 6 によって挟まれているようなレイアウトの場合に可能である。このような場合、IGBT 1 ~ 6 およびダイオード 91 ~ 96 が正常であるとき、各アーム部において上アーム部および下アーム部の IGBT 1 ~ 6 が同時に異常発熱するということは希有である。このため、上アーム部および下アーム部の IGBT 1 ~ 6 が同時に中温以上に発熱した場合、そのアーム部の少なくとも一方のダイオード 91 ~ 96 は、過熱している可能性があると判断できる。

[0062] したがって、この半導体モジュールの制御 IC 11 ~ 16 では、ケース過熱保護回路が追加的にダイオード過熱検出機能を備えるようにしている。なお、この実施の形態では、制御 IC 11 ~ 16 の 1 個（制御 IC 11）だけケース過熱保護回路がダイオード過熱検出機能を備え、他の 5 個（制御 IC 12 ~ 16）は、ダイオード過熱検出機能を持たない構成にした場合を例示している。

[0063] 制御 IC 11 のケース過熱保護回路は、ケース過熱検出用に過熱検出コンパレータ 51、基準電圧源 61、2 入力の AND 回路 71 および 3 入力の AND 回路 71a を備え、ダイオード過熱検出用に 3 入力の OR 回路（論理和回路）81 を備えている。制御 IC 12 ~ 16 のケース過熱保護回路は、過熱検出コンパレータ 52 ~ 56、基準電圧源 62 ~ 66、2 入力の AND 回

路 7 2 ~ 7 6 を備えている。

[0064] ここで、U相では、過熱検出コンパレータ 5 1, 5 2 の出力は、AND 回路 7 1 に入力され、V相では、過熱検出コンパレータ 5 3, 5 4 の出力は、AND 回路 7 3 に入力され、W相では、過熱検出コンパレータ 5 5, 5 6 の出力は、AND 回路 7 5 に入力されている。さらに、AND 回路 7 1, 7 3, 7 5 の出力は、AND 回路 7 1 a に入力され、その AND 回路 7 1 a の出力が過熱検出端子 5 1 c に接続されている。これにより、すべての IGBT 1 ~ 6 のチップ温度が中温以上になった場合、ケースが過熱状態にあると判断され、制御 IC 1 1 は、アラーム出力回路からアラーム信号を出力すると同時に IGBT 1 ~ 6 がすべてオフにされる制御を行う。

[0065] 一方、AND 回路 7 1, 7 3, 7 5 の出力は、OR 回路 8 1 にも入力され、その OR 回路 8 1 の出力は、過熱検出端子 5 1 d に接続されている。これにより、それぞれのアーム部における上アーム部および下アーム部の IGBT 1, 2, IGBT 3, 4 または IGBT 5, 6 が同時に中温以上に過熱した場合、ダイオード 9 1 ~ 9 6 のいずれかが過熱状態にあると判断することができる。この場合、ダイオード 9 1 ~ 9 6 が高温で動作し続けることは好ましくないので、制御 IC 1 1 は、過熱検出端子 5 1 d からハイレベルの保護動作信号を受けたアラーム出力回路がアラーム信号を出力することになる。

[0066] このように、第 9 の実施の形態に係る半導体モジュールによれば、ケース過熱検出機能に加え、IGBT 1 ~ 6 と同様に発熱するけれども温度検出機能は持たないダイオード 9 1 ~ 9 6 の過熱検出も可能にしている。

[0067] なお、上記の実施の形態では、6 個のスイッチング素子を備えた IPM を例に説明した。しかし、本発明は、そのような IPM に限定されるものではなく、2 個以上の任意数のスイッチング素子を備えた半導体モジュールに適用することが可能である。

[0068] 上記については単に本発明の原理を示すものである。さらに、多数の変形、変更が当業者にとって可能であり、本発明は上記に示し、説明した正確な

構成および応用例に限定されるものではなく、対応するすべての変形例および均等物は、添付の請求項およびその均等物による本発明の範囲とみなされる。

符号の説明

- [0069] 1～6 IGBT
- 1a～6a 温度検出用ダイオード
- 11～16 制御IC
- 21～26 定電流源
- 31～36 過熱検出コンパレータ（チップ過熱保護用）
- 41～46 基準電圧源
- 51～56 過熱検出コンパレータ（ケース過熱保護用）
- 61～66 基準電圧源
- 71～76, 71a AND回路
- 81 OR回路
- 91～96 ダイオード

請求の範囲

- [請求項1] それぞれチップ温度検出のための温度検出素子が形成された複数のスイッチング素子と、前記スイッチング素子を保護する複数のダイオードと、前記スイッチング素子を制御する複数の制御回路とを1つのパッケージに内蔵した半導体モジュールにおいて、
- 前記制御回路は、前記温度検出素子による検出温度をケース用の所定の基準温度と比較するコンパレータをそれぞれ備え、
- 前記制御回路の少なくとも1つは、前記コンパレータのうちの少なくとも2つの出力を受けてケース過熱を判断する論理積回路を備えていることを特徴とする半導体モジュール。
- [請求項2] 第1ないし第3アーム部の上アーム部および下アーム部にそれぞれ前記スイッチング素子を配置してインバータ回路が構成されていることを特徴とする請求項1記載の半導体モジュール。
- [請求項3] 前記論理積回路は、前記コンパレータのうち前記下アーム部にそれぞれ配置された前記スイッチング素子を制御する3つの前記制御回路の下アーム用コンパレータのそれぞれの出力を入力していることを特徴とする請求項2記載の半導体モジュール。
- [請求項4] 前記論理積回路は、さらに前記コンパレータのうち前記上アーム部の少なくとも1つに配置された前記スイッチング素子を制御する前記制御回路の上アーム用コンパレータの出力を入力していることを特徴とする請求項3記載の半導体モジュール。
- [請求項5] 前記論理積回路は、前記コンパレータのうち前記上アーム部にそれぞれ配置された前記スイッチング素子を制御する3つの前記制御回路の上アーム用コンパレータのそれぞれの出力を入力していることを特徴とする請求項2記載の半導体モジュール。
- [請求項6] 前記論理積回路は、さらに前記コンパレータのうち前記下アーム部の少なくとも1つに配置された前記スイッチング素子を制御する前記制御回路の下アーム用コンパレータの出力を入力していることを特徴

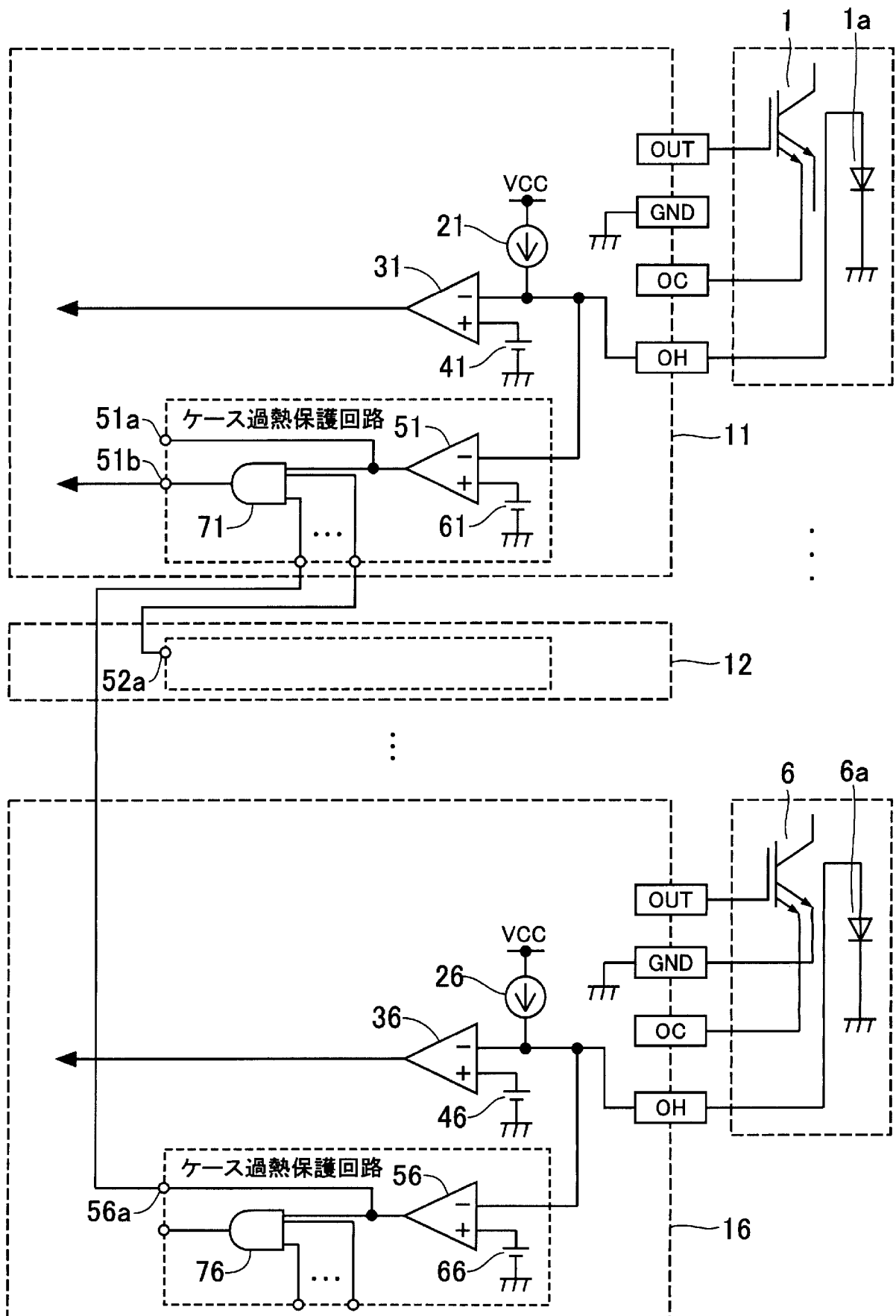
とする請求項5記載の半導体モジュール。

[請求項7] 前記論理積回路は、前記コンパレータのうち前記上アーム部の任意の2つにそれぞれ配置された前記スイッチング素子を制御する2つの前記制御回路の上アーム用コンパレータのそれぞれの出力と、前記下アーム部の任意の2つにそれぞれ配置された前記スイッチング素子を制御する2つの前記制御回路の下アーム用コンパレータのそれぞれの出力とを入力していることを特徴とする請求項2記載の半導体モジュール。

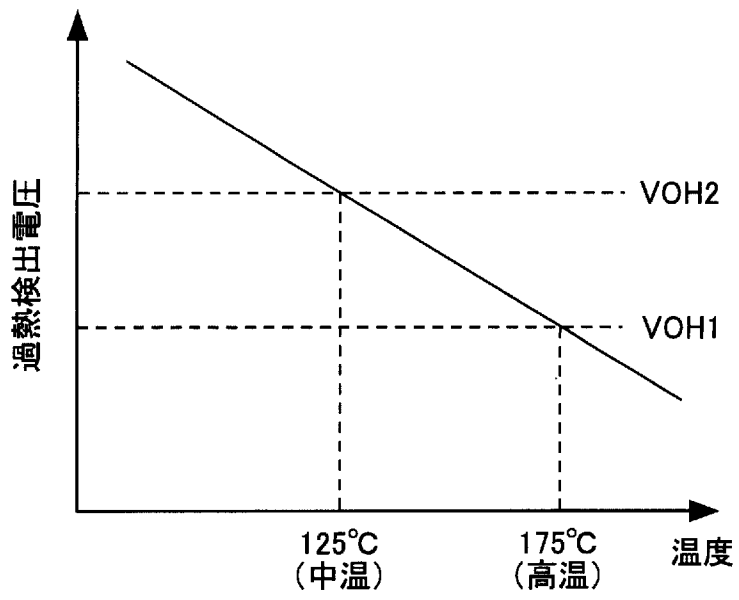
[請求項8] 前記論理積回路は、前記コンパレータのうち前記第1アーム部の前記上アーム部および前記下アーム部にそれぞれ配置された前記スイッチング素子を制御する2つの前記制御回路の第1アーム用コンパレータのそれぞれの出力を入力する第1論理積回路と、前記コンパレータのうち前記第2アーム部の前記上アーム部および前記下アーム部にそれぞれ配置された前記スイッチング素子を制御する2つの前記制御回路の第2アーム用コンパレータのそれぞれの出力を入力する第2論理積回路と、前記コンパレータのうち前記第3アーム部の前記上アーム部および前記下アーム部にそれぞれ配置された前記スイッチング素子を制御する2つの前記制御回路の第3アーム用コンパレータのそれぞれの出力を入力する第3論理積回路と、前記第1論理積回路、前記第2論理積回路および前記第3論理積回路の出力を入力する第4論理積回路とを有していることを特徴とする請求項2記載の半導体モジュール。

[請求項9] 前記第1論理積回路、前記第2論理積回路および前記第3論理積回路の出力を入力する論理和回路をさらに有していることを特徴とする請求項8記載の半導体モジュール。

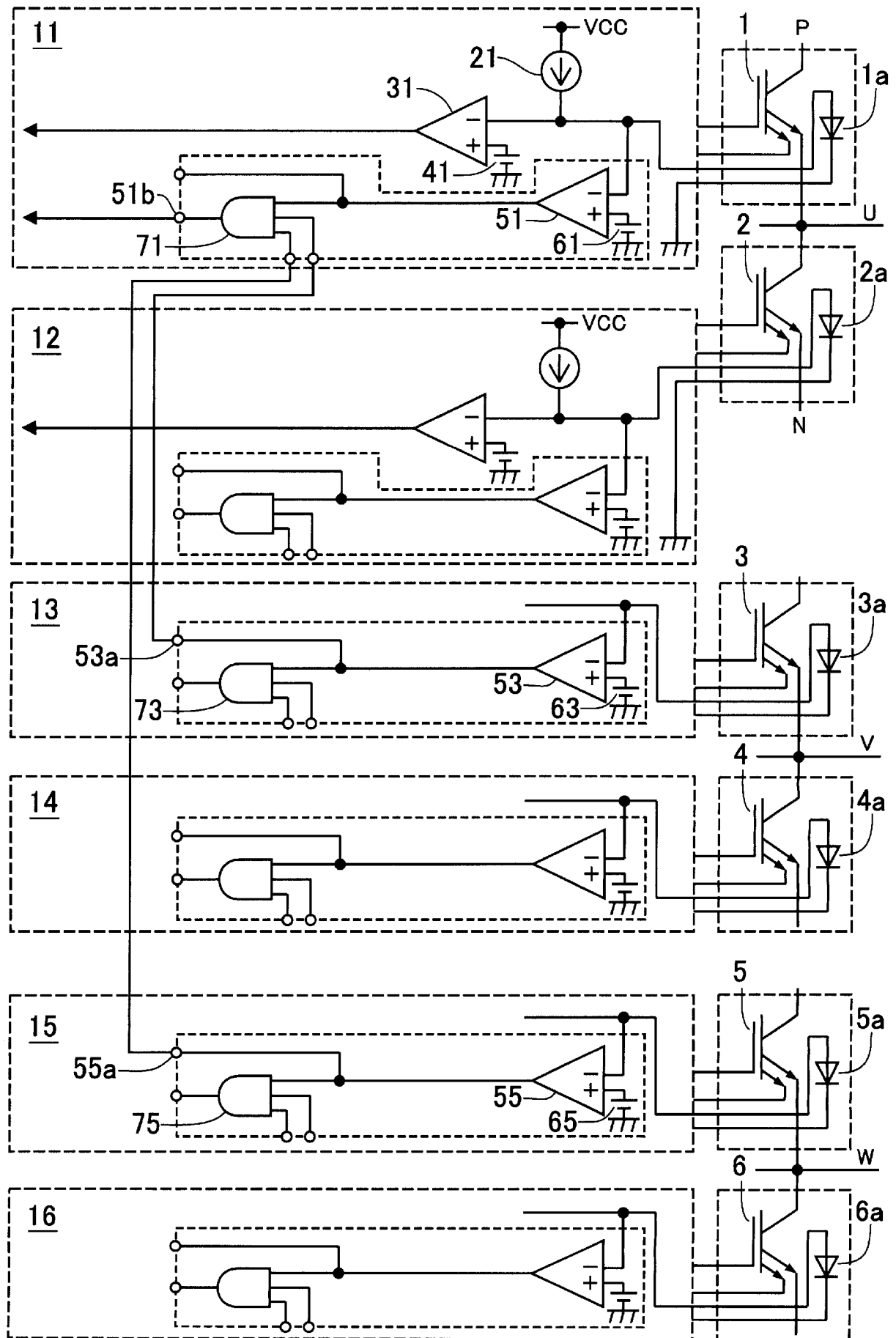
[図1]



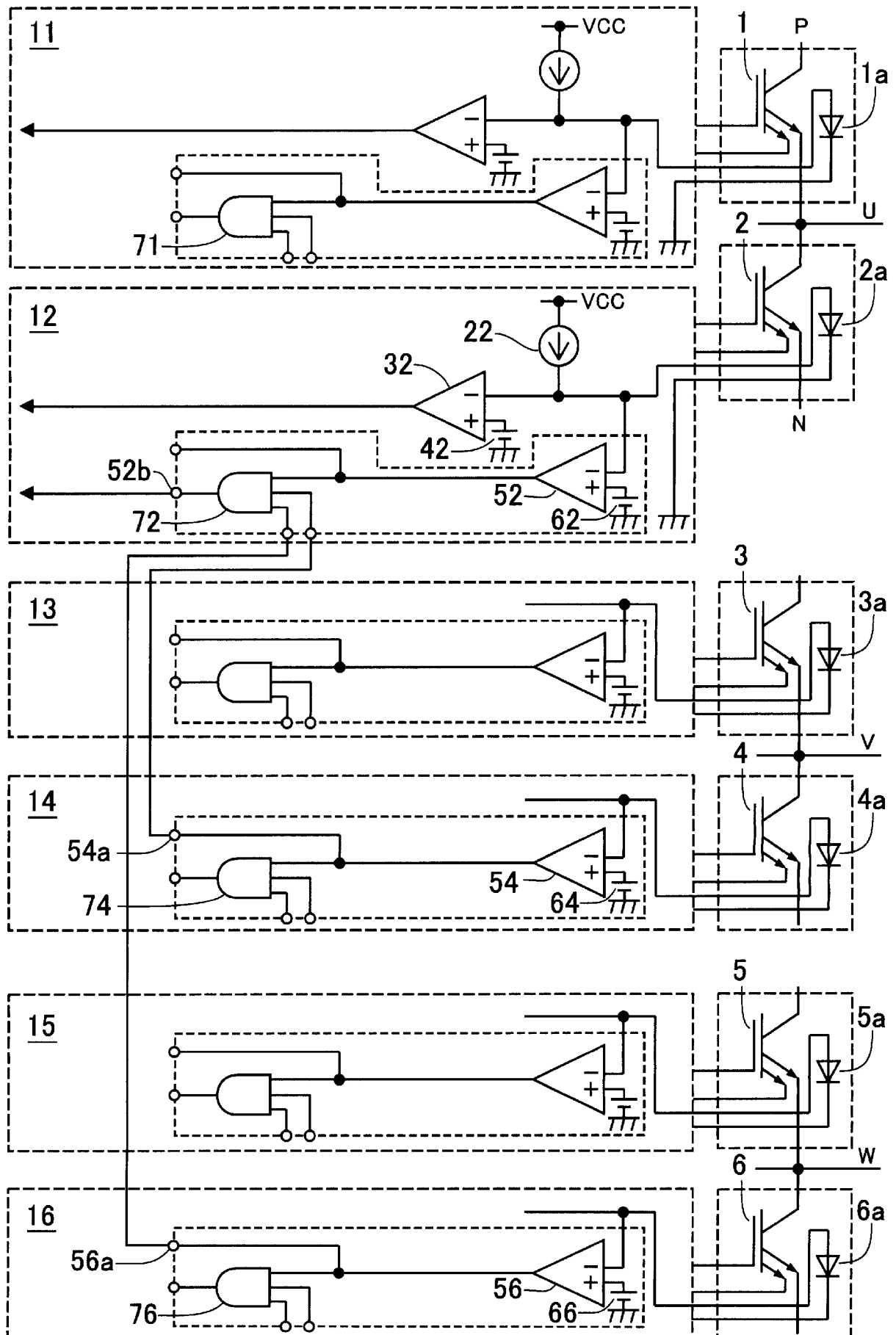
[図2]



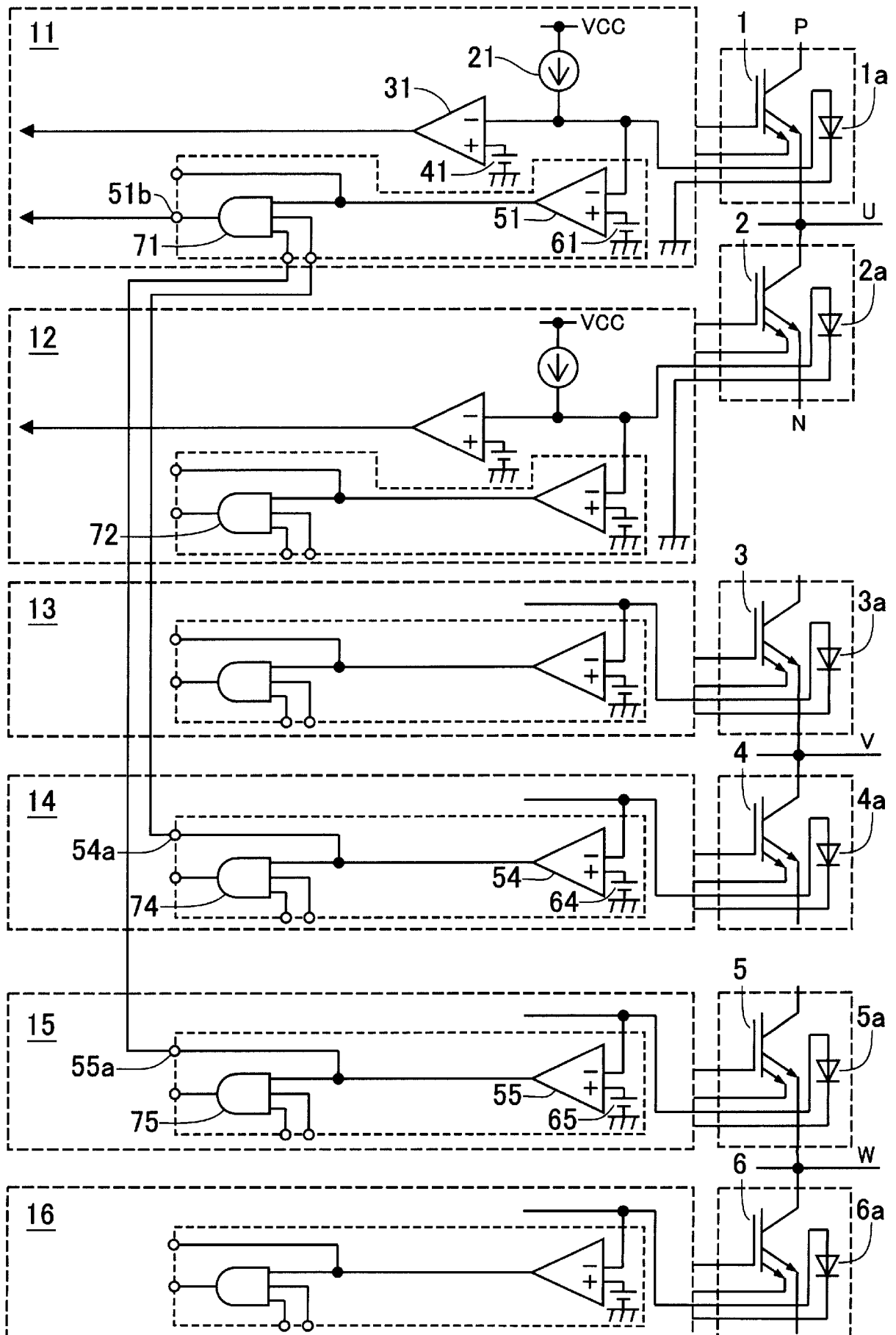
[図3]



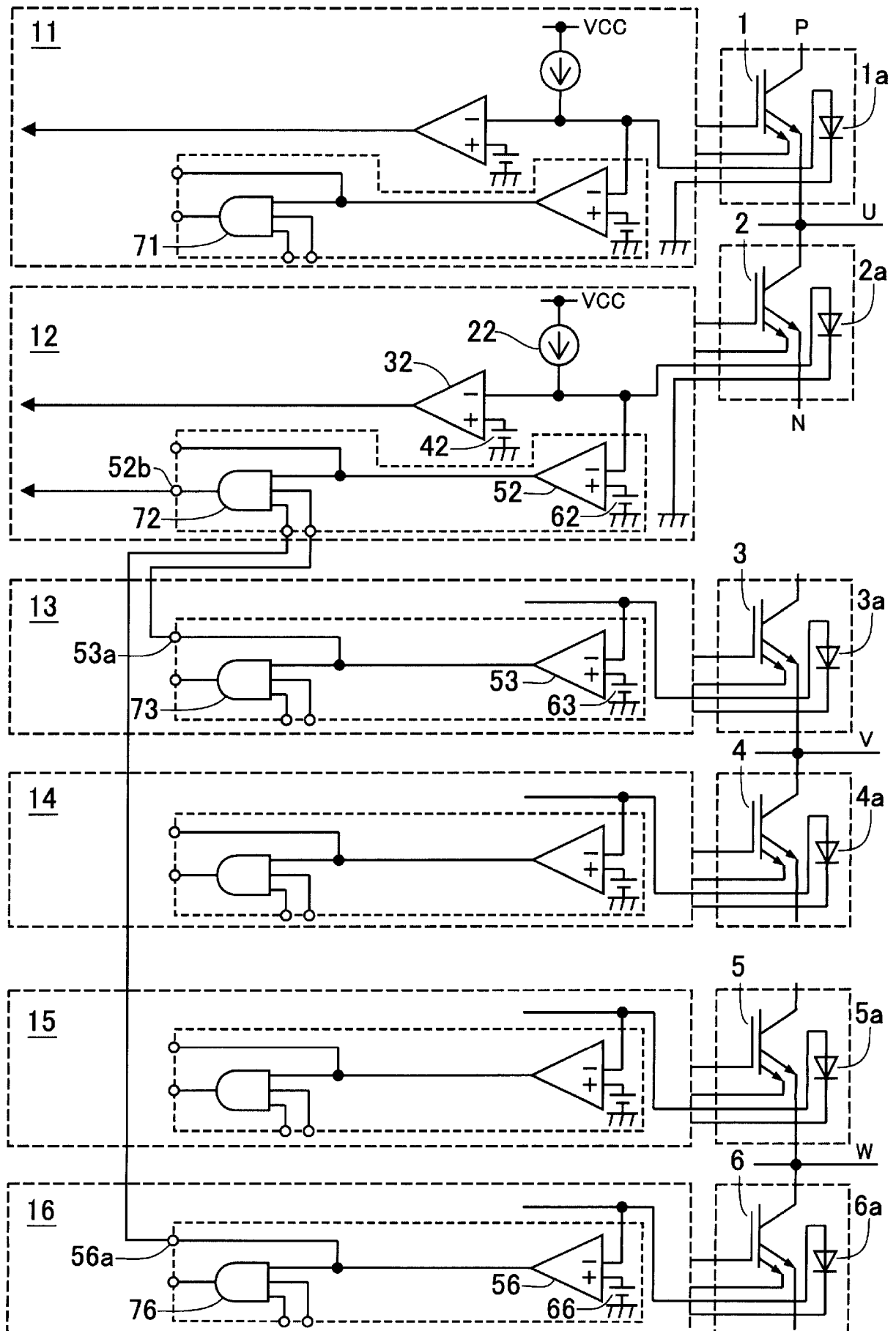
[図4]



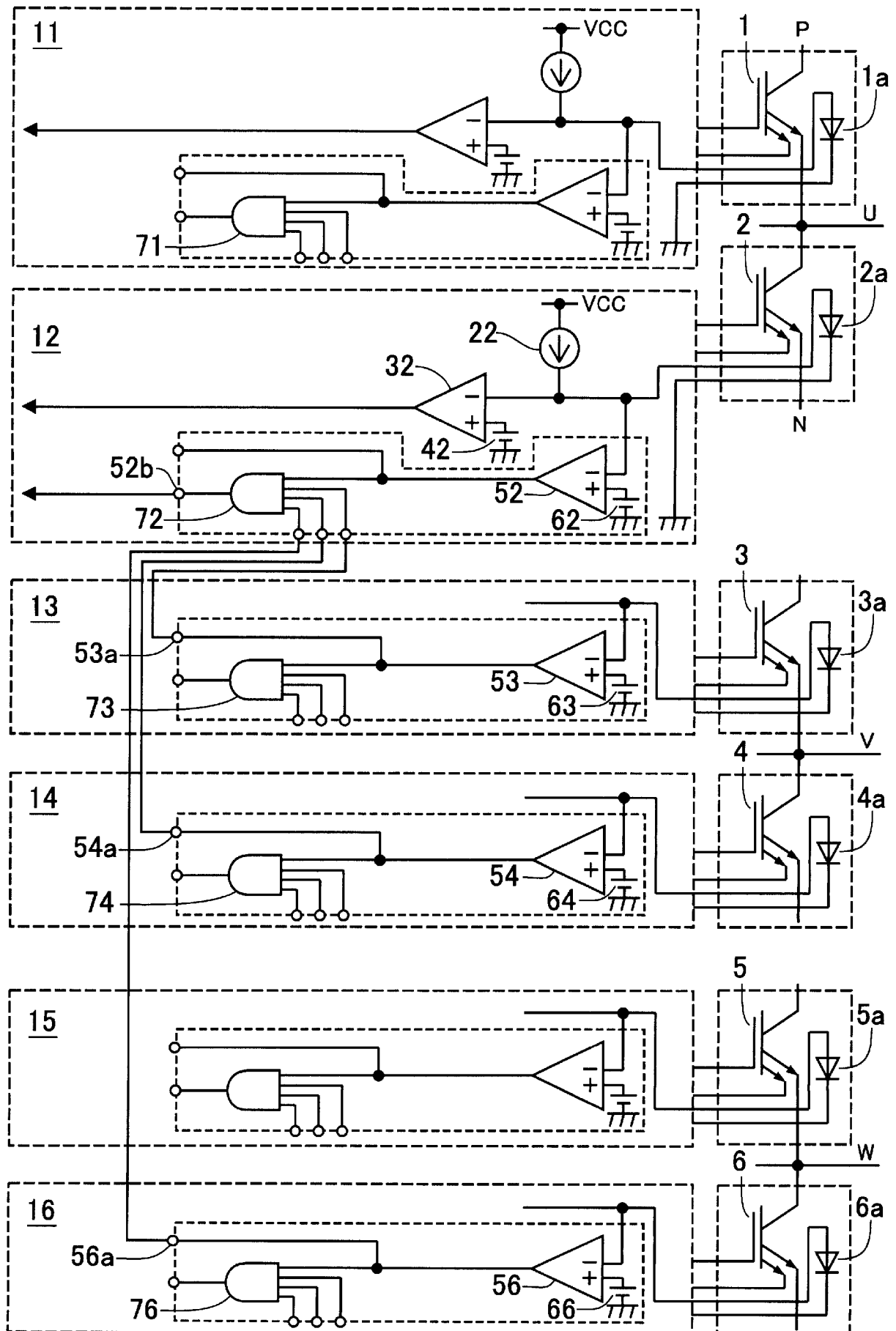
[図5]



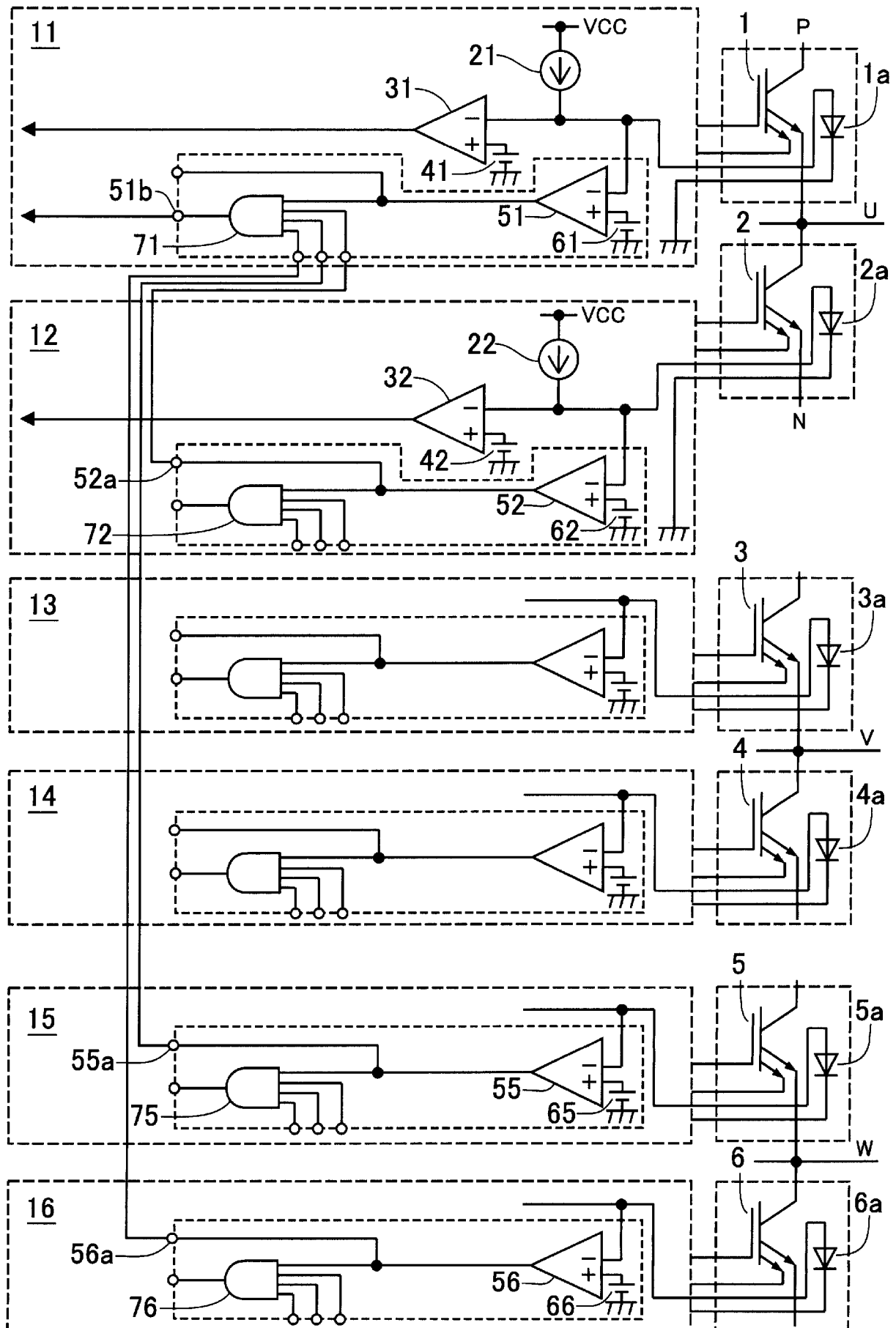
[図6]



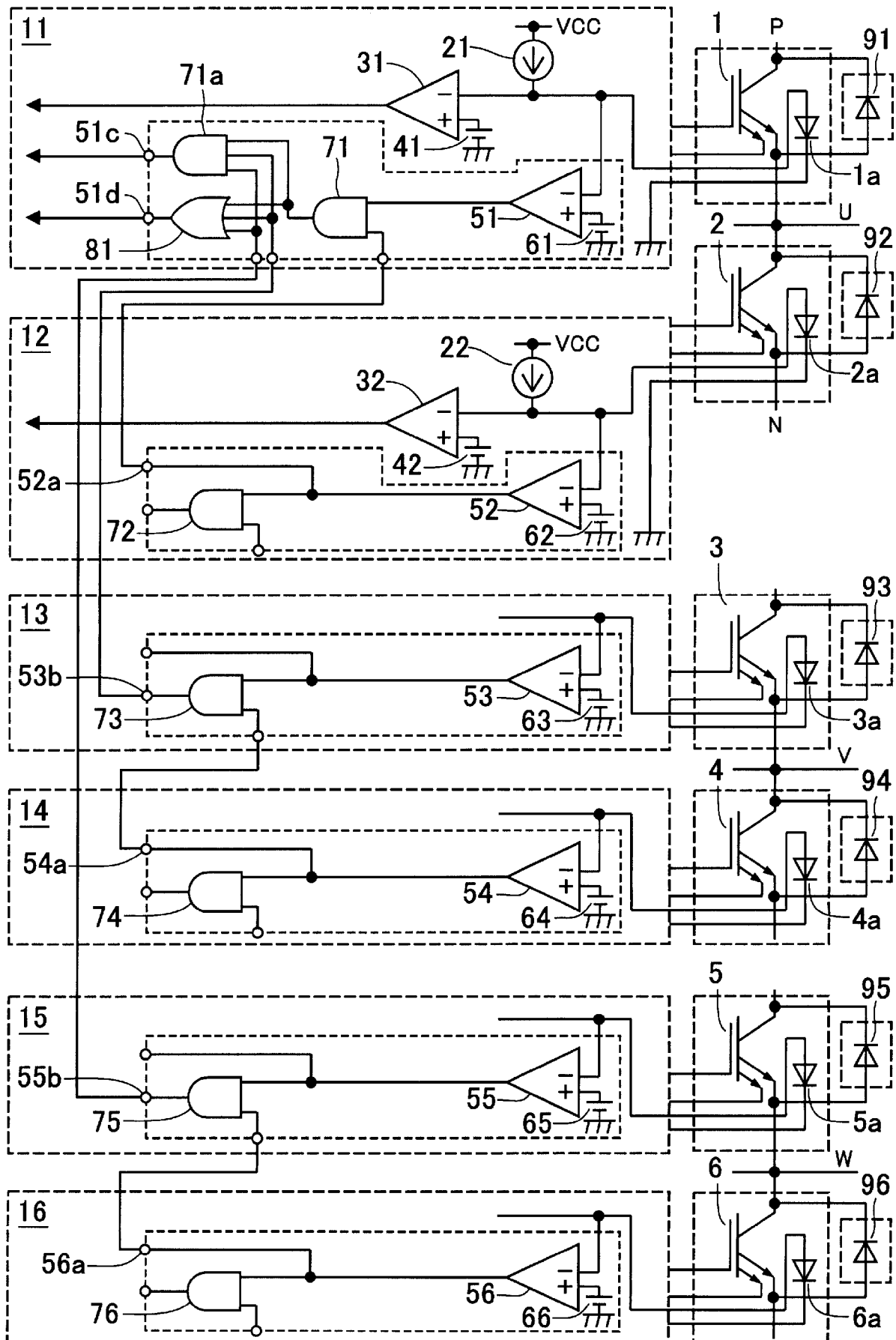
[図7]



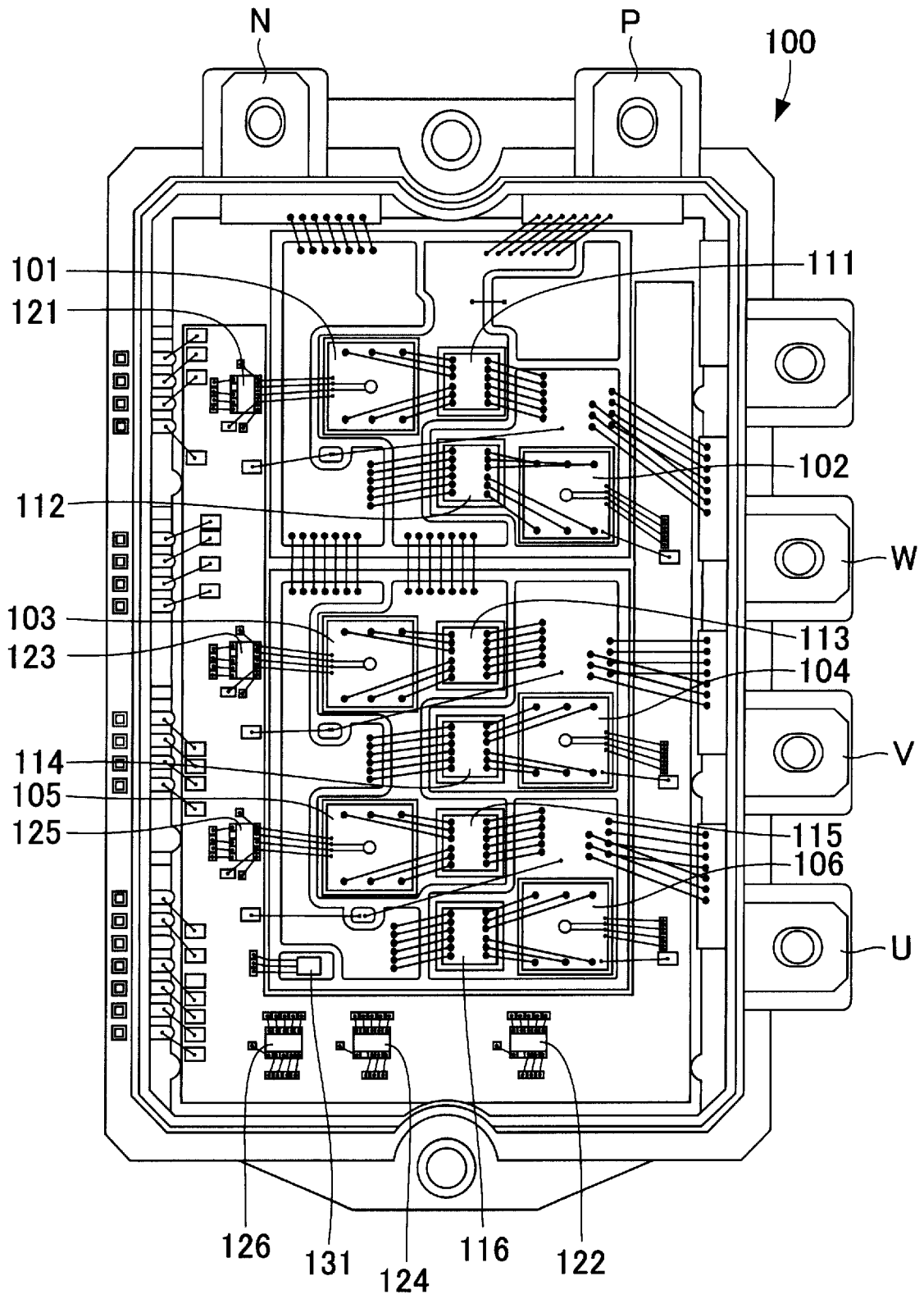
[図9]



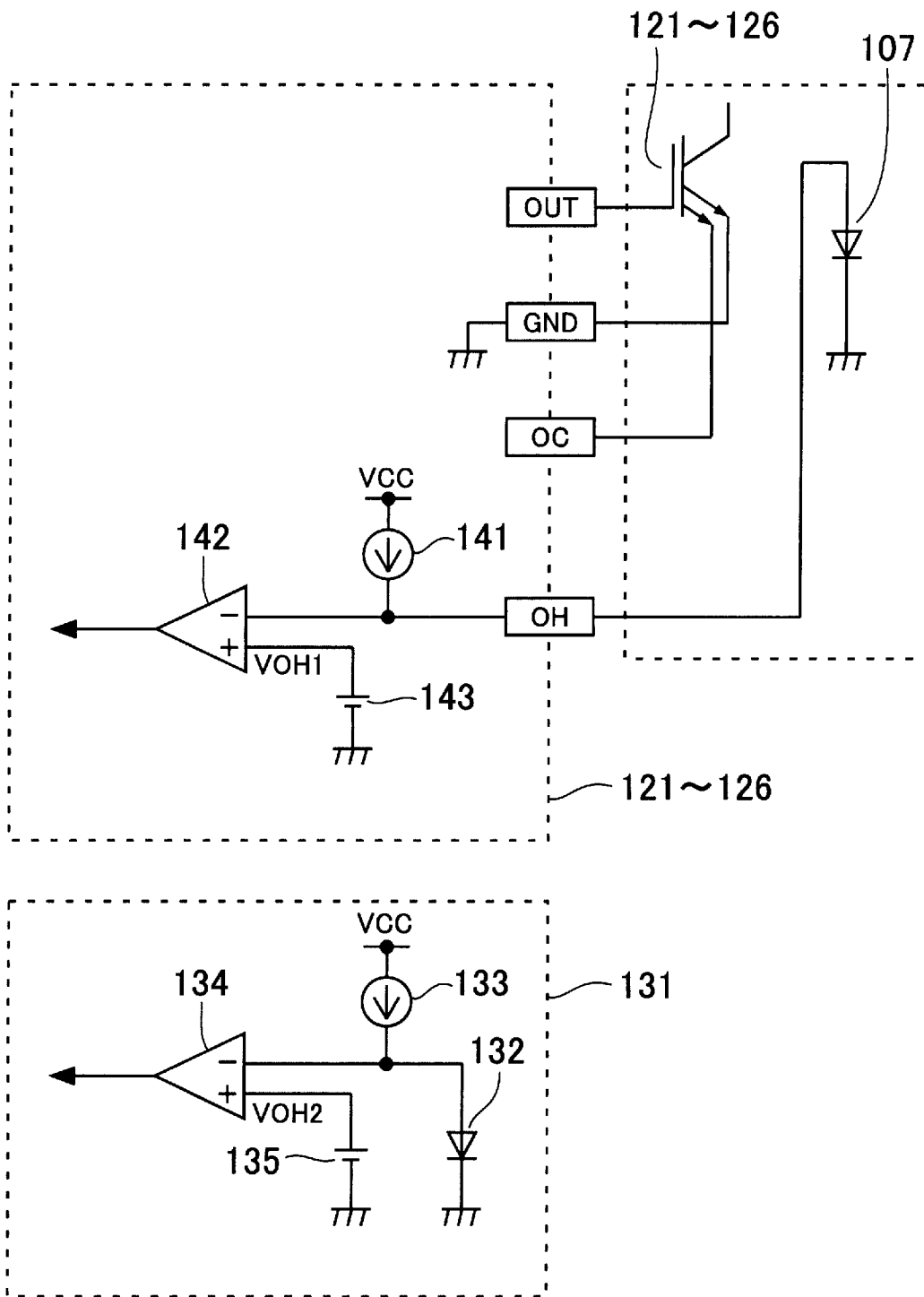
[図10]



[図11]

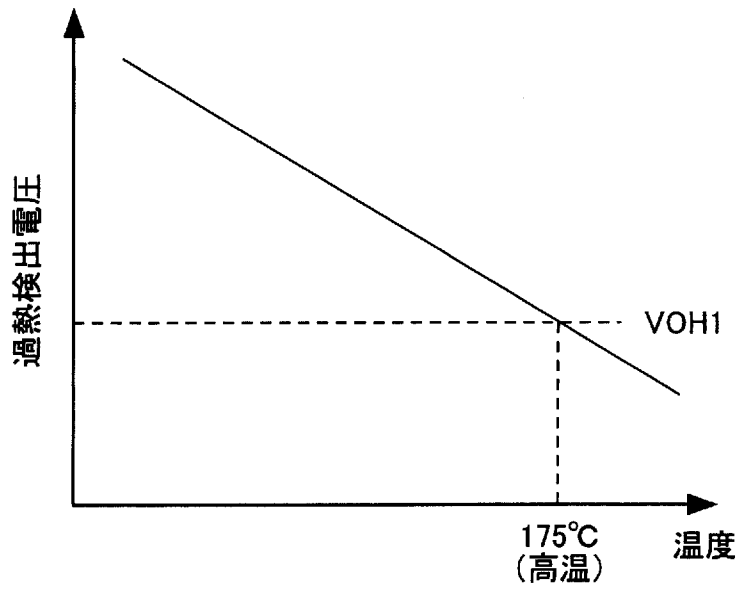


[図12]

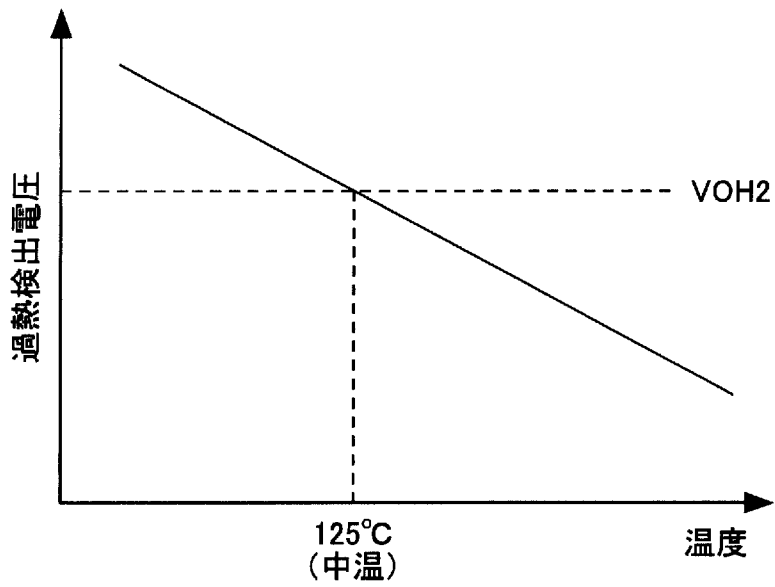


[図13]

(A)



(B)



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/075477

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/48 (2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2013/046309 A1 (Toyota Motor Corp.), 04 April 2013 (04.04.2013), paragraph [0044]; fig. 4 & US 2014/0233602 A1 paragraph [0053]; fig. 4 & EP 2763168 A1 & CN 103875071 A	1-9
A	WO 2014/129052 A1 (Daikin Industries, Ltd.), 28 August 2014 (28.08.2014), paragraphs [0032] to [0033]; fig. 1 & JP 2014-163679 A	1-9

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 11 December 2015 (11.12.15)	Date of mailing of the international search report 22 December 2015 (22.12.15)
--	---

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/075477

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-263774 A (Schneider Toshiba Inverter Europe SAS), 30 October 2008 (30.10.2008), paragraphs [0019] to [0039]; fig. 1 & US 2008/0251589 A1 paragraphs [0033] to [0058]; fig. 1 & EP 1981160 A1 & FR 2915034 A1	1-9

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H02M7/48(2007.01)i		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H02M7/48		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2015年 日本国実用新案登録公報 1996-2015年 日本国登録実用新案公報 1994-2015年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2013/046309 A1 (トヨタ自動車株式会社) 2013.04.04, 段落 0044, 図 4 & US 2014/0233602 A1, 段落 0053, 図 4 & EP 2763168 A1 & CN 103875071 A	1-9
A	WO 2014/129052 A1 (ダイキン工業株式会社) 2014.08.28, 段落 0032-0033, 図 1 & JP 2014-163679 A	1-9
<input checked="" type="checkbox"/> C 欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献
国際調査を完了した日 11.12.2015	国際調査報告の発送日 22.12.2015	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 宮地 将斗 電話番号 03-3581-1101 内線 3357	3V 5068

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-263774 A (シュネーデル、トウシバ、インバーター、ヨーロッパ、ソシエテ、パル、アクション、セプリフエ) 2008.10.30, 段落 0019-0039, 図 1 & US 2008/0251589 A1, 段落 0033-0058, 図 1 & EP 1981160 A1 & FR 2915034 A1	1-9