



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년08월12일
 (11) 등록번호 10-1645983
 (24) 등록일자 2016년08월01일

(51) 국제특허분류(Int. Cl.)
 G06F 12/16 (2006.01) G06F 12/14 (2006.01)
 (21) 출원번호 10-2014-0012581
 (22) 출원일자 2014년02월04일
 심사청구일자 2014년02월04일
 (65) 공개번호 10-2014-0100898
 (43) 공개일자 2014년08월18일
 (30) 우선권주장
 13/761,965 2013년02월07일 미국(US)
 (56) 선행기술조사문헌
 KR1020120108339 A
 KR1020070115485 A

(73) 특허권자
 시게이트 테크놀로지 엘엘씨
 미국 캘리포니아 95014 쿠퍼티노 사우스 디 엔자
 블러바드 10200
 (72) 발명자
 트란썸, 존 디.
 미국 55317 미네소타 첸하센 폰 힐 로드 7465
 스테이너, 마이클 조셉
 미국 55104 미네소타 세인트 폴 캐롤 애비뉴 2104
 크하우이어, 안토인
 미국 55124 미네소타 애플 밸리 드웰러스 웨이
 15578
 (74) 대리인
 특허법인 남앤드남

전체 청구항 수 : 총 20 항

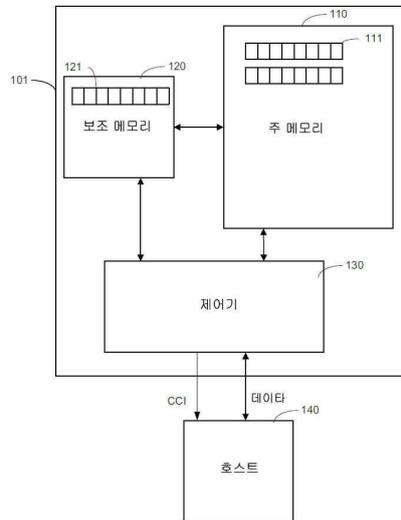
심사관 : 윤태섭

(54) 발명의 명칭 예기치 않은 전력 상실에 대한 데이터 보호

(57) 요약

데이터 스토리지 디바이스는 기록 데이터 명령 및 데이터를 수신한다. 데이터는 데이터 스토리지 디바이스의 버퍼에 저장된다. 데이터 스토리지 디바이스는 명령 완료 상태 표시를 발행한다. 명령 완료 상태 표시가 발행된 후에, 데이터는 데이터 스토리지 디바이스의 주 메모리에 저장된다. 주 메모리는 제 1 유형의 비 휘발성 메모리를 포함하고 버퍼는 제 1 유형의 비 휘발성 메모리와 상이한 제 2 유형의 비 휘발성 메모리를 포함한다.

대표도 - 도1



명세서

청구범위

청구항 1

방법에 있어서,

데이터 스토리지 디바이스에서, 기록 데이터 명령 및 데이터를 수신하는 단계;

상기 기록 데이터 명령 내 상기 데이터에 대한 우선순위 레벨을 결정하는 단계;

상기 데이터에 대한 우선순위 레벨이 임계값 우선순위보다 크거나 같다는 결정에 기초하여 상기 데이터를 상기 스토리지 디바이스의 버퍼에 저장하고 그리고 상기 데이터에 대한 우선순위 레벨이 상기 임계값 우선순위보다 작다는 결정에 기초하여 상기 데이터를 상기 스토리지 디바이스의 주 메모리에 직접 저장하는 단계;

상기 데이터를 상기 버퍼에 저장한 후에, 명령 완료 상태 표시를 발행하는 단계; 및

상기 명령 완료 상태 표시를 발행한 후에, 상기 버퍼에 저장된 데이터를 상기 스토리지 디바이스의 상기 주 메모리에 저장하는 단계를 포함하고,

상기 주 메모리는 제 1 유형의 비 휘발성 메모리를 포함하고, 상기 버퍼는 상기 제 1 유형의 비 휘발성 메모리와 상이한 제 2 유형의 비 휘발성 메모리를 포함하는,

방법.

청구항 2

제 1 항에 있어서,

상기 제 2 유형의 비 휘발성 메모리는 상기 제 1 유형의 비 휘발성 메모리보다 빠른 액세스 시간을 가지는,

방법.

청구항 3

제 1 항에 있어서,

상기 주 메모리에 상기 데이터를 저장하는 단계는 상기 데이터를 플래시 메모리에 저장하는 단계를 포함하고; 그리고

상기 버퍼에 상기 데이터를 저장하는 단계는 상기 데이터를 STRAM, PCRAM, RRAM, 및 NVSRAM 중 하나 이상에 저장하는 단계를 포함하는,

방법.

청구항 4

제 1 항에 있어서,

상기 버퍼에 매핑 메타데이터를 저장하는 단계 - 상기 매핑 메타데이터는 상기 주 메모리내 상기 데이터의 물리적 위치와 상기 데이터의 로직 블록 어드레스들 사이의 매핑 정보를 포함함 -; 및

상기 명령 완료 상태 표시를 발행한 후에, 상기 매핑 메타데이터를 상기 주 메모리에 저장하는 단계를 더 포함하는,

방법.

청구항 5

제 1 항에 있어서,

데이터의 임계량이 상기 버퍼에 축적될 때까지 다수의 기록 데이터 명령들로부터의 데이터를 상기 버퍼에 축적

하는 단계; 및

상기 데이터의 임계량이 상기 버퍼에 축적된 후에, 축적된 데이터를 상기 주 메모리에 저장하는 단계를 더 포함하는,

방법.

청구항 6

제 5 항에 있어서,

상기 주 메모리는 플래시 메모리를 포함하고; 그리고

상기 축적된 데이터의 임계량은 데이터의 하나의 논리 페이지인,

방법.

청구항 7

제 5 항에 있어서,

상기 주 메모리는 플래시 메모리를 포함하고; 그리고

상기 축적된 데이터의 임계량은 데이터의 하나의 물리적 페이지인,

방법.

청구항 8

제 5 항에 있어서,

상기 주 메모리는 멀티-레벨 플래시 메모리를 포함하고, 상기 축적된 데이터의 임계량은 축적된 데이터의 적어도 하나의 페이지를 상기 플래시 메모리에 저장하는 것을 허용하기에 충분하며, 그리고

상기 적어도 하나의 페이지가 저장될 상기 주 메모리의 적어도 하나의 블록내 각각의 물리적 페이지로부터 하나 또는 그 초과인 페이지들을 판독하는 단계;

상기 하나 또는 그 초과인 페이지들을 상기 버퍼에 저장하는 단계; 및

상기 적어도 하나의 페이지가 축적된 후에, 상기 적어도 하나의 페이지 및 상기 하나 또는 그 초과인 페이지들을 상기 주 메모리의 상기 물리적 페이지에 저장하는 단계를 더 포함하는,

방법.

청구항 9

제 8 항에 있어서,

상기 하나 또는 그 초과인 페이지들을 판독하는 단계는 상기 적어도 하나의 페이지를 축적하기 전에 일어나는,

방법.

청구항 10

제 8 항에 있어서,

상기 하나 또는 그 초과인 페이지들을 판독하는 단계는 상기 적어도 하나의 페이지를 축적하는 동안에 일어나는,

방법.

청구항 11

제 1 항에 있어서,

기록되어온 상기 데이터 스토리지 디바이스내 로직 블록들의 시간 영역들에 대한 수들을 카운팅하는 단계;

다수의 기록 데이터 명령들로부터의 데이터를 상기 버퍼에 축적하는 단계;

로직 블록들의 영역들이 상기 수들에 기초하여 빈번하지않게-기록되거나 빈번하게-기록되는지를 결정하는 단계; 및

상기 로직 블록들의 빈번하게-기록된 영역들에 대한 데이터를 저장하기 전에 상기 로직 블록들의 빈번하지 않게-기록된 영역들에 대한 데이터를 주 메모리에 저장하는 단계를 더 포함하는,

방법.

청구항 12

제 1 항에 있어서,

기록 동작의 상태를 제공하는 메타데이터를 업데이트하는 단계를 더 포함하는,

방법.

청구항 13

제 12 항에 있어서,

상기 메타데이터를 업데이트하는 단계는 상기 기록 데이터 명령이 수신된 후에 기록 동작이 진행중인지를 표시하기 위해서 상기 메타데이터를 업데이트하는 단계를 포함하는,

방법.

청구항 14

제 12 항에 있어서,

상기 메타데이터를 업데이트하는 단계는 상기 데이터가 수신되는지를 표시하기 위해서 상기 메타데이터를 업데이트하는 단계를 포함하는,

방법.

청구항 15

제 12 항에 있어서,

상기 메타데이터를 업데이트하는 단계는 상기 데이터를 상기 주 메모리에 저장한 후에 상기 기록 동작이 완료되었는지를 표시하기 위해서 상기 메타데이터를 업데이트하는 단계를 포함하는,

방법.

청구항 16

디바이스에 있어서,

기록 데이터 명령 및 데이터를 수신하도록 구성된 인터페이스;

제 1 유형의 비 휘발성 메모리를 포함하는 주 메모리;

상기 제 1 유형의 비 휘발성 메모리와 상이한 제 2 유형의 비 휘발성 메모리를 포함하는 버퍼; 및

제어기를 포함하고,

상기 제어기는

상기 기록 데이터 명령 내 상기 데이터에 대한 우선순위 레벨을 결정하고;

상기 데이터에 대한 우선순위 레벨이 임계값 우선순위보다 크거나 같다는 결정에 기초하여 상기 데이터를 상기 버퍼에 저장하고 그리고 상기 데이터에 대한 우선순위 레벨이 상기 임계값 우선순위보다 작다는 결정에 기초하여 상기 데이터를 상기 주 메모리에 직접 저장하도록 하고;

상기 데이터가 상기 버퍼에 저장된 후에, 상기 기록 데이터 명령이 완료된 것을 표시하는 명령 완료 상태 표시

를 발행하고; 그리고

상기 명령 완료 상태 표시가 발행된 후에, 상기 버퍼에 저장된 데이터를 상기 주 메모리에 저장하도록 구성되는,

디바이스.

청구항 17

제 16 항에 있어서,

상기 제 2 메모리 유형은 비-휘발성 정적 랜덤-액세스 메모리(NVSRAM), 상 변화 메모리(PCM), 저항성 랜덤-액세스 메모리(RRAM), 스�핀-토크 램(STRAM), 및 자기 램(MRAM) 중 하나 또는 그 조합을 포함하는,

디바이스.

청구항 18

제 16 항에 있어서,

상기 디바이스는 고체 상태 드라이브를 포함하고 상기 제 1 메모리 유형은 플래시 메모리를 포함하는,

디바이스.

청구항 19

제 16 항에 있어서,

상기 디바이스는 하이브리드 드라이브를 포함하는,

디바이스.

청구항 20

제 16 항에 있어서,

상기 제어기는 상기 데이터가 상기 주 메모리에 저장될 때 기록 교란 영향들을 선보상하도록 구성되는,

디바이스.

발명의 설명

발명의 내용

과제의 해결 수단

- [0001] 문단 1. 본 출원에서 설명된 방법은
- [0002] 데이터 스토리지 디바이스에서, 기록 데이터 명령 및 데이터를 수신하는 단계;
- [0003] 상기 데이터를 상기 스토리지 디바이스의 버퍼에 저장하는 단계;
- [0004] 상기 데이터를 상기 버퍼에 저장한 후에, 명령 완료 상태 표시를 발행하는 단계; 및
- [0005] 상기 명령 완료 상태 표시를 발행한 후에, 상기 데이터를 상기 스토리지 디바이스의 주 메모리에 저장하는 단계로서, 상기 주 메모리는 제 1 유형의 비 휘발성 메모리를 포함하고, 상기 버퍼는 상기 제 1 유형의 비 휘발성 메모리와 상이한 제 2 유형의 비 휘발성 메모리를 포함하는, 상기 주 메모리에 저장하는 단계를 포함한다.
- [0006] 문단 2. 문단 1에서 설명된 상기 방법은, 상기 제 2 유형의 비 휘발성 메모리는 상기 제 1 유형의 비 휘발성 메모리 보다 빠른 액세스 시간을 가진다.
- [0007] 문단 3. 문단들 1 내지 2 중 어느 하나에서 설명된 상기 방법은,
- [0008] 상기 주 메모리에 상기 데이터를 저장하는 단계는 상기 데이터를 플래시 메모리에 저장하는 단계를 포함하고; 및

- [0009] 상기 버퍼에 상기 데이터를 저장하는 단계는 상기 데이터를 STRAM, PCRAM, RRAM, 및 NVSRAM 중 하나 이상에 저장하는 단계를 포함한다.
- [0010] 문단 4. 문단들 1 내지 3 중 어느 하나에서 설명된 상기 방법은,
- [0011] 상기 버퍼에 매핑 메타데이터를 저장하는 단계로서, 상기 매핑 메타데이터는 상기 데이터의 상기 로직 블록 어드레스들과 상기 주 메모리내 상기 데이터의 물리적 위치사이의 매핑 정보를 포함하는, 상기 버퍼에 매핑 메타데이터를 저장하는 단계; 및
- [0012] 상기 명령 완료 상태 표시를 발행한 후에, 상기 매핑 메타데이터를 상기 주 메모리에 저장하는 단계;를 추가로 포함한다.
- [0013] 문단 5. 문단들 1 내지 4 중 어느 하나에서 설명된 상기 방법은,
- [0014] 데이터의 임계량이 상기 버퍼에 축적될 때 까지 다수의 기록 데이터 명령들로부터의 데이터를 상기 버퍼에 축적하는 단계; 및
- [0015] 상기 데이터의 임계량이 상기 버퍼에 축적된 후에, 축적된 데이터를 상기 주 메모리에 저장하는 단계;를 추가로 포함한다.
- [0016] 문단 6. 문단들 1 내지 5 중 어느 하나에서 설명된 상기 방법은,
- [0017] 상기 주 메모리는 플래시 메모리를 포함하고; 및
- [0018] 상기 축적된 데이터의 임계량은 데이터의 하나의 논리 페이지이다.
- [0019] 문단 7. 문단들 1 내지 5 중 어느 하나에서 설명된 상기 방법은,
- [0020] 문단 5에 설명된 상기 방법은
- [0021] 상기 주 메모리는 플래시 메모리를 포함하고; 및
- [0022] 상기 축적된 데이터의 임계량은 데이터의 하나의 물리 페이지이다.
- [0023] 문단 8. 문단들 1 내지 5 중 어느 하나에서 설명된 상기 방법은, 상기 주 메모리는 멀티-레벨 플래시 메모리를 포함하고 및 상기 축적된 데이터의 임계량은 축적된 데이터의 적어도 하나의 페이지를 상기 플래시 메모리에 저장하는 것을 허용하기에 충분하고; 및
- [0024] 상기 적어도 하나의 페이지가 저장될 상기 주 메모리의 상기 적어도 하나의 블럭내 각각의 물리적 페이지로부터 하나 이상의 페이지들을 판독하는 단계;
- [0025] 상기 다른 페이지들을 상기 버퍼에 저장하는 단계; 및
- [0026] 상기 적어도 하나의 페이지가 축적된 후에, 상기 페이지 및 상기 다른 페이지들을 상기 주 메모리의 상기 물리적 페이지에 저장하는 단계;를 추가로 포함한다.
- [0027] 문단 9. 문단 8에 설명된 상기 방법은, 상기 다른 페이지들을 판독하는 단계는 상기 페이지를 축적하기 전에 일어난다.
- [0028] 문단 10. 문단 8에 설명된 상기 방법은, 상기 다른 페이지들을 판독하는 단계는 상기 페이지를 축적하는 동안에 일어난다.
- [0029] 문단 11. 문단들 1 내지 10 중 어느 하나에서 설명된 상기 방법은,
- [0030] 기록되어온 상기 데이터 스토리지 디바이스내 로직 블럭들의 시간 영역들에 대한 수들을 카운팅하는 단계;
- [0031] 다수의 기록 데이터 명령들로부터의 데이터를 상기 버퍼에 축적하는 단계; 및
- [0032] 로직 블럭들의 영역들이 상기 수들에 기반하여 빈번하지않게-기록되거나 빈번하게-기록되는지를 결정하는 단계; 및
- [0033] 상기 로직 블럭들의 빈번하게-기록된 영역들에 대한 데이터를 저장하기 전에 상기 로직 블럭들의 빈번하지 않게-기록된 영역들에 대한 데이터를 상기 주 메모리에 저장하는 단계;를 추가로 포함한다.
- [0034] 문단 12. 문단들 1 내지 11 중 어느 하나에서 설명된 상기 방법은, 상기 기록 동작의 상태를 제공하는 메타데이

터를 업데이트하는 단계를 추가로 포함한다.

- [0035] 문단 13. 문단 12에 설명된 상기 방법은, 상기 메타데이터를 업데이트하는 단계는 상기 기록 데이터 명령이 수신된 후에 기록 동작이 진행중인지를 표시하기 위해서 상기 메타데이터를 업데이트하는 것을 포함한다.
- [0036] 문단 14. 문단 12에 설명된 상기 방법은, 상기 메타데이터를 업데이트하는 단계는 상기 데이터가 수신되는지를 표시하기 위해서 상기 메타데이터를 업데이트하는 것을 포함한다.
- [0037] 문단 15. 문단 12에 설명된 상기 방법은, 상기 메타데이터를 업데이트하는 단계는 상기 데이터를 상기 주 메모리에 저장한 후에 상기 기록 동작이 완료된지를 표시하기 위해서 상기 메타데이터를 업데이트하는 것을 포함한다.
- [0038] 문단 16. 디바이스에 있어서,
- [0039] 기록 데이터 명령 및 데이터를 수신하도록 구성된 인터페이스;
- [0040] 제 1 유형의 비 휘발성 메모리를 포함하는 주 메모리;
- [0041] 상기 제 1 유형의 비 휘발성 메모리와 상이한 제 2 유형의 비 휘발성 메모리를 포함하는 버퍼; 및
- [0042] 상기 제어기;를 포함하되,
- [0043] 상기 제어기는
- [0044] 상기 데이터를 상기 버퍼에 저장되도록 하고;
- [0045] 상기 데이터가 상기 버퍼에 저장된 후에, 상기 기록 데이터 명령이 완료된 것을 표시하는 명령 완료 상태 표시를 발행하고; 및
- [0046] 상기 명령 완료 상태 표시가 발행된 후에, 상기 데이터를 상기 주 메모리에 저장하도록 구성된다.
- [0047] 문단 17. 문단 16에서 설명된 상기 디바이스는 상기 제 2 메모리 유형은 비-휘발성 정적 랜덤-액세스 메모리(NVSRAM), 상 변화 메모리(PCM), 저항성 랜덤-액세스 메모리(RRAM), 스핀-토크 램(STRAM), 및 자기 램(MRAM) 중 하나 이상을 포함한다.
- [0048] 문단 18. 문단들 16 내지 17 중 어느 하나에서 설명된 상기 디바이스는 상기 디바이스는 고체 상태 드라이브를 포함하고 상기 제 1 메모리 유형은 플래시 메모리를 포함한다.
- [0049] 문단 19. 문단들 16 내지 18 중 어느 하나에서 설명된 상기 디바이스는, 상기 디바이스는 하이브리드 드라이브를 포함한다.
- [0050] 문단 20. 문단들 16 내지 19 중 어느 하나에서 설명된 상기 디바이스는, 상기 제어기는 상기 데이터가 상기 주 메모리에 저장될 때 기록 교란 영향들을 선보상하도록 구성된다.

도면의 간단한 설명

- [0051] 도 1은 본원에서 논의되는 실시예들에 따른 데이터 스토리지 디바이스를 포함하는 시스템의 블록 다이어그램이다;
- 도 2는 일부 실시예들에 따른 기록 동작을 수행하기 위한 동작 데이터 스토리지 디바이스 프로세스의 흐름도를 제공한다;
- 도 3은 기록 동작동안 데이터를 저장하고 메타데이터를 업데이트하는 것을 포함하는 프로세스를 예시하는 흐름도이다;
- 도 4는 가상의 두개의 레벨 메모리 셀에 두개의 데이터 비트들을 표현하기 위해 사용될 수 있는 가능한 전압 레벨들을 도시한다; 및
- 도 5는 일부 실시예들에 따른 주 메모리에 저장하는 것에 선행하여 데이터를 축적하는 프로세스를 예시한다.

발명을 실시하기 위한 구체적인 내용

- [0052] 기록 동작에서, 데이터 스토리지 디바이스, 예컨대 하드 디스크 드라이브, 고체 상태 드라이브 또는 하이브리드 디스크 드라이브로 발송된 데이터의 성공적인 수신 및 저장은 "명령 완료" 상태 메시지 표시(CCI)를 통하여 호

스트와 같은 발송 디바이스에 통상적으로 받았음을 통지한다. 예를 들어, 휘발성 기록 캐싱 사용 금지된 직렬-부착된-SCSI 하드 디스크 드라이브는 데이터가 미디어에 기록된 후에 기록 명령 동작상에 이런 메시지를 통상적으로 발송할 것이다. 데이터 무결성을 유지하기 위해서, 데이터 스토리지 디바이스가 갑자기 공급 전력을 상실하는 이벤트에서 스토리지에 대하여 발송된 데이터는 손실되지 않는 것이 바람직할 것이다. 그러나, 최적의 시스템 스루풋 제공하기 위해서, 실사 호스트로부터 발송된 데이터가 데이터 스토리지 디바이스내 그것의 최종 메모리 위치에 아직 저장되지 않았을 지라도 데이터 스토리지 디바이스로부터 호스트로 CCI를 답신하는 것이 유익할 수 있다. 데이터가 그것들의 최종 메모리 위치에 저장되기 전에 CCI를 우선적으로 발송하는 것은 호스트 및 데이터 스토리지 디바이스 둘다의 성능에 유익할 수 있다. 데이터는 데이터 스토리지 디바이스내의 장애 발생시에 CCI가 데이터 스토리지 디바이스로부터 수신되기 전까지 데이터는 정상적으로 호스트 시스템에 보존된다. CCI의 수신은 호스트 시스템으로 하여금 새로운 작업을 위해 그것의 데이터 버퍼들을 비우는 것을 허용한다. 데이터 스토리지 디바이스에 대하여, CCI의 우선적 발송은 호스트 시스템에 의해 발송될 추가의 새로운 명령들을 잠재적으로 참작하고, 상보적인 명령들, 예를 들어 명령 한계들에 걸친 순차적인 동작들 스페닝의 병합 및 명령들의 병렬 프로세싱에 대한 가능성을 증가시킨다. 그러나, 만약 전력 정지 기간이 CCI가 호스트로 발송된 후에 하지만 임의의 대응하는 메타데이터와 함께 데이터가 비 휘발성 메모리에 저장되기 전에 일어나면 데이터 무결성은 양보될 수 있다.

[0053] 비록 데이터가 그것의 최종 비 휘발성 메모리 위치에 저장되기 전에 CCI를 답신하는 기술이 데이터 스루풋을 증가시킬 수 있지만, 이 기술 및 데이터 손실의 회피는 추가의 전기적 에너지-스토리지 컴포넌트들 예를 들어 배터리 백업 및/또는 정전용량성 에너지 스토리지로 이어질 수 있다. 이들 추가 에너지-스토리지 컴포넌트들은 실사 메인 파워의 상실이 데이터가 저장되는 동안 일어날 지라도 데이터 스토리지 동작을 완성하도록 허용하기에 충분한 백업 파워를 데이터 스토리지 디바이스가 유지하도록 디자인된다. 추가 하드웨어를 통합하는 것은 복잡도, 비용 및 디바이스의 사이즈를 추가한다.

[0054] 추가의 복잡도는 데이터가 주 메모리에 저장되는 곳의 추적을 유지하는 매핑 메타데이터를 유지하는 것에 대한 요구에 기인하여 도입된다. 일반적으로, 대부분의 데이터 스토리지 디바이스들에 저장되는 데이터는 주 스토리지내 그것의 논리 어드레스(호스트에 의해 사용되는)와 물리적 위치사이에서 직접 매핑되지 않는다. 대신, 매핑 메타데이터는 주 스토리지내 물리적 위치들에 로직 블록들의 위치 추적을 보존한다. 정확하게는 실사 예기치 않은 전력 상실의 이벤트에서도 매핑 메타데이터를 유지하는 것은 데이터 스토리지 디바이스의 데이터 무결성을 증강시킨다. 매핑 메타데이터는 빈번하게 업데이트되기 때문에, 빠르고, 내구성이 있는 메모리에 매핑 메타데이터를 저장하는 것이 도움이 된다. 휘발성 메모리 예컨대 SRAM 또는 DRAM는 매핑 메타데이터에 대하여 호환 가능한 속도 및 내구성의 특성들을 가지지만, 휘발성이고 전력이 상실될 때 그것들의 콘텐츠들을 잃어버린다. 메타데이터를 보다 느리고, 내구성이 덜한 비 휘발성 메모리에 저장하는 것은 기록 증폭 및 비-휘발성 스토리지 컴포넌트들상의 마모를 추가하고 성능을 감소시킨다.

[0055] 본 출원에서 설명된 실시예들은 주 비 휘발성 메모리보다 보다 빠른 액세스 시간 및/또는 더 높은 내구성을 가진 보조 비 휘발성 메모리를 통합한다. 이들 실시예들에서, 보조 비 휘발성 메모리는 주 비 휘발성 메모리에 대하여 버퍼로서 동작하고, 주 비 휘발성 메모리는 일반적으로 유저 데이터에 대하여 최종 스토리지 위치로서 역할을 한다. 본출원에서 논의된 실시예들에서, CCI는 데이터가 보조 비 휘발성 메모리에 저장된 후에 그러나 데이터가 주 메모리에 저장되기 전에 데이터 스토리지 디바이스로부터 호스트로 발송된다. 용어들 "주 메모리" 및 "보조 메모리"는 반드시 순서 또는 선호도가 아니라 메모리(예를 들어, 사용량, 용량, 성능, 메모리 등급 또는 유형, 등.)내 차이들을 나타내기 위해서 본 출원에서 사용된다는 것에 유의한다.

[0056] 일부 스토리지 디바이스 구성들에서, 주 메모리는 고체 상태 메모리, 예컨대 NAND 또는 NOR 플래시 메모리이다. 플래시 메모리는 일반적으로 플로팅 게이트 FET 기술에 기반된 전기적으로 소거형 및 프로그램 가능한 메모리를 지칭한다. 플래시 메모리는 점점 더 중요한 스토리지 기술이 되어가고 고체 상태 드라이브들(SSD들)에서 주 스토리지 메모리로서 사용되어 왔다. 플래시 메모리는 또한 하이브리드 드라이브들내 하드 디스크(회전하는 디스크) 메모리와 함께 사용된다. 일부 장치들에서, 주 메모리는 플래시 또는 하드 디스크이고, 보조 메모리는 플래시 메모리, 예컨대 상 변화 메모리(PCM), 저항성 랜덤 액세스 메모리(RRAM), 스핀-토크 랜덤 액세스 메모리(STRAM) 및/또는 비-휘발성 정적 랜덤 액세스 메모리(NVSRAM)보다 빠르고/빠르거나 보다 내구성이 있는 비 휘발성 메모리일 수 있다. PCM 및 RRAM는 NAND 플래시(재프로그래밍 사이클들 면에서)보다 수천배 많이 내구성이 있을 수 있고, 또한 비트-변경가능하다. STRAM 및 nvRAM 디바이스들은 거의 비제한된 내구성을 가지며, 또한 비트-변경가능하다.

[0057] 도 1 은 데이터 스토리지 디바이스(101) 및 호스트(140)를 보여주는 시스템의 블럭 다이어그램이다. 데이터 스

토리지 디바이스(101)는 비휘발성 주 메모리(110), 예를 들어, 플래시, 하드 디스크, 또는 다른 비휘발성 및 비휘발성 보조 메모리(120), 예를 들어, STRAM, PCRAM, RRAM, NVSRAM, 또는 다른 유형들의 비휘발성 메모리를 포함한다. 주 메모리(110)는 통상적으로 더 많은 데이터 저장 위치들(111)을 포함하고 보조 메모리(120)는 통상적으로 더 작은 데이터 저장 위치들(121)을 포함한다. 많은 장치들에서, 보조 메모리(120)는 보다 빠른 액세스 시간을 가지고/가지거나 주 메모리보다 보다 내구성이 있다. 주 메모리는 하이브리드 드라이브에서 함께 사용되는 다수의 메모리의 유형들, 예컨대 플래시 및 하드 디스크 메모리를 포함할 수 있다는 것에 유의한다. 유사하게, 보조 메모리(120)도 또한 다수의 메모리 유형들을 사용할 수 있다.

[0058] 데이터 스토리지 디바이스(101)는 보다 많은 데이터 저장 위치들을 포함하는 주 메모리(110) 및 보조 메모리(120)를 호스트(140)에 결합하는 제어기(130)를 포함한다. 제어기(130)는 주(110) 및 보조(120) 메모리에 대한 관독 및 기록 액세스들을 제어한다. 예를 들어, 호스트(140)는 데이터 스토리지 디바이스(101)로 기록 명령을 발행할 수 있고 기록 명령은 저장될 데이터 및 데이터의 로직 블록 어드레스들(LBA들)을 포함한다. 제어기(130)는 호스트로부터 데이터 스토리지 명령을 수신하고 호스트(140)로부터 발송된 데이터가 주 메모리(110)내 최종 목적지 메모리 위치(111)에 저장되도록 보조 메모리(120) 및 주 메모리(110)를 제어한다. 본 출원에서 사용되는 용어 데이터의 “최종 목적지”는 데이터의 스토리지 명령이 실행되는 상황에서 데이터의 최종 목적지를 지칭하고, 설사 주 메모리에 저장되는 데이터가 반드시 영구적으로 이 최종 목적지에 귀착되지 않을 수 있을 지라도 데이터의 스토리지 명령의 실행 후에, 가비지 컬렉션 및/또는 다른 디바이스 동작들의 결과로서 주 메모리 내 다른 메모리 위치들 또는 어딘가 다른 곳으로 이동될 수 있다. 데이터 스토리지 동작의 일부가 실행되고 있을 때, 제어기(130)는 데이터의 호스트 LBA들을 주 메모리(110) 및/또는 보조 메모리(120)내 데이터의 물리적 위치들에 매핑하는 매핑 메타데이터를 생성한다. 추가적으로, 제어기(130)는 호스트(140)로 답신되는 다양한 핸드셰이킹 신호들을 생성하고 데이터의 스토리지 명령, 예컨대 도 1에 표시된 CCI 신호의 상태를 표시한다.

[0059] 도 2 는 본 출원에서 설명된 다양한 실시예들에 따른 동작 데이터 스토리지 디바이스의 프로세스의 흐름도를 도시한다. 앞에서 논의된 바와 같이, 데이터 스토리지 디바이스는 주 메모리 및 버퍼로서 주로 사용되는 보조 메모리를 포함한다. 주 메모리는 제 1 유형의 비 휘발성 메모리를 포함하고 버퍼는 제 2 유형의 비 휘발성 메모리를 포함하고, 제 2 유형의 비 휘발성 메모리는 제 1 유형의 비 휘발성 메모리보다 더 높은 액세스 속도 및/또는 보다 큰 내구성을 가진다. 데이터 스토리지 디바이스는 데이터 스토리지 디바이스에 저장되는 것을 요청하는 호스트 데이터로부터 기록 명령을 수신한다(210). 데이터는처음에 버퍼에 저장된다(220). 데이터 버퍼에 저장된 후에, 제어기는 호스트로 CCI 명령을 발송하고 (230), CCI 명령은 기록 명령내 데이터가 저장된 것을 호스트에 표시한다. CCI 명령이 호스트로 발송된 후에, 데이터는 주 메모리에 저장된다(240).

[0060] 일부 장치들에서, 데이터 스토리지 디바이스는 버퍼에 데이터를 선택적으로 저장할 수 있다. 예를 들어, 일부 경우들에서, 기록 명령은 데이터에 대한 우선 순위를 포함할 수 있고/있거나 제어기는 기록 데이터 명령내 데이터에 대한 우선 순위를 결정할 수 있다. 만약 데이터의 우선 순위가 미리 결정된 임계값 우선순위 미만이면, 제어기는 버퍼를 바이패스할 수 있고 데이터를 주 메모리에 직접 저장할 수 있다. 만약 데이터의 우선 순위가 임계값 우선순위 보다 더 크거나 같으면, 데이터는 주 메모리에 저장되기 전에 버퍼에 먼저 저장된다. 일부 경우들에서, 막연히 버퍼에 데이터의 일부를 유지하는 것이 바람직할 수 있다. 예를 들어, 시스템의 성능에 보다 중요할 것으로 간주되는 데이터는, 예컨대 빈번하게 관독되는 LBA들에 대한 데이터는 버퍼에 보존될 수 있다. 다른 예로서, 빈번하게 재기록되는 LBA들에 대한 데이터는 마모를 감소시키고 또는 성능을 개선시키기 위해서 드물게 재기록되는 LBA들로부터의 데이터보다 우선적으로 버퍼에 보존될 수 있다. 또 다른 예로서, 어디 다른곳에(복제된) 저장된 데이터는 어디 다른곳에 저장되지 않은 데이터보다 더 낮은 버퍼-보유 우선순위를 가질 수 있다. 일부 경우들에서, 유저 데이터는 보다 중요한 것으로 결정될 수 있고 따라서 다른 데이터 예컨대 디바이스의 데이터 무결성에 필수적이지 않은 내부 드라이브 로그들 및 저널들보다 더 높은 우선순위를 가진다.

[0061] 일부 실시예들에서, 제어기는 기록되고 있는 데이터 스토리지 디바이스내 로직 블록들의 시간 영역들에 대한 수들을 카운트한다. 다수의 기록 데이터 명령들로부터의 데이터는 버퍼에 축적된다. 제어기는 만약 로직 블록들의 영역들이 카운트된 수에 기반하여 빈번하지않게-기록되거나 빈번하게-기록되는지를 결정한다. 제어기는 빈번하지않게 기록되는 LBA 영역들에 대하여 버퍼링된 데이터를 빈번하게 기록되는 LBA 영역들에 대하여 버퍼링된 데이터 전에 저장되도록 한다.

[0062] 도2 에 예시된 기록 동작 동안에, 제어기는 기록 동작의 진행을 기록하는 메타데이터를 업데이트할 수 있다. 기록 동작 메타데이터는 버퍼에 또는 다른 비 휘발성 메모리, 예컨대 제어기의 비-휘발성 레지스터들(만약 이용 가능하다면)에 저장될 수 있다. 예를 들어, 기록 동작 메타데이터는 기록 동작이 진행중인지, 기록 동작이 완료되었는지, 저장될 데이터의 길이 및/또는 LBA들, 축적된 데이터를 주 메모리에 저장하기 전에 데이터의 축적량

과 같은 정보를 표시하기 위해서 업데이트될 수 있다.

[0063] 대부분의 고체 상태 드라이브 디자인들에서, 호스트에 의해 사용되는 로직 블록 어드레스들(LBA들)은 주 메모리 내 물리적 위치들에 직접 매핑되지 않는다. 제어기는 호스트 LBA들에 대한 물리적 메모리 위치들의 추적을 유지하기 위해서 매핑 메타데이터를 사용한다. 심지어 예기치 않은 호스트 시스템 전력 상실의 이벤트에도 매핑 메타데이터를 정확하게 유지하는 것은 데이터 스토리지 디바이스의 데이터 무결성 보장하는데 도움이 된다. 전력 중단 동안에 매핑 메타데이터를 잃어버릴 가능성을 감소시키기 위해서, 매핑 메타데이터는 매핑 메타데이터가 주 메모리로 전송될 때까지 비 휘발성 메모리, 예를 들어, 비-휘발성 버퍼 또는 제어기의 다른 비-휘발성 레지스터들(만약 이용 가능하다면)에 저장될 수 있다.

[0064] 기록 동작들이 제어기에 의해 서비스될 때, 기록 동작 메타데이터 및 매핑 메타데이터는 일반적으로 빈번하게 업데이트된다. 일부 구성들에서, 비-휘발성 버퍼는 기록 동작 메타데이터 및/또는 매핑 메타데이터를 저장하는데 사용된다. 비-휘발성 버퍼를 사용하는 것은 메타데이터를 전력 중단 이벤트에서의 손실로부터 보호한다. 만약 버퍼가 주 메모리보다 보다 빠른 액세스 시간을 가지면, 메타데이터에 빈번한 업데이트들은 버퍼를 이용하여 상당히 신속하게 수행될 수 있다. 만약 버퍼가 주 메모리보다 훨씬 강건한 내구성을 가지면, 메타데이터에 대한 빈번한 업데이트들은 주 메모리의 마모를 감소시킨다. 메타데이터에 대한 업데이트들을 원자적으로 수행하는 것이 도움이 될 수 있고, 원자적으로 업데이트하는 것은 기록 동작 가능한 가장 작은 증분들로 메타데이터를 업데이트하는 것에 해당한다. 만약 메타데이터가 원자적으로 증분될 수 없다면, 그것은 미리 결정된 확률보다 작은 데이터 손실의 위험을 유지할 기록 동작의 가장 작은 증분들에서 업데이트될 수 있다. 대안적으로 또는 추가적으로, 메타데이터가 원자적으로 업데이트될 가능성이 없을 때, 본질적으로 “업데이트가 진행중이다 - 대안 복사본을 사용하라”를 표시하는 세마포어는 업데이트가 진행중인 동안 전력 상실로부터의 붕괴에 대하여 추적 및 보호를 유지할 수 있다.

[0065] 도 3 은 기록 동작동안 데이터를 저장하고 메타데이터를 업데이트하는 것을 포함하는 프로세스를 예시하는 흐름도이다. 도 3 에 도시된 프로세스에 따라, 제어기는 호스트로부터 기록 명령을 수신하고(305) 그리고 기록 동작을 개시한다. 기록 동작 메타데이터는 기록 동작이 진행중인것을 표시하기 위해서 임의로 업데이트된다(310). 일부 경우들에서, 기록 동작 메타데이터는 기록 동작에 대한 추가 정보 예컨대 기록 동작의 현재 상태를 포함할 수 있다. 데이터가 호스트로부터 전송되고 (315) 및 데이터는 버퍼에 저장된다(320). 데이터가 버퍼에 저장된 후에, 기록 동작 메타데이터는 데이터 스토리지 디바이스가 데이터를 수신한 것을 표시하기 위해서 업데이트된다(325) (그리고 호스트로 CCI 상태를 답신하려고 한다). 제어기는 CCI를 생성하고 호스트로 기록 동작에 대한 CCI 발송한다(330). 비-휘발성 버퍼에 확실히 저장된 데이터를 가지고, 제어기는 버퍼로부터 주 메모리로 전송을 개시할 수 있다(335). 이 전송은(335) 제어기 로직의 재량이다. 로직은 예를 들어 데이터를 다른 착신 데이터와 연합하기 위해서 저장을 나중에 연기하는 것을 선택할 수 있다. 제어기는 매핑 메타데이터를 주 메모리에 저장할 수 있다(340). 제어기는 기록 동작이 완료된 것을 표시하기 위해서 기록 동작 메타데이터를 업데이트한다(345). 만약 매핑 메타데이터가 주 메모리에 기록되면, 메모리 기록 동작에 대하여 매핑 메타데이터를 일시적으로 저장하기 위해 사용된 버퍼 위치는 더이상 필요로 되지 않고 이용 가능한 버퍼 메모리 위치들에 추가된다. 기록 동작이 완료된 것을 표시하는, 진행 플래그에서 기록 동작이 확실해질 때, 기록 동작을 위하여 사용되거나 리저브된 버퍼 위치들이 이용 가능한 버퍼 위치들의 풀로 리턴된다.

[0066] 멀티-레벨 메모리에서, 하나 초과 데이터 비트는 단일 셀에 저장될 수 있다. NAND 플래시 디바이스들에서 공통적으로 실행되는 것과 같은, 스토리지 셀들을 페이지들로 그룹화하는 디바이스들에 대하여, 다수의 로직 데이터 페이지들은 메모리의 단일 물리적 페이지에 저장될 수 있다. 메모리의 단일 물리적 페이지에 저장되는 이들 다수의 로직 데이터 페이지들은 짝(companion) 페이지들로서 본출원에서 지칭된다. 일 예로서 네개의 레벨 메모리를 사용할때 각각의 네개 레벨의 메모리 셀은 두개의 비트들의 정보를 저장할 수 있다. 이들 셀들을 페이지들로 배열하는 디바이스에서, 플래시 메모리 셀들의 각각의 물리적 페이지는 두개의 로직(짝) 페이지들을 저장할 수 있다. 하나의 구성에서, 제 1 논리 페이지(하부 페이지로서 표시되는)는 메모리 셀들의 물리적 페이지에 대한 메모리 셀들의 최상위 비트들(MSB들)에 저장될 수 있고 제 2 논리 페이지는 (상부 페이지로서 표시되는) 메모리 셀들의 물리적 페이지의 최하위 비트들(LSB들)을 저장될 수 있다. 몇몇 방법들로 멀티-레벨 데이터를 메모리 셀들의 물리적 페이지에 기록하는 것이 가능하다. 하나의 시나리오에서, MSB들을 물리적 메모리 셀들에 저장함으로써 하부 페이지가 먼저 저장된다. 하부 페이지가 기록된 후에, 상부 페이지는 추가로 물리적 메모리 셀들의 상태를 변경함으로써 물리적 메모리 셀들에 나중에 저장된다.

[0067] 도 4 에서 예시된 가상의 두개의 레벨 메모리 셀에 두개의 데이터 비트들을 표현하기 위해 사용될 수 있는 가능한 전압 레벨들을 고려한다. 이 예에서, 전압 레벨 V1은 데이터의 두개의 비트들 11(바이너리)에 해당하고, 전

압 V2 는 데이터의 두개의 비트들 10 에 상당하고, 전압 V3 는 01에 상당하고, 그리고 전압 V4 는 00에 상당한다. 데이터 YX 가 제 1 스텝에서 기록 Y(MSB) 뒤이어 제 2 스텝에서 기록 X(LSB)의 두개-스텝 프로세스로 메모리 셀에 기록될 수 있다. 기록 Y의 제 1 스텝후에, 메모리 셀의 전압레벨은 V1(Y = 1이면) 또는 V3(Y = 0이면)이다. 제 2 스텝에서, 메모리 셀의 전압 레벨은 V1(YX = 11이면)에서 유지되거나 전압 레벨은 V2(YX = 10이면)에 이르게 되거나 전압 레벨은 V3(YX = 01이면)에서 유지되거나 전압 레벨은 V4(YX = 00이면)에 이르게 된다.

[0068] 일부 시나리오들에서, 데이터는 단일 스텝 프로세스로 멀티-레벨 메모리 셀에 기록될 수 있다. 예를 들어, 단일 스텝 프로세스에서 도 4의 메모리 셀을 고려하면, 메모리 셀의 전압은 YX = 11이면 레벨 V1(또는 왼쪽)에 이르게 되고, 메모리 셀의 전압 레벨은 YX = 10이면 레벨 V2에 이르게 되고, 메모리 셀의 전압 레벨은 만약 YX = 01이면 레벨 V3에 이르게 되고, 메모리 셀의 전압레벨은 YX = 00이면 레벨 V4에 이르게 된다.

[0069] 선행하는 예에서 데이터를 기록하기 위한 “전압들 레벨들”의 사용은 대표적인 목적들을 위한 것이다. 다른 예들에서, 데이터는 자기 상태들, 충전 레벨들, 저항 레벨들, 등으로 저장되고 감지될 수 있고 기술도 또한 적용 가능하다.

[0070] 데이터가 상기의 개술된 두개의 스텝 프로세스로 물리적 메모리 페이지의 짝 하부 및 상부 페이지들에 기록될 때, 대응하는 상부 페이지가 주 메모리에 저장되는 시간 동안에 전력 상실이 일어난 때 주 메모리의 하부 페이지에 저장된 데이터는 붕괴될 수 있다. 이 유형의 데이터 붕괴의 가능성을 감소시키기 위해서, 기록 데이터 명령으로부터의 데이터가 주 메모리의 상부 페이지에 저장되려고 할때, 상부 페이지 프로그래밍 동안에 전력 상실 때문에 붕괴되는 하부 페이지의 컨텐츠들에 대한 보호를 위하여 대응하는하부 페이지는 주 메모리로부터 버퍼로 판독된다. 예러 정정이 하부 페이지가 주 메모리로부터 판독될 때 하부 페이지상에서 수행될 수 있다.

[0071] 일부 시나리오들에서, 주 메모리에 대한 기록 동작이 일어나기 전에 어떤 데이터의 양이 버퍼에 축적된다면 보다 효율적일 수 있다. 예를 들어, 일부 메모리의 유형들은 미리 결정된 단위들로 기록되고, 예를 들어, 플래시 메모리는 일반적으로 페이지들로 기록된다. 도 5의 프로세스에 따라, 데이터 스토리지 디바이스는 호스트로부터 기록 명령을 수신하고(520) 및 기록 명령들로부터의 데이터를 버퍼에 축적한다(530). 데이터 축적은 데이터의 임계량이 축적될 때까지 계속된다(540). 임계량은 주 메모리에 대한 기록 동작의 메모리 유닛에 상당할 수 있다. 만약 주 메모리가 멀티-레벨 메모리이면, 주 메모리 기록 유닛의 각각의 물리적 페이지에 저장될 모든 논리 페이지들(하부, 상부, 및 임의의 중간 페이지들)이 축적될 때까지 데이터는 기록 명령들로부터 축적될 수 있다.

[0072] 일부 시나리오들에서, 기록 명령들로부터의 데이터가 버퍼에 축적되기 전에, 동안에 및/또는 후에, 제어기는 주 메모리로부터 버퍼로 이 축적된 데이터에 대한 짝 페이지들을 임의로 판독할 수 있다. 이 임의 프로세스는 점선 박스에 의해 표시된다(510). 본 출원에서 제공된 흐름도들에서 블럭들의 배열은 블럭들로 설명된 프로세스들을 실행하는 임의 특정 순서를 의미하도록 의도되지 않는 것에 유의한다. 예를 들어, 판독 동작이 기록 데이터 (520)의 수신에 앞서 도시되었지만, 그것은 기록 데이터의 수신 후에(520) 또는 동시에 일어나는 편이 좋을 수 있다. 기록 명령들로부터의 데이터 축적을 통하여 그리고 임의로 주 메모리로부터 짝 페이지들을 판독함으로써 희망하는 데이터의 양이 획득될때, 축적된 데이터 페이지들 및 그것들의 짝 페이지들은 주 메모리에 기록된다 (550).

[0073] 일부 실시예들에서, 멀티-레벨 주 메모리가 사용될 때, 로직 데이터 페이지들은 하부페이지, 상부 페이지 및 임의 개수의 중간 페이지들을 주 메모리의 각각의 물리적 페이지에 따로따로 기록되는 기록 프로세스로 주 메모리의 물리적 페이지들에 기록 될 수 있다. 대안적으로, 하부, 상부, 및 중간 페이지들은 단일 스텝 프로세스로 각각의 메모리 셀을 메모리 셀에 저장되는 멀티-비트 데이터에 상당하는 전압 레벨로 직접 전환함으로써 주 메모리 페이지들의 물리적 페이지들에 기록될 수 있다.

[0074] 비-메모리, 예컨대 플래시의 일부 유형들은 기록 동작들동안에 교란 영향들을 경험한다. 예를 들어, 메모리 셀에 저장된 데이터는 근처의 메모리 셀이 기록될 때 변화될 수 있다. 이들 메모리의 유형들이 주 메모리로서 사용될 때, 데이터 페이지들은 이들 기록 교란 영향들을 감소시키는 프로세스에 따라 주 메모리에 기록될 수 있다.

[0075] 앞에서 논의된 바와 같이, 두개-스텝 프로세스에서, 하부 데이터 페이지들이 먼저 물리적 페이지에 기록될 수 있다. 하부 페이지가 기록되는 시간 동안에, 그것의 물리적으로 인접한 이웃 페이지들 중 하나는 프로그래밍되지 않는다. 나중에, 짝 상부 페이지가 프로그램된다. 상부 페이지가 프로그램되는 시간에, 물리적으로 인접한

이웃 페이지는 단지 셀당 하나의 비트로 프로그램되지 않거나 프로그램된다 (단지 그것의 하부 페이지가 프로그램된다). 이웃 페이지가 프로그램되지 않거나 단지 부분적으로 프로그램될 때, 프로그램되는 페이지는 이웃 페이지의 충전 레벨의 결합 영향들에 대하여 보상되지 않는다. 이웃 페이지가 결국에 완전히 프로그램될 때, 이전에 프로그램된 페이지의 레벨들은 변화할 수 있다. 예를 들어, NAND 플래시에서, 스토리지 셀 플로팅 게이트들의 가까운 근접은 그것들의 이상적인 레벨들로부터 스토리지 셀 레벨들을 변화시키는 인접한 셀들의 게이트들 사이에 정전용량성 커플링을 일으킨다.

[0076] 일부 실시예들에서, 본 출원에서 설명된 비-휘발성 버퍼는 데이터의 다수의 페이지들을 축적할 수 있고 다수의 인접한 페이지들은 기록 교란 영향들을 감소시키는 조정된 방식으로 또는 동시에 프로그램된다. 이 프로세스에 따라, 페이지를 완전히 프로그래밍하는 동안 또는 그전에, 그것의 이웃 페이지도 또한 프로그램되지만 단지 "소프트하게(softly)" 프로그램된다. 이 문맥에서, "소프트하게" 프로그램하는 것은 이웃 페이지가 그것의 타겟 값에 근접하는 그러나 그것의 이웃에 의해 요구되는 가능한 레벨 보상을 참작하기 위해 그것의 최종 충전 레벨보다 충분히 아래인 충전 레벨로 "언더프로그램"된다는 것을 의미한다. 이웃 페이지를 "소프트하게" 프로그램하는 것의 목적은 그것의 커플링 영향들이 프로그램동안에 대부분 보상되도록 이웃 페이지내로 최종 충전 레벨들을 충분히 첨가하는 것이다. 이 조정된 인접한 페이지들의 프로그래밍은 기록 동작이 잠재적인 기록 교란들을 선 보상하는 것을 허용한다. 본 출원에서 사용된 버퍼는 제어기로 하여금 프로그램될 데이터에 대하여 "록 포워드" 하는 것을 허용하는 데이터의 양을 저장함으로써 선 보상되는 기록 동작을 가능하게 하기 위해서 사용될 수 있다. 제어기는 이어서 기록 교란이 일어나는 커플링이 상당히 선보상되도록 하기 위해 최종 충전 레벨들에 충분히 가까이 이웃 페이지를 가져올 "소프트" 프로그래밍의 적절한 레벨들을 결정할 수 있다.

[0077] 예를 들어, 네개의 물리적으로-인접한 페이지들: A, B, C, 및 D(A 및 D는 단지 하나의 이웃 페이지를 갖는 에지 페이지들이다)을 가진 가상의 NAND 플래시를 고려한다. 선 보상되는 기록 동작은 하기와 같이 실행할 것이다:

[0078] 1. 페이지들 A 및 B를 위해 프로그램될 데이터를 수집.

[0079] 2. 페이지 B를 소프트하게 프로그램.

[0080] 3. 페이지 A를 그것의 최종 레벨들로 프로그램.

[0081] 4. 페이지 C를 위한 데이터를 수집.

[0082] 5. 페이지 C를 소프트하게 프로그램.

[0083] 6. 페이지 B를 그것의 최종 레벨들로 프로그램.

[0084] 7. 페이지 D를 위한 데이터를 수집.

[0085] 8. 페이지 D를 소프트하게 프로그램.

[0086] 9. 페이지 C를 그것의 최종 레벨들로 프로그램.

[0087] 10. 페이지 D를 그것의 최종 레벨들로 프로그램.

[0088] 상기의 프로세스들 1 - 10은 하부 페이지들을 위해 한번, 및 상부 논리 페이지들 또는 단지 상부 페이지들에 적용될 수 있는 것을 위해 한번, 두번 반복될 수 있다.

[0089] 대안적인 프로세스에서, 정상 동작에 앞선 시간에 일부 지점에서, 인접한 비트 셀들의 커플링이 특성화된다. 이 특성화는 기록 교란 영향들을 선 보상하는데 사용될 수 있는 커플링 보상 계수들을 결정하는데 사용된다. 커플링의 다양성에 의존하여, 저장된 커플링 계수들의 양은 에러율에서의 희망하는 개선에 대하여 트레이드-오프될 수 있다.

[0090] 일부 디자인들에서, 커플링 계수들은 프로그램되는 셀로부터 떨어진 다수의 비트 위치들 (동일한 페이지 워드 라인 앞에 그리고 뒤에 있는 셀들) 그리고 떨어진 비트 셀들 다수의 페이지들을 프로그램(비트 셀의 측면들에 페이지들내 셀들) 할때 기록 교란 영향들을 보상하기 위해 사용되고 그리고 결정될 수 있다. 커플링 계수들은 페이지 수에 의존하여 예를 들어, 다이 위치 영향들을 완하시키기 위해서 결정될 수 있다.

[0091] 일부 구현예에서, 정상 디바이스 동작동안에, 기록 프로세스는 하기와 같이 동작한다:

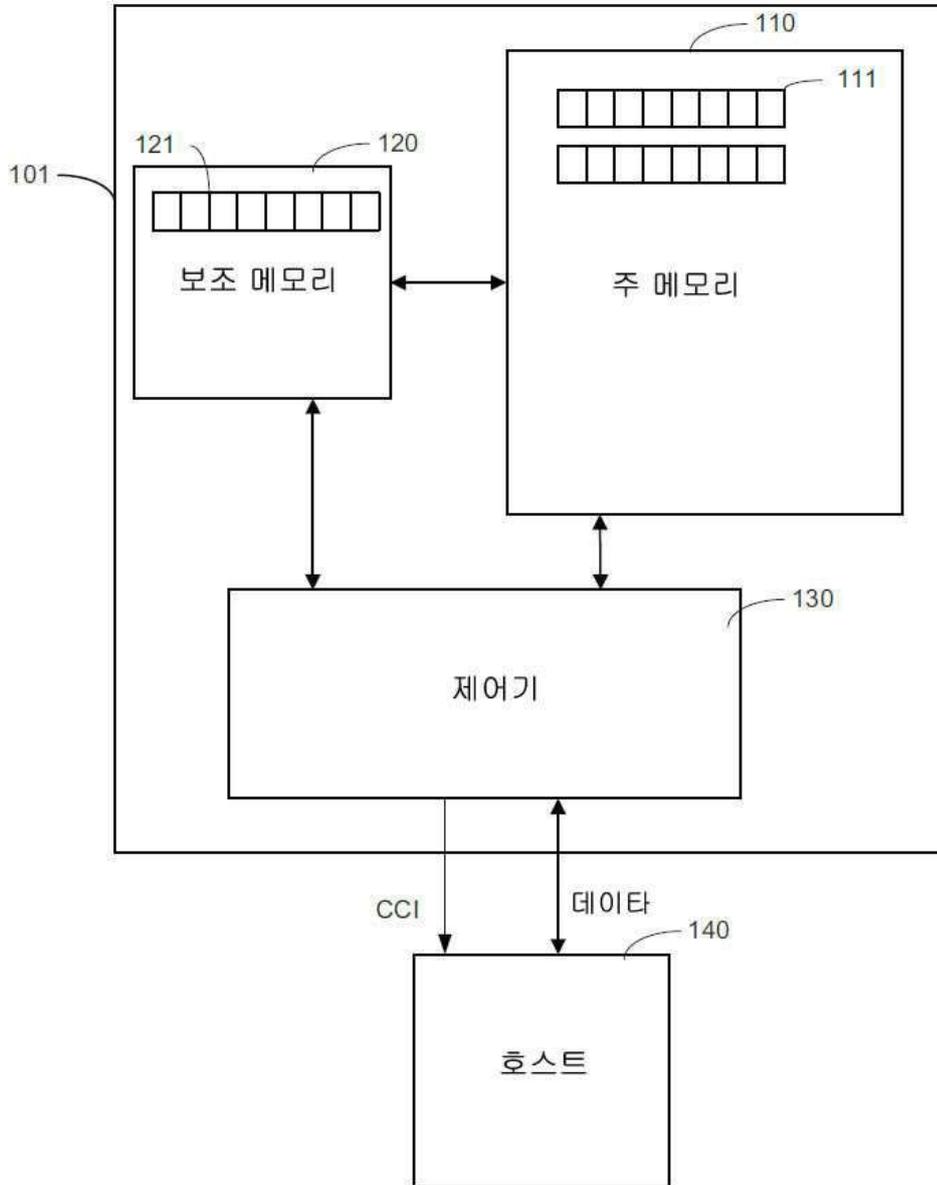
[0092] 1. 스토리지 셀 및 임의의 상당히-결합된 근처 셀들에 대하여 저장될 데이터를 수집.

[0093] 2. 완전히 모아질 때까지, 최종 목적지에 저장하기 전에 이 데이터를 버퍼에 보존 및 축적.

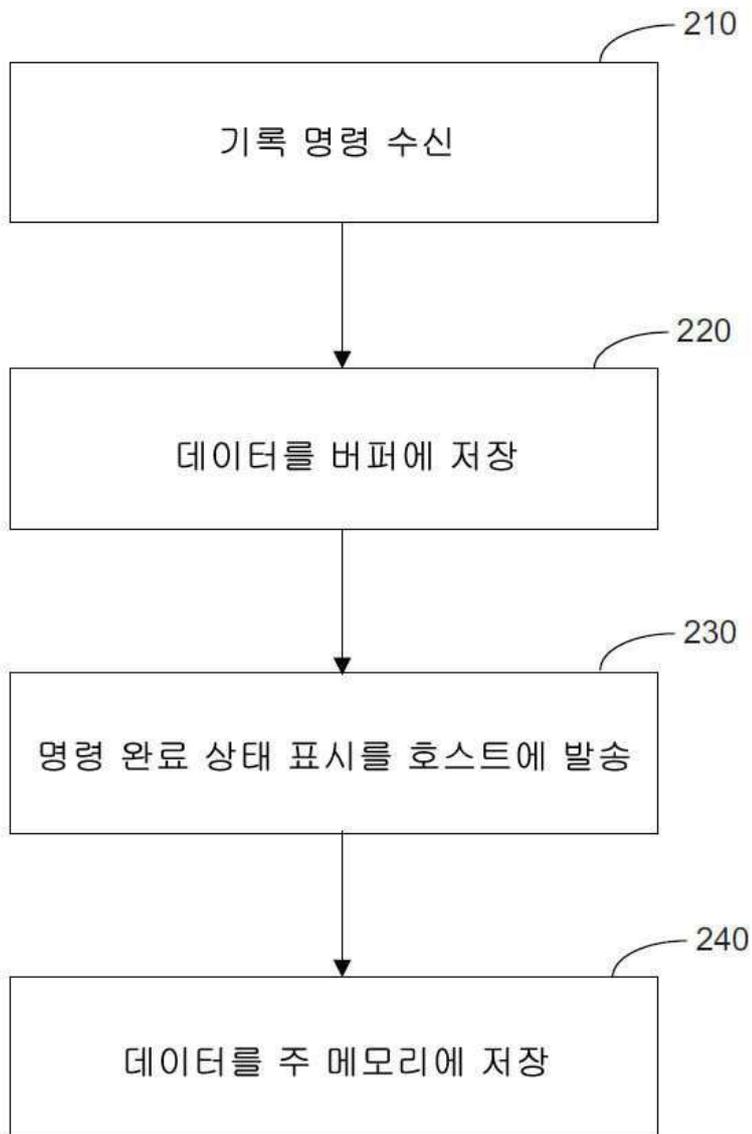
- [0094] 3. 페이지를 프로그램하는 동안, 커플링 계수들 및 데이터를 이용하여 이웃하는 셀들의 영향들을 완화시키기 위해서 각각의 스토리지 셀의 레벨을 보상.
- [0095] 4. 모든 데이터가 저장될 때까지 반복.
- [0096] 이하의 가상의 예제는 일부 실시예들에 따라 선보상되는 기록 동작을 예시한다.
- [0097] 두개의 비트들/셀(네개의 충전 레벨들)을 저장하는 가상의 NAND 플래시 주 스토리지를 가정한다. 제조 동안에 인접한 페이지들은 셀 레벨 차이당 2%의 변화를 일으키는 것으로 결정된 것을 가정한다. 정규화된 셀 충전 레벨들은 0.95, 0.6, 0.3, 및 0.05 볼트들이고, 저장된 데이터 비트들 11, 10, 01, 및 00에 대응한다.
- [0098] 셀 1이 01로(정력 레벨 0.3의 정격 레벨로)프로그램될것을 가정한다. 인접한 비트 셀들의 고려없이는, 셀은 0.3의 충전 레벨로 프로그램될 것이다.
- [0099] 인접한 또 프로그램될 페이지는 데이터 00를 저장하는 인접한 셀(셀 2)을 수용한다는 것을 가정한다. 셀 1을 0.3의 레벨로 프로그램하는 대신에, 이하의 보상 계산이 수행된다:
- [0100] 00 인접한 페이지 셀(셀 2)에 대한 보상값 = $+(0.3 * 0.02) = 0.006$
- [0101] $0.006(\text{보상 값}) + 0.3(\text{정격 값}) = 0.306(\text{새로운 타겟 값})$
- [0102] 따라서, 셀 1은 인접한 셀의(셀 2) 미래 프로그래밍 레벨을 선 보상하기 위해서 0.306(0.3 대신에)의 충전 레벨로 프로그램될 것이다.
- [0103] 이 구현예에서 보상은 10 및 01 값들을 수용하는 셀들상에서 단지 수행될 가능성이 있다. 11 또는 00를 갖는 셀들은 최상의 신호 대 잡음비(SNR)를 위해 0.95/0.05 값들에서 항상 잔존할 것이다.
- [0104] 이미-프로그램된 셀들의 영향들이 또한 보상된다는 것에 유의한다. 이들 셀들은 이미 그것들은 이미 프로그램되기 때문에, 그것들의 커플링 영향들은 셀이 프로그래밍되는 동안 본질적으로 감지되고 보상될 것이다(후-보상). 상기에서 개술된 프로세스들은 선-보상(예를 들어, 아직 프로그램되지 않은 셀들에 의해 잠재적으로 야기되는 기록 교란 영향들을 보상하기 위해서 프로그래밍 전압 레벨들을 조정하는 것) 및 후-보상(이전에 프로그램된 셀들에 의해 잠재적으로 야기되는 기록 교란 영향들을 보상하기 위해서 프로그래밍 전압 레벨들을 조정하는 것) 둘 모두를 허용한다.
- [0105] 이 상세한 설명은 단지 예시적이고 다양한 추가예들 및/또는 변형예들이 이들 실시예들, 특별히 파트들 및/또는 프로세스들의 구조들 배열들에 관해서 제공될 수 있다는 것이 이해될 것이다. 따라서, 본 발명의 범위는 상기에서 설명된 특정한 실시예들에 의해 제한되지 않아야 하고, 이하에 개시되는 청구항들 및 그것들의 등가물들에 의해 정의되어야 한다.

도면

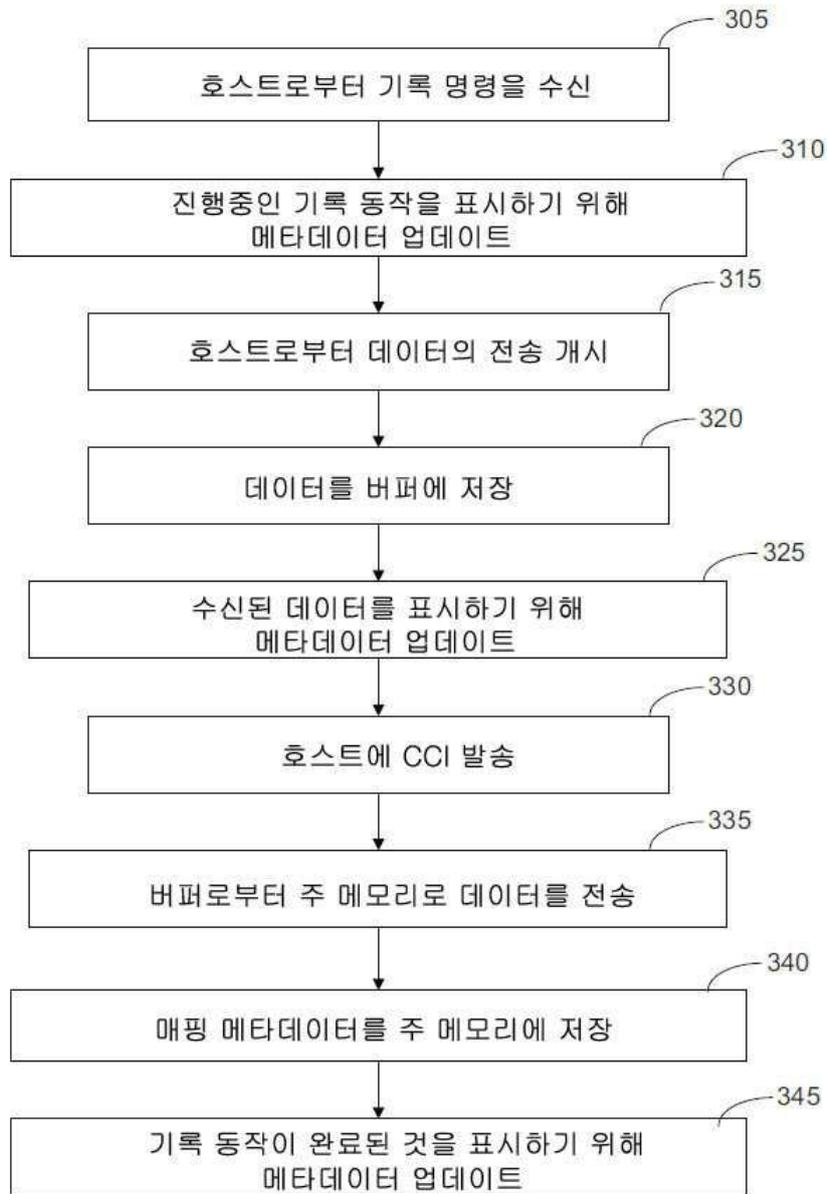
도면1



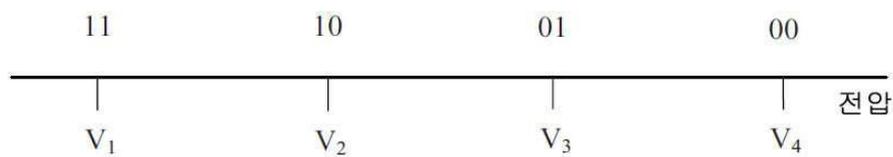
도면2



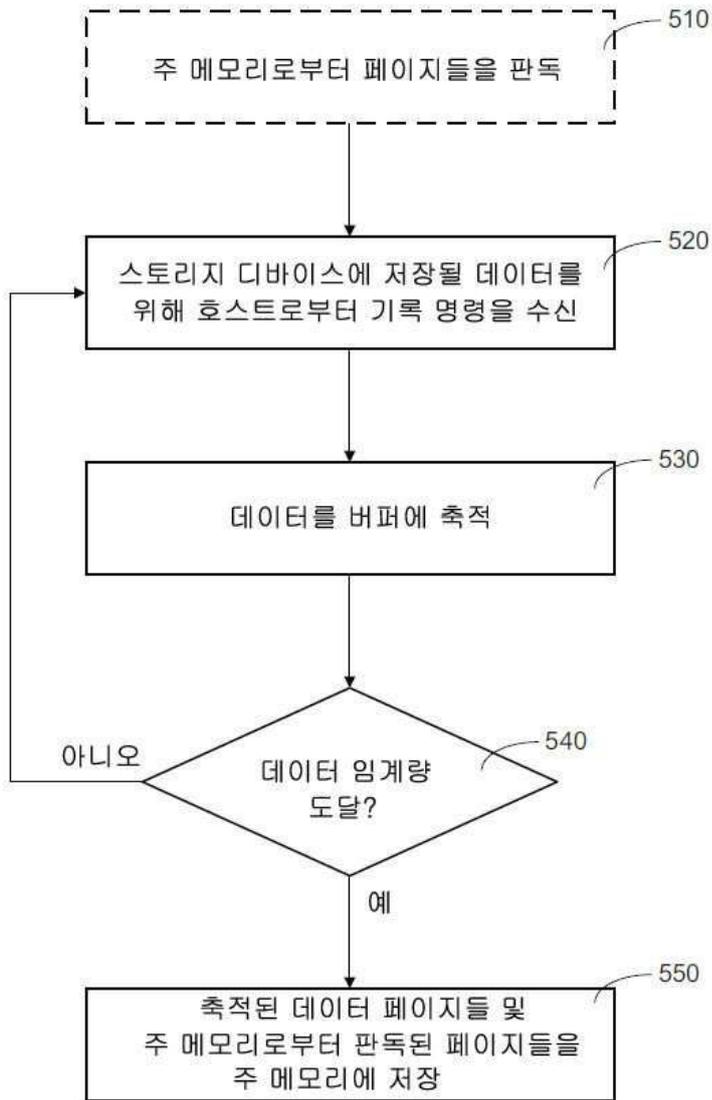
도면3



도면4



도면5



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 제 12 항

【변경전】

상기 기록 동작

【변경후】

기록 동작