

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2016年6月30日(30.06.2016)



(10) 国際公開番号  
WO 2016/103328 A1

- (51) 国際特許分類:  
H02M 7/48 (2007.01) H03K 17/12 (2006.01)  
H02M 7/12 (2006.01) H02M 1/08 (2006.01)
- (21) 国際出願番号: PCT/JP2014/083942
- (22) 国際出願日: 2014年12月22日(22.12.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 鈴木 大介(SUZUKI, Daisuke); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人: 酒井 宏明(SAKAI, Hiroaki); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング 特許業務法人酒井国際特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

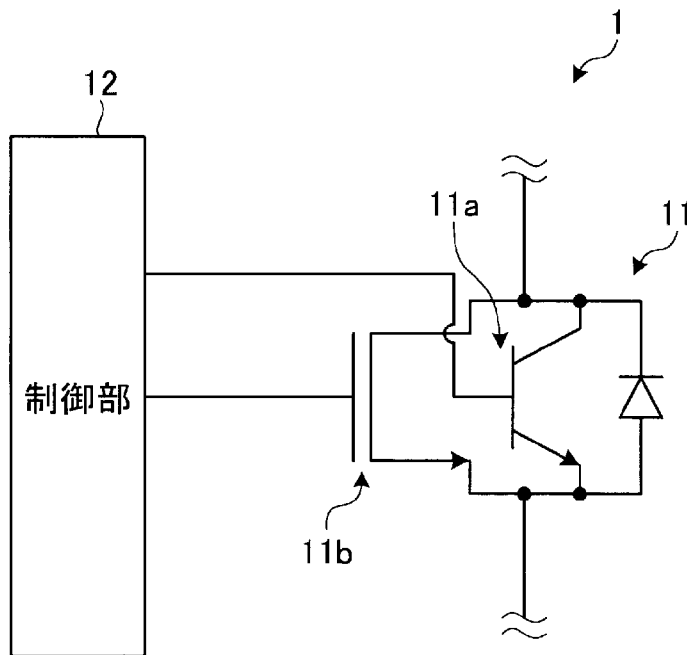
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロアジア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: SWITCHING DEVICE, MOTOR DRIVE DEVICE, POWER CONVERSION DEVICE, AND SWITCHING METHOD

(54) 発明の名称: スイッチング装置、モータ駆動装置、電力変換装置およびスイッチング方法



12 Control unit

(57) Abstract: Provided is a switching device 1 that is equipped with: a switching circuit unit 11 configured by connecting in parallel an IGBT 11a, and an MOSFET 11b having a higher switching speed than the IGBT 11a; and a control unit 12, which turns on the IGBT 11a after turning on the MOSFET 11b in the case of performing on-control, and which turns off the MOSFET 11b after turning off the IGBT 11a in the case of performing off-control. Consequently, a load can be efficiently driven in a low load to high load operation range.

(57) 要約: IGBT 11aと、IGBT 11aよりもスイッチング速度が速いMOSFET 11bとが並列に接続されて構成されるスイッチング回路部11と、オン制御を行う場合、MOSFET 11bのターンオンを行った後にIGBT 11aのターンオンを行い、オフ制御を行う場合、IGBT 11aのターンオフを行った後にMOSFET 11bのターンオフを行う制御部12とを備えるスイッチング装置1を提供する。これにより、低負荷から高負荷の運転範囲において負荷を効率的に駆動することが可能になる。

WO 2016/103328 A1

## 明 細 書

発明の名称：

スイッチング装置、モータ駆動装置、電力変換装置およびスイッチング方法

### 技術分野

[0001] 本発明は、スイッチング回路部の制御を行うスイッチング装置、モータ駆動装置、電力変換装置およびスイッチング方法に関する。

### 背景技術

[0002] 電力変換装置では、MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) のようなスイッチングスピードが速いスイッチング素子を用いることによりスイッチングの際のスイッチング損失を低減させている。

[0003] また、スイッチングスピードの速いスイッチング素子と、スイッチングスピードが遅いが定常損失の低いスイッチング素子とを並列に接続し、負荷の大きさに基づいてスイッチング素子を切り替える装置が提案されている（下記特許文献1）。なお、特許文献1では、スイッチングスピードの速いスイッチング素子は、MOSFETが例示され、スイッチングスピードが遅いが定常損失の低いスイッチング素子は、IGBT (Insulated Gate Bipolar Transistor) が例示されている。

[0004] 特許文献1には、「電流I1より小さいときは従来どおりFETで損失を小さくし、電流I1より大きいときはIGBTに負担を大きくさせFETの損失増加を小さく」することが記載されている。

### 先行技術文献

#### 特許文献

[0005] 特許文献1：特開平10-80152号公報

### 発明の概要

## 発明が解決しようとする課題

- [0006] ところで、電力変換装置に用いられている IGBT は、コレクタエミッタ間飽和電圧が大きいと、定常状態におけるコレクタエミッタ間飽和電圧による損失が大きくなってしまふ。そのため、定常状態における損失を低減させるのに、コレクタエミッタ間飽和電圧が低いスイッチング素子が必要とされている。以下では、コレクタエミッタ間飽和電圧は、 $V_{CEsat}$  と称する。
- [0007] 近年、スイッチングスピードが速く、 $V_{CEsat}$  の低いスイッチング素子が開発されているが、大電流に対応させようとする、スイッチング素子のサイズを大きくする必要があり、価格が高くなってしまふ。
- [0008] また、従来から、低コストで  $V_{CEsat}$  が低く大電流を流せるスイッチング素子は存在するが、高耐圧のスイッチング素子の場合、 $V_{CEsat}$  が低いと、スイッチングスピードが遅く、ターンオンまたはターンオフの際のスイッチング損失が大きいという問題がある。
- [0009] 上述した特許文献 1 は、運転負荷が小さくスイッチングの多い領域において、スイッチングスピードの速い MOSFET を使用するので、スイッチングにおけるスイッチング損失を低減することができるが、定常状態における定常損失が増大し、一方、運転負荷が大きくスイッチングが少ない領域において、スイッチングスピードの遅い IGBT を利用するので、定常状態における定常損失を低減することができるが、スイッチング時におけるスイッチング損失が増大する問題があり、運転負荷が小さい領域から運転負荷が大きい領域において負荷を効率的に駆動することができない。
- [0010] 本発明は、上記に鑑みてなされたものであり、運転負荷が小さい領域から運転負荷が大きい領域において負荷を効率的に駆動することができるスイッチング装置、モータ駆動装置、電力変換装置およびスイッチング方法を提供することを目的とする。

## 課題を解決するための手段

- [0011] 上述した課題を解決し、目的を達成するために、本発明に係るスイッチン

グ装置は、第1スイッチング素子と、前記第1スイッチング素子よりもスイッチング速度が速い第2スイッチング素子とが並列に接続されて構成されるスイッチング回路部と、オン制御を行う場合、前記第2スイッチング素子のターンオンを行った後に前記第1スイッチング素子のターンオンを行い、オフ制御を行う場合、前記第1スイッチング素子のターンオフを行った後に前記第2スイッチング素子のターンオフを行う制御部とを備える。

### 発明の効果

[0012] 本発明によれば、運転負荷が小さい領域から運転負荷が大きい領域において負荷を効率的に駆動することができる。

### 図面の簡単な説明

[0013] [図1]実施の形態1に係るスイッチング装置の構成図

[図2]実施の形態1に係るスイッチング装置のスイッチング制御による電流の変化についての説明に供する図

[図3]実施の形態2に係るモータ駆動装置の構成図

[図4]実施の形態3に係る電力変換装置の構成図

### 発明を実施するための形態

[0014] 以下に、本発明の実施の形態に係るスイッチング装置、モータ駆動装置、電力変換装置およびスイッチング方法を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

[0015] 実施の形態1.

図1は、実施の形態1に係るスイッチング装置1の構成図である。図2は、実施の形態1に係るスイッチング装置1のスイッチング制御による電流の変化についての説明に供する図である。

[0016] スwitchング装置1は、スイッチング素子により構成されているスイッチング回路部11と、スイッチング素子を制御する制御部12とを備える。

[0017] スwitchング回路部11は、スイッチングを行う第1スイッチング素子としてのIGBT (Insulated Gate Bipolar Transistor) 11aと、スイッチングを行う第2スイッチング素子とし

てのMOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) 11bとが並列に接続されて構成されている。また、MOSFET 11bは、IGBT 11aよりも、スイッチング速度が速いスイッチング素子である。

[0018] 制御部12は、オン制御を行う場合、MOSFET 11bのターンオンを行った後にIGBT 11aのターンオンを行い、オフ制御を行う場合、IGBT 11aのターンオフを行った後にMOSFET 11bのターンオフを行う。ターンオンとは、スイッチング素子をオフ状態からオン状態に移行させることをいう。ターンオフとは、スイッチング素子をオン状態からオフ状態に移行することをいう。

[0019] IGBT 11aは、MOSFET 11bよりも $V_{CEsat}$ が低い。また、MOSFET 11bは、IGBT 11aよりもスイッチング損失が小さい。

[0020] ここで、スイッチング装置1の具体的な動作について図2を参照しながら説明する。なお、図2中の(a)は、ターンオンおよびターンオフによりIGBT 11aに流れる電流の変化を示している。図2中の(b)は、ターンオンおよびターンオフによりスイッチング回路部11のVCEの変化を示している。図2中の(c)は、ターンオンおよびターンオフによりMOSFET 11bに流れる電流の変化を示している。図2中の(d)は、ターンオンおよびターンオフによりスイッチング回路部11に流れる電流の変化を示している。

[0021] また、図2中の時間t1は、制御部12によるターンオンに基づいて、MOSFET 11bに流れる電流が設定された値v1まで上昇した後、設定された時間が経過するまでの時間を示している。図2中の時間t2は、制御部12によるターンオンに基づいて、IGBT 11aに流れる電流が設定された値v2まで上昇するまでの時間を示している。スイッチング回路部11がターンオンに要する時間は、時間t1と時間t2の合計時間である。

[0022] 図2中の時間t3は、制御部12によるオフ制御に基づいて、IGBT 1

1 aに流れる電流が設定された値  $v_3$  まで下降した後、設定された時間が経過するまでの時間を示している。図 2 中の時間  $t_4$  は、制御部 1 2 によるオフ制御に基づいて、MOSFET 1 1 b に流れる電流が設定された値  $v_4$  まで下降するまでの時間を示している。スイッチング回路部 1 1 がターンオフに要する時間は、時間  $t_3$  と時間  $t_4$  の合計時間である。

[0023] まず、オン制御について説明する。制御部 1 2 は、MOSFET 1 1 b をターンオンする。制御部 1 2 は、MOSFET 1 1 b をターンオンしてから時間  $t_1$  が経過し、MOSFET 1 1 b に定常電流が流れ始めたタイミングで IGBT 1 1 a をターンオンする。

[0024] 上述したように、スイッチング装置 1 は、IGBT 1 1 a をターンオンするときには、先にターンオンしている MOSFET 1 1 b に電流が流れているため、スイッチング回路 1 1 全体ではすでに電流が流れている。

[0025] また、スイッチング装置 1 は、IGBT 1 1 a がターンオンし始めてから定常状態になるまでの間は、IGBT 1 1 a の抵抗成分が大きいいため、殆どの電流は MOSFET 1 1 b に流れる。

[0026] また、スイッチング装置 1 は、IGBT 1 1 a が定常状態になると、IGBT 1 1 a の  $V_{CEsat}$  が低いため、MOSFET 1 1 b と同じ電流が IGBT 1 1 a に流れる。スイッチング装置 1 は、図 2 (a)、(c) に示すように、IGBT 1 1 a が定常状態になると、IGBT 1 1 a にも定常電流が流れる一方、MOSFET 1 1 b に流れていた定常電流が小さくなる。

[0027] 次に、オフ制御を行う場合について説明する。制御部 1 2 は、IGBT 1 1 a をターンオフする。ターンオフにより、IGBT 1 1 a の抵抗成分は、高くなる。しかし、MOSFET 1 1 b は、定常状態にあるので抵抗成分が低い。よって、殆どの電流は、図 2 (c) に示すように、MOSFET 1 1 b に流れる。

[0028] そして、制御部 1 2 は、IGBT 1 1 a がオフになった後に MOSFET 1 1 b をターンオフする。

[0029] よって、スイッチング装置 1 は、オン制御を行う場合、IGBT 1 1 a よ

りもスイッチング損失が小さいMOSFET 11bを先にターンオンするため、スイッチング損失を小さくすることができる。

[0030] また、スイッチング装置1は、MOSFET 11bの後にターンオンするIGBT 11aに流れる電流を小さくできるので、IGBT 11aによるスイッチング損失を小さくすることができる。

[0031] また、スイッチング装置1は、IGBT 11aおよびMOSFET 11bの $V_{CEsat}$ が低いため、定常状態における定常損失も小さくすることができる。

[0032] また、スイッチング装置1は、オフ制御を行う場合、IGBT 11aをターンオフした後に、MOSFET 11bをターンオフするので、IGBT 11aに電流が殆ど流れず、IGBT 11aのスイッチング損失を小さくすることができる。

[0033] また、スイッチング装置1は、IGBT 11aの後にターンオフするMOSFET 11bのスイッチング損失が小さいので、オフ制御を行うときのスイッチング損失を小さくすることができる。

[0034] また、スイッチング装置1は、IGBT 11aおよびMOSFET 11bを上述のようなスイッチング制御を行うことにより、IGBT 11aおよびMOSFET 11bに大電流を流さなくてすむので、大電流に対応するために大型のスイッチング素子でスイッチング回路11を構成する必要がなく、小型化することができる。

[0035] さらに、スイッチング装置1は、スイッチング回路部11全体で、オン制御およびオフ制御が速く、かつ、定常状態においてIGBT 11aおよびMOSFET 11bを用いることによって低い $V_{CEsat}$ で定常電流を流すので、スイッチング損失および定常損失を低減することができ、運転負荷が小さい領域から運転負荷が大きい領域において負荷を効率的に駆動することができる。また、スイッチング装置1は、運転負荷が小さい領域から運転負荷が大きい領域において負荷を効率的に駆動することができるので、従来の構成に比して、エネルギー消費量を削減することができ、製品のライフサイ

クルを伸ばし、結果、環境負荷を低減する効果もある。

[0036] なお、第2スイッチング素子は、MOSFETとして説明したが、SiC、GaN、またはダイヤモンドを材料とするワイドバンドギャップ半導体で形成された素子、またはSJ MOS (Super Junction Metal-Oxide-Semiconductor) でもよい。

[0037] 実施の形態2.

実施の形態1では二つのスイッチング素子を並列に接続したスイッチング回路を備えるスイッチング装置の構成と動作について説明したが、実施の形態2では、スイッチング装置を備えるモータ駆動装置2の構成と動作について説明する。

[0038] 図3は、実施の形態2に係るモータ駆動装置2の構成図である。モータ駆動装置2は、スイッチング素子により構成されているスイッチング回路部21と、電気エネルギーを機械エネルギーに変換するモータ部22と、スイッチング素子を制御する制御部23とを備える。

[0039] スwitching回路部21は、第1スイッチング素子としてのIGBT21a、22a、23a、24a、25a、26aと第2スイッチング素子としてのMOSFET21b、22b、23b、24b、25b、26bとが並列に接続されることにより一のスイッチング素子群を構成し、スイッチング素子群が複数個接続されることにより構成される。

[0040] モータ部22は、スイッチング回路部21により駆動される。モータ部22は、三相電動機が例示される。

[0041] 制御部23は、スイッチング回路部21の中から一又は複数のスイッチング素子群を選択し、オン制御を行う場合、選択したスイッチング素子群を構成する第2スイッチング素子のターンオンを行った後に第1スイッチング素子のターンオンを行い、オフ制御を行う場合、選択したスイッチング素子群を構成する第1スイッチング素子のターンオフを行った後に第2スイッチング素子のターンオフを行う。

[0042] ここで、モータ駆動装置2の詳細な構成について説明する。

- [0043] IGBT 21 a、22 a、23 a、24 a、25 a、26 aは、VCEsatが低く、MOSFET 21 b、22 b、23 b、24 b、25 b、26 bよりもスイッチングスピードが遅いスイッチング素子で構成されている。
- [0044] MOSFET 21 b、22 b、23 b、24 b、25 b、26 bは、VCEsatが低く、IGBT 21 a、22 a、23 a、24 a、25 a、26 aよりもスイッチングスピードが速いスイッチング素子で構成されている。
- [0045] また、IGBT 21 aおよびMOSFET 21 b、IGBT 22 aおよびMOSFET 22 b、IGBT 23 aおよびMOSFET 23 bは、並列に接続されている。
- [0046] IGBT 21 a、22 a、23 aのコレクタ端子と、MOSFET 21 b、22 b、23 bのドレイン端子とは、不図示の直流電源のプラス側に接続され、IGBT 21 a、22 a、23 aのエミッタ端子と、MOSFET 21 b、22 b、23 bのソース端子は、モータ22に接続される。
- [0047] また、IGBT 24 aおよびMOSFET 24 b、IGBT 25 aおよびMOSFET 25 b、IGBT 26 aおよびMOSFET 26 bは、並列に接続されている。
- [0048] IGBT 24 a、25 a、26 aのコレクタ端子と、MOSFET 24 b、25 b、26 bのドレイン端子とは、モータ22に接続され、IGBT 24 a、25 a、26 aのエミッタ端子と、MOSFET 24 b、25 b、26 bのソース端子は、不図示の直流電源のマイナス側に接続されている。
- [0049] モータ駆動装置2は、モータ22を駆動するために、実施の形態1において図2を用いて説明したオン制御およびオフ制御にしたがって、IGBT 21 a、22 a、23 a、24 a、25 a、26 aとMOSFET 21 b、22 b、23 b、24 b、25 b、26 bのスイッチングとをスイッチング制御するので、IGBT 21 a、22 a、23 a、24 a、25 a、26 aおよびMOSFET 21 b、22 b、23 b、24 b、25 b、26 bに大電流を流さなくてすむので、大電流に対応するために大型のスイッチング素子でスイッチング回路21を構成する必要がなく、小型化することができる。

[0050] さらに、モータ駆動装置 2 は、スイッチング回路部 2 1 全体で、オン制御およびオフ制御が速く、かつ、定常状態において IGBT 2 1 a、2 2 a、2 3 a、2 4 a、2 5 a、2 6 a および MOSFET 2 1 b、2 2 b、2 3 b、2 4 b、2 5 b、2 6 b を用いることによって低い  $V_{CEsat}$  で定常電流を流すので、スイッチング損失および定常損失を低減することができ、運転負荷が小さい領域から運転負荷が大きい領域においてモータ 2 2 を効率的に駆動することができる。また、モータ駆動装置 2 は、運転負荷が小さい領域から運転負荷が大きい領域においてモータ 2 2 を効率的に駆動することができるので、従来の構成に比して、エネルギー消費量を削減することができ、製品のライフサイクルを伸ばし、結果、環境負荷を低減する効果もある。

[0051] また、従来の装置では、負荷の状態または温度状態を検出し、検出結果に基づいてモータの駆動制御を行っていた。モータ駆動装置 2 では、スイッチング動作を負荷が小さい小電流の領域から負荷が大きい大電流の領域まで、同じスイッチング動作で行うことができるため、負荷の状態または温度状態の検出を不要とし、上述したオン制御およびオフ制御を行うことにより、スイッチング損失および定常損失を低減することができる。

[0052] 実施の形態 3.

実施の形態 1 では二つのスイッチング素子を並列に接続したスイッチング回路を備えるスイッチング装置の構成と動作について説明したが、実施の形態 3 では、スイッチング装置を備える電力変換装置 3 の構成と動作について説明する。

[0053] 図 4 は、実施の形態 3 に係る電力変換装置 3 の構成図である。電力変換装置 3 は、交流電源部 4 から出力された交流を直流に整流する整流回路部 3 1 と、電圧を昇圧する昇圧回路部 3 2 と、昇圧回路部 3 2 を制御する制御部 3 3 と、昇圧された電圧を平滑する平滑回路部 3 4 とを備える。電力変換装置 3 は、交流電源部 4 から出力された交流電力を直流電力に変換し、変換した直流電力を直流負荷 5 に供給する。

- [0054] 図4に示すように、整流回路部32は、スイッチング回路部31の前段に配置される。平滑回路部34は、スイッチング回路部31の後段に配置される。
- [0055] 昇圧回路部32は、電気エネルギーを磁気エネルギーに変換して蓄積し、蓄積した磁気エネルギーを放出するリアクタ41と、電流の逆流を防止するダイオード42と、スイッチング素子により構成されているスイッチング回路部43とを備える。
- [0056] リアクタ41は、整流回路部31のプラス側に接続される。ダイオード42は、リアクタ41の出力側に接続される。ダイオード42のカソード側には、平滑回路部34が接続される。スイッチング回路部43は、リアクタ42の出力側とダイオード42のアノード側との接続点と、整流回路部31のマイナス側との間に接続される。
- [0057] スwitching回路部43は、実施の形態1で説明したスイッチング回路部11と同様の構成であり、スイッチングを行う第1スイッチング素子としてのIGBT43aと、スイッチングを行う第2スイッチング素子としてのMOSFET43bとが並列に接続されている。
- [0058] IGBT43aは、 $V_{CEsat}$ が低く、MOSFET43bよりもスイッチングスピードが遅いスイッチング素子で構成されている。
- [0059] MOSFET43bは、 $V_{CEsat}$ が低く、IGBT43aよりもスイッチングスピードが速い素子で構成されている。
- [0060] 制御部33は、平滑回路部34の両端電圧が、設定された直流電圧になるように制御し、交流電源部4から出力される電流が交流電源部4から出力される電圧と同位相の正弦波になるように、スイッチング回路部43を制御することにより、力率改善制御を行う。
- [0061] 制御部33は、直流負荷5を駆動するために、実施の形態1において図2を用いて説明したオン制御およびオフ制御にしたがって、IGBT43aとMOSFET43bとをスイッチング制御することにより、力率改善制御を行う。

[0062] 電力変換装置3は、力率改善制御において、IGBT43aおよびMOSFET43bに大電流を流さなくてすむので、大電流に対応するために大型のスイッチング素子でスイッチング回路部43を構成する必要がなく、小型化することができる。

[0063] さらに、電力変換装置3は、スイッチング回路部43全体で、オン制御およびオフ制御が速く、かつ、定常状態においてIGBT43aおよびMOSFET43bを用いることによって低いVCEsatで定常電流を流すので、スイッチング損失および定常損失を低減することができ、運転負荷が小さい領域から運転負荷が大きい領域において直流負荷5を効率的に駆動することができる。また、電力変換装置3は、運転負荷が小さい領域から運転負荷が大きい領域において直流負荷5を効率的に駆動することができるので、従来の構成に比して、エネルギー消費量を削減することができ、製品のライフサイクルを伸ばし、結果、環境負荷を低減する効果もある。

[0064] また、従来の装置では、直流負荷5の状態または温度状態を検出し、検出結果に基づいて力率改善制御を行っていた。電力変換装置3では、スイッチング動作を負荷が小さい小電流の領域から負荷が大きい大電流の領域まで、同じスイッチング動作で行うことができるため、直流負荷5の状態または温度状態の検出を不要とし、上述したオン制御およびオフ制御を行うことにより、力率改善制御の際のスイッチング損失および定常損失を低減することができる。

[0065] 以上の実施の形態に示した構成は、本発明の内容の一例を示すものであり、別の公知の技術と組み合わせることも可能であるし、本発明の要旨を逸脱しない範囲で、構成の一部を省略、変更することも可能である。

## 符号の説明

[0066] 1 スwitchング装置、2 モータ駆動装置、3 電力変換装置、4 交流電源部、5 直流負荷、11, 21, 43 スwitchング回路部、12, 23 制御部、11a, 21a, 22a, 23a, 24a, 25a, 26a, 43a IGBT、11b, 21b, 22b, 23b, 24b, 25b,

26 b, 43 b MOSFET、22 モータ部、31 整流回路部、32  
昇圧回路部、33 制御部、34 平滑回路部。

## 請求の範囲

- [請求項1] 第1スイッチング素子と、前記第1スイッチング素子よりもスイッチング速度が速い第2スイッチング素子とが並列に接続されて構成されるスイッチング回路部と、
- オン制御を行う場合、前記第2スイッチング素子のターンオンを行った後に前記第1スイッチング素子のターンオンを行い、オフ制御を行う場合、前記第1スイッチング素子のターンオフを行った後に前記第2スイッチング素子のターンオフを行う制御部とを備えるスイッチング装置。
- [請求項2] 前記第1スイッチング素子は、前記第2スイッチング素子よりもコレクタエミッタ間飽和電圧が低く、
- 前記第2スイッチング素子は、前記第1スイッチング素子よりもスイッチング損失が小さい請求項1記載のスイッチング装置。
- [請求項3] 請求項1記載のスイッチング装置を備えるモータ駆動装置であって、
- 前記第1スイッチング素子および前記第2スイッチング素子が並列に接続されることにより一のスイッチング素子群を構成し、前記スイッチング素子群が複数個接続されることにより構成されるスイッチング回路部と、
- 前記スイッチング回路部により駆動されるモータ部とを備え、
- 前記スイッチング装置の制御部は、前記スイッチング回路部の中から一又は複数のスイッチング素子群を選択し、オン制御を行う場合、選択したスイッチング素子群を構成する第2スイッチング素子のターンオンを行った後に第1スイッチング素子のターンオンを行い、オフ制御を行う場合、選択したスイッチング素子群を構成する第1スイッチング素子のターンオフを行った後に第2スイッチング素子のターンオフを行うモータ駆動装置。
- [請求項4] 請求項1記載のスイッチング装置を備える電力変換装置であって、

前記スイッチング装置のスイッチング回路部の前段に配置される整流回路部と、

前記スイッチング回路部の後段に配置される平滑回路部とを備える電力変換装置。

[請求項5]

第1スイッチング素子と、前記第1スイッチング素子よりも、スイッチング速度が速い第2スイッチング素子とが並列に接続されて構成されるスイッチング回路部を備えるスイッチング装置のスイッチング方法において、

オン制御を行う場合、

前記第2スイッチング素子のターンオンを行う第1工程と、

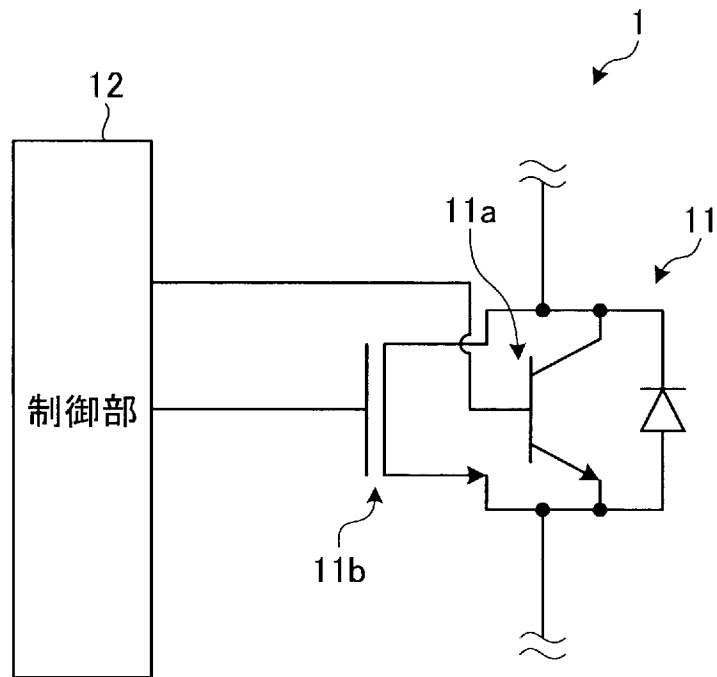
前記第1工程の後に前記第1スイッチング素子のターンオンを行う第2工程と、

オフ制御を行う場合、

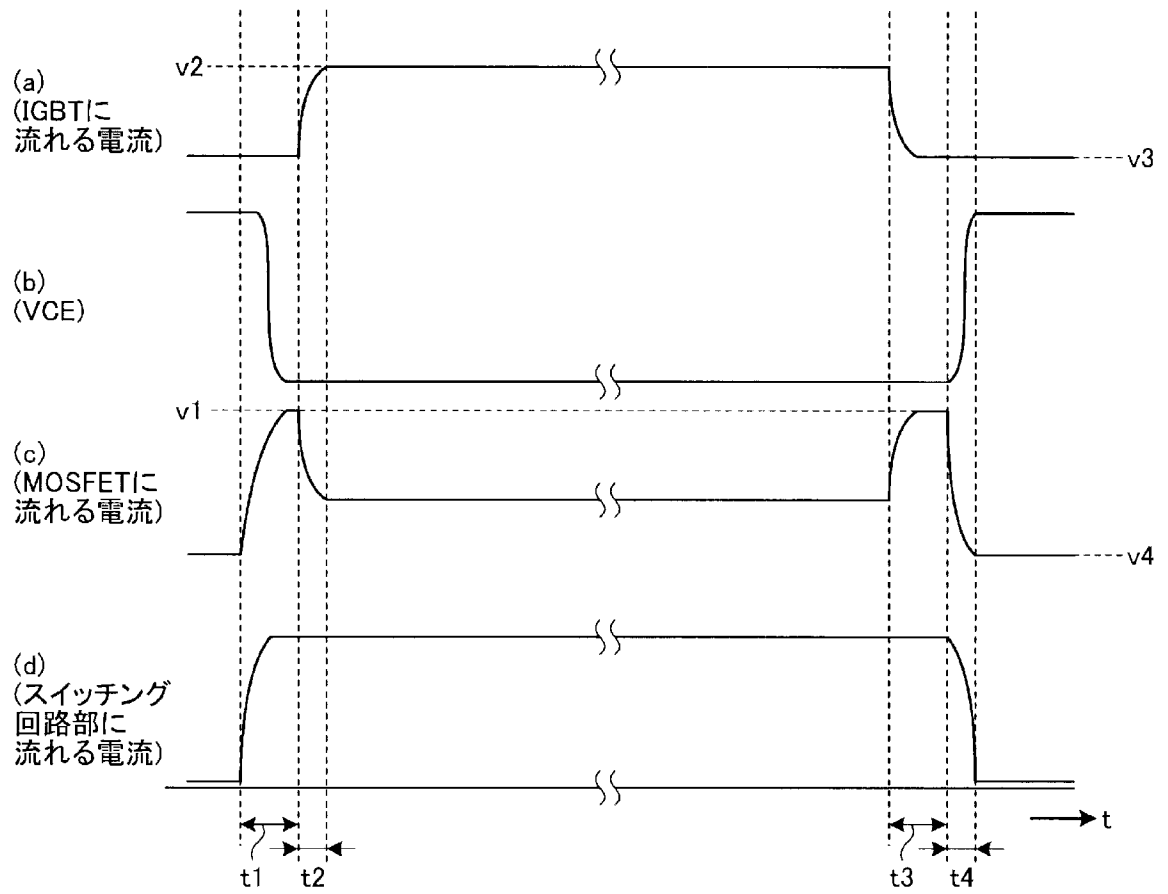
前記第1スイッチング素子のターンオフを行う第3工程と、

前記第3工程の後に前記第2スイッチング素子のターンオフを行う第4工程とを有するスイッチング方法。

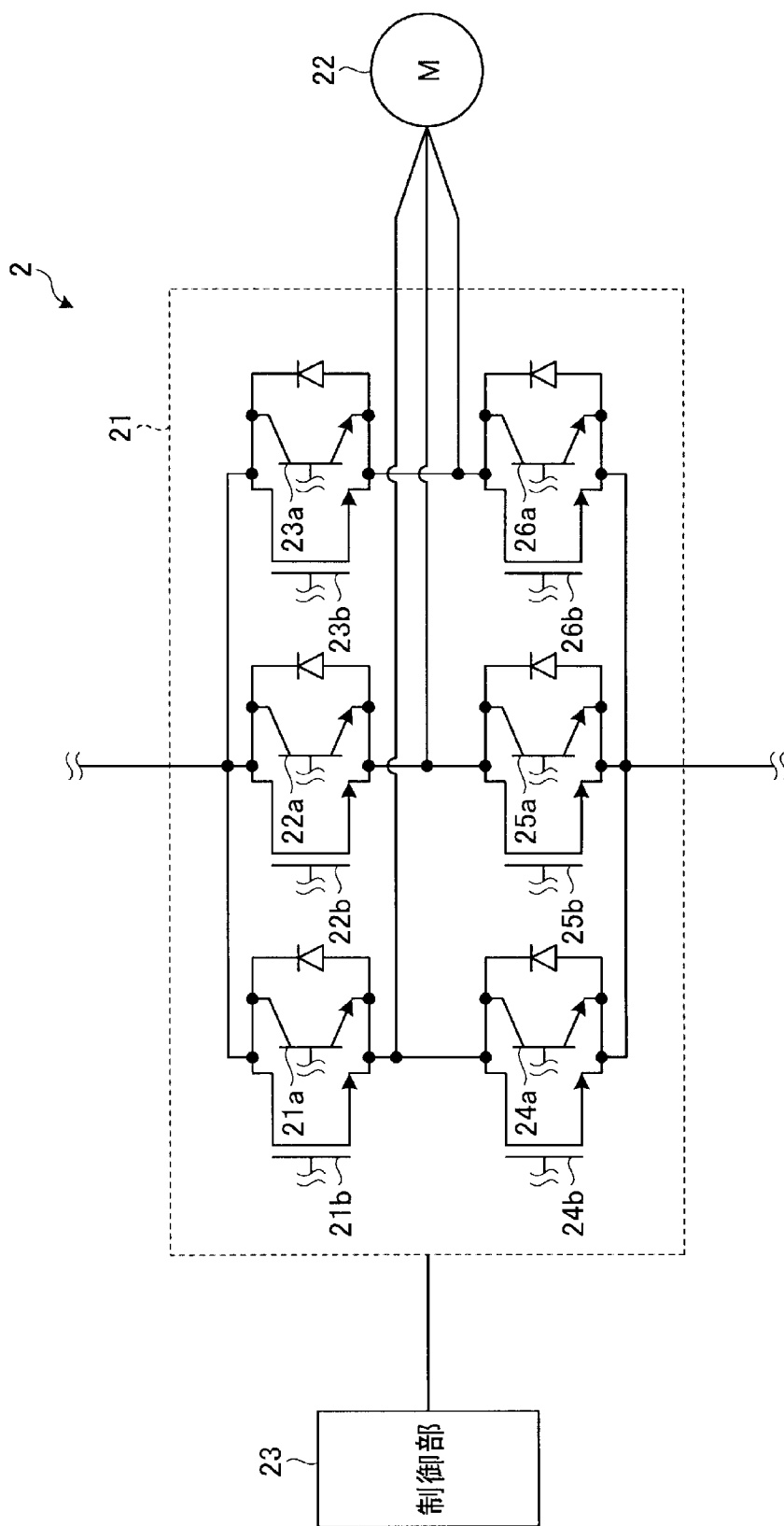
[図1]



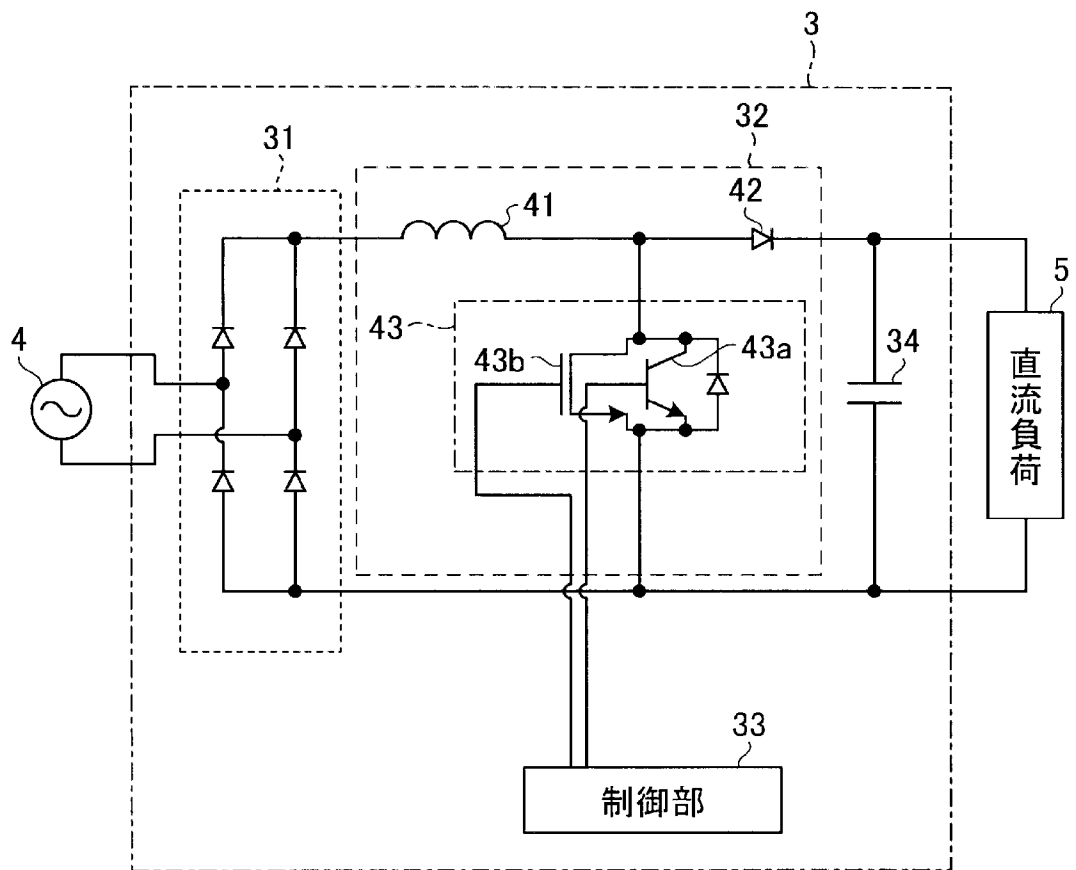
[図2]



[図3]



[図4]



**INTERNATIONAL SEARCH REPORT**

International application No.  
PCT/JP2014/083942

**A. CLASSIFICATION OF SUBJECT MATTER**  
H02M7/48(2007.01)i, H02M7/12(2006.01)i, H03K17/12(2006.01)i, H02M1/08(2006.01)n  
According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**  
Minimum documentation searched (classification system followed by classification symbols)  
H02M7/48, H02M7/12, H03K17/12, H02M1/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2015  
Kokai Jitsuyo Shinan Koho 1971-2015 Toroku Jitsuyo Shinan Koho 1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2012-249509 A (Mitsubishi Electric Corp.), 13 December 2012 (13.12.2012), paragraphs [0002], [0115] to [0126]; fig. 31 to 32 & US 2012/0280728 A1 & DE 102012207222 A1 & CN 102769375 A	1-3, 5 4
Y	JP 8-140355 A (Fuji Electric Co., Ltd.), 31 May 1996 (31.05.1996), paragraphs [0016] to [0018]; fig. 1 (Family: none)	4

Further documents are listed in the continuation of Box C.  See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 16 March 2015 (16.03.15)	Date of mailing of the international search report 31 March 2015 (31.03.15)
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer  Telephone No.
--	---

A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. H02M7/48(2007.01)i, H02M7/12(2006.01)i, H03K17/12(2006.01)i, H02M1/08(2006.01)n		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. H02M7/48, H02M7/12, H03K17/12, H02M1/08		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2015年 日本国実用新案登録公報 1996-2015年 日本国登録実用新案公報 1994-2015年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2012-249509 A（三菱電機株式会社）2012.12.13,	1-3, 5
Y	[0002], [0115]-[0126], 図 31-32 & US 2012/0280728 A1 & DE 102012207222 A1 & CN 102769375 A	4
Y	JP 8-140355 A（富士電機株式会社）1996.05.31, [0016]-[0018], 図 1（ファミリーなし）	4
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献		
国際調査を完了した日	16.03.2015	国際調査報告の発送日
		31.03.2015
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 松本 泰典	3V 3328
	電話番号 03-3581-1101 内線 3357	