

A1

**DEMANDE
DE BREVET D'INVENTION**

(21)

N° 81 00804

(54) Générateur de signaux composés de verrouillage pour téléviseur.

(51) Classification internationale (Int. Cl. ³). H 04 N 9/535.

(22) Date de dépôt 16 janvier 1981.

(33) (32) (31) Priorité revendiquée : *EUA, 18 janvier 1980, n° 113214.*

(41) Date de la mise à la disposition du
public de la demande B.O.P.I. — « Listes » n° 30 du 24-7-1981.

(71) Déposant : Société dite : RCA CORPORATION, résidant aux EUA.

(72) Invention de : Robert Loren Shanley II.

(73) Titulaire : *Idem* (71)

(74) Mandataire : Cabinet Z. Weinstein,
20, av. de Friedland, 75008 Paris.

La présente invention concerne un agencement de circuit pour produire un seul signal composé d'où peuvent être dérivés des signaux multiples de verrouillage, à utiliser dans un téléviseur ou système équivalent de traitement de signaux audio comprenant des circuits verrouillés. En particulier, la présente invention concerne un tel circuit où le signal composé de verrouillage est temporisé avec précision et présente un niveau fiable de référence de verrouillage sur une base unité par unité.

Dans un téléviseur en couleur pour le traitement d'un signal composé de couleur contenant des composantes de luminance, de chrominance et de synchronisation, il est nécessaire d'accomplir des fonctions de traitement de signaux demandant un verrouillage ou une synchronisation par rapport au signal composé de télévision. A ce propos, ces fonctions comprennent un verrouillage pour séparer les composantes de synchronisation de sous-porteuse de chrominance et de l'information de chrominance du signal composé, un verrouillage d'un blocage du niveau d'effacement pendant les intervalles d'effacement de l'image pour établir un niveau de référence du noir pour une image visualisée et un verrouillage pendant les intervalles d'effacement de retour horizontal et vertical pour inhiber la visualisation de l'image pendant ces intervalles.

Quand des circuits verrouillés de traitement de signaux de luminance ou de chrominance du téléviseur sont contenus dans un circuit intégré en entier ou à une partie importante, il est souhaitable de prévoir un seul signal composé de verrouillage d'où peuvent être dérivés des signaux pour accomplir les fonctions décrites de verrouillage. Un seul signal composé de verrouillage de ce type est souhaitable car une seule borne d'entrée externe de signaux de verrouillage du circuit intégré est alors nécessaire.

Un tel signal composé de verrouillage est connu, et il est souvent appelé signal en "chateau de sable" du fait

de sa configuration. Le signal de verrouillage en chateau de sable comprend typiquement une première composante impulsionnelle d'une largeur donnée, et une seconde composante impulsionnelle de moindre largeur superposée sur la première. Les première et seconde composantes impulsionnelles présentent des amplitudes et une cadence données selon les nécessités de verrouillage et de synchronisation des circuits de traitement de signaux dans le téléviseur.

Selon les principes de l'invention, il est révélé ici un agencement de circuit peu compliqué et économique pour produire un signal composé de verrouillage du type décrit ci-dessus. Le circuit est capable de produire des composantes impulsionnelles de verrouillage en relation précise dans le temps du signal composé, en particulier par rapport à l'intervalle relativement court de la composante de synchronisation de sous-porteuse de chrominance du signal de couleur. Le circuit est également agencé pour être relativement peu dépendant des variations de tolérances de circuits d'une unité à l'autre et des effets de la température, par exemple, et un niveau de référence de palier de verrouillage fiable du signal composé est établi.

Un agencement selon la présente invention est incorporé dans un téléviseur en couleur pour le traitement d'un signal composé de couleur contenant une composante d'information de l'image se présentant pendant des intervalles de l'image et une composante de synchronisation de l'image se présentant pendant des intervalles d'effacement de l'image. La composante de synchronisation contient une composante de synchronisation horizontale et une composante suivante de synchronisation de sous-porteuse de chrominance se présentant pendant les intervalles d'effacement horizontal de l'image. Le téléviseur contient un réseau pour produire une impulsion périodique de référence horizontale représentative de la composante de synchronisation horizontale, un réseau pour

dériver des signaux d'effacement horizontal et vertical de la composante de synchronisation, des circuits verrouillés de traitement de signaux, et un dispositif pour produire un signal composé de verrouillage

5 comprenant une première impulsion d'une grandeur souhaitée coïncidant sensiblement avec les intervalles d'effacement et une seconde impulsion superposée sur la première et contenant l'intervalle de synchronisation de sous-porteuse de chrominance. Le dispositif de

10 verrouillage comprend un circuit verrouillé sensible à l'impulsion de référence horizontale pour produire une impulsion de déclenchement contenant l'intervalle de synchronisation de sous-porteuse de chrominance, un

15 réseau pour appliquer les signaux dérivés d'effacement horizontal et vertical à un point commun, un réseau d'écrtage, un réseau de translation de signaux et un réseau de combinaison de signaux. Le réseau d'écrtage fonctionne

20 en commun par rapport aux signaux dérivés d'effacement horizontal et vertical appliqués au point commun, pour écrté les excursions d'amplitude des signaux dérivés d'effacement horizontal et vertical à un niveau donné. Le réseau de translation fonctionne en commun par rapport

25 aux signaux écrtés d'effacement horizontal et vertical pour tradater les signaux écrtés pour produire des signaux d'effacement horizontal et vertical d'une grandeur souhaitée. Le circuit de combinaison combine l'impulsion de déclenchement de synchronisation de sous-porteuse de chrominance et les signaux tradatés d'effacement horizontal et vertical pour produire le signal composé

30 de verrouillage, qui est alors appliqué aux circuits verrouillés de traitement de signaux.

 Selon une caractéristique de l'invention, le circuit verrouillé contient un transistor relié au réseau de translation de signaux et à un point de potentiel de référence.

35 Le transistor sert à former un point de référence pour le réseau de translation et aide ainsi à établir un niveau souhaité des signaux écrtés d'effacement correspondant

à la grandeur souhaitée de la première impulsion du signal composé de verrouillage.

L'invention sera mieux comprise, et d'autres buts, caractéristiques, détails et avantages de celle-ci apparaîtront plus clairement au cours de la description explicative qui va suivre faite en référence aux dessins schématiques annexés donnés uniquement à titre d'exemple illustrant un mode de réalisation de l'invention et dans lesquels :

- la figure 1 montre un schéma bloc d'une partie d'un téléviseur en couleur, comprenant un générateur de signaux composés de verrouillage selon la présente invention ;
- la figure 2 illustre des détails du circuit de générateur de la figure 1 ;
- les figures 3 à 8 montrent des formes d'ondes utiles à la compréhension du fonctionnement des agencements des figures 1 et 2 ;
- la figure 9 montre des détails d'un circuit décodeur pour décoder les signaux produits par le générateur des figures 1 et 2.

Sur la figure 1, une source de signaux vidéo composés de couleur 10 (comprenant par exemple des étages amplificateurs et détecteurs vidéo à haute fréquence et à fréquence intermédiaire d'un téléviseur en couleur) applique des signaux à un séparateur de signaux de luminance-chrominance 12. Le séparateur 12 (tel qu'un filtre en peigne) sépare les composantes de luminance et de chrominance du signal composé de télévision, et applique ces composantes séparées aux bornes d'entrée respectives 1 et 2 d'un réseau 11 de traitement de signaux de luminance et de chrominance.

La composante séparée de luminance est traitée par une unité 14 de traitement de signaux de luminance dans un canal de luminance du téléviseur, comprenant par exemple des étages d'amplification et d'écrtage des signaux. La composante séparée de chrominance est appliquée

à un séparateur verrouillé de chrominance -composante de synchronisation de sous-porteuse de chrominance 15, qui sert à séparer l'information de synchronisation de sous-porteuse de chrominance (B) et l'information de l'intervalle d'image de chrominance (C). Le séparateur 15 peut être du type décrit dans le brevet US N° 4 038 681 au nom de L. A. Harwood. Les signaux séparés sont alors appliqués à une unité 18 de traitement de signaux de chrominance pour produire, comme on le sait, des signaux de différence de couleurs r-y, g-y et b-y. Les signaux de différence de couleurs à la sortie de l'unité 18 sont combinés à un signal amplifié de luminance (Y) à la sortie de l'unité 14 dans une matrice 20, pour produire des signaux de couleur r, b et g (rouge, bleu et vert).

Le canal de luminance contient également un blocage du niveau d'effacement comprenant un comparateur verrouillé 30 qui est verrouillé pendant l'intervalle de synchronisation de sous-porteuse de chrominance de chaque intervalle d'effacement horizontal du signal vidéo. Quand il est verrouillé, le comparateur 30 échantillonne et compare une tension de référence de luminosité V_{REF} au niveau en courant continu du signal apparaissant alors à la sortie b de la matrice 20. Un signal de sortie du comparateur 30 est appliqué à une entrée de contrôle du dispositif de traitement de luminance 14, pour établir le niveau d'effacement du signal de luminance (et ainsi la luminosité de l'image) à un niveau ou seuil correct selon le niveau de la tension V_{REF} . L'agencement du comparateur 30 avec le dispositif de traitement de luminance 14 et la matrice 20 est décrit en détail dans le brevet US N° 4 197 557 au nom de A.V. Tuma et autres, intitulé "Brightness Control Circuit Employing A Closed Control Loop".

Les signaux r, g et b à la sortie de la matrice 20 sont appliqués séparément par plusieurs réseaux de sortie incorporés dans une unité de sortie 22, aux bornes de

sortie 3, 4 et 5 du réseau 11. Les signaux de couleur sont amplifiés individuellement par des amplificateurs dans un étage d'attaque 25 d'un tube-image pour produire des signaux de couleur à un haut niveau R, B et G qui sont alors appliqués aux électrodes respectives de réglage de l'intensité (c'est-à-dire les cathodes) d'un tube-image 28.

Les signaux vidéo à la sortie de la source 10 sont également appliqués à un séparateur de synchronisation 33 pour séparer les composantes de synchronisation (sync) du signal vidéo. Une sortie du séparateur 33 est reliée aux circuits de déviation horizontale et verticale 38 du téléviseur. Les circuits 38 appliquent des signaux de déviation horizontale et verticale aux bobines de déviation du tube-image 28 pour contrôler le balayage horizontal et vertical du tube image.

Un générateur de signaux 35 produit un signal composé et périodique de verrouillage (en "château de sable") en réponse aux impulsions séparées de synchronisation horizontale d'une autre sortie du séparateur 33, et aux signaux d'effacement de retour horizontal et vertical à la sortie des circuits de déviation 38. Un signal composé de verrouillage à la sortie du générateur 35 est appliqué par une borne 6 à un décodeur 40, qui décode le signal composé de verrouillage en impulsions de verrouillage V_B , V_C , V_K , et V_H , V_V selon ce qui est requis par les circuits verrouillés dans le réseau 11.

Les impulsions de verrouillage V_B et V_C se produisent pendant chaque intervalle de composante de synchronisation de sous-porteuse de chrominance et présentent une relation mutuellement en opposition de phase (push-pull) et elles sont appliquées aux entrées de verrouillage du séparateur chrominance-synchronisation de sous-porteuse de chrominance 15. L'impulsion de verrouillage V_K est en phase avec l'impulsion V_B et est de la même polarité qu'elle (positive) et elle est appliquée à une entrée de verrouillage du comparateur 30. Plusieurs impulsions de verrouillage

V_H , V_V se produisent pendant chaque intervalle de retour horizontal et vertical, et elles sont appliquées aux entrées respectives de verrouillage de l'étage de sortie 22.

5 Dans l'agencement de la figure 1, les blocs dans le réseau 11 peuvent facilement être fabriqués sous forme d'un seul circuit intégré. Dans un tel cas, les bornes 1-6 correspondent aux bornes de connexion externe du circuit intégré.

10 Le signal composé de verrouillage produit par l'unité 35 est illustré sur la figure 4 pour un période de balayage horizontal. La figure 3 illustre la configuration d'un signal typique de télévision sur une période de balayage horizontal, en relation dans le temps avec le signal de verrouillage de la figure 4.

15 La forme d'onde de la figure 3 comprend un intervalle T_I d'information de l'image (aller) (environ 52,4 microsecondes) et un intervalle périodique d'effacement horizontal (retour) T_H (environ 11,1 microsecondes) entre chaque intervalle de l'image. L'intervalle d'effacement horizontal contient un intervalle périodique de synchronisation T_S (environ 4,76 microsecondes) pendant lequel se produit une impulsion de synchronisation horizontale, et un intervalle suivant de synchronisation

20 de sous-porteuse de chrominance T_B contenant la composante de synchronisation de sous-porteuse de chrominance (environ 10 cycles du signal non modulé à la fréquence de sous-porteuse de chrominance de l'ordre de 3,58 MHz selon les normes de télévision aux Etats Unis d'Amérique).

30 Dans le cas d'un signal composé de verrouillage produit pendant l'intervalle d'effacement horizontal, le signal composé de verrouillage tel que représenté sur la figure 4 contient une première composante impulsionnelle (inférieure) ayant une largeur ou durée correspondant à l'intervalle d'effacement horizontal

35 T_H , et une seconde composante impulsionnelle (supérieure)

disposée sur un niveau de palier V_P et se produisant pendant un intervalle de temps T_K . Ce dernier intervalle de temps contient l'intervalle T_B de synchronisation de sous-porteuse de chrominance. Un flanc montant e_r de la seconde composante impulsionnelle se produit entre le fin de l'intervalle de synchronisation T_S et le début de l'intervalle T_B . Un flanc descendant e_f de la seconde composante impulsionnelle se produit entre la fin de l'intervalle T_B et le début de l'intervalle d'image T_I .

Il est important que les variations de la grandeur du niveau de palier de verrouillage V_P soient maintenues à un minimum acceptable sur une base d'une unité à l'autre, afin qu'un verrouillage fiable puisse être obtenu. Plus particulièrement, le niveau V_P doit être dans des limites prescrites afin d'obtenir de bonnes fonctions de verrouillage d'effacement, d'écrêtage et de séparation de composantes de synchronisation de sous-porteuse de chrominance. Un niveau V_P incorrect peut forcer les fonctions d'effacement horizontal et vertical à être accomplies de façon impropre ou pas du tout, et peut de même forcer les circuits de déclenchement de synchronisation de sous-porteuse de chrominance (dans l'unité 15 de la figure 1) et le comparateur 30 (figure 1) à être activés à faux escient. Il est également souhaitable que le flanc montant (e_r) de la seconde composante impulsionnelle du signal composé se produise entre la fin de l'intervalle de synchronisation T_S et le début de l'intervalle de synchronisation de sous-porteuse de chrominance T_B et que le flanc descendant e_f de la seconde composante impulsionnelle soit dans le temps comme on l'a décrit ci-dessus. En l'absence de cette cadence ou temporisation, le séparateur 15, particulièrement, peut être verrouillé à faux escient, provoquant une perte ou une déformation de l'information de synchronisation de sous-porteuse de chrominance par l'interférence de l'information du signal.

La figure 5 montre une forme d'onde plus détaillée du signal vidéo composé d'un ou plusieurs intervalles de balayage horizontal au sommet et au bas d'une image visualisée, séparé par un intervalle d'effacement vertical (environ 1335 microsecondes) où l'information d'image est absente. La figure 6 montre un signal composé de verrouillage produit par l'unité 35 (figure 1) pour les intervalles d'effacement horizontal et vertical, par rapport à la forme d'onde du signal vidéo de la figure 5. La figure 7 représente un signal de retour vertical de durée T_V (environ 500 microsecondes) qui se produit pendant chaque intervalle d'effacement vertical, développé par les circuits de déviation 38 (figure 1). Des impulsions d'effacement de retour horizontal sont également produites par le circuit 38 de la figure 1 et sont représentées sur la figure 8.

En se référant maintenant à la figure 2, elle montre un agencement de circuit du générateur 35 de signaux composés de verrouillage.

Une impulsion séparée et positive de synchronisation horizontale à la sortie du séparateur 33 est appliquée à une borne d'entrée A d'un réseau 42. Le réseau 42 forme un générateur d'impulsions de déclenchement de composante de synchronisation de sous-porteuse de chrominance du type révélé dans le brevet US N° 4 173 023 au nom de W.A. Lagoni et autres. Le réseau 42 est agencé comme un multivibrateur monostable et il comprend un transistor 45 en émetteur commun.

Une résistance 49 représente une impédance de charge de collecteur pour le transistor 45, avec l'impédance effective présentée, au collecteur ou sortie du transistor 45, par les circuits suivants auxquels est relié le collecteur ou sortie du transistor 45. Une résistance 47 applique une polarisation de base au transistor 45. L'impulsion de synchronisation horizontale est appliquée à la base ou entrée du transistor 45 par un réseau de différenciation de signaux comprenant les résistances

46, 47 et un condensateur 48. La cadence et la durée de l'impulsion de déclenchement de synchronisation de sous-porteuse de chrominance produite au collecteur du transistor 45 sont principalement déterminées par la coopération des résistances 46, 47 et du condensateur 48. Une diode de protection 50 sert à empêcher des tensions négatives excessives, telles que celles pouvant être produites quand le transistor 45 est verrouillé pendant l'intervalle de synchronisation, d'endommager la jonction base-émetteur du transistor 45.

Dans des conditions permanentes ou de repos (c'est-à-dire avant l'apparition de l'impulsion de synchronisation), le transistor 45 est polarisé pour être fortement conducteur à l'état saturé. A ce moment, le potentiel de sortie ou collecteur du transistor 45 s'approche de très près du potentiel d'émetteur (c'est-à-dire potentiel de la masse). Le flanc montant d'amplitude positif de l'impulsion de synchronisation appliquée par le différenciateur 46, 47, 48 est dans une direction rendant le transistor 45 conducteur. Cependant, comme le transistor 45 est saturé à ce moment, la partie d'amplitude positive de l'impulsion de synchronisation n'a sensiblement pas d'effet sur sa conduction.

La transition du flanc tombant d'amplitude négatif des impulsions de synchronisation force le transistor 45 à sortir de saturation pendant un temps principalement déterminé par une constante de temps associée aux résistances 46, 47 et au condensateur 48. Le transistor 45 passe à l'ouverture en réponse à cette transition négative, forçant sa tension de sortie ou de collecteur à augmenter rapidement en direction positive après la fin de l'intervalle de synchronisation.

La tension de collecteur du transistor 45 reste à un niveau positif jusqu'à un temps ultérieur, quand le transistor 45 retourne à l'état saturé. L'état saturé est de nouveau atteint quand le condensateur 48 s'est chargé un niveau positif, par les résistances 46 et 47,

suffisant pour polariser en direct la jonction base - émetteur du transistor 45. Le transistor 45 est alors fortement conducteur, et sa tension de collecteur ou de sortie diminue rapidement jusqu'au niveau permanent qui est à peu près au potentiel de la masse.

5 La durée, ou largeur, de l'impulsion de déclenchement de composante de synchronisation de chrominance produite quand le transistor 45 est non passant, est proportionnelle à la constante de temps définie par le produit de la
10 valeur du condensateur 48 et de la somme des valeurs des résistances 46 et 47. De cette façon, l'impulsion de déclenchement de composante de synchronisation de sous-porteuse de chrominance produite au collecteur du transistor 45 correspond à une impulsion de synchronisa-
15 tion retardée de façon appropriée qui contient de façon appropriée l'intervalle de composante de synchronisation de sous-porteuse de chrominance. En particulier, il faut noter que l'impulsion de déclenchement de composante de synchronisation de sous-porteuse de chrominance à la
20 sortie du transistor 45 est temporisée avec précision pour commencer après l'intervalle de l'impulsion de synchronisation horizontale et se termine avant l'intervalle de l'image, grâce à la façon dont le transis-
tor 45 fonctionne entre des états de saturation et de
25 coupure bien définis. Le flanc tombant de l'impulsion de déclenchement de composante de synchronisation de sous-porteuse de chrominance, à la fin de l'intervalle T_K , est produit par le transistor 45 passant à la saturation. Ce flanc présente par conséquent un temps d'affaiblissement
30 bien défini et rapide, ce qui diminue un affaiblissement exponentiel de longue durée. En conséquence, la probabilité que le déclenchement de l'information de l'image se produise après l'intervalle de déclenchement de composante de synchronisation de sous-porteuse de chrominance est
35 minimale. De même, l'amplitude de l'impulsion de déclenchement de composante de synchronisation de sous-porteuse

de chrominance est bien définie et peut être prévue car le transistor 45 est conducteur entre la saturation et la coupure. Des détails supplémentaires concernant le fonctionnement du réseau 42 peuvent être trouvés dans le brevet US ci-dessus mentionné au nom de W.A.

5 Lagoni et autres.

Des signaux d'effacement de retour horizontal sont appliqués à une borne d'entrée B et à un point de circuit D par une résistance 54. Des signaux d'effacement de retour vertical sont appliqués à une borne d'entrée Cet à un point de circuit D par une résistance 55 et une diode 56. Un réseau d'écrtage de signaux comprenant une diode 10 58 reliée entre le point D et une source de tension continue (+ 11,2 volts) sert à écrêter les excursions d'amplitude positive des signaux d'effacement horizontal et vertical à un niveau positif et fixe (+ 11,8 volts) au point D.

15 Un pont diviseur de tension comprenant des résistances 52 et 62 est relié entre le point de circuit D et un potentiel de référence. Dans cet exemple, le potentiel de référence est dérivé du potentiel du collecteur du transistor 45 quand celui-ci présente un état de conduction à la saturation. A ce moment, le potentiel au collecteur 20 du transistor 45 s'approche très près de son potentiel d'émetteur, ou potentiel de référence de la masse. On se référera à la forme d'onde du signal composé de verrouillage de la figure 4 pour la description qui suit du circuit 25 35 de la figure 2.

Le niveau de palier V_p (+2,5 volts) est formé en réponse au signal d'effacement horizontal appliqué à la borne B. Ce signal est écrêté dans le réseau comprenant la diode 58 pour former une impulsion ayant un niveau de 30 crête positif de +11,8 volts au point D. A ce moment le transistor 45 est saturé et son collecteur s'approche très près du potentiel de la masse et applique un potentiel de référence au pont diviseur 52,62. Ce diviseur de tension produit alors un niveau positif d'impulsion de crête

V_P de + 2,5 volts au point E, selon l'expression :

$$V_P = 11.8 \text{ volts} \times \left(\frac{R_{52}}{R_{52} + R_{62}} \right)$$

5

où R_{52} et R_{62} correspondent aux valeurs des résistances 52 et 62, respectivement. La seconde composante impulsionnelle supérieure du signal composé de verrouillage, qui se produit pendant l'intervalle intermédiaire T_K , correspond à l'impulsion de déclenchement de composante de synchronisation de sous-porteuse de chrominance à la sortie du transistor 45 comme on l'a décrit. Cette composante impulsionnelle est appliquée au point de combinaison E par la résistance 52. Le signal composé de verrouillage produit au point E est appliqué par une résistance 64 à la borne de sortie F du circuit 35.

Bien que le fonctionnement du circuit 35 ait été décrit en se référant à un signal composé de verrouillage produit pendant l'intervalle d'effacement horizontal (figures 4 et 6), le circuit fonctionne d'une façon semblable pour produire un signal composé de verrouillage pendant les intervalles d'effacement vertical (figure 5).

Il faut noter que l'agencement décrit utilise un réseau commun d'écrêtage (comprenant la diode 58) et un réseau diviseur de tension commun (comprenant les résistances 52, 62) pour produire un niveau de palier V_P en réponse aux signaux d'effacement de retour horizontal et vertical. L'utilisation dans chaque cas d'un seul réseau d'écrêtage commun et diviseur de tension de cette façon améliore la fiabilité du niveau V_P en réduisant à un minimum la quantité de réseaux de translation de signaux qu'il faut pour établir le niveau souhaité du palier V_P . Cela a pour résultat un circuit efficace et peu coûteux réduisant les effets des variations de tolérances et de la température à un minimum acceptable.

Il faut également noter que l'on obtient un avantage important de la façon dont le diviseur de tension 52, 62 reçoit un potentiel de référence par le trajet collecteur-émetteur du transistor 45. Le potentiel de collecteur du transistor 45 donne un bon potentiel stable de référence au diviseur de tension 52, 62, car le transistor 45 est saturé en tout moment sauf pendant l'intervalle de verrouillage T_K . Pendant cet intervalle, le potentiel appliqué à la résistance 52 par le collecteur du transistor 45 (environ +11,2 volts) est sensiblement égal au potentiel appliqué à la résistance 62 par le point D (+ 11,8 volts) du fait de l'action d'écrêtage de la diode 58 pendant l'intervalle d'effacement qui contient l'intervalle T_K . Par conséquent, le transistor 45 ne doit fournir aucune quantité supplémentaire et importante de courant aux résistances 52 et 62 pendant l'intervalle T_K .

Avec un agencement différent de diviseur de tension (par exemple si le collecteur ou sortie du transistor 45 est directement relié par une résistance supplémentaire au point E, et si l'extrémité de la résistance 52 illustrée comme étant reliée au collecteur du transistor 45 est reliée directement à la masse), il faut une attaque supplémentaire de courant pour le pont diviseur de tension. Le transistor 45 nécessitera alors une capacité supplémentaire d'attaque de courant. Alternativement, un transistor suiveur supplémentaire à faible impédance de sortie relié au collecteur ou sortie du transistor 45, ou un pont diviseur de tension résistif supplémentaire approprié seront nécessaires pour produire une attaque suffisante de courant pour le pont diviseur (52, 62).

La figure 9 illustre un agencement de circuit du décodeur 40 (figure 1) pour décoder le signal composé de verrouillage à la sortie du générateur 35 en impulsions appropriées et séparées de verrouillage.

Le signal composé de verrouillage est appliqué à un transistor 70. Des signaux de verrouillage en phase

complémentaire V_B et V_C à utiliser par le séparateur 15
(figure 1) apparaissent aux émetteurs ou sorties de
transistors 72 et 74, respectivement. Un signal de
verrouillage de comparateur V_K est dérivé d'un point
5 dans un pont diviseur de tension 77 dans le circuit
d'émetteur du transistor 72. Plusieurs impulsions
d'effacement horizontal et vertical V_H , V_V sont dérivées
des ponts diviseurs de tension respectifs dans les
circuits de collecteur ou de sortie des transistors
10 80, 81, 82.

Bien entendu, l'invention n'est nullement limitée
au mode de réalisation décrit et représenté qui n'a été
qu'à titre d'exemple. En particulier, elle comprend tous
les moyens constituant des équivalents techniques des
15 moyens décrits, ainsi que leurs combinaisons, si celles-
ci sont exécutées suivant son esprit et mises en œuvre
dans le cadre de la protection comme revendiquée.

R E V E N D I C A T I O N S

1. Générateur de signaux composés de verrouillage pour produire un signal de verrouillage comprenant une première impulsion d'une grandeur souhaitée coïncidant sensiblement avec un intervalle d'effacement et une
5 seconde impulsion superposée sur ladite première impulsion et contenant l'intervalle d'une composante de synchronisation de sous-porteuse de chrominance, dans un téléviseur pour le traitement d'un signal composé de couleur contenant une composante d'information de
10 l'image se présentant pendant des intervalles de l'image et une composante de synchronisation de l'image se présentant pendant des intervalles d'effacement de l'image, ladite composante de synchronisation comprenant une composante de synchronisation horizontale et une composante
15 suivante de synchronisation de sous-porteuse de chrominance se présentant pendant les intervalles d'effacement horizontal de l'image ; ledit téléviseur comprenant un moyen pour produire une impulsion périodique de référence horizontale représentative de ladite composante de synchro-
20 nisation horizontale ; un moyen pour dériver des signaux d'effacement horizontal et vertical de ladite composante de synchronisation, et des circuits verrouillés de traitement de signaux, caractérisé par un moyen verrouillé (45) sensible à ladite impulsion de référence horizontale
25 pour produire une impulsion de déclenchement comprenant ledit intervalle de synchronisation de sous-porteuse de chrominance, un moyen pour appliquer lesdits signaux dérivés d'effacement horizontal et vertical à un point commun ; un moyen (58) fonctionnant en commun avec lesdits
30 signaux dérivés d'effacement horizontal et vertical, relié audit point commun, pour écrêter les excursions d'amplitude desdits signaux dérivés à un niveau donné ; un moyen de translation, fonctionnant en commun avec lesdits signaux écrêtés pour traduire lesdits signaux écrêtés afin de
35 produire des signaux d'effacement horizontal et vertical

d'une grandeur souhaitée; un moyen de combinaison pour combiner ladite impulsion de déclenchement de composante de synchronisation de sous-porteuse de chrominance et lesdits signaux translatés d'effacement horizontal et vertical pour produire ledit signal composé de verrouillage; et un moyen pour appliquer ledit signal composé de verrouillage audit circuit verrouillé de traitement de signaux .

2. Générateur selon la revendication 1, caractérisé en ce que le moyen verrouillé précité comprend : un dispositif actif (45) ayant une entrée pour recevoir l'impulsion de référence horizontale précitée, et une sortie où est produite l'impulsion de déclenchement précité ; et un moyen (47) pour polariser ledit dispositif actif pour qu'il présente un état conducteur dans les conditions de repos et un autre état conducteur en réponse à ladite impulsion de référence horizontale.

3. Générateur selon la revendication 2 caractérisé en ce que le dispositif actif précité est polarisé pour présenter son autre état de conduction en réponse à une transition de flanc de l'impulsion de référence horizontale précitée se produisant à la fin de l'intervalle de l'impulsion de référence horizontale .

4. Générateur selon l'une quelconque des revendications 2 ou 3 caractérisé en ce que le dispositif actif précité comprend un transistor ayant une électrode d'entrée, une électrode de sortie et une électrode commune reliée à un potentiel de référence, lesdites électrodes de sortie et commune définissant un trajet conducteur de courant principal dudit transistor ; ledit transistor étant polarisé pour présenter un état conducteur saturé dans des conditions permanentes, ainsi le potentiel à ladite électrode de sortie dudit transistor s'approche de très près du potentiel à ladite électrode commune et s'approche ainsi très près du potentiel de référence.

5. Générateur selon l'une quelconque des revendications précédentes caractérisé en ce que le moyen de translation

précité comprend un réseau diviseur de tension (52,62) relié entre le point commun précité et l'électrode de sortie du transistor précité, ainsi ledit pont diviseur de tension est relié entre ledit point commun et le potentiel de référence précité par le trajet conducteur de courant principal dudit transistor fonctionnant en condition de repos, pour établir ainsi un niveau souhaité des signaux écrêtés précités correspondant à la grandeur souhaitée de la première impulsion précitée du signal composé de verrouillage précité.

6. Générateur selon la revendication 5 caractérisé en ce que le moyen de combinaison précité est relié au diviseur de tension précité.

7. Générateur selon la revendication 1, caractérisé en ce que le moyen verrouillé précité comprend : un dispositif semi-conducteur actif conducteur de courant ayant une électrode d'entrée pour recevoir l'impulsion de référence horizontale précitée, une électrode de sortie et une électrode commune, ledit dispositif actif étant polarisé pour être conducteur dans des conditions de repos ; et un moyen de traitement de signaux pour appliquer ladite impulsion de référence horizontale à ladite électrode d'entrée afin de produire une impulsion de référence horizontale translatée à ladite électrode d'entrée, ladite impulsion translatée présentant, en réponse à une transition de flanc de ladite impulsion de référence horizontale se produisant à la fin de l'intervalle de l'impulsion de référence horizontale, une transition d'amplitude en un sens et une grandeur suffisants pour rendre ledit dispositif actif non conducteur pendant une durée déterminée par ledit moyen de traitement de signaux afin de produire ainsi ladite impulsion de déclenchement à ladite électrode de sortie, ladite impulsion de déclenchement étant retardée par rapport à ladite impulsion de référence horizontale et contenant l'intervalle de synchronisation de sous-porteuse de chrominance.

8. Générateur selon la revendication 7 caractérisé en

ce que le moyen de traitement des signaux précité comprend un circuit différenciateur de signaux (46, 47, 48).

9. Générateur selon la revendication 8 caractérisé en ce que le dispositif actif précité comprend un transistor ayant une électrode d'entrée, une électrode de sortie et une électrode commune reliée à un point de potentiel de référence, lesdites électrodes de sortie et commune définissant un trajet conducteur de courant principal dudit transistor ; ledit transistor étant polarisé pour présenter un état de conduction saturée dans des conditions de repos, ainsi le potentiel à ladite électrode de sortie dudit transistor s'approche de très près du potentiel à ladite électrode commune et ainsi dudit potentiel de référence, et en ce que le moyen de translation précité comprend un réseau diviseur de tension relié entre ledit point commun et ladite électrode de sortie dudit transistor, ainsi ledit diviseur de tension est relié entre ledit point commun et ledit potentiel de référence par ledit trajet conducteur de courant principal dudit transistor quand ledit transistor fonctionne dans des conditions de repos, pour établir un niveau souhaité des signaux échantillés précités correspondant à la grandeur souhaitée de la première impulsion du signal composé de verrouillage précité.

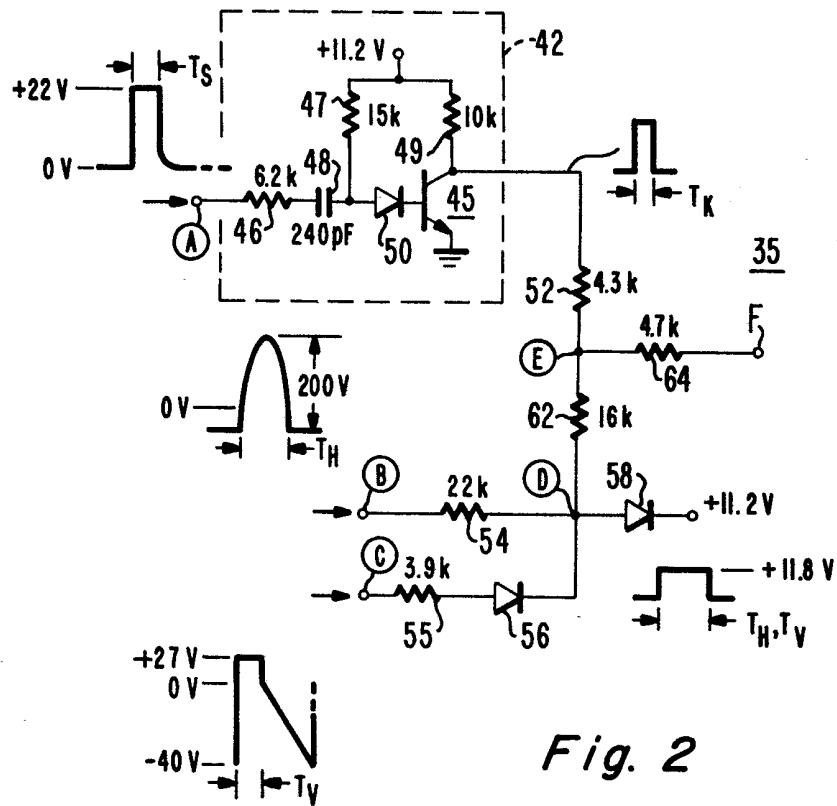


Fig. 2

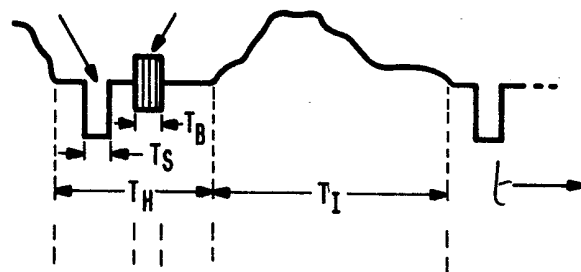


Fig. 3

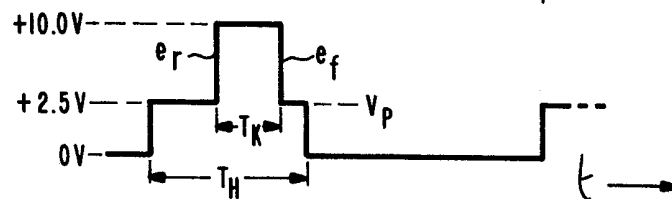


Fig. 4

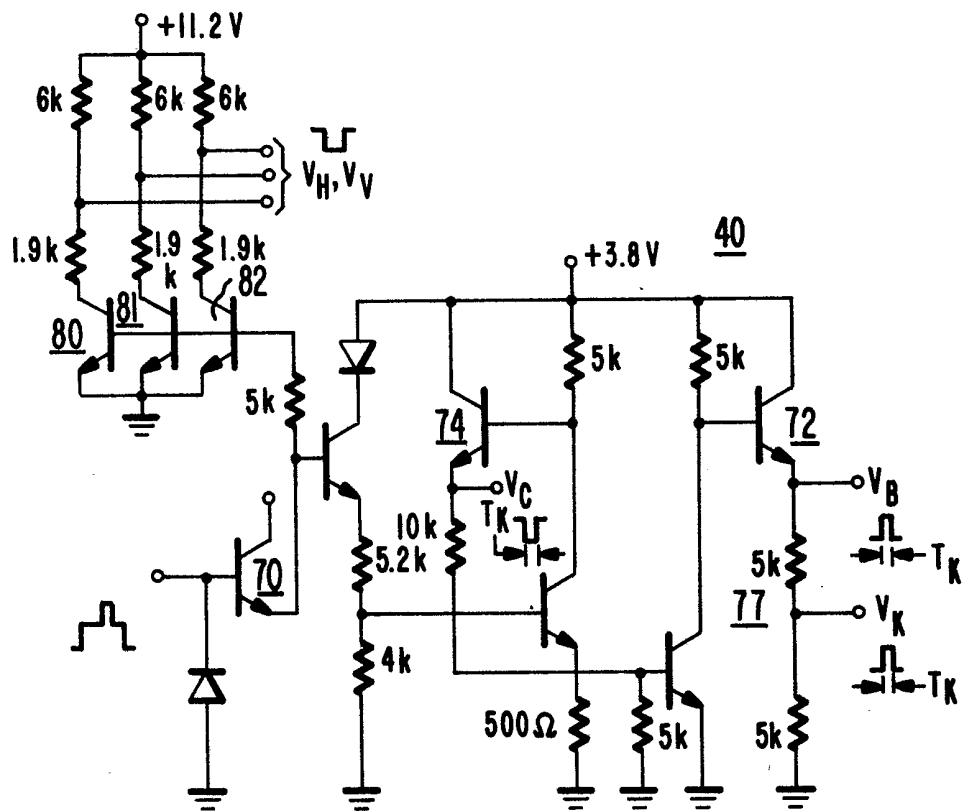


Fig. 9