

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

OPIS PATENTOWY

136 605

Patent dodatkowy
do patentu nr _____

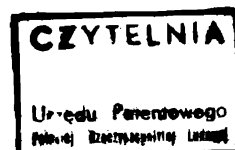
Zgłoszono: 81 02 11 (P. 229621)

Int. Cl.³ G01P 3/44

Pierwszeństwo: 80 02 13 Szwajcaria

Zgłoszenie ogłoszono: 81 11 27

Opis patentowy opublikowano: 88 02 29



Twórca wynalazku _____

Uprawniony z patentu: Werkzeugmaschinenfabrik Oerlikon-Bührle AG,
Zurych (Szwajcaria)

Miernik prędkości obrotowej kół z urządzeniem do jego nadzorowania

Przedmiotem wynalazku jest miernik prędkości obrotowej kół z urządzeniem do jego nadzorowania, dla pojazdu, zwłaszcza pojazdu szynowego. Znane urządzenie tego rodzaju, opisane w IBM Technical Disclosure Bulletin, Vol. 18 nr 9, luty 1976 str. 2790, 2791 zawiera tachometr dwufazowy. To znane urządzenie ma wadę polegającą na tym, że nie przewiduje ono samoczynnego nadzorowania samego tachometru oraz, że nadzorowi podlega wybiórczo tylko jedna z faz.

Inne, znane urządzenie nadzorujące tego rodzaju przedstawione w opisie wyłożeniowym RFN nr 2 546 481 ma co najmniej dwa czujniki pomiarowe połączone z różnymi kołami pojazdu, mierząc prędkość obrotową i wytwarzające odpowiedni sygnał elektryczny oraz co najmniej jeden układ porównujący sygnały obu czujników pomiarowych. To znane urządzenie ma tę wadę, że nadzorowaniu nie podlega zdolność działania oddzielnych mierników prędkości obrotowej kół, lecz bada się ich sprawność poprzez porównanie ich wskazań między sobą, przy czym mierniki te są rozmieszczone na różnych osiach kół pojazdu. Wymienione znane urządzenia nadzorujące mają przy tym tę wadę, że przy rozpoznaniu błędu nie można wyeliminować przerwy w ich pracy.

Celem wynalazku jest opracowanie urządzenia, w którym częściowe jego uszkodzenie nie powoduje konieczności przerwy w eksploatacji. Miernik prędkości obrotowej kół z urządzeniem do jego nadzorowania, dla pojazdu, zwłaszcza pojazdu szynowego, zawierający generator impulsów z dwoma sondami, z których każda wytwarza proporcjonalnie do liczby obrotów szereg impulsów, przy czym drugi szereg impulsów jest przesunięty w fazie względem pierwszego, według wynalazku charakteryzuje się tym, że zawiera dwie pierwsze taktowane pamięci Flip-Flop i dwie drugie taktowane pamięci Flip-Flop. Pierwsza sonda dołączona jest do wejść taktujących dwu pierwszych taktowanych pamięci Flip-Flop oraz do wejść danych dwu drugich taktowanych pamięci Flip-Flop, a druga sonda dołączona jest do wejść taktujących dwu drugich taktowanych pamięci Flip-Flop oraz do wejść danych dwu pierwszych taktowanych pamięci Flip-Flop. Ponadto, przed jednym z dwóch wejść taktujących pierwszych i drugich taktowanych pamięci Flip-Flop włączony jest inwerter, przy czym wyjście jednego z dwóch pierwszych i dwóch drugich taktowanych pamięci Flip-Flop oraz zanegowane wyjście drugiego z dwóch pierwszych i dwóch drugich taktowanych pamięci Flip-Flop są przyłączone do jednego z dwóch układów porównujących.

Wyjścia sond dołączone są do pierwszych dwóch wejść logicznego układu przełączającego, do którego drugich dwóch wejść dołączone wyjścia dwóch układów porównujących. Ponadto logiczny układ przełączający zawiera na swym wejściu element ALBO oraz dwa elementy logiczne I, przy czym jedno wejście pierwszego

elementu I przyłączone jest do wyjścia sondy, a drugie jego wejście poprzez inwerter połączone jest z wyjściem jednego układu porównującego. Ponadto, do pierwszego wejścia drugiego elementu logicznego I dołączone jest wyjście elementu logicznego ALBO, a do jego drugiego wejścia dołączone jest wyjście jednego układu porównującego. Wyjścia obydwu elementów logicznych I dołączone są do dwóch wejść pierwszego elementu logicznego LUB, a wyjścia dwóch układów porównujących dołączone są do wejść drugiego elementu logicznego LUB.

Miernik według wynalazku ma tę zaletę, że przy awarii jednej z sond można mierzyć jeszcze prędkość obrotową jednego z kół za pomocą drugiej sondy, przy czym obie sondy mogą się nadzorować wzajemnie. Miernik według wynalazku objaśniono bliżej w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia schemat połączeń elementów miernika, a fig. 2 przedstawia schemat połączeń logicznego układu przełączającego. Miernik według wynalazku zawiera impulsator Z z zębami, napędzany w niewidoczny sposób kołem pojazdu lub sztywno na nim zamocowany tak, że jego prędkość obrotowa jest proporcjonalna, bądź równa prędkości obrotowej koła pojazdu. W obszarze zębów impulsatora Z znajdują się dwie sondy S1 i S2, stanowiąc razem generator impulsów I. Sondy S1 i S2 mogą współpracować z zębami impulsatora Z na zasadzie indukcyjnej, pojemnościowej lub fotoelektrycznej. W przedstawionym przykładzie wykonania sondy S1 i S2 są zaopatrzone w fotokomórki, na które padają strumienie światła, gdy w obrębie sond S1 i S2 znajduje się przerwa między dwoma zębami impulsatora Z. Jeśli tylko ząb impulsatora Z znajdzie się w obszarze sond S1, S2, to strumień świetlny zostanie zastąpiony i nie pada na sondy. W położeniu uwidocznionym na fig. 1 rysunku na sondę S1 nie pada strumień światła, a sonda S2 znajduje się w pobliżu krawędzi zęba, to znaczy następuje wtedy przełączenie, przy czym zależnie od kierunku obrotów impulsatora Z na sondę S2 nie będzie padał strumień światła, bądź zostanie ona oświetlona strumieniem światła. Odstęp pomiędzy dwoma odpowiednimi krawędziami dwóch sąsiadujących zębów oznaczono literą t. Ten odstęp t odpowiada fazie 360° , a odstęp między dwoma sondami S1 i S2 odpowiada różnicy faz 270° lub ogólnie biorąc $90^\circ + n \cdot 180^\circ$.

Do wyjścia sondy S1 są przyłączone następujące podzespoły miernika – poprzez wzmacniacz V1 i punkt rozgałęźny A wejście taktujące 2 pierwszej taktowanej pamięci Flip-Flop Sp1; poprzez wzmacniacz V1 i punkt rozgałęźny A oraz inwerter I1 wejście taktujące 2 drugiej taktowanej pamięci Flip-Flop Sp2; poprzez wzmacniacz V1, oba punkty rozgałęźne A i A' do wejścia danych 1 trzeciej taktowanej pamięci Flip-Flop Sp3 i wejścia danych 1 czwartej taktowanej pamięci Flip-Flop Sp4; poprzez wzmacniacz V1 i oba punkty rozgałęźne A i A' do logicznego układu przełączającego UL. Do wyjścia sondy S2 są przyłączone następujące podzespoły miernika poprzez wzmacniacz V2, dwa punkty rozgałęźne B i B' – wejście taktujące 2 trzeciej taktowanej pamięci Flip-Flop Sp3; poprzez wzmacniacz V2, oba punkty rozgałęźne B i B' i inwerter I2 – wejście taktujące 2 czwartej taktowanej pamięci Flip-Flop Sp4; poprzez wzmacniacz V2 i punkt rozgałęźny B – wejście danych 1 drugiej taktowanej pamięci Flip-Flop Sp2; poprzez wzmacniacz V2 i oba punkty rozgałęźne B i B' logiczny układ przełączający UL. Pierwsza taktowana pamięć Flip-Flop Sp1 poprzez zanegowane wyjście 4 a druga taktowana pamięć Flip-Flop Sp2 poprzez wyjście 3 są połączone z układem porównującym G1, stanowiącym element logiczny ALBO. Również trzecia taktowana pamięć Flip-Flop Sp3 swoim zanegowanym wyjściem 4 i czwarta taktowana pamięć Flip-Flop Sp4 swoim wyjściem 3 są połączone z drugim układem porównującym G2, stanowiącym element logiczny ALBO. Obydwa układy porównujące G1 i G2 są połączone z logicznym układem przełączającym UL. Sygnały na wyjściach obu układów porównujących G1 i G2 zawierają informacje o prawidłowości działania sond S1 i S2. Ponadto, do wyjść logicznego układu przełączającego UL jest przyłączony układ sterujący St, np. układ przeciwpoślizgowy, oraz sygnalizator awarii FM, który informuje kierowcę pojazdu, np. sygnałem optycznym lub akustycznym, gdy jedna z sond S1 lub S2 ulegnie uszkodzeniu.

Opisane uszkodzenie działa w sposób następujący. Gdy pojazd jedzie do przodu, impulsator Z obraca się zgodnie z fig. 1 w kierunku strzałki D, tzn. zęby impulsatora Z poruszają się w dół. Gdy promień świetlny pada przez szczelinę między zębami impulsatora Z na sondę S2, sonda S2 zaczyna wytwarzać sygnał (tzn. sygnał zmienia poziom logiczny 0 na poziom logiczny 1). Jednocześnie ząb impulsatora Z uniemożliwia padanie promienia świetlnego na sondę S1 i sonda S1 nie wytwarza sygnału (tzn. sygnał pozostaje na poziomie logicznym 0). Następnie kolejny ząb uniemożliwia dotarcie przez promień świetlny sondy S2 i sonda S2 przestaje wysyłać sygnał (tzn. sygnał zmienia poziom logiczny 1 na poziom logiczny 0). Jednocześnie poprzez szczelinę impulsatora Z pada promień świetlny na sondę S1 (tzn. sygnał pozostaje na poziomie logicznym 1).

Gdy promień świetlny pada przez szczelinę pomiędzy zębami impulsatora Z na sondę S1, sonda S1 zaczyna wytwarzać sygnał (tzn. zmienia poziom logiczny 0 na poziom logiczny 1). Jednocześnie ząb impulsatora Z uniemożliwia padanie promienia świetlnego na sondę S2 i sonda S2 nie wytwarza sygnału (tzn. sygnał pozostaje na poziomie logicznym 0). Następnie kolejny ząb niedopuszcza promienia świetlnego do sondy S1 i sonda S1 nie wytwarza już sygnału (tzn. sygnał zmienia poziom logiczny 0). Jednocześnie przez szczelinę impulsatora Z pada promień świetlny na sondę S2 (tzn. sygnał pozostaje na poziomie logicznym 1).

Gdy pojazd jedzie do tyłu, impulsator Z obraca się w kierunku przeciwnym do wskazywanego przez strzałkę D na fig. 1, tzn. zęby impulsatora Z poruszają się do góry. Gdy promień świetlny zostanie przesłonięty przez ząb impulsatora Z, sonda S2 przestaje wysyłać sygnały (tzn. sygnał zmienia poziom logiczny 1 na poziom logiczny 0). Jednocześnie kolejny ząb impulsatora Z uniemożliwia padanie promienia świetlnego na sondę S1 i sonda S1

nie wytwarza żadnego sygnału (tzn. sygnał pozostaje na poziomie logicznym 0). Następnie promień świetlny pada poprzez szczelinę na sondę S2 i sonda S2 wysyła sygnał (tzn. sygnał zmienia poziom logiczny 0 na poziom logiczny 1). Jednocześnie poprzez szczelinę impulsatora Z pada na sondę S1 promień świetlny (tzn. sygnał pozostaje na poziomie logicznym 1).

Gdy promień świetlny zostanie przesłonięty przez ząb impulsatora Z i nie pada już na sondę S1, sonda S1 nie wytwarza już żadnego sygnału (tzn. sygnał zmienia poziom logiczny 1 na poziom logiczny 0). Jednocześnie na sondę S2 pada promień świetlny poprzez szczelinę impulsatora Z (tzn. sygnał pozostaje na poziomie logicznym 1). Następnie promień świetlny pada na sondę S1 i sonda S1 zaczyna wytwarzać sygnał (tzn. sygnał zmienia poziom logiczny 0 na poziom logiczny 1). Jednocześnie ząb impulsatora Z uniemożliwia padanie promienia świetlnego na sondę S2, sonda S2 nie wysyła żadnego sygnału (tzn. sygnał pozostaje na poziomie logicznym 0). Powyższe wyjaśnienia ujęto w postaci tablicy.

Tablica

Kierunek jazdy											
A naprzód						B do tyłu					
zmiana poziomu			poziom bez zmiany			zmiana poziomu			poziom bez zmiany		
1.	S2	"0-1"	1a.	S1	"0"	1.	S2	"1-0"	1a.	S1	"0"
2.		"1-0"	2a.		"1"	2.		"0-1"	2a.		"1"
3.	S1	"0-1"	3a.	S2	"1"	3.	S1	"1-0"	3a.	S2	"1"
4.		"1-0"	4a.		"0"	4.		"-1"	4a.		"0"

Wymienione wyżej sygnały doprowadza się z sond S1 i S2 do taktowanych pamięci Flip-Flop Sp1, Sp2, Sp3 i Sp4 jak następuje. Przy jeździe do przodu impulsator Z obraca się w kierunku strzałki D i sonda S2 jest nadzorowana w następujący sposób. Sonda S1 przesyła poprzez punkt rozgałęźny A i zmianę poziomu sygnału z logicznego poziomu 0 na logiczny poziom 1 do wejścia taktującego 2 pierwszej taktowanej pamięci Flip-Flop Sp1 i poprzez inwerter I1 zmianę poziomu sygnału z logicznego poziomu 1 na logiczny poziom 0 do wejścia taktującego 2 drugiej taktowanej pamięci Flip-Flop Sp2. Równocześnie sonda S2 przesyła poprzez punkt rozgałęźny B sygnał o poziomie logicznym 1 do wejścia danych 1 pierwszej taktowanej pamięci Flip-Flop Sp1 i do wejścia danych 1 drugiej taktowanej pamięci Flip-Flop Sp2. Tak więc na zanegowanym wyjściu 4 pierwszej taktowanej pamięci Flip-Flop Sp1 pojawia się sygnał o poziomie logicznym 0, a na wyjściu 3 pamięci Sp2 pozostaje sygnał o poziomie logicznym 0. Sonda S1 przesyła poprzez punkt rozgałęźny A zmianę sygnału o poziomie logicznym 1 do sygnału o poziomie logicznym 0 do wejścia taktującego 2 pierwszej taktowanej pamięci Flip-Flop Sp1 i poprzez inwerter I1 zmianę poziomu sygnału od poziomu logicznego 0 do poziomu logicznego 1 do wejścia taktującego 2 drugiej taktowanej pamięci Flip-Flop Sp2. Równocześnie sonda S2 przesyła poprzez punkt rozgałęźny B sygnał o poziomie logicznym 0 do wejścia danych 1 pierwszej taktowanej pamięci Flip-Flop Sp1 i do wejścia danych 1 drugiej taktowanej pamięci Flip-Flop Sp2. Tym samym na zanegowanym wyjściu 4 pierwszej taktowanej pamięci Flip-Flop Sp1 pozostaje nadal jeszcze sygnał o poziomie logicznym 0, a na wyjściu 3 drugiej pamięci Sp2 pojawia się ponownie sygnał o poziomie logicznym 0. Te oba sygnały porównuje się ze sobą w układzie porównującym G1 i jeśli te obydwa sygnały są jednakowe, a tym samym nadzorowana sonda S2 pracuje prawidłowo, sygnał o poziomie logicznym 0 przechodzi do logicznego układu przełączającego UL.

W czasie jazdy do przodu sonda S1 jest nadzorowana w sposób następujący. Sonda S2 przesyła poprzez punkty rozgałęźne B i B' zmianę sygnału do poziomu logicznego 1 do poziomu logicznego 0 do wejścia taktującego 2 trzeciej taktowanej pamięci Flip-Flop Sp3 i poprzez inwerter I2 zmianę sygnału od poziomu logicznego 0 do poziomu logicznego 1 dochodzi do wejścia taktującego czwartej taktowanej pamięci Flip-Flop Sp4. Równocześnie sonda S1 przesyła poprzez punkty rozgałęźne A i A' sygnał o logicznym poziomie 1 do wejścia danych 1 trzeciej taktowanej pamięci Flip-Flop Sp3 i do wejścia danych 1 czwartej taktowanej pamięci Flip-Flop Sp4. Tak więc, na zanegowanym wyjściu 4 trzeciej taktowanej pamięci Flip-Flop Sp3 pozostaje sygnał o poziomie logicznym 1 i na wyjściu 3 czwartej taktowanej pamięci Flip-Flop Sp4 pojawia się sygnał o poziomie logicznym 1. Sonda S2 przesyła poprzez punkty rozgałęźne B i B' zmianę sygnału od poziomu logicznego 0 do poziomu logicznego 1 do wejścia taktującego 2 trzeciej taktowanej pamięci Flip-Flop Sp3 i poprzez inwerter I2 zmianę sygnału od poziomu logicznego 1 do poziomu logicznego 0 do wejścia taktującego 2 czwartej taktowanej pamięci Flip-Flop Sp4. Równocześnie sonda Sp1 przesyła poprzez punkty rozgałęźne A i A' sygnał o poziomie logicznym 0 do wejścia danych 1 trzeciej taktowanej pamięci Flip-Flop Sp3 i wejścia danych 1 czwartej taktowanej pamięci Flip-Flop Sp4. Tak więc, na zanegowanym wyjściu 4 trzeciej taktowanej pamięci Flip-Flop Sp3 pojawia się ponownie sygnał o poziomie logicznym 1, a na wyjściu 3 czwartej taktowanej pamięci Flip-Flop Sp4 pozostaje sygnał o poziomie logicznym 1. Te oba sygnały są ze sobą porównywane w układzie porównującym G2, i jeśli

są one identyczne, to nadzorowana sonda S2 pracuje prawidłowo i sygnał o poziomie logicznym 0 zostaje przesłany do logicznego układu przełączającego UL.

Przy cofaniu pojazdu przebiegi odbywają się w odwróconej kolejności.

Z przytoczonych wyżej wyjaśnień wynika, że dwie pierwsze pamięci Sp1 i Sp2 służą do kontroli sondy S2, ponieważ w chwili określonej przez sondę S1 sprawdza się sygnał wytworzony przez sondę S2, a dwie drugie pamięci Sp3 i Sp4 służą do kontroli sondy S1, ponieważ w chwili określonej przez sondę S2 sprawdza się sygnał wytworzony przez sondę S1.

Jeśli ulega uszkodzeniu jedna z dwóch sond S1 lub S2, to logiczny układ przełączający UL jest w stanie dalej przekazywać sygnał do układu sterującego St.

Struktura logicznego układu przełączającego UL jest przedstawiona na fig. 2. Sonda S1 jest połączona z układem sterującym St poprzez element logiczny G3 oraz element logiczny LUB G6 a jednocześnie poprzez element ALBO G7 element G4 i element LUB G6. Sonda S2 jest połączona z układem sterującym St wyłącznie poprzez element logiczny ALBO G7, element G4 i element LUB G6. Układ porównujący G2 jest połączony bezpośrednio z elementem logicznym G4 i poprzez inwerter G5 z elementem G3, jednocześnie poprzez element logiczny LUB G8 ze wskaźnikiem awarii FM. Układ porównujący G1 jest połączony poprzez element logiczny LUB G8 ze wskaźnikiem awarii FM. Działanie logicznego układu przełączającego jest następujące.

Zakłada się trzy przypadki – pierwszy kiedy sondy S1 i S2 działają, drugi kiedy uszkodzona jest tylko sonda S2 oraz trzeci, kiedy uszkodzona jest tylko sonda S1. W przypadku pierwszym sonda S1 wytwarza regularnie i przemiennie sygnały o poziomie logicznym 0 i 1, które są doprowadzane do elementów G3 i G4. Sonda S2 wytwarza regularnie i przemiennie sygnały o poziomie logicznym 0 i 1, które są doprowadzane do elementu G4. Ponieważ nie występuje żaden błąd, z układu porównującego G2 jest przekazywany sygnał o poziomie logicznym 0 do elementu G4 i poprzez inwerter G5 sygnał o poziomie logicznym 1 do elementu G3, tym samym sygnały o poziomach logicznych 0 i 1 dochodzą wyłącznie z elementu G3 poprzez element LUB G6 do układu sterującego St.

W drugim przypadku sonda S2 wytwarza jedynie sygnał o poziomie logicznym 0, który jest doprowadzany do elementu G4. Sonda S1 wytwarza regularnie i przemiennie sygnały o poziomach logicznych 0 i 1, które są doprowadzane do elementu G3. Ponieważ sonda S1 nie zgłasza uszkodzenia, to z układu porównującego G2 zostaje wysłany sygnał o poziomie logicznym 0 do elementu G4 i poprzez inwerter G5 sygnał o poziomie logicznym 1 do elementu G3. Tak więc, sygnały o poziomach logicznych 0 i 1 dochodzą do układu sterującego St wyłącznie z elementu G3 poprzez element LUB G6. Ponadto sygnał o poziomie logicznym 1 z układu porównującego G1 poprzez element LUB G8 przechodzi do wskaźnika awarii FM wskazując, że sonda S2 uległa uszkodzeniu.

W przypadku trzecim sonda S1 wytwarza jedynie sygnał o poziomie logicznym 0, który doprowadzany jest do elementu G3. Ponadto, sonda S2 wytwarza regularnie i przemiennie sygnały o poziomach logicznych 0 i 1, które doprowadzane są do elementu G4. Ponieważ sonda S1 zgłasza uszkodzenie, układ porównujący G2 wysyła sygnał o poziomie logicznym 1 do elementu G4 i poprzez inwerter G5 sygnał o poziomie logicznym 0 do elementu G3. Tak więc sygnały o poziomach logicznych 0 i 1 wysyłane są do układu sterującego St wyłącznie z elementu G4 i LUB G6. Oprócz tego sygnał o poziomie logicznym 1 zostanie przesłany do wskaźnika awarii FM z układu porównującego G1 i poprzez element LUB G8, sygnalizując, że sonda S1 uległa uszkodzeniu.

Zastrzeżenia patentowe

1. Miernik prędkości obrotowej kół z urządzeniem do jego nadzorowania, dla pojazdu, zwłaszcza pojazdu szynowego, zawierający generator impulsów z dwoma sondami, z których każda wytwarza proporcjonalnie do liczby obrotów kół szereg impulsów, przy czym drugi szereg impulsów jest przesunięty w fazie względem pierwszego, z n a m i e n n y t y m, że zawiera dwie pierwsze taktowane pamięci Flip-Flop (Sp1, Sp2) i dwie drugie taktowane pamięci Flip-Flop (Sp3, Sp4), przy czym pierwsza sonda (S1) dołączona jest do wejść taktujących (2) dwu pierwszych taktowanych pamięci Flip-Flop (Sp1, Sp2) oraz do wejść danych (1) dwu drugich taktowanych pamięci Flip-Flop (Sp3, Sp4), a druga sonda (S2) dołączona jest do wejść taktujących (2) dwu drugich taktowanych pamięci Flip-Flop (Sp3, Sp4) oraz do wejść danych (1) dwu pierwszych taktowanych pamięci Flip-Flop (Sp1, Sp2), a ponadto przed jednym z dwóch wejść taktujących (2) pierwszych i drugich taktowanych pamięci Flip-Flop (Sp1, Sp2, Sp3, Sp4) włączone są inwertery (I1, I2), przy czym wyjście (3) jednego z dwóch pierwszych i dwóch drugich taktowanych pamięci Flip-Flop (Sp2 i Sp4), oraz zanegowane wyjście (4) drugiego z dwóch pierwszych i dwóch drugich taktowanych pamięci Flip-Flop (Sp1 i Sp3) są przyłączone do jednego z dwóch układów porównujących (G1, G2).

2. Miernik według zastrz. 1, z n a m i e n n y t y m, że wyjścia sond (S1, S2) dołączone są do pierwszych dwóch wejść logicznego układu przełączającego (UL), do którego drugich dwóch wejść dołączone są wyjścia dwóch układów porównujących (G1, G2), ponadto logiczny układ przełączający (UL) zawiera na swym wejściu element ALBO (G7) oraz dwa elementy logiczne (G3, G4), przy czym jedno wejście pierwszego elementu (G3)

przyłączone jest do wyjścia sondy (S1), a drugie jego wejście poprzez inwerter (G5) połączone jest z wyjściem jednego układu porównującego (G2), a ponadto do pierwszego wejścia drugiego elementu logicznego (G4) dołączone jest wyjście elementu logicznego ALBO (G7), a do jego drugiego wejścia dołączone jest wyjście jednego układu porównującego (G2). przy czym wyjścia obydwu elementów logicznych (G3, G4) dołączone są do dwóch wejść pierwszego elementu logicznego LUB (G6), a wyjścia dwóch układów porównujących (G1, G2) dołączone są do wejść drugiego elementu logicznego LUB (G8).

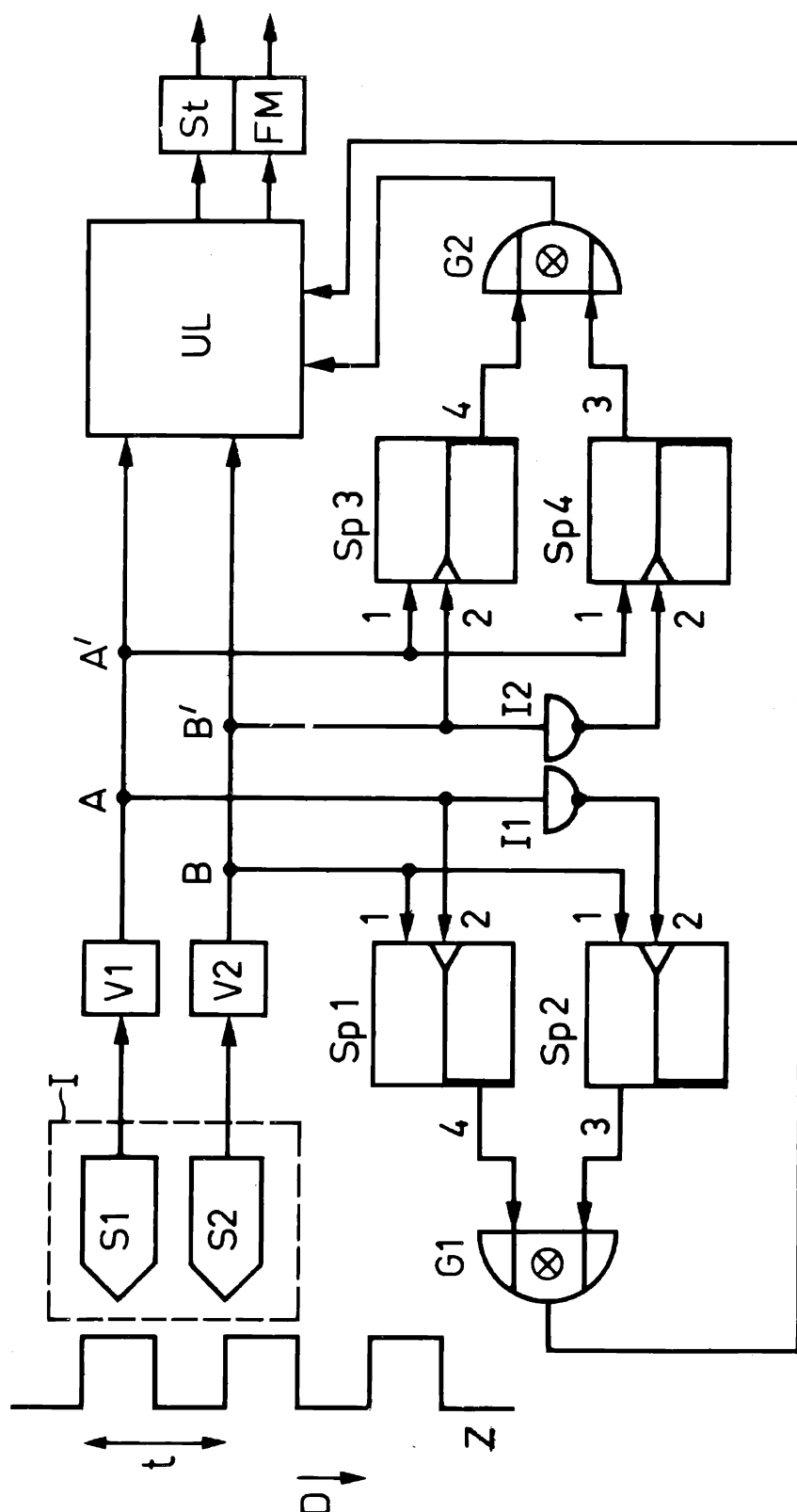


FIG. 1

