

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-332667

(P2006-332667A)

(43) 公開日 平成18年12月7日(2006.12.7)

(51) Int. Cl.		F I			テーマコード (参考)
H01L 21/60	(2006.01)	H01L 21/60	311W		5E317
H05K 1/11	(2006.01)	H05K 1/11	D		5F044

審査請求 未請求 請求項の数 22 O L (全 14 頁)

(21) 出願番号 特願2006-143311 (P2006-143311) (22) 出願日 平成18年5月23日 (2006.5.23) (31) 優先権主張番号 10-2005-0043810 (32) 優先日 平成17年5月24日 (2005.5.24) (33) 優先権主張国 韓国 (KR) (31) 優先権主張番号 11/396,526 (32) 優先日 平成18年4月4日 (2006.4.4) (33) 優先権主張国 米国 (US)	(71) 出願人 390019839 三星電子株式会社 Samsung Electronics Co., Ltd. 大韓民国443-742京畿道水原市靈通 区梅灘洞416 (74) 代理人 100064908 弁理士 志賀 正武 (74) 代理人 100089037 弁理士 渡邊 隆 (74) 代理人 100108453 弁理士 村山 靖彦 (74) 代理人 100110364 弁理士 実広 信哉 最終頁に続く
--	---

(54) 【発明の名称】 リードボンディング時にクラックを防止するテープパッケージ

(57) 【要約】 (修正有)

【課題】 ガラスパネルにテープパッケージの出力リードをボンディングするアウターリードボンディング時に、クラックの発生を防止するテープパッケージを提供する。

【解決手段】 入力リード配線及び出力リード配線の終端を除いた部分を覆うソルダレジストを有するテープパッケージにおいて、ソルダレジストに覆われずに露出された出力リード配線のうちガラスパネルの配線と接続されていない部分即ちクラックが発生し易い領域に、拡張されたリード幅を有する配線欠陥防止手段を形成する。

【選択図】 なし

【特許請求の範囲】

【請求項 1】

柔軟性を有する絶縁材質のベース基板と、
前記ベース基板に形成された半導体チップ搭載領域と、
前記半導体チップ搭載領域に付着された半導体チップと、
前記半導体チップ搭載領域と電氣的に連結されて駆動回路基板の方向に拡張される入力
リード配線と、
前記半導体チップ搭載領域と電氣的に連結されてガラスパネルの方向に拡張される出力
リード配線と、
前記入力リード配線及び出力リード配線の終端を除いた部分を覆うソルダレジストと、 10
前記ソルダレジストにより覆われずに露出された出力リード配線の終端のうち、前記ガ
ラスパネルの配線と連結されていない部分に形成され、拡張されたリード幅を有する配線
欠陥防止手段と、を備えることを特徴とするテープパッケージ。

【請求項 2】

前記ソルダレジストにより覆われずに露出された出力リード配線の終端は、“Y”字状
を有することを特徴とする請求項 1 に記載のテープパッケージ。

【請求項 3】

前記配線欠陥防止手段の拡張されたリード幅は、前記出力リード配線の終端で前記ガ
ラスパネルの配線と連結される部分のリード幅より広いことを特徴とする請求項 1 に記載の
テープパッケージ。 20

【請求項 4】

前記配線欠陥防止手段の拡張されたリード幅は、前記ソルダレジストにより覆われる出
力リード配線の幅より広いことを特徴とする請求項 1 に記載のテープパッケージ。

【請求項 5】

前記ベース基板の絶縁材質は、ポリイミド及びエポキシ系樹脂のうちいずれか一つであ
ることを特徴とする請求項 1 に記載のテープパッケージ。

【請求項 6】

前記ガラスパネルは、前記出力リード配線と連結される終端に傾斜面が形成されたこと
を特徴とする請求項 1 に記載のテープパッケージ。

【請求項 7】

前記半導体チップは、前記半導体チップ搭載領域とワイヤを通じて電氣的に連結される
ことを特徴とする請求項 1 に記載のテープパッケージ。 30

【請求項 8】

前記半導体チップは、前記半導体チップ搭載領域とソルダバンプを通じて電氣的に連結
されることを特徴とする請求項 1 に記載のテープパッケージ。

【請求項 9】

前記半導体チップ搭載領域は、半導体チップのソルダバンプが連結されうるランドが形
成されたことを特徴とする請求項 8 に記載のテープパッケージ。

【請求項 10】

前記ランドは、半導体チップにあるソルダバンプがよく接着されるように表面処理され
たことを特徴とする請求項 9 に記載のテープパッケージ。 40

【請求項 11】

前記表面処理は、金、スズ及びパラジウムのうちから選択された一つの金属を利用した
メッキ処理であることを特徴とする請求項 10 に記載のテープパッケージ。

【請求項 12】

前記ソルダレジストにより覆われる出力リード配線は、ボンディング時に使われる熱に
よるストレスが吸収可能な“S”字状であることを特徴とする請求項 1 に記載のテー
プパッケージ。

【請求項 13】

前記テープパッケージは、前記半導体チップを密封する封止樹脂をさらに備えることを 50

特徴とする請求項 1 2 に記載のテープパッケージ。

【請求項 1 4】

前記拡張されたリード幅を有する配線欠陥防止手段は、前記ベース基板上で厚さが均一であることを特徴とする請求項 1 に記載のテープパッケージ。

【請求項 1 5】

前記テープパッケージは、T C Pであることを特徴とする請求項 1 に記載のテープパッケージ。

【請求項 1 6】

前記テープパッケージは、C o Fであることを特徴とする請求項 1 2 に記載のテープパッケージ。

【請求項 1 7】

柔軟性を有する絶縁材質のベース基板と、
前記ベース基板に形成された半導体チップ搭載領域と、
前記半導体チップ搭載領域に付着された半導体チップと、
前記半導体チップ搭載領域と電氣的に連結されてディスプレイ駆動回路基板の方向に拡張される入力リード配線と、

前記半導体チップ搭載領域と電氣的に連結されてガラスパネルの方向に拡張される出力リード配線と、

前記入力リード配線及び出力リード配線の終端を除いた部分を覆うソルダレジストと、
前記入力リード配線及び出力リード配線に形成され、拡張されたリード幅を有する配線欠陥防止手段と、を備えることを特徴とするテープパッケージ。

【請求項 1 8】

前記拡張されたリード幅を有する配線は、前記ソルダレジストにより覆われる領域でボンディング時に使われる熱によるストレスが吸収可能な“S”字状であることを特徴とする請求項 1 7 に記載のテープパッケージ。

【請求項 1 9】

前記テープパッケージは、前記半導体チップを密封する封止樹脂をさらに備えることを特徴とする請求項 1 7 に記載のテープパッケージ。

【請求項 2 0】

前記配線欠陥防止手段の拡張されたリード幅は、前記入力リード配線及び出力リード配線の終端で前記駆動回路基板及びガラスパネルの配線と連結される部分のリード幅より広いことを特徴とする請求項 1 7 に記載のテープパッケージ。

【請求項 2 1】

前記拡張されたリード幅を有する配線欠陥防止手段は、前記ソルダレジストにより覆われる領域に形成されたことを特徴とする請求項 1 7 に記載のテープパッケージ。

【請求項 2 2】

前記拡張されたリード幅を有する配線欠陥防止手段は、前記ソルダレジストにより覆われていない領域に形成されたことを特徴とする請求項 1 7 に記載のテープパッケージ。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、半導体素子に係り、特に L C D (L i q u i d C r y s t a l D i s p l a y) 素子のような平板表示素子 (F l a t P a n e l D i s p l a y : F P D) に使われるテープパッケージに関する。

【背景技術】

【0 0 0 2】

最近、ディスプレイ装置は、既存の C R T (C a t h o d e R a y T u b e) 型から F P D に転換されつつ、L C D 及び P D P (P l a s m a D i s p l a y P a n e l) のような表示装置が活発に開発されている。このような F P D は、ガラスパネルと駆動回路基板との連結を、テープパッケージという独特な構造の半導体パッケージを使用して実

10

20

30

40

50

施する。

【0003】

図1は、一般的なテープパッケージが使われるFPDの内部構造を説明するための斜視図である。

【0004】

図1に示すように、画像表示の用途として使われるガラスパネル50は、前面パネル51及び背面パネル52から構成されている。そして、前記ガラスパネル50の背面には、シャーシベース20があり、前記シャーシベース20には、複数の駆動回路基板40が付着されている。このとき、テープパッケージ12は、前記ガラスパネル50と前記駆動回路基板40とを側面に連結する構造の半導体パッケージである。

10

【0005】

図2は、一般的なテープパッケージの平面図である。

【0006】

図2に示すように、一般的に、テープパッケージ12は、ポリイミドのような柔軟性材質のベース基板30上に形成される。前記ベース基板30には、中央部に搭載された半導体チップ32、前記半導体チップ32と連結された銅箔パターン38で駆動回路基板と連結される入力リード配線34、及び前記半導体チップ32と連結された銅箔パターンでガラスパネルと連結される出力リード配線36がある。

【0007】

図3は、テープパッケージがFPDのガラスパネルに付着されることを示す断面図である。

20

【0008】

図3に示すように、ガラスパネル50には、ITO (Indium-Tin Oxide) 材質の透明回路パターン52が形成されている。また、前記ガラスパネル50の終端は、傾斜して処理されている。このとき、テープパッケージの出力リード配線36は、導電性を有する異方性接着剤14により前記ガラスパネル50と電氣的に連結されつつ付着される。前記出力リード配線36は、ベース基板30における銅箔パターン38上での該銅箔パターン38の絶縁に使われるソルダレジスト40により覆われていた。

【0009】

図3のように、導電性を有する異方性接着剤14を使用して、ガラスパネル50にテープパッケージの出力リード配線36を電氣的に連結しつつ付着する工程をOLB (Outer Lead Bonding) 工程という。しかし、OLB工程でソルダレジストにより覆われずに露出された銅箔パターン38にクラックやオープン欠陥が発生するおそれがある。

30

【0010】

図3において、A部分は、テープパッケージの出力リード配線36においてガラスパネル50にある透明回路パターン52と連結される部分であり、C部分は、テープパッケージの出力リード配線36においてソルダレジスト40により覆われる部分である。そして、B部分は、A部分のようにソルダレジスト40により覆われずに露出されるが、ガラスパネル50にある透明回路パターン52と連結されずにクラックやオープン欠陥が頻繁に発生する領域である。

40

【0011】

図4は、一般的なテープパッケージの出力リード配線の終端を示す平面図である。前述したように、OLB工程の進行時、銅箔パターン38のサイズが一定である場合、図4でB部分に対して引張や圧力が集中しうるため、B部分にある銅箔パターン38でクラックや銅箔パターンが切れる不良が発生し、これは、信頼性のあるテープパッケージの具現のために改善されねばならない品質問題のうちの一つである。

【発明の開示】

【発明が解決しようとする課題】

【0012】

50

本発明が解決しようとする課題は、前述した問題点を解決するために、テープパッケージの内部に配線欠陥防止手段をさらに設置して、リードボンディング時にクラックを防止するテープパッケージを提供することである。

【課題を解決するための手段】

【0013】

前記課題を解決するために、本発明によるリードボンディング時にクラックを防止するテープパッケージは、柔軟性を有する絶縁材質のベース基板、前記ベース基板に形成された半導体チップ搭載領域、前記半導体チップ搭載領域に付着された半導体チップ、前記半導体チップ搭載領域と電氣的に連結されて駆動回路基板の方向に拡張される入力リード配線、前記半導体チップ搭載領域と電氣的に連結されてガラスパネルの方向に拡張される出力リード配線、前記入力リード配線及び出力リード配線の終端を除いた部分を覆うソルダレジスト、及び前記ソルダレジストにより覆われずに露出された出力リード配線の終端のうち、前記ガラスパネルの配線と連結されていない部分に形成され、拡張されたリード幅を有する配線欠陥防止手段を備えることを特徴とする。 10

【0014】

本発明の望ましい実施形態によれば、前記ソルダレジストにより覆われずに露出された出力リード配線の終端は、“Y”字状を有することが望ましく、前記配線欠陥防止手段の拡張されたリード幅は、前記出力リード配線の終端で前記ガラスパネルの配線と連結される部分のリード幅より広いか、または前記配線欠陥防止手段の拡張されたリード幅は、前記ソルダレジストにより覆われる出力リード配線の幅より広いことが望ましい。 20

【0015】

また、本発明の望ましい実施形態によれば、前記半導体チップは、前記半導体チップ搭載領域とソルダバンプを通じて電氣的に連結されるか、またはワイヤを通じて電氣的に連結されることが望ましい。

【0016】

前記拡張されたリード幅を有する配線欠陥防止手段は、前記ベース基板上で厚さが均一であることが望ましく、前記ソルダレジストにより覆われる出力リード配線は、ボンディング時に使われる熱によるストレスが吸収可能な“S”字状であることが望ましい。

【0017】

前記リードボンディング時にクラックを防止するテープパッケージは、前記半導体チップを密封する封止樹脂をさらに備える。 30

【0018】

前記課題を解決するために、本発明は、柔軟性を有する絶縁材質のベース基板、前記ベース基板に形成された半導体チップ搭載領域、前記半導体チップ搭載領域に付着された半導体チップ、前記半導体チップ搭載領域と電氣的に連結されてディスプレイ駆動回路基板の方向に拡張される入力リード配線、前記半導体チップ搭載領域と電氣的に連結されてガラスパネルの方向に拡張される出力リード配線、前記入力リード配線及び出力リード配線の終端を除いた部分を覆うソルダレジスト、及び前記入力リード配線及び出力リード配線に形成され、拡張されたリード幅を有する配線欠陥防止手段を備えることを特徴とするリードボンディング時にクラックを防止するテープパッケージを提供する。 40

【0019】

本発明の望ましい実施形態によれば、前記拡張されたリード幅を有する配線欠陥防止手段は、前記ソルダレジストにより覆われる領域に形成されるか、または覆われない領域に形成されうる。

【発明の効果】

【0020】

本発明によれば、OLB工程でクラック及び銅箔パターンのクラックやオープンが集中的に発生する領域に対する銅箔パターンの幅はさらに広く拡張させて、この部分に対する物理的機械的強度を高めてテープパッケージの製造工程で発生する欠陥を抑制できる。

【発明を実施するための最良の形態】

【0021】

以下、添付された図面を参照して、本発明の望ましい実施形態を詳細に説明する。しかし、下記の詳細な説明で開示される実施形態は、本発明を限定しようとする意味ではなく、当業者に本発明の開示が実施可能な形態に完全になるように発明の範疇を知らせるために提供されるものである。

【0022】

図5は、本発明によるテープパッケージの平面図である。

【0023】

図5に示すように、一般的に、テープパッケージは、ポリイミドあるいはエポキシ系樹脂のような柔軟性材質のベース基板100上に形成される。このようなベース基板100 10
上で、図5のL1の長さ内で一つのテープパッケージが形成される。このとき、ベース基板100には、テープパッケージの加工を容易にするためのスプロケットホール112が明けられている。

【0024】

図5において、A2点線により区分される領域は、一つのテープパッケージを作るために切断される領域であり、TP1及びTP2領域は、テープパッケージを組み立てた後、A2点線領域を切断する前に、テープパッケージの機能を検査するための検査パッド116が位置した領域をそれぞれ示す。

【0025】

前記図5には、中央に半導体チップ（図示せず）が搭載される空間である半導体チップ 20
搭載領域118が設けられており、複雑な形態の銅箔パターン138がベース基板100上に形成されている。このとき、駆動回路基板と連結される入力リード配線（図5のB1領域）が前記半導体チップ搭載領域118の上に位置し、ガラスパネルと連結される出力リード配線（図5のB2領域）が前記半導体チップ搭載領域118の下に位置する。前記ベース基板100上で、銅箔パターン138、入力リード配線134及び出力リード配線136は、一部を除いてソルダレジストにより覆われる。図5においてA1点線で表示された部分は、ソルダレジストが塗布される領域を示す。

【0026】

本発明では、OLB工程の進行時、出力リード配線136で主に発生するクラックや銅箔パターン138のオープン欠陥を抑制するために、配線欠陥防止手段をさらに備える。 30
これについては、図6ないし図11を参照して詳細に説明する。たとえ図5では出力リード配線136にのみ配線欠陥防止手段を設置したとしても、これは、クラック及び銅箔パターン138のオープン欠陥が発生しうる領域ならば、どこにも設置可能である。一例として、入力リード配線134にも設置が可能であり、必要ならば、ソルダレジストA1により覆われる領域の銅箔パターン138に対しても設置が可能である。

【0027】

図6は、本発明の一実施形態によるテープパッケージの出力リード配線の終端を示す平面図である。

【0028】

図6に示す例は、ソルダレジスト120により覆われずに露出された出力リード配線1 40
36の終端から拡張されたリード幅を有する配線欠陥防止手段110を構成した例である。すなわち、一般的な銅箔パターン138の幅が15ないし50 μm であれば、クラック及びパターンのオープンが頻繁に発生する領域にある拡張されたリード幅を有する配線欠陥防止手段の幅を20ないし80 μm と広く形成する。このとき、出力リード配線138で、配線欠陥防止手段110は“Y”字状に狭くなる。前記銅箔パターンは、銅及び銅合金からなる金属パターンでありうる。

【0029】

したがって、外部から引張力や曲げ力が作用するとき、既存の狭い幅を有する銅箔パターンと比較するとき、本発明による拡張されたリード幅を有する配線欠陥防止手段100 50
は、この部分Bで物理的機械的強度がさらに改善されて、クラックやパターンのオープン

の発生を抑制できる。前記配線欠陥防止手段100が形成された部分Bは、ガラスパネルの傾斜面（図3のB部分を参照）と対応する。

【0030】

図6において、A部分は、銅箔パターン138がソルダレジスト120により覆われる部分を示し、B部分は、ソルダレジスト120により覆われずに外部に露出されるが、ガラスパネルにある透明回路パターン（図3の52を参照）とは連結されていない部分を示し、C部分は、ガラスパターンの透明回路パターンと導電性を有する異方性接着剤により連結される部分をそれぞれ示す。

【0031】

図7ないし図9は、本発明の他の実施形態によるテープパッケージの出力リード配線の終端を示す平面図である。 10

【0032】

図7ないし図9を参照すれば、図6は、ソルダレジスト120により覆われる領域部分でのみ拡張されたリード幅を有する場合であったのに対して、図7は、ソルダレジスト120が覆われる領域の全体で拡張されたリード幅を有する場合である。すなわち、ソルダレジスト120により覆われる領域内で全体的に銅箔パターン138のリード幅を延長できるならば、図7のように全体的に延長して使用してもよい。

【0033】

導電性を有する異方性接着剤を使用して、テープパッケージの出力リード配線136をガラスパネルに付着するOLB工程は、熱を使用して付着がなされる。このとき、銅箔パターン138は、ベース基板100に付着された状態で上部が図10のようにソルダレジスト120により固定される。このとき、銅箔パターン138の熱膨張係数とベース基板100の熱膨張係数との差により、膨脹及び収縮が起きる程度に差がある。これにより露出された銅箔パターン（図面のB部分）にストレスが集中される。 20

【0034】

このような問題を防止するために、本発明では、図8のようにソルダレジスト120により覆われる銅箔パターン138を“S”字状に曲げた。したがって、OLB工程で熱による収縮及び膨脹が起きて、その力がA領域にある銅箔パターン138に加えられるとき、“S”字状に曲げられている銅箔パターン138は、前記力によるストレスを吸収できる。このように、ストレスを吸収できる形態を“S”字状にすることは一例であり、色々に曲げられている形状に設計できる。 30

【0035】

図9の場合は、拡張されたリード幅を有する配線欠陥防止手段110を楕円形に構成した例である。図9に示すように、銅箔パターン138の終端がガラスパターンにある透明回路パターンと1:1に整合されるサイズに形成できる条件内で、クラックやパターンのオープン問題が発生する領域Bにある拡張されたリード幅を有する配線欠陥防止手段110の形態は、線形的に大きくなるか、または曲線形に大きくなり、その他の多様な形状に変形が可能である。本実施形態では、前記銅箔パターン138の幅は、例示的な意味として使用し、その幅は多様な幅に変形できる。

【0036】

図10は、図7の斜視図であり、図11は、図10のX-X'の断面図である。 40

【0037】

図10及び図11に示すように、ベース基板100上に銅箔パターン138が付着されており、図面のC領域では、ソルダレジスト120により銅箔パターン138の上部が固定されたことを確認できる。前記銅箔パターン138で拡張されたリード幅を有する配線欠陥防止手段110は、図11のように、前記ベース基板100上で均一な厚さを有することが望ましい。

【0038】

図12は、ソルダバンプを利用して半導体チップが搭載されるCoF（Chip on Film）パッケージの断面図であり、図13は、ワイヤを通じて半導体チップが搭載さ 50

れるTCP (Tape Carrier Package) の断面図である。

【0039】

図12は、ソルダバンプ128を利用して半導体チップ130を半導体チップ搭載領域(図5の118)に搭載して、封止樹脂132で半導体チップ130を密封させて形成したCOFパッケージ150である。このとき、前記半導体チップ130にあるソルダバンプ128が連結される半導体チップ搭載領域には、ソルダバンプ128と電氣的連結のためのランドが形成されていることが望ましい。前記ランドは、電氣的な連結能力の改善及び吸着性の改善のために表面にメッキ処理されたものが適している。前記表面処理は、金、スズ及びパラジウムのうちから選択された一つの金属あるいはそれを含む合金を使用してメッキ処理できる。

10

【0040】

図13は、ワイヤ126を利用して半導体チップ130を半導体チップ搭載領域(図5の118)に接着手段124で搭載させた後、封止樹脂132で半導体チップ130とワイヤ126とを密封させたTCP151である。図12及び図13には、出力リード配線の終端に本発明による拡張されたリード幅を有する配線欠陥防止手段110がそれぞれ形成されており、図面の100はベースフィルムを、138は銅箔パターンを、120はソルダレジストをそれぞれ示す。

【0041】

本発明による拡張されたリード幅を有する配線欠陥防止手段の効果を確認するために、次のような実験を進めた。まず、テープパッケージで、出力リード配線の幅が図4のように一定なサイズを有するテープパッケージを準備した。そして、本発明のように、出力リード配線に拡張されたリード幅を有する配線欠陥防止手段が追加されたテープパッケージを準備した。次いで、ソルダレジストのある領域(図6のC)を固定させ、ガラスパネルの透明回路パターンと連結される領域(図6のA)を時計錘として、ベース基板を180°に反復的に曲げるベンディング検査を進めた。これにより、前記クラック欠陥が頻繁に発生する領域Bにストレスを集中させた。

20

【0042】

次いで、クラックが発生する程度を点検した結果、図4のように一定な出力リード配線の幅を有する場合は、平均的に40回のベンディング検査でクラックが発生し、本発明のように拡張されたリード幅を有する配線欠陥防止手段が設けられた場合は、平均的に60回のベンディング検査でクラックが発生することが確認された。これにより、本発明は、従来の技術と比較してクラックの発生頻度において、約50%の改善が起きたことを類推して解釈できる。

30

【0043】

本発明は、前記した実施形態に限定されず、当業者により多様な変形が可能であることが明白である。

【産業上の利用可能性】

【0044】

本発明は、半導体素子関連の技術分野に適用可能である。

【図面の簡単な説明】

40

【0045】

【図1】一般的なテープパッケージが使われるFPDの内部構造を説明するための斜視図である。

【図2】一般的なテープパッケージの平面図である。

【図3】テープパッケージがFPDのガラスパネルに付着されることを示す断面図である。

。

【図4】一般的なテープパッケージの出力リード配線の終端を示す平面図である。

【図5】本発明によるテープパッケージの平面図である。

【図6】本発明の一実施形態によるテープパッケージの出力リード配線の終端を示す平面図である。

50

【図 7】本発明の他の実施形態によるテープパッケージの出力リード配線の終端を示す平面図である。

【図 8】本発明の他の実施形態によるテープパッケージの出力リード配線の終端を示す平面図である。

【図 9】本発明の他の実施形態によるテープパッケージの出力リード配線の終端を示す平面図である。

【図 10】図 7 の斜視図である。

【図 11】図 10 の X-X' の断面図である。

【図 12】溶ダバンプを利用して半導体チップが搭載される C o F パッケージの断面図である。

10

【図 13】ワイヤを通じて半導体チップが搭載される T C P の断面図である。

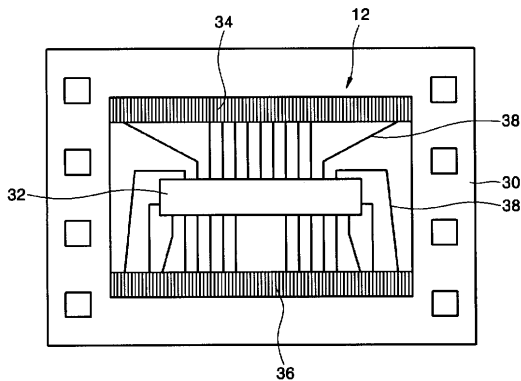
【符号の説明】

【0046】

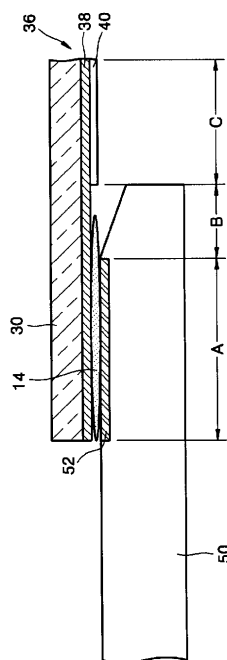
- 100 ベース基板
- 110 配線欠陥防止手段
- 120 ソルダレジスト
- 130 半導体チップ
- 134 入力リード配線
- 136 出力リード配線の終端
- 138 出力リード配線（銅箔パターン）

20

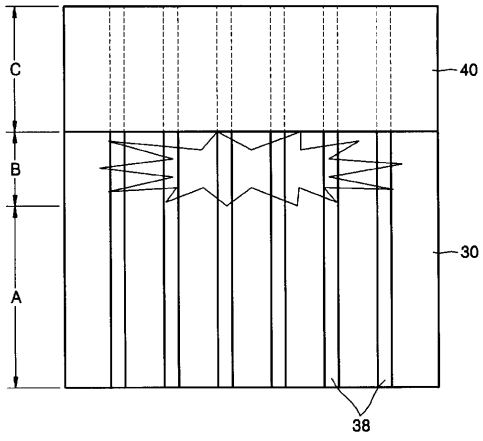
【図 2】



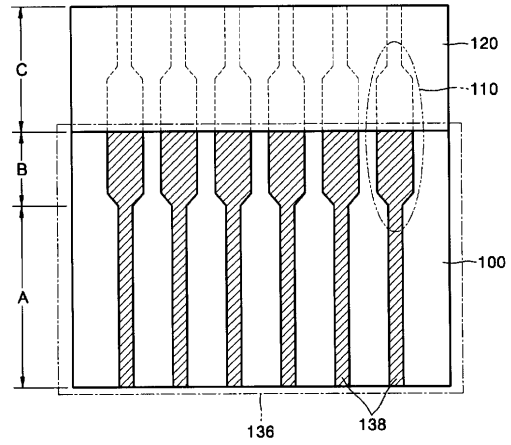
【図 3】



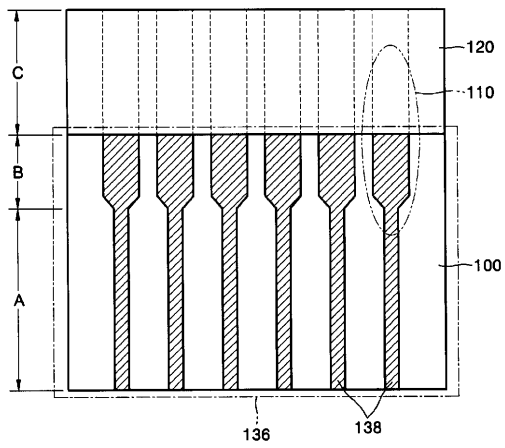
【図 4】



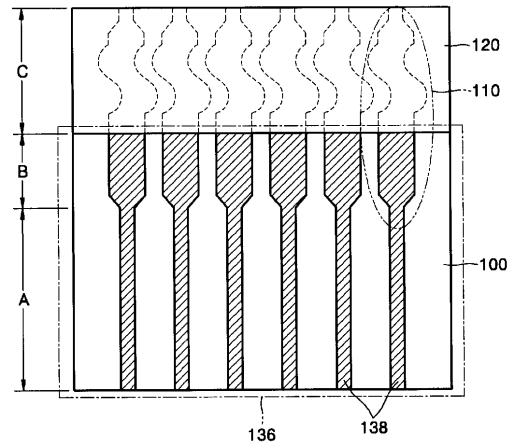
【図 6】



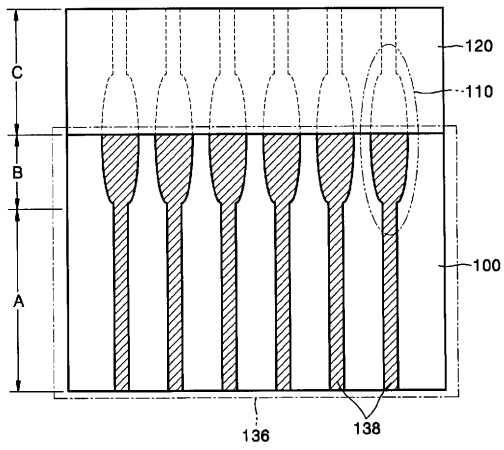
【図 7】



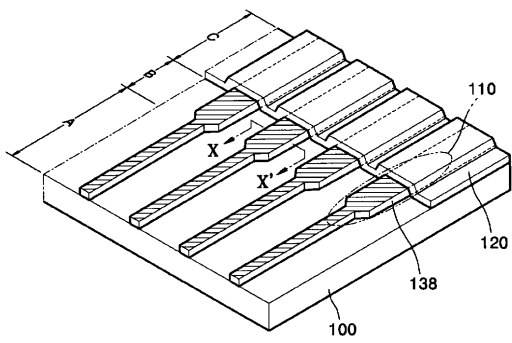
【図 8】



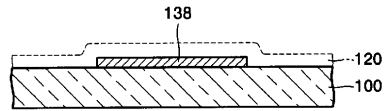
【図 9】



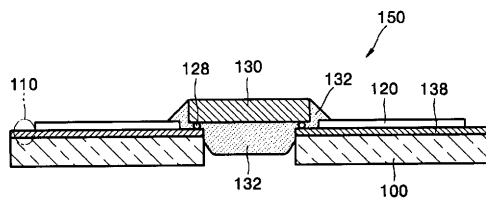
【図 10】



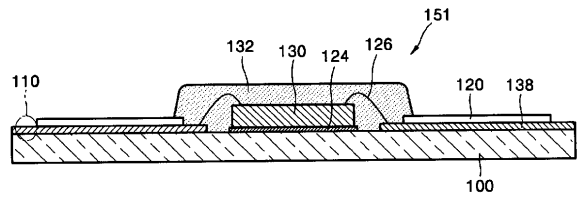
【図 11】



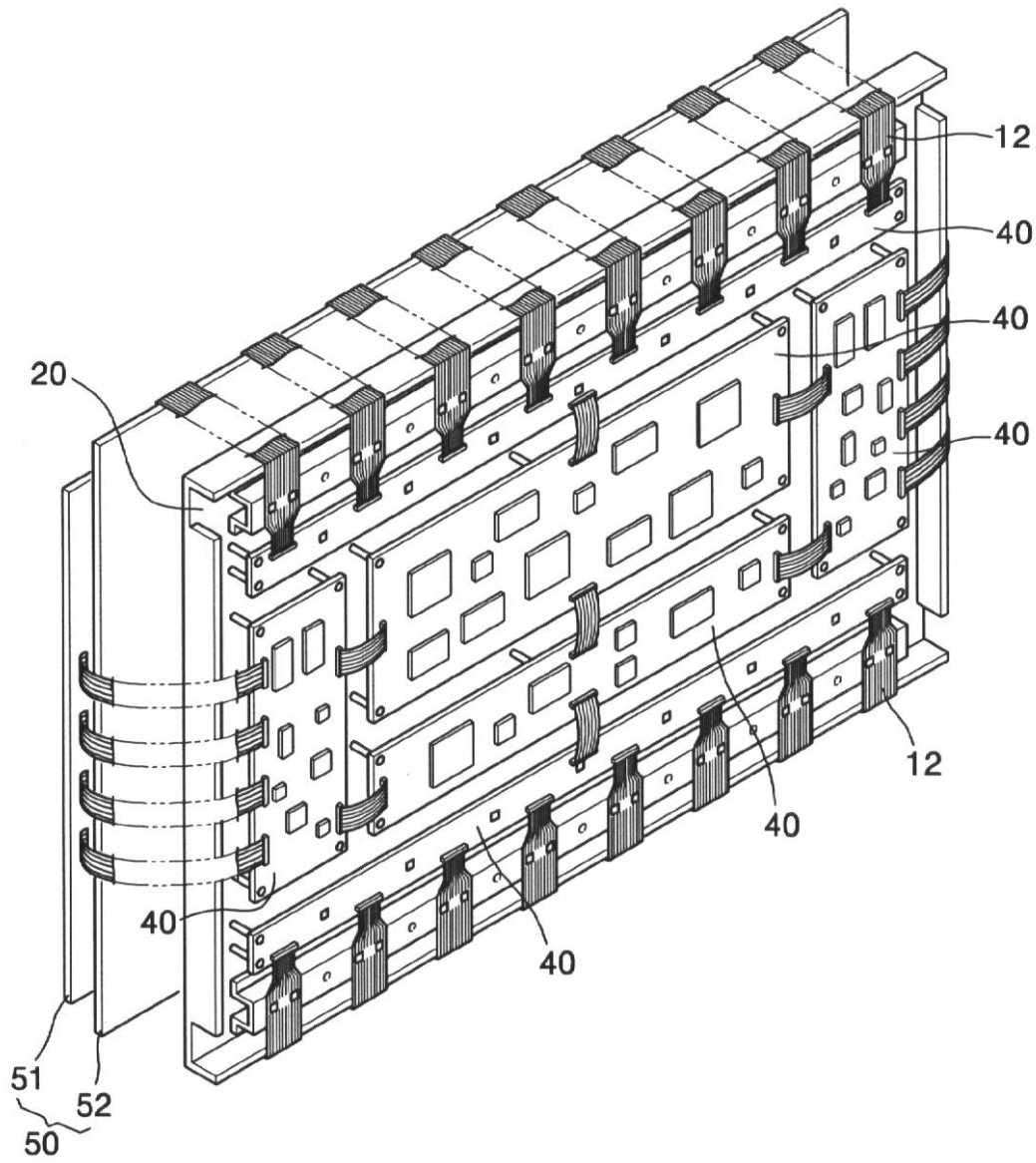
【図 12】



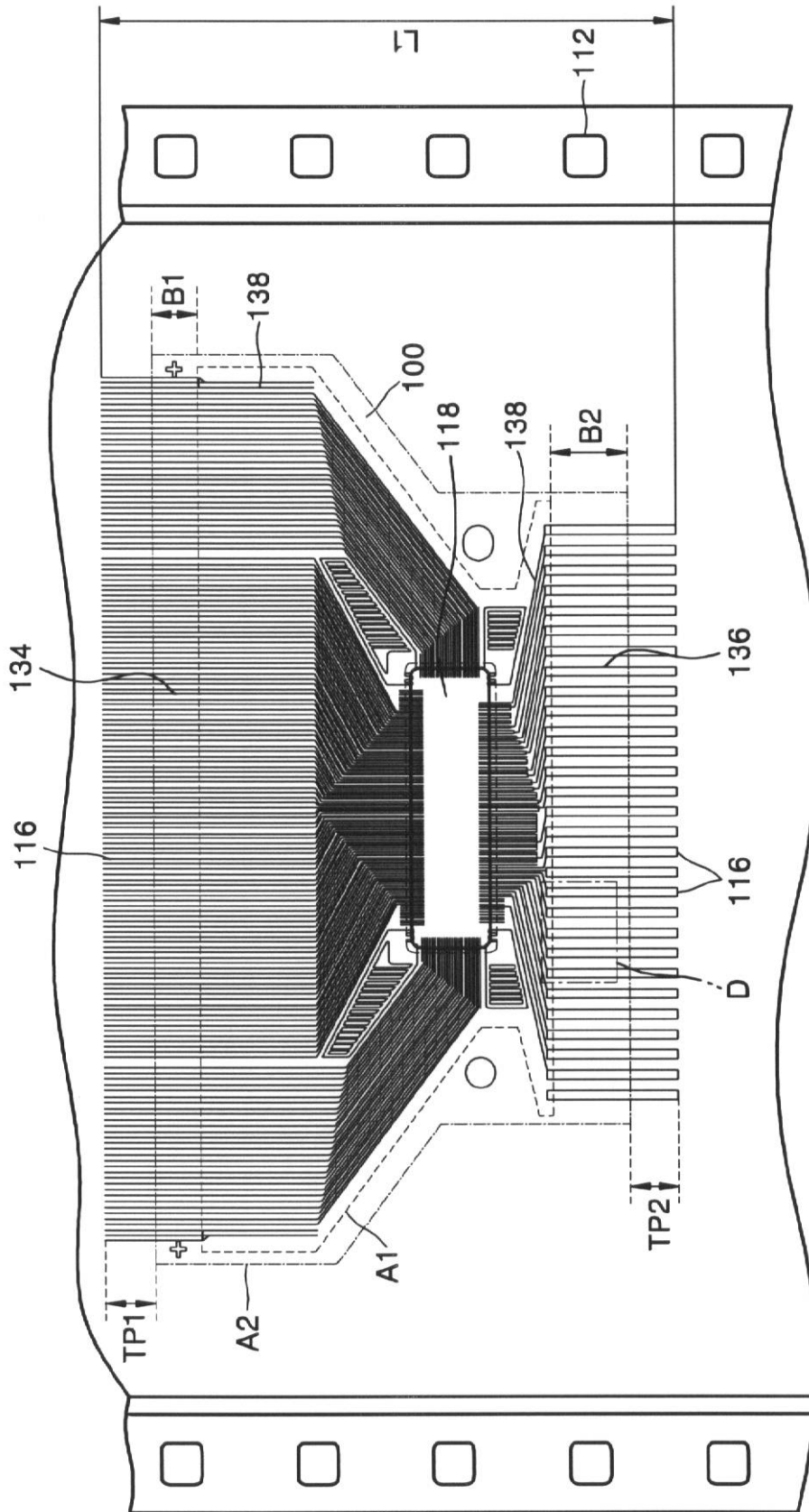
【図 13】



【図 1】



【図 5】



フロントページの続き

(72)発明者 鄭 禮貞

大韓民国京畿道水原市靈通區▲シン▼洞 1 0 9 3 番地 靈通豊林 3 次アパート 1 0 5 棟 1 4 0 4 號

(72)発明者 姜 思尹

大韓民国首爾市瑞草區蠶院洞 5 6 - 3 番地 新蠶院韓信 2 次アパート 1 0 2 棟 6 0 3 號

Fターム(参考) 5E317 AA07 BB02 BB03 BB12 CD23 CD34 GG09

5F044 MM03 MM26 MM28 MM48