(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0017501
(43) 공개일자 2018년02월21일

(51) 국제특허분류(Int. Cl.)
*H01L 27/32* (2006.01) *H01L 51/52* (2006.01)
*H01L 51/56* (2006.01)
(52) CPC특허분류
*H01L 27/3251* (2013.01)
*H01L 27/3253* (2013.01)
(21) 출원번호 10-2016-0101390
(22) 출원일자 2016년08월09일
심사청구일자 2016년08월09일

(71) 출원인
**경희대학교 산학협력단**
경기도 용인시 기흥구 덕영대로 1732 (서천동, 경희대학교 국제캠퍼스내)
(72) 발명자
**남형식**
인천광역시 연수구 독배로40번길 48, 105동 605호(옥련동, 우성1차아파트)
**서민철**
서울특별시 동대문구 경희대로 26, 푸른솔문화관 111호(회기동, 경희대학교)
(74) 대리인
**김연권**

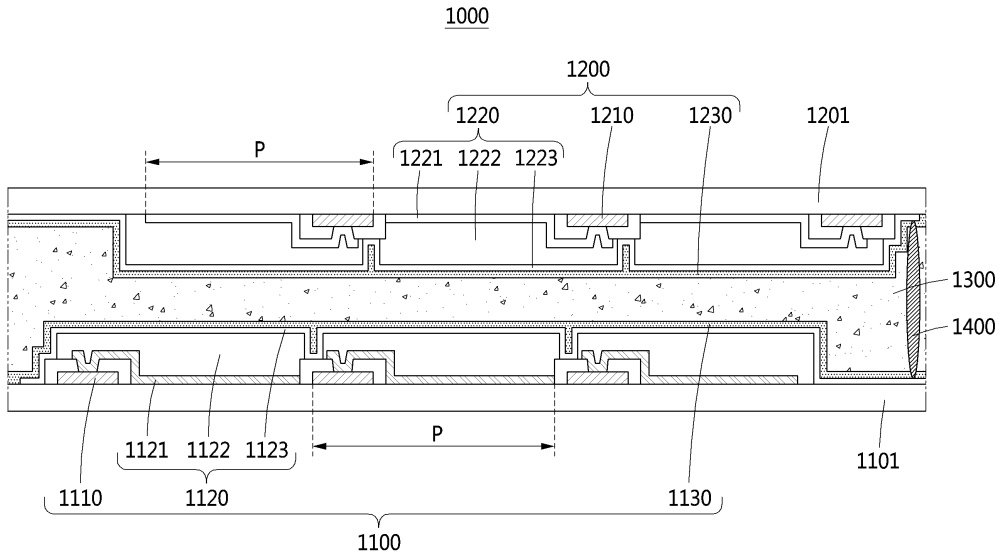
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 **3차원 유기전계발광표시소자 및 이의 제조방법**

## (57) 요 약

본 발명은 3차원 유기전계발광표시소자 및 이의 제조방법을 개시한다. 본 발명의 실시예에 따른 3차원 유기전계발광표시소자는 제1 구동 박막트랜지스터 및 제1 유기전계발광소자를 포함하고, 제1 화상을 구현하는 제1 유기전계패널; 상기 제1 화상이 투과되고, 제2 구동 박막트랜지스터 및 제2 유기전계발광소자를 포함하며, 제2 화상을 구현하는 제2 유기전계패널; 상기 제1 유기전계패널 및 상기 제2 유기전계패널을 부착시키는 부착층; 및 상기 제1 유기전계패널 및 상기 제2 유기전계패널 사이에 개재된 도전성 충진재를 포함한다.

*대 표 도* - 도1



(52) CPC특허분류
***H01L 27/3267*** (2013.01)
***H01L 51/5253*** (2013.01)
***H01L 51/56*** (2013.01)
*H01L 2251/5323* (2013.01)

# 명 세 서

## 청구범위

### 청구항 1

제1 구동 박막트랜지스터 및 제1 유기전계발광소자를 포함하고, 제1 화상을 구현하는 제1 유기전계패널;

상기 제1 화상이 투과되고, 제2 구동 박막트랜지스터 및 제2 유기전계발광소자를 포함하며, 제2 화상을 구현하는 제2 유기전계패널;

상기 제1 유기전계패널 및 상기 제2 유기전계패널을 부착시키는 부착층; 및

상기 제1 유기전계패널 및 상기 제2 유기전계패널 사이에 개재된 도전성 충진재

를 포함하는 3차원 유기전계발광표시소자.

### 청구항 2

제1항에 있어서,

상기 제1 유기전계발광소자는 제1 하부 전극, 제1 유기발광층 및 제1 상부 전극을 포함하고,

상기 제2 유기전계발광소자는 제2 하부 전극, 제2 유기발광층 및 제2 상부 전극을 포함하는 3차원 유기전계발광표시소자.

### 청구항 3

제2항에 있어서,

상기 제1 상부 전극 및 상기 제2 상부 전극은 상기 도전성 충진재와 접촉하여 전기적으로 연결되는 것을 특징으로 하는 3차원 유기전계발광표시소자.

### 청구항 4

제2항에 있어서,

상기 제1 유기발광층은 제1 적색 유기발광층, 제1 녹색 유기발광층 및 제1 청색 유기발광층을 포함하고,

상기 제2 유기발광층은 제2 적색 유기발광층, 제2 녹색 유기발광층 및 제2 청색 유기발광층을 포함하며,

상기 제1 적색 유기발광층 및 상기 제2 녹색 유기발광층은 서로 중첩되고,

상기 제1 녹색 유기발광층 및 상기 제2 적색 유기발광층은 서로 중첩되며,

상기 제1 청색 유기발광층 및 상기 제2 청색 유기발광층은 서로 중첩되는 것을 특징으로 하는 3차원 유기전계발광표시소자.

### 청구항 5

제1항에 있어서,

상기 부착층은 감압 접착제(PSA), 감압 접착제(PSA), 배리어 접착제, 배리어 테이프, 광학 투명 접착제(OCA) 및 광학 투명 수지(OCR)로 이루어진 군으로부터 선택되는 어느 하나를 포함하는 것을 특징으로 하는 3차원 유기전계발광표시소자.

**청구항 6**

제1항에 있어서,

상기 도전성 충진재는 이방성 도전 필름(ACF), 이방성 도전 페이스트(ACP), 금속 범프, 실버 페이스트, 실버 잉크, 실버 나노와이어, 골드 잉크, 구리 테이프 및 구리-아연 테이프로 이루어진 군으로부터 선택되는 어느 하나를 포함하는 것을 특징으로 하는 3차원 유기전계발광표시소자.

**청구항 7**

제1항에 있어서,

상기 제1 유기전계패널 및 상기 제2 유기전계패널은 각각 패시베이션층을 더 포함하는 것을 특징으로 하는 3차원 유기전계발광표시소자.

**청구항 8**

제1 구동 박막트랜지스터 및 제1 유기전계발광소자를 포함하고, 제1 화상을 구현하는 제1 유기전계패널;

상기 제1 화상이 투과되고, 제2 구동 박막트랜지스터 및 제2 유기전계발광소자를 포함하며, 제2 화상을 구현하는 제2 유기전계패널;

상기 제1 유기전계패널 및 상기 제2 유기전계패널을 부착시키는 부착층;

상기 제1 유기전계패널 및 상기 제2 유기전계패널 사이에 개재된 도전성 충진재; 및

상기 제1 유기전계패널 및 상기 제2 유기전계패널을 번갈아 구동시키는 구동회로

를 포함하는 3차원 유기전계발광표시소자.

**청구항 9**

제8항에 있어서,

상기 구동회로는 상기 제1 화상 및 상기 제2 화상이 동일한 화상이 되도록 구동되는 것을 특징으로 하는 3차원 유기전계발광표시소자.

**청구항 10**

제8항에 있어서,

상기 구동회로는 상기 제1 유기전계패널 및 상기 제2 유기전계패널 중 어느 하나가 구동될 경우, 구동되지 않는 다른 하나에 역전압을 가하는 것을 특징으로 하는 3차원 유기전계발광표시소자.

**청구항 11**

제8항에 있어서,

상기 구동회로는 상기 제1 화상 및 상기 제2 화상 중 어느 하나는 일반적인 디스플레이 영상이고, 다른 하나는 고정적인 디스플레이 영상이 되도록 구동되는 것을 특징으로 하는 3차원 유기전계발광표시소자.

**청구항 12**

제1 구동 박막트랜지스터 및 제1 유기전계발광소자를 포함하고, 제1 화상을 구현하는 제1 유기전계패널을 제조하는 단계;

상기 제1 화상이 투과되고, 제2 구동 박막트랜지스터 및 제2 유기전계발광소자를 포함하며, 제2 화상을 구현하는 제2 유기전계패널을 제조하는 단계; 및

상기 제1 유기전계패널 및 상기 제2 유기전계패널 사이에 도전성 충진재를 개재하고, 부착층을 이용하여 상기 제1 유기전계패널 및 상기 제2 유기전계패널을 부착시키는 단계

를 포함하는 3차원 유기전계발광표시소자의 제조방법.

## *발명의 설명*

### *기 술 분 야*

[0001] 본 발명은 3차원 유기전계발광표시소자 및 이의 제조방법에 관한 것으로, 보다 상세하게는 수명이 향상된 3차원 유기전계발광표시소자 및 이의 제조방법에 관한 것이다.

### *배 경 기 술*

[0003] 평판표시장치(Flat Panel Display device; FPD)는 경량 및 박형 등의 특성으로 인하여, 음극선관 표시장치(Cathode-ray Tube Display device)를 대체하는 표시 장치로 사용되고 있다. 이러한 평판표시장치의 대표적인 예로서 액정표시장치(Liquid Crystal Display device; LCD)와 3차원 유기전계발광표시소자(Organic Light Emitting diode Display device; OLED)가 있다.

[0004] 이 중, 3차원 유기전계발광표시소자(이하, "OLED"라 함)는 자발광소자로서, 비발광소자인 액정표시장치에 사용되는 백라이트(Back Light)를 필요로 하지 않아 경량 박형이 가능하다.

[0005] 또한, OLED는 액정표시장치에 비해 시야각 및 대비비가 우수하고, 소비전력 측면에서도 유리하며, 직류 저전압 구동이 가능하고, 응답속도가 빠르며, 내부 구성요소가 고체이기 때문에 외부충격에 강하고, 사용 온도범위도 넓은 장점을 가지고 있다. OLED는 특히, 제조공정이 단순하기 때문에 생산원가를 기존의 액정표시장치 보다 많이 절감할 수 있는 장점이 있다.

[0006] 이와 같은 OLED는 유기박막에 음극(Cathode)과 양극(Anode)을 통해 주입된 전자(Electron)와 정공(Hole)이 재결합하여 여기자를 형성하고, 형성된 여기자로부터의 에너지에 의해 특정한 파장의 빛이 발생되는 현상을 이용한 표시장치이다.

[0007] OLED는 구동 방법에 따라 수동 구동 방식(Passive matrix type)과 능동 구동 방식(Active matrix type)으로 나뉘는데, 수동 구동 방식은 신호선을 교차하면서 매트릭스 형태로 소자를 구성하는 반면, 능동 구동 방식은 화소를 온/오프(on/off)하는 스위칭 소자인 박막트랜지스터(Thin Film Transistor; TFT)가 화소영역 별로 위치하도록 한다.

[0008] 수동 구동 방식은 그 표시 영역이 음극과 양극에 의하여 단순히 매트릭스 형태의 소자로 구성되어 있어 제조가 용이하다는 장점이 있으나, 해상도, 구동 전압의 상승, 재료 수명의 저하 등의 문제로 인하여 저해상도 및 소형 디스플레이의 응용 분야로 제한된다.

[0009] 능동 구동 방식은 표시 영역이 각 화소마다 박막트랜지스터를 장착함으로써, 각 화소마다 일정한 전류를 공급함에 따라 안정적인 휘도를 나타낼 수 있다. 또한, 능동 구동 방식은 전력 소모가 적어 고해상도 및 대형 디스플레이를 구현할 수 있는 중요한 역할을 한다.

[0010] 이와 같이, 수동 구동 방식은 해상도나 소비전력, 수명 등에 많은 제한적인 요소를 가지고 있어, 고해상도나 대화면을 구현할 수 있는 능동 구동 방식의 OLED에 대한 연구가 활발히 진행되고 있다.

[0011] 일반적인 능동 구동 방식 OLED의 한 화소영역(P)은 스위칭(switching) 박막트랜지스터(STr), 구동(driving) 박막트랜지스터(DTr) 및 스토리지 캐패시터(StgC)를 포함한다.

[0012] 또한, 제1 방향으로 게이트배선(GL)이 형성되고, 이 제1 방향과 교차되는 제2 방향으로 연장하여 게이트배선(GL)과 더불어 화소영역(P)을 정의하는 데이터배선(DL)이 형성되며, 데이터배선(DL)과 이격하며 전원전압을 인가하기 위한 전원배선(PL)이 형성된다.

[0013] 각 화소영역(P)에는 게이트배선(GL)과 데이터배선(DL)이 교차하는 부분에 이들 두 배선과 연결되는 스위칭 박막트랜지스터(STr)가 형성되는데, 스위칭 박막트랜지스터(STr)는 구동 박막트랜지스터(DTr) 및 스토리지 캐패시터(StgC)와 연결되며, 구동 박막트랜지스터(DTr)는 전원배선(PL) 및 유기전계발광소자(E) 사이에 연결된다.

[0014] 즉, 유기전계발광소자(E)의 일측 단자인 제1 전극은 구동 박막트랜지스터(DTr)의 드레인 전극과 연결되고, 타측 단자인 제2 전극은 접지된다. 이때, 전원배선(PL)은 전원전압을 유기전계발광소자(E)로 전달하게 된다.

[0015] 따라서, 각각의 화소영역(P)에서, 게이트배선(GL)을 통해 신호가 인가되면 화소영역(P) 별로 스위칭 박막트랜지스터(STr)가 온(on) 되고, 데이터배선(DL)의 신호가 구동 박막트랜지스터(DTr)의 게이트 전극에 전달되어 구동 박막트랜지스터(DTr)가 온(on) 되므로 유기전계발광소자(E)를 통해 빛이 출력된다.

[0016] 한편, OLED는 독립적으로 구동 가능한 유기전계발광소자가 각각 형성된 두 개의 유기전계패널을 결합시켜 독립적인 이미지를 디스플레이 하도록 할 수도 있다.

## 선행기술문헌

### 특허문헌

[0018] (특허문헌 0001) 대한민국공개특허공보 제10-2000-0069842호(2000.11.25, 적층 유기 발광장치용 구동회로)

(특허문헌 0002) 대한민국등록특허공보 제10-1234469호(2013.02.12, 적층 ＯＬＥＤ들을 위한 중간 전극들)

## 발명의 내용

### 해결하려는 과제

[0019] 본 발명의 실시예는 유기전계발광소자가 각각 형성된 두 개의 유기전계패널을 부착하여 3차원 유기전계발광표시소자를 구현함으로써 수명을 향상시킬 수 있는 3차원 유기전계발광표시소자 및 이의 제조방법을 제공하고자 한다.

[0020] 또한, 본 발명의 실시예는 두 개의 유기전계패널의 청색 유기 발광층을 적층 구조로 구현함으로써 유기발광층의 단면적 증가를 통한 전류밀도 감소로 인해 수명을 향상시킬 수 있는 3차원 유기전계발광표시소자 및 이의 제조방법을 제공하고자 한다.

[0021] 또한, 본 발명의 실시예는 두 개의 유기전계패널 중 구동되지 않는 하나의 패널에 역전압을 가함으로써 유효 수명을 향상시킬 수 있는 3차원 유기전계발광표시소자 및 이의 제조방법을 제공하고자 한다.

[0022] 또한, 본 발명의 실시예는 두 개의 유기전계패널 중 어느 하나는 일반적인 디스플레이 영상을 구현하고, 다른 하나는 고정적인 디스플레이 영상을 구현하여 고정적인 디스플레이 영상에 의한 잔상 및 열화 문제를 최소화하여 수명을 향상시킬 수 있는 3차원 유기전계발광표시소자 및 이의 제조방법을 제공하고자 한다.

[0023] 또한, 본 발명의 실시예는 두 개의 유기전계패널을 구비함으로써 3차원 유기전계발광표시소자의 화질 열화를 보상하여 수명을 향상시킬 수 있는 3차원 유기전계발광표시소자 및 이의 제조방법을 제공하고자 한다.

### 과제의 해결 수단

[0025] 본 발명의 실시예에 따른 3차원 유기전계발광표시소자는 제1 구동 박막트랜지스터 및 제1 유기전계발광소자를 포함하고, 제1 화상을 구현하는 제1 유기전계패널; 상기 제1 화상이 투과되고, 제2 구동 박막트랜지스터 및 제2 유기전계발광소자를 포함하며, 제2 화상을 구현하는 제2 유기전계패널; 상기 제1 유기전계패널 및 상기 제2 유기전계패널을 부착시키는 부착층; 및 상기 제1 유기전계패널 및 상기 제2 유기전계패널 사이에 개재된 도전성

충진재를 포함한다.

[0026] 본 발명의 실시예에 따른 3차원 유기전계발광표시소자에 있어서, 상기 제1 유기전계발광소자는 제1 하부 전극, 제1 유기발광층 및 제1 상부 전극을 포함하고, 상기 제2 유기전계발광소자는 제2 하부 전극, 제2 유기발광층 및 제2 상부 전극을 포함할 수 있다.

[0027] 상기 제1 상부 전극 및 상기 제2 상부 전극은 상기 도전성 충진재와 접촉하여 전기적으로 연결될 수 있다.

[0028] 상기 제1 유기발광층은 제1 적색 유기발광층, 제1 녹색 유기발광층 및 제1 청색 유기발광층을 포함하고, 상기 제2 유기발광층은 제2 적색 유기발광층, 제2 녹색 유기발광층 및 제2 청색 유기발광층을 포함하며, 상기 제1 적색 유기발광층 및 상기 제2 녹색 유기발광층은 서로 중첩되고, 상기 제1 녹색 유기발광층 및 상기 제2 적색 유기발광층은 서로 중첩되며, 상기 제1 청색 유기발광층 및 상기 제2 청색 유기발광층은 서로 중첩될 수 있다.

[0029] 본 발명의 실시예에 따른 3차원 유기전계발광표시소자에 있어서, 상기 부착층은 감압 접착제(PSA), 감압 접착제(PSA), 배리어 접착제, 배리어 테이프, 광학 투명 접착제(OCA) 및 광학 투명 수지(OCR)로 이루어진 군으로부터 선택되는 어느 하나를 포함할 수 있다.

[0030] 본 발명의 실시예에 따른 3차원 유기전계발광표시소자에 있어서, 상기 도전성 충진재는 이방성 도전 필름(ACF), 이방성 도전 페이스트(ACP), 금속 범프, 실버 페이스트, 실버 잉크, 실버 나노와이어, 골드 잉크, 구리 테이프 및 구리-아연 테이프로 이루어진 군으로부터 선택되는 어느 하나를 포함할 수 있다.

[0031] 본 발명의 실시예에 따른 3차원 유기전계발광표시소자에 있어서, 상기 제1 유기전계패널 및 상기 제2 유기전계패널은 각각 패시베이션층을 더 포함할 수 있다.

[0032] 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자는 제1 구동 박막트랜지스터 및 제1 유기전계발광소자를 포함하고, 제1 화상을 구현하는 제1 유기전계패널; 상기 제1 화상이 투과되고, 제2 구동 박막트랜지스터 및 제2 유기전계발광소자를 포함하며, 제2 화상을 구현하는 제2 유기전계패널; 상기 제1 유기전계패널 및 상기 제2 유기전계패널을 부착시키는 부착층; 상기 제1 유기전계패널 및 상기 제2 유기전계패널 사이에 개재된 도전성 충진재; 및 상기 제1 유기전계패널 및 상기 제2 유기전계패널을 번갈아 구동시키는 구동회로를 포함한다.

[0033] 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자에 있어서, 상기 구동회로는 상기 제1 화상 및 상기 제2 화상이 동일한 화상이 되도록 구동될 수 있다.

[0034] 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자에 있어서, 상기 구동회로는 상기 제1 유기전계패널 및 상기 제2 유기전계패널 중 어느 하나가 구동될 경우, 구동되지 않는 다른 하나에 역전압을 가할 수 있다.

[0035] 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자에 있어서, 상기 구동회로는 상기 제1 화상 및 상기 제2 화상 중 어느 하나는 일반적인 디스플레이 영상이고, 다른 하나는 고정적인 디스플레이 영상이 되도록 구동될 수 있다.

[0036] 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 제조방법은, 제1 구동 박막트랜지스터 및 제1 유기전계발광소자를 포함하고, 제1 화상을 구현하는 제1 유기전계패널을 제조하는 단계; 상기 제1 화상이 투과되고, 제2 구동 박막트랜지스터 및 제2 유기전계발광소자를 포함하며, 제2 화상을 구현하는 제2 유기전계패널을 제조하는 단계; 및 상기 제1 유기전계패널 및 상기 제2 유기전계패널 사이에 도전성 충진재를 개재하고, 부착층을 이용하여 상기 제1 유기전계패널 및 상기 제2 유기전계패널을 부착시키는 단계를 포함한다.

## *발명의 효과*

[0038] 본 발명의 실시예에 따른 3차원 유기전계발광표시소자는 유기전계발광소자가 각각 형성된 유기전계패널 두 개를 부착하여 구현함으로써 수명을 향상시킬 수 있다.

[0039] 또한, 본 발명의 실시예에 따른 3차원 유기전계발광표시소자는 두 개의 유기전계패널의 청색 유기 발광층을 적층 구조로 구현함으로써 유기발광층의 단면적 증가를 통한 전류밀도 감소로 인해 수명을 향상시킬 수 있다.

[0040] 또한, 본 발명의 실시예에 따른 3차원 유기전계발광표시소자는 두 개의 유기전계패널 중 구동되지 않는 하나의 패널에 역전압을 가함으로써 교대 사용으로 인한 수명을 향상시킬 수 있다.

[0041] 또한, 본 발명의 실시예에 따른 3차원 유기전계발광표시소자는 두 개의 유기전계패널 중 어느 하나는 일반적인

디스플레이 영상을 구현하고, 다른 하나는 고정적인 디스플레이 영상을 구현하여 고정적인 디스플레이 영상에 의한 잔상 및 열화 문제를 최소화하여 수명을 향상시킬 수 있다.

[0042] 또한, 본 발명의 실시예에 따른 3차원 유기전계발광표시소자는 두 개의 유기전계패널을 구비함으로써 하나의 유기전계발광표시소자가 다른 하나의 유기전계발광표시소자의 화질 열화를 보상하여 수명을 향상시킬 수 있다.

## *도면의 간단한 설명*

[0044] 도 1은 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 단면도를 도시한 것이다.

도 2는 도 1의 일부를 확대 도시한 단면도를 도시한 것이다.

도 3은 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 청색 유기발광층 적층 구조를 도시한 것이다.

도 4a 및 도 4b는 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자의 독립 구동 방식을 나타낸 것이다.

도 5a 및 도 5b는 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자의 일반 및 고정 영상 구동 방식을 나타낸 것이다.

도 6은 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 제조방법의 흐름도를 도시한 것이다.

## *발명을 실시하기 위한 구체적인 내용*

[0045] 이하 첨부 도면들 및 첨부 도면들에 기재된 내용들을 참조하여 본 발명의 실시예를 상세하게 설명하지만, 본 발명이 실시예에 의해 제한되거나 한정되는 것은 아니다.

[0046] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.

[0047] 본 명세서에서 사용되는 "실시예", "예", "측면", "예시" 등은 기술된 임의의 양상(aspect) 또는 설계가 다른 양상 또는 설계들보다 양호하다거나, 이점이 있는 것으로 해석되어야 하는 것은 아니다.

[0048] 또한, '또는' 이라는 용어는 배타적 논리합 'exclusive or'이기보다는 포함적인 논리합 'inclusive or'를 의미한다. 즉, 달리 언급되지 않는 한 또는 문맥으로부터 명확하지 않는 한, 'x가 a 또는 b를 이용한다'라는 표현은 포함적인 자연 순열들(natural inclusive permutations) 중 어느 하나를 의미한다.

[0049] 또한, 본 명세서 및 청구항들에서 사용되는 단수 표현("a" 또는 "an")은, 달리 언급하지 않는 한 또는 단수 형태에 관한 것이라고 문맥으로부터 명확하지 않는 한, 일반적으로 "하나 이상"을 의미하는 것으로 해석되어야 한다.

[0050] 또한, 막, 층, 영역, 구성 요청 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 다른 부분의 바로 위에 있는 경우뿐만 아니라, 그 중간에 다른 막, 층, 영역, 구성 요소 등이 개재되어 있는 경우도 포함한다.

[0051] 이하, 첨부한 도면을 참조하여 본 발명의 실시예를 설명하기로 한다.

[0053] 도 1은 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 단면을 도시한 것이고, 도 2는 도 1의 일부를 확대 도시한 단면도를 도시한 것이다.

[0054] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 3차원 유기전계발광표시소자(1000)는 독립적으로 구동하는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200), 제1 및 제2 유기전계패널(1100, 1200) 사이에 개재되어 서로 이격된 제1 및 제2 유기전계패널(1100, 1200)을 부착시키는 부착층(1300) 및 제1 및 제2 유기전계패널(1100, 1200)을 전기적으로 연결하는 도전성 충진재(1400)를 포함한다.

[0055] 제1 유기전계패널(1100)은 제1 기판(1101), 제1 기판(1101) 상에 형성된 제1 스위칭 박막트랜지스터(미도시), 제1 구동 박막트랜지스터(1110) 및 제1 유기전계발광소자(1120)를 포함한다.

[0056] 제1 구동 박막트랜지스터(1110)는 반도체층(1111), 게이트 전극(1112), 소스 및 드레인 전극(1113, 1114)을 포함한다. 반도체층(1111)은 제1 기판(1101) 상에 형성되며, 반도체층(1111)의 중앙부는 채널을 이루는 액티브 영역(1111b)이고, 액티브 영역(1111b)의 양측면은 고농도의 불순물이 도핑된 소스 및 드레인 영역(1111a, 1111c)이다.

[0057] 게이트 절연막(1115)은 반도체층(1111) 상에 형성되고, 게이트 전극(1112)은 반도체층(1111)의 액티브 영역(1111b)에 대응하도록 게이트 절연막(1115) 상에 형성된다. 또한, 게이트 배선(미도시)은 게이트 전극(1112)이 일방향으로 연장하도록 게이트 절연막(1115) 상에 형성된다.

[0058] 제1 층간 절연막(1116)은 게이트 전극(1112) 및 게이트 배선(미도시)의 상부 전면에 형성되고, 제1 층간 절연막(1116) 및 게이트 절연막(1115)은 액티브 영역(1111b) 양측면에 위치한 소스 및 드레인 영역(1111a, 1111c)을 각각 노출시키는 제1 및 제2 반도체층 콘택홀(1117a, 1117b)을 포함한다.

[0059] 소스 및 드레인 전극(1113, 1114)은 제1 및 제2 반도체층 콘택홀(1117a, 1117b)을 포함하는 제1 층간 절연막(1116) 상에 서로 이격되어 형성되고, 제1 및 제2 반도체층 콘택홀(1117a, 1117b)을 통해 노출된 소스 및 드레인 영역(1111a, 1111c)과 각각 접촉한다.

[0060] 제2 층간 절연막(1118)은 소스 및 드레인 전극(1113, 1114) 및 제1 층간 절연막(1116) 상에 형성되고, 제2 층간 절연막(1118)은 드레인 전극(1114)을 노출시키는 드레인 콘택홀(1119)을 포함한다.

[0061] 여기서, 도면에 도시되지는 않았으나, 게이트 배선(미도시)과 교차하여 화소영역(P)을 정의하는 데이터 배선(미도시)이 형성된다. 또한, 제1 스위칭 박막트랜지스터(미도시)는 제1 구동 박막트랜지스터(1110)와 동일한 구조로, 제1 구동 박막트랜지스터(1110)와 연결되도록 형성된다.

[0062] 제1 유기전계발광소자(1120)는 제1 하부 전극(1121), 제1 유기발광층(1122) 및 제1 상부 전극(1123)을 포함하고, 제1 하부 전극(1121), 제1 유기발광층(1122) 및 제1 상부 전극(1123)은 제2 층간 절연막(1118) 상부의 실질적으로 화상을 표시하는 영역에 순차적으로 형성된다.

[0063] 제1 유기발광층(1122)은 발광물질로 이루어진 적색 유기발광층, 녹색 유기발광층 또는 청색 유기발광층 중 어느 하나를 포함할 수 있으며, 발광 효율을 높이기 위해 정공주입층(hole injection layer), 정공수송층(hole transporting layer), 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)으로 이루어진 군에서 선택된 적어도 어느 하나를 더 포함할 수도 있다.

[0064] 제1 하부 전극(1121)은 각 화소영역(P)별로 형성되는데, 각 화소영역(P) 별로 형성된 제1 하부 전극(1121)들 사이에는 뱅크(bank)(1124)가 형성된다.

[0065] 구체적으로, 뱅크(1124)는 제1 기판(1101) 상에 전체적으로 격자 구조의 매트릭스 타입으로 형성되고, 제1 하부 전극(1121)은 뱅크(1124)를 각 화소영역(P) 별 경계부로 하여 화소영역(P) 별로 분리된 구조로 형성된다. 이러한 제1 하부 전극(1121)은 각 화소영역(P)의 제1 구동 박막트랜지스터(1110)의 드레인 전극(1114)과 연결된다.

[0066] 제1 하부 전극(1121)은 애노드(anode) 전극의 역할을 하도록 일함수 값이 비교적 높은 알루미늄(Al), 알루미늄 합금, 마그네슘(Mg), 금(Au) 또는 은(Ag) 등의 금속물질로 형성되고, 제1 상부 전극(1123)은 캐소드(cathode)의 역할을 하도록 일함수 값이 낮은 금속물질로 형성된다.

[0067] 제1 상부 전극(1123)은 일함수가 낮은 금속 물질을 얇게 증착한 반투명 금속막 상에 투명한 도전성 물질이 두껍게 증착되어 형성된다. 제1 유기발광층(1122)으로부터 발광된 빛은 제1 상부 전극(1123)을 투과하여 방출되어, 제1 유기전계패널(1100)은 상부 발광 방식으로 구동된다.

[0068] 이러한 제1 유기전계패널(1100)은 선택된 색 신호에 따라 제1 하부 전극(1121)과 제1 상부 전극(1123)으로 소정의 전압이 인가되면, 제1 하부 전극(1121)으로부터 주입된 정공과 제1 상부 전극(1123)으로부터 인가된 전자가 제1 유기발광층(1122)으로 수송되어 엑시톤(exciton)을 이루고, 이러한 엑시톤이 여기상태에서 기저상태로 천이될 때 빛이 발생되어 가시광선의 형태로 방출된다.

[0069] 이때, 발광된 빛은 제1 상부 전극(1123)을 통과하여 외부로 나가게 되므로, 제1 유기전계패널(1100)은 임의의 화상을 구현하게 된다.

[0070] 실시예에 따라, 제1 유기전계패널(1100)은 제1 패시베이션층(1130)을 더 포함할 수 있다.

[0071] 제1 패시베이션층(1130)은 제1 구동 박막트랜지스터(1110) 및 제1 유기전계발광소자(1120) 상에 형성되어, 제1

구동 박막트랜지스터(1110) 및 제1 유기전계발광소자(1120)를 보호하게 된다.

[0072] 제1 패시베이션층(1130)은 적어도 어느 하나의 무기절연층, 적어도 어느 하나의 유기절연층, 또는 적어도 어느 하나의 무기절연층과 적어도 어느 하나의 유기절연층이 교대로 적층된 복수층을 포함한다.

[0073] 무기절연층은 예를 들어, 질화실리콘($SiN_x$), 산화실리콘($SiO_2$) 또는 알루미나($Al_2O_3$) 중 선택된 적어도 어느 하나를 포함할 수 있고, 유기절연층은 폴리아크릴레이트(polyacrylate), 폴리이미드(polyimide), 폴리아마이드(polyamide) 또는 벤조사이클로부텐(BCB) 중 선택된 적어도 어느 하나를 포함할 수 있다.

[0074] 제1 패시베이션층(1130)은 적어도 어느 하나의 무기절연층과 적어도 어느 하나의 유기절연층이 교대로 적층된 복수층인 것이 바람직하다. 무기절연층과 유기절연층을 교대로 적층하여 제1 패시베이션층(1130)을 형성하는 이유는, 산소침투를 방지하는 데에는 무기절연물질이 적합하고, 수분의 침투를 방지하는 데에는 유기절연물질이 적합하기 때문이다.

[0075] 따라서 제1 패시베이션층(1130)을 통해, 제1 유기전계패널(1100)은 캡슐화(encapsulation)된다.

[0076] 3차원 유기전계발광표시소자(1000)는 부착층(1300)을 사이에 두고 제1 유기전계패널(1100)과 마주보는 제2 유기전계패널(1200)이 구비되는데, 제2 유기전계패널(1200) 또한 제1 유기전계패널(1100)과 유사한 구성을 갖는다.

[0077] 제2 유기전계패널(1200)은 제2 기판(1201), 제2 기판(1201) 상에 형성된 제2 스위칭 박막트랜지스터(미도시), 제2 구동 박막트랜지스터(1210) 및 제2 유기전계발광소자(1220)를 포함한다.

[0078] 제2 구동 박막트랜지스터(1210)는 반도체층(1211), 게이트 전극(1212), 소스 및 드레인 전극(1213, 1214)을 포함한다. 반도체층(1211)은 제2 기판(1201) 상에 형성되며, 반도체층(1211)의 중앙부는 채널을 이루는 액티브 영역(1211b)이고, 액티브 영역(1211b)의 양측면은 고농도의 불순물이 도핑된 소스 및 드레인 영역(1211a, 1211c)이다.

[0079] 제1 및 제2 구동 박막트랜지스터(1110, 1210)는 도면상 반도체층(1111, 1211)이 탑 게이트(top gate) 타입을 예로서 보이고 있으나, 이의 변형예로서 보텀 게이트(bottom gate) 타입으로 형성될 수도 있다.

[0080] 게이트 절연막(1215)은 반도체층(1211) 상에 형성되고, 게이트 전극(1212)은 반도체층(1211)의 액티브 영역(1211b)에 대응하도록 게이트 절연막(1215) 상에 형성된다. 또한, 게이트 배선(미도시)은 게이트 전극(1212)이 일방향으로 연장하도록 게이트 절연막(1215) 상에 형성된다.

[0081] 제1 층간 절연막(1216)은 게이트 전극(1212) 및 게이트 배선(미도시)의 상부 전면에 형성되고, 제1 층간 절연막(1216) 및 게이트 절연막(1215)은 액티브 영역(1211b) 양측면에 위치한 소스 및 드레인 영역(1211a, 1211c)을 각각 노출시키는 제1 및 제2 반도체층 콘택홀(1217a, 1217b)을 포함한다.

[0082] 소스 및 드레인 전극(1213, 1214)은 제1 및 제2 반도체층 콘택홀(1217a, 1217b)을 포함하는 제1 층간 절연막(1216) 상에 서로 이격되어 형성되고, 제1 및 제2 반도체층 콘택홀(1217a, 1217b)을 통해 노출된 소스 및 드레인 영역(1211a, 1211c)과 각각 접촉한다.

[0083] 제2 층간 절연막(1218)은 소스 및 드레인 전극(1213, 1214) 및 제1 층간 절연막(1216) 상에 형성되고, 제2 층간 절연막(1218)은 드레인 전극(1214)을 노출시키는 드레인 콘택홀(1219)을 포함한다.

[0084] 여기서, 도면에 도시되지는 않았으나, 게이트 배선(미도시)과 교차하여 화소영역(P)을 정의하는 데이터 배선(미도시)이 형성된다. 또한, 제2 스위칭 박막트랜지스터(미도시)는 제2 구동 박막트랜지스터(1210)와 동일한 구조로, 제1 구동 박막트랜지스터(1210)와 연결되도록 형성된다.

[0085] 제2 유기전계발광소자(1220)는 제2 하부 전극(1221), 제2 유기발광층(1222) 및 제2 상부 전극(1223)을 포함하고, 제2 하부 전극(1221), 제2 유기발광층(1222) 및 제2 상부 전극(1223)은 제2 층간 절연막(1218) 상부의 실질적으로 화상을 표시하는 영역에 순차적으로 형성된다.

[0086] 제2 유기발광층(1222)은 발광물질로 이루어진 적색 유기발광층, 녹색 유기발광층 또는 청색 유기발광층 중 어느 하나를 포함할 수 있으며, 발광 효율을 높이기 위해 정공주입층(hole injection layer), 정공수송층(hole transporting layer), 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)으로 이루어진 군에서 선택된 적어도 어느 하나를 더 포함할 수도 있다.

[0087] 제2 하부 전극(1221)은 각 화소영역(P)별로 형성되는데, 각 화소영역(P) 별로 형성된 제2 하부 전극(1221)들 사이에는 뱅크(bank)(1224)가 형성된다.

[0088] 구체적으로, 뱅크(1224)는 제2 기판(1201) 상에 전체적으로 격자 구조의 매트릭스 타입으로 형성되고, 제2 하부 전극(1221)은 뱅크(1224)를 각 화소영역(P) 별 경계부로 하여 화소영역(P) 별로 분리된 구조로 형성된다. 이러한 제2 하부 전극(1221)은 각 화소영역(P)의 제2 구동 박막트랜지스터(1210)의 드레인 전극(1214)과 연결된다.

[0089] 제2 하부 전극(1221)은 애노드(anode) 전극의 역할을 하도록 일함수 값이 비교적 높은 물질로 형성되고, 제2 상부 전극(1223)은 캐소드(cathode)의 역할을 하도록 일함수 값이 낮은 금속물질로 형성된다.

[0090] 이러한 제2 유기전계패널(1200)은 선택된 색 신호에 따라 제2 하부 전극(1221)과 제2 상부 전극(1223)으로 소정의 전압이 인가되면, 제2 하부 전극(1221)으로부터 주입된 정공과 제2 상부 전극(1223)으로부터 인가된 전자가 제2 유기발광층(1222)으로 수송되어 엑시톤(exciton)을 이루고, 이러한 엑시톤이 여기상태에서 기저상태로 천이될 때 빛이 발생되어 가시광선의 형태로 방출된다.

[0091] 여기서, 제2 하부 전극(1221)은 예를 들어, 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO) 등의 투명 도전성 물질로 형성되고, 제2 상부 전극(1223)은 일함수가 낮은 금속 물질을 얇게 증착한 반투명 금속막 상에 투명한 도전성 물질이 두껍게 증착되어 형성된다. 제2 유기발광층(1222)으로부터 발광된 빛은 제2 하부 전극(1221)을 투과하여 방출된다.

[0092] 이에, 제2 유기전계패널(1200)은 제2 유기전계발광소자(1220)의 제2 유기발광층(1222)으로부터 발광된 빛이 제1 기판(1101) 및 제2 기판(1201) 모두를 향해 발광될 수 있으며, 제1 유기전계패널(1100)로부터 구현되는 화상이 제2 유기전계패널(1200)을 투과하여 화상을 구현할 수 있는 투과형(transparent) 유기전계패널이다.

[0093] 실시예에 따라, 제2 유기전계패널(1200)은 제2 패시베이션층(1230)을 더 포함할 수 있다.

[0094] 제2 패시베이션층(1230)은 제2 구동 박막트랜지스터(1210) 및 제2 유기전계발광소자(1220) 상에 형성되어, 제2 구동 박막트랜지스터(1210) 및 제2 유기전계발광소자(1220)를 보호하게 된다.

[0095] 제2 패시베이션층(1230)은 적어도 어느 하나의 무기절연층, 적어도 어느 하나의 유기절연층, 또는 적어도 어느 하나의 무기절연층과 적어도 어느 하나의 유기절연층이 교대로 적층된 복수층을 포함한다.

[0096] 무기절연층은 예를 들어, 질화실리콘($SiN_x$), 산화실리콘($SiO_2$) 또는 알루미나($Al_2O_3$) 중 선택된 적어도 어느 하나를 포함할 수 있고, 유기절연층은 폴리아크릴레이트(polyacrylate), 폴리이미드(polyimide), 폴리아마이드(polyamide) 또는 벤조사이클로부텐(BCB) 중 선택된 적어도 어느 하나를 포함할 수 있다.

[0097] 제2 패시베이션층(1230)은 적어도 어느 하나의 무기절연층과 적어도 어느 하나의 유기절연층이 교대로 적층된 복수층인 것이 바람직하다. 무기절연층과 유기절연층을 교대로 적층하여 제2 패시베이션층(1230)을 형성하는 이유는, 산소침투를 방지하는 데에는 무기절연물질이 적합하고, 수분의 침투를 방지하는 데에는 유기절연물질이 적합하기 때문이다.

[0098] 따라서 제2 패시베이션층(1230)을 통해, 제2 유기전계패널(1200)은 캡슐화(encapsulation)된다.

[0099] 부착층(1300)은 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 사이에 개재되어 서로 이격된 제1 및 제2 유기전계패널(1100, 1200)을 부착시킨다. 즉, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)은 제1 및 제2 유기전계패널(1100, 1200) 사이에 개재되는 부착층(1300)을 통해 서로 일정간격 이격되도록 부착된다.

[0100] 부착층(1300)은 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)의 소자 형성면(미도시)이 마주보도록 제1 및 제2 유기전계패널(1100, 1200)을 부착시킨다. 즉, 부착층(130)에 의해 제1 유기전계발광소자(1120)의 제1 상부 전극(1123)과 제2 유기전계발광소자(1220)의 제2 상부 전극(1223)이 마주보게 된다.

[0101] 부착층(130)은 3차원 유기전계발광표시소자(1000)의 외부양자 효율 향상을 위하여 제1 기판(1101) 및 제2 기판(1201) 보다 굴절률이 높은 접착제(점착제)로 이루어질 수 있다. 또한, 부착층(130)은 연색지수(CRI) 또는 색재현율을 높이기 위해 접착제 내부에 형광체를 더 포함할 수 있다.

[0102] 부착층(1300)은 예를 들어, 감압 접착제(pressure-sensitive adhesive, PSA), 배리어 접착제(barrier adhesive), 배리어 테이프(barrier tape), 광학 투명 접착제(optical clear adhesive, OCA) 및 광학 투명 수지(optical clear resin, OCR)로 이루어진 군으로부터 선택되는 어느 하나를 포함할 수 있다.

[0103] 실시예에 따라, 부착층(1300)이 광학 투명 접착제(OCA) 또는 광학 투명 수지(OCR)로 이루어진 경우, 광학 투명 접착제(OCA) 또는 광학 투명 수지(OCR)는 열경화 타입이거나 자외선(UV) 경화 타입일 수 있고, 광학 투명 접착제(OCA) 또는 광학 투명 수지(OCR)의 투과율은 50% 이상인 것이 바람직하다.

[0104] 부착층(1300)은 소수성 성질을 갖거나 내부에 흡습 특성을 갖는 흡습 물질을 더 포함할 수 있다. 흡습 물질은 예를 들어, 바륨 옥사이드(BaO) 또는 칼슘 옥사이드(CaO) 등이 있고, 이러한 흡습 물질을 포함할 경우, 부착층(1300) 자체가 소수성을 띠게 되어 수분 침투를 방지하거나, 흡습 특성에 의해 제1 및 제2 유기발광층(1122, 1222)과의 수분 접촉을 방지할 수 있다.

[0105] 도전성 충진재(1400)는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 사이에 개재되어 제1 및 제2 유기전계패널(1100, 1200)을 전기적으로 연결한다. 즉, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)은 제1 및 제2 유기전계패널(1100, 1200) 사이에 개재되는 도전성 충진재(1400)를 통해 서로 전기적으로 연결된다.

[0106] 구체적으로, 도전성 충진재(1400)는 제1 유기전계발광소자(1120)의 제1 상부 전극(1123) 및 유기전계발광소자(1220)의 제2 상부 전극(1223)과 접촉하여 제1 및 제2 유기전계패널(1100, 1200)을 전기적으로 연결한다.

[0107] 도전성 충진재(1400)는 이방성 도전 필름(Anisotropic Conductive Film, ACF)과 같은 고상의 도전성 필름일 수 있고, 금속 또는 카본 등의 전도성 파우더를 포함하는 이방성 도전 페이스트(Anisotropic Conductive Paste, ACP)일 수 있다.

[0108] 또한, 도전성 충진재(1400)는 금속 범프(metal bump), 실버 페이스트(silver paste), 실버 잉크(silver ink), 실버 나노와이어(silver nanowire), 골드 잉크(gold ink) 및 구리 테이프(copper tape) 또는 구리-아연 테이프(Copper-Zinc tape) 등의 도전성 테이프로 이루어진 군으로부터 선택되는 어느 하나를 포함할 수 있다.

[0109] 이하, 도 3을 참조하여 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 청색 유기발광층 적층 구조를 설명하기로 한다.

[0111] 도 3은 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 청색 유기발광층 적층 구조를 도시한 것이다.

[0112] 실시예에 따라, 3차원 유기전계발광표시소자(1000)는 제1 유기전계패널(1100)의 제1 청색 유기발광층(1122B) 및 제2 유기전계패널(1200)의 제2 청색 유기발광층(1222B)이 적층된 청색 유기발광층 적층 구조를 가질 수 있다.

[0113] 도 3을 참조하면, 본 발명의 실시예에 따른 3차원 유기전계발광표시소자(1000)는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 포함하고, 제1 및 제2 유기전계패널(1100, 1200)은 각각 제1 및 제2 유기전계발광소자(1120, 1220)을 포함한다.

[0114] 제1 유기전계발광소자(1120)는 제1 하부 전극(1121), 제1 유기발광층(1122) 및 제1 상부 전극(1123)을 포함하고, 제2 유기전계발광소자(1220)는 제2 하부 전극(1221), 제2 유기발광층(1222) 및 제2 상부 전극(1223)을 포함한다.

[0115] 제1 유기발광층(1122)은 동일 선상에 제1 적색 유기발광층(1122R), 제1 녹색 유기발광층(1122G) 및 제1 청색 유기발광층(1122B)을 포함하고, 제2 유기발광층(1222)은 제1 유기발광층(1122)과 마찬가지로, 동일 선상에 제2 적색 유기발광층(1222R), 제2 녹색 유기발광층(1222G) 및 제2 청색 유기발광층(1222B)을 포함한다.

[0116] 여기서, 제1 유기전계발광소자(1120)의 제1 적색 유기발광층(1122R)은 제2 유기전계발광소자(1220)의 제2 녹색 유기발광층(1222G)과 중첩되고, 제1 녹색 유기발광층(1122G)은 및 제2 적색 유기발광층(1222R)과 중첩되며, 제1 청색 유기발광층(1122B)는 제2 청색 유기발광층(1222B)과 중첩된다.

[0117] 구체적으로, 제1 유기발광층(1122)의 제1 청색 유기발광층(1122B) 및 제2 유기발광층(1222)의 제2 청색 유기발광층(1222B)은 서로 중첩, 즉 겹쳐지게 된다. 즉, 적색, 녹색 및 청색 유기발광층 중 청색을 가진 제1 및 제2 청색 유기발광층(1122B, 1222B) 만이 동일한 색상으로 서로 중첩되어, 청색 유기발광층 적층 구조를 구현하게 된다.

[0118] 보다 구체적으로, 청색 유기발광층 적층 구조는, 청색인 제1 및 제2 청색 유기발광층(1122B, 1222B)은 서로 중첩되되, 적색 및 녹색 유기발광층은 동일한 색상이 아닌 다른 색상의 층과 중첩되는 것을 의미한다.

[0119] 3차원 유기전계발광표시소자에 있어서, 청색 유기발광층은 일반적으로 적색 및 녹색 유기발광층에 비해 수명이 짧다는 단점이 있다. 이를 해결하기 위한 것이 청색 유기발광층 적층 구조이다.

[0120] 본 발명의 실시예에 따라, 3차원 유기전계발광표시소자(1000)를 청색 유기발광층 적층 구조로 구현할 경우, 적색 및 녹색 유기발광층은 픽셀당 그 단면적을 1.5배 증가시킬 수 있고, 청색 유기발광층은 픽셀당 그 단면적을 무려 3배까지 증가시킬 수 있다. 또한, 유기발광층의 단면적 증가를 통한 전류밀도 감소로 인해 수명을 향상시

킬 수 있다.

[0121] 구체적으로, 기존의 픽셀 구조는 적색, 녹색 및 청색 3개의 소자를 별도의 영역에 배치하는데 비해 본 발명의 실시예에 따른 청색 유기발광층 적층 구조는 공간적으로는 2개의 소자만 배치하기 때문에 각각의 소자의 단면적이 기존 픽셀 구조와 비교하여 1.5배 증가하고, 청색의 경우에는 2층으로 되어 있기 때문에 2배가 더 증가하여 3배의 증가 효과를 얻을 수 있다.

[0122] 또한, 유기전계발광표시소자의 경우, 전류밀도가 높을수록 수명이 빨리 줄어드는데, 본 발명의 실시예에 따른 청색 유기발광층 적층 구조는 같은 밝기의 출력을 단면적 증가로 인한 낮은 전류밀도로 구현할 수 있기 때문에 기존의 픽셀 구조와 비교하여 수명 향상 효과를 얻을 수 있다.

[0123] 이하, 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자를 설명하기로 한다.

[0125] 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자는 제1 유기전계패널 및 제2 유기전계패널을 번갈아 구동시키는 구동회로를 포함하는 것을 특징으로 한다.

[0126] 도 1 및 도 2를 다시 참조하면, 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자(1000)는 독립적으로 구동하는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200), 제1 및 제2 유기전계패널(1100, 1200) 사이에 개재되어 서로 이격된 제1 및 제2 유기전계패널(1100, 1200)을 부착시키는 부착층(1300), 제1 및 제2 유기전계패널(1100, 1200)을 전기적으로 연결하는 도전성 충진재(1400) 및 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 번갈아 구동시키는 구동회로(미도시)를 포함한다.

[0127] 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자(1000)의 구성요소는 전술한 본 발명의 실시예에 따른 3차원 유기전계발광표시소자와 동일한 기술적 구성요소를 포함할 수 있고, 중복되는 구성요소에 대해서는 중복 기재를 생략하기로 한다.

[0128] 구동회로(미도시)는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 번갈아 구동시킨다.

[0129] 실시예에 따라, 구동회로는 제1 유기전계패널(1100)의 제1 화상 및 제2 유기전계패널(1200)의 제2 화상이 동일한 화상이 되도록 구동될 수 있다.

[0130] 실시예에 따라, 구동회로는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 중 어느 하나가 구동될 경우, 구동되지 않는 다른 하나의 유기전계패널에 역전압을 가할 수 있다.

[0131] 실시예에 따라, 구동회로는 제1 유기전계패널(1100)의 제1 화상 및 제2 유기전계패널(1200)의 제2 화상 중 어느 하나는 일반적인 디스플레이 영상이고, 다른 하나는 고정적인 디스플레이 영상이 되도록 구동될 수 있다.

[0132] 이하, 도 4a 내지 도 5b를 참조하여 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자를 보다 상세히 설명하기로 한다.

[0134] 도 4a 및 도 4b는 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자의 독립 구동 방식을 나타낸 것이다.

[0135] 구체적으로, 도 4a는 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자(1000)에 있어서, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 중, 제1 유기전계패널(1100)이 구동되는 모습을 나타낸 것이고, 도 4b는 제2 유기전계패널(1200)이 구동되는 모습을 나타낸 것이다.

[0136] 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자(1000)는 독립적으로 구동 가능한 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 포함하고, 제1 유기전계패널(1100)은 제2 유기전계패널(1200)과는 독립적으로 제1 화상을 구현하며, 제2 유기전계패널(1200)은 제1 유기전계패널(1100)과는 독립적으로 제2 화상을 구현할 수 있다.

[0137] 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자(1000)는 구동회로(미도시)에 의해 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 번갈아 가며 구동할 수 있다. 즉, 구동회로는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 번갈아 구동시키고, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)은 구동회로에 의해 서로 번갈아 가며 구동될 수 있다.

[0138] 일례로, 홀수 번째 프레임 이미지는 제1 유기전계패널(1100)을 통해 구현하고, 짝수 번째 프레임 이미지는 제2 유기전계패널(1200)을 통해 구현하면서, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 서로 번갈아 가며 구동할 수 있다.

[0139] 실시예에 따라, 구동회로는 제1 유기전계패널(1100)의 제1 화상 및 제2 유기전계패널(1200)의 제2 화상이 동일한 화상이 되도록 구동될 수 있다. 즉, 구동회로는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 서로 번갈아 구동시키며, 동일한 화상의 제1 유기전계패널(1100)의 제1 화상 및 제2 유기전계패널(1200)의 제2 화상을 구현할 수 있다.

[0140] 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 서로 번갈아 구동하며 동일한 화상을 구현할 경우, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 중 어느 하나의 화질 열화를 다른 하나의 유기전계패널이 보상함으로써 3차원 유기전계발광표시소자(1000)의 수명을 향상시킬 수 있다.

[0141] 한편, 3차원 유기전계발광표시소자(1000)에 전류를 흘렸을 경우, 전류가 흐르는 순방향으로는 전류가 흐르지만, 역방향으로는 전류가 흐르지 않게 된다. 이때, 전류가 흐르는 것이 저지되는 역방향으로 안전 범위 내에서 가할 수 있는 최대의 전압을 역전압이라고 하며, 역전압을 가할 경우 역방향으로 약간의 전류만 흐르게 된다.

[0142] 실시예에 따라, 구동회로는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 중 어느 하나가 구동될 경우, 구동되지 않는 다른 하나의 유기전계패널에 역전압을 가할 수 있다. 즉, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 중 어느 하나가 구동될 경우, 구동되지 않는 다른 하나의 유기전계패널에는 구동회로에 의해 역전압이 가해질 수 있다.

[0143] 일례로, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 서로 번갈아 가며 구동시킬 경우, 홀수 번째 프레임 이미지는 제1 유기전계패널(1100)을 통해 구현하면서, 이때 제2 유기전계패널(1200)에는 역전압을 가할 수 있다. 또한, 짝수 번째 프레임 이미지는 제2 유기전계패널(1200)을 통해 구현하면서, 이때 제1 유기전계패널(1100)에는 역전압을 가할 수 있다.

[0144] 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 중 구동되지 않는 다른 하나의 패널에 역전압을 가할 경우, 역전압이 가해진 유기전계패널은 발광하지 않기 때문에 수명이 향상될 수 있다.

[0145] 또한, 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자(1000)는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 독립적으로 구동하여 서로 다른 화상을 구현하게 할 수 있다. 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자(1000)는 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)이 서로 다른 화상을 구현하게 함으로써, 이를 통해, 3차원 영상을 구현할 수 있다.

[0146] 구체적으로, 제2 유기전계패널(1200)은 투과형 유기전계패널로서, 제1 유기전계패널(1100)을 통해 구현되는 제1 화상은 제1 유기전계패널(1100)을 투과하여 구현되며, 제1 화상이 구현되는 동시에 제2 유기전계패널(1200)을 통해 제2 화상을 구현함으로써, 제1 화상과 제2 화상이 서로 중첩되는 3D 영상을 구현할 수 있다. 여기서, 제1 화상 및 제2 화상은 서로 다른 화상이다.

[0148] 도 5a 및 도 5b는 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자의 일반 및 고정 영상 구동 방식을 나타낸 것이다.

[0149] 구체적으로, 도 5a는 본 발명의 다른 실시예에 따른 3차원 유기전계발광표시소자(1000)에 있어서, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 중, 제2 유기전계패널(1200)이 구동되며 일반적인 디스플레이 영상을 구현하는 모습을 나타낸 것이고, 도 5b는 제1 유기전계패널(1200)이 구동되며 고정적인 디스플레이 영상을 구현하는 모습을 나타낸 것이다.

[0150] 여기서, 고정적인 디스플레이 영상은 다양하게 수시로 바뀌는 일반적인 디스플레이 영상과 달리 날짜, 시간 또는 날씨 등의 정보를 알려주기 위해 일정한 패턴으로 고정된 위치에 오랜 시간 보여지는 영상을 의미한다.

[0151] 실시예에 따라, 구동회로는 제1 유기전계패널(1100)의 제1 화상 및 제2 유기전계패널(1200)의 제2 화상 중 어느 하나는 일반적인 디스플레이 영상이고, 다른 하나는 고정적인 디스플레이 영상이 되도록 구동될 수 있다. 즉, 구동회로에 의해 제1 유기전계패널(1100)의 제1 화상 및 제2 유기전계패널(1200)의 제2 화상 중 어느 하나는 일반적인 디스플레이 영상이고, 다른 하나는 고정적인 디스플레이 영상이 구현될 수 있다.

[0152] 실시예에 따라, 고정적인 디스플레이 영상은 제1 유기전계패널(1100)을 통해 구현하고, 일반적인 디스플레이 영

상은 제2 유기전계패널(1200)을 통해 구현할 수 있다. 이러한 경우, 제2 유기전계패널(1200)은 일반적인 디스플레이 영상만을 위해 구동되므로, 제2 유기전계패널(1200)에 대한 고정적인 디스플레이 영상으로 인한 잔상 문제를 해결할 수 있다.

[0153] 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 중 어느 하나는 일반적인 디스플레이 영상을 구현하고, 다른 하나는 고정적인 디스플레이 영상을 구현할 경우, 일반적인 디스플레이 영상을 구현하는 어느 하나의 유기전계패널에 대해서는, 고정적인 디스플레이 영상으로 인한 잔상 문제를 최소화하고, 잔상에 의한 열화 현상을 개선하며, 열화 현상 개선에 의해 수명을 향상시킬 수 있다.

[0154] 이하, 도 6을 참조하여 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 제조방법을 설명하기로 한다.

[0156] 도 6은 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 제조방법의 흐름도를 도시한 것이다.

[0157] 도 6을 참조하면, 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 제조방법은 제1 유기전계패널을 제조하는 단계(S110), 제2 유기전계패널을 제조하는 단계(S120) 및 상기 제1 유기전계패널 및 상기 제2 유기전계패널을 부착시키는 단계(S130)를 포함한다.

[0158] 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 제조 방법에 있어서, 본 발명의 실시예에 따른 3차원 유기전계발광표시소자의 구성요소는 전술한 본 발명의 실시예에 따른 3차원 유기전계발광표시소자와 동일한 기술적 구성요소를 포함할 수 있고, 중복되는 구성요소에 대해서는 중복 기재를 생략하기로 한다.

[0159] 단계 S110은 제1 유기전계패널(1100)을 제조한다.

[0160] 구체적으로, 단계 S110에서, 제1 구동 박막트랜지스터(1110) 및 제1 유기전계발광소자(1120)를 포함하고, 제1 화상을 구현하는 제1 유기전계패널(1100)을 제조한다. 다음으로, 단계 S120은 제2 유기전계패널(1200)을 제조한다.

[0161] 구체적으로, 단계 S120에서, 제1 유기전계패널(1100)의 제1 화상이 투과되고, 제2 구동 박막트랜지스터(1210) 및 제2 유기전계발광소자(1220)를 포함하며, 제2 화상을 구현하는 제2 유기전계패널(1200)을 제조한다.

[0162] 실시예에 따라, 제2 유기전계패널(1200)을 먼저 제조한 후 제1 유기전계패널(1100)을 제조하는 것이 가능하고, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 동시에 제조하는 것도 가능하다.

[0163] 마지막으로, 단계 S130은 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 사이에 도전성 충진재(1400)를 개재하고, 제1 및 제2 유기전계패널(1100, 1200)을 부착시킨다.

[0164] 구체적으로, 단계 S130에서, 제1 유기전계패널(1100) 및 제2 유기전계패널(1200) 사이에 도전성 충진재(1400)를 개재한 후, 부착층(1300)을 이용하여 제1 유기전계패널(1100) 및 제2 유기전계패널(1200)을 부착시켜 3차원 유기전계발광표시소자(1000)를 제조한다.

[0166] 이상과 같이 본 발명은 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상의 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다. 그러므로, 본 발명의 범위는 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등한 것들에 의해 정해져야 한다.

## *부호의 설명*

[0168] 1000: 3차원 유기전계발광표시소자

1100: 제1 유기전계패널 1101: 제1 기판

1110: 제1 구동 박막트랜지스터 1111: 반도체층

1111a: 소스 영역 1111b: 액티브 영역

1111c: 드레인 영역 1112: 게이트 전극

1113: 소스 전극　1114: 드레인 전극

1115: 게이트 절연막　1116: 제1 층간 절연막

1117a, 1117b: 제1 및 제2 반도체층 콘택홀

1118: 제2 층간 절연막　1119: 드레인 콘택홀

1120: 제1 유기전계발광소자 1121: 제1 하부 전극

1122: 제1 유기발광층　1123: 제1 상부 전극

1124: 뱅크　1130: 제1 패시베이션층

1200: 제2 유기전계패널　1201: 제2 기판

1210: 제2 구동 박막트랜지스터 1211: 반도체층

1211a: 소스 영역　1211b: 액티브 영역

1211c: 드레인 영역　1212: 게이트 전극

1213: 소스 전극　1214: 드레인 전극

1215: 게이트 절연막　1216: 제1 층간 절연막

1217a, 1117b: 제1 및 제2 반도체층 콘택홀

1218: 제2 층간 절연막　1219: 드레인 콘택홀

1220: 제2 유기전계발광소자 1221: 제2 하부 전극

1222: 제2 유기발광층　1223: 제2 상부 전극

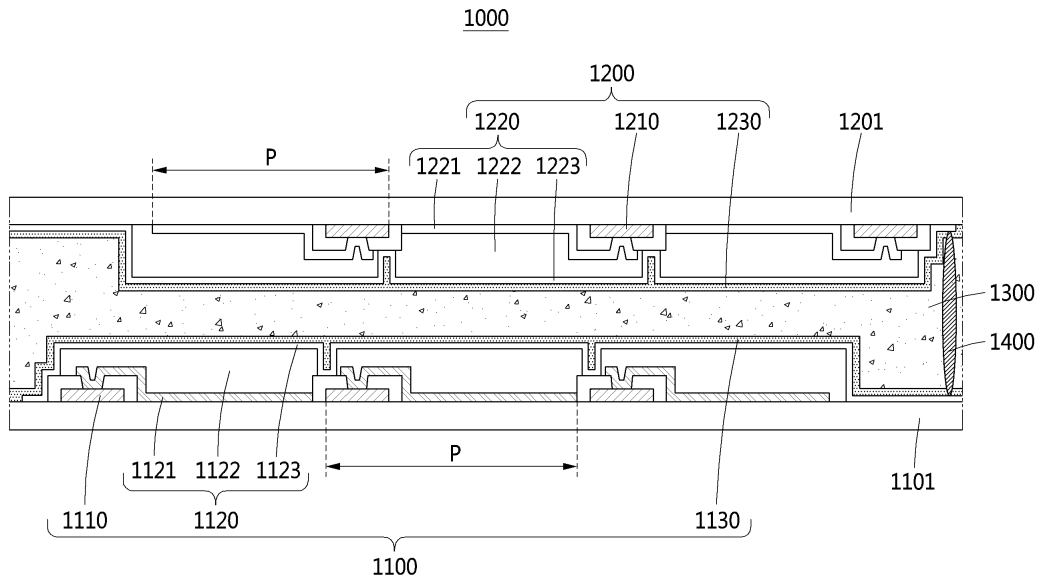
1224: 뱅크　1230: 제2 패시베이션층

1300: 부착층　1400: 도전성 충진재

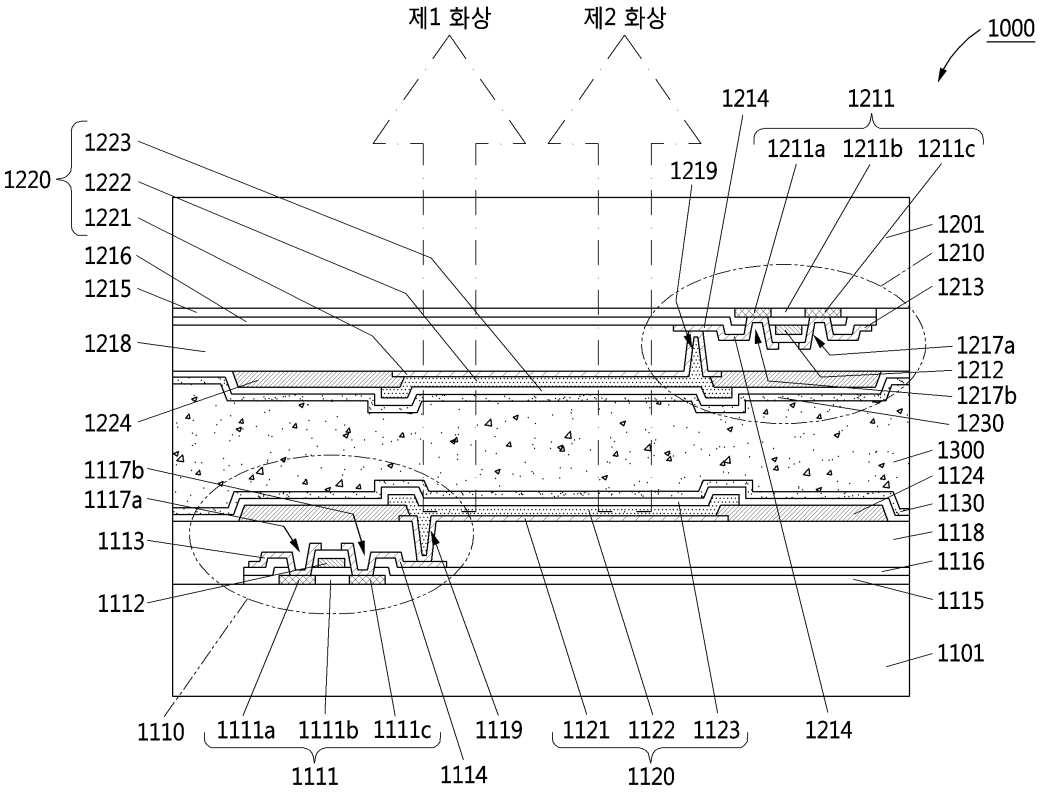
P: 화소영역

## 도면

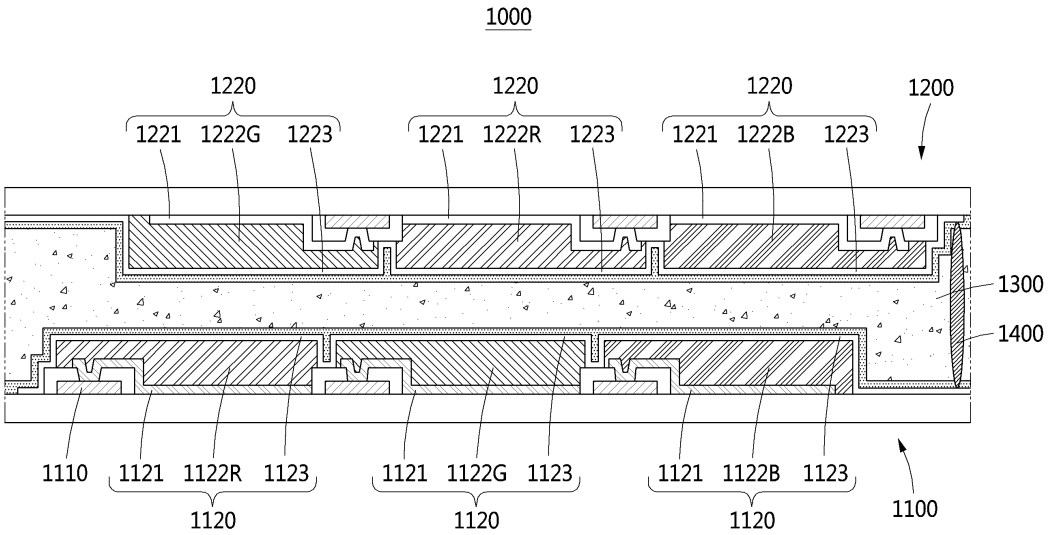
### 도면1



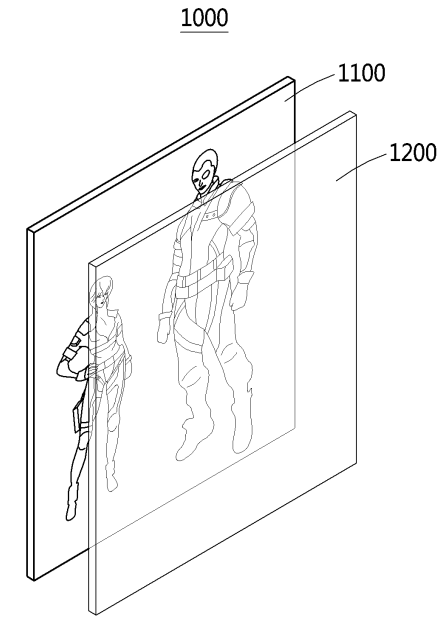
도면2


제1 화상
제2 화상
1000
1214
1211
1223
1220
1222
1221
1211a
1211b
1211c
1219
1201
1216
1210
1215
1213
1218
1217a
1212
1224
1217b
1230
1300
1117b
1124
1117a
1130
1113
1118
1116
1112
1115
1101
1110
1111a
1111b
1111c
1119
1121
1122
1123
1214
1111
1114
1120

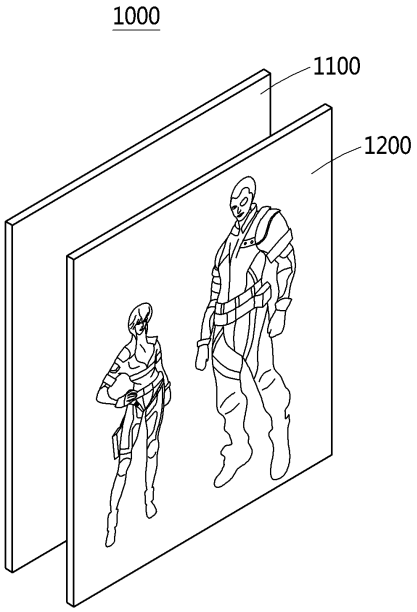
도면3


1000
1220
1220
1220
1200
1221
1222G
1223
1221
1222R
1223
1221
1222B
1223
1300
1400
1110
1121
1122R
1123
1121
1122G
1123
1121
1122B
1123
1100
1120
1120
1120

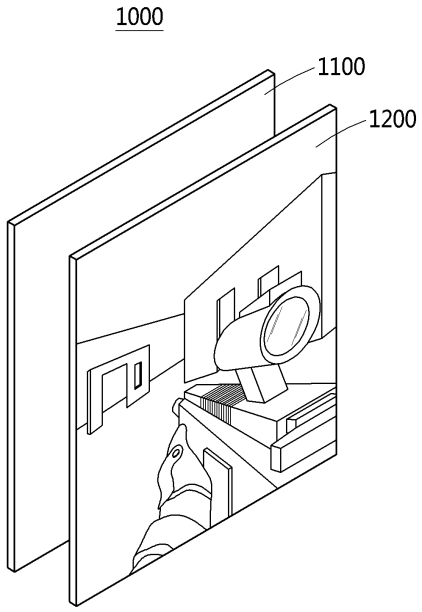
도면4a



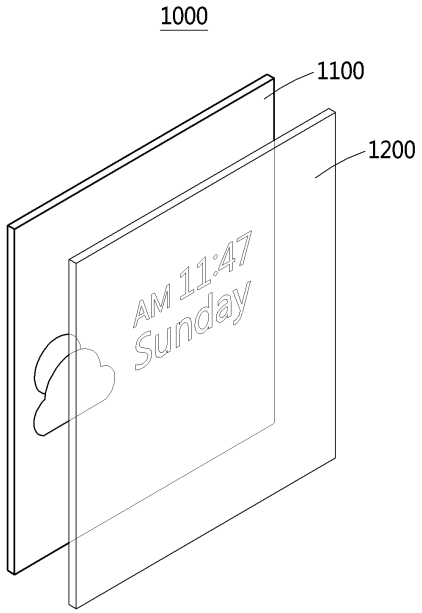

도면4b



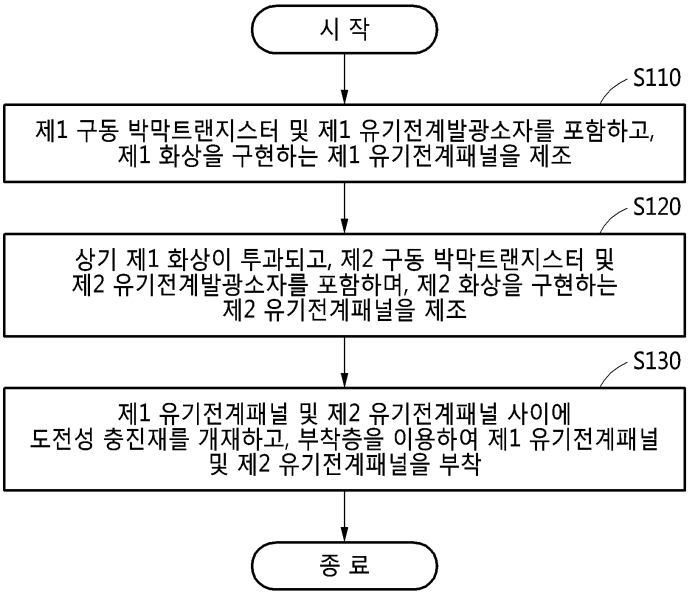
도면5a




도면5b



도면6


시 작
S110
제1 구동 박막트랜지스터 및 제1 유기전계발광소자를 포함하고, 제1 화상을 구현하는 제1 유기전계패널을 제조
S120
상기 제1 화상이 투과되고, 제2 구동 박막트랜지스터 및 제2 유기전계발광소자를 포함하며, 제2 화상을 구현하는 제2 유기전계패널을 제조
S130
제1 유기전계패널 및 제2 유기전계패널 사이에 도전성 충진재를 개재하고, 부착층을 이용하여 제1 유기전계패널 및 제2 유기전계패널을 부착
종 료