

Carte à puce de grande capacité mémoire

La présente invention a pour objet une carte à puce. Elle trouve plus particulièrement son utilisation dans le domaine des cartes bancaires, des
5 cartes de crédits téléphoniques, et des cartes d'identification telles que des cartes de sécurité sociale, et en général dans le domaine des cartes constituant une banque d'informations. Une puce, un circuit intégré d'une carte à puce, comporte principalement un microprocesseur et une mémoire. L'invention présente l'intérêt d'augmenter la capacité de la mémoire d'une
10 telle carte à puce.

Dans l'état de la technique, on connaît une carte à puce telle comportant sur un substrat plastique, la carte, et une puce. Le substrat plastique a préférentiellement une forme rectangulaire plane d'une taille normalisée. Cette carte comporte un logement dans son épaisseur. Cette
15 épaisseur est suffisante pour que la puce soit située dans ce logement. La puce est préférentiellement constituée d'un microprocesseur associé à une zone mémoire. La puce peut entrer en relation avec le monde extérieur par l'intermédiaire d'un lecteur de carte à puce. A cet effet, la puce est présentée sur une vignette, à laquelle elle est connectée, de telle sorte que la vignette
20 sert d'interface pour le lecteur de carte à puce.

La vignette couvre le logement dans lequel la puce est protégée. Une face supérieure de la vignette a préférentiellement une forme rectangulaire. La vignette comporte sur la face supérieure des zones conductrices. Les zones conductrices sont indépendantes et réparties sur la totalité de la
25 surface de cette face supérieure selon une répartition elle aussi normalisée. Une telle vignette se présente en général sous la forme d'un film isolant supportant des métallisations jouant le rôle de zones conductrices. Le film isolant comporte des puits de connexions. La répartition de ces puits de connexion est déterminée en fonction de la répartition de plots de contacts
30 situés au sommet de la puce.

La puce est montée sur une face inférieure de la vignette, de telle sorte que ses plots soient reliés aux zones conductrices de la vignette par l'intermédiaire de liaisons conductrices, passant dans ces puits de connexions. A cette fin, chacune des zones conductrices de la face
35 supérieure de la vignette comporte au moins un puits de connexion.

Les zones conductrices présentées sur la face supérieure de la vignette concernent principalement des fonctions d'alimentation, de rattachement à la masse, d'effacement de données, d'horloge, de fournitures d'une tension de programmation, de fourniture d'accès pour des entrées ou de sorties de données. Il y a également des zones conductrices qui ne sont pas, ou plus, ou pas encore, utilisées dans le fonctionnement actuel des cartes à puce.

Etant donné des contraintes dues aux normes ISO portant sur les dimensions des contacts, l'épaisseur et la souplesse de la carte, la puce est placée contre une partie centrale de la vignette. Les liaisons conductrices pour relier la puce avec chacun des puits de connexions sont disposées sur le pourtour de la puce. Des puits de connexions sont disposés dans un périmètre intérieur restreint par rapport à la surface proposée par la face inférieure de la vignette. En effet, sur un pourtour de la vignette, aucune connexion n'est réalisée, car ce pourtour sert de point d'appui sur un rebord du logement pour permettre la rétention de la vignette dans le substrat plastique.

Dans l'état de la technique, pour augmenter la capacité mémoire d'une carte à puce, on connaît une première solution dans laquelle on dispose d'un deuxième logement dans le substrat plastique de manière à y insérer une deuxième puce. Il est alors nécessaire de prévoir une seconde vignette pour servir d'interface avec un lecteur de carte à puce adapté. La carte à puce est munie alors de deux composants ayant chacun une mémoire et un microprocesseur. La mémoire globale de la carte puce est donc la somme des capacités des mémoires de chacune des deux puces. Une telle réalisation est coûteuse. Et il peut y avoir des conflits de gestion de la mémoire entre les deux composants. Il faut qu'un des composants soit asservi à l'un des microprocesseurs

Dans l'état de la technique, on connaît également une deuxième solution qui consiste à choisir une puce électronique caractérisée par une grande capacité mémoire. Or dans l'état de la technique, de telles puces sont généralement plus épaisses et surtout de dimensions plus importantes que les puces envisagées dans le domaine des cartes à puce. Malheureusement, si la puce est plus épaisse ou surtout plus grande, lorsque le substrat plastique est soumis à des contraintes de flexions,

comme il peut être le cas lors d'une utilisation normale d'une telle carte, la puce risque de subir également ces contraintes et éventuellement de se briser dans la vignette ou de se décrocher de la vignette.

Les solutions proposées dans l'état de la technique pour augmenter la
5 capacité mémoire des puces contenues sur de telles cartes à puces posent ainsi des problèmes. Dans la deuxième solution, lorsque l'on augmente la taille de la puce, alors il est d'une part nécessaire de réaliser spécifiquement une nouvelle puce. Cette étape peut être chère, surtout si la nouvelle puce doit avoir les dimensions non conventionnelles et donc faire l'objet d'une
10 production spécifique. D'autre part, l'utilisation de telles puces qui sont plus grandes en taille crée des contraintes mécaniques car lorsque la carte est légèrement pliée, les contraintes s'appliquent à la puce et celle-ci est donc fragilisée.

D'autre part, la première solution de l'état de technique pour
15 augmenter la capacité mémoire consistant à prévoir une carte munie de deux puces disposées dans deux logements distincts, pose également un problème. En effet, dans ce cas, il est alors nécessaire d'avoir un double lecteur pour pouvoir lire simultanément les deux puces de la carte. D'autre part, il ne peut pas y avoir réellement de coopération entre les deux puces.
20 Pour cela il faudrait que les deux puces soient connectées ensemble. Or, dans un système où on prévoit deux puces, il est quasiment impossible de pouvoir relier ces deux puces ensemble. En effet, le support plastique qui contient à l'heure actuelle les deux puces de ce type ne prévoit aucune connexion entre les deux puces. Hormis l'éventuelle connexion par
25 l'intermédiaire d'un double lecteur de cartes à puces. Cette solution, même si elle peut être convenable vis à vis de l'augmentation de la taille de la mémoire, n'est pas pratique car elle nécessite la mise en œuvre de deux puces comportant chacune un microprocesseur et une zone mémoire. Et d'autre part cette solution nécessite de creuser deux logements distincts
30 dans le substrat plastique.

Dans l'invention on se propose de résoudre ce problème, en proposant une carte munie d'une puce dans un logement de cette carte, telle que la puce est montée sur une vignette normalisée recouvrant le logement de la puce. La carte de l'invention est également prévue de telle sorte qu'elle
35 comporte dans le même logement que celui de la puce, un autre composant

mémoire connecté à la même vignette sur une même face inférieure, la face inférieure étant également reliée à la puce. Pour relier le composant mémoire à la puce, on prévoit sur la face inférieure de la vignette, des liaisons conductrices supplémentaires. Ces liaisons conductrices sont soit disposées sur la face inférieure de la vignette soit constituées par cette face inférieure de la vignette. Dans le cas où elles sont situées sur la face supérieure, elles sont principalement constituées par des zones conductrices de la vignette, ces zones étant éventuellement rallongées. Les zones conductrices sont normalement prévues pour être mise en contact avec des contacts d'un lecteur de cette carte à puce. Dans le cas où elles sont disposées sur la face inférieure, il s'agit plus particulièrement de liaisons conductrices flottantes établies entre les zones conductrices et des plots de la carte et du composant mémoire.

L'invention a donc pour objet une carte à puce comportant une carte, une puce montée dans un logement de la carte, et une vignette obturant le logement et sur laquelle est connectée la puce, la vignette comportant des zones conductrices sur une face supérieure, caractérisée en ce qu'elle comporte un composant mémoire disposé dans le logement sous la vignette, de telle sorte que le composant mémoire est connecté à la puce par les zones conductrices et ou des liaisons conductrices, les liaisons conductrices étant proposées d'un côté d'une face inférieure de la vignette.

L'invention sera mieux comprise à la lecture de la description qui suit et à l'examen des figures qui l'accompagnent. Celles-ci ne sont présentées qu'à titre indicatif et nullement limitatif de l'invention. Les figures montrent :

- Figure 1 : une vue schématique du dessous d'une carte à puce selon l'invention ;

- Figure 2 : une vue en coupe d'une carte à puce selon l'invention.

La figure 1 montre une vignette 1 munie d'une puce 2. La vignette 1 a une forme plane, et elle a préférentiellement une forme parallélépipédique. La vignette 1 comporte une face supérieure 3 et une face inférieure 4. La figure 1 est une vue de la vignette 1 depuis la face inférieure 4. Des caractéristiques de la face supérieure 3 sont signalées en pointillés. La puce 2 est montée sur la face inférieure 4. La face inférieure 4 comporte un périmètre 5 à l'intérieur duquel des composants électroniques peuvent être

montés sur la vignette 1. Notamment la puce 2 est disposée à l'intérieur du périmètre 5.

Sur la face supérieure 3, la vignette 1 comporte des zones conductrices 10. Dans un exemple préféré, la totalité d'une surface de la face supérieure 3 est découpée en zones conductrices telles que 6. Sur la figure 1, la face supérieure 3 comporte huit zones conductrices 6 indépendantes les unes des autres. Une zone conductrice 6 est formée par une fine lame métallique. Les lames métalliques des zones conductrices 6 ne sont pas en contact les unes avec les autres. Les zones conductrices 6 sont
10 préférentiellement disposées dans un même plan. En effet, chacune de ces zones conductrices 6 est destinée à être mise en contact avec des contacts correspondants d'un lecteur de carte à puce. Généralement la disposition, les tailles respectives des zones conductrices 6 sont réalisées selon une norme.

15 Dans l'exemple présenté figure 1, la face supérieure 3 comporte des zones conductrices 6 dont les fonctions sont définies par rapport aux fonctions d'un lecteur de carte à puce connecté avec ces zones. La vignette 1 a uniquement un rôle d'interface de communication entre un tel lecteur de carte à puce et la puce 2. Une première zone conductrice 7, nommée VCC, a
20 préférentiellement pour fonction de recevoir une alimentation électrique. Une deuxième zone conductrice 8, nommé GND, est destiné à être reliée à une masse. Par ailleurs, une troisième zone conductrice 9, nommée RST, est destinée à autoriser un effacement des informations contenues dans la puce 2. Une quatrième zone conductrice 10, désignée CLK, est destinée à
25 recevoir une fonction horloge. Une cinquième zone conductrice 11, identifiée I/O, sert principalement comme entrée et sortie de données vis-à-vis de la puce 2.

Dans la configuration prévue de la vignette selon l'invention, celle-ci comporte également une zone conductrice 12 nommée SCK et une zone
30 conductrice 13 nommée SDA. Ces zones conductrices 12 et 13 n'ont pas, ou n'ont plus, d'utilité propre vis-à-vis d'un lecteur de carte à puce. Aucun courant électrique n'est donc véhiculé par ces zones conductrices par le biais d'un tel lecteur. Néanmoins, leur caractéristique conductrice est quand même mise en œuvre dans l'invention.

Pour garantir un fonctionnement correct de la puce 2, celle-ci est connectée à chacune des zones conductrices « utiles » de la face supérieure 3. Ainsi la puce 2 comporte des plots individuels à connecter avec chacune de ces zones conductrices « utiles ».

5 Dans une première variante, la vignette 1 comporte un substrat isolant, de telle sorte que les zones conductrices sont disposées sur la face supérieure 3 et la puce est fixée sur la face inférieure 4. Par exemple, le substrat isolant peut être réalisé en plastique. Pour relier les zones conductrices « utiles » avec la puce 2, notamment avec les zones
10 conductrices 7, 8, 9, 10, et 11, le substrat isolant comporte des puits de connexion tels que 14. Un puits tel que 14 est réalisé dans l'épaisseur du substrat isolant. Un puits de connexion 14 correspond à un trou dans le substrat isolant qui est situé sous une zone conductrice et permet ainsi d'accéder à un point 15 de la zone conductrice concernée. Ensuite, par
15 l'intermédiaire d'une liaison conductrice 16, le point 15 de par exemple la zone conductrice 10 est connecté avec un plot d'entrée 17 de la puce 2. On parle également de « wire bonding » pour ce type de liaison conductrice. Il s'agit en particulier d'un fil électrique. Ce fil électrique peut éventuellement être entouré d'une gaine isolante de manière à éviter d'éventuels court-
20 circuit. Ce même type de connexion est réalisé pour connecter la puce 2 avec chacune des zones conductrices telles que 6.

Un contrainte de ce type de connexion réside dans le fait que les puits tels que 14 et les liaisons conductrices telles que 16 doivent être disposés à l'intérieur du périmètre 5. En effet, une portion de la face inférieure 4 à
25 l'extérieure du périmètre 5 est préférentiellement appuyée contre un décrochement 18 d'une carte 19 dans lequel on dispose la vignette 1 munie de sa puce 2. Préférentiellement, la carte 19 comporte un logement 20 pour recevoir la vignette 1 et pour protéger la puce 2 montée sur la face inférieure 4 de cette vignette 1.

30 Dans une seconde variante, la vignette 1 ne comporte pas de substrat isolant. Alors, dans un premier cas, la puce 2 comporte une embase isolante et est collée sous plusieurs zones conductrices telles que 6. La connexion entre les zones conductrices telles que 6 et des plots d'entrée tels que 17 de la puce 2 est alors garantie par des liaisons conductrices telles que 16. Dans
35 un deuxième cas, la puce 2 a des dimensions telles qu'elle peut être collée

entièrement sous une seule zone conductrice telle que 6. Dans ce cas, la puce 2 est préférentiellement connectée sous la zone conductrice 8 de masse. Généralement, dans ce cas, des surfaces respectives des différentes zones conductrices ne sont pas identiques. En l'occurrence, la zone conductrice 8 de masse a une superficie beaucoup plus importante.

La puce 2 comporte préférentiellement un microprocesseur et une mémoire, non représentés. Une capacité mémoire d'une puce telle que 2 est réduite dans la mesure où la puce 2 est de taille réduite pour pouvoir être logée dans le logement 20 de la carte 19. En effet, la carte 19 a une épaisseur faible, de l'ordre de quelques dixièmes de millimètre. Pour accroître la capacité mémoire de la puce 2, dans l'invention, on munit la face inférieure 4 de la vignette 1 d'un composant mémoire 21. Le composant mémoire 21 est relié à la puce 2. Il est géré par le microprocesseur de la puce 2. Dans l'invention, on prévoit plusieurs modalités possibles de connexion du composant mémoire 21 avec la puce 2.

Dans la première variante, on relie le composant mémoire 21 à la puce 2 par l'intermédiaire d'une liaison conductrice 23 reliée à un point 22 appartenant à une piste conductrice 24. La piste conductrice 24 est reliée à un puits de connexion 25, tel que ce puits de connexion 25 est connecté par l'intermédiaire d'une liaison conductrice 26 à un plot d'entrée tel que 17 de la puce 2. Or, le puits de connexion 25 est disposé sous la zone conductrice d'alimentation 7. Ainsi la puce 2 est connectée avec la zone d'alimentation 7, de même que le composant mémoire 21 est connecté avec cette zone d'alimentation 7. Dans cet exemple, le composant mémoire 21 est de plus connecté à la puce 2.

En effet, pour être fonctionnel, le composant mémoire 21 doit obligatoirement être sous tension pour pouvoir communiquer avec la puce 2. Il est donc également relié à la zone conductrice 8 de masse. Pour cela, le composant mémoire 21 est relié par une liaison conductrice indépendante à un puits de connexion situé en vis-à-vis de la zone conductrice 8 de masse.

Par ailleurs, pour communiquer avec la puce 2, le composant mémoire 21 comporte, dans un premier exemple, un plot d'entrée et un plot de sortie. Cependant, l'ensemble des données entrées et sorties échangées entre la puce 2 et le composant mémoire 21 peuvent être véhiculées sur une même connexion. Par exemple, pour relier la puce 2 et le composant mémoire 21,

on prévoit une liaison conductrice 27 reliant un port série 26 de la puce 2 avec un puits de connexion 28, tel que le puits 28 est disposé sous une zone conductrice non utilisée, par exemple, la zone 13. Ainsi la puce 2 est connectée avec la zone 13. Par ailleurs, le composant mémoire 21 est relié
5 par une liaison conductrice 29 à cette même zone 13, en passant par le même puits de connexion 28. Alors, le composant mémoire 21 est relié à la puce 2, et des échanges de données, de commande et d'adressage peuvent être véhiculés.

On peut également prévoir que la zone conductrice 13 comporte un
10 deuxième puits de connexion 30, tel que le composant mémoire 21 est relié à cette zone conductrice 13 par l'intermédiaire de ce deuxième puits 30. Etant donné que les puits de connexions 28 et 30 sont reliés à la même zone conductrice 13, ils sont au même potentiel. Donc le composant mémoire 21 est relié à la puce 2 en utilisant la fonction conductrice fournie par la zone
15 conductrice 13. Cela peut être réalisé dans la mesure où cette zone conductrice 13 n'est pas utilisée lors d'une lecture par un lecteur de carte à puce. En effet, sinon il y aurait des interférences entre les informations échangées entre la puce 2 et le composant mémoire 21 et les informations envoyées par le lecteur de la carte. Cette solution présente l'avantage qu'il
20 n'est plus nécessaire de prévoir des liaisons conductrices de très longue distance. Les risques de rupture ou de court-circuit entre les différentes liaisons est ainsi diminué.

Dans la seconde variante, le composant mémoire est soit connecté exclusivement sous une seule zone conductrice, soit comporte une embase
25 isolante pour pouvoir être collé sous plusieurs zones conductrices adjacentes. Dans ces deux cas, les connexions pour alimenter d'une part le composant mémoire, et d'autre part asservir celui-ci à la puce 2 sont réalisées par des liaisons conductrices reliant le composant mémoire respectivement avec les zones conductrices et respectivement avec des
30 plots d'entrée et de sortie de données de la puce 2.

Le périmètre 5 est défini par rapport à une bordure extérieure 31 de la vignette 1. En effet, si on agrandit une surface totale de la vignette 31, alors la surface à l'intérieur du périmètre 5 est également agrandie. Ainsi, dans un tel cas, on peut disposer un deuxième composant mémoire 32 sur la face
35 inférieure 4 et le connecter également à la puce 2. Dans ce cas, des liaisons

conductrices directes entre la puce 2 et ce deuxième composant mémoire 32 sont plus difficiles, et donc on utilise préférentiellement les connexions fournies par l'intermédiaire des zones conductrices non utilisées.

Les figures 1 et 2 sont montrées dans un exemple comportant deux
5 composants mémoires. Dans un premier cas, la puce 2 peut atteindre la taille maximale de 6 mm X 5 mm et être reliée à un unique composant mémoire de taille maximale 6 mm X 4 mm. D'autre part dans le cas où il y a deux composants mémoires, on peut prévoir une puce 2 de taille maximale 6 mm X 4,4 mm et chacun des deux composants mémoires ayant chacun une taille
10 maximale de 5 mm X 2 mm. Dans une disposition préférée, les deux composants mémoire sont disposés parallèlement l'un à l'autre, et parallèlement à un côté de la puce 2. On peut prévoir également que la puce de l'invention dispose de plusieurs composants mémoire dans la mesure où il y a encore suffisamment de place sous la vignette 1, à l'intérieure du
15 périmètre 5 pour disposer ces composants électroniques.

Les composants mémoire connectés avec la puce 2 sont par exemple des mémoires de type flash ou de type EEPROM. La capacité mémoire de tels composants est de l'ordre de 500 Kilo-octets.

REVENDICATIONS

1 – Carte à puce comportant une carte (19), une puce (2) montée dans un logement (20) de la carte, et une vignette (1) obturant le logement et sur laquelle est connectée la puce, la vignette comportant des zones conductrices (6-13) sur une face supérieure (3), caractérisée en ce qu'elle comporte un autre composant mémoire (21) disposé dans le logement sous la vignette, de telle sorte que le composant mémoire est connecté à la puce par les zones conductrices et ou des liaisons conductrices (23, 24, 27, 29), les liaisons conductrices étant proposées d'un côté d'une face inférieure (4) de la vignette.

2 – Carte à puce selon la revendication 1 caractérisée en ce que la vignette comporte des zones conductrices distinctes sur la face supérieure, telle que la puce est reliée au composant mémoire par l'intermédiaire de l'une (13) de ces zones, ladite zone pouvant ne pas être utilisée lors d'une lecture de la puce.

3 – Carte à puce selon l'une des revendications 1 à 2 caractérisée en ce que la vignette comporte un substrat isolant et des puits de connexion (14, 22, 25, 28, 30) au travers de ce substrat pour connecter les liaisons conductrices avec les zones conductrices

4 – Carte à puce selon la revendication 3 caractérisée en ce qu'une même zone conductrice (13) de la face supérieure comporte plusieurs puits de connexion (28, 30).

5 – Carte à puce selon l'une des revendications 1 à 4 caractérisée en ce que la puce et ou le composant mémoire comportent une embase isolante pour être collés sous plusieurs zones conductrices de la vignette, et sont reliés par des liaisons conductrices aux différentes zones conductrices.

6 – Carte à puce selon l'une des revendications 1 à 5 caractérisée en ce que la puce et ou le composant sont collés sous une seule zone conductrice de la vignette, et sont reliés par des liaisons conductrices avec les autres zones conductrices de la vignette.

7 – Carte à puce selon l'une des revendications 1 à 6 caractérisée en ce que les zones conductrices de la face supérieure sont allongées et augmente une superficie de la vignette.

11

8 – Carte à puce selon l'une des revendications 1 à 7 caractérisée en ce qu'elle comporte deux autres composants mémoire (21, 32) indépendants connectés avec la puce.

- 5 9 – Carte à puce selon l'une des revendications 1 à 8 caractérisée en ce qu'une puce a une taille maximale de 6 mm x 5 mm, et qu'elle est reliée à un composant mémoire de taille maximale 6 mm x 4 mm.

10 – Carte à puce selon l'une des revendications 1 à 9 caractérisée en ce qu'une puce a une taille de 6 mm x 4,4 mm, et qu'elle est reliée à deux composants mémoire chacun de taille 5 mm x 2 mm.

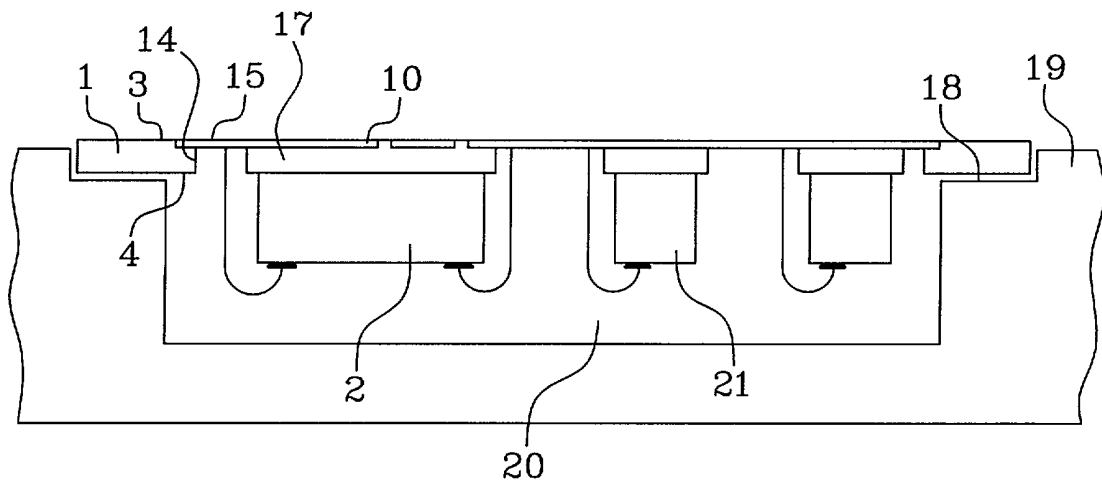
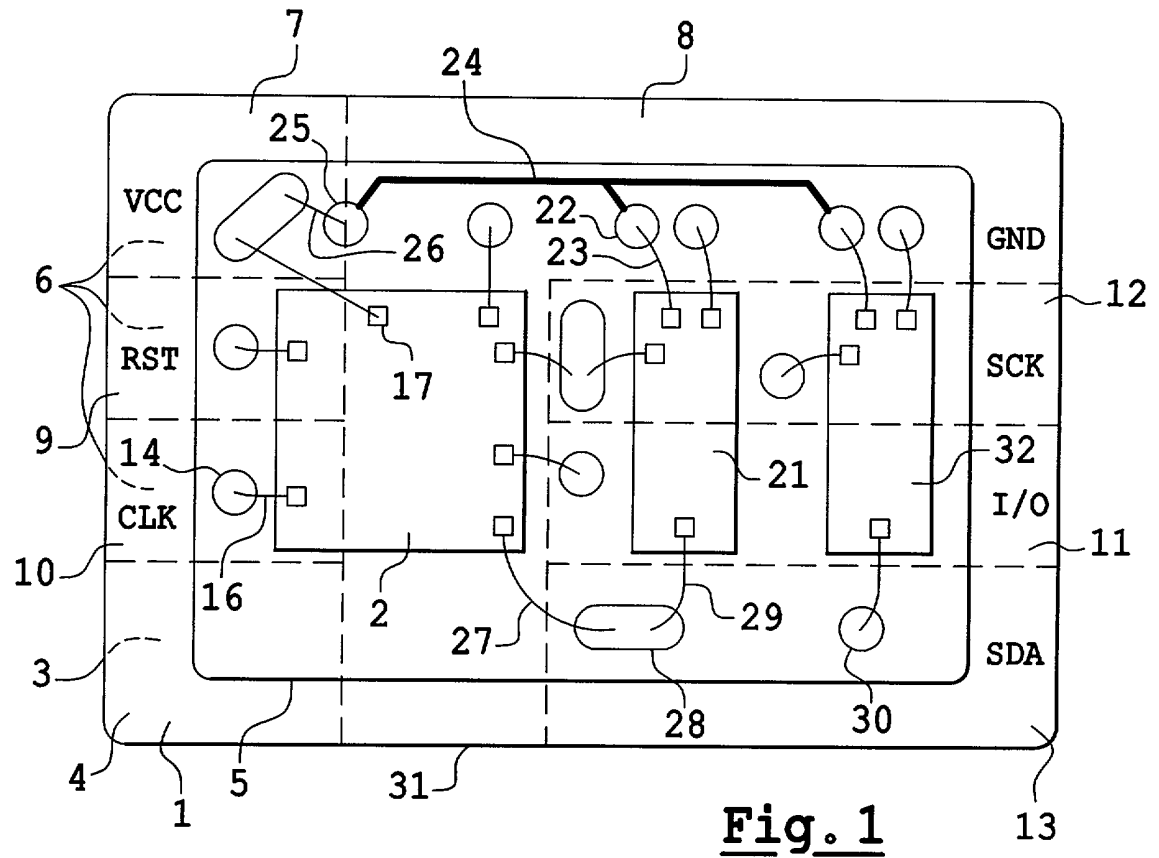


Fig. 2

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	DE 197 35 170 A (SIEMENS AG) 10 septembre 1998 (1998-09-10)	1,3	G06K19/077 H01L23/52 B42D15/10
A	* colonne 3, ligne 6 - ligne 66; figures 1,2 *	6	
X	DE 44 16 583 C (ANGEWANDTE DIGITAL ELEKTRONIK) 7 décembre 1995 (1995-12-07) * le document en entier *	1,2,8	
			DOMAINES TECHNIQUES RECHERCHÉS (Int.CL.7)
			G06K
Date d'achèvement de la recherche		Examineur	
20 novembre 2000		Chiarizia, S	
CATÉGORIE DES DOCUMENTS CITÉS X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant			