(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0088665
(43) 공개일자 2025년06월17일

(51) 국제특허분류(Int. Cl.)
H01L 21/687 (2006.01) *H01L 21/67* (2006.01)
H05B 3/28 (2006.01)
(52) CPC특허분류
H01L 21/68785 (2013.01)
H01L 21/67103 (2013.01)
(21) 출원번호 10-2025-7019192(분할)
(22) 출원일자(국제) 2022년08월10일
심사청구일자 없음
(62) 원출원 특허 10-2023-7008049
원출원일자(국제) 2022년08월10일
심사청구일자 2023년03월07일
(85) 번역문제출일자 2025년06월10일
(86) 국제출원번호 PCT/JP2022/030570
(87) 국제공개번호 WO 2024/034054
국제공개일자 2024년02월15일

(71) 출원인
엔지케이 인슐레이터 엘티디
일본 아이치켄 나고야시 미즈호쿠 스다쵸 2-56 (467-8530)
(72) 발명자
스기모토 히로야
일본 4678530 아이치켄 나고야시 미즈호쿠 스다쵸 2-56 엔지케이 인슐레이터 엘티디 나이
이시카와 마사키
일본 4678530 아이치켄 나고야시 미즈호쿠 스다쵸 2-56 엔지케이 인슐레이터 엘티디 나이
(74) 대리인
김태홍, 김진희

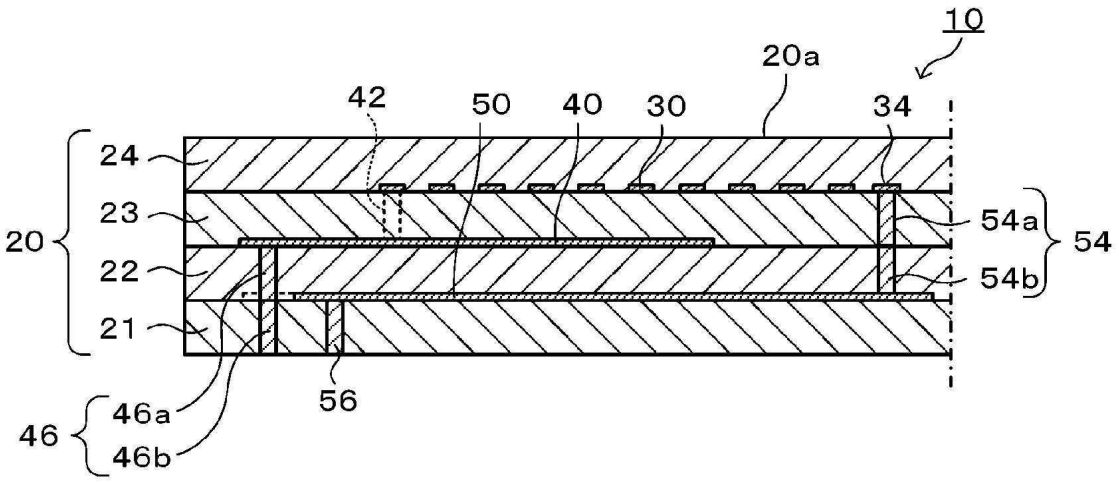
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 **웨이퍼 배치대**

(57) 요 약

웨이퍼 배치대(10)는, 웨이퍼 배치면(20a)을 갖는 세라믹 기재(20)와, 세라믹 기재(20)에 매설된 히터 전극(30)과, 히터 전극(30)과는 별도의 층에 형성된 평면형상의 상측 점퍼층(40)과, 상측 점퍼층(40)과 히터 전극(30)의 일단부를 접속하는 내부 비아(42)와, 상측 점퍼층(40)에 접속된 급전 비아(46)를 구비한다. 상측 점퍼층(40)에서의 내부 비아(42)와 급전 비아(46)의 중심간 거리는 50 ㎜ 이상이다.

대 표 도 - 도2



(52) CPC특허분류
H01L 21/68757 (2013.01)
H05B 3/283 (2013.01)
H05B 2203/005 (2013.01)

명 세 서

청구범위

청구항 1

웨이퍼 배치대에 있어서,

웨이퍼 배치면을 갖는 세라믹 기재와,

상기 세라믹 기재에 매설된 저항 발열체와,

상기 저항 발열체와는 별도의 층에 형성된 평면형상의 점퍼층과,

상기 점퍼층과 상기 저항 발열체의 일단부를 접속하는 내부 비아와,

상기 점퍼층에 접속된 급전 비아

를 구비하고,

상기 저항 발열체는, 상기 웨이퍼 배치면과 평행한 면에 형성된 복수의 존의 각각에 대응하여 형성되고,

상기 점퍼층은 상기 저항 발열체의 각각에 대응하여 형성되고,

상기 점퍼층의 각각에서의 상기 내부 비아와 상기 급전 비아의 중심간 거리는 50 ㎜ 이상이고,

상기 저항 발열체의 타단부는 상기 저항 발열체와는 별도의 층에 상기 점퍼층과는 별도로 형성된 평면형상의 다른 점퍼층에 접속되는 것인 웨이퍼 배치대.

청구항 2

제1항에 있어서,

상기 점퍼층의 각각에 있어서 상기 내부 비아와 상기 급전 비아 사이에는 상기 내부 비아와 상기 급전 비아의 최단 루트를 차단하는 고저항 영역이 설치되어 있는 것인 웨이퍼 배치대.

청구항 3

제2항에 있어서,

상기 고저항 영역은 상기 점퍼층에 형성된 슬릿인 것인 웨이퍼 배치대.

청구항 4

제2항 또는 제3항에 있어서,

상기 고저항 영역은, 상기 내부 비아의 외형과 상기 급전 비아의 외형의 각각에 접하는 2개의 접선과 교차하도록 설치되어 있는 것인 웨이퍼 배치대.

청구항 5

제2항 또는 제3항에 있어서,

상기 고저항 영역은, 상기 내부 비아 및 상기 급전 비아 중의 한쪽을 중심으로하는 원호형의 영역인 것인 웨이퍼 배치대.

발명의 설명

기 술 분 야

[0001] 본 발명은 웨이퍼 배치대에 관한 것이다.

배 경 기 술

[0002] 종래 내주측 저항 발열체와 외주측 저항 발열체가 세라믹 기체의 동일한 평면에 존재하고 있는 세라믹 히터가 알려져 있다. 예컨대, 특허문헌 1 에는, 이러한 세라믹 히터에 있어서, 외주측 저항 발열체의 일단은, 세라믹 기체의 별도의 평면에 설치되어 내주측 저항 발열체와 입체 교차하는 제1 도전면을 통해 한쌍의 외주측 급전 단자의 한쪽에 접속되고, 외주측 저항 발열체의 타단은, 세라믹 기체의 별도의 평면에 설치되어 내주측 저항 발열체와 입체 교차하는 제2 도전면을 통해 한쌍의 외주측 급전 단자의 다른쪽에 접속된 것이 개시되어 있다. 제1 및 제2 도전면은 평면형상의 점퍼층이다.

선행기술문헌

특허문헌

[0003] (특허문헌 0001) 특허문헌 1 : 일본특허공개 제2015-18704호 공보

발명의 내용

해결하려는 과제

[0004] 그러나, 제1 도전면 중 외주측 저항 발열체의 일단이 접속된 접속부와 외주측 급전 단자가 접속된 접속부의 거리가 가까우면, 양쪽 접속부 사이의 최단 루트 및 그 근방의 전류 밀도가 높아져, 국소적으로 발열하는 경우가 있었다. 이 점은 제2 도전면도 동일하다. 이러한 국소적인 발열은, 웨이퍼의 온도 제어에 악영향을 미치기 때문에 바람직하지 않다.

[0005] 본 발명은 이러한 과제를 해결하기 위해 이루어진 것으로, 점퍼층의 국소적인 발열을 억제하는 것을 주요 목적으로 한다.

과제의 해결 수단

[0006] [1] 본 발명의 웨이퍼 배치대는,

[0007] 웨이퍼 배치면을 갖는 세라믹 기재와,

[0008] 상기 세라믹 기재에 매설된 저항 발열체와,

[0009] 상기 저항 발열체와는 별도의 층에 형성된 평면형상의 점퍼층과,

[0010] 상기 점퍼층과 상기 저항 발열체의 일단부를 접속하는 내부 비아와,

[0011] 상기 점퍼층에 접속된 급전 비아

[0012] 를 구비하고,

[0013] 상기 점퍼층에서의 상기 내부 비아와 상기 급전 비아의 중심간 거리는 50 ㎜ 이상이다.

[0014] 이 웨이퍼 배치대는, 점퍼층에서의 내부 비아와 급전 비아의 중심간 거리는 50 ㎜ 이상이다. 이 경우, 전류는 내부 비아와 급전 비아의 최단 루트 외에 그 최단 루트의 양측에서 비교적 크게 만곡한 루트로도 흐르기 때문에, 최단 루트나 그 근방의 전류 밀도가 높아지는 것을 억제할 수 있다. 또한, 중심간 거리가 비교적 길기 때문에 발열이 분산되기 쉽다.

[0015] [2] 전술한 웨이퍼 배치대(상기 [1]에 기재된 웨이퍼 배치대)는, 상기 점퍼층에 있어서 상기 내부 비아와 상기 급전 비아 사이에는 상기 내부 비아와 상기 급전 비아의 최단 루트를 차단하는 고저항 영역이 설치되어 있어도 좋다. 고저항 영역이 설치되어 있는 경우에는, 전류는 고저항 영역 이외의 영역을 흐르기 때문에, 내부 비아와 급전 비아의 최단 루트나 그 근방의 전류 밀도가 높아지는 것을 억제할 수 있다.

[0016] [3] 전술한 웨이퍼 배치대(상기 [2]에 기재된 웨이퍼 배치대)에 있어서, 상기 고저항 영역은 상기 점퍼층에 형성된 슬릿이어도 좋다. 이렇게 하면, 전류는 슬릿을 흐를 수 없기 때문에, 내부 비아와 급전 비아의 최단 루트 및 그 근방의 전류 밀도가 높아지는 것을 억제하기 쉬워진다.

[0017] [4] 전술한 웨이퍼 배치대(상기 [2] 또는 [3]에 기재된 웨이퍼 배치대)에 있어서, 상기 고저항 영역은, 상기 내부 비아의 외형과 상기 급전 비아의 외형의 각각에 접하는 2개의 접선과 교차하도록 설치되어 있어도 좋다. 이러한 2개의 접선으로 둘러싸인 영역은 비교적 전류가 흐르기 쉬워 발열하기 쉽지만, 여기서는, 2개의 접선과 교차하도록 고저항 영역이 설치되어 있기 때문에, 국소적인 발열을 억제하기 쉬워진다.

[0018] [5] 전술한 웨이퍼 배치대(상기 [2]~[4]의 어느 하나에 기재된 웨이퍼 배치대)에 있어서, 상기 고저항 영역은, 상기 내부 비아 및 상기 급전 비아 중의 한쪽을 중심으로 하는 원호형의 영역이어도 좋다. 이렇게 하면, 전류는 원호형의 영역을 피하여 크게 우회하여 흐르게 되므로, 국소적인 발열을 억제하기 쉬워진다.

[0019] [6] 전술한 웨이퍼 배치대(상기 [1]~[5]의 어느 하나에 기재된 웨이퍼 배치대)에 있어서, 상기 저항 발열체는 상기 세라믹 기재의 존마다 설치되어 있어도 좋고, 상기 점퍼층은 상기 세라믹 기재 내에 다단으로 형성되어 있어도 좋다.

도면의 간단한 설명

[0020] 도 1은 웨이퍼 배치대(10)의 평면도.

도 2는 도 1의 A-A 단면도.

도 3은 웨이퍼 배치대(10)를 제3 세라믹층(23)의 상면으로 절단했을 때의 절단면을 위로부터 본 단면도.

도 4는 웨이퍼 배치대(10)를 제2 세라믹층(22)의 상면으로 절단했을 때의 절단면을 위로부터 본 단면도.

도 5는 웨이퍼 배치대(10)를 제1 세라믹층(21)의 상면으로 절단했을 때의 절단면을 위로부터 본 단면도.

도 6은 급전부끼리의 중심간 거리(X)와 세라믹 기재의 표면 온도의 관계를 나타내는 그래프.

도 7은 내부 비아(42)와 급전 비아(46)의 사이를 흐르는 전류의 모식도.

도 8은 웨이퍼 배치대(10)의 제조 공정도.

도 9는 슬릿(40a)을 구비한 상측 점퍼층(40)의 평면도.

도 10은 슬릿(40a) 및 그 주변의 평면도.

도 11은 슬릿(40b) 및 그 주변의 평면도.

도 12는 슬릿(40c) 및 그 주변의 평면도.

발명을 실시하기 위한 구체적인 내용

[0021] 본 발명이 적합한 실시형태를, 도면을 참조하면서 이하에 설명한다. 도 1은 웨이퍼 배치대(10)의 평면도, 도 2는 도 1의 A-A 단면도, 도 3~도 5는 웨이퍼 배치대(10)를 수평 방향에 절단했을 때의 절단면을 위로부터 본 단면도이다. 이하의 설명에서, 상하, 좌우, 전후를 이용하는 경우가 있지만, 상하, 좌우, 전후는 상대적인 위치 관계에 불과하다.

[0022] 웨이퍼 배치대(10)는, 세라믹 기재(20)에, 히터 전극(30), 상측 점퍼층(40) 및 하측 점퍼층(50)이 매설된 것이다.

[0023] 세라믹 기재(20)는, 세라믹제의 원판이며, 웨이퍼를 배치하기 위한 웨이퍼 배치면(20a)을 상면에 갖는다. 세라믹으로는, 예컨대 알루미나나 질화알루미늄 등을 들 수 있다. 세라믹 기재(20)는 다층 구조체이며, 본 실시형태에서는, 도 2에 도시하는 바와 같이, 하측으로부터 상측을 향해 제1~제4 세라믹층(21~24)이 적층된 것이다.

[0024] 히터 전극(30)은 제3 세라믹층(23)의 상면에 설치되어 있다. 히터 전극(30)은 존마다 설치되어 있다. 존은, 제3 세라믹층(23)을 평면시했을 때의 원형상을 복수(본 실시형태에서는 4개)의 부채형으로 분할한 것이다. 히터 전극(30)은, 부채형의 존 전체에 걸쳐 저항 발열체를 외주단(32)으로부터 중심단(34)까지 끊기지 않게 한번에 배선한 것이다. 히터 전극(30)은, 금속과 세라믹의 혼합 재료로 형성되어 있다. 금속으로는, 예컨대 Ru, W, Mo 등을 들 수 있지만, 세라믹 기재(20)와 열팽창 계수가 가까운 것이 바람직하다. 세라믹으로는, 세라믹 기재(20)와 동일한 재료를 이용한다. 히터 전극(30)은 이러한 혼합 재료로 형성되어 있기 때문에, 히터 전극(30)과 세라믹 기재(20)의 열팽창차에 의해 양자간에 크랙이 발생하는 것 등을 방지할 수 있다.

[0025] 상측 점퍼층(40)은, 평면형상이며, 제2 세라믹층(22)의 상면에 형성되어 있다. 상측 점퍼층(40)은, 4개의 히터

전극(30)의 각각에 대응하여 부채형으로 형성되어 있다. 상측 점퍼층(40)은, 대응하는 히터 전극(30)의 외주단(32)과 도전성의 내부 비아(42)를 통해 접속되어 있다. 내부 비아(42)는, 제3 세라믹층(23)을 상하 방향으로 관통하고 있다. 내부 비아(42)의 상단은 히터 전극(30)의 외주단(32)에 접속되고, 내부 비아(42)의 하단은 상측 점퍼층(40)에 접속되어 있다. 상측 점퍼층(40)에는 도전성의 급전 비아(46)의 상단이 접속되어 있다. 급전 비아(46)는, 상측 기둥형 부재(46a)와 하측 기둥형 부재(46b)를 상하 방향으로 연결한 것이다. 상측 기둥형 부재(46a)는 제2 세라믹층(22)을 상하 방향으로 관통하고, 하측 기둥형 부재(46b)는 제1 세라믹층(21)을 상하 방향으로 관통하고 있다. 급전 비아(46)의 하단은 세라믹 기재(20)의 하면에 노출되어 있다. 내부 비아(42) 및 급전 비아(46)는, 예컨대 히터 전극(30)과 동일한 재료로 형성되어 있어도 좋다. 상측 점퍼층(40)에서의 내부 비아(42)와 급전 비아(46)의 중심간 거리(L1)는 50 ㎜ 이상이다.

[0026] 하측 점퍼층(50)은, 평면형상이며, 제1 세라믹층(21)의 상면에 형성되어 있다. 하측 점퍼층(50)은, 4개의 히터 전극(30)의 각각에 대응하여 부채형으로 형성되어 있다. 하측 점퍼층(50)은, 대응하는 히터 전극(30)의 중심단(34)과 도전성의 내부 비아(54)를 통해 접속되어 있다. 내부 비아(54)는 제2 및 제3 세라믹층(22, 23)을 상하 방향으로 관통하고 있다. 내부 비아(54)는 상측 기둥형 부재(54a)와 하측 기둥형 부재(54b)를 상하 방향으로 연결한 것이다. 상측 기둥형 부재(54a)는 제3 세라믹층(23)을 상하 방향으로 관통하고, 하측 기둥형 부재(54b)는 제2 세라믹층(22)을 상하 방향으로 관통하고 있다. 내부 비아(54)의 상단은 히터 전극(30)의 중심단(34)에 접속되고, 내부 비아(54)의 하단은 하측 점퍼층(50)에 접속되어 있다. 하측 점퍼층(50)에는 도전성의 급전 비아(56)의 상단이 접속되어 있다. 급전 비아(56)는 제1 세라믹층(21)을 상하 방향으로 관통하고 있다. 급전 비아(56)의 하단은 세라믹 기재(20)의 하면에 노출되어 있다. 하측 점퍼층(50)에는 급전 비아(46)와 접촉하지 않도록 절결(58)이 형성되어 있다. 내부 비아(54) 및 급전 비아(56)는, 예컨대 히터 전극(30)과 동일한 재료로 형성되어 있어도 좋다. 하측 점퍼층(50)에서의 내부 비아(54)와 급전 비아(56)의 중심간 거리(L2)는 50 ㎜ 이상이다.

[0027] 중심간 거리(L1, L2)를 설정함에 있어서, 직경 300 ㎜, 두께 4.3 ㎜의 세라믹 기재에, 직경 295 ㎜, 두께 0.01 ㎜의 원판 전극(점퍼층에 상당)을 매설한 것을 모델로 이용했다. 원판 전극의 매설 위치는, 세라믹 기재의 이면으로부터 1.1 ㎜로 했다. 원형 전극의 이면의 중심 위치에 직경 1 ㎜, 두께 0.1 ㎜의 제1 급전부를 배치하고, 중심 위치로부터 반경 방향으로 거리(중심간 거리) X ㎜ 이격된 위치에 직경 1 ㎜, 두께 0.1 ㎜의 제2 급전부를 배치했다. 원판 전극의 체적 저항율은 2.5×10^{-5} Ωcm, 제1 및 제2 급전부의 체적 저항율도 2.5×10^{-5} Ωcm로 했다. 그리고, 세라믹 기재의 이면의 온도를 10℃로 유지한 상태에서, 제1 급전부와 제2 급전부 사이에 직류 전류를 흘렸을 때의 급전부끼리의 중심간 거리(X)와 세라믹 기재의 표면 온도의 관계를 구했다. 전류는 10A, 15A, 20A로 했다. 그 결과를 도 6의 그래프에 나타낸다. 그래프로부터 알 수 있는 바와 같이, 모든 전류치에 있어서, 중심간 거리(X)가 50 ㎜ 이상일 때에 세라믹 기재의 표면 온도가 수속되어 안정되었다. 이 결과를 감안하여, 본 실시형태에서는 중심간 거리(L1, L2)를 50 ㎜ 이상으로 했다.

[0028] 도 7a에 도시하는 바와 같이, 상측 점퍼층(40)에서의 내부 비아(42)와 급전 비아(46)의 중심간 거리(L1)가 50 ㎜ 이상인 경우에는, 전류는 그 최단 루트 외에 그 최단 루트의 양측에서 비교적 크게 만곡한 루트로도 흐르기 때문에, 최단 루트나 그 근방의 전류 밀도가 높아지는 것을 억제할 수 있다. 또한, 중심간 거리(L1)가 길기 때문에 발열이 분산되기 쉽다. 이것에 대하여, 도 7b에 도시하는 바와 같이, 상측 점퍼층(40)에서의 내부 비아(42)와 급전 비아(46)의 중심간 거리(L1)가 짧은(예컨대 10 ㎜) 경우에는, 전류는 그 최단 루트 및 그 근방에 집중하여 흐르기 쉬워진다. 또한, 중심간 거리(L1)가 짧기 때문에 발열이 분산되기 어렵다. 이 점은, 하측 점퍼층(50)에서의 내부 비아(54)와 급전 비아(56)의 중심간 거리(L2)도 동일하다.

[0029] 다음으로, 웨이퍼 배치대(10)의 제조예를 도 8을 이용하여 설명한다. 도 8은 웨이퍼 배치대(10)의 제조 공정도이다. 우선, 4장의 원판형의 세라믹 그린 시트(GS)를 제작한다. 세라믹 그린 시트(GS)는 테이프 성형법으로 제작된다.

[0030] 1장째의 세라믹 그린 시트(GS)에 대해서는, 하측 기둥형 부재(46b)나 급전 비아(56)에 상당하는 위치에 관통 구멍을 형성하고, 그 관통 구멍에 도전 페이스트를 충전하여 페이스트 충전부(146b, 156)를 형성한다(도 8a 참조). 그 후, 그 세라믹 그린 시트(GS)의 상면에 하측 점퍼층(50)과 동일한 패턴이 되도록 도전 페이스트를 인쇄하여 하측 점퍼 전구체(150)를 형성하고, 제1 시트(121)를 얻는다(도 8b 참조).

[0031] 2장째의 세라믹 그린 시트(GS)에 대해서는, 상측 기둥형 부재(46a)나 하측 기둥형 부재(54b)에 상당하는 위치에 관통 구멍을 형성하고, 그 관통 구멍에 도전 페이스트를 충전하여 페이스트 충전부(146a, 154b)를 형성한다(도 8a 참조). 그 후, 그 세라믹 그린 시트(GS)의 상면에 상측 점퍼층(40)과 동일한 패턴이 되도록 도전 페이스트를 인쇄하여 상측 점퍼 전구체(140)를 형성하고, 제2 시트(122)를 얻는다(도 8b 참조).

[0032] 3장째의 세라믹 그린 시트(GS)에 대해서는, 내부 비아(42)나 상측 기둥형 부재(54a)에 상당하는 위치에 관통 구멍을 형성하고, 그 관통 구멍에 도전 페이스트를 충전하여 페이스트 충전부(142, 154a)를 형성한다(도 8a 참조). 그 후, 그 세라믹 그린 시트(GS)의 상면에 히터 전극(30)과 동일한 패턴이 되도록 도전 페이스트를 인쇄하여 히터 전극 전구체(130)를 형성하고, 제3 시트(123)를 얻는다(도 8b 참조).

[0033] 4장째의 세라믹 그린 시트(GS)에 대해서는, 그것을 그대로 제4 시트(124)로서 이용한다(도 8a 참조).

[0034] 그리고, 제1～제4 시트(121～124)를 이 순으로 아래로부터 적층하여 적층체(110)로 한다(도 8c 참조). 이 적층체(110)를 소성하는 것에 의해 웨이퍼 배치대(10)를 얻는다.

[0035] 다음으로, 웨이퍼 배치대(10)의 사용예에 대하여 설명한다. 히터 전극(30)마다 히터 전원(도시하지 않음)을 접속한다. 구체적으로는, 히터 전원의 한쌍의 급전 단자의 한쪽(플러스극)을 히터 전극(30)의 급전 비아(46)에 접속하고, 히터 전원의 한쌍의 급전 단자의 다른쪽(마이너스극)을 히터 전극(30)의 급전 비아(56)에 접속한다. 그리고, 웨이퍼 배치면(20a)에 웨이퍼를 배치하고, 히터 전극(30)마다 개별로 전력을 공급하여 웨이퍼를 가열한다. 이 때, 웨이퍼 전체가 동일한 온도가 되도록 전력을 공급한다. 이 상태로 웨이퍼에 처리를 실시한다.

[0036] 여기서, 본 실시형태의 구성요소와 본 발명의 구성요소의 대응관계를 명확하게 한다. 본 실시형태의 세라믹 기재(20)가 본 발명의 세라믹 기재에 상당하고, 히터 전극(30)이 히터 전극에 상당한다. 또한, 상측 점퍼층(40)이 점퍼층에 상당하고, 상측 점퍼층(40)에서의 내부 비아(42)와 급전 비아(46)의 중심간 거리(L1)가 50 ㎜ 이상으로 되어 있다. 또한, 하측 점퍼층(50)이 점퍼층에 상당하고, 하측 점퍼층(50)에서의 내부 비아(54)와 급전 비아(56)의 중심간 거리(L2)가 50 ㎜ 이상으로 되어 있다.

[0037] 이상 설명한 본 실시형태의 웨이퍼 배치대(10)에서는, 상측 점퍼층(40)에서의 내부 비아(42)와 급전 비아(46)의 중심간 거리(L1)가 50 ㎜ 이상이다. 그 때문에, 전류는, 상측 점퍼층(40)에서의 내부 비아(42)와 급전 비아(46)의 최단 루트 외에 그 최단 루트의 양측에서 비교적 크게 만곡한 루트로도 흐른다. 이것에 의해, 최단 루트나 그 근방의 전류 밀도가 높아지는 것을 억제할 수 있다. 또한, 중심간 거리(L1)가 길기 때문에 발열이 분산되기 쉽다. 이 점은, 하측 점퍼층(50)에서의 내부 비아(54)와 급전 비아(56)도 동일하다. 따라서, 상측 점퍼층(40)이나 하측 점퍼층(50)의 국소적인 발열을 억제할 수 있다.

[0038] 한편, 본 발명은 전술한 실시형태에 전혀 한정되지 않고, 본 발명의 기술적 범위에 속하는 한 여러가지 양태로 실시할 수 있는 것은 물론이다.

[0039] 예컨대, 전술한 실시형태에 있어서, 상측 점퍼층(40)에서의 내부 비아(42)와 급전 비아(46)의 최단 루트의 중심간 거리(L1)를 50 ㎜ 이상으로 하는 대신, 또는 그에 더해, 도 9 및 도 10에 도시하는 바와 같이, 상측 점퍼층(40)에 있어서, 내부 비아(42)와 급전 비아(46)의 사이에, 내부 비아(42)와 급전 비아(46)의 최단 루트(도 10의 일점쇄선)를 차단하는 원호형의 슬릿(40a)을 형성해도 좋다. 또, 도 9 및 도 10에서는, 최단 루트의 중심간 거리(L1)는 50 ㎜ 미만(예컨대 10 ㎜나 20 ㎜)으로 했다. 슬릿(40a)은 고저항 영역의 일례이며, 내부 비아(42)의 외형과 급전 비아(46)의 외형의 각각에 접하는 2개의 접선(도 10의 이점쇄선)과 교차하도록 형성되어 있다. 또한, 슬릿(40a)은, 급전 비아(46)를 중심으로하는 원호형(여기서는 반원형)의 고리형 영역이다. 이 경우, 도 10에 도시하는 바와 같이, 전류는, 슬릿(40a) 이외의 영역을 흐른다(점선 화살표 참조). 그 때문에, 내부 비아(42)와 급전 비아(46)의 최단 루트나 그 근방의 전류 밀도가 높아지는 것을 억제할 수 있다. 따라서, 상측 점퍼층(40)의 국소적인 발열을 억제할 수 있다. 또, 슬릿(40a)은 상측 점퍼층(40)을 상하 방향으로 관통하는 영역이지만, 슬릿(40a) 대신에, 상측 점퍼층(40)을 얇게 한 박육 영역을 고저항 영역으로서 설치해도 좋다. 또한, 하측 점퍼층(50)에서도 내부 비아(54)와 급전 비아(56) 사이에 동일한 고저항 영역(슬릿 등)을 설치해도 좋다.

[0040] 슬릿(40a) 대신에, 도 11 및 도 12에 도시하는 슬릿(40b, 40c)을 채용해도 좋다. 도 11의 슬릿(40b)은 장방형이며, 내부 비아(42)와 급전 비아(46)의 최단 루트(도 11의 일점쇄선)를 차단하도록 상측 점퍼층(40)에 설치되어 있다. 또한, 슬릿(40b)은, 내부 비아(42)의 외형과 급전 비아(46)의 외형의 각각에 접하는 2개의 접선(도 11의 이점쇄선)과 교차하도록 형성되어 있다. 이러한 슬릿(40b)을 채용해도 슬릿(40a)과 동일한 효과가 얻어진다. 단, 원호형의 슬릿(40a)쪽이, 장방형의 슬릿(40b)에 비하여 전류는 보다 크게 우회하기 쉽기 때문에 바람직하다. 도 12의 슬릿(40c)도 장방형이며, 내부 비아(42)와 급전 비아(46)의 최단 루트(도 12의 일점쇄선)를 차단하도록 상측 점퍼층(40)에 형성되어 있다. 단, 슬릿(40c)은, 내부 비아(42)의 외형과 급전 비아(46)의 외형의 각각에 접하는 2개의 접선(도 12의 이점쇄선)과 교차하지 않는다. 이러한 슬릿(40c)을 채용하더라도 슬릿(40a)과 대략 동일한 효과가 얻어지지만, 슬릿(40c)은 2개의 접선과 교차하지 않기 때문에, 슬릿(40a, 40b)쪽이 효과를 현저하게 얻을 수 있다. 또, 고저항 영역을 설치하는 경우에도, 상측 점퍼층(40)에서의 내부 비아

(42)와 급전 비아(46)의 최단 루트의 중심간 거리(L1)를 50 ㎜ 이상으로 하는 것이 바람직하다. 마찬가지로, 고저항 영역을 설치하는 경우에도, 하측 점퍼층(50)에서의 내부 비아(54)와 급전 비아(56)의 최단 루트의 중심간 거리(L2)를 50 ㎜ 이상으로 하는 것이 바람직하다.

[0041] 전술한 실시형태에 있어서, 세라믹 기재(20)는 웨이퍼 배치면(20a)에 가까운 위치에 정전척 전극을 내장하고 있어도 좋다. 정전척 전극은 직류 전원에 접속된다. 웨이퍼 배치면(20a)에 배치되는 웨이퍼는, 정전척 전극에 직류 전압을 인가하는 것에 의해, 웨이퍼 배치면(20a)에 흡착되어 고정된다. 세라믹 기재(20)는 플라즈마 발생용의 RF 전극을 내장하고 있어도 좋다.

[0042] 전술한 실시형태에 있어서, 웨이퍼 배치대(10)는, 웨이퍼 배치대(10)를 상하 방향으로 관통하는 구멍을 복수 갖고 있어도 좋다. 이러한 구멍으로는, 웨이퍼 배치면(20a)에 개구된 복수의 가스 구멍이나 웨이퍼 배치면(20a)에 대하여 웨이퍼를 상하 이동시키는 리프트 핀을 삽입 관통시키기 위한 리프트 핀 구멍이 있다.

[0043] 전술한 실시형태에 있어서, 웨이퍼 배치면(20a)의 외주 가장자리를 따라서 시일 밴드를 설치하고, 시일 밴드의 내측 영역에 복수의 작은 돌기(편평한 원형 돌기)를 설치해도 좋다. 이 경우, 시일 밴드의 정상면과 복수의 작은 돌기의 정상면은 동일한 평면이 되도록 한다. 웨이퍼는, 시일 밴드의 정상면과 복수의 작은 돌기의 정상면에 의해 지지된다.

[0044] 전술한 실시형태에서는, 세라믹 기재(20)를 제작함에 있어서 세라믹 그린 시트(GS)를 이용했지만, 특별히 이것에 한정되는 것은 아니다. 예컨대, 세라믹 분말을 눌러서 굳힌 세라믹 성형체를 이용해도 좋고, 몰드 캐스트법으로 제작한 세라믹 성형체를 이용해도 좋고, 이들을 조합해도 좋다.

산업상 이용가능성

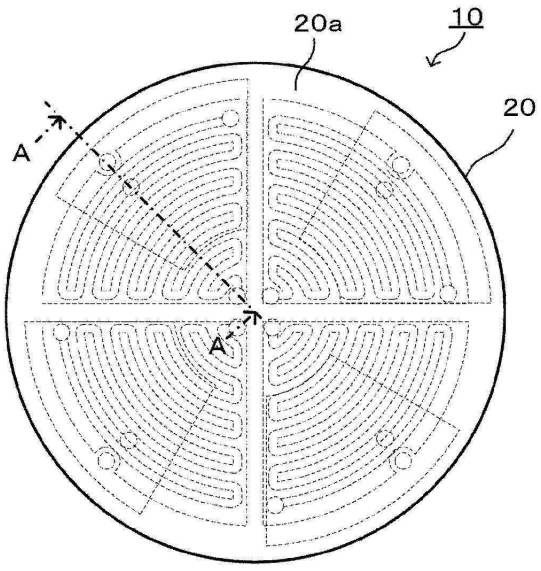
[0045] 본 발명은 웨이퍼에 각종 처리를 실시하는 데 이용 가능하다.

부호의 설명

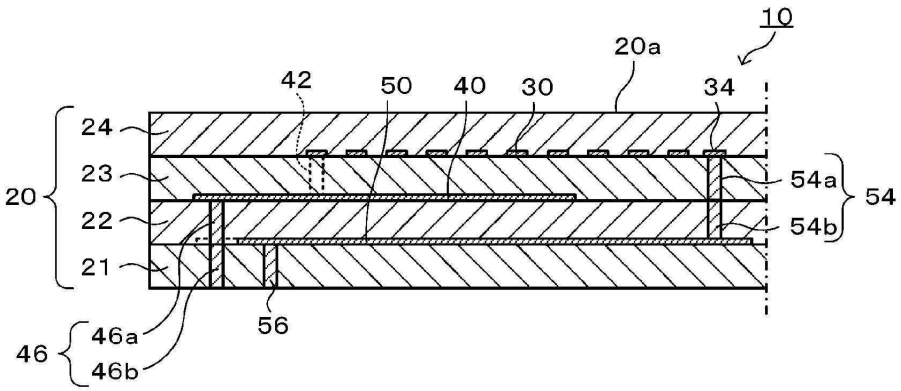
[0046] 10 : 웨이퍼 배치대, 20 : 세라믹 기재, 20a : 웨이퍼 배치면, 21~24 : 제1~제4 세라믹층, 30 : 히터 전극, 32 : 외주단, 34 : 중심단, 40 : 상측 점퍼층, 40a~40c : 슬릿, 42 : 내부 비아, 46 : 급전 비아, 46a : 상측 기둥형 부재, 46b : 하측 기둥형 부재, 50 : 하측 점퍼층, 54 : 내부 비아, 54a : 상측 기둥형 부재, 54b : 하측 기둥형 부재, 56 : 급전 비아, 58 : 절결, 110 : 적층체, 121~124 : 제1~제4 시트, 130 : 히터 전극 전구체, 140 : 상측 점퍼 전구체, 142 : 페이스트 충전부, 146a : 페이스트 충전부, 146b : 페이스트 충전부, 150 : 하측 점퍼 전구체, L1, L2 : 중심간 거리.

도면

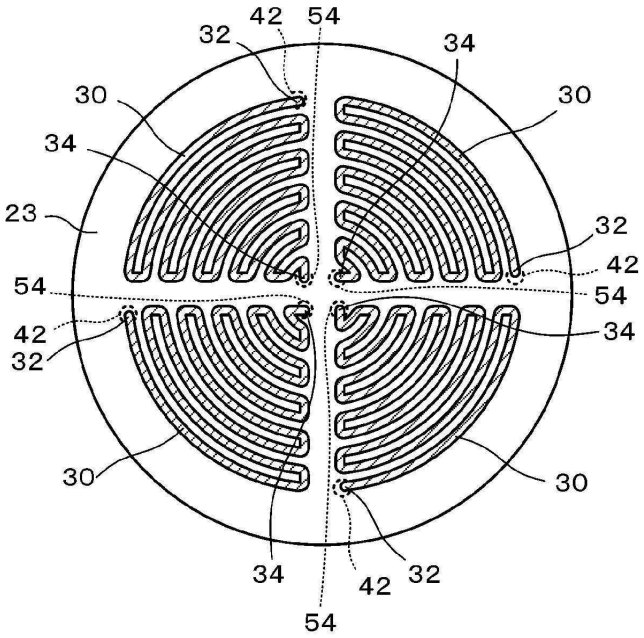
도면1



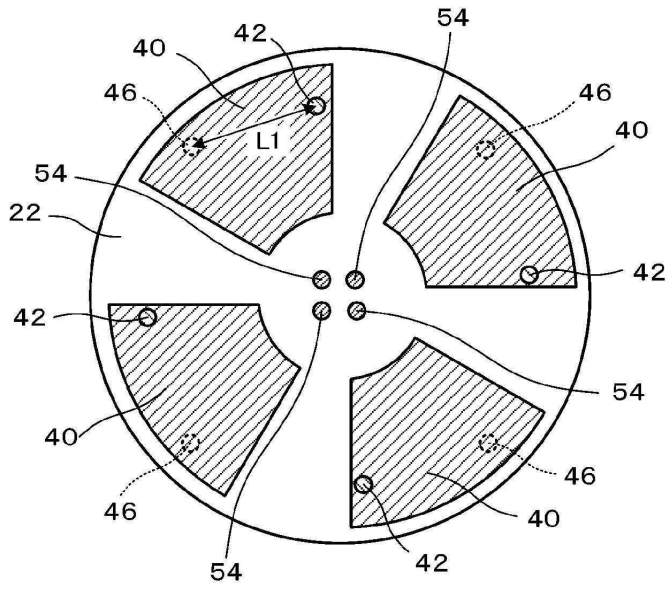
도면2


10
20a
42
50
40
30
34
24
23
22
21
20
54a
54b
54
46a
46b
46
56

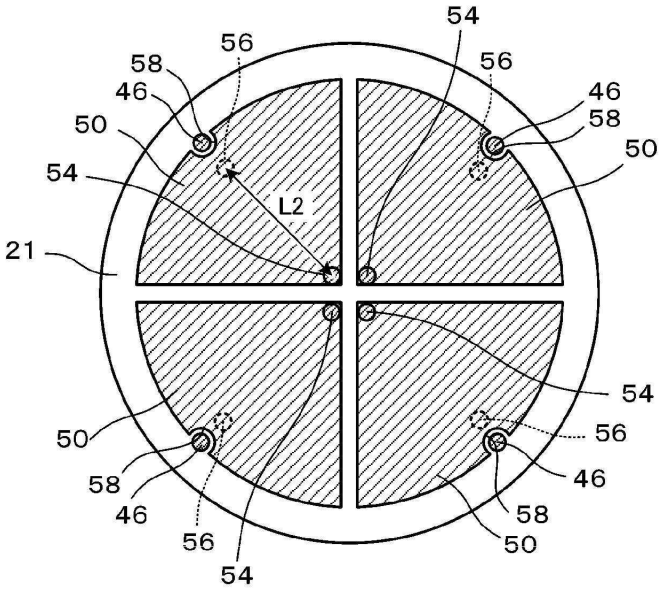
도면3


42
54
32
34
30
30
34
23
32
42
54
54
42
32
34
30
30
34
42
32
54

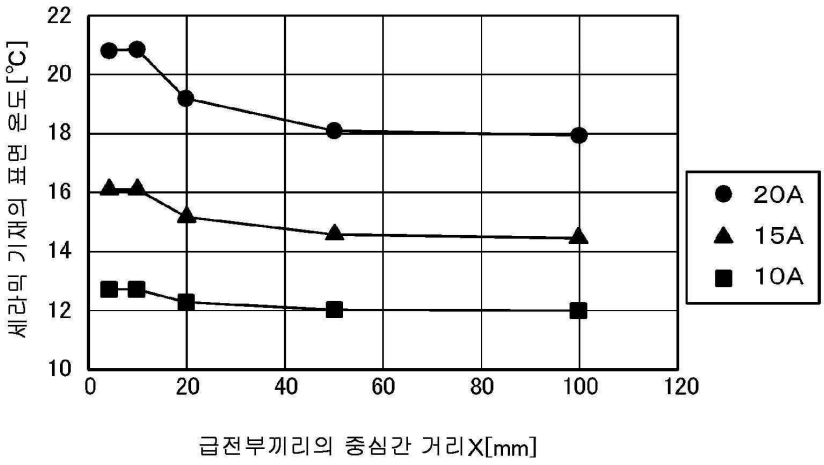
도면4


54
42
40
46
L1
46
40
54
22
42
42
54
40
46
46
40
42
54

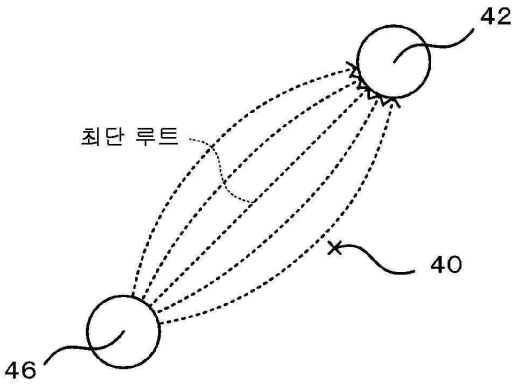
도면5


54
56
58
56
46
46
58
50
50
54
L2
21
54
50
56
58
46
46
56
58
50
54

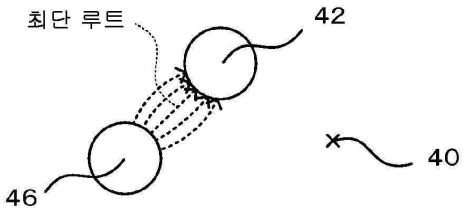
도면6



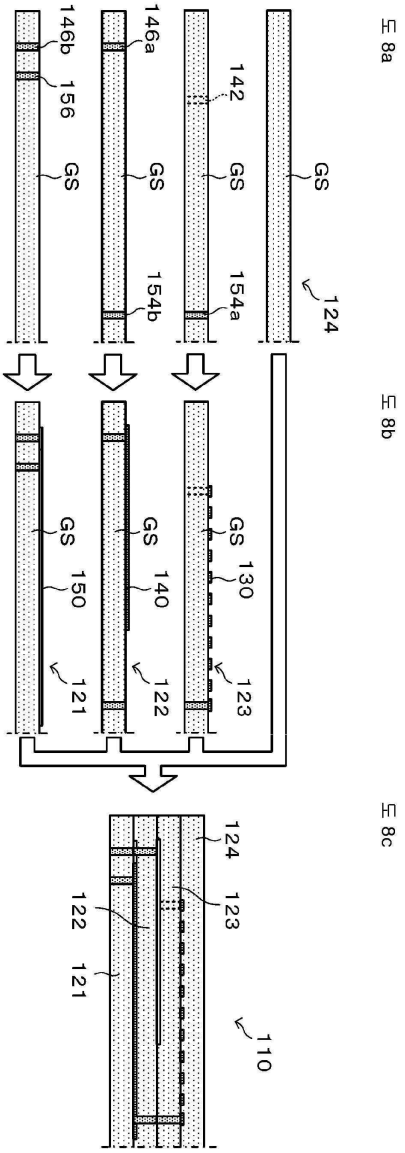
도면7a



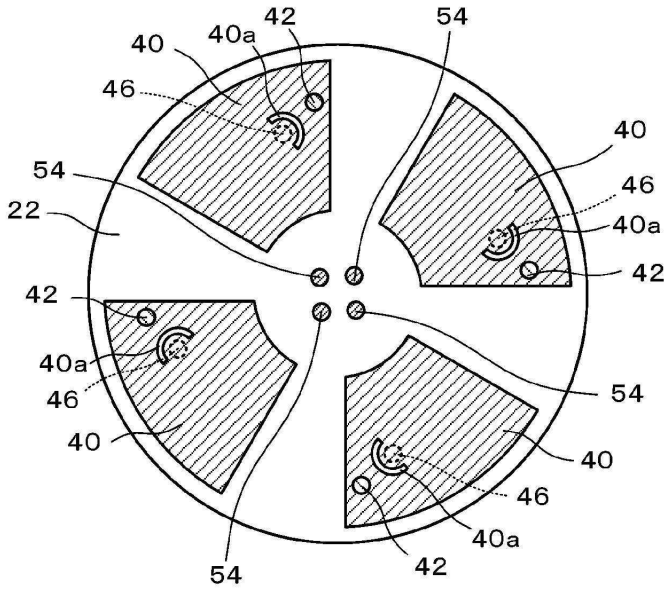
도면7b



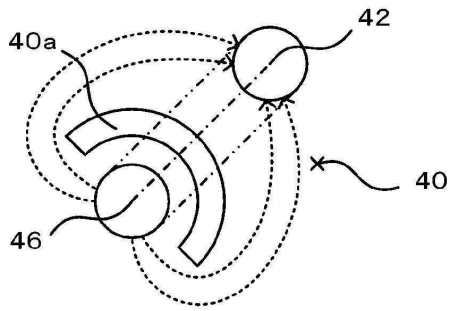
도면8


도 8a
도 8b
도 8c
GS
124
142
154a
154b
146a
146b
156
130
140
150
121
122
123
110

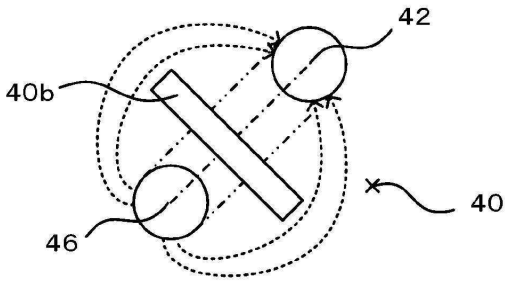
도면9



도면10



도면11



도면12

