(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2022 年 4 月 28 日 (28.04.2022)

WIPO | PCT

(10) 国际公布号
WO 2022/083231 A1

(51) 国际专利分类号:
H01L 29/423 (2006.01) *H01L 21/336* (2006.01)
H01L 21/314 (2006.01)

(21) 国际申请号: PCT/CN2021/110881

(22) 国际申请日: 2021 年 8 月 5 日 (05.08.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202011149559.2 2020年10月23日 (23.10.2020) CN

(71) 申请人: 长鑫存储技术有限公司 (CHANGXIN MEMORY TECHNOLOGIES, INC.) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230000 (CN)。

(72) 发明人: 李涛 (LI, Tao); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230000 (CN)。

(74) 代理人: 北京中政联科专利代理事务所（普通合伙）(BEIJING LINKAW PATENT ATTORNEY LAW FIRM); 中国北京市昌平区北清路TBD云集中心2号楼B座502, Beijing 102209 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,

(54) **Title:** SEMICONDUCTOR STRUCTURE AND MANUFACTURING METHOD THEREFOR

(54) **发明名称:** 半导体结构及其制作方法

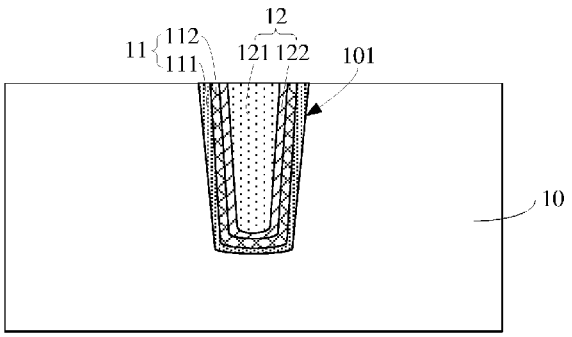


图 5

(57) **Abstract:** Embodiments of the present invention provide a semiconductor structure and a manufacturing method therefor. The semiconductor structure comprises: a substrate, wherein a groove is formed in the substrate; a first film layer, wherein the first film layer covers the bottom surface and the side wall of the groove; and a second film layer, wherein the second film layer covers the surface of the first film layer, and the step coverage of the second film layer is different from the step coverage of the first film layer. The embodiments of the present invention are beneficial for obtaining a multi-layer structure having a preset step coverage.

(57) **摘要:** 本发明实施例提供一种半导体结构及其制作方法，半导体结构包括：基底，所述基底内具有凹槽；第一膜层，所述第一膜层覆盖所述凹槽底面和侧壁；第二膜层，所述第二膜层覆盖所述第一膜层表面，所述第二膜层的阶梯覆盖率不同于所述第一膜层的阶梯覆盖率。本发明实施例有利于获取具有预设阶梯覆盖率的多层结构。

WO 2022/083231 A1

[见续页]

CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

半导体结构及其制作方法

交叉引用

本申请基于申请号为 202011149559.2、申请日为 2020 年 10 月 23 日的中国专利申请提出，并要求该中国专利申请的优先权，该中国专利申请的全部内容在此引入本申请作为参考。

技术领域

本申请涉及半导体领域，特别涉及一种半导体结构及其制作方法。

背景技术

现有的膜层制备工艺都是致力于精确的膜厚控制、较高的阶梯覆盖率以及较好的膜厚均匀度，但是对于一些特殊膜层，需要在不改变膜层自身特性的情况下，降低阶梯覆盖率以达到电性上的要求。

目前，低压化学气相沉积工艺 LPCVD 可以实现较低的阶梯覆盖率，但是无法精准和稳定地控制阶梯覆盖率。

发明内容

本发明实施例提供一种半导体结构及其制作方法，有利于获取具有高阶梯覆盖率的多层结构。

为解决上述问题，本发明实施例提供一种半导体结构，包括：基底，所述基底内具有凹槽；第一膜层，所述第一膜层覆盖所述凹槽底

面和侧壁；第二膜层，所述第二膜层覆盖所述第一膜层表面，所述第二膜层的阶梯覆盖率不同于所述第一膜层的阶梯覆盖率。

本发明另一方面还提供一种半导体结构的制作方法，包括：提供基底，所述基底内具有凹槽；形成第一膜层，所述第一膜层覆盖所述凹槽底面和侧壁；形成第二膜层，所述第二膜层覆盖所述第一膜层表面，所述第二膜层的阶梯覆盖率不同于所述第一膜层的阶梯覆盖率。

与现有技术相比，本发明实施例提供的技术方案具有以下优点：

上述技术方案中，采用两种不同阶梯覆盖率的膜层进行组合，可使得组合膜层的整体阶梯覆盖率向第二膜层的阶梯覆盖率靠近，进而获取阶梯覆盖率处于中间值的组合膜层，以满足对应的电性要求。

具有较大阶梯覆盖率的第二膜层可保持或弥补第一膜层的表面缺陷，相应地，有利于避免阶梯覆盖率较低的膜层放大阶梯覆盖率较高的另一膜层的缺陷，从而保证整体膜层具有良好的表面性能。

附图说明

一个或多个实施例通过与之对应的附图中的图片进行示例性说明，这些示例性说明并不构成对实施例的限定，除非有特别申明，附图中的图不构成比例限制。

图1至图5为本发明实施例提供的半导体结构的制作方法各步骤对应的结构示意图。

具体实施方式

为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合附图对本发明的各实施例进行详细的阐述。然而，本领域的普通技

术人员可以理解，在本发明各实施例中，为了使读者更好地理解本申请而提出了许多技术细节。但是，即使没有这些技术细节和基于以下各实施例的种种变化和修改，也可以实现本申请所要求保护的技术方案。

图1至图5为本发明实施例提供的半导体结构的制作方法各步骤对应的结构示意图。

参考图1和图2，提供基底10和形成第一膜层111。

基底10内具有凹槽101，基底10的材料包括硅或锗等半导体材料，本实施例以基底10的材料为硅作为示例性说明。

在一可选实施例中，第一膜层111由官能团111a与基底10反应生成。具体地，官能团111a包括氢氧自由基，氢氧自由基与硅反应生成组成第一膜层111的材料二氧化硅和衍生物水；在其他实施例中，第一膜层的材料还可以是氮化硅。

在一可选实施例中，第一膜层由官能团固定预设材料分子形成。具体地，在形成覆盖凹槽侧壁和底面的官能团之后，向凹槽表面吹送气态的预设材料分子，气态的预设材料分子通过官能团固定于凹槽侧壁表面，形成第一膜层。

在一可选实施例中，官能团固定预设材料分子以形成第一膜层的方式有两种：第一，预设材料分子为第一膜层的组成材料，预设材料分子不与官能团发生反应，即不产生衍生物，仅通过化学键或分子间作用力进行结合；第二，预设材料分子与官能团发生反应以生成第一膜层的组成材料。

在一可选实施例中，第一膜层还可以由第一前驱体和第二前驱体反应生成，官能团用于固定第一前驱体。具体地，在形成覆盖凹槽侧壁和底面的官能团之后，向凹槽表面依次吹送第一前驱体和第二前驱体，官能团固定部分第一前驱体，第二前驱体与固定的第一前驱体反应生成预设材料分子，以构成第一膜层。

在一可选实施例中，先形成阶梯覆盖率较低的第一膜层111，再形成阶梯覆盖率较高的第二膜层（未图示），如此，有利于避免第一膜层111放大第二膜层的表面缺陷，以及有利于通过后续形成的第二膜层填补第一膜层111的表面缺陷，从而降低表面缺陷的修复难度，使得第一膜层111和第二膜层构成的整体膜层具有良好的表面特性。

在一可选实施例中，还可以先形成阶梯覆盖率较高的膜层，以利用该膜层去填补并修复凹槽底面和侧壁的损伤或缺陷。

在一可选实施例中，采用低压化学气相沉积工艺形成官能团111a，官能团111a为氢氧自由基。具体地，形成官能团111a的工艺步骤包括：以特定压力向基底10表面吹送包含有氢气和氧气的混合气体；升高反应腔室的温度以使得氢气和氧气反应生产氢氧自由基。生成的氢氧自由基可与基底10发生氧化反应，以生成第一膜层111的组成材料，即二氧化硅。

在进行低压化学气相沉积工艺的过程中，吹送的混合气体与基底10表面发生接触会使得自身的气压发生衰减，而混合气体在自凹槽101顶部向凹槽101底部扩散的过程中，会与基底10侧壁表面持续接触。因此，在进行混合气体的吹送之后，凹槽101顶部的气压大于

凹槽 101 底部的气压。具体地，在凹槽 101 顶部朝向凹槽 101 底部的方向上，混合气体的气压递减。

在一可选实施例中，在氢气和氧气的反应过程中，由于压力越大平均自由程越短，因此凹槽 101 顶部生成的氢氧自由基的数量大于凹槽 101 底部生成的氢氧自由基的数量；进一步地，在漂浮的氢氧自由基附着在凹槽 101 侧壁之后，覆盖凹槽 101 顶部侧壁的氢氧自由基的密度大于覆盖凹槽 101 底部侧壁的氢氧自由基的密度。具体地，在凹槽 101 顶部侧壁向凹槽 101 底部侧壁延伸的方向上，覆盖于凹槽 101 侧壁表面的氢氧自由基的密度递减。

由于覆盖顶部侧壁的氢氧自由基的密度大于覆盖底部侧壁的氢氧自由基的密度，因此顶部侧壁的氧化速率大于底部侧壁的氧化速率，顶部侧壁反应生成二氧化硅的速率更快。如此，在反应生成第一膜层 111 之后，覆盖顶部侧壁的第一膜层 111 的厚度大于覆盖底部侧壁的第一膜层 111 的厚度，具体地，在凹槽 101 顶部侧壁向底部侧壁延伸的方向上，第一膜层 111 的厚度递减。

需要说明的是，由于在低压化学气相沉积工艺中，混合气体在接触基底 10 表面时气压衰减速率较快，因此在进行混合气体的吹送之后，位于凹槽 101 底部的混合气体的气压与位于凹槽 101 顶部的混合气体的气压的差值较大；进一步地，在形成第一膜层 111 之后，覆盖凹槽 101 底部侧壁和覆盖凹槽 101 底面的第一膜层 111 的厚度与覆盖凹槽 101 顶部侧壁的第一膜层 111 的厚度的差值较大，即采用低压化学气相沉积工艺形成的第一膜层 111 的阶梯覆盖率较低。

第一膜层111的阶梯覆盖率与凹槽101的深宽比有关，深宽比越大，在以相同的速率进行混合气体的吹送时，混合气体气压的衰减时间越长，凹槽101底部和顶部之间的气压差越大，如此，在形成第一膜层111之后，覆盖凹槽101顶部侧壁和底部侧壁的第一膜层111的厚度差越大，以及阶梯覆盖率越低。

需要说明的是，厚度差的大小以及阶梯覆盖率的大小会影响后续需要形成的第二膜层的厚度。具体地，在需要达到的整体膜层的阶梯覆盖率不变的条件下，厚度差越大，或者阶梯覆盖率越小，后续需要形成的第二膜层的厚度值越大，在沉积速率不变的条件下，形成第二膜层所需的工艺时间越长。

在一可选实施例中，凹槽101的深宽比为1～100。

在一可选实施例中，由于低压化学气相沉积工艺中的气压衰减特性，在进行混合气体的吹送之后，凹槽101顶部的气压为5Torr～10Torr，例如6 Torr、7 Torr或8 Torr，凹槽101底部的气压为0Torr～5Torr，例如2 Torr、3Torr或4 Torr。

在一可选实施例中，低压化学气相沉积工艺的工艺温度为500℃～1000℃，例如600℃、700℃或800℃。在该工艺温度下，沉积工艺具有较快的沉积速率，可有效缩短第一膜层111的工艺时长。

参考图3和图4，形成覆盖第一膜层111表面的第二膜层112。

在一可选实施例中，在采用低压化学气相沉积工艺形成阶梯覆盖率较低、具有厚度差异的第一膜层111之后，采用原子层沉积工艺形成阶梯覆盖率较高的第二膜层112，以使第一膜层111和第二膜层112

构成的整体膜层的阶梯覆盖率大于第一膜层 111 的阶梯覆盖率，即使得整体膜层具有相对较高的阶梯覆盖率。

由于原子层沉积工艺具有自限性，即被第二前驱体覆盖的第一前驱体不会再与其他第二前驱体结合，因此第一前驱体和第二前驱体反应生成的单层膜层具有均匀厚度。通过逐层形成上述单层膜层，可以形成具有较高阶梯覆盖率的第二膜层 112，第二膜层 112 的阶梯覆盖率大于第一膜层 111 的阶梯覆盖率。

在一可选实施例中，第二膜层 112 的材料与第一膜层 111 的材料相同，如此，有利于在不改变材料性质的条件下改变由同一材料构成的整体膜层的阶梯覆盖率，从而使得整体膜层的结构满足预设的电性要求；在其他实施例中，第一膜层的材料性质与第二膜层的材料性质不同，改变材料性质的方式包括改变材料本身、注入掺杂离子以及调整晶粒尺寸等方式。

在一可选实施例中，第二膜层 112 为单层结构；在其他实施例中，第二膜层为多层结构，多层结构中至少两层膜层的材料不同，如此，可通过引入由其他材料组成的膜层调整整体膜层的电学性能，避免因整体膜层的最小厚度较厚而导致自身的电学性能受到影响。

具体来说，本实施例中，通过调整第一膜层和第二膜层构成的整体膜层的阶梯覆盖率，使得整体膜层的不同区域的电学性能存在差异化，以满足特定的电性需求；但在形成整体膜层的过程中，可能因为沉积工艺的工艺特性限制，导致最终具有预设阶梯覆盖率的整体膜层的厚度偏厚，在这一情况下，虽然整体膜层不同区域的电学性能依旧

存在差异化，但是不同区域的电学性能都被减弱，此时，可通过引入由其他材料组成的膜层来调节整体膜层的电学特性，以使得整体膜层不同区域的电学性能存在差异化，且整体膜层的电学性能满足预设需求。

在一可选实施例中，由于第二膜层 112 采用原子层沉积工艺形成，第二膜层 112 包含的任一膜层都具有较高的阶梯覆盖率，因此，在第二膜层 112 中引入由其他材料组成的子膜层，有利于保证子膜层对整体膜层不同区域的影响相同，即同时增强整体膜层不同区域的电学性能，而不影响不同区域的电学性能差异化，最终使得整体膜层不同区域的电学性能满足预设要求。

关于沉积工艺的工艺特性限制，至少包括以下方面：在进行低压化学气相沉积工艺的过程中，由于沉积工艺自身的沉积速率较快，而沉积时间受反应装置性能、送气速率等方面的影响不可能无限缩短，因此最终形成的第一膜层 111 具有一最小厚度差。在调整整体膜层的阶梯覆盖率时，可能因为第一膜层 111 的最小厚度差较大，从而导致最终形成的满足预设阶梯覆盖率要求的整体膜层的厚度偏厚。

在一可选实施例中，形成第二膜层 112 的工艺步骤包括：向反应腔室内吹送第一前驱体 112a，以使第一前驱体 112a 均匀覆盖在第一膜层 111 表面；通入惰性气体，以吹扫未附着在第一膜层 111 表面的第一前驱体 112a 和衍生物；通入第二前驱体（未图示），以使第二前驱体与第一前驱体 112a 发生反应，以生成第二膜层 112 的组成材料；通入惰性气体，以吹扫未反应的混合气体和衍生物；进行循环反应，

增厚第二膜层 112，以使整体膜层的阶梯覆盖率满足预设需要。

以第二膜层 112 的材料为二氧化硅为例，第一前驱物 112a 可以四氯化硅，第二前驱物可以是氢气和氧气的混合气体。氧气和四氯化硅可以在高温下形成二氧化硅和衍生物氯气，二氧化硅为第二膜层 112 的组成材料；衍生物氯气可与氢气反应生成氯化氢，有利于避免反应废气中包含剧毒气体氯气，提高反应安全性。

在一可选实施例中，第一膜层 111 和第二膜层 112 作为栅介质层 11，也就是说，第一膜层 111 和第二膜层 112 共同构成具有特定作用的某一功能层；在其他实施例中，第一膜层和第二膜层可共同构成具有特定作用的其他功能层，或者，第一膜层和第二膜层分别具有某一特定作用。

参考图 5，形成栅极 12。

在一可选实施例中，在形成栅介质层 11 之后，形成位于填充于凹槽 101 内的栅极 12，栅极 12 包括阻拦层 121 和金属层 122，阻拦层 121 位于金属层 122 和栅介质层 11 之间，以避免金属层 122 中的金属离子向栅介质层 11 或基底 10 内迁移，保证栅介质层 11 和基底 10 具有预设性能。

其中，阻拦层 121 的材料包括氮化钛，金属层 122 的材料包括钨。

在一可选实施例中，在形成栅极 12 之后，还进行平坦化工艺，以去除高于基底 10 顶面的材料，形成完全位于基底内的栅介质层 11 和栅极 12。

在一可选实施例中，覆盖凹槽 101 底部侧壁和底面的栅介质层

11 较薄，如此，有利于降低栅极 12 的工作电压；覆盖凹槽 101 顶部侧壁的栅介质层 11 较厚，如此，有利于降低源极和漏极的漏电流，具体为栅诱导漏极泄漏电流 GIDL，从而提高半导体结构的可靠性。

在一可选实施例中，采用两种不同阶梯覆盖率的膜层进行组合，可使得组合膜层的整体阶梯覆盖率向第二膜层的阶梯覆盖率靠近，进而获取阶梯覆盖率处于中间值的组合膜层，以满足对应的电性要求。

相应地，本发明实施例还提供一种半导体结构，可采用上述半导体结构的制作方法制成。

参考图 5，半导体结构包括：基底 10，基底 10 内具有凹槽 101；第一膜层 111，第一膜层 111 覆盖凹槽 101 底面和侧壁；第二膜层 112，第二膜层 112 覆盖第一膜层 111 表面，第二膜层 112 的阶梯覆盖率不同于第一膜层 111 的阶梯覆盖率。

在一可选实施例中，第二膜层 112 的阶梯覆盖率大于第一膜层 111 的阶梯覆盖率，第二膜层 112 为单层结构，第一膜层 111 的材料与第二膜层 1112 的材料相同；在其他实施例中，第二膜层为多层结构，多层结构中至少两层膜层的材料不同。

在一可选实施例中，凹槽 101 侧壁包括底部侧壁和顶部侧壁，在垂直于凹槽 101 侧壁的方向上，覆盖底部侧壁的第一膜层 111 的厚度小于覆盖顶部侧壁的第一膜层 111 的厚度。具体地，在顶部侧壁向底部侧壁延伸的方向上，第一膜层 111 的厚度递减。

在一可选实施例中，第一膜层 111 和第二膜层 112 构成栅介质层 11；半导体结构还包括：栅极 12，栅极 12 填充于凹槽 101 内。

在一可选实施例中，采用两种不同阶梯覆盖率的膜层进行组合，可使得组合膜层的整体阶梯覆盖率向第二膜层的阶梯覆盖率靠近，进而获取阶梯覆盖率处于中间值的组合膜层，以满足对应的电性要求。

本领域的普通技术人员可以理解，上述各实施方式是实现本发明的具体实施例，而在实际应用中，可以在形式上和细节上对其作各种改变，而不偏离本发明的精神和范围。任何本领域技术人员，在不脱离本发明的精神和范围内，均可作各自更动与修改，因此本发明的保护范围应当以权利要求限定的范围为准。

权 利 要 求

1. 一种半导体结构，包括：

基底，所述基底内具有凹槽；

第一膜层，所述第一膜层覆盖所述凹槽底面和侧壁；

第二膜层，所述第二膜层覆盖所述第一膜层表面，所述第二膜层的阶梯覆盖率不同于所述第一膜层的阶梯覆盖率。

2. 根据权利要求 1 所述的半导体结构，其中，所述第二膜层的阶梯覆盖率大于所述第一膜层的阶梯覆盖率。

3. 根据权利要求 2 所述的半导体结构，其中，所述第二膜层为多层结构，所述多层结构中至少两层膜层的材料不同。

4. 根据权利要求 1 或 2 所述的半导体结构，其中，所述凹槽侧壁包括底部侧壁和顶部侧壁，在垂直于所述凹槽侧壁的方向上，覆盖所述底部侧壁的第一膜层的厚度小于覆盖所述顶部侧壁的第一膜层的厚度。

5. 根据权利要求 4 所述的半导体结构，其中，在所述顶部侧壁向所述底部侧壁延伸的方向上，所述第一膜层的厚度递减。

6. 根据权利要求 1 所述的半导体结构，其中，所述第一膜层的材料与所述第二膜层的材料相同。

7. 根据权利要求 1 所述的半导体结构，其中，所述第一膜层与所述第二膜层构成栅介质层；还包括：栅极，所述栅极填充于所述凹槽内。

8. 一种半导体结构的制作方法，包括：

提供基底，所述基底内具有凹槽；

形成第一膜层，所述第一膜层覆盖所述凹槽底面和侧壁；

形成第二膜层，所述第二膜层覆盖所述第一膜层表面，所述第二膜层的阶梯覆盖率不同于所述第一膜层的阶梯覆盖率。

9. 根据权利要求 8 所述的半导体结构的制作方法，其中，采用低压化学气相沉积工艺形成所述第一膜层，采用原子层沉积工艺形成所述第二膜层，所述第二膜层的阶梯覆盖率大于所述第一膜层的阶梯覆

盖率。

10. 根据权利要求 9 所述的半导体结构的制作方法，其中，所述低压化学气相沉积工艺包括：在所述凹槽内形成官能团，所述官能团用于与所述基底反应生成预设材料分子，所述凹槽底部的官能团的密度小于所述凹槽顶部的官能团的密度。

11. 根据权利要求 9 所述的半导体结构的制作方法，其中，所述凹槽侧壁包括底部侧壁以及顶部侧壁；所述低压化学气相沉积工艺包括：形成覆盖所述凹槽侧壁的官能团，所述官能团用于固定第一前驱体，覆盖所述底部侧壁的官能团具有第一密度，覆盖所述顶部侧壁的官能团具有第二密度，所述第二密度大于所述第一密度；向所述凹槽侧壁依次吹送所述第一前驱体和第二前驱体，所述第二前驱体用于与固定的所述第一前驱体反应生成预设材料分子。

12. 根据权利要求 11 所述的半导体结构的制作方法，其中，形成具有所述第二密度的官能团的环境压力为 5Torr～10Torr，形成具有所述第一密度的官能团的环境压力为 0Torr～5Torr。

13. 根据权利要求 8 所述的半导体结构的制作方法，其中，所述第一膜层和所述第二膜层构成栅介质层；在形成所述第二膜层之后，还包括：形成填充于所述凹槽内的栅极。

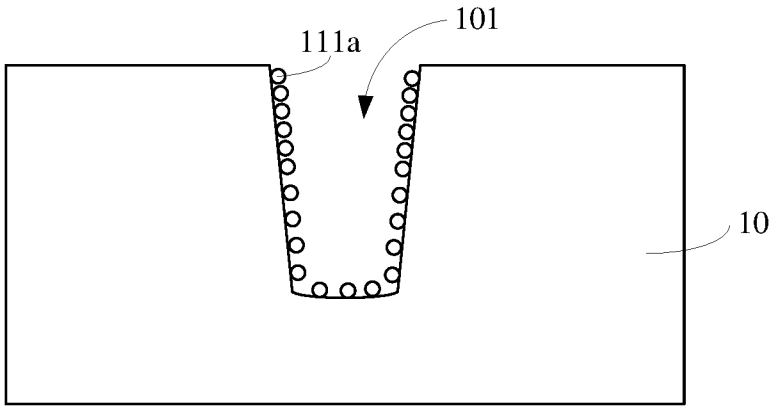


图 1

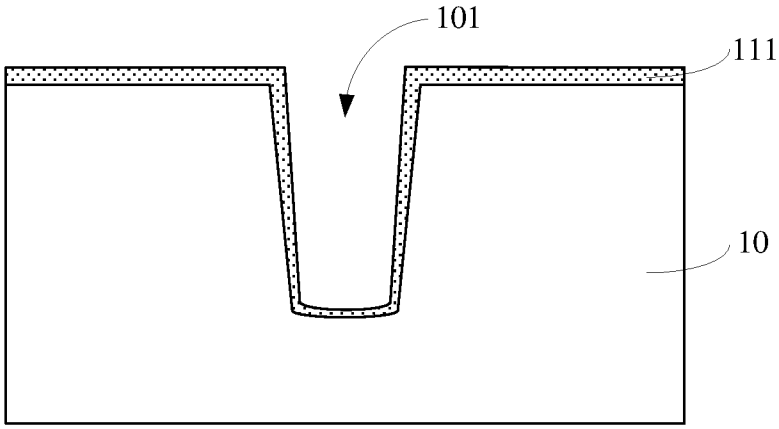


图 2

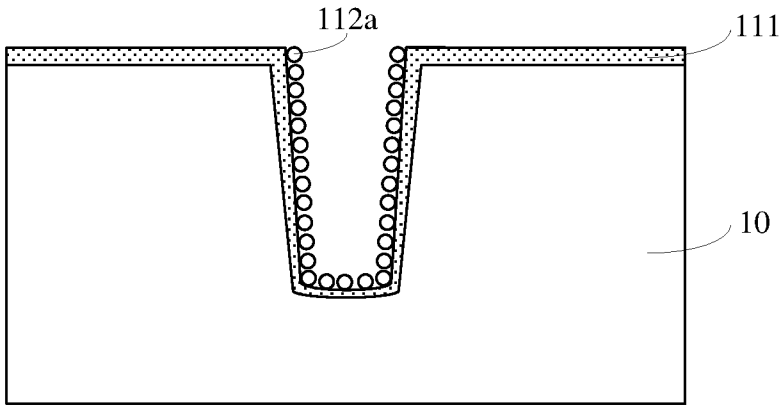


图 3

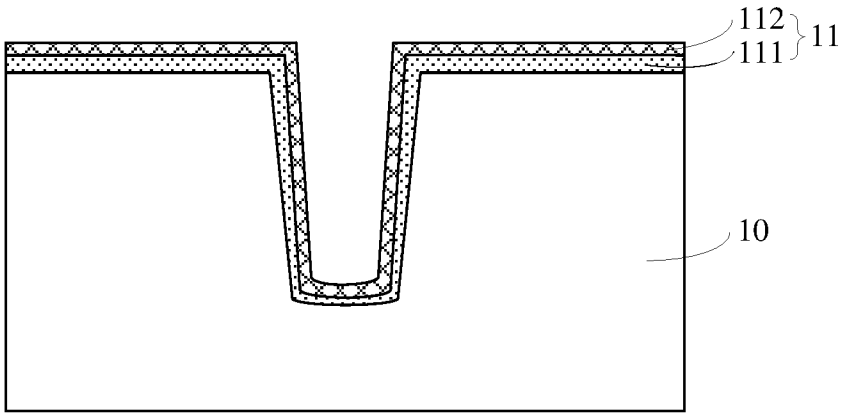


图 4

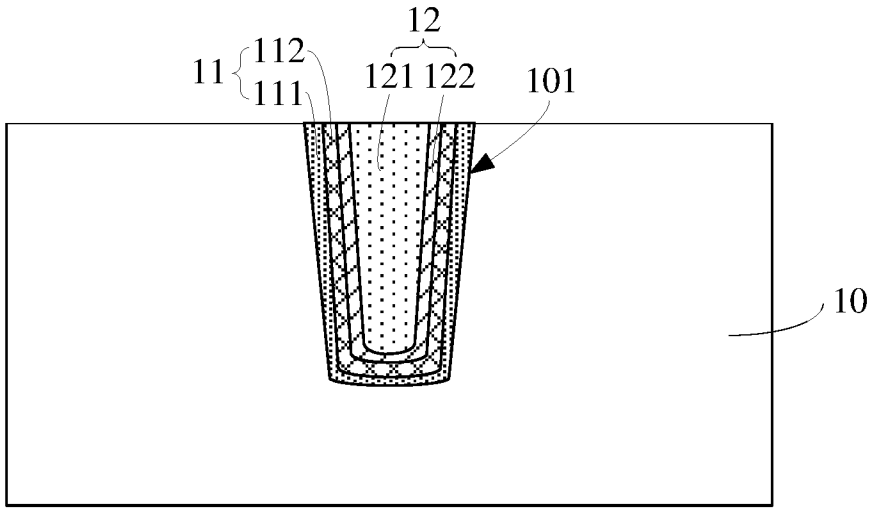


图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2021/110881

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/423(2006.01)i; H01L 21/314(2006.01)i; H01L 21/336(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

SIPOABS, DWPI, CNABS, CNTXT, CNKI, IEEE: 凹槽, 侧壁, 台阶, 覆盖率, 栅介质, 厚度, 低压化学气相沉积, 原子层沉积, trench, sidewall, step, coverage, gate dielectric, thickness, LPCVD, ALD

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 107527805 A (YANGTZE MEMORY TECHNOLOGIES CO., LTD.) 29 December 2017 (2017-12-29) description paragraphs [0036]-[0151], figures 4-9C	1-3, 6, 8-12
Y	CN 107527805 A (YANGTZE MEMORY TECHNOLOGIES CO., LTD.) 29 December 2017 (2017-12-29) description paragraphs [0036]-[0151], figures 4-9C	4, 5, 7, 13
Y	CN 108389837 A (RUILI INTEGRATED CIRCUIT CO., LTD.) 10 August 2018 (2018-08-10) description, paragraphs [0091]-[0216], and figures 1-20	4, 5, 7, 13
A	CN 102804348 A (TOKYO ELECTRON LTD.) 28 November 2012 (2012-11-28) entire document	1-13
A	CN 110867408 A (CHANGXIN MEMORY TECHNOLOGIES, INC.) 06 March 2020 (2020-03-06) entire document	1-13
A	US 2011244673 A1 (CHO et al.) 06 October 2011 (2011-10-06) entire document	1-13

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
18 September 2021	**12 November 2021**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088** **China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0404101 A1 (WATKINS JOHNSON CO.) 27 December 1990 (1990-12-27) entire document	1-13
A	KR 20130022950 A (SK HYNIX INC.) 07 March 2013 (2013-03-07) entire document	1-13

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2021/110881

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107527805	A	29 December 2017	CN	107527805	B	06 November 2018
CN	108389837	A	10 August 2018		None		
CN	102804348	A	28 November 2012	KR	20120011014	A	06 February 2012
				JP	2010283077	A	16 December 2010
				KR	101321155	B1	22 October 2013
				JP	5559988	B2	23 July 2014
				TW	201109341	A	16 March 2011
				US	8753988	B2	17 June 2014
				WO	2010140529	A1	09 December 2010
				US	2012071006	A1	22 March 2012
CN	110867408	A	06 March 2020		None		
US	2011244673	A1	06 October 2011	KR	101211043	B1	12 December 2012
				US	8314021	B2	20 November 2012
				KR	20110111730	A	12 October 2011
EP	0404101	A1	27 December 1990	JP	H0336269	A	15 February 1991
				KR	910001888	A	31 January 1991
				EP	0404101	B1	01 May 1996
				KR	0162652	B1	01 February 1999
				DE	69026756	T2	07 November 1996
				JP	2918300	B2	12 July 1999
				DE	69026756	D1	05 June 1996
KR	20130022950	A	07 March 2013	KR	101843467	B1	30 March 2018

国际检索报告

国际申请号
PCT/CN2021/110881

A. 主题的分类

H01L 29/423(2006.01)i; H01L 21/314(2006.01)i; H01L 21/336(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

SIPOABS,DWPI,CNABS,CNTXT,CNKI,IEEE:凹槽，侧壁，台阶，覆盖率，栅介质，厚度，低压化学气相沉积，原子层沉积，trench, sidewall, step, coverage, gate dielectric, thickness, LPCVD, ALD

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 107527805 A (长江存储科技有限责任公司) 2017年 12月 29日 (2017-12-29) 说明书[0036]-[0151]段，附图4-9C	1-3，6，8-12
Y	CN 107527805 A (长江存储科技有限责任公司) 2017年 12月 29日 (2017-12-29) 说明书[0036]-[0151]段，附图4-9C	4，5，7，13
Y	CN 108389837 A (睿力集成电路有限公司) 2018年 8月 10日 (2018-08-10) 说明书[0091]-[0216]段，图1-20	4，5，7，13
A	CN 102804348 A (东京毅力科创株式会社) 2012年 11月 28日 (2012-11-28) 全文	1-13
A	CN 110867408 A (长鑫存储技术有限公司) 2020年 3月 6日 (2020-03-06) 全文	1-13
A	US 2011244673 A1 (CHO 等) 2011年 10月 6日 (2011-10-06) 全文	1-13
A	EP 0404101 A1 (WATKINS JOHNSON CO.) 1990年 12月 27日 (1990-12-27) 全文	1-13
A	KR 20130022950 A (SK HYNIX INC.) 2013年 3月 7日 (2013-03-07) 全文	1-13

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2021年 9月 18日	2021年 11月 12日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国 北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 刘乐 电话号码 86-010-62411579

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2021/110881

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107527805	A	2017年 12月 29日	CN	107527805	B	2018年 11月 6日
CN	108389837	A	2018年 8月 10日		无		
CN	102804348	A	2012年 11月 28日	KR	20120011014	A	2012年 2月 6日
				JP	2010283077	A	2010年 12月 16日
				KR	101321155	B1	2013年 10月 22日
				JP	5559988	B2	2014年 7月 23日
				TW	201109341	A	2011年 3月 16日
				US	8753988	B2	2014年 6月 17日
				WO	2010140529	A1	2010年 12月 9日
				US	2012071006	A1	2012年 3月 22日
CN	110867408	A	2020年 3月 6日		无		
US	2011244673	A1	2011年 10月 6日	KR	101211043	B1	2012年 12月 12日
				US	8314021	B2	2012年 11月 20日
				KR	20110111730	A	2011年 10月 12日
EP	0404101	A1	1990年 12月 27日	JP	H0336269	A	1991年 2月 15日
				KR	910001888	A	1991年 1月 31日
				EP	0404101	B1	1996年 5月 1日
				KR	0162652	B1	1999年 2月 1日
				DE	69026756	T2	1996年 11月 7日
				JP	2918300	B2	1999年 7月 12日
				DE	69026756	D1	1996年 6月 5日
KR	20130022950	A	2013年 3月 7日	KR	101843467	B1	2018年 3月 30日