

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5078478号  
(P5078478)

(45) 発行日 平成24年11月21日(2012.11.21)

(24) 登録日 平成24年9月7日(2012.9.7)

(51) Int.Cl.		F I			
<b>G06K</b>	<b>19/077</b>	<b>(2006.01)</b>	G06K	19/00	K
<b>B42D</b>	<b>15/10</b>	<b>(2006.01)</b>	B42D	15/10	521
<b>G06K</b>	<b>19/07</b>	<b>(2006.01)</b>	G06K	19/00	H

請求項の数 9 (全 15 頁)

(21) 出願番号	特願2007-189189 (P2007-189189)	(73) 特許権者	000153878
(22) 出願日	平成19年7月20日 (2007.7.20)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2008-52721 (P2008-52721A)		神奈川県厚木市長谷398番地
(43) 公開日	平成20年3月6日 (2008.3.6)	(72) 発明者	山崎 舜平
審査請求日	平成22年7月13日 (2010.7.13)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2006-206798 (P2006-206798)		半導体エネルギー研究所内
(32) 優先日	平成18年7月28日 (2006.7.28)	(72) 発明者	荒井 康行
(33) 優先権主張国	日本国(JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		審査官	和田 財太
		(56) 参考文献	特開平11-085938 (JP, A)

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

凹部を有する構造体と、  
前記凹部の底部に固定された半導体チップと、  
前記構造体の内部に設けられた導電体と、  
前記導電体を介して前記半導体チップに電氣的に接続された接続電極と、  
前記接続電極に電氣的に接続されたアンテナと、  
前記アンテナの支持基材と、を有し、  
前記構造体は、前記支持基材よりも剛性の高い材料からなることを特徴とする半導体装置。

【請求項2】

請求項1において、  
前記構造体は、セラミックを有することを特徴とする半導体装置。

【請求項3】

凹部を有し、複数の誘電体層で構成される構造体と、  
前記凹部の底部に固定された半導体チップと、  
前記複数の誘電体層の少なくとも1つの層を貫通する貫通電極と、  
前記貫通電極を介して前記半導体チップに電氣的に接続された接続電極と、  
前記接続電極に電氣的に接続されたアンテナと、  
前記アンテナの支持基材と、を有し、

前記構造体は、前記支持基材よりも剛性の高い材料からなることを特徴とする半導体装置。

【請求項 4】

凹部を有し、複数の誘電体層で構成される構造体と、  
前記凹部の底部に固定された半導体チップと、  
前記複数の誘電体層の少なくとも1つの層を貫通する貫通電極と、  
前記貫通電極を介して前記半導体チップに電氣的に接続された接続電極と、  
前記接続電極に電氣的に接続されたアンテナと、  
前記アンテナの支持基材と、

前記凹部の底部に設けられた導電層と、  
前記構造体の内部に設けられ、前記導電層を介して前記半導体チップに電氣的に接続された受動素子と、を有し、

前記構造体は、前記支持基材よりも剛性の高い材料からなることを特徴とする半導体装置。

【請求項 5】

請求項 4 において、  
前記受動素子は、抵抗、コンデンサ、またはコイルであることを特徴とする半導体装置

【請求項 6】

凹部を有し、複数の誘電体層で構成される構造体と、  
前記凹部の底部に固定された半導体チップと、  
前記複数の誘電体層の少なくとも1つの層を貫通する貫通電極と、  
前記貫通電極を介して前記半導体チップに電氣的に接続された接続電極と、  
前記接続電極に電氣的に接続された第1のアンテナと、  
前記アンテナの支持基材と、

前記凹部の底部に設けられた導電層と、  
前記構造体の内部に設けられ、前記導電層を介して前記半導体チップに電氣的に接続された第2のアンテナと、を有し、

前記構造体は、前記支持基材よりも剛性の高い材料からなることを特徴とする半導体装置。

【請求項 7】

請求項 6 において、  
前記複数の誘電体層は、第1の誘電体層と第2の誘電体層を有し、  
前記第2のアンテナは、前記第1の誘電体層を貫通し、前記第1の誘電体層の上に設けられた第1の配線と前記第2の誘電体層の上に設けられた第2の配線とを電氣的に接続する貫通電極を有することを特徴とする半導体装置。

【請求項 8】

請求項 3 乃至請求項 7 のいずれか一項において、  
前記複数の誘電体層は、セラミックを有することを特徴とする半導体装置。

【請求項 9】

請求項 1 乃至請求項 8 のいずれか一項において、  
前記接続電極は、前記構造体の上面に設けられることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、RFID (Radio Frequency Identification) と呼ばれる情報通信技術 (Information Technology) に利用される情報記録担体に関する。特に電磁波を利用して情報の入出力が可能な半導体装置に関する。非接触型ICタグや、非接触型ICタグに内蔵されるインレットなどの半導体装置に関する。

10

20

30

40

50

**【背景技術】****【0002】**

RFID (Radio Frequency Identification) と呼ばれる情報通信技術 (Information Technology) の普及が進められている。例えば、ICタグと呼ばれ、外形寸法が数センチメートルのタグにデータを記憶させ、無線通信により読み取り器と交信するものが知られている。ICタグにはアンテナと、通信回路やメモリが形成されたICチップが含まれている。

**【0003】**

ICタグの形態として、紙の中に漉き込んだものが知られている (特許文献1、2参照)。例えば、特許文献1では、紙等の被着体の中にICタグを200 $\mu$ m以下の厚さで埋め込むために、ICチップ等を搭載する領域において、アンテナを形成する金属層を他の領域よりも薄く形成している。また、特許文献2では、半導体ウエハから切り出した半導体チップをアンテナと接続した状態で、樹脂で封止することにより、ICタグの薄膜化をしている。

10

【特許文献1】特開2002-049901号公報

【特許文献2】特開2004-102353号公報

**【発明の開示】****【発明が解決しようとする課題】****【0004】**

ところで、市販されている紙には様々な種類がある。例えばA4版のコピー用紙の厚さは90 $\mu$ m程度である。一般的な上白紙に違和感なくICタグを漉き込むには、ICタグの厚さをより薄くする必要がある。しかしICタグを薄くしていくと尖頭物による押圧や曲げ応力によって破壊されやすくなる。例えば、特許文献2では、半導体チップを樹脂で封止しているのみである。

20

**【0005】**

ICタグを用紙基材の表面または内部に装着させる場合には、その製造工程においてICタグが破損しないように注意する必要がある。用紙基材の表面は印字可能であり、または筆記用具により書き込み可能であることも要求される。例えば、ボールペンで文字を記入する場合の筆圧は10MPa以上である。用紙基材に装着されるICタグはこのような筆圧にも耐えられることが要求される。

30

**【0006】**

本発明は、ICタグやそれと同等な機能を有する電子部品を厚くせずに押圧や曲げ応力による破壊を防ぐことを目的とする。

**【課題を解決するための手段】****【0007】**

本発明は、RFIDに利用される情報記録担体に関する。例えば、本発明は、非接触型ICカードや、接触型ICタグや、ICカードやICタグに内蔵されるインレットなどの半導体装置に関する。本明細書において、インレットとは、少なくとも集積回路とアンテナを含む半導体装置である。

**【0008】**

本発明に係る半導体装置は、電磁波で情報 (データとも言う) の入出力を行うため、通信回路や情報を記憶する記憶回路 (メモリ) を含む各種の機能回路を含む集積回路部品と、集積回路部品に電氣的に接続されたアンテナを有する。

40

**【0009】**

本発明の集積回路部品は、半導体チップと、凹部が設けられた構造体を有する。半導体チップは、凹部の底部に固定されている。さらに、構造体は、アンテナに接続された接続電極、および内部に形成された導電体を有する。半導体チップは、前記導電体を介して、接続電極に接続されている。本発明は、集積回路部品において、アンテナとの接続部分が、半導体チップではなく、構造体に設けられていることを特徴の1つとする。

**【0010】**

50

構造体は、アンテナの支持基材よりも剛性の高い材料でなる。代表的には、セラミックで形成される。構造体としてセラミックでなる多層基板が用いられる。多層基板は、少なくとも2層の誘電体層を積層し、任意の層に導電体や抵抗体が形成された積層体である。

【0011】

構造体に2層以上の基板を積層した多層基板で集積回路部品を構成した場合、本発明に係る半導体装置は、多層基板と多層基板の凹部の底部に固定された半導体チップと、上面に、前記アンテナに接続された接続電極と、少なくとも1つの基板を貫通する貫通電極とを有し、半導体チップが貫通電極を介して接続電極に接続されていることを特徴とする。本発明は、集積回路部品において、アンテナとの接続部分が、半導体チップではなく、多層基板に設けられていることを特徴の1つとする。

10

【0012】

さらに、多層基板には、誘電体層を貫通する導電体（貫通電極）の他、誘電体層の表面に形成された導電体（端面電極）を設けることもできる。

【0013】

また、多層基板には、これらの導電体や抵抗体により、抵抗、コンデンサ、コイル、アンテナ等の受動素子が形成される。また、多層基板には、これら受動素子を組み合わせた回路が形成される。受動素子は、少なくとも凹部の底部に形成された導電層を介して、半導体チップに接続されている。多層基板に形成される導電体や抵抗体は、厚膜材料用のペーストを焼成することにより形成される。

【発明の効果】

20

【0014】

本発明によれば、セラミック等で形成される構造体で半導体チップを保護することで、半導体装置の剛性を高めることができ、丈夫さを保ち要求される機能を維持することができる。例えば、ペン先など尖頭物による押圧が加えられたときにも、半導体チップに応力が加わって動作不良になってしまうのを防止することができる。また、曲げ応力に対しても耐性を持たせることができる。

【0015】

また、セラミック等で形成される構造体にアンテナと集積回路の接続部を形成することで、半導体装置を厚くせずに、集積回路部品をアンテナに接続できる。また、構造体はセラミックのような弾性のある材料で形成されるため、曲げ応力によるアンテナとの接続不良を防ぐことができる。

30

【0016】

機能回路を構成する受動部品の一部を構造体に設けることで、半導体チップの小型化を図ることができる。また、空いた領域にメモリを拡張することができ、また、他の機能回路を設けることができるため、半導体装置の多機能化、高機能化を図ることができる。

【発明を実施するための最良の形態】

【0017】

本発明の実施の形態について、図面を用いて以下に説明する。ただし、本発明は以下の説明に限定されない。本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得る。以下、本発明を実施の形態1乃至4において説明するが、各実施の形態1乃至4に記載された発明は、異なる実施の形態に記載された構成、異なる図面間に記載された構成を組み合わせることができる。すなわち、本明細書に記載される実施の形態に限定して、本発明は解釈されるものではない。なお、本明細書において、異なる図面間で同じ構成要素は同じ符号を付し、繰り返しになる説明は省略されている。

40

【0018】

（実施の形態1）

本実施の形態では、図1を用いて、本発明に係る半導体装置の構成を説明する。図1は、本発明の半導体装置を、プラスチックカードに内蔵するインレットや、紙に抄き込むインレットとした態様を図示している。図1(A)は、インレット1の平面図であり、図1(B)は、図1(A)の鎖線b-bに沿った断面図である。

50

## 【 0 0 1 9 】

インレット 1 は、ベース基材 2 上に形成されたアンテナ 3 と、アンテナ 3 に接続された集積回路部品 4 を有する。集積回路部品 4 は、半導体チップ 5 と構造体 6 とを有し、半導体チップ 5 は構造体 6 に形成された凹部 7 の底部に固定されている。構造体 6 は樹脂などの固定材 8 によりベース基材 2 に固定されている。この構成により、集積回路部品 4 がベース基材 2 に固定される。なお、アンテナ 3 において、配線が重なっている箇所には、短絡しないように絶縁層が設けられている。

## 【 0 0 2 0 】

ベース基材 2 としては、プラスチックシート、プラスチックフィルム、ガラスエポキシ樹脂、ガラス板、紙、不織布など様々なものを適用することができる。アンテナ 3 は、集積回路部品 4 と接続するためのアンテナ端子 3 a、3 b を有する。通信周波数帯によって、アンテナ 3 の構造、形状は様々に変化する。通信周波数が高周波帯の周波数の場合には、図 1 ( A ) のようなループアンテナ、スパイラルアンテナなどを適用することができる。また、通信周波数が U H F 帯、マイクロ波帯の周波数の場合には、ダイポールアンテナの他に、モノポールアンテナ、パッチアンテナなどを適用することができる。

## 【 0 0 2 1 】

集積回路部品 4 は、アンテナ以外の無線で交信するのに必要な回路を具備した部品である。図 1 ( C ) は、半導体チップ 5 の平面図である。半導体チップ 5 は、半導体ウエハを個々に分割したベアチップである。半導体チップ 5 には、通信回路や情報を記憶する記憶回路などの各種の機能回路を含む集積回路 9 と、接続電極 1 0 a、1 0 b、接続電極 1 1 が形成されている。接続電極 1 0 a、1 0 b は、アンテナ 3 との接続用の電極であり、接続電極 1 0 a はアンテナ端子 3 a に接続され、接続電極 1 0 b はアンテナ端子 3 b に接続される。接続電極 1 1 は、構造体 6 に形成される受動素子との接続用の電極である。各接続電極 1 0 a、1 0 b、1 1 はそれぞれ集積回路 9 に接続されている。

## 【 0 0 2 2 】

半導体チップ 5 は凹部 7 によりできた空間に収められている。半導体チップ 5 の上面が構造体 6 の上面よりも低くなるように、凹部 7 が形成されている。半導体チップ 5 はハンダ、ろう材、樹脂層などにより凹部 7 の底部に固定されている。半導体チップ 5 の接続電極 1 0 a、1 0 b、1 1 は、構造体 6 の内部に形成される導電体に接続される。

## 【 0 0 2 3 】

構造体 6 は、靱性を有し一定の曲げ応力に対しては弾性を有していることがより好ましい。ベース基材 2 がプラスチックフィルムや不織布などの可撓性材料で形成されている場合に、構造体 6 に一定の弾性力を持たせることで、曲げ応力を分散させることができるためである。例えば、構造体 6 は硬質プラスチック、ガラスなどの誘電体を用いて形成される。特にセラミック材料を用いて形成することが好ましい。セラミック材料は上記の特性を発現させるために素材の選択肢が広く、また複数のセラミックを組み合わせることで複合化することができるからである。

## 【 0 0 2 4 】

以下に、セラミック材料の代表例を挙げる。高絶縁性材料としては、アルミナ (  $Al_2O_3$  ) を用いることが好ましい。また、高容量性材料としては、チタン酸バリウム (  $BaTiO_3$  ) を用いることが好ましい。機械的強度を優先させるにはアルミナ (  $Al_2O_3$  )、酸化チタン (  $TiO_x$  )、炭化珪素 (  $SiC$  )、強化ガラス、結晶化ガラスを用いることが好ましい。また、 $SiC$  のナノ粒子を  $Si_3N_4$  に添加した複合セラミック、六方晶窒化ホウ素 (  $BN$  ) を含む複合セラミックを用いると、高強度、耐酸化、高靱性が得られるので好ましい。

## 【 0 0 2 5 】

このようなセラミック材料を用い、一つの層の厚さを  $0.1 \mu m \sim 2 \mu m$  として、複数の誘電体層を積層した多層構造とすることができる。すなわち、上記セラミック材料でなる複数の誘電体層を積層した多層基板で構造体 6 を構成することができる。

## 【 0 0 2 6 】

図1(D)は構造体6の斜視図であり、構造体6にセラミックの多層基板12を適用した態様を示す。多層基板12は、セラミックでなる誘電体層13が複数積層されている。多層基板12の内部には、任意の誘電体層13上に所定のパターンで形成された導電体や、抵抗体が形成されている。以下、誘電体層13上に形成された導電体を「内部導電層」という。また、異なる層に形成された内部導電層や抵抗体を接続するため、誘電体層13を貫通する導電体(以下、「貫通電極」という)が形成されている。さらに、内部導電層を多層基板12の側面で接続するため、多層基板12の側面に導電体14(以下「端面電極14」という)が形成されている。貫通電極や端面電極14は必要に応じて形成される。内部導電層、および端面電極14は導電性ペーストを印刷し、焼成することにより形成されている。また、貫通電極は、誘電体層13に形成されたビアホールに導電性ペーストを詰めることで形成されている。または、内部を金属めっきすることで形成されている。

10

**【0027】**

多層基板12の凹部7が設けられている表面(便宜上、この面を多層基板の「上面」という。)には、アンテナ端子3a、3bに直接に接続されるアンテナ用接続電極15a、15bが形成されている。また、凹部7の底部には、半導体チップ5の各接続電極10a、10b、11に直接に接続される接続電極が、内部導電層により形成されている。

**【0028】**

以下、図2、図3を用いて、アンテナ端子3a、3b、半導体チップ5、多層基板12(構造体6)の接続構造を説明する。図2、図3の各図は、インレット1の部分的な断面図であり、接続構造を説明するための模式的な断面図である。

20

**【0029】**

半導体チップ5は、多層基板12の凹部7の底部に形成された接続電極に接続される。ここでは、フリップチップ方式およびワイヤボンディング方式で、半導体チップ5を実装する例を示す。

**【0030】**

図2は、フリップチップ方式で半導体チップ5を構造体6に実装した例を示す。上述したように、多層基板12には、誘電体層13上の内部配線層21、誘電体層13を貫通する貫通電極22が形成されている。多層基板12の凹部7の底部には、内部配線層21により、半導体チップ5の接続電極10a、10b、11に接続される接続電極層23が形成されている。端面電極14は、多層基板12の端面において、内部配線層21に接続されている。

30

**【0031】**

半導体チップ5は接続電極10a、10b、11が凹部7の底部に向かい合うよう(フェースダウン)に配置される。接続電極10a、10b、11は、ハンダや、Au(金)などでなるバンプ24により、接続電極層23に接続される。その結果、アンテナ用の接続電極10a、10bは、接続電極層23(内部配線層21)、貫通電極22(凹部7の側面を構成する誘電体層13を貫通している導電体)を介して、多層基板12に設けられた接続電極15に接続される。接続電極15は、アンテナ端子3a、3bに接続されている。図2では、アンテナ端子3aのみ図示しているが、アンテナ端子3bの接続構造はアンテナ端子3aと同様である。

40

**【0032】**

一方、多層基板12に形成される受動素子との接続用の電極11も、接続電極10a、10bと同様、接続電極層23(内部配線層21)、貫通電極22を介して、受動素子を構成する内部配線層21に接続される。後述するが、受動素子の構造によっては、電極11と受動素子との接続には貫通電極22は不要となる場合がある。

**【0033】**

図3に、ワイヤボンディング方式で半導体チップ5を構造体6に実装した例を示す。図2と異なり、半導体チップ5は底面が凹部7の底部に向かい合うように配置され、ハンダ、ろう材、樹脂接着剤などのダイボンディング材26により、多層基板12に固定されている。接続電極10a、10b、11は、Al、Auなどの金属細線27により、接続電極

50

層 2 3 に接続されている。他は、図 2 と同様であり、アンテナ用の接続電極 1 0 a、1 0 b は、接続電極層 2 3 ( 内部配線層 2 1 )、貫通電極 2 2 ( 凹部 7 の側面を構成する誘電体層 1 3 を貫通している導電体 ) を介して、多層基板 1 2 に設けられた接続電極 1 5 に接続され、接続電極 1 1 は、貫通電極 2 2 を介して多層基板 1 2 に設けられた受動素子に接続される。

【 0 0 3 4 】

図 3 に示すように、半導体チップ 5 を多層基板 1 2 ( 構造体 6 ) に実装することにより、半導体チップ 5 をアンテナ 3 および多層基板 1 2 に形成される受動素子に接続することができる。

【 0 0 3 5 】

図 1 ~ 図 3 に示すように、本発明の半導体装置は、セラミック等で形成される構造体にベアチップを収納し、また、構造体に接続用の導電体を形成して、アンテナとベアチップを接続する構造を有する。この構造により、半導体装置に曲げ応力が加わってもアンテナとの接続部の不良が起こらない。

【 0 0 3 6 】

本発明の半導体装置は、アンテナ 3 で電磁波 ( 搬送波 ) を送受信することにより、情報を入出力している。また、本発明の半導体装置は、アンテナ 3 で受信した搬送波から直流電圧を作り、各回路に電源として供給している。以下、インレット 1 の回路構成例について説明する。図 4 に、インレット 1 のブロック回路図を示す。

【 0 0 3 7 】

集積回路部品 4 は、高周波回路 4 1、電源回路 4 2、ロジック回路 4 3 を要素として含んでいる。高周波回路 4 1 は検波容量部 4 4、変調回路 4 5、復調回路 4 6 を有する。検波容量部 4 4 は、電源回路用の検波容量 4 4 a とロジック回路用の検波容量 4 4 b を有する。電源回路 4 2 は、整流回路 4 7、複数のコンデンサを含む保持容量部 4 8、定電圧回路 4 9 を有する。ロジック回路 4 3 は P L L 回路 5 1 ( P L L : P h a s e L o c k e d L o o p )、コード認識及び判定回路 5 2、メモリコントローラ 5 3、固体識別情報が記憶されている記憶回路 5 4、符号化回路 5 5 を有する。

【 0 0 3 8 】

アンテナ 3 が受信した搬送波は、検波容量部 4 4 を介して電源回路 4 2 と、ロジック回路 4 3 に分流する。電源回路 4 2 では、入力された搬送波が整流回路 4 7 によって半波整流され、直流電圧が作られる。直流電圧は電源として保持容量部 4 8 に充電される。定電圧回路 4 9 は一定電圧で回路に必要な電力を供給する。これは、受信した搬送波により強電界により、集積回路部品 4 の回路が破壊されないようにするためである。

【 0 0 3 9 】

高周波回路 4 1 では、復調回路 4 6 は搬送波を復調して、ロジック回路 4 3 の動作に必要なクロック信号を生成する。クロック信号は P L L 回路 5 1 と、コード認識及び判定回路 5 2 に入力される。受信信号が振幅変調 ( A S K ) 方式の信号であれば、復調回路 4 6 は、振幅の変動から、" 0 " または " 1 " のデータを検出する。変調回路 4 5 は送信データを振幅変調 ( A S K ) の送信信号として送信する。

【 0 0 4 0 】

P L L 回路 5 1 はクロック信号を補正する。コード認識及び判定回路 5 2 は、命令コードを認識し判定する。各コード認識及び判定回路 5 2 が認識及び判定する命令コードは、フレーム終了信号 ( E O F、e n d o f f r a m e )、フレーム開始信号 ( S O F、s t a r t o f f r a m e )、フラグ、コマンドコード、マスク長 ( m a s k l e n g t h )、マスク値 ( m a s k v a l u e ) 等である。また、コード認識及び判定回路 5 2 は、送信エラーを識別する巡回冗長検査 ( C R C、c y c l i c r e d u n d a n c y c h e c k ) 機能も含む。コード認識及び判定回路 5 2 の判定結果は、メモリコントローラ 5 3 に出力される。メモリコントローラ 5 3 は、判定結果に基づいて、記憶回路 5 4 の読み出しを制御する。

【 0 0 4 1 】

記憶回路54の構成としては、固定データのみを記憶するマスクROM(Read Only Memory)、SRAM(Static Random Access Memory)などの任意読み出し書き込み可能メモリ、電荷蓄積浮遊電極を有する不揮発性メモリなどが適用可能である。

【0042】

記憶回路54から読み出されたデータは、符号化回路55で符号化され、変調回路45によって変調を行い、応答信号が生成する。応答信号は搬送波としてアンテナ3から送信される。

【0043】

図4で示すように、本発明の半導体装置は、リーダライタとも呼ばれる通信装置からの命令を受信して、記憶回路54にデータを書き込む機能や、記憶回路54からデータを読み出す機能を有している。

【0044】

(実施の形態2)

集積回路部品4を構成する受動素子の一部は、構造体6に形成することができる。省電力化のため、構造体6に形成する受動素子は、電源回路42で作られる電源を必要としない素子が好ましい。例えば、検波容量部44を構成するコンデンサの一部または全てを構造体6に設けることができる。また、電源の供給部である保持容量部48を構成するコンデンサの一部または全てを構造体6に設けることもできる。

【0045】

本実施の形態では、図5を用いて、構造体6にコンデンサを形成した例を説明する。図5はインレット1の断面図である。図5(A)は、半導体チップ5と受動素子との接続構造を説明するための断面図であり、図5(B)は半導体チップ5とアンテナ3との接続構造を説明するための断面図である。なお、図5では、半導体チップ5を構造体6にフリップチップ方式で実装した例を示したが、図3のようにワイヤボンディング方式など他の方式で実装することもできる。

【0046】

多層基板12にコンデンサを形成するため、複数の誘電体層13上に、内部配線層により容量電極層61が形成される。多層基板12には、誘電体層13と容量電極層61が形成された層が交互に咬み合うように積層されている。また、多層基板12の端面には対向する端面電極14-1、14-2が形成され、端面電極14-1、端面電極14-2には、一層おきに容量電極層61が接続されている。このように誘電体層13と容量電極層61を積層し、端面電極14-1、14-2で容量電極層61を接続することでコンデンサが形成される。

【0047】

図5(A)の構成例では、半導体チップ5の受動素子用の接続電極11とコンデンサとの接続は、貫通電極22を用いずに、接続電極層23(内部配線層21)によってなされる。接続電極層23(内部配線層21)を、コンデンサを構成する端面電極14-1、14-2に接続している。このように、接続電極11と接続電極層23との接続構造は、構造体6に形成される受動素子の構造によって適宜に選択される。

【0048】

また、図5(B)に示すように、半導体チップ5の接続電極10a、10bは、バンプ24、接続電極層23、貫通電極22を介して、多層基板12の表面に形成された接続電極14a、14bに接続されている。接続電極14a、14bはそれぞれアンテナ端子3a、3bに接続されている。このような接続構造により、半導体チップ5はアンテナ端子3a、3bに接続されている。

【0049】

なお、コンデンサを構成する誘電体層13はチタン酸バリウム( $BaTiO_3$ )、チタン酸ストロンチウム( $SrTiO_3$ )、鉛複合ペロブスカイト化合物材料などのセラミック材料にバインダー化合物、可塑剤および有機溶剤を含むセラミックペーストを基板上に塗

10

20

30

40

50

布して形成される。その上に銅または銅合金、ニッケルまたはニッケル合金、銀または銀合金、スズまたはスズ合金から選ばれる電極ペーストを印刷して容量電極層 6 1 (内部配線層 2 1) を形成する。なお、貫通電極を形成する場合は、その該当位置に開口が形成される形状とする。誘電体層 1 3 及び容量電極層 6 1 を乾燥させた後、所定の大きさに分断し、容量電極が交互に咬み合うように複数層積層する。これをセラミック材料で形成された層で挟み、脱バインダー、焼成および熱処理を施す。

#### 【0050】

図 5 において、コンデンサを構成する誘電体層 1 3 および容量電極層 6 1 は、ナノ粒子を用いることで  $0.1 \sim 1 \mu\text{m}$  の厚さに形成することができる。例えば、 $2 \mu\text{m}$  の厚さの誘電体層 1 3 を 5 層積層すると厚さは  $10 \mu\text{m}$  になる。また、 $1 \mu\text{m}$  の厚さの誘電体層 1 3 を 10 層重ねても  $10 \mu\text{m}$  の厚さでおさめることができる。

10

#### 【0051】

(実施の形態 3)

構造体 6 (多層基板 1 2) には、内部配線層 2 1 を所定のパターンに形成し、これらを積層して貫通電極で接続することで、ループアンテナ、コイルアンテナを形成することができる。本実施の形態では構造体 6 に第 2 のアンテナを形成した構成例を説明する。

#### 【0052】

まず、本実施の形態のインレット 1 の回路構成例について説明する。図 6 は、インレット 1 のブロック回路図である。給電用アンテナ 7 0 (第 2 のアンテナ) が集積回路部品 4 に設けられる。検波容量部 4 4 の電源回路用の検波容量 4 4 a は、アンテナ 3 (第 1 のアンテナ) に接続されず、給電用アンテナ 7 0 に接続されている。他の構成は、図 4 のブロック回路図と同様である。

20

#### 【0053】

本実施の形態では、集積回路部品 4 に設けた給電用アンテナ 7 0 を構造体 6 の多層基板 1 2 に形成する。図 7、図 8 を用いて、本実施の形態の半導体装置の構造を説明する。

#### 【0054】

図 7 はインレット 1 の断面図であり、半導体チップ 5 の接続電極 1 1 と給電用アンテナ 7 0 との接続構造を説明するための断面図である。なお、半導体チップ 5 とアンテナ 3 との接続構造は、図 5 (B) と同様である。なお、図 7 では、図 2 で示したように、フリップチップ方式で半導体チップ 5 を多層基板 1 2 に実装した例を示す。なお、図 3 に示したワイヤボンディング方式など、他の実装方法を採用することもできる。

30

#### 【0055】

図 7 に示すように、多層基板 1 2 には、誘電体層 1 3 上に、所定のパターンに形成された内部配線層によって、アンテナ配線層 7 1 ~ 7 4 が形成される。アンテナ配線層 7 1 は誘電体層 1 3 を貫通する貫通電極 2 2 によって、順次に接続され、アンテナコイルを構成している。以下、図 8 を用いて、給電用アンテナ 7 0 の構成を説明する。

#### 【0056】

図 8 (A) は給電用アンテナ 7 0 の分解斜視図であり、図 8 (B) は平面図である。なお図 8 (A) では、誘電体層 1 3 - 1 ~ 1 3 - 4 およびアンテナ配線層 7 1 ~ 7 4 の厚み、アンテナ配線層 7 1 ~ 7 4 を接続する貫通電極は省略している。図 8 には、4 層の内部配線層 2 1 により給電用アンテナ 7 0 を構成する例を示した。誘電体層 1 3 - 1 ~ 1 3 - 4 には、それぞれアンテナ配線層 7 1 ~ 7 4 が形成されている。

40

#### 【0057】

アンテナ配線層 7 1 の一方の端子部 7 1 a は、多層基板 1 2 の端面で端面電極 1 4 - 1 に接続される。他方の端子部 7 1 b は、誘電体層 1 3 - 1 を貫通する貫通電極によりアンテナ配線層 7 2 の一方の端子部 7 2 b に接続され、アンテナ配線層 7 2 の他方の端子部 7 2 c は、誘電体層 1 3 - 2 を貫通する貫通電極によりアンテナ配線層 7 3 の一方の端子部 7 3 c に接続される。アンテナ配線層 7 3 の他方の端子部 7 3 d は、誘電体層 1 3 - 3 を貫通する貫通電極によりアンテナ配線層 7 4 の一方の端子部 7 4 d に接続される。アンテナ配線層 7 4 の他方の端子部 7 4 e は、多層基板 1 2 の端面で端面電極 1 4 - 2 に接続され

50

る。このように、貫通電極によりアンテナ配線層 7 1 ~ 7 4 を接続することにより、コイル状の給電用アンテナ 7 0 が形成される。なお、給電用アンテナ 7 0 をコイル状としたが、この構造に限定されるものではない。例えば、モノポールアンテナ、パッチアンテナなどとすることもできる。

**【 0 0 5 8 】**

アンテナ配線層 7 1 の端子部 7 1 a、アンテナ配線層 7 4 の端子部 7 4 e は、給電用アンテナ 7 0 のアンテナ端子を構成する。給電用アンテナ 7 0 の一方の端子部 7 1 a は端面電極 1 4 - 1 および接続電極層 2 3 により、半導体チップ 5 に接続される。他方の端子部 7 4 e は端面電極 1 4 - 2 および接続電極層 2 3 により、半導体チップ 5 に接続される。

**【 0 0 5 9 】**

アンテナ 3 ( 第 1 のアンテナ ) とは別に給電用アンテナ 7 0 ( 第 2 のアンテナ ) を有することで、通信信号の有無に依存せず、任意に電力を充電する構成とすることができる。これにより集積回路の動作に必要な電力を十分蓄えることができる。なお、給電用アンテナ 7 0 と共に、電源回路用の検波容量 4 4 a を構造体 6 に設けることができる。検波容量 4 4 a は実施の形態 2 で説明したように、内部配線層により複数の容量電極層を積層して形成し、容量電極層を端面電極 ( または貫通電極 ) により接続することで形成できる。

**【 0 0 6 0 】**

( 実施の形態 4 )

実施の形態 1 ~ 3 では、本発明の半導体装置としてインレットについて説明した。本発明の半導体装置はインレットにとどまらない。例えば、インレットを内蔵した各種のトランスポンダも本発明の半導体装置に含まれる。トランスポンダの形態には、シールラベル、筒型、コイン型、円盤型、カード型、箱型、スティック型、ガラス封入型など様々な形態がある。また、材料としては、プラスチック、ガラス、セラミックなどが用いられる。トランスポンダの代表例として、非接触型 IC カード、RF タグ ( ID タグ )、RF タグ ( ID タグ ) 機能付きのシールラベルが知られている。

**【 0 0 6 1 】**

また、本発明のアンテナに接続された集積回路部品を具備する各種の物品も、本発明の 1 つである。例えば、携帯電話、携帯用音楽再生装置などの電子機器、時計などの精密機器、ボタン、服、帽子などの衣料などに、本発明のアンテナに接続された集積回路部品を具備させることができる。携行する物品や、身につける物品に本発明を適用することで、利便性に優れた物品を提供することができる。また、ID タグとして本発明の半導体装置を物品に取り付けておくことで、物品の原材料や産地、製造や加工、流通、販売などに至るまでの履歴管理や、追跡照会が可能になる。すなわち、トレーサビリティが可能になる。

**【 0 0 6 2 】**

また、本発明に係る半導体装置は、セラミック等の構造体により半導体チップが保護されているので、紙媒体の中に含ませても故障せずに使用することができる。紙媒体としては、例えば、紙幣、戸籍謄本、出生証明書、住民票、パスポート、免許証、身分証、会員証、鑑定書、診察券、定期券、手形、小切手、貨物引換証、船貨証券、倉庫証券、株券、債券、商品券、チケット、抵当証券などがある。また、上白紙、インクジェット印刷用紙なども偽造防止用の紙として機能させることができる。例えば、契約書、仕様書などの各種の極秘情報を記載した書類に本発明に係る半導体装置を含ませることができる。

**【 0 0 6 3 】**

このように、本発明に係る半導体装置を用いることにより、紙媒体上で視覚的に示される情報以上の多くの情報を紙媒体に持たせることができる。このような紙媒体を商品ラベルなどに適用することで、商品管理の電子システム化や、商品の盗難防止に利用できる。以下、図 9 を参照して、本発明のインレットを内蔵した紙類を用いた物品の一例について説明する。なお、以下で説明する紙若しくは紙類には、パルプを抄紙したもの他、不織布、プラスチックフィルムなども類似なものとして適用することができる。

**【 0 0 6 4 】**

図 9 ( A ) は、インレット 1 を含む紙類を使用した無記名債券 9 1 の一例である。無記名

10

20

30

40

50

債券 9 1 には、切手、切符、チケット、入場券、商品券、図書券、文具券、各種ギフト券、各種サービス券等が含まれる。インレット 1 にはこれら無記名債券 9 1 の識別情報を記憶させておくことにより真贋判定を容易にすることができる。また、インレット 1 は一定の曲げ応力に耐性を有し、ペン先など尖頭物による押圧が加えられた場合にも故障することがないので、商品の取引に支障をきたすことがない。

【 0 0 6 5 】

図 9 ( B ) は、本発明に係るインレット 1 を抄き込んだ紙を使用した証書類 9 2 ( 例えば、住民票、戸籍謄本、出生証明書 ) の一例である。インレット 1 にはこれら証書類 9 2 の識別情報を記憶させておくことにより真贋判定を容易にすることができる。また、インレット 1 は一定の曲げ応力に耐性を有し、ペン先など尖頭物による押圧が加えられた場合にも故障することがないので、証書類 9 2 が発行された後も証明に使うことができ、認証情報の改ざんを防ぐことができる。

10

【 0 0 6 6 】

図 9 ( C ) は、本発明に係るインレット 1 を含むラベルの一例を示す。ラベル台紙 9 3 ( セパレート紙 ) 上に、インレット 1 が付された用紙でラベル 9 4 ( IC ラベル ) が形成されている。ラベル 9 4 は、包装箱 9 5 内に収納されて提供することができる。ラベル 9 4 上には、その商品や役務に関する情報 ( 商品名、ブランド、商標、商標権者、販売者、製造者等 ) を表示する印刷面を備えている。インレット 1 には、その商品 ( 又は商品の種類 ) 固有の識別情報を記憶させることが可能であるため、偽造や、商標権、特許権等の知的財産権侵害、不正競争等の不法行為を容易に把握することができる。インレット 1 には、商品の容器やラベルに明記しきれない多大な情報 ( 例えば、商品の産地、販売地、品質、原材料、効能、用途、数量、形状、価格、生産方法、使用方法、生産時期、使用時期、賞味期限、取扱説明、商品に関する知的財産情報等 ) を入力しておくことができる。そのため、取引者や消費者は、簡易なリーダによってそれらの情報にアクセスすることができる。また、インレット 1 の記憶回路に、1 回書き込み可能なメモリ領域を形成することにより、データの改ざんを防止することができる。

20

【 0 0 6 7 】

図 9 ( D ) は、インレット 1 を含む IC タグ 9 6 を示している。インレット 1 を紙の中に含ませることにより、プラスチックの筐体を使用した従来の ID タグよりも安価に、ID タグを製造することができる。また、紙を用いた物品であれば、物品とインレット 1 とを一体にすることができる。そのような例を図 9 ( E ) に示す。図 9 ( E ) は、インレット 1 を内蔵した書籍 9 7 であり、インレット 1 が抄き込まれた紙が表紙に用いられている。

30

【 図面の簡単な説明 】

【 0 0 6 8 】

【 図 1 】本発明に係る半導体装置の一態様を示す図であり、( A ) は平面図、( B ) は b - b 断面図、( C ) は半導体チップの平面図、( D ) は構造体の斜視図 ( 実施の形態 1 )

【 図 2 】半導体装置の断面図であり、フリップチップ方式で半導体チップを構造体を実装した例を説明する図 ( 実施の形態 1 )

【 図 3 】半導体装置の断面図であり、ワイヤボンディング方式で半導体チップを構造体を実装した例を説明する図 ( 実施の形態 1 )

40

【 図 4 】無線で情報の入出力を行う半導体装置の回路構成例を示すブロック回路図 ( 実施の形態 1 )

【 図 5 】コンデンサが形成された構造体を有する半導体装置の一例を示す断面図 ( 実施の形態 2 )

【 図 6 】給電用アンテナを有する半導体装置の回路構成例を示すブロック回路図 ( 実施の形態 3 )

【 図 7 】給電用アンテナが形成された構造体を有する半導体装置の一例を示す断面図 ( 実施の形態 3 )

【 図 8 】給電用アンテナの分解斜視図および平面図 ( 実施の形態 3 )

【 図 9 】インレットを内蔵した紙類を利用した物品を示す図 ( 実施の形態 4 )

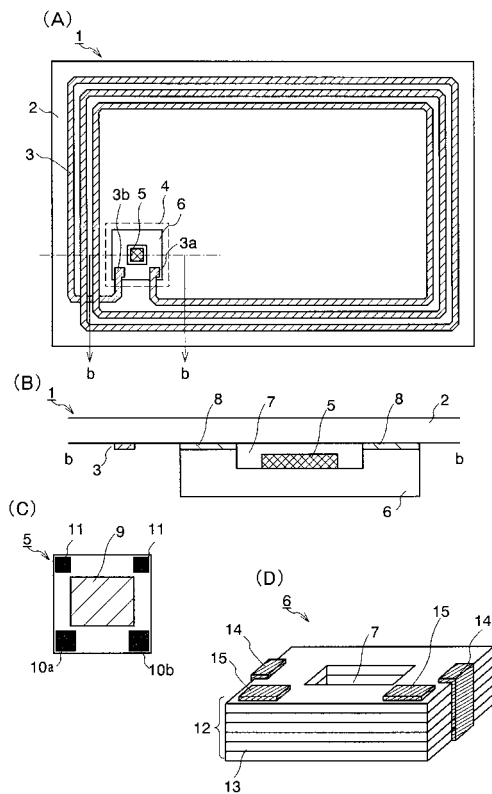
50

【符号の説明】

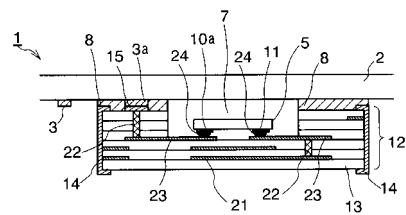
【0069】

1 インレット、2 ベース基材、3 アンテナ、4 集積回路部品、5 半導体チップ、6 構造体、7 凹部、8 固定材、9 集積回路、10 a、10 b、11 接続電極、12 多層基板、13 誘電体層、14 端面電極、15 a、15 b アンテナ用接続電極、21 内部配線層、22 貫通電極、23 接続電極層、24 バンプ、26 ダイボンディング材、27 金属細線、61 容量電極層、70 給電用アンテナ、71~74 アンテナ配線層

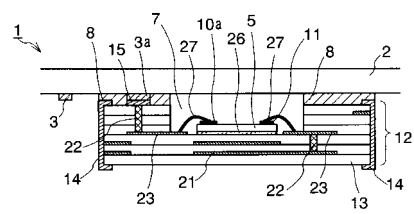
【図1】



【図2】

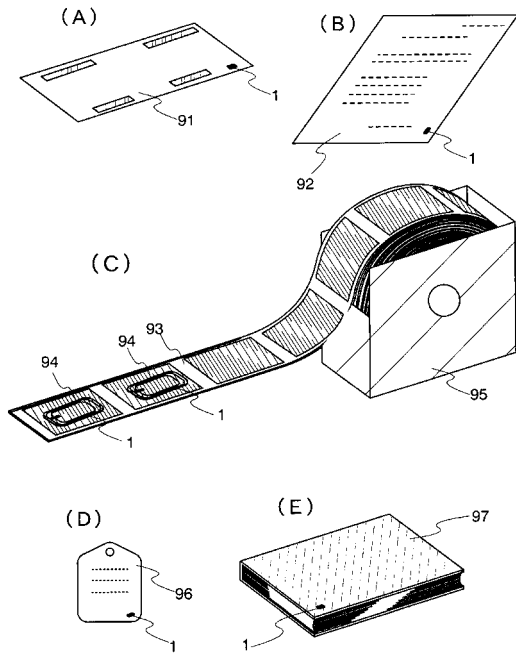


【図3】





【 図 9 】



フロントページの続き

(58)調査した分野(Int.Cl., DB名)

G 0 6 K 1 9 / 0 7 - 1 9 / 0 7 7

B 4 2 D 1 5 / 1 0