

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4713852号
(P4713852)

(45) 発行日 平成23年6月29日 (2011. 6. 29)

(24) 登録日 平成23年4月1日 (2011. 4. 1)

| | |
|-------------------------|----------------|
| (51) Int. Cl. | F I |
| H O 3 B 5/04 (2006. 01) | H O 3 B 5/04 B |
| H O 3 B 5/12 (2006. 01) | H O 3 B 5/04 C |
| | H O 3 B 5/12 B |

請求項の数 9 (全 26 頁)

(21) 出願番号 特願2004-187412 (P2004-187412)
(22) 出願日 平成16年6月25日 (2004. 6. 25)
(65) 公開番号 特開2005-102148 (P2005-102148A)
(43) 公開日 平成17年4月14日 (2005. 4. 14)
審査請求日 平成19年3月2日 (2007. 3. 2)
(31) 優先権主張番号 特願2003-305009 (P2003-305009)
(32) 優先日 平成15年8月28日 (2003. 8. 28)
(33) 優先権主張国 日本国 (JP)

(73) 特許権者 302062931
ルネサスエレクトロニクス株式会社
神奈川県川崎市中原区下沼部 1 7 5 3 番地
(74) 代理人 110000350
ポレール特許業務法人
(74) 代理人 100068504
弁理士 小川 勝男
(74) 代理人 100086656
弁理士 田中 恭助
(72) 発明者 中村 宝弘
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所 中央研究所内

最終頁に続く

(54) 【発明の名称】 周波数発生回路及びそれを用いた通信システム

(57) 【特許請求の範囲】

【請求項 1】

入力信号を増幅する差動増幅器と、
前記差動増幅器の出力信号を前記差動増幅器の入力に帰還するバッファ回路と、
前記バッファ回路に設けられた第1の電流源回路と、
出力が前記第1の電流源回路の制御端子に入力される温度特性変換回路と
を具備して成り、
前記第1の電流源回路の電流値が前記温度特性変換回路により温度に比例して増大する
ように制御され、
前記温度変換回路に温度に対して一定の温度特性を持つ電圧を出力する基準電圧源回路
の出力電圧が入力され、
前記バッファ回路はエミッタフォロア回路であり、
前記第1の電流源回路は前記エミッタフォロア回路のエミッタ側に設けられたバイアス
電流源であり、
前記差動増幅器はLC共振回路を負荷とする
ことを特徴とする周波数発生回路。

【請求項 2】

請求項1に記載の周波数発生回路において、
前記温度特性変換回路は、
第1及び第2のPNPトランジスタと第1及び第2のNPNトランジスタと、第1、第

10

20

2 および第 3 の抵抗とを具備し、

前記第 1 の P N P トランジスタのコレクタとベースとが接続され、エミッタは第 1 の電源電圧に接続され、

前記第 1 の N P N トランジスタのコレクタは前記第 1 の P N P トランジスタのコレクタに接続され、エミッタは前記第 1 の抵抗を介して第 2 の電源電圧に接続され、

前記第 2 の P N P トランジスタのエミッタは前記第 1 の電源電圧に接続され、ゲートは前記第 1 の P N P トランジスタのゲートに接続され、コレクタは前記第 2 の抵抗を介して前記第 2 の電源電圧に接続され、

前記第 2 の N P N トランジスタのコレクタは前記第 1 の電源電圧に接続され、ベースは前記第 2 の P N P トランジスタのコレクタに接続され、エミッタは出力端子に接続されると共に前記第 3 の抵抗を介して前記第 2 の電源電圧に接続されて成り、

前記第 1 の N P N トランジスタのベースが入力端子となり、前記入力端子に温度に対して一定の温度特性を持つ電圧を出力する基準電圧源回路の出力電圧が入力され、前記出力端子が前記第 1 の電流源回路の制御端子に接続される

ことを特徴とする周波数発生回路。

【請求項 3】

請求項 1 に記載の周波数発生回路において、

前記温度特性変換回路が、

バイポーラトランジスタのベースを入力としコレクタを出力とする第 1 のコレクタ出力段と、

バイポーラトランジスタのベースを入力としコレクタを出力とする第 2 のコレクタ出力段と、

前記第 1 のコレクタ出力段と前記第 2 のコレクタ出力段との間に、バイポーラトランジスタとそのエミッタに接続されたバイアス電流源を含んでなり前記バイポーラトランジスタのベースを入力としエミッタを出力とする回路が N 段（N は整数）直列に接続されて成る第 1 のエミッタ出力段と、

前記第 2 のコレクタ出力段の後段に、バイポーラトランジスタとそのエミッタに接続されたバイアス電流源を含んで成りバイポーラトランジスタのベースを入力としエミッタを出力とする回路が M 段（M は整数）直列に接続されて成る第 2 のエミッタ出力段とを含んで構成され、

前記第 1 のコレクタ出力段の初段のバイポーラトランジスタのベースに温度に対して一定の温度特性を持つ電圧を出力する基準電圧源回路の出力電圧が入力され、

前記温度特性変換回路の出力電圧が所定の温度特性を持つように、前記第 1 および第 2 のエミッタ出力段の段数 N および M が設定されて成り、

前記第 2 のエミッタ出力段の最終段のエミッタ出力が前記第 1 の電流源回路の制御端子に接続される

ことを特徴とする周波数発生回路。

【請求項 4】

請求項 3 に記載の周波数発生回路において、

前記温度特性変換回路の出力電圧が所定の温度特性を持つように、前記第 1 のエミッタ出力段のバイアス電流密度と、前記第 2 のエミッタ出力段のバイアス電流密度とが設定されて成る

ことを特徴とする周波数発生回路。

【請求項 5】

請求項 3 に記載の周波数発生回路において、

前記第 1 のエミッタ出力段の段数 N が 2 であり、

前記第 2 のエミッタ出力段の段数 M が 3 である

ことを特徴とする周波数発生回路。

【請求項 6】

請求項 3 に記載の周波数発生回路において、

前記第 1 のエミッタ出力段の段数 N が 3 であり、
前記第 2 のエミッタ出力段の段数 M が 3 であり、
前記第 2 のコレクタ出力段のトランジスタのコレクタに更にダイオードが接続され、前記ダイオードのカソードが次段のエミッタ出力段のトランジスタのベースに接続されることを特徴とする周波数発生回路。

【請求項 7】

請求項 1 に記載の周波数発生回路において、
前記基準電圧源回路はバンドギャップリファレンス回路である
ことを特徴とする周波数発生回路。

【請求項 8】

複数の並列データ信号とクロックが入力され、並列データ信号を直列データ信号へと多重化するマルチプレクサと、
前記直列データ信号を増幅するドライバと、
光信号を発生させるレーザ発振器と、
前記光信号を前記ドライバ出力の変調信号にしたがって変調した光変調信号を出力する変調器と、

前記光変調信号を伝達する光ファイバと、
前記光ファイバを介して受信した前記光変調信号を電流信号に変換するフォトディテクタと、

前記電流信号を電圧信号に変換する増幅器と、
直列データ信号を並列データ信号へと分離化するデマルチプレクサと
を具備してなる光通信システムであって、

前記マルチプレクサは、入力データ信号の多重化を行うマルチプレクサコアと、クロック制御回路と、マルチプレクサの基準クロックを提供する周波数発生回路とを含んで構成され、

前記デマルチプレクサは、入力データ信号の分離化を行うデマルチプレクサコアと、クロック抽出回路と、デマルチプレクサコアの基準クロックを提供する周波数発生回路とを含んで構成され、

前記マルチプレクサ内部の周波数発生回路、または前記デマルチプレクサ内部の周波数発生回路の少なくとも一方が、請求項 1 に記載の周波数発生回路を含んでなる
ことを特徴とする光通信システム。

【請求項 9】

無線信号を受信するアンテナと、
前記アンテナの出力を増幅する初段低雑音増幅回路と、
ベースバンド回路によって制御され、 $\pi/2$ [ラジアン / 秒] 位相が異なる二つの信号を発生させる周波数発生回路と、

前記初段低雑音増幅回路と前記周波数発生回路の第 1 の位相の出力とを周波数混合する第 1 のミキサと、

前記第 1 のミキサの出力を周波数帯域を限定して選択する第 1 のバンドパスフィルタと
、

前記第 1 のバンドパスフィルタの出力を増幅する第 1 の IF 増幅回路と、
前記初段低雑音増幅回路と前記周波数発生回路の第 2 の位相の出力とを周波数混合する第 2 のミキサと、

前記第 2 のミキサの出力を周波数帯域を限定して選択する第 2 のバンドパスフィルタと
、

前記第 2 のバンドパスフィルタの出力を増幅する第 1 の IF 増幅回路と、
前記第 1 および前記第 2 の IF 増幅回路の出力を入力信号として復調し、変調信号を取り出してベースバンド回路に与える復調回路と
を具備してなる無線通信システムであって、

前記周波数発生回路が、請求項 1 に記載の周波数発生回路を含んでなる

10

20

30

40

50

ことを特徴とする無線通信システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は周波数発生回路及びそれを用いた通信システムに係り、特に周波数発生回路の発振周波数の温度補償に関する。

【背景技術】

【0002】

図1は従来のLC共振器を用いた、差動LC共振型電圧制御周波数発生器の一例を示す回路図である。差動LC共振型電圧制御周波数発生器は、LC共振器10を負荷とする差動増幅器30と差動増幅器の出力信号を入力に帰還するトランジスタQ3、Q5からなる帰還用のバッファ回路21、22から構成される。バッファ回路は増幅器の差動対を形成するトランジスタQ11、Q12の、一方のトランジスタのコレクタ出力を入力とし、出力を他方のトランジスタのベースに入力する。通常、この種の帰還用のバッファ回路は、信号を減衰させることなく帰還することが望まれる。そのため、一般に容量、エミッタフォロワ、ソースフォロワ等の回路構成が採用される。

10

【0003】

差動LC共振型電圧制御周波数発生器の発振周波数は、LC共振器10を構成するインダクタL1、L2のインダクタンスL、ダイオードC1、C2の容量C_Vおよび配線寄生容量C_Pを用いて、次式(1)で表される。

20

【0004】

【数1】

$$f_{OSC} = \frac{1}{2\pi\sqrt{L(C_V + C_P)}} \quad \dots(1)$$

【0005】

周波数制御は周波数制御端子VCONTに印加される電圧によって、可変容量であるダイオードC1、C2の容量値C_Vを制御することにより行う。バッファ回路21、22を容量結合で構成した場合、容量帰還に用いる容量を集積回路中で形成するためには金属配線間の容量や、多結晶シリコン層間、又は多結晶シリコンと金属配線間の容量を用いることが一般的である。

30

【0006】

また図1に示すようにエミッタフォロワを帰還用のバッファ回路として用いると、容量帰還の場合に信号帰還用の容量に寄生する配線寄生容量を削減できる。したがって、発振周波数が高くなっても広い周波数可変範囲を得ることができる。そのため、発振周波数を高くするに従い、エミッタフォロワを帰還回路として用いることが有効である。さらに、エミッタフォロワは出力インピーダンスが小さいため、差動増幅器30を構成するトランジスタQ11とQ12を容易に駆動でき、発振器が高い周波数で発振できるようになる。

【0007】

40

なお、図1に示すような構成は、例えば、特開2001-156545号公報に開示されている。

【0008】

【特許文献1】特開2001-156545号公報(図3)

【非特許文献1】シマ ディミトリジェブ(Sima Dimitrijevic)著、「アンダースタンディング・セミコンダクタ・デバイスズ(Understanding Semiconductor Devices)」、オクスフォード・ユニバーシティ・プレス(Oxford University Press)2000年、p.168-170

【非特許文献2】アレン アンド ホルバーグ(Allen and Holberg)著、「CMOSアナログサーキットデザイン(CMOS Analog Circuit Design)」、オクスフォード・ユニバ

50

ーシティ・プレス (Oxford University Press) 1987年、p. 124 - 127

【発明の開示】

【発明が解決しようとする課題】

【0009】

前述した帰還用のバッファ回路を容量結合で構成した容量帰還の場合は、容量として用いる金属配線や多結晶シリコン層は、基板との間に寄生容量を形成するため、配線寄生容量が増大する。したがって、LCの積を小さくする必要がある数ギガヘルツ以上の周波数を発生する電圧制御周波数発生器では、配線寄生容量が増大するために、バッファ回路の可変容量C1, C2を減少させる必要があり、そのため周波数可変範囲が狭くなるという問題がある。

10

【0010】

また、エミッタフォロワを帰還用のバッファ回路として用いる場合には、容量帰還と比較し、周波数可変範囲を拡大できるが、温度変動による発振周波数の変動が問題になる。この種の回路の帰還回路に、図19に示すようなダイオード接続したトランジスタQ55、Q66からなる電圧安定化回路を付加して、直流的に温度依存性をキャンセルできるが、交流的な遅延を補正することはできない、すなわち、エミッタフォロワ帰還では、発振ループ内にエミッタフォロワを含むため、エミッタフォロワ回路の入力から出力までの電圧信号の遅延時間tpdを考慮する必要があるからである。このとき発振周波数foscは、次式(2)で決定される。

20

【0011】

【数2】

$$f_{OSC} = \frac{1}{2\pi\sqrt{L(C_V + C_P)} + t_{pd}} \quad \dots(2)$$

【0012】

遅延時間tpdは、エミッタフォロワの出力抵抗と負荷容量の積で決定される。エミッタフォロワの出力抵抗は1/gmで表される。ここで、gmは図1に示すバッファ回路21, 22を構成するエミッタフォロワのトランジスタQ3, Q5のトランスコンダクタンスであり、次式(3)で表される。

30

【0013】

【数3】

$$g_m = \frac{qI_{EF}}{k_B T} \quad \dots(3)$$

【0014】

ここで、q、IEF、kB、Tはそれぞれ、電子の電荷、エミッタフォロワのコレクタ電流(すなわち、バイアス電流)、ボルツマン定数、温度である。したがってtpdは、負荷容量をCLとすると、次式(4)となる。

40

【0015】

【数4】

$$t_{pd} = \frac{C_L}{g_m} = \frac{k_B T C_L}{q I_{EF}} \quad \dots(4)$$

【0016】

式(4)より、遅延時間tpdは温度Tに比例するため、温度の変動と共に、式(2)に従って発振周波数foscが変化する。

50

【 0 0 1 7 】

以上のように、エミッタフォロワをバッファ回路 2 1 , 2 2 として用いた場合には、周波数可変範囲を拡大できるものの、温度変動により発振周波数が変化するという問題があった。

【 0 0 1 8 】

そこで、本発明の目的は、エミッタフォロワを帰還用のバッファ回路として用いた場合に、温度変動の影響を受けない高安定な発振周波数が得られる周波数発生回路及びそれを用いた通信システムを提供することにある。

【課題を解決するための手段】

【 0 0 1 9 】

本発明に係る周波数発生回路の代表的手段を幾つか示せば、次の通りである。

【 0 0 2 0 】

(1) . 本発明に係る周波数発生回路は、入力信号を増幅する増幅器と、温度変動に対して所定の温度特性を持つ信号を出力する温度安定回路と、前記増幅器の出力信号を前記増幅器の入力に帰還するバッファ回路と、前記温度安定回路の出力信号を入力とし、前記バッファ回路の入力から出力までの信号の遅延時間を制御する制御信号を出力する遅延時間制御回路とを具備してなり、前記バッファ回路は遅延時間制御端子を有し、前記遅延時間制御端子に入力された前記制御信号により前記バッファ回路の遅延時間を制御して発振周波数に所要の温度特性を持たせることを特徴とするものである。

【 0 0 2 1 】

(2) . 上記 (1) の周波数発生回路において、前記温度安定回路を、温度に対して一定の温度特性を持つ電圧を出力する基準電圧源回路とし、前記遅延時間制御回路を、前記基準電圧源回路の出力電圧の温度特性を所要の温度特性に変換し、前記制御信号として出力する温度特性変換回路とすれば好適である。

【 0 0 2 2 】

(3) . 上記 (2) に記載の周波数発生回路において、前記バッファ回路を、第 1 のバイポーラトランジスタを用いたエミッタフォロワと回路と、前記エミッタフォロワ回路にバイアス電流を供給する電流源とを含んで構成し、前記遅延時間制御端子を、前記エミッタフォロワ回路のバイアス電流源の電流制御端子として構成すればよい。このように構成すると、エミッタフォロワ回路のバイアス電流を制御することにより遅延時間が制御できる。

【 0 0 2 3 】

また、エミッタフォロワ回路及びバイアス電流源を、上記バイポーラトランジスタに代えて MOS トランジスタを用いたソースフォロワ回路としても良い。

【 0 0 2 4 】

(4) . 上記 (3) に記載の周波数発生回路において、前記エミッタフォロワ回路の前記バイアス電流源を、第 2 のバイポーラトランジスタと、前記第 2 のバイポーラトランジスタのエミッタに接続された抵抗とで構成し、前記第 2 のバイポーラトランジスタのベースを前記電流制御端子とすればよい。ソースフォロワ回路で前記バイアス電流源を構成する意場合には、第 2 の MOS トランジスタと、前記第 2 の MOS トランジスタのソースに接続された抵抗とで構成し、前記第 2 の MOS トランジスタのゲートを前記電流制御端子とすればよい。

【 0 0 2 5 】

(5) . 前記いずれかに記載の周波数発生回路において、前記基準電圧発生回路と前記温度特性変換回路を、バンドギャップリファレンス回路で構成すれば好適である。

【 0 0 2 6 】

(6) . 上記 (2) に記載の周波数発生回路において、

前記増幅器を、それぞれのコレクタが LC 共振負荷を介して第 1 の定電圧端子に接続され、エミッタ同士が共通に接続されると共に第 1 の定電流源を介して第 2 の定電圧端子に接続される差動対の第 1 及び第 2 のトランジスタからなる差動増幅器とし、

10

20

30

40

50

前記 LC 共振負荷を、容量値の等しい第 1 及び第 2 の可変容量素子の一端が周波数制御端子に接続され他端が前記差動対の第 1 及び第 2 のトランジスタのコレクタにそれぞれ接続されると共にインダクタンス値の等しい第 1 及び第 2 のインダクタを介して前記第 1 の定電圧端子に接続された構成とし、

前記バッファ回路を、前記差動対の第 1 のトランジスタのコレクタにベースが接続され、コレクタが前記第 1 の定電圧端子に接続された第 3 のトランジスタと、コレクタが前記第 3 のトランジスタのエミッタに接続され、ベースが前記温度特性変換回路の出力に接続され、エミッタが第 1 の抵抗を介して前記第 2 の定電圧端子に接続される第 4 のトランジスタとを含んでなる第 1 のバッファ回路と、

前記差動対の第 2 のトランジスタのコレクタにベースが接続され、コレクタが前記第 1 の定電圧端子に接続された第 5 のトランジスタと、コレクタが前記第 5 のトランジスタのエミッタに接続され、ベースが前記温度特性変換回路の出力に接続され、エミッタが第 2 の抵抗を介して前記第 2 の定電圧端子に接続される第 6 のトランジスタとからなる第 2 のバッファ回路とから構成し、

周波数発振回路の第 1 の出力端子が前記第 1 バッファ回路の第 6 のトランジスタのコレクタに接続され、周波数発振回路の第 2 の出力端子が前記第 4 のトランジスタのコレクタに接続されて成る構成とすれば好適である。なお、増幅器、第 1 及び第 2 のバッファ回路を、それぞれ上記バイポーラトランジスタに代えて MOS トランジスタで構成しても良いことは勿論である。

【発明の効果】

【0027】

本発明に係る周波数発生回路は、帰還用のバッファ回路を構成するエミッタフォロワの遅延時間をバイアス電流により温度に応じて制御することにより、温度に対して安定な発振周波数を得ることができる。また、発振周波数に所要の温度特性を持たせることも可能である。

【0028】

さらに、本発明に係る周波数発生回路を無線通信システムや光通信システムの周波数発生回路に用いることにより、温度変動に対する発振周波数の変動を抑制できるため、広い温度範囲で無線通信システムや光通信システムを動作させることができる。

【発明を実施するための最良の形態】

【0029】

本発明に係る周波数発生回路の実施形態について、図 2 を用いて説明する。図 2 のブロック図に示すように、本発明の周波数発生回路は、増幅器 (AMP) 1 と、増幅器 1 の出力をその入力に帰還するバッファ回路 (BFC) 2 と、温度安定回路 (TSC) 6 と、遅延時間制御回路 (DCONT) 7 とから構成され、バッファ回路 2 の出力端子 OUT から温度に対して安定な発振周波数を出力する。

【0030】

バッファ回路 2 には、バッファ回路の入力から出力までの電圧信号の遅延時間を制御するための、遅延時間制御端子 103 が備えられている。

【0031】

温度安定回路 6 は、温度に対してある決まった特性を持つ、電圧、電流、周波数、またはパルス幅を持つ信号を出力する。例えば、温度に対してある決まった特性を持つ電圧信号としては、バンドギャップ・リファレンス回路の出力電圧を利用できる。周波数を持つ信号としては、水晶振動子を用いた水晶発信器が出力する周波数を利用でき、またパルス幅を持つ信号としては、水晶発信器の出力信号を逡倍もしくは分周した信号のパルス幅を利用できる。

【0032】

遅延時間制御回路 7 は、温度安定回路 6 の、温度に対して安定な上記特性出力を参照して、温度に応じてバッファ回路 2 の遅延時間を制御する電圧、電流、周波数、またはパルス幅を持つ信号を、遅延時間制御端子 103 に出力する回路である。

【 0 0 3 3 】

この構成により、バッファ回路の遅延時間を温度によらず一定にし、温度に対して高安定な発振周波数を出力する周波数発生器を実現できる。あるいは、遅延時間に所要の温度特性を持たせたい場合には、所要の温度特性を持つ発振周波数を出力する周波数発生回路を提供することができる。

【実施例 1】

【 0 0 3 4 】

図 3 は、本発明の周波数発生回路の第 1 の実施例を示すブロック図である。本実施例の周波数発生回路は、増幅器 1 と、この増幅器 1 の出力をその入力に帰還するバッファ回路 (B F C) 2 と、基準電圧源回路 (R E F V) 4 と、温度特性変換回路 (T C C) 5 とから構成される。本実施例は、前述した図 2 の温度安定回路 6 を、温度に対して安定な、ある決まった特性を持つ電圧を出力する基準電圧源回路 4 に置き換え、遅延時間制御回路 (D C O N T) 7 を、基準電圧源回路 4 の出力電圧が持つ温度特性を所要の温度特性に変換する温度特性変換回路 5 に置き換えたものである。なお、以下の説明において同じ参照符号は、同一または同様の構成部分を示す。

10

【 0 0 3 5 】

ここで図 4 に、図 3 における帰還用のバッファ回路 2 の一構成例を示した周波数発生回路のブロック図を示す。ここでは、バッファ回路 2 はトランジスタ Q 1 と電流源 I 1 からなるエミッタフォロワ回路 20 で構成される。また、バッファ回路 2 は、バイアス電流を供給する電流源 I 1 を制御してエミッタフォロワ回路 20 の遅延時間を制御するための遅延時間制御端子 103 を備えている。

20

【 0 0 3 6 】

温度特性変換回路 5 は、基準電圧源回路 4 の出力を、エミッタフォロワの遅延時間が一定もしくは所定の温度特性を持つために必要な電圧に変換し、遅延時間制御端子 103 に入力される。なお、V 1 は高電位側電源電圧、V 2 は低電位側電源電圧である。

【 0 0 3 7 】

この構成により、出力端子 O U T からは温度に対して高安定な発振周波数、もしくは所要の温度特性を持つ発振周波数を出力する周波数発生回路を得ることができる。

【 0 0 3 8 】

なお、図 4 における遅延時間制御端子 103 を備えた電流源 I 1 としては、例えば図 5 に示すように、バイポーラトランジスタ Q 2 と抵抗 R 1 で構成することができる。この場合、トランジスタ Q 2 のベース端子が遅延時間制御端子 103 となり、トランジスタ Q 2 のベース電位によりバイアス電流 I 1 を制御してエミッタフォロワ回路 20 の遅延時間を制御する。

30

【 0 0 3 9 】

本実施例は、図 2 および図 3 の構成と比較し、バッファ回路 2 をエミッタフォロワで構成し、そのバイアス電流を制御するため、制御が容易であり、基準電圧源回路を用いるため、設計が容易である。また、図 5 のように電流源回路をバイポーラトランジスタと抵抗から構成し場合には、図 4 の構成と比較し、電流源回路 I 1 のトランジスタ Q 2 のコレクタから見たインピーダンスが大きく電流源として優れており、より一層バイアス電流の制御が容易である。

40

【実施例 2】

【 0 0 4 0 】

図 6 は、本発明の周波数発生回路の第 2 の実施例を示す回路ブロック図である。本実施例の周波数発生回路は、L C 共振回路 10 を負荷とする差動増幅器 1 と、差動増幅器 1 の各出力をそれぞれの入力に帰還するエミッタフォロワで構成されるバッファ回路 21, 22 と、基準電圧源回路 4 と、温度特性変換回路 5 から構成される。

【 0 0 4 1 】

共振回路 10 は、インダクタ L 1, L 2 と可変容量ダイオード等の可変容量素子 C 1, C 2 が並列接続された回路である。差動増幅器 1 は、バイポーラトランジスタの差動対 Q

50

11、Q12と、定電流源I1から構成される。

【0042】

可変容量素子C1、C2の周波数制御端子VCONTには周波数制御電圧が印加され、これによって発振周波数が制御される。差動増幅器1は、バイポーラトランジスタの差動対Q11、Q12のベースから入力される信号を、共振周波数をもつLC負荷によって増幅し、差動対Q11、Q12のコレクタから出力する。帰還用のバッファ回路21、22はエミッタフォロワで構成され、差動増幅器1のトランジスタQ11、Q12のコレクタ出力を入力とし、それぞれバイポーラトランジスタQ3、Q5のベースに入力する。トランジスタQ3のエミッタ出力を出力端子OUT2に、Q5のエミッタ出力を出力端子OUT1に出力し、それぞれ差動増幅器1を構成するトランジスタQ12、Q11のベースへ入力する。エミッタフォロワ回路21、22のバイアス電流IEFは、トランジスタQ4、Q6のベース電位と抵抗R1、R2によって決まる。基準電圧源回路4の出力は、温度特性変換回路5に入力される。温度特性変換回路5の出力は、トランジスタQ4、Q6のベースに入力され、エミッタフォロワで構成されるバッファ回路21、22のバイアス電流IEFを制御する。

10

【0043】

次に、以上のように構成された図6の回路の動作を説明する。

発振周波数foscは前述した式(2)で与えられる。図7に、エミッタフォロワの遅延時間tpdを縦軸に、横軸にバイアス電流IEFをとり、温度をパラメータにして温度T1、T2、T3の時の遅延時間tpdのバイアス電流特性の例を模式的に示す。ここで、温度T1～T3は、T1<T2<T3とする。エミッタフォロワのバイアス電流IEFが温度に対して一定の場合には、エミッタフォロワの遅延時間tpdは、式(4)に従い温度の変動に伴い変化する。したがって発振周波数foscは温度の変動に伴い変化する。しかし、バイアス電流IEFを温度に応じて制御し、温度に比例するように制御することで、遅延時間tpdを温度に対して一定にし、高安定な発振周波数を得ることができる。したがってバイアス電流IEFを次式(5)のように表せれば、上記の発振周波数foscの温度変動を小さくする効果を生むことができる。

20

【0044】

【数5】

$$I_{EF}(T) = I_{EF}(T_0) \cdot \left[\frac{T}{T_0} \right] \quad \dots(5)$$

30

【0045】

式(5)の関係を実現するためには、エミッタフォロアのバイアス電流IEFを流すためのバイアス電圧VEFは、次式(6)を満足する必要がある。

【0046】

【数6】

$$V_{EF}(T) = V_{BE}(T) + R_{EF}(T) \cdot I_{EF}(T_0) \cdot \left[\frac{T}{T_0} \right] \quad \dots(6)$$

40

【0047】

ここで、電圧VBE(T)はエミッタフォロアのバイアス電流を流すトランジスタQ4、Q6の温度Tの時のベース・エミッタ間電圧、REF(T)は温度Tの時の抵抗R1、R2の抵抗値、IEF(T0)は温度T0の時のバイアス電流IEF、T0は動作中心温度である。

【0048】

式(6)に示すような関係を満足する温度特性を持つバイアス電圧VEFを、温度特性変換回路5の出力102として、エミッタフォロワの電流源のトランジスタQ4、Q6の

50

ベース端子すなわち遅延時間制御端子 103 に入力できれば、式 (5) に示す温度特性を持つバイアス電流 I_{EF} を実現できる。その結果、式 (4) に示す遅延時間 t_{pd} を温度変動に対し一定にでき、発振周波数 f_{osc} を温度変動に対して安定化することができる。

【0049】

すなわち、エミッタフォロウの遅延時間 t_{pd} はエミッタフォロウを構成するトランジスタのトランスコンダクタンスに逆比例し、このトランスコンダクタンスは温度に逆比例する一方、バイアス電流に比例する。したがって、温度特性変換回路の出力を遅延制御端子 103 に入力し、バッファ回路のバイアス電流を温度に比例して変化するように制御すれば、温度変化に対して安定な発振周波数を得ることができる。

【0050】

図6の構成は、図2から図5の構成と比較して、増幅器を、LC共振回路を負荷とする差動増幅器としているため、位相雑音が良好であり、電源電圧に対する安定性も高い。

【0051】

次に、式 (6) に示す温度特性を有するバイアス電圧 $V_{EF}(T)$ を得る温度特性変換回路5の構成について説明する。

【0052】

まず、公知のバンドギャップ・リファレンス回路により、バイアス電圧 V_{EF} を出力することができる。しかしながら、式 (6) の第2項を大きく設定する必要がある場合には、電流密度が大きく異なる二つのバイポーラトランジスタが必要になるため、バイポーラトランジスタの並列数を増大させる必要がある。このため、回路占有面積が増大する難点がある。

【0053】

図8は、温度特性変換回路5の一構成例であり、基準電圧源回路 (REFV) 4の出力101の電圧とその温度特性を、所要の電圧と温度係数を持つバイアス電圧 V_{EF} に変換する。NPNバイポーラトランジスタQ101、Q201、PNPバイポーラトランジスタQ301、Q401、抵抗R101、R201、R301により構成される。NPNトランジスタQ101のコレクタ電流 I_{101} は、Q101のエミッタ電圧と抵抗R101で決定する。そのため、コレクタ電流 I_{101} の温度特性を $0A/$ とするためには、NPNトランジスタQ101のエミッタ電圧の温度特性が $0V/$ となる必要がある。

【0054】

NPNトランジスタQ101のエミッタ電圧は、トランジスタQ101のベース電圧からトランジスタQ101のベース・エミッタ間電圧 V_{BE} を差し引いた電圧である。ベース・エミッタ間電圧 V_{BE} は、 $-2mV/$ の温度特性を持つため、NPNトランジスタQ101のベース電圧は $-2mV/$ の温度特性を持つ必要がある。このとき、トランジスタQ101のベースには $-2mV/$ の温度特性を持つ基準電圧源回路4の出力が接続される。

【0055】

コレクタ電流 I_{101} の温度特性が $0A/$ であるため、PNPトランジスタQ301とQ401で構成されるカレントミラーにより、PNPトランジスタQ401を流れる電流 I_{201} の温度特性も $0A/$ である。抵抗R201により電位を上昇させ、NPNトランジスタQ201のベースに入力し、エミッタを出力端子102に接続することにより、出力端子102の電圧は、温度特性 $0V/$ の電圧から $-2mV/$ の温度特性を持つNPNトランジスタQ201のベース・エミッタ間電圧 V_{BE} が差し引かれる。

【0056】

したがって、 $+2mV/$ の温度特性を持つ電位が得られる。また抵抗R201の一端104の電位を選択すれば、 $0V/$ の温度特性を持つ電位が得られる。温度特性は、NPNトランジスタQ101及びQ201の電流密度を適宜調整することにより、微調整することが可能である。

【0057】

図8の構成は、利得が $(R201 \times I_{201}) / (R101 \times I_{101})$ の増幅回路で

10

20

30

40

50

あるため、基準電圧源回路4の出力101の雑音を増幅する難点があるが、回路構成が簡易であるため、容易に安定な温度特性変換回路5を実現できる。また、バイポーラトランジスタでは、ベース電流値が一定であればコレクタ電流値も一定となるコレクタ・エミッタ間電圧 V_{CE} に対する依存性が小さい領域があるので、図8の回路はこの領域を用いることにより電源電圧 V_1 または V_2 の変動に対しても安定な回路となる。

【実施例3】

【0058】

図9は本発明に係る周波数発生回路の第3の実施例を示す図であり、図6に示した差動増幅器構成の周波数発生回路に用いる温度特性変換回路5の他の構成例である。図8の温度特性変換回路の雑音特性を改善し、かつ広い範囲の温度特性が得られる回路である。

10

【0059】

本実施例の温度特性変換回路は、基準電圧源回路の出力101を入力とし、NPNバイポーラトランジスタ Q_{10} と抵抗 R_{91} 、 R_{92} から構成され、トランジスタ Q_{10} のコレクタから出力を取り出すコレクタ出力段51と、コレクタ出力段51の出力を入力とするエミッタ出力段52と、エミッタ出力段52の出力を入力とするNPNバイポーラトランジスタ Q_{30} と抵抗 R_{93} 、 R_{94} から構成され、トランジスタ Q_{30} のコレクタから出力を取り出すコレクタ出力段53と、コレクタ出力段53の出力を入力とし出力端子102に出力するエミッタ出力段54とから構成される。

【0060】

エミッタ出力段52は、NPNトランジスタ Q_{21} と電流源 I_1 とで構成され、ベースを入力としエミッタを出力とするNPNトランジスタ Q_{21} を1段として、同様にベースを入力としエミッタを出力とするNPNトランジスタ Q_{21} から Q_{2N} までの N 個を直列に接続した N 段のエミッタ出力回路から構成される。同様にエミッタ出力段54も、NPNトランジスタ Q_{41} と電流源 I_2 とで構成され、ベースを入力としエミッタを出力とするNPNトランジスタ Q_{41} を1段としてNPNトランジスタ Q_{41} から Q_{4M} までの M 個を直列に接続した M 段のエミッタ出力回路から構成される。

20

【0061】

次に、このように構成される図9の温度特性変換回路の動作を説明する。

コレクタ出力段51の出力の温度特性は、入力端子101の電圧の持つ温度特性に、NPNトランジスタ Q_{10} により $+2\text{ mV}/$ の温度特性が加えられ、コレクタから出力することにより絶対値は、抵抗 R_{92}/R_{91} 倍され、符号は反転される。コレクタ出力段53の出力の温度特性も同様に、トランジスタ Q_{30} のベース電圧の持つ温度特性に、トランジスタ Q_{30} により $+2\text{ mV}/$ の温度特性が加えられ、コレクタから出力することにより絶対値は、 R_{94}/R_{93} 倍され、符号は反転される。

30

【0062】

エミッタ出力段52の出力の温度特性は、NPNトランジスタ Q_{21} のベース電圧が持つ温度特性に、トランジスタ Q_{21} から Q_{2N} により $+2\text{ mV}/ \times N$ の温度特性が加えられ、エミッタ出力段54も同様にトランジスタ Q_{41} のベース電圧が持つ温度特性に、 Q_{41} から Q_{4M} により $+2\text{ mV}/ \times M$ の温度特性が加えられる。コレクタ出力段は温度特性の符号が反転することから、抵抗値が、 $R_{91} = R_{92}$ 、 $R_{93} = R_{94}$ であれば、図9の温度特性変換回路の出力端子102の電圧が持つ温度特性は、入力電圧が持つ温度特性に、トランジスタ Q_{10} とトランジスタ Q_{41} から Q_{4M} により、 $+2\text{ mV}/ \times (M+1)$ の温度特性が加えられ、トランジスタ Q_{21} から Q_{2N} とトランジスタ Q_{30} により、 $+2\text{ mV}/ \times (N+1)$ の温度特性が差し引かれた値となる。

40

【0063】

したがって、エミッタ出力段52と54におけるエミッタ出力回路の段数 N と M を異なるように設定すれば、所要の温度特性を持つ電圧に変換することができる。

【0064】

また、上記ではトランジスタのベース・エミッタ間電圧 V_{BE} が持つ温度特性を $-2\text{ mV}/$ と一定であるとしているが、実際にはコレクタ電流密度 J_c で制御することができ

50

るため、トランジスタQ 1 0およびトランジスタQ 4 1からQ 4 Mと、トランジスタQ 2 1からQ 2 NおよびトランジスタQ 3 0でコレクタ電流密度を異なるように設定、すなわち、エミッタ出力段5 2と5 4で、トランジスタのサイズは同じまま電流源I 1, I 2の電流値を変える設定、或るいは電流源I 1, I 2の電流値は同じでエミッタのサイズを変える設定、或るいは電流源I 1, I 2の電流値とトランジスタサイズの両方を変える設定のいずれでもコレクタ電流密度を変えることができる。エミッタ出力段5 2と5 4で、電流密度を異なるように設定すれば、それらの設定によりさらに幅広い温度特性を持つ電圧に変換することができる。

【0065】

なお、図9の構成では2つのコレクタ出力段5 1, 5 3と、2つのエミッタ出力段5 2, 5 4の場合で説明したが、コレクタ出力段とエミッタ出力段が交互に2つ以上接続した構成としても良いことは勿論である。

【実施例4】

【0066】

図10は本発明に係る周波数発生回路の第4の実施例を示す図であり、図9の温度特性変換回路5のさらに具体的な構成例を示している。本実施例の温度特性変換回路の構成は、エミッタ出力段5 2のNPNトランジスタ個数Nが2、エミッタ出力段5 4のNPNトランジスタ個数Mが3の場合である。

【0067】

図10ではトランジスタQ 1 0と、Q 2 1～Q 2 2およびQ 3 0と、Q 4 1～Q 4 3とで電流密度が異なり、それぞれのベース・エミッタ間電圧を V_{BE1} 、 V_{BE2} 、 V_{BE3} とすると、出力端子102の電圧 V_{out} の持つ温度特性は、次式(7)となる。

【0068】

【数7】

$$\frac{\partial V_{OUT}}{\partial T} = 3 \cdot \left[\frac{\partial V_{BE2}}{\partial T} \right] - 3 \cdot \left[\frac{\partial V_{BE3}}{\partial T} \right] + \left[\frac{\partial V_{in}}{\partial T} - \frac{\partial V_{BE1}}{\partial T} \right] \quad \dots(7)$$

【0069】

ここで、抵抗R 9 3とR 9 4は等しく、抵抗R 9 1とR 9 2も等しいとした。したがって、出力端子102の電圧と、入力端子101の電圧の温度特性の差 V/T は、次式(8)となる。

【0070】

【数8】

$$\Delta \frac{\partial V}{\partial T} = 3 \cdot \left[\frac{\partial V_{BE2}}{\partial T} \right] - 3 \cdot \left[\frac{\partial V_{BE3}}{\partial T} \right] - \left[\frac{\partial V_{BE1}}{\partial T} \right] \quad \dots(8)$$

【0071】

各トランジスタの電流密度 J_c を調整することにより、所要の温度特性を付加することができる。例えば、トランジスタQ 2 1～Q 2 2およびQ 3 0の電流密度 J_c をトランジスタQ 1 0の1.0倍、トランジスタQ 4 1～Q 4 3の電流密度 J_c をトランジスタQ 1 0の0.1倍に設定すると、温度特性変換回路により付加される温度特性は、トランジスタQ 1 0のベース・エミッタ間電圧 V_{BE} の温度特性を $-2 \text{ mV}/^\circ\text{C}$ とすると、 $3.4 \text{ mV}/^\circ\text{C}$ となる。ここで、抵抗R 9 2とR 9 1の比、 $R 9 2/R 9 1$ を1としたが、 $R 9 2/R 9 1$ をできるだけ小さく設定し、温度特性変換回路5の利得を小さくすることにより、基準電圧源回路4の雑音を低減できる。

【0072】

10

20

30

40

50

また、熱雑音を低減させるために、抵抗 $R_{91} \sim R_{94}$ の抵抗をできる限り小さくする必要もある。トランジスタ Q_{10} 、 Q_{30} のコレクタとエミッタに同じサイズのダイオードを挿入することで、抵抗 R_{91} から R_{94} のそれぞれの両端にかかる電圧を低減できるため、同じまたはそれ以下の消費電流で抵抗値を低減可能である。例えば、抵抗 R_{94} の両端に $1.2V$ の電圧がかかり、 $I_{R_{94}}$ の電流が流れていた場合に、アノード・カソード間の電圧が $0.8V$ のダイオードを挿入すると、抵抗 R_{94} の両端にかかる電圧は3分の1の $0.4V$ に低減でき、 $I_{R_{94}}$ の電流を流すには抵抗値は3分の1に低減できる。

【0073】

図10の回路は、トランジスタ Q_{30} で構成されるコレクタ出力段により電源電圧 V_1 または V_2 の変動による出力電圧の変動を補償するものであるが、電源電圧が $0.5V$ 以上の大きな変動をする場合、トランジスタ Q_{30} のエミッタ電圧が大きく変動する。そのため、トランジスタ Q_{30} のエミッタ電圧と抵抗 R_{93} の抵抗値で決定されるエミッタ電流およびコレクタ電流が変動する。その結果、トランジスタ Q_{30} のベース・エミッタ間電圧が変動し、出力電圧が変動する。すなわち、図10の回路は、電源電圧が $0.5V$ 以上の大きな変動をする場合には、電源電圧変動により変動する難点がある。

【0074】

図20は、この難点を解消する回路構成例である。図20の回路構成は、エミッタ出力段52のNPNトランジスタ個数 N が3、エミッタ出力段54のNPNトランジスタ個数 M が3の場合である。トランジスタ Q_{30} のコレクタに、エミッタサイズがトランジスタ Q_{30} と同じダイオード D_1 を追加し、ダイオード D_1 のカソードを次段のエミッタ出力段のトランジスタ Q_{41} のベースに接続する。このように、図20に示す構成とすることで、電源電圧の変動によるトランジスタ Q_{30} のベース・エミッタ間電圧の変動を、ダイオード D_1 のアノード・カソード間電圧の変動により相殺することができる。したがって、電源電圧に対して、より安定な出力電圧を得ることができる。

【実施例5】

【0075】

図11は、本発明の周波数発生回路の第5の実施例を示すブロック図である。本実施例の周波数発生回路は、増幅器1aと、この増幅器1aの出力をその入力に帰還するソースフォロワ2aで構成されるバッファ回路2aと、基準電圧源回路4aと、温度特性変換回路5aとから構成される。

【0076】

ソースフォロワ2aは、バイアス電流を供給する電流源 I_M を制御してソースフォロワ2aの遅延時間を制御する遅延時間制御端子103aを備えている。基準電圧源回路4aは、温度に対してある決まった安定な特性を持つ電圧を出力し、温度特性変換回路5aに接続される。温度特性変換回路5aは、基準電圧源回路4aの出力101aを、ソースフォロワ2aの遅延時間が一定もしくは所定の温度特性を持つために必要な温度特性を持つ電圧出力102aに変換し、遅延時間制御端子103aに入力される。

【0077】

この構成により、温度に対して高安定な発振周波数、もしくは所定の温度特性を持つ発振周波数を出力する周波数発生回路を得ることができる。

【0078】

本実施例は、これまでの実施例と比較し、バッファ回路をソースフォロワで構成し、そのバイアス電流を制御するため、制御が容易である。また、MOSトランジスタを用いることにより電源電圧を小さくすることが可能である。

【0079】

図12は、図11のバイアス電流を供給する電流源 I_M を、一例として具体的な回路構成例で示した図である。ソースフォロワ2aの電流源 I_M は、NMOSトランジスタ M_2 から構成され、MOSトランジスタ M_2 のゲート電位によりバイアス電流を制御する。図11と比較して、電流源 I_M をMOSトランジスタ M_2 で構成したことにより、電流源 I_M のMOSトランジスタ M_2 のドレインから見たインピーダンスは大きく、電流源とし

て優れており、またバイアス電流の制御が容易である。

【実施例 6】

【0080】

図 13 は、本発明の周波数発生回路の第 6 の実施例を示すブロック図である。本実施例の周波数発生回路は、図 6 と同様に、LC 共振回路 10a を負荷とする差動増幅器 1a と、差動増幅器の出力をその入力に帰還するバッファ回路 21a, 22a と、基準電圧源回路 4a と温度特性変換回路 5a とから構成されるが、差動増幅器 1a およびバッファ回路 21a, 22a が NMOS トランジスタで構成されている。

【0081】

共振回路 10a は、インダクタ L1 及び L2 と可変容量素子 C1 及び C2 が並列接続された回路である。差動増幅器 1a は共振回路 10a を負荷とし、NMOS トランジスタの差動対 M1, M2、定電流源 I1 から構成される。可変容量素子 C1 及び C2 の制御端子 VCONT によって発振周波数が制御される。増幅器 1a は、NMOS トランジスタの差動対 M1, M2 のゲートから入力される信号を、共振周波数をもつ負荷によって増幅し、NMOS トランジスタ M1, M2 のドレインから出力する。

【0082】

帰還用のバッファ回路 21a, 22a はソースフォロワで構成され、増幅器 1a の NMOS トランジスタ M1, M2 のドレイン出力を入力とし、それぞれ M3, M5 のゲートに入力される。NMOS トランジスタ M3, M5 のソース出力は、それぞれ出力端子 OUT2, OUT1 に接続されると共に、それぞれ増幅器の M2, M1 へ入力される。ソースフォロワからなるバッファ回路 21a, 22a のバイアス電流 ISF は、NMOS トランジスタ M4, M6 のゲート電位とゲート幅のサイズによって決まる。

【0083】

基準電圧源回路 4a の出力は、温度特性変換回路 5a に入力される。温度特性変換回路 5a の出力は、NMOS トランジスタ M4, M6 のゲートが接続された遅延時間制御端子 103a に入力され、帰還用のバッファ回路 21a, 22a のバイアス電流 ISF を制御する。

【0084】

本実施例は、図 11, 図 12 の実施例と比較し、増幅器を LC 共振回路を負荷とする差動増幅器としているため、位相雑音が良好であり、電源電圧に対する安定性も高い。

【0085】

また、図 6 の実施例であるバイポーラトランジスタを用いた周波数発生回路に比べ、MOS トランジスタを用いたことにより、例えば図 6 の周波数発生回路の動作に必要な電源電圧が 3V であったのに対し、MOS トランジスタのしきい値電圧 V_{th} が、0.4V の場合には、電源電圧を約 2V まで低減することができる。

【0086】

図 14 は、本実施例の温度特性変換回路 5a の具体的な一構成例を示す回路図である。温度特性変換回路 5a は、NMOS トランジスタ NM1, NM3, PMOS トランジスタ PM2, PM4 と、電流源 IM1, IM2, IM3, IM4 から構成される。

【0087】

温度特性変換回路 5a は、NMOS トランジスタのゲート・ソース間電圧が持つ温度特性と、PMOS トランジスタのゲート・ソース間電圧が持つ温度特性が異なることを用いて、両者の温度特性の差を、入力端子 101a に入力される入力電圧が持つ温度特性に加えて出力端子 102a から出力する。

【0088】

バイポーラトランジスタのコレクタ電流 IC とベース・エミッタ間電圧 V_{BE} の関係は、図 21 に示すようになる。例えば、点線で示したコレクタ電流が IC1 一定とする場合のベース・エミッタ間電圧 V_{BE} は、温度 T が T1, T2, T3 と高くなるにつれて、 V_{BE1} 、 V_{BE2} 、 V_{BE3} と小さくなるが、温度特性の符号が反転することはない。このような、バイポーラトランジスタの温度特性については、例えば非特許文献 1 に開示さ

10

20

30

40

50

れている。

【0089】

これに対して、NMOSトランジスタのドレイン電流 I_{DS} とゲート・ソース間電圧 V_{GS} の関係は、図22に示すようにA点で温度特性の符号が反転する。例えば、A点より小さいドレイン電流 I_{DS1} では、温度 T が T_1 （点線）、 T_2 （破線）、 T_3 （実線）と温度上昇するにつれて、ゲート・ソース間電圧 V_{GS} は、 V_{GS1} 、 V_{GS2} 、 V_{GS3} と大きくなるが、A点より大きいドレイン電流 I_{DS2} では、温度上昇につれて V_{GS1} 、 V_{GS2} 、 V_{GS3} と小さくなっている。すなわち、温度特性の符号が反転している。

【0090】

このような、MOSトランジスタの温度特性については、例えば非特許文献2に開示されている。なお、PMOSトランジスタの温度特性は、図22においてゲートソース間電圧 V_{GS} を「 $-V_{GS}$ 」、ドレイン電流 I_{DS} を「 $-I_{DS}$ 」と読み替えれば、PMOSトランジスタの特性が得られ、PMOSトランジスタについてもNMOSトランジスタと同様に、ゲートソース間電圧の温度特性は符号の反転が起こる。

【0091】

MOSトランジスタで温度特性変換回路5aを構成する場合、温度依存性がゼロとなるA点を境にしてゲートソース間電圧 V_{GS} をA点より高い電圧側か低い電圧側のどちらかで動作させる必要があるが、A点よりゲートソース間電圧 V_{GS} が低い領域はMOSトランジスタの V_{GS} がしきい値電圧 V_{th} より低い領域であり、MOSトランジスタが充分なオン状態となっていない領域である。一方、ゲートソース間電圧 V_{GS} がA点より高い領域はしきい値電圧 V_{th} を超えて半導体表面のチャネル領域が充分反転してMOSトランジスタがオン状態となっている領域である。

【0092】

本実施例で用いる温度特性変換回路5aは、カレントミラー構成の電流源により常にMOSトランジスタの V_{GS} がしきい値電圧を超えてオン状態となっている領域で用いるので、回路動作中にMOSトランジスタの温度特性の符号が反転することはなく、温度が上昇すると共に V_{GS} が減少する温度特性を用いるものである。

【0093】

したがって、図14に示すMOSトランジスタ構成の温度特性変換回路5aは、使用するゲート・ソース間電圧 V_{GS} に応じて、MOSトランジスタNM1、PM2、NM3、PM4のサイズとバイアス電流 I_{M1} 、 I_{M2} 、 I_{M3} 、 I_{M4} を最適化することにより、所要の温度特性を持つ出力電圧を出力することができる。

【0094】

図23は、図14に示した温度特性変換回路5aの出力端子102aから出力される出力電圧を、電源電圧 V_1 または V_2 の変動に対して安定にするための構成例である。

なお図23の温度特性変換回路5aでは、図14において記号で示していた電流源 I_{M1} 、 I_{M3} は、ダイオード接続されたNMOSトランジスタNM8のゲートに共通に各ゲートが通接続されたカレントミラー構成のNMOSトランジスタNM10、NM11を用いた具体的な回路構成で示し、電流源 I_{M2} 、 I_{M4} は、ダイオード接続されたPMOSトランジスタPM5のゲートに共通にゲートが接続されたカレントミラー構成のPMOSトランジスタPM6、PM7を用いた具体的な回路構成で示す。

【0095】

図23は、図14に示した温度特性変換回路5aに、演算増幅器70と抵抗 R_{71} 、 R_{72} からなる安定化電源PWSと、この安定化電源の出力電圧 V_3 と抵抗 R_{73} で決まる安定した電流をNMOSトランジスタNM8に供給する回路構成である。

【0096】

演算増幅器70の非反転入力端子には、バンドギャップリファレンス回路の出力電圧 V_{BGR} が入力され、演算増幅器70はこの出力電圧 V_3 を抵抗 R_{71} と R_{72} による分圧された電圧が反転入力端子に入力される。出力電圧 V_3 は、 $V_3 = V_{BGR} \times (R_{71} +$

10

20

30

40

50

R72)/R72で表わされる。抵抗R71とR72の値を等しくすれば、2V_{BGR}の安定した電圧が得られる。安定化電源回路PWSの出力V3は抵抗R73を介してNMOSTランジスタNM8に供給される。抵抗R73は電流源IM5の電流値を調整する抵抗であり、NMOSTランジスタNM8のゲートに、ゲートが接続されたNMOSTランジスタNM9のドレインは、抵抗R74を介してダイオード接続のPMOSTランジスタPM5のドレインに接続される。ここで抵抗R74は、NMOSTランジスタNM8とNM9のドレイン電圧を等しくするための抵抗である。

【0097】

このような安定化電源PWSを用いる構成により、電源電圧V1またはV2の変動に対しても安定な基準の電流源IM5が得られ、この基準の電流源IM5を用いてカレントミラーにより温度特性変換回路5a内の電流源回路を構成する。そのため、温度特性変換回路5aの出力端子102aから出力される出力電圧は、電源電圧V1又はV2の変動に対して安定である。なお、ここで各MOSTランジスタは飽和領域で動作している。これにより、例えば図23の温度特性変換回路5aにおいて、出力端子102aから出力される電圧に、温度と共に上昇する温度特性をもたせれば、この出力電圧が図13のソースフォロアのバイアス電流ISFを制御するMOSTランジスタNM4、M6のゲートに印加されることにより、電源電圧V1またはV2の変動に対しても安定で、ソースフォロアの遅延時間t_{pd}を温度に対して一定に制御することができる。また、前記安定化電源電圧の非反転端子に入力される電圧V_{BGR}は、基準電圧源回路4がバンドギャップリファレンス回路で構成される場合には基準回路4の出力電圧を兼用して用いても良い。

【実施例7】

【0098】

図15は本発明の第7の実施例であり、本発明の周波数発生回路を用いた光通信システムの一例を示すブロック図である。光通信システムの送信機側は、マルチプレクサ(MUX)202、ドライバ207(DRV)、レーザ発振器(LAOSC)208、光変調器(LMOD)209等から構成され、受信機側はフォトディテクタ(PD)211、増幅器(AMP)212、デマルチプレクサ(DEMUX)215等から構成され、送信機側と受信機側とは光ファイバ(LFB)210を介して接続される。

【0099】

送信機側のマルチプレクサ202は、複数の入力端子201からの複数の低速入力データ信号を高速信号へ多重するMUXコア回路203とクロック制御回路(CLCONT)206と、MUXコア回路の基準信号を生成する周波数発生回路205とから構成され、マルチプレクサ202の出力信号に応じてドライバ207が光変調器209を駆動する。レーザ発振器208からの連続波を光変調器209が変調して光信号とし、光ファイバ210を経て受信機側へと送信する。

【0100】

受信機側では、フォトディテクタ211で光電変換により電気信号に変えて、増幅器212の出力をデマルチプレクサ215へ入力する。デマルチプレクサ215は、高速信号を複数の低速信号へ分離するDEMUXコア216、クロック制御回路214、そしてDEMUXコアの基準信号を生成する周波数発生器213で構成され、高速信号を複数の低速信号へ分離して複数の出力端子217から出力データ信号を出力する。

【0101】

このように構成される光通信システムの送信機側の周波数発生回路205と、受信機側の周波数発生回路213に、実施例1～8で説明したいずれかの構成の本発明の周波数発生回路を用いる。

【0102】

本発明の周波数発生回路を用いることにより、温度変動に対する発振周波数の変動を抑制できるため、広い温度範囲で光通信システムを動作させることができる。また、周波数発生回路の周波数可変範囲で、対応する温度変動を低減できることから、プロセスばらつき等が原因の発振周波数変動に対して、使用できる周波数可変範囲が増大するため、光通

信システムの歩留まりを向上することができる。

【 0 1 0 3 】

図 1 8 は、図 6 の実施例の周波数発生回路を、40 G b p s 光通信システムに適用した時の、40 G H z で動作する周波数発生回路における発振周波数の温度依存性の測定結果である。横軸は温度 T () であり、縦軸は発振周波数の変動 f (%) である。破線は図 1 に示した従来構成の周波数発生回路の場合であり、実線は図 6 に示した本発明の周波数発生回路の場合である。従来構成の場合には、25 から 85 の温度範囲で発振周波数は 1 . 2 % 変動する。これに対して、本発明の構成の場合には同じ温度範囲で発振周波数の変動は 0 . 2 % と非常に変動の少ない結果が得られた。

【 実施例 8 】

【 0 1 0 4 】

図 1 6 は本発明の第 8 の実施例であり、本発明の周波数発生回路を用いた無線通信システムの一例を示すブロック図である。本実施例は、ヘテロダイン形式の無線受信機に本発明を適用した場合を示している。

【 0 1 0 5 】

このヘテロダイン形式の無線受信機では、アンテナ (A N T) 3 0 1 で受信した高周波信号 f_{RF} は低雑音増幅回路 (A M P) 3 0 2 で増幅されてミキサ (M I X) 3 0 3 の一方の入力端子に入力される。局部発振器 (L O) 3 0 5 の出力信号 f_{LO} は、ベースバンド回路部 (B B L K) からの信号を受けて動作する周波数発生回路制御回路 (S y n c _ c o n t) 3 0 4 によって制御され、ミキサ 3 0 3 の他方の端子に入力される。ミキサ 3 0 3 の出力では、受信信号 f_{RF} の搬送波周波数が下げられ、帯域通過フィルタ (B P F) 3 0 6 により不要周波数成分が減衰された後、中間周波増幅回路 (I F - A M P) 3 0 7 で増幅され、復調回路 (D E M O D) 3 0 8 にて信号が取り出され、不図示のベースバンド回路部へ送られる。なお、ベースバンド回路部は、取り出された信号に対して所要の演算処理を行う回路部分である。

【 0 1 0 6 】

このように構成されるヘテロダイン形式の無線通信システムの局部発振器 3 0 5 に、実施例 1 ~ 8 で説明したいずれかの構成の本発明の周波数発生回路を用いる。これにより、温度変動に対する発振周波数の変動を抑制できるため、広い温度範囲で無線通信システムを動作させることができる。また、本発明の周波数発生回路を用いた局部発振器の周波数可変範囲で、対応する温度変動を低減できることから、プロセスばらつき等が原因の発振周波数変動に対して、使用できる周波数可変範囲が増大するため、ヘテロダイン形式の無線通信システムの歩留まりを向上することができる。

【 実施例 9 】

【 0 1 0 7 】

図 1 7 は本発明の第 9 の実施例であり、本発明の周波数発生回路を用いた無線通信システムの他の実施例を示すブロック図である。本実施例は、ダイレクトコンバージョン形式の無線受信機に本発明を適用した場合を示している。

【 0 1 0 8 】

このダイレクトコンバージョン形式の無線受信機では、アンテナ 3 0 1 で受信した高周波信号 f_{RF} を低雑音増幅回路 3 0 2 にて増幅し、二つのミキサ 3 0 3 , 3 0 3 の入力信号とし、周波数発生回路制御回路 3 0 4 によって制御される局部発振回路 (L O) 3 0 5 の出力信号 f_{LO} (ここで $f_{LO} = f_{RF}$) を二つに分岐し、90° (すなわち、 $\pi/2$ [ラジアン / 秒]) の位相差をつけてそれぞれミキサの入力信号とする。増幅回路 3 0 2 で増幅された信号を二つのミキサの出力において信号の搬送波周波数を下げ、帯域通過フィルタ 3 0 6 により不要周波数成分を減衰させた後 (ここで、I F 周波数 $f_{IF} = 0$) 、I F 増幅回路 3 0 7 で増幅する。復調回路 3 0 8 は、二つの I F 増幅回路 3 0 7 , 3 0 7 出力を用いて信号が取り出され、不図示のベースバンド回路部 (B B L K) へ送られる。

【 0 1 0 9 】

このように構成されるダイレクトコンバージョン形式の無線受信機の局部発振回路 3 0

10

20

30

40

50

5 に、実施例 1 ～ 8 で説明したいずれかの構成の本発明の周波数発生回路を用いる。これにより、温度変動に対する発振周波数の変動を抑制できるため、広い温度範囲でダイレクトコンバージョン形式の無線通信システムを動作させることができる。また、本発明の周波数発生回路を用いた局部発振回路の周波数可変範囲で、対応する温度変動を低減できることから、プロセスばらつき等が原因の発振周波数変動に対して、使用できる周波数可変範囲が増大するため、ダイレクトコンバージョン形式の無線通信システムの歩留まりを向上することができる。

【図面の簡単な説明】

【 0 1 1 0 】

【図 1】従来の周波数発生回路を示す回路図。

10

【図 2】本発明の周波数発生回路の構成を示すブロック図。

【図 3】本発明の周波数発生回路の第 1 の実施例を示すブロック図。

【図 4】図 3 におけるバッファ回路の一構成例を示した周波数発生回路のブロック図。

【図 5】図 4 におけるバッファ回路の電流源の一構成例を示した周波数発生回路のブロック図。

【図 6】本発明の周波数発生回路の第 2 の実施例を示す回路ブロック図。

【図 7】温度をパラメータにエミッタフォロワの遅延時間のバイアス電流依存性を示す図

。

【図 8】図 6 の温度特性変換回路の一構成例を示す回路図。

【図 9】本発明に係る周波数発生回路の第 3 の実施例を示すブロック図。

20

【図 10】本発明に係る周波数発生回路の第 4 の実施例を示すブロック図。

【図 11】本発明の周波数発生回路の第 5 の実施例を示すブロック図。

【図 12】図 11 のバイアス電流を供給する電流源一構成例示すブロック図。

【図 13】本発明の周波数発生回路の第 6 の実施例を示すブロック図。

【図 14】図 14 の温度特性変換回路の一構成例を示す回路図。

【図 15】本発明の周波数発生回路を用いた第 7 の実施例を示す光通信システムのブロック図。

【図 16】本発明の周波数発生回路を用いた第 8 の実施例を示す無線通信システムのブロック図。

【図 17】本発明の周波数発生回路を用いた第 9 の実施例を示す無線通信システムのブロック図。

30

【図 18】本発明の周波数発生回路の発振周波数の温度依存性を従来例と比較して示す特性線図。

【図 19】図 1 の周波数発生回路に従来の電圧安定化回路を付加した構成例を示す回路図

。

【図 20】本発明に係る周波数発生回路の第 4 の実施例における変形例を示すブロック図

。

【図 21】バイポーラトランジスタのコレクタ電流とベース・エミッタ間電圧の温度依存性を示す特性線図。

【図 22】MOS トランジスタのドレイン電流とゲート・ソース間電圧の温度依存性を示す特性線図。

40

【図 23】図 14 の温度特性変換回路を電源電圧変動に安定な回路にする構成を示す図。

【符号の説明】

【 0 1 1 1 】

1, 1a ... 増幅器 (AMP)、2, 2a ... バッファ回路 (BFC)、4, 4a ... 基準電圧源回路 (REFV)、5, 5a ... 温度特性変換回路 (TCC)、6 ... 温度安定回路 (TSC)、7 ... 遅延時間制御回路 (DCONT)、30 ... 差動増幅器、20 ... エミッタフォロワ回路、20a ... ソースフォロワ、21, 22 ... バッファ回路、10, 10a ... LC 共振器、51, 53 ... コレクタ出力段、52, 54 ... エミッタ出力段、70 ... 演算増幅器、101, 101a ... 基準電圧源回路の出力 (温度特性変換回路の入力)、102, 102

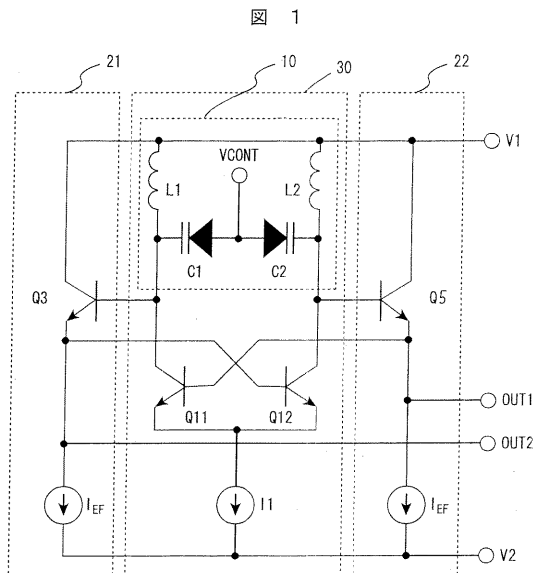
50

a ... 温度特性変換回路の出力、103, 103a ... 遅延時間制御端子、201 ... 入力端子、202 ... マルチプレクサ (MUX)、203 ... MUX コア回路、205, 213 ... 周波数発生回路、206 ... クロック制御回路 (CLCONT)、207 ... ドライバ (DRV)、208 ... レーザ発振器 (LAOSC)、209 ... 光変調器 (LMOD)、210 ... 光ファイバ (LFB)、211 ... フォトディテクタ (PD)、212 ... 増幅器、215 ... デマルチプレクサ (DEMUX)、217 ... 出力端子、301 ... アンテナ (ANT)、302 ... 低雑音増幅回路 (LN-AMP)、303 ... ミキサ (MIX)、304 ... 周波数発生回路制御回路 (Sync_cont)、305 ... 局部発振器 (LO)、306 ... 帯域通過フィルタ (BPF)、307 ... 中間周波増幅回路 (IF-AMP)、I1, I2 ... 電流源、ISF ... バイアス電流、IM, IM1 ~ IM4 ... 電流源、IEF ... バイアス電流、VEF ... バイアス電圧、Jc ... コレクタ電流密度、DEMOMD ... 復調回路、fRF ... 受信信号、fLO ... 局部発振器出力信号、BBLK ... ベースバンド回路部、V1 ... 高電位側電源電圧、V2 ... 低電位側電源電圧、L1, L2 ... インダクタ、C1, C2 ... 可変容量素子、D1 ... ダイオード、Q1 ~ Q6, Q10, Q11, Q12, Q30, Q55, Q66 ... NPN トランジスタ、Q41 ~ Q4M ... NPN トランジスタ、Q21 ~ Q2N ... NPN トランジスタ、Q101, Q201 ... NPN バイポーラトランジスタ、Q301, Q401 ... PNP バイポーラトランジスタ、R71, R72, R73, R91 ~ R94 ... 抵抗、R101, R201, R301 ... 抵抗、M1 ~ M6, NM1 ~ NM4 ... NMOS トランジスタ、NM8 ~ NM11 ... NMOS トランジスタ、PM5 ~ PM ... 7 PMOS トランジスタ、PWS ... 安定化電源。

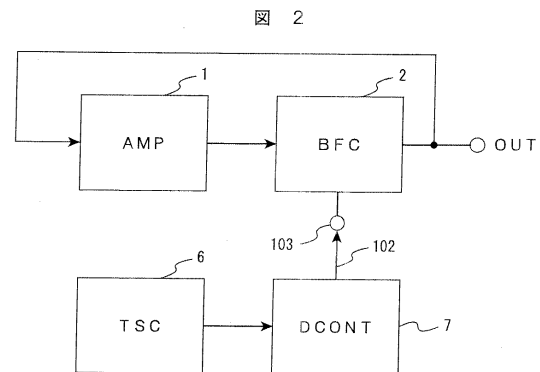
10

20

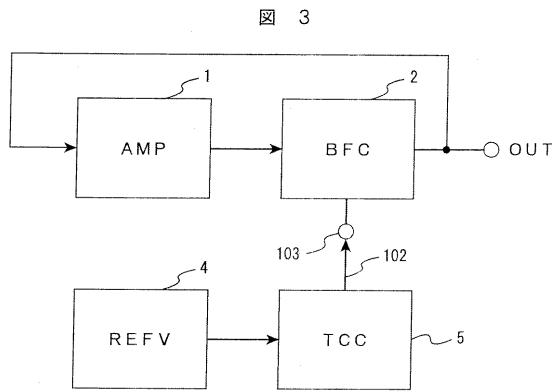
【図1】



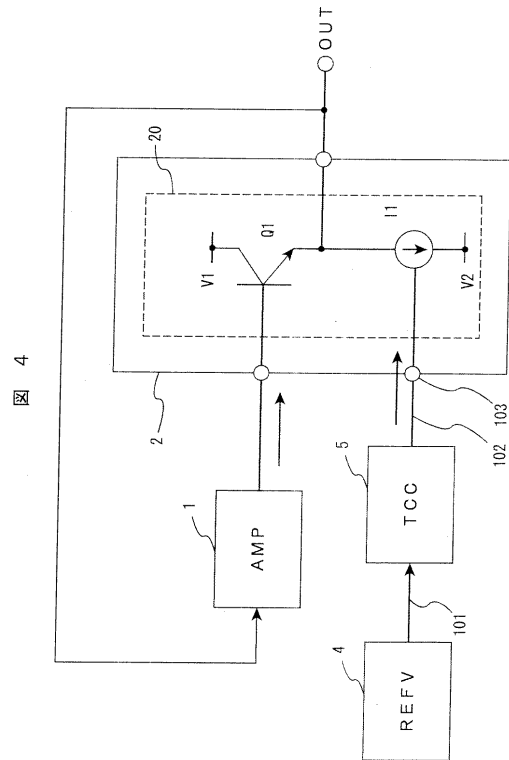
【図2】



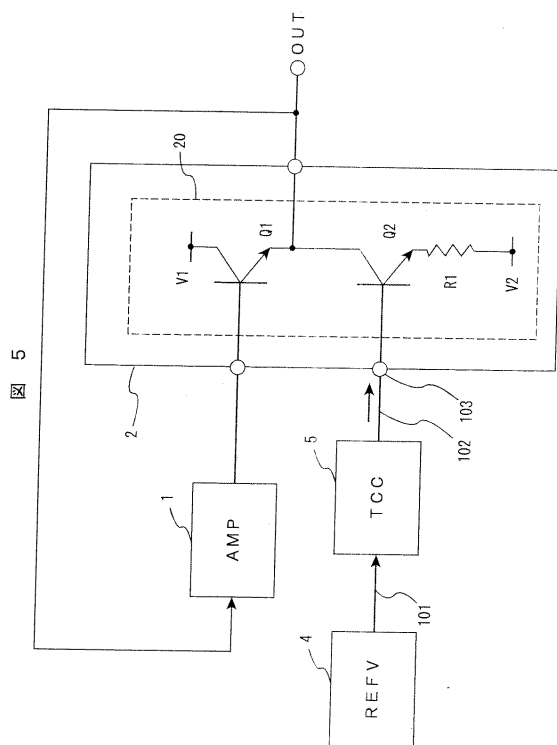
【図 3】



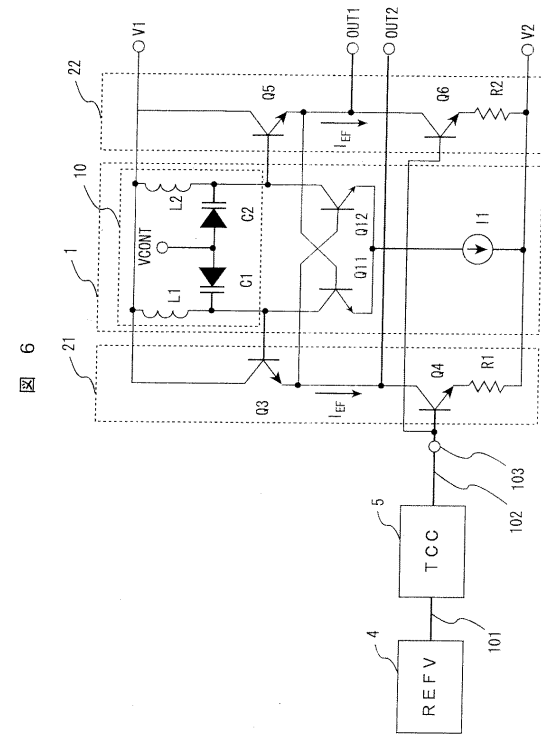
【図 4】



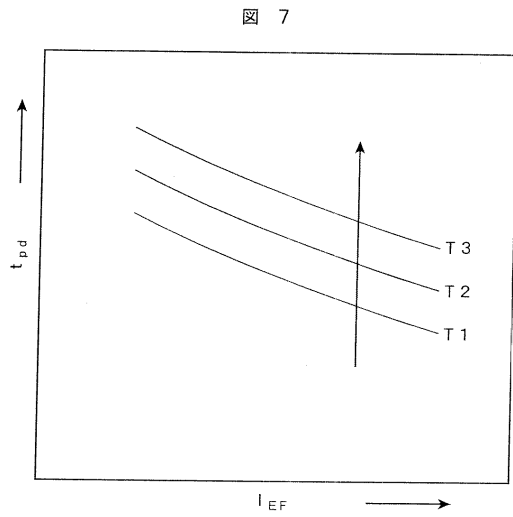
【図 5】



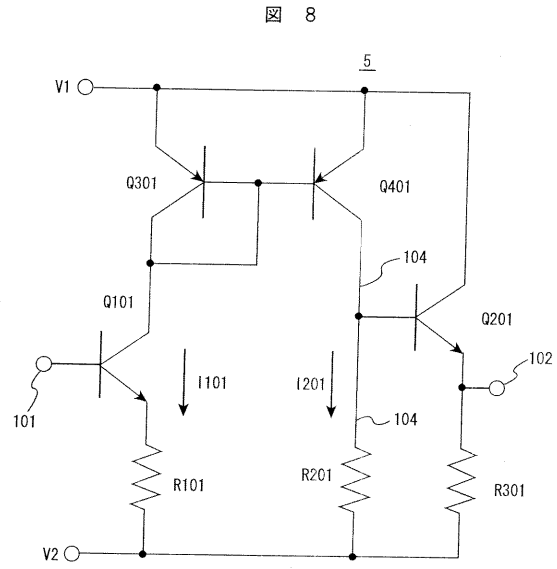
【図 6】



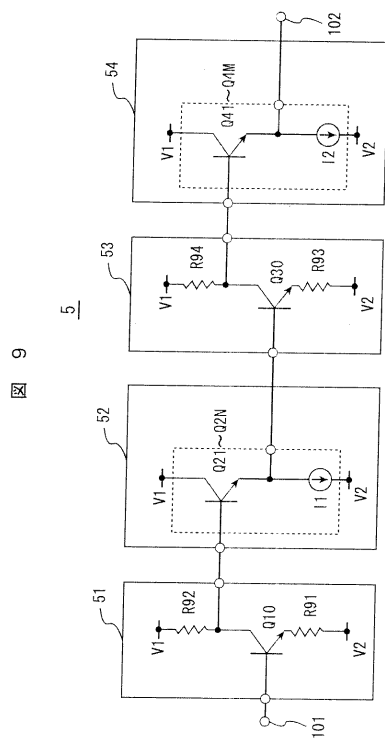
【図 7】



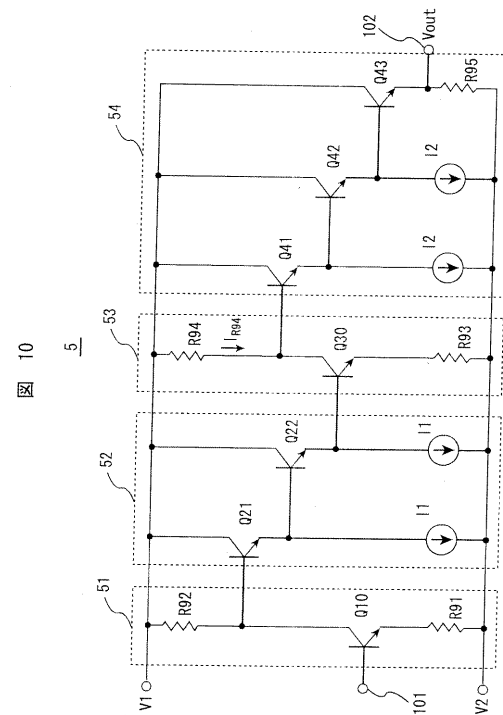
【図 8】



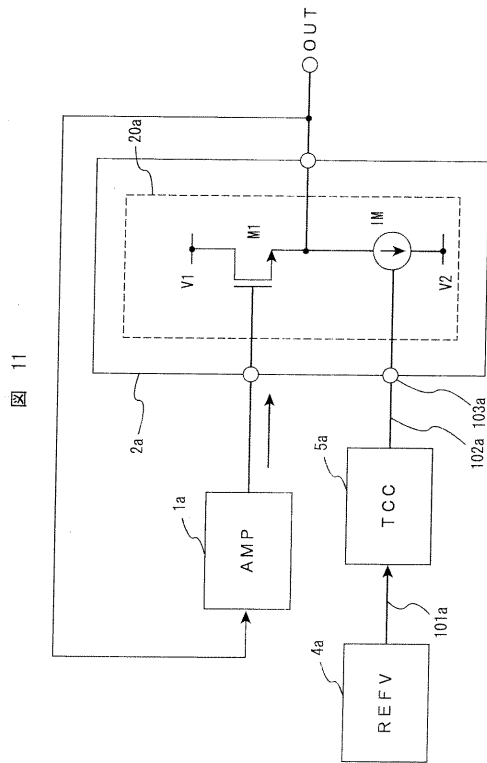
【図 9】



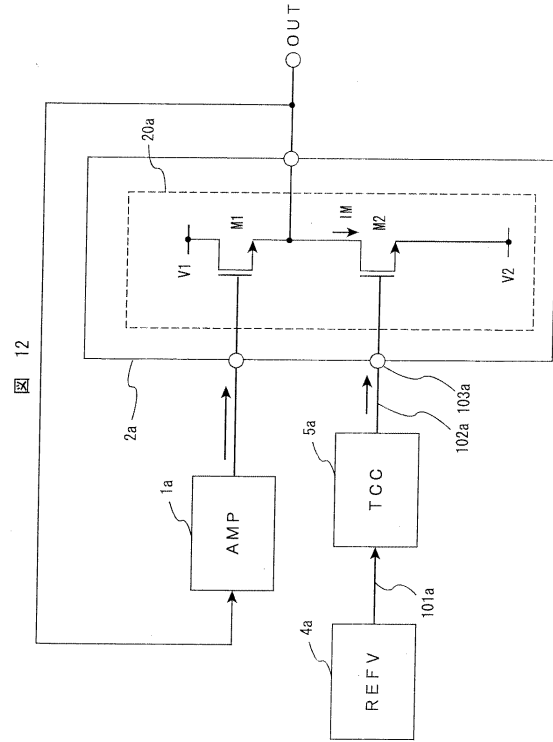
【図 10】



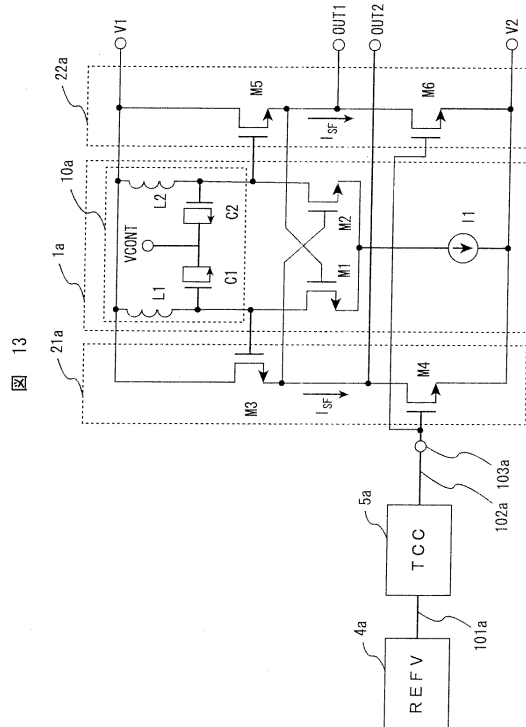
【図 1 1】



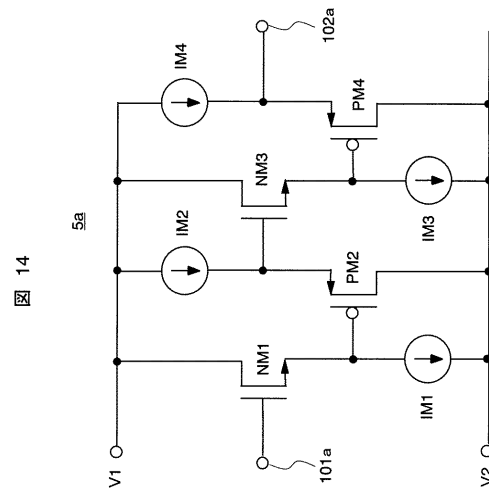
【図 1 2】



【図 1 3】



【図 1 4】



【図 15】

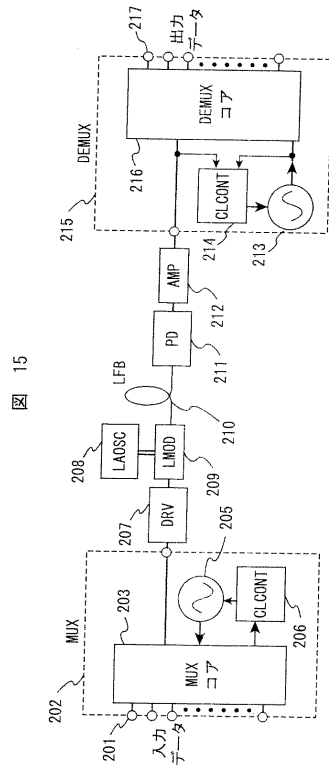


図 15

【図 16】

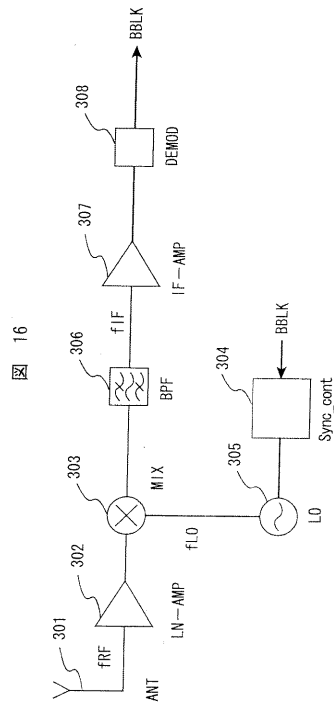


図 16

【図 17】

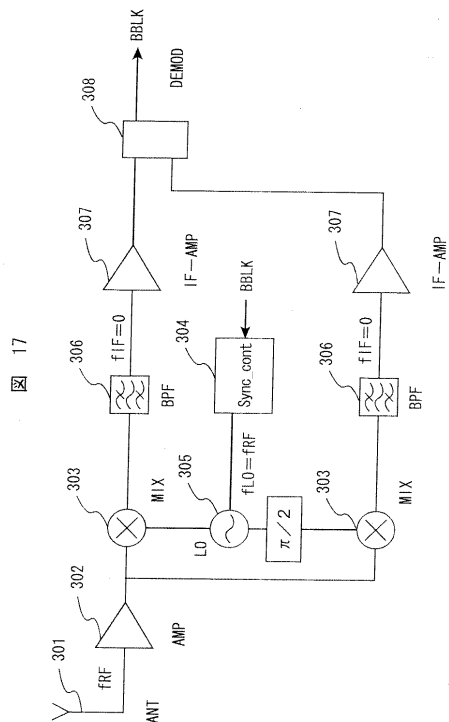


図 17

【図 18】

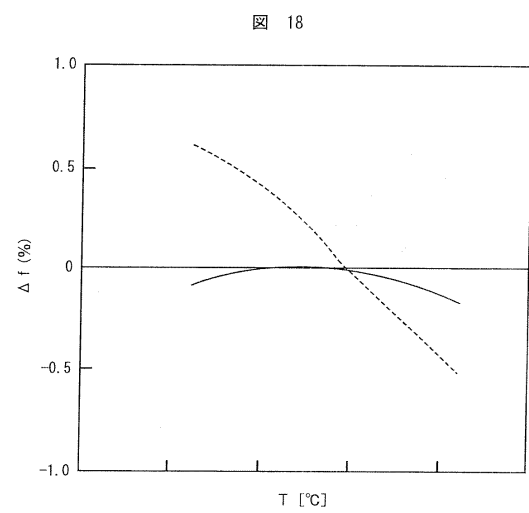
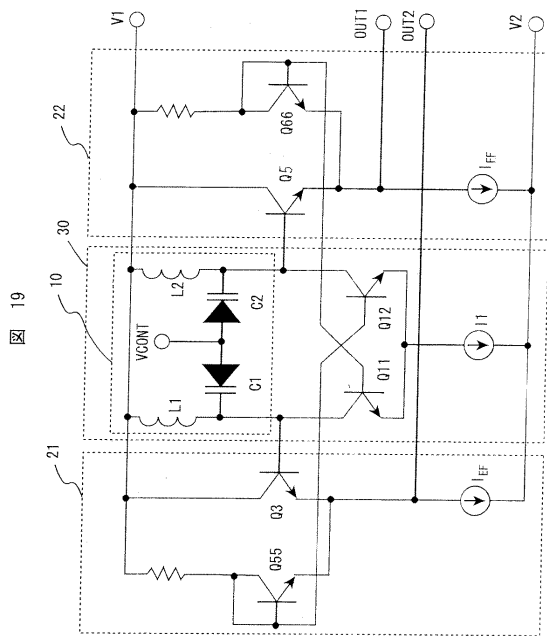
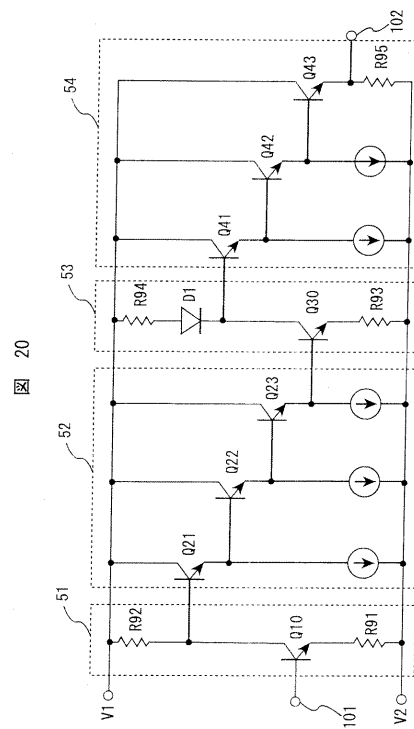


図 18

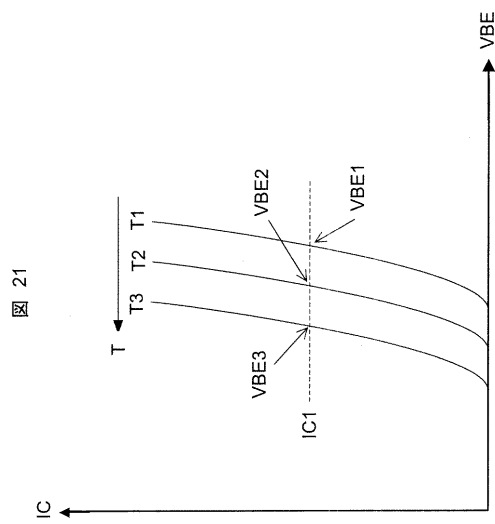
【図 19】



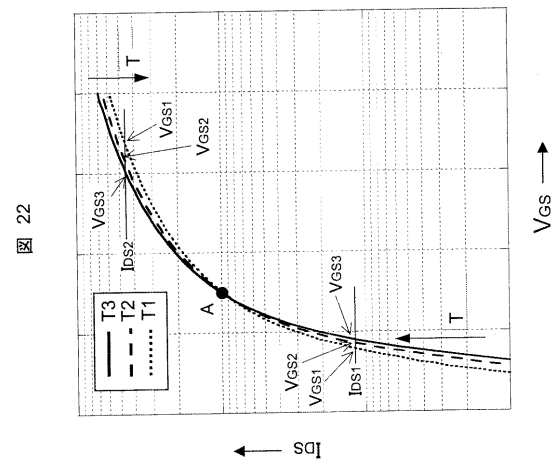
【図 20】



【図 21】



【図 22】



フロントページの続き

(72)発明者 大畠 賢一

東京都青梅市新町六丁目16番地の3 株式会社日立製作所 マイクロデバイス事業部内

(72)発明者 増田 徹

東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所 中央研究所内

審査官 野元 久道

(56)参考文献 特開平02-050513(JP,A)

特開平08-307149(JP,A)

特開昭63-045913(JP,A)

実開平03-077516(JP,U)

(58)調査した分野(Int.Cl., DB名)

H03B 5/04

H03B 5/12