

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/30 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410043079.2

[45] 授权公告日 2008 年 4 月 16 日

[11] 授权公告号 CN 100382128C

[22] 申请日 2004.3.5

[21] 申请号 200410043079.2

[30] 优先权

[32] 2003.3.7 [33] JP [31] 061288/2003

[32] 2003.12.4 [33] JP [31] 405642/2003

[73] 专利权人 佳能株式会社

地址 日本东京

[72] 发明人 川崎素明 川野藤雄 井关正己

[56] 参考文献

CN1290042A 2001.4.4

JP2002-169511A 2002.6.14

CN1377495A 2002.10.30

审查员 王 瑞

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 王以平

权利要求书 2 页 说明书 18 页 附图 9 页

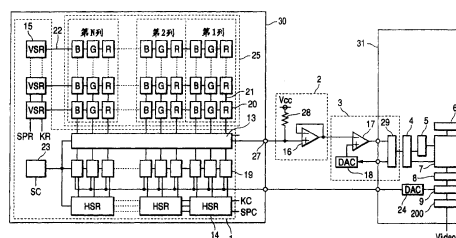
[54] 发明名称

驱动电路和使用它的显示装置、以及驱动电路的评价方法

[57] 摘要

一种驱动电路，包括：将电流信号分别输出到多个输出部的多个电流信号发生电路；共同连接多个电流信号发生电路的输出的电流信号输出线；控制电路，用于通过将给定信号提供给一或多个特定的电流信号发生电路、并将与之不同的信号共同提供给其他的电流信号发生电路，分别把多个电流信号发生电路中的每一个控制在能根据一或多个特定的电流信号发生电路经电流信号输出线输出的电流值来评价一或多个特定的电流信号发生电路的输出的电流信号输出状态；补正值输出电路，用于通过检测电流信号输出线输出的电流值和其它电流信号发生电路输出的电流值的差异以及和给定的基准值的差异来评价所述一或多个特定的电流信号发生电路的输出，并输出根据该评价结果的补正值；和用

补正值来补正提供给电流信号发生电路的图像信号的补正电路。



1、一种驱动电路，其特征在于包括：

将电流信号分别输出到多个输出部的多个电流信号发生电路；

共同连接上述多个电流信号发生电路的输出的电流信号输出线；

控制电路，用于通过将给定信号提供给一个或多个特定的电流信号发生电路、并将与上述给定信号不同的信号提供给其他的电流信号发生电路，分别把上述多个电流信号发生电路中的每一个控制在能根据上述多个电流信号发生电路经上述电流信号输出线输出的电流值来评价上述一个或多个特定的上述电流信号发生电路的输出的电流信号输出状态；

补正值输出电路，用于通过检测经上述电流信号输出线输出的电流值和给定的基准值的差异来评价所述一个或多个特定的上述电流信号发生电路的输出、并输出根据该评价结果的补正值；和

用上述补正值来补正提供给上述一个或多个特定的电流信号发生电路的图像信号的补正电路。

2、根据权利要求1所述的驱动电路，其特征是：上述不同的信号是使被供给了该不同信号的上述其他的电流信号发生电路各自输出的电流信号的电流值，与被供给了上述给定信号的上述特定的电流信号发生电路输出的电流信号的电流值相比为足够小的信号。

3、根据权利要求1所述的驱动电路，其特征是还包括开关，用于实现上述电流信号输出线与上述多个电流信号发生电路之间同时连接的状态。

4、根据权利要求1所述的驱动电路，其特征是：具有分别控制多个上述电流信号发生电路的每一个与上述电流信号输出线之间的连接关系的多个开关，该多个开关由共同的控制信号控制。

5、根据权利要求1所述的驱动电路，其特征是：具有分别控制多个上述电流信号发生电路的每一个与多个上述输出部之间的连接关系的多个开关，该多个开关由共同的控制信号控制。

6、根据权利要求1所述的驱动电路，其特征是：上述驱动电路是具有显示面板的显示装置的驱动电路，上述显示面板具有显示元件，上述显示面板上形成有上述电流信号发生电路和上述电流信号输出线。

7、根据权利要求 1 所述的驱动电路，其特征是：上述电流信号发生电路至少包含有输出具有输入信号值的平方的电流值的电流信号的电路，上述补正值输出电路输出补正值，该补正值通过对由上述评价而得到的特定电流信号发生电路的输出评价值与基准值之比的平方根进行运算而得到。

8、根据权利要求 7 所述的驱动电路，其特征是：上述补正值输出电路具有对上述平方根进行运算的运算电路，该运算是根据上述输出评价值与上述基准值的上述比值来区分情况进行的近似运算。

9、一种显示装置，其特征是具有：

权利要求 1 至 8 中任意一项所述的驱动电路；

与该驱动电路的上述多个输出部分别连接的多条数据线；和

与该多条数据线分别连接的多个显示元件。

10、一种驱动电路的评价方法，所述驱动电路具有向多个输出部分别输出电流信号的多个电流信号发生电路，其特征在于包括下列步骤：

将上述多个电流信号发生电路的输出连接到共同的电流信号线上；

通过将给定信号提供给一个或多个特定的电流信号发生电路、并将与上述给定信号不同的信号提供给其他的电流信号发生电路，分别把上述多个电流信号发生电路中的每一个控制在能根据上述多个电路信号发生电路经上述电流信号输出线输出的电流值来评价一个或多个特定的上述电流信号发生电路的输出的电流信号输出状态；和

通过检测经上述电流信号输出线输出的电流值和给定的基准值的差异来评价所述一个或多个特定的上述电流信号发生电路的输出。

驱动电路和使用它的显示装置、 以及驱动电路的评价方法

技术领域

本发明涉及输出电流信号的驱动电路，还涉及使用它的显示装置。

背景技术

使用有机电致发光(EL)元件的有源矩阵方式的显示装置，与现有的将电极排列成点阵仅以接通、关断动作来控制发光的单纯矩阵方式相比，由于可在高灰度等级启动各个像素，所以实现了对比度大且应答速度高的显示器。

EL显示装置具有配置像素的图象显示部，以及处理从外部输入的图像信号等信号信息并传送到该图象显示部的各像素的驱动电路。即使在该驱动电路中，在与图象显示部同样的显示面板内构成的驱动控制电路，通常也采用薄膜晶体管(TFT)构成。并且，在各像素中用于控制EL元件发光状态的有源元件也主要采用TFT。然而，TFT的特性与CMOS晶体管相比，由于元件间的偏差较大，相近的偏差也不能保证相关性，所以如果不能实现准确地控制驱动状态的电路设计，则即使全部像素同样发光，也会发生亮度不均匀。

特开2003-66865号公报公开了一种像素电路构成，即：使用4个TFT构成像素电路，通过用多条控制(栅极)线和1条源极线进行控制，使控制流过EL元件的电流的晶体管不会形成源极输出器结构，抑制该晶体管的弯折电流的影响，减小在该像素电路存储的电流值的变动。

特开2002-91377号公报公开的电路，如图13所示，在像素电路内设置检测流过有机EL元件103的电流的电流检测电路105、以及放大该电流检测电路105的输出电压和取样保持电路101的输出电压之差并输入到电流控制电路194的误差放大电路102，通过负反馈使电流检测电路104的输出电压与取样保持电路101的输出电压相等，对亮度进行均匀控制。

特开2002-278513号公报公开了图14所示构成。即：不在每个像素设置电流检测电路，而在每个电源108的供给线设置电流测定元件110，根据扫描驱动

器 111 的控制状态, 由电流测定元件 110 测定某行的驱动元件电流, 然后保存在存储部件 109 中, 利用运算元件 107 和外部数据驱动器 106 运算后, 反馈到图象数据。

作为显示元件, 除 EL 元件外, 还有各种元件。在美国专利第 6195076 号说明书中, 公开了一种用电流信号驱动电子放射元件的构成。

发明内容

本发明将实现可评价驱动电路输出的简便构成作为课题。特别是作为具体课题, 可以举出以下实例, 即在每个驱动电路的多个输出部设置用于评价输出的测定元件, 或在每个驱动电路的多个输出部不用设置用于取出各输出的各条输出线, 就可以实现可评价驱动电路输出的构成。

本发明的要点是利用共同连接多个输出的输出线, 使得用于评价该输出的电路构成简便。然而, 该构成产生了特有问题。即当该驱动电路输出的信号是控制电压值的信号(电压信号)时, 将多个相互不同的输出连接到共同输出线时, 则不可能进行正确的评价。这是第 1 个特有问题。因此, 本发明中, 作为用于评价输出的输出线, 使用多个输出共同连接的输出线时, 为了解决与此相伴的上述第 1 个特有问题, 作为输出采用输出电流信号(即控制电流值的信号)的电流信号发生电路。这又有第 2 个特有问题。当作为用于评价输出的输出线采用多个输出共同连接的输出线, 为了解决与此相伴的上述第 1 个特有问题, 作为输出即使采用输出电流信号(即控制电流值的信号)的电流信号发生电路, 也不可能特定多个电流信号发生电路的哪一个是评价对象的电流信号发生电路, 这是第 2 个特有问题。因此本发明中, 为了在解决第 1 特有问题时一起解决上述第 2 特有问题, 同时使用一种控制电路, 将上述多个电流信号发生电路分别控制在可根据通过电流信号输出线输出的电流值评价特定的上述电流信号发生电路的输出的电流信号输出状态。

本发明提供了一种驱动电路, 其特征在于包括: 将电流信号分别输出到多个输出部的多个电流信号发生电路; 共同连接上述多个电流信号发生电路的输出的电流信号输出线; 控制电路, 用于通过将给定信号提供给一个或多个特定的电流信号发生电路, 并将与上述给定信号不同的信号提供给其他的电流信号发生电路, 分别把上述多个电流信号发生电路中的每一个控制在能根据上述多

个电流信号发生电路经上述电流信号输出线输出的电流值来评价上述一个或多个特定的上述电流信号发生电路的输出的电流信号输出状态; 补正值输出电路, 用于通过检测经上述电流信号输出线输出的电流值和给定的基准值的差异来评价所述一个或多个特定的上述电流信号发生电路的输出、并输出根据该评价结果的补正值; 和用上述补正值来补正提供给上述一个或多个特定的电流信号发生电路的图像信号的补正电路。

在此, 上述控制电路可适合采用将给定信号供给上述特定的电流信号发生电路, 将与上述给定信号不同的信号共同供给其他上述电流信号发生电路的构成。例如将多个电流信号发生电路中的一个电流信号发生电路的第1电流信号发生电路作为特定的电流信号发生电路, 供给给定信号, 在其他的电流信号发生电路, 供给不同的共同信号。将这时得到的结果作为第1结果。然后, 将与上述第1电流信号发生电路不同的第2电流信号发生电路作为特定的电流信号发生电路, 供给上述给定信号, 在其他电流信号发生电路, 供给上述共同信号。将这时得到的结果作为第2结果。比较第1结果和第2结果, 即可对第1电流信号发生电路和第2电流信号发生电路进行比较评价。

上述控制电路, 将给定信号供给上述特定电流信号发生电路, 将与上述给定信号不同的信号供给其他上述电流信号发生电路, 上述不同的信号, 可适合采用供给该不同信号的上述其他电流信号发生电路分别输出的电流信号的电流值, 与供给上述给定信号的上述特定电流信号发生电路输出的电流信号的电流值相比, 是足够小的信号的构成。根据该构成, 即可忽略作为评价对象的特定电流信号发生电路以外的其他电流信号发生电路的输出。即使在不能忽略其他电流信号发生电路输出的情况下, 也可以将该输出作为背景处理用的运算更为容易, 或者提高该运算结果的精度。

上述各发明中, 可适合采用还具有上述电流信号输出线和上述多个电流信号发生电路之间同时实现连接状态的开关的构成。该开关可以是由分别对应于上述多个电流信号发生电路设置的开关组成的开关群。在供给电流信号发生电路和电流信号发生电路输出的电流信号的显示元件之间的电流通路途中, 可适合采用使电流信号发生电路的输出电流信号流到电流信号输出线那样的构成, 然而在该构成中当不必进行电流信号发生电路的输出评价时, 希望使电流信号

发生电路与电流信号输出线为非连接状态。希望配置可实现该非连接状态的开关。本发明中，使用一种控制电路，将上述多个电流信号发生电路分别控制在可根据通过上述电流信号输出线输出的电流值评价特定的上述电流信号发生电路的输出的电流信号输出状态。因此，该开关不必分别控制各个电流信号发生电路与电流信号输出线之间的连接关系。即使在各个电流信号发生电路与电流信号线之间设置了各开关时，也可以用共同的控制信号控制这些开关。

上述各发明中，具有分别控制多个上述电流信号发生电路的每一个与上述电流信号输出线之间的连接关系的多个开关，该多个开关可适合采用共同的控制信号控制的构成。

上述各发明中，具有分别控制多个上述电流信号发生电路的每一个与多个上述输出部之间的连接关系的多个开关，该多个开关可适合采用共同的控制信号控制的构成。如上所述，在供给电流信号发生电路与电流信号发生电路输出的电流信号的显示元件之间的电流通路途中，可适合采用使电流信号发生电路输出的电流信号流到电流信号输出线的构成，当将电流信号发生电路的输出引导到电流信号输出线进行评价时，希望是电流信号发生电路的输出不分流到显示元件一侧的构成。通过在连接显示元件的数据线和电流信号发生电路之间设置开关，即可抑制将应评价的电流信号分流到数据线一侧。

本发明中，利用电流信号输出等的表现，这些表现并不限定在特定方向流过电流的构成，例如所谓电流信号发生电路输出电流信号的情况，既包含作为该电流信号的电流从电流信号发生电路流出的情况，也包含流入电流信号发生电路的情况。

上述各发明中，该驱动电路是驱动具有显示元件的显示装置的电路，上述显示装置可适合采用在基板上形成上述显示元件的至少一部分，上述电流信号发生电路和上述电流信号输出线在上述基板上形成的构成。

上述各发明中，上述电流信号发生电路至少包含输出具有输入信号值平方的电流值的电流信号的电路，上述补正值输出电路可适合采用输出通过运算根据上述评价得到的特定电流信号发生电路的输出评价值与基准值之比的平方根得到的补正值的构成。特别是，上述补正值输出电路可适合采用具有运算上述平方根的运算电路，该运算可以根据上述输出评价值与上述基准值之上述比值，分别进行近似运算的构成。

本申请作为显示装置的发明，包含具有上述各发明的驱动电路、分别连接该驱动电路的上述多个输出部的多个数据线、与该多个数据线分别连接的多个显示元件的显示装置的发明。

该显示装置可适合使用对多个上述显示元件进行矩阵配置的方式。这时，可适合采用将上述多个数据线作为多个调制信号线，随着该多个调制信号线设置多个构成矩阵配线的扫描线，用该矩阵配线驱动矩阵配置的多个上述显示元件的构成。这时，也可以设置顺序选择扫描线用的扫描电路。

驱动电路的电流信号发生电路或电流信号输出线或开关等可以配置在形成显示元件的至少一部分的基板上，这种情况下，连接显示元件的数据线和驱动电路的输出部不必用特别的连接要素形成连接的形态。这时，数据线的连接显示元件的部分与构成驱动电路的电路之间的任意位置构成上述输出部。

作为本发明的显示元件，可以采用能由电流信号驱动的各种元件。例如将EL元件作为显示元件就是很适合的。除EL元件以外，例如也可以将电子放射元件作为显示元件。当使用电子放射元件作为显示元件时，可组合利用放射电子发光的荧光体等发光体进行显示。

本发明还提供了一种驱动电路的评价方法，所述驱动电路具有向多个输出部分别输出电流信号的多个电流信号发生电路，其特征在于包括下列步骤：将上述多个电流信号发生电路的输出连接到共同的电流信号线上；通过将给定信号提供给一个或多个特定的电流信号发生电路、并将与上述给定信号不同的信号提供给其他的电流信号发生电路，分别把上述多个电流信号发生电路中的每一个控制在能根据上述多个电路信号发生电路经上述电流信号输出线输出的电流值来评价一个或多个特定的上述电流信号发生电路的输出的电流信号输出状态；和通过检测经上述电流信号输出线输出的电流值和给定的基准值的差异来评价所述一个或多个特定的上述电流信号发生电路的输出。

附图说明

图1是表示本发明的驱动电路的校正通路构成的方框图。

图2是表示本发明的显示装置一个优选实施例的构成的概略图。

图3是表示列控制电路的电路构成例的图。

图 4 是图 3 的列控制电路的时间图。

图 5 是表示列控制电路的其他电路构成例的图。

图 6 是图 3 的列控制电路的时间图。

图 7 是表示像素的电路构成例的图。

图 8 是图 7 的像素电路的时间图。

图 9 是总和电功率输出电路的电路构成例的图。

图 10 是图 9 的总和电功率输出电路的时间图。

图 11 是表示补正系数运算电路的构成例的图。

图 12 是表示补正系数运算电路的运算结果的图。

图 13 是表示现有 EL 显示装置的像素电路的图。

图 14 是表示现有 EL 显示装置的显示面板构成的图。

具体实施方式

下面，详细说明本发明的优选实施例。

(实施例 1)

图 1 是本发明优选实施例的驱动电路的补正通路的构成方框图。图中，1 是驱动控制电路，2 是总和电流检测电路，3 是列电流测定电路，4 是列电流存储电路，5 是基准电流检测电路，6 是补正增益决定电路，7 是补正系数运算电路，8 是补正系数存储电路，9 是图像信号补正电路，20 是像素电路。

本实施例的驱动电路，在列控制电路与像素电路之间设置总和电流输出电路（包含在图 1 中的驱动控制电路内），将从列控制电路输出的电流信号作为该总和电流输出电路的总和电流输出，由总和电流检测电路 2 检测，在列电流测定电路 3 测定各数据线的每个电流信号数据，存储在列电流存储电路 4。然后，通过基准列电流检测电路，从该列电流存储电路 4 选择作为基准的电流信号数据，在补正系数运算电路 7 对基准电流信号数据和存储在列电流存储电路 4 的各数据线的电流信号数据进行运算处理，得到补正系数，并将该补正系数存储在补正系数存储电路 8。响应新的图像信号，图像信号补正电路 9 用存储在补正系数存储电路 8 对该图像信号中包含的各像素的数据进行补正。

将由图像信号补正电路 9 得到的已补正的图像信号再次传送到驱动控制电路 1，通过数据线向像素电路 20 传送。

本实施例中,其特征是,设置了从上述驱动控制电路1输出总和电流直到将已补正的图像信号输入到该驱动控制电路1的补正通路,由该补正通路补正从列控制电路输出的电流信号的偏差。

图2是本发明的显示装置的一个优选实施例构成的概略图。图2仅表示用于理解本实施例的必要构件。图2中,13是总和电流输出电路,14是列移位寄存器(HSR),15是行移位寄存器(VSR),16是运算放大器,17是比较电路,18是DAC,19是列控制电路,21是数据线,22是扫描线,23是逻辑电路,24是DAC,25是图象显示部,27是总和电流输出端子(Iout),28是检测电阻(Rm),29是比较电路,30是显示面板,31是外部控制电路,与图1相同的构件附与相同的符号。

本实施例的显示装置具有显示面板30和驱动电路,驱动电路具有在显示面板30上的驱动控制电路1、在显示面板30外的外部控制电路31、以及在外控制电路31和显示面板30之间的总和电流检测电路2和列电流测定电路3的一部分等必要电路。

在显示面板30内配置驱动控制电路1和由该驱动控制电路1驱动的图象显示部25,本实施例的图象显示部25在行方向使具有有源元件的象素电路20形成R、G、B显示的3个一组的最小显示单位,并具有N列、M行的该显示单位列。因而,象素列数是(N×3)列,M×N×3个象素电路20矩阵配置。各行的象素电路20共同连接扫描线22,各扫描线22连接构成扫描电路的行移位寄存器15。各列的象素电路20共同连接数据线21,各数据线21经过总和电流输出电路13连接列控制电路19。本实施例中,使用EL元件作为显示元件,象素电路20包含EL元件。

在图2的显示装置中,当列扫描同步脉冲KC、列扫描开始信号SPC输入到第1级的列移位寄存器14时,则在每个列扫描同步脉冲KC的1周期或半周期迁移发生的取样信号从各移位寄存器14输出,并输入到对应的列控制电路19。列控制信号SC经过逻辑电路23输入到列控制电路19。在各列控制电路19,利用上述取样信号和列控制信号SC,对给定期间的图像信号Video进行取样,将对应的电流信号输出到数据线21。

当行扫描同步脉冲KR、行扫描开始信号SPR输入到移位寄存器15的第1级时,在每个行扫描同步脉冲KR的1周期或半周期迁移发生的扫描信号通过

扫描线 22 顺序输入到各行的象素电路 20。本发明中，列控制电路 19 具有电流信号发生电路，图 3 表示作为该列控制电路 19 的电路构成例的一种构成简单的模拟式列控制电路。图中，35 是取样保持电路。36 是电流信号发生电路，各个都是接收电压信号并输出具有对应于该电压值的电流值的信号（电流信号）的电压电流变换电路。另外，SPa、SPb 是从移位寄存器 14 输出的取样信号，CC1、CC2、CC3 是从逻辑电路 23 输出的列控制信号 SC、VB 是基准电压偏压信号，REF 是与图像信号 Video 具有相关性而输入的基准信号。

输入到图 3 的取样保持电路 35 的图像信号 Video 是相应颜色的图象电压信号。将从列控制电路 19 输出的取样信号 SPa、SPb 输入到取样保持电路 35。列控制信号 CC1~CC3 也输入到取样保持电路 35。从取样保持电路 35 输出的电压信号 V (data)、基准电压偏压信号 VB、列控制信号 CC3、基准信号 REF 分别输入到电压电流变换电路 36，输出电流信号 i(data)。

利用图 4 的时间图说明图 3 的电路动作。

在行周期（水平扫描期间）的期间 T1，列控制信号 CC1 为「L」（CC2 为「H」），并输出取样信号 SPa（不输出 SPb），在该列的 SPa 发生期间 t1，电压信号 V (data) 按照图像信号 Video 与基准信号 REF 之差电压 d1，被取样保持在取样保持电路 35 内。

然后，期间 T2，当列控制信号 CC1 为「H」（CC2 为「L」）时，在期间 T1 取样保持的电压信号 V (data) 输入到电流信号发生电路 36，变换为电流信号 i (data)，作为 i(m) 输出。另外，在该期间 T2，输出取样信号 SPb，在该列的 SPb 发生期间 t2，电压信号 V (data) 按照图像信号 Video 与基准信号 REF 之差电压 d2，被取样保持。

接着，在期间 T3，列控制信号 CC1 再次为「L」（CC2 为「H」），在期间 T2 取样保持的 V (data) 输入到电流信号发生电路 36，输出变换的 i (data)。

图 5 表示列控制电路 19 的其他电路构成例。图中，M1~M4、M6~M10、M12 是 n 型 TFT，M5、M12 是 P 型 TFT，C1~C4 是电容量，SPa、SPb 是取样信号，Vcc 是电源，P1~P6 是列控制信号。以下，将晶体管的源极、漏极、栅极分别记载为/S、/D、/G。

图 5 的电路中，图像信号 Video 输入到 M1/S 和 M7/S，取样信号 SPa、SPb 分别输入到 M1/G、M7/G。M1/D 连接电容 C1 的一端，电容 C1 的另一端与一

端接地的电容 C2 的另一端连接到 M3/G, M3/S 接地。M3/D 和 M3/G 连接到 M2/D 和 M2/S, P1 输入到 M2/G。M3/D 与 M4/S 连接, M4/D 连接到 M5/D, M5/S 连接到 Vcc, M5/D 与 M5/G 被短路。P2 输入到 M4/G。M6/S 连接到 M3/D, M6/D 连接到电流信号 i (data) 端子, P3 输入到 M6/G。

另一方面, M7/D 连接电容 C3 的一端, 电容 C3 的另一端与一端接地的 C4 的另一端连接到 M9/G, M9/S 接地。M9/D 和 M9/G 连接到 M8/D 和 M8/S, P4 输入到 M8/G。M9/D 与 M10/S 连接, M10/D 连接到 M11/D, M11/S 连接到 Vcc, M11/D 和 M11/G 被短路。P5 输入到 M10/G。M9/D 连接到 M12/S, M12/D 连接到电流信号 i (data) 端子, P6 输入到 M12/G。并且, 各晶体管的栅极尺寸 (宽: W, 长: L) 和电容具有如下关系: $M1=M7$, $M2=M8$, $M3=M9$, $M4=M10$, $M5=M11$, $M6=M12$, $C1=C3$, $C2=C4$ 。

图 6 表示图 5 电路的动作定时图。图中, M3/G、M9/G 分别表示 M3、M9 的栅极电压。图 6 表示有关 2 行的图像信号的动作。

时刻 t1 之前

$SPa=L$ 、 $SPb=L$

$P1=L$ 、 $P2=L$ 、 $P3=H$ 、 $P4=L$ 、 $P5=H$ 、 $P6=L$ 。

因此, 各晶体管为:

M1: 关断、M2: 关断、M4: 关断、M6: 接通,

M7: 关断、M8: 关断、M10: 接通、M12: 关断。

这时, M3 和 M9 由对各栅极附带的电容进行充电的保持电压 $Va1$ 、 $Vb1$ 进行电流驱动, M3/D 电流 $Ia1$ 作为电流信号 i (data) 输出。M9/D 电流供给 M11/D 和 M11/G, 为一定值。

时刻 t1

变化为: $SPa=H$ 、 $P2=H$ 、 $P3=L$ 、 $P5=L$ 、 $P6=H$, 图像信号 Video 为消隐期间的消隐信号 VBL。

因此, 各晶体管为:

M1: 接通、M2: 关断、M4: 接通、M6: 关断,

M7: 关断、M8: 关断、M10: 关断、M12: 接通。

这时, 由 M9/G 电压的 $Vb1$ 驱动的 M9/D 电流 $Ib1$ 代替 M3/D 电流 $Ia1$, 作为电流信号 i (data) 输出。电流信号 i (data) 通过图象显示部 25 的列长,

连接对应于各列多数像素电路 20 的 EL 元件, 由于必须驱动大的寄生电容, 则有效电流供给迁移 $I_{a1} \rightarrow I_{b1}$ 需要时间。在时刻 t_2 之前, $P1=H$, $M2$: 接通, 在从该时刻到时刻 t_2 的短时间内, $M3/G$ 由 $M5$ 充电。

时刻 t_2

$P2=L$, $M4$ 为关断, 停止 $M3/G$ 由 $M5$ 的充电动作, $M3/G$ 进行放电动作, 接近本身的临界值电压 V_{th} 。

时刻 t_3

$SPa=L$, $M1$ 为关断。在时刻 t_4 之前, $P1=L$, $M2$ =关断, 在该时刻 $M3$ 的自身放电动作结束。从该时刻到时刻 t_4 期间, $M2$ 和 $M4$ 都为关断, $M3/D$ 电流急速变化到 L 电平, 由于漏极—栅极电容等, $M3/G$ 产生如图 6 所示的少许电压降。

时刻 t_4

$P2=H$, $M4$: 接通, $M3/D$ 电流再次上升, $M3/G$ 再次上升, 大致返回到原状态 (V_{rsa})。由于在该时刻 $M3/G$ 在自身的临界值电压 V_{th} 附近, 则 $M3/D$ 几乎是 0。

~时刻 t_7

在时刻 $t_4 \sim t_7$ 期间, 对应于各列的取样信号 SPa 发生。 SPb 不发生。在时刻 $t_5 \sim t_6$, 适当像素列的取样信号发生, 利用在该时刻将消隐电平 (VBL) 作为基准的图像信号电平 $d1$, 使保持在自身临界值电压 V_{th} 附近的 $M3/G$ 电压进行迁移电压 $\Delta V1$ 变化。用下式概略表示 $\Delta V1$ 。

$$\Delta V1 = d1 \times c1 / (C1 + C2 + C(M3))$$

$C(M3)$ 表示 $M3/G$ 的输入电容。

当适当的 SPa 变化为 L 时, $M1$: 关断, 由于 $M1$ 的寄生电容动作, 变化到已有少许电压降的 V_{a2} , $M3/G$ 电压再次为保持状态。

时刻 t_7

变化到 $SPb=H$, $P2=L$, $P3=H$, $P5=H$, $P6=L$, 图像信号 $Video$ 为消隐期间的消隐信号 VBL 。因此, 各晶体管为:

$M1$: 关断、 $M2$: 关断、 $M4$: 关断、 $M6$: 接通,

$M7$: 接通、 $M8$: 关断、 $M10$: 接通、 $M12$: 关断。

这时, 由 $M3/G$ 电压的 V_{a2} 驱动的 $M3/D$ 电流 I_{a2} 代替 $M9/D$ 电流 I_{b1} 作为电

流信号 i (data) 输出。图像电流数据 i (data) 通过图象显示部 25 的列长, 连接对应于各列多个像素电路 20 的 EL 元件, 由于必须驱动大的寄生电容, 则有效电流供给迁移 $I_{b1} \rightarrow I_{a2}$ 需要时间。在时刻 t_8 之前, $P_4=H$ 、 M_8 : 接通, 在从该时刻到时刻 t_8 的短时间内, M_9/G 由 M_{11} 充电。

时刻 t_8

$P_5=L$ 、 M_{10} 为关断, 停止 M_9/G 由 M_{11} 的充电动作, M_9/G 自己进行放电动作, 接近本身的临界值电压 V_{th} 。

时刻 t_9

$SP_b=L$, M_7 为关断。在时刻 t_{10} 之前, $P_4=L$ 、 M_8 =关断, 该时刻 M_9 自己放电动作结束。从该时刻到时刻 t_{10} 期间, M_8 和 M_{10} 都为关断, M_9/D 电流急速变化到 L 电平, 由于漏极—栅极电容等, M_9/G 将产生图 6 所示的少许电压降。

时刻 t_{10}

$P_5=H$ 、 M_{10} : 接通, M_9/D 电流再次上升, M_9/G 再次上升, 大致返回到原状态 (V_{rsb})。在该时刻, 由于 M_9/G 在本身的临界值电压 V_{th} 附近, 则 M_9/D 几乎是 0。

~时刻 t_{13}

在时刻 $t_{10} \sim t_{13}$ 期间, 对应于各列的取样信号 SP_b 发生。 SP_a 不发生。在时刻 $t_{11} \sim t_{12}$, 适当像素列的取样信号发生, 利用在该时刻将消隐电平 (V_{BL}) 作为基准的图像信号电平 d_2 , 使保持在自身临界值电压 V_{th} 附近的 M_9/G 电压进行迁移电压 ΔV_2 变化。用下式概略表示 ΔV_2 。

$$\Delta V_2 = d_2 \times c_3 / (c_3 + c_4 + c(M_9))$$

$C(M_9)$ 表示 M_9/G 的输入电容。

当适当的 SP_b 变化为 L 时, M_7 : 关断, 由于 M_7 的寄生电容动作, 变化到已有少许电压降的 V_{b2} , M_9/G 电压再次为保持状态。在时刻 t_{13} 之前, 图像信号 $Video$ 返回到消隐电平 V_{BL} 。

以后, t_{13} 为新的 t_1 , 重复 $t_1 \sim t_{12}$ 的动作。

图 5 的电路中, 电容 C_2 和 C_4 可以仅由 M_3 和 M_9 的栅极输入电容 (通道电容) 实现, 这时也可以不附设电容 C_2 和 C_4 。图 6 中, P_1 和 P_2 的变化定时为时刻 t_1 、 t_3 , 也可与 SP_a 相等。另外, P_4 和 P_5 的变化定时为时刻 t_8 、 t_{11} ,

也可与 SPb 相等。图 5 中, 即使没有由 P2、M4、M5 和 P5、M10、M11 构成的 M3/D 和 M9/D 的偏压电路及 M3/G 和 M9/G 的充电电路也可以。0061-4

利用上述电路和动作, 将图像信号 Video 变换为行顺序的电流信号 $i(\text{data})$ 。

以上说明的列控制电路 19 的电路构成是模拟方式, 当采用数字方式电路时, 图像信号 Video 为多个数据信号, 取样保持电路为保持各数据信号的主从型触发电路群, 输出多个电压信号 $V(\text{data})$ 。电压电流变换电路中, 形成由相当于决定 gm 特性的各电压信号的加权电流实现的电流输出型 DA 变换电路。

下面说明本发明的显示装置的像素电路 20。本发明中, 像素电路 20 具有有源元件, 按电流设定方式驱动。理想的是各像素电路 20 具有 EL 元件。并且, 作为有源元件, 使用 1 个以上的 TFT。

图 7 表示该像素电路 20 的构成。图中, 71 是 EL 元件, M1、M2、M4 是 P 型 TFT, M3 是 n 型 TFT, C1 是电容, RC1、RC2 是扫描信号, Vcc 是电源。

图 7 的像素电路中, 适当列的数据线 21 连接到 M3/S, M3/G 连接一个适当行的扫描信号线 22, 输入扫描信号 RC1。M3/D 和 M2/D 连接 M4/S, M4/G 连接一个适当行扫描信号线 22, 输入扫描信号 RC1。M1/S 连接到电源 Vcc, M1/G 连接到一端连接电源 Vcc 的电容 C1 的另一端和 M2/S, M2/G 连接另一个适当行扫描信号线 22, 输入扫描信号 RC2。M4/D 连接到 EL 元件 71 的电流注入端子, EL 元件的另一端接地 (GND)。

用图 8 的时间图说明图 7 的像素电路动作。

适当列的数据线 21, 在每个行周期更新输入在适当列的像素电路输入的电流信号 $i(\text{data})$ 。

在时刻 t_0 , 适当行的扫描信号 RC1 为「H」, 同时扫描信号 RC2 为「L」, 由于该时刻的 $i(\text{data})$ 是 $i(m)$, 则根据 M1 的电流驱动能力的 M1/G 电压发生, 电容 C1 充电, 此时 M4 关断, EL 元件 71 不注入电流。

在时刻 t_1 , 总和信号 RC2 变化到「H」, M2 为关断, M1/G 电压保持, 在时刻 t_2 , RC1 变化到「L」, M4 为接通, M1 的保持电流注入到 EL 元件 71, 同时该像素电路与电流信号 $i(\text{data})$ 断开, 然后, 直到 M3 接通, 继续将比例于设定的电流信号 $i(m)$ 的电流供给 EL 元件 71。

本发明的显示装置中, 为了补正从列控制电路 19 输出的电流信号的偏差, 在列控制电路 19 和像素电路 20 之间配置总和电流输出电路 13, 由该输出电路

形成补正通路, 进行补正。

图9表示本实施例的总和电流输出电路13的电路构成。图中, 83是电流信号发生电路36的输出共同连接的电流信号输出线, 81是控制电流信号发生电路36的输出与电流信号输出线83的连接关系的开关部, 82是控制电流信号发生电路36与像素侧的连接关系的开关部的遮断部, 91a~9Nc是数据线, M11~M3N和M41~M6N是晶体管, Iout是总和电力, CCx、CCy是总和电力检测控制信号。

本发明的总和电流输出电路13具有从多条数据线21共同输出电流信号的开关部81, 以及遮断流向像素电路20的电流的遮断部82。本实施例中, 表示从全部数据线21输出电流信号的形式。

开关部81连接各数据线91a~9Nc(相当于图1的数据线21)和输出线83, 开闭控制由作为万向开关的晶体管群M11~M3N构成, 遮断部82连接开关部81和像素电路20之间的各数据线, 开闭控制由作为万向开关的遮断晶体管群M41~M6N构成。

连接列控制电路19和适当列的像素电路20的数据线91a~9Nc连接M11/S~M6N/S, M11/D~M3N/D全部共同连接输出线83, 从该输出线83输出总和电流Iout。另一方面, M41/D~M6N/D分别连接适当列的数据线91a~9Nc。M11/G~M3N/G全部共同连接, 输入来自逻辑电路23的总和电流检测控制信号CCx, M41/G~M6N/G全部共同连接, 输入来自逻辑电路23的总和电流检测控制信号CCy。全部晶体管都进行为开关动作, 若进行恰当控制, 则P型和n型的限定以及构成没有限定。

利用图10的时间图说明图9的总和电流输出电路13的动作。图1的列控制电路19以采用图3电路的情况为例, 该电路由于列控制信号CC3, 全部为电流输出状态。

为了从总和电流输出电路13输出总和电流进行图像信号的补正, 在通常的动作期间之前设置补正期间, 在该补正期间, 利用CCx使总和电流输出电路13的开关部81的M11~M3N全部为接通, 利用CCy使遮断部82的M41~M6N全部为关断。这样, 从列控制电路19输出的电流信号不会流到像素电路20, 全部从输出线83输出。

在补正期间, 列控制电路19的SPa、SPb、CC1、CC2与通常动作时的图

4 的定时相同,但对图像信号 Video 进行设定,在 1 水平扫描期间,对给定数据线仅从输出电流信号的电流信号发生电路 36 输出第 1 电流信号,对其他全部数据线从输出电流信号的电流信号发生电路 36 输出第 2 电流信号。设定在各水平扫描期间,顺序变更输出第 1 电流信号的电流信号发生电路 36。更具体地说,例如,仅 1 个电流信号发生电路 36 输出给定电平的第 1 电流信号,而对各电流信号发生电路 36 输入其他电流信号发生电路 36 输出低于第 1 电流信号水平的第 2 电流信号的图像信号。例如,当电流信号发生电路 36 (列控制电路 19) 是数字信号输入方式时,在第 2 电流信号为 0 的情况下,可以设定输入到应输出第 2 电流信号的电流信号发生电路 36 的数字数据为零。对于这样设定的图像信号,在像素列数的水平扫描期间,第 1 电流信号顺序输入到全部数据线。该控制由图 2 的控制电路 200 进行。在控制电路预先设定的补正期间进行补正。也可以采用从外部对控制电路指定补正期间进行补正的构成。第 2 电流信号可以具有有意义的电流值,但在此第 2 电流信号的电流值大致都设定为 0。这样,将使以后的评价处理更容易。

在图 10 的时间图中,图像信号 Video 在各水平扫描期间 $T_0 \sim T_7$,仅对 1 条数据线设定为取样高电平信号的波形。这样,全部列控制电路 19 用与通常相同的动作取样图像信号 Video,输出电流信号 $i(\text{data})$,但该 $i(\text{data})$ 作为来自总和电流输出电路 13 的全数据线的总和电流 I_{out} 从输出线 83 输出,在各行扫描期间输出的总和电流 I_{out} ,以来自外加了第 1 电流信号的数据线的输出电流为主要成分。

在行扫描期间,输入第 1 电流信号的数据线不限于 1 条。可以是最小表示单位的数据线,在 1 水平扫描期间适当选择同时输入第 1 电流信号的数据线的组合,通过组合适当的多条,可以缩短该补正工序所用时间,也能提取出视觉上应注目的 TFT 偏差。在各数据线组合中包含的数据线,在不同的扫描期间,可以重叠,其顺序也不限定。

本实施例中,形成如下构成,即总和电流检测电路 2、列电流测定电路 3、列电流存储电路 4、基准列电流检测电路 5、补正增益决定电路 6、补正系数运算电路 7、补正系数存储电路 8 构成根据通过电流信号输出线 83 输出的电流值评价特定的电流信号发生电路 36 的输出,并输出根据该评价结果的补正值的补正值输出电路。具体地说,利用总和电流检测电路 2、列电流测定电路 3 评价

电流信号发生电路的输出,由补正系数运算电路7运算根据该评价结果的补正值,将得到的补正值存储在作为补正值存储电路的补正系数存储电路8中,从该补正系数存储电路8输出补正值。

评价电流信号发生电路36的输出的步骤,如下进行。

从总和电流输出电路13输出的总和电流 I_{out} 从图2的输出端子27输出,输入到总和电流检测电路2。在总和电流检测电路2,检测电阻28的一端连接到输出端子27,该检测电阻28的另一端连接到电源 V_{cc} 。另外,输出端子27连接运算放大器16的正极侧,运算放大器16的负极侧与输出侧短路。运算放大器16的输出端子连接下一组的列电流测定电路3的比较电路17的负极侧,在该比较电路17的正极侧输入DAC18的输出。

在补正期间内检测的总和电流,在输入到总和电流输出电路13的TEST信号为「H」期间,例如相当于图5的列控制电路的M3、M9的 V_{gs} 的电流,作为相当于全部列的总和电流 $\sum I$,通过检测电阻28从电源流出,输出端子27的电位为 $V_{out}=V_{cc}-\sum I \times R_m$ (R_m 为检测电阻28的电阻值)。而且,忽略运算放大器16的输入阻抗的影响。 V_{out} 的电位通过运算放大器16的构成而被隔离,原封不动地输入到比较电路17的负极一侧。

接着,在图2的列电流测定电路3中,表示由比较电路17和DAC18和比较电路29构成的逐次比较型电路,该电路一般使用广泛,予以简单说明。

比较电路17的输出是「H」、「L」的2极数字输出,由比较电路29比较 V_{out} 与DAC18的输出值 V_{dac} ,进行判定。例如,按位的分辨能力使DAC18从最低电位上升时,在图2的构成中, $V_{out}>V_{dac}$,比较电路17的输出电「L」,但 $V_{out}<V_{dac}$,比较电路17的输出转变为「H」,将DAC18的数字数据保存在列电流存储电路4中。图2中, V_{out} 输入到比较电路17的负极侧,也可以变化DAC18侧和极性。但比较电路17的输出也倒相。比较电路29输出的值是评价电流信号发生电路的输出的值,该评价值与电流信号发生电路输出的电流值为1对1的对应值。

在基准列电流检测电路5,从保存在列电流存储电路4的各数据线的电流信号数据,选择作为基准的电流信号数据,并进行存储。作为基准的电流信号数据的选择基准,并无特别的限定。

利用存储在基准列电流检测电路5的基准电流信号数据和保存在列电流存

储电路4的各数据线的电流信号数据,在补正系数运算电路7进行运算处理,算出对应于各数据线的补正系数。具体地说,在该补正系数运算电路7中设有增益运算电路,根据应补正基准电流的数据线的电流信号数据进行除法运算,对除法结果进行平方根运算,将平方根运算结果乘以系数K,得到的增益运算结果作为补正系数。由下式(1)算出。

[式1]

$$H_{sample} = 1 - \left(1 - \sqrt{\frac{I_{ref}}{I_{sample}}}\right) \times K \quad (1)$$

Hsample: 各数据线的补正系数

Isample: 各数据线的电流信号数据

Iref: 基准电流信号数据

K: 系数

上述式(1)中,用逻辑运算进行根运算时,为了无误差地运算,根据除法值 $X = I_{ref}/I_{sample}$,用按情况区别系数的2项定理的近似运算进行。下述(2)式表示运算式。

[式2]

$$\sqrt{x} = \{a - (a - x)\}^{\frac{1}{2}} = \sqrt{a} \left(1 - \frac{a - x}{a}\right)^{\frac{1}{2}} \cong \sqrt{a} \left(1 - \frac{a - x}{2 \times a}\right) \quad (2)$$

上述式(2)中,a、a/2是情况区分系数,预先准备几个类型。上述式(2)中的 $(a - x)/a$ 值越接近零的运算结果的误差越少。

图11表示本实施例的补正系数运算电路7的构成。图中,10是除法电路,11是情况区分的系数决定电路,12是四则运算电路。根据输入到图11的除法电路10的Isample、Iref,计算 $X = I_{ref}/I_{sample}$,将X值输入情况区分系数决定电路11。在情况区分系数决定电路11,根据X值,决定情况区分系数a、a/2,用四则运算电路12,进行上述式(2)的最右边运算。乘法、除法逻辑用一般的移相器和加法器构成,在此省略其动作说明。

图12表示上述式(2)的实际运算结果。图12表示用计算机计算根的结果,以及使用2项定理的结果的比例。越接近1误差越少。将进行运算的值设定在0.5~1.5,准备了系数a、a/2的8个组合。以下表示该组合。图12[1]到[8]所示曲线。分别表示在用下表所示a值进行近似计算时的正确运算结果(用精度高的计算机进行的运算结果)与进行上述近似运算的结果之比(纵轴)和上

述X值(横轴)的关系。

[表1]

x	a	$\sqrt{a}$
$X < 0.69$	0.6250	0.790569
$0.69 \leq x < 0.82$	0.7500	0.866025
$0.82 \leq x < 0.91$	0.8750	0.935414
$0.91 \leq x < 0.97$	0.9375	0.968246
$0.97 \leq x < 1.07$	1.0000	1.000000
$1.07 \leq x < 1.19$	1.1250	1.06066
$1.19 \leq x < 1.32$	1.2500	1.118034
$1.32 \leq x$	1.3750	1.172604

在各a值的曲线图中,对于X值,通过逐次选择更接近1的系数,可以得到与计算机的计算结果几乎没有差别的运算结果。

这样,以式(2)得到的运算结果为基础,代入式(1)的根再乘以系数K的运算结果,是补正系数Hsample,该补正系数存储在补正系数存储电路8中。

在图像信号补正电路9中,对进行提取列的图像信号Video予以组合,读出补正系数存储电路9存储的该列的补正系数,进行乘法运算予以补正。乘法结果配合列控制电路19的数字。模拟方式输出。也就是,若是数字方式,则以数字信号输出到驱动控制电路1,若是模拟信号,则用DAC进行模拟电压变换,同样输出到驱动控制电路1。

补正增益由式(1)的系数K值决定。即当 $K=1$ 时,根据除法和根运算得到的值仍为补正系数。

当 $K<1$ 时,补正系数的增益小于1,进行弱补正。这样,1次补正不可能完全抑制电流信号不稳。因此,多次进行上述补正工序,通过逐次重写补正系数存储电路8存储的补正系数,即能可靠地进行电流信号不稳的抑制。

当 $K>1$ 时,与 $K<1$ 的情况相反,可进行强补正。1次补正即能逆转电流信号不稳。因此,在该情况下,也可以数次进行上述补正工序,通过逐次重写补正系数存储电路8存储的补正系数,即能可靠地进行电流信号不稳的抑制。

若使增益过强,则有不收敛的可能性,所以应在 $1<K<2$ 的范围内选择。

增益在装置的条件、制品装载时的运用方面予以选择, 可以进行补正。例如, 当制品起动时, 在显示面板启动前用增益 1 进行补正, 然后按不足增益 1 或 $1 < K < 2$ 的设定也可进行多次补正。该增益的选择, 由补正增益决定电路 6 进行。

决定补正值的补正期间可以在制品起动时设定。也可以设定定期进行。当作为存储补正值的补正系数存储电路 8, 在采用对存储保持动作必须供给电力的存储器时, 由于因电功率关断将失掉存储, 则每当从电功率关断到电功率接通时可进行补正值决定。通过采用即使电功率关断也不会失去存储的存储器(例如 E2PROM), 即可实现每当从电功率关断到电功率接通时也可以不进行补正值决定的构成。

(实施例 2)

上述实施例的构成是: 在预先设定的补正期间求出上述补正值, 再更新该补正值。本实施例仅进行一次补正值决定处理, 不再更新地使用已决定的补正值。具体地说, 将在制品出厂前由进行上述实施例所述补正值决定处理得到的补正值, 存储在补正值输出电路。本实施例中, 由于不必更新补正值, 则不必使用可重写的存储器。本实施例中, 将上述多个电流信号发生电路分别控制在可根据通过上述电流信号输出线输出的电流值评价特定的上述电流信号发生电路的输出的电流信号输出状态的控制电路 200, 不必具有驱动电路和显示装置。

(实施例 3)

本实施例中, 使评价以上实施例中所述的各电流信号发生电路的输出的步骤, 在驱动电路和显示装置的制造工序过程中和制造工序结束后进行, 进行不良品判定。具体地说, 当各电流信号发生电路的输出偏差大时, 就停止以后的制造工序和产品上市。

在上述各实施例中, 以使用 EL 元件的 EL 显示装置为例进行了说明, 但本发明的显示装置并不局限于此, 只要是能利用电流信号来控制各像素显示的装置, 就都很适用。

本发明能用简单的构成来实现可以评价的驱动电路。

图1

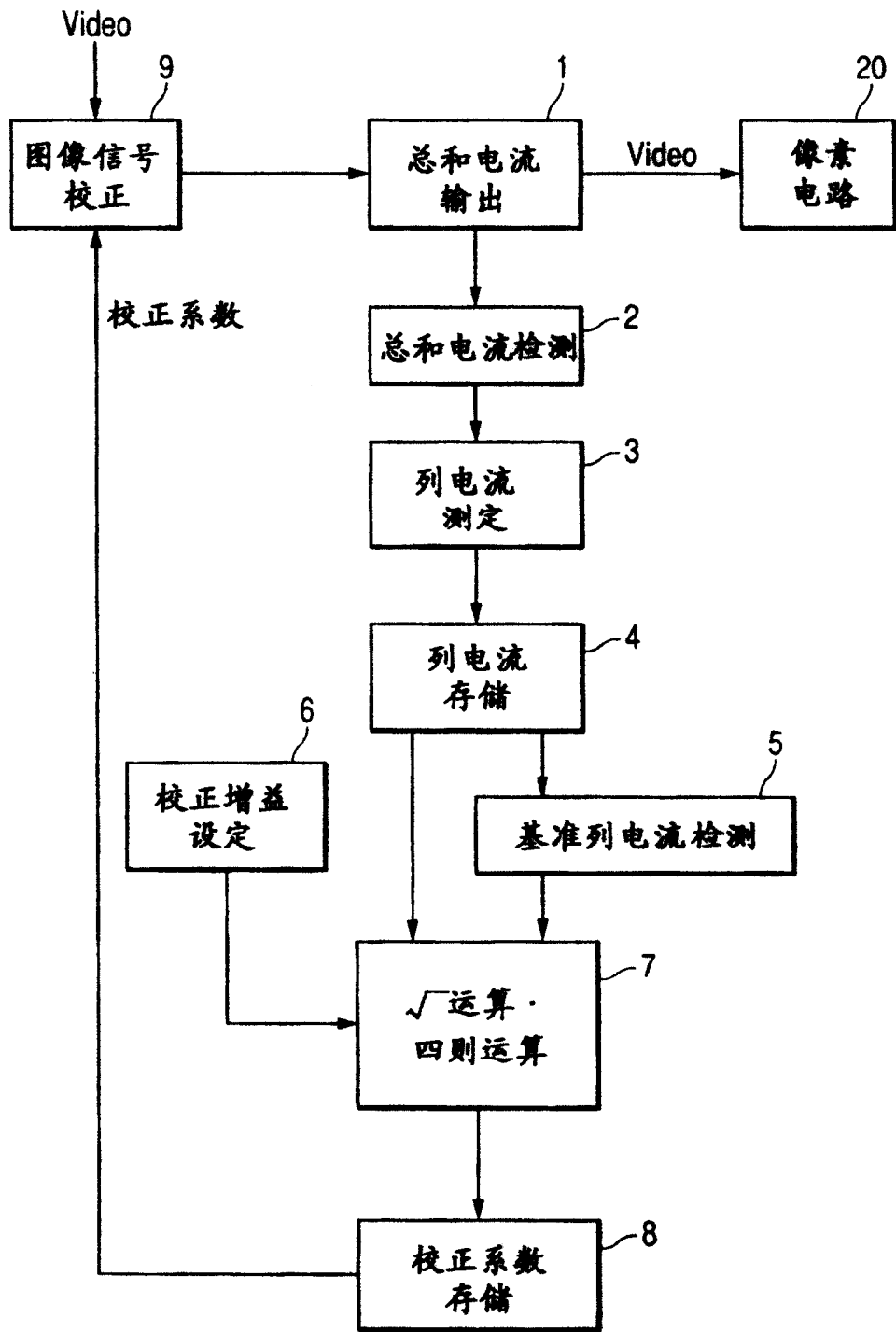


图 3

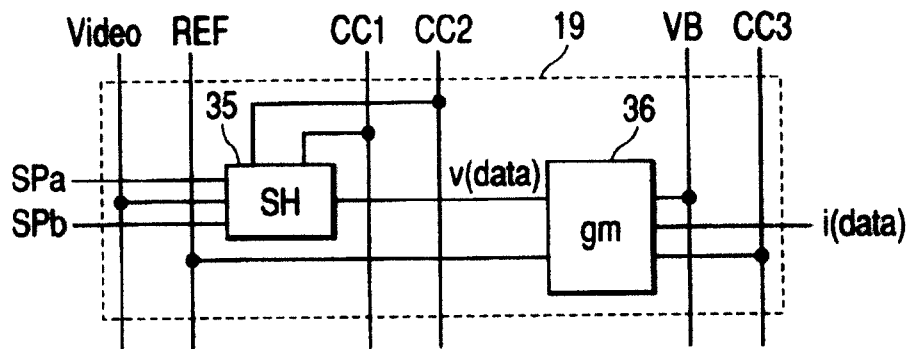
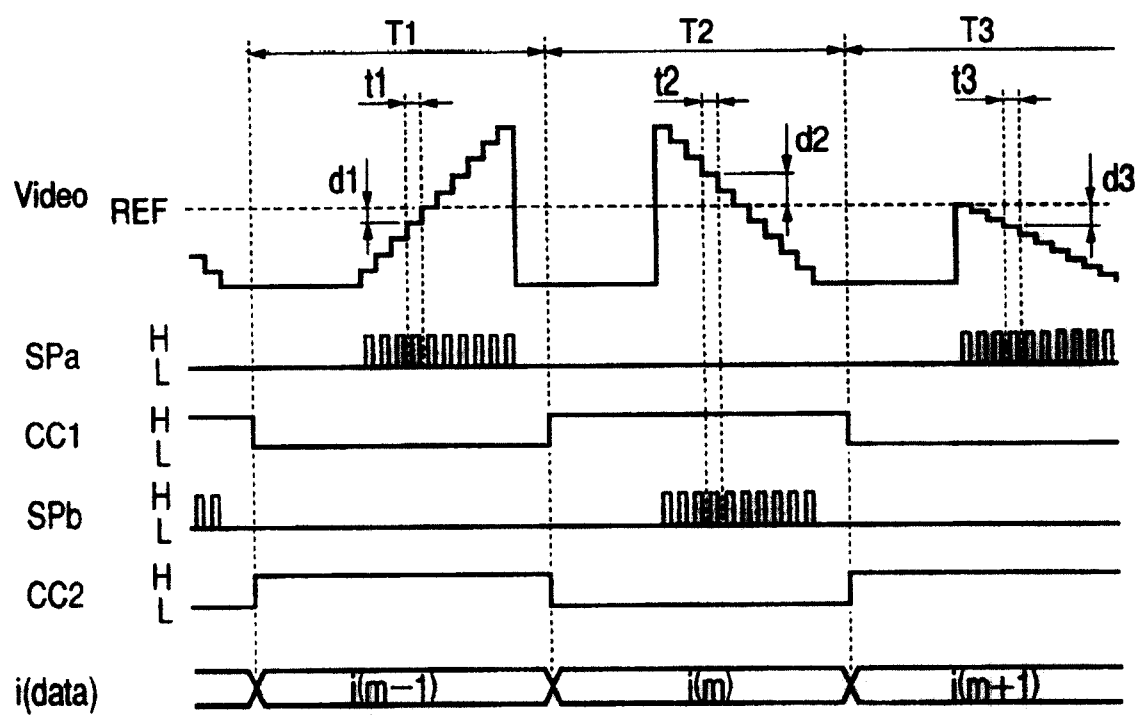


图 4



54

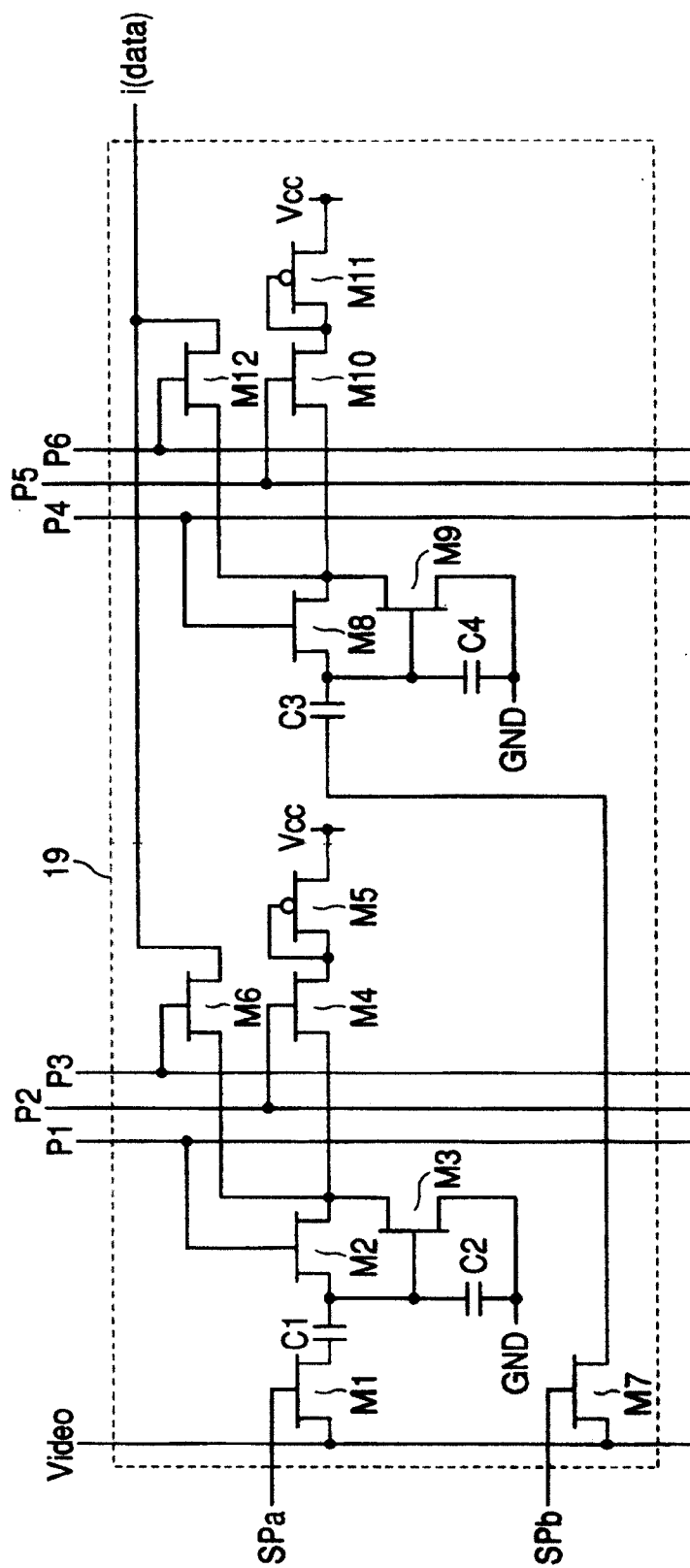


图6

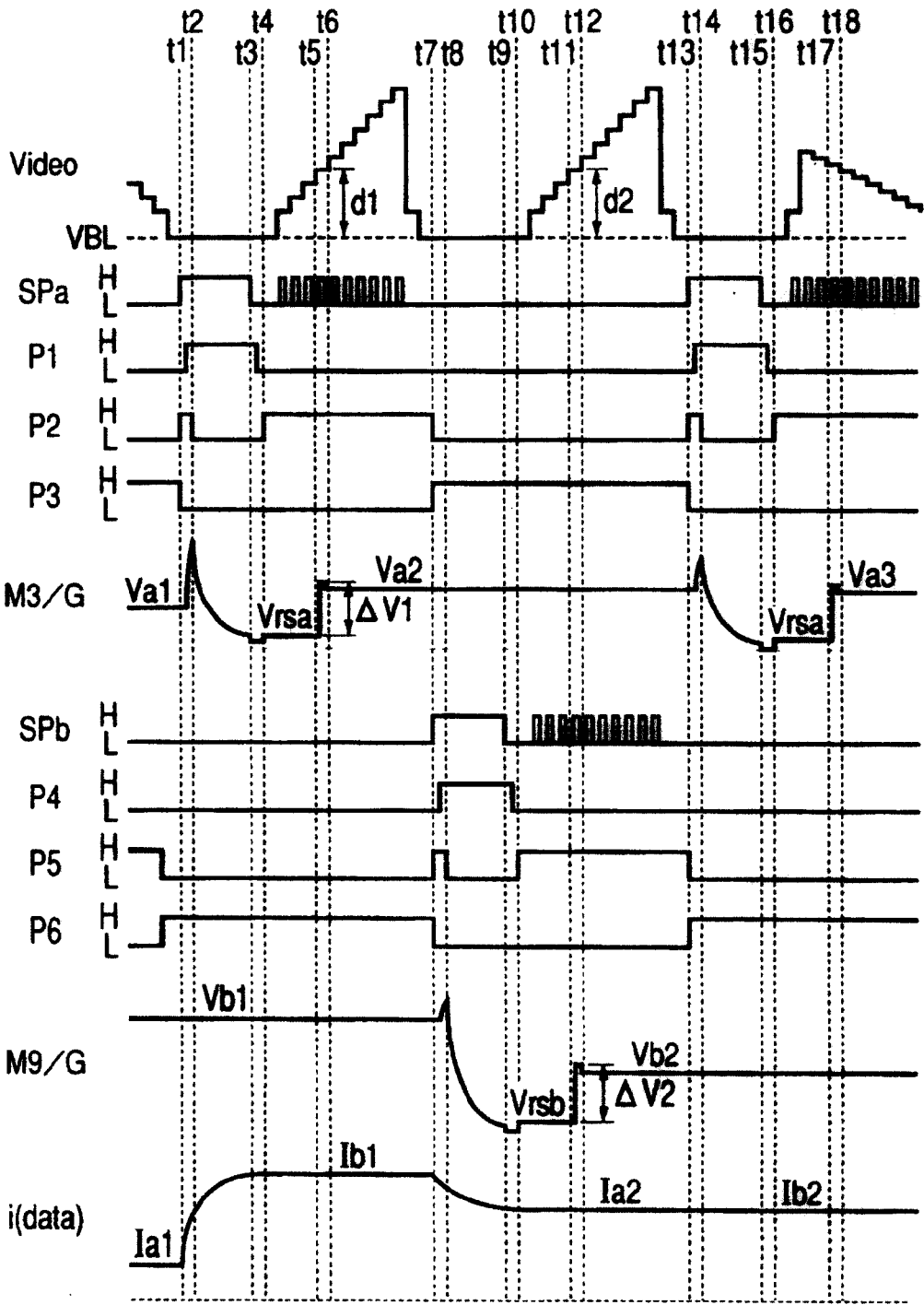


图 7

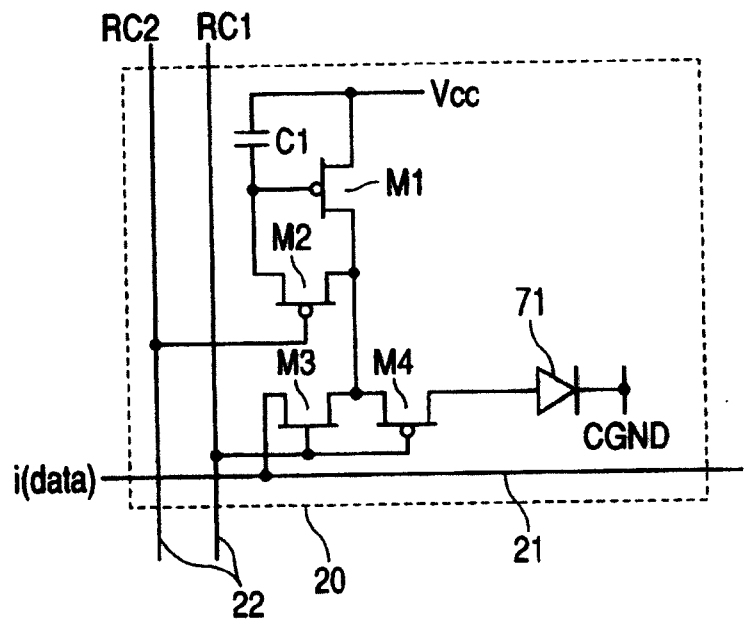


图 8

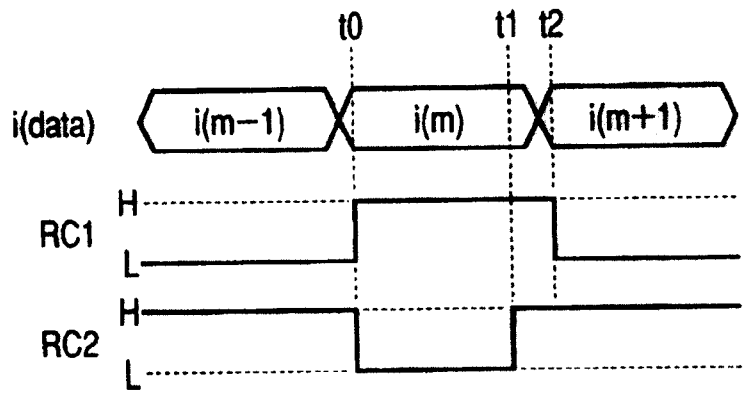


图9

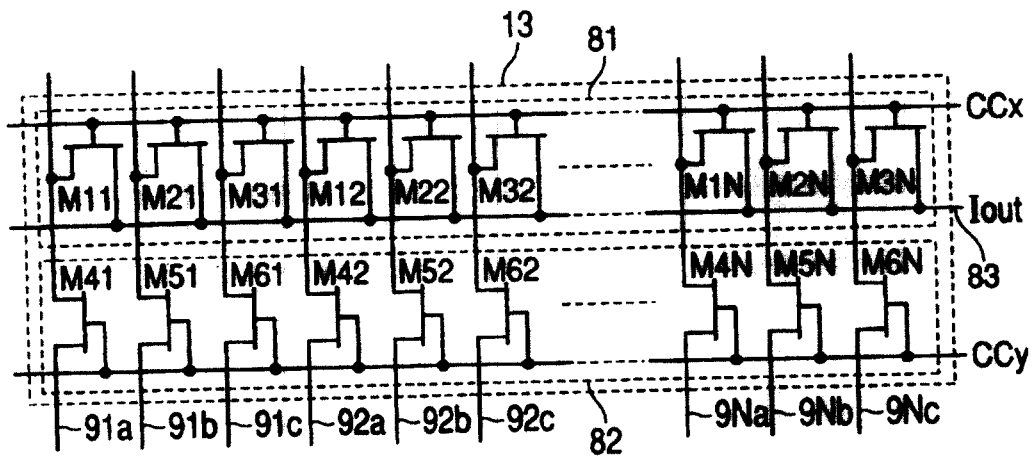


图10

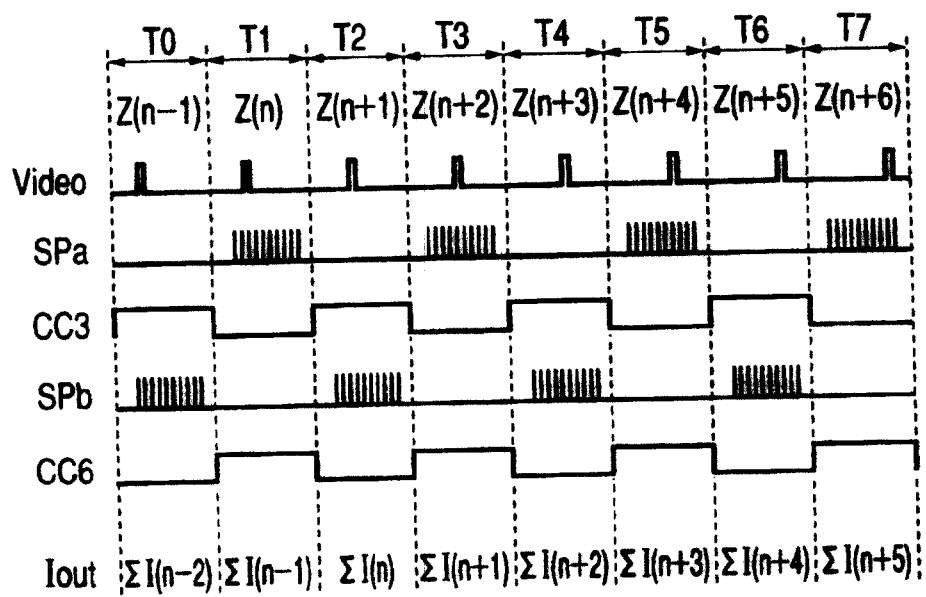


图 11

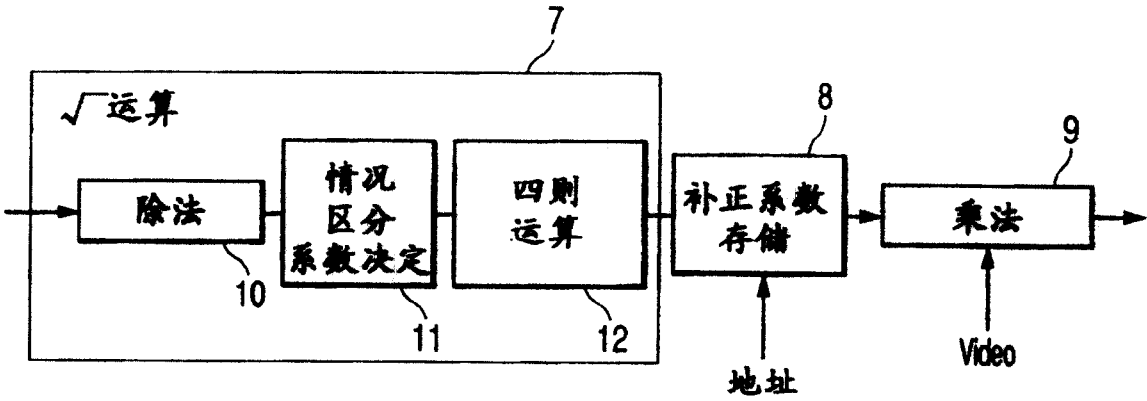


图 12

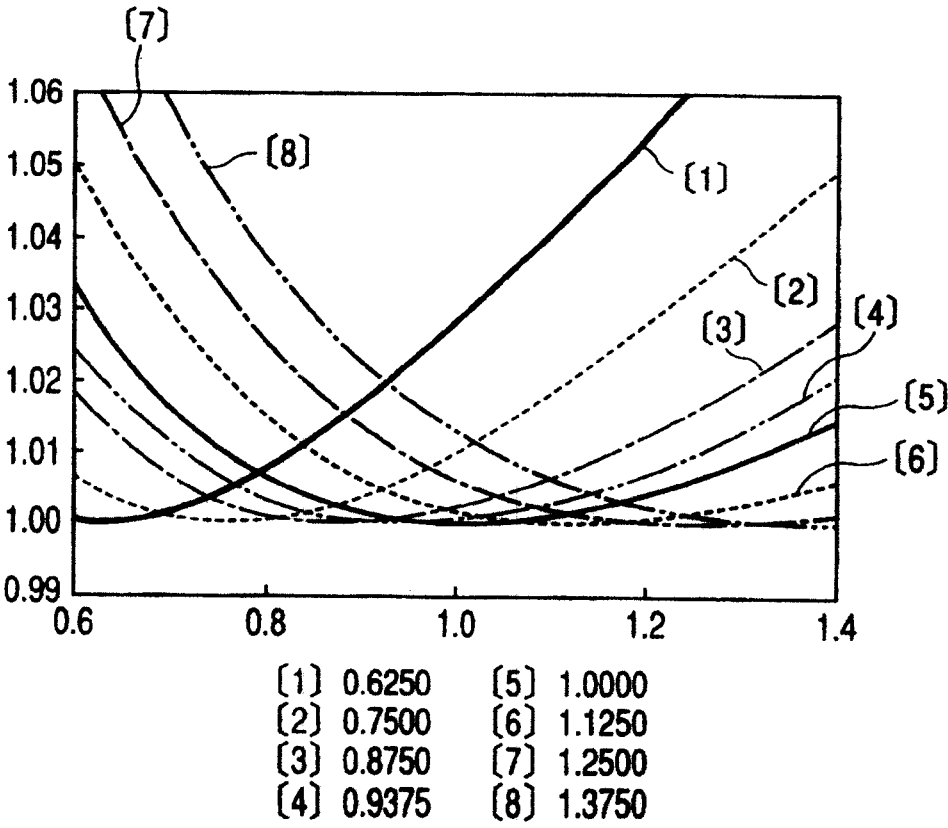


图 13

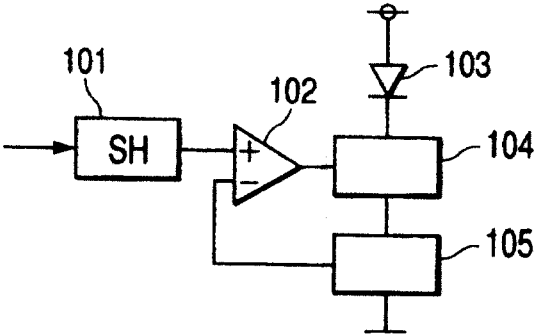


图 14

