

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 7 部門第 1 区分
【発行日】平成 27 年 2 月 5 日 (2015.2.5)

【公表番号】特表 2014-507752 (P2014-507752A)
【公表日】平成 26 年 3 月 27 日 (2014.3.27)
【年通号数】公開・登録公報 2014-016
【出願番号】特願 2013-545592 (P2013-545592)
【国際特許分類】

H 0 5 B 37/02 (2006.01)

【 F I 】

H 0 5 B 37/02 J

【手続補正書】

【提出日】平成 26 年 12 月 11 日 (2014.12.11)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ソリッドステート照明負荷への電流を制御するためのデバイスであって、
前記ソリッドステート照明負荷と並列構成で接続されたキャパシタと、
整流器回路の正の出力と、前記キャパシタと前記ソリッドステート照明負荷との前記並
列構成との間に直列に接続された電流源であって、前記整流器回路によって提供される入
力電圧に基づいて前記キャパシタと前記ソリッドステート照明負荷との前記並列構成に提
供される入力電流の振幅を動的に変調する、当該電流源と
を備える、デバイス。

【請求項 2】

前記ソリッドステート照明負荷は、直列に接続された少なくとも 1 つの発光ダイオード
(L E D) を備える、請求項 1 に記載のデバイス。

【請求項 3】

前記入力電流の変調振幅は、前記ソリッドステート照明負荷の動作効率を最大化し、少
なくとも最低の力率 (P F) 要件まで前記ソリッドステート照明負荷の P F を増加させる
、請求項 2 に記載のデバイス。

【請求項 4】

前記入力電流の前記変調振幅は、前記電流源におけるピーク電力散逸を低減する、請求
項 2 に記載のデバイス。

【請求項 5】

前記電流源と並列に接続された、前記電流源のサージ保護を提供するツェナーダイオー
ド
をさらに備える、請求項 1 に記載のデバイス。

【請求項 6】

前記電流源は、金属酸化膜半導体電界効果トランジスタ (M O S F E T) を備える、請
求項 1 に記載のデバイス。

【請求項 7】

前記電流源は、バイポーラ接合トランジスタ (B J T) を備える、請求項 1 に記載のデ
バイス。

【請求項 8】

発光ダイオード（ＬＥＤ）負荷への電流を制御するためのデバイスであって、
前記ＬＥＤ負荷と並列に接続されたキャパシタと、
前記キャパシタと整流入力電圧を提供するブリッジ整流器回路との間に直列に接続されたトランジスタと、

前記キャパシタ及び前記トランジスタと並列に接続され、前記ブリッジ整流器回路から前記整流入力電圧を受信する変調制御回路であって、前記トランジスタのゲートに接続されたカレントミラーを備え、前記カレントミラーは、前記ブリッジ整流器回路からの入力電圧に基づいて前記キャパシタを通る電流の振幅を下方及び上方変調するために選択的に活性化及び不活性化される、当該変調制御回路と
を備える、デバイス。

【請求項 9】

前記カレントミラーは、複数のカレントミラートランジスタを備える、請求項 8 に記載のデバイス。

【請求項 10】

前記変調制御回路は、

前記ブリッジ整流器回路と第 1 のノードとの間に直列に接続された第 1 の抵抗器及びダイオードと、

前記第 1 のノードとグランドとの間に接続された第 1 の経路であって、第 2 の抵抗器及び前記カレントミラーを備える、第 1 の経路と、

前記第 1 のノードとグランドとの間に接続された第 2 の経路であって、第 3 の抵抗器及び前記カレントミラーの前記カレントミラートランジスタの 1 つを備える、第 2 の経路とをさらに備え、

前記第 1 の経路の選択は、前記キャパシタを通る電流の下方変調をもたらし、前記第 2 の経路の選択は、前記キャパシタを通る電流の上方変調をもたらす、請求項 9 に記載のデバイス。

【請求項 11】

前記変調制御回路は、

前記第 1 の抵抗器と前記第 1 のノードとの間に直列に接続されたダイオードであって、前記キャパシタを通る前記電流は、前記ダイオードによって規定された電圧閾値を前記入力電圧が超えると、上方又は下方変調される、ダイオード
をさらに備える、請求項 10 に記載のデバイス。

【請求項 12】

前記トランジスタは、MOSFET を含む、請求項 9 に記載のデバイス。

【請求項 13】

前記カレントミラートランジスタのそれぞれは、バイポーラ接合トランジスタ（BJT）を含む、請求項 12 に記載のデバイス。

【請求項 14】

前記変調制御回路は、

前記トランジスタとグランドとの間に直列に接続された電流分路抵抗器であって、前記トランジスタ及び前記電流分路抵抗器のゲートソース電圧は、前記トランジスタを通る電流の上限を決定する、当該電流分路抵抗器
をさらに備える、請求項 12 に記載のデバイス。

【請求項 15】

前記入力電圧を変更する前記ブリッジ整流器回路に選択的に接続可能な少なくとも 1 つのキャパシタ
をさらに備える、請求項 8 に記載のデバイス。