

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 17 年 5 月 26 日 (2005.5.26)

【公開番号】特開 2002-246418 (P2002-246418A)

【公開日】平成 14 年 8 月 30 日 (2002.8.30)

【出願番号】特願 2001-40357 (P2001-40357)

【国際特許分類第 7 版】

H 0 1 L 21/60

H 0 1 L 25/065

H 0 1 L 25/07

H 0 1 L 25/18

H 0 1 L 25/16

H 0 1 L 27/14

H 0 1 L 27/15

H 0 1 L 31/02

H 0 1 L 33/00

H 0 5 K 3/32

【F I】

H 0 1 L 21/60 3 1 1 S

H 0 1 L 25/16 A

H 0 1 L 27/15 D

H 0 1 L 27/15 H

H 0 1 L 27/15 T

H 0 1 L 33/00 N

H 0 5 K 3/32 B

H 0 5 K 3/32 Z

H 0 1 L 25/08 Z

H 0 1 L 27/14 D

H 0 1 L 31/02 B

【手続補正書】

【提出日】平成 16 年 7 月 27 日 (2004.7.27)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体素子と回路形成体との間に、上記半導体素子の電極上に形成された外部電極端子に対応する箇所に貫通穴を有する熱可塑性若しくは熱硬化性のシートを介在させ、

上記半導体素子の上記電極上に形成された上記外部電極端子と上記回路形成体の電極とを上記シートの上記貫通穴を介して電氣的に接続して上記半導体素子と上記回路形成体とを接合することを特徴とする半導体素子の実装方法。

【請求項 2】

上記外部電極端子と上記回路形成体の電極とを電氣的に接続するとき、上記半導体素子の上記電極上に形成された上記外部電極端子としてのめっきバンプと上記回路形成体の上記電極とを上記シートの上記貫通穴を介して電氣的に接続して上記半導体素子と上記回路形成体とを接合する請求項 1 に記載の半導体素子の実装方法。

【請求項 3】

上記外部電極端子と上記回路形成体の電極とを電氣的に接続するとき、上記半導体素子の上記電極上にワイヤボンディング法により形成された上記外部電極端子としての突起バンプと上記回路形成体の上記電極とを上記シートの上記貫通穴を介して電氣的に接続して上記半導体素子と上記回路形成体とを接合する請求項 1 に記載の半導体素子の実装方法。

【請求項 4】

上記外部電極端子と上記回路形成体の電極とを電氣的に接続するとき、上記半導体素子の上記電極上に形成された上記外部電極端子と上記回路形成体の上記電極とを、上記シートの、上記半導体素子の上記電極上に形成された上記外部電極端子部に一対一に対応した位置に配置された貫通穴を介して電氣的に接続して上記半導体素子と上記回路形成体とを接合する請求項 2 又は 3 に記載の半導体素子の実装方法。

【請求項 5】

上記外部電極端子と上記回路形成体の電極とを電氣的に接続するとき、上記半導体素子の上記複数個の電極上に形成された上記複数個の外部電極端子と上記回路形成体の上記複数個の電極とを、上記シートの長穴形状に形成された貫通穴を介して電氣的に接続して上記半導体素子と上記回路形成体とを接合する請求項 2 又は 3 に記載の半導体素子の実装方法。

【請求項 6】

上記熱可塑性若しくは熱硬化性のシートは、熱可塑性若しくは熱硬化性の樹脂と金属粒子とを有する導電性のシートである請求項 1 ～ 5 のいずれか 1 つに記載の半導体素子の実装方法。

【請求項 7】

請求項 1 ～ 6 のいずれか 1 つに記載の半導体素子の実装方法により上記半導体素子が上記回路形成体の実装された回路形成部品。

【請求項 8】

受光素子が形成された半導体演算回路チップと、受光素子光路用の貫通穴を持つ基板に発光素子が埋め込まれた発光素子アレイと、回折型光学素子を持つ回折型光学素子付き基板とを一体化した光情報処理装置において、

上記半導体演算回路チップと上記発光素子アレイとの間に、上記受光素子の光路用貫通穴を設けた、熱可塑性若しくは熱硬化性の第 1 導電性シートを介在させて上記半導体演算回路チップと上記発光素子アレイとが接合されているとともに、上記発光素子アレイと上記回折型光学素子との間に、上記受光素子の光路用貫通穴を設けた、熱可塑性若しくは熱硬化性の第 2 導電性シートを介在させて上記発光素子アレイと上記回折型光学素子とを接合することを特徴とする光情報処理装置。

【請求項 9】

上記第 1 導電性シート及び第 2 導電性シートは、上記発光素子の光路を確保する貫通穴を有する請求項 8 に記載の光情報処理装置。

【請求項 10】

上記第 1 導電性シート及び第 2 導電性シートのうちの少なくとも一方は、熱可塑性若しくは熱硬化性の樹脂と金属粒子とを有する異方導電性の導電性シートである請求項 8 又は 9 に記載の光情報処理装置。

【請求項 11】

受光素子が形成された半導体演算回路チップと、受光素子光路用の貫通穴を持つ基板に発光素子が埋め込まれた発光素子アレイと、回折型光学素子を持つ回折型光学素子付き基板とを一体化した光情報処理装置を製造する光情報処理装置の製造方法において、

上記半導体演算回路チップと上記発光素子アレイとの間に、上記受光素子の光路用貫通穴を設けた、熱可塑性若しくは熱硬化性の第 1 導電性シートを介在させるとともに、上記第 1 導電性シートにより上記半導体演算回路チップと上記発光素子アレイとを接合する一方、

上記発光素子アレイと上記回折型光学素子との間に、上記受光素子の光路用貫通穴を設

けた、熱可塑性若しくは熱硬化性の第2導電性シートを介在させるとともに、上記第2導電性シートにより上記発光素子アレイと上記回折型光学素子とを接合することを特徴とする光情報処理装置の製造方法。

【請求項12】

上記第1導電性シート及び第2導電性シートとして、上記発光素子の光路を確保する貫通穴を設けた導電性シートを使用する請求項10に記載の光情報処理装置の製造方法。

【請求項13】

半導体素子と回路形成体との間に、上記半導体素子の電極上に形成された外部電極端子に対応する箇所に、上記半導体素子の上記電極上に形成された上記外部電極端子と上記回路形成体の電極とを電氣的に接続する貫通穴を有する熱可塑性若しくは熱硬化性のシート

。