



(12)发明专利申请

(10)申请公布号 CN 107369683 A

(43)申请公布日 2017.11.21

(21)申请号 201710502967.3

(22)申请日 2017.06.27

(71)申请人 苏州美天网络科技有限公司

地址 215000 江苏省苏州市高新区科创路
18号

(72)发明人 曹峰

(74)专利代理机构 北京远大卓悦知识产权代理
事务所(普通合伙) 11369

代理人 韩飞

(51)Int.Cl.

H01L 27/06(2006.01)

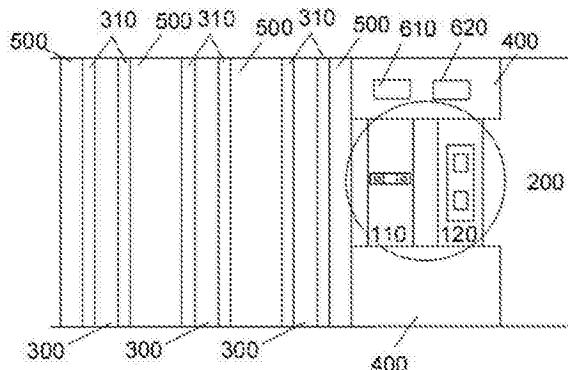
权利要求书1页 说明书4页 附图2页

(54)发明名称

抗电磁干扰的功率器件

(57)摘要

本发明公开了一种抗电磁干扰的功率器件，包括：第一导电型的衬底，其底端配置有MOS功率器件的第一漏极，所述衬底上端配置有外延层；第二导电型的沟道；第二导电型的体区，其内设置有第一源极，所述相邻体区之间的上端配置有第一栅极；其中，所述沟道中至少存在两个未被所述体区覆盖的第一独立沟道和第二独立沟道，所述第一独立沟道上部配置有金属-氧化物半导体场效应管，所述外延层上端绝缘配置有第一电阻，所述金属-氧化物半导体场效应管的第二漏极和第二栅极同时与所述第一栅极连接，所述金属-氧化物半导体场效应管的第二源极通过所述第一电阻与所述第一源极共接。本发明解决了功率器件易受电磁干扰的技术问题。



1. 一种抗电磁干扰的功率器件，其特征在于，包括：

第一导电型的衬底，其底端配置有MOS功率器件的第一漏极，所述衬底上端配置有第一导电型的外延层；

第二导电型的沟道，其间隔配置在所述外延层中；

第二导电型的体区，其配置在所述沟道和外延层上部，其中，所述体区至少覆盖在两个相邻所述沟道的上端形成相邻体区，所述体区内配置有第一导电型的第一源极，所述相邻体区之间的上端配置有第一栅极；

其中，所述沟道中至少存在两个未被所述体区覆盖的第一独立沟道和第二独立沟道，所述第一独立沟道上部配置有金属-氧化物半导体场效应管，所述外延层上端绝缘配置有第一电阻，所述金属-氧化物半导体场效应管的第二漏极和第二栅极同时与所述第一栅极连接，所述金属-氧化物半导体场效应管的第二源极通过所述第一电阻与所述第一源极共接。

2. 如权利要求1所述的抗电磁干扰的功率器件，其特征在于，所述外延层上端还绝缘配置有第二电阻，其与所述第一栅极导电连接。

3. 如权利要求2所述的抗电磁干扰的功率器件，其特征在于，所述第二独立沟道上部配置有PN结，所述第二电阻通过所述PN结与所述第一栅极导电连接，所述第二电阻与所述PN结的阳极连接，所述PN结的阴极与所述第一栅极连接。

4. 如权利要求3所述的抗电磁干扰的功率器件，其特征在于，所述金属-氧化物半导体场效应管的第二漏极和第二栅极连接在所述PN结和所述第一栅极的共接端。

5. 如权利要求4所述的抗电磁干扰的功率器件，其特征在于，所述第一独立沟道的上部间隔配置有第一导电型的源区和漏区，所述源区上端设置有所述第二源极，所述漏区上端设置有所述第二漏极，所述源区和漏区上端配置有所述第二栅极。

6. 如权利要求5所述的抗电磁干扰的功率器件，其特征在于，所述第二独立沟道的上部配置有第一导电型的基区，其上部配置有第二导电型的第一区，所述基区上端配置有第一导电型的第二区。

7. 如权利要求6所述的抗电磁干扰的功率器件，其特征在于，所述第一导电型为N型，所述第二导电型为P型，所述第一区为所述PN结的阳极，所述第二区为所述PN结的阴极。

8. 如权利要求6所述的抗电磁干扰的功率器件，其特征在于，所述第一导电型为P型，所述第二导电型为N型，所述第二区为所述PN结的阳极，所述第一区为所述PN结的阴极。

9. 如权利要求7或8所述的抗电磁干扰的功率器件，其特征在于，所述金属-氧化物半导体场效应管至少为2个，每一个金属-氧化物半导体场效应管独立配置在一个所述第一独立沟道中，每一个金属-氧化物半导体场效应管的各个第二栅极并联、各个第二漏极并联、各个第二源极并联。

10. 如权利要求1所述的抗电磁干扰的功率器件，其特征在于，所述第一栅极为分栅栅极或全栅栅极。

抗电磁干扰的功率器件

技术领域

[0001] 本发明属于半导体技术领域,特别是涉及一种抗电磁干扰的功率器件。

背景技术

[0002] 功率器件包括功率IC和功率分立器件,功率分立器件则主要包括功率MOSFET、大功率晶体管和IGBT等半导体器件,功率器件几乎用于所有的电子制造业,所应用的产品包括计算机领域的笔记本、PC、服务器、显示器以及各种外设;网络通信领域的手机、电话以及其它各种终端和局端设备;消费电子领域的传统黑白家电和各种数码产品;工业控制类中的工业PC、各类仪器仪表和各类控制设备等。除了保证这些设备的正常运行以外,功率器件还能起到有效的节能作用。由于电子产品的需求以及能效要求的不断提高,中国功率器件市场一直保持较快的发展速度。

[0003] 功率半导体器件是电力电子电路的重要组成部分,一个理想的功率半导体器件应该具有好的静态和动态特性,在截止状态时能承受高电压且漏电流要小,在导通状态时,能流过大电流和很低的管压降,在开关转换时,具有短的开、关时间;通态损耗、断态损耗和开关损耗均要小。同时能承受高的 di/dt 和 du/dt 以及具有全控功能。

[0004] 现有的功率器件具有极快的开关特性,实现更高的功率转换效率,但在功率器件断开和闭合过程中,栅极易产生震荡,导致功率器件开关状态瞬时不可控,功率器件容易误动作,产生了很大的电磁干扰,降低了功率器件的可靠性。

发明内容

[0005] 针对上述技术问题,本发明中提出了一种抗电磁干扰的功率器件,在第一栅极设置有分流电路,当功率器件的栅电压震荡过大时,电压通过分流电路导流,避免栅电压震荡,解决了功率器件易受电磁干扰的技术问题。

[0006] 为了实现根据本发明的这些目的和其它优点,提供了一种抗电磁干扰的功率器件,包括:

[0007] 第一导电型的衬底,其底端配置有MOS功率器件的第一漏极,所述衬底上端配置有第一导电型的外延层;

[0008] 第二导电型的沟道,其间隔配置在所述外延层中;

[0009] 第二导电型的体区,其配置在所述沟道和外延层上部,其中,所述体区至少覆盖在两个相邻所述沟道的上端形成相邻体区,所述体区内配置有第一导电型的第一源极,所述相邻体区之间的上端配置有第一栅极;

[0010] 其中,所述沟道中至少存在两个未被所述体区覆盖的第一独立沟道和第二独立沟道,所述第一独立沟道上部配置有金属-氧化物半导体场效应管,所述外延层上端绝缘配置有第一电阻,所述金属-氧化物半导体场效应管的第二漏极和第二栅极同时与所述第一栅极连接,所述金属-氧化物半导体场效应管的第二源极通过所述第一电阻与所述第一源极共接。

- [0011] 优选的，所述外延层上端还绝缘配置有第二电阻，其与所述第一栅极导电连接。
- [0012] 优选的，所述第二独立沟道上部配置有PN结，所述第二电阻通过所述PN结与所述第一栅极导电连接，所述第二电阻与所述PN结的阳极连接，所述PN结的阴极与所述第一栅极连接。
- [0013] 优选的，所述金属-氧化物半导体场效应管的第二漏极和第二栅极连接在所述PN结和所述第一栅极的共接端。
- [0014] 优选的，所述第一独立沟道的上部间隔配置有第一导电型的源区和漏区，所述源区上端设置有所述第二源极，所述漏区上端设置有所述第二漏极，所述源区和漏区上端配置有所述第二栅极。
- [0015] 优选的，所述第二独立沟道的上部配置有第一导电型的基区，其上部配置有第二导电型的第一区，所述基区上端配置有第一导电型的第二区。
- [0016] 优选的，所述第一导电型为N型，所述第二导电型为P型，所述第一区为所述PN结的阳极，所述第二区为所述PN结的阴极。
- [0017] 优选的，所述第一导电型为P型，所述第二导电型为N型，所述第二区为所述PN结的阳极，所述第一区为所述PN结的阴极。
- [0018] 优选的，所述金属-氧化物半导体场效应管至少为2个，每一个金属-氧化物半导体场效应管独立配置在一个所述第一独立沟道中，每一个金属-氧化物半导体场效应管的各个第二栅极并联、各个第二漏极并联、各个第二源极并联。
- [0019] 优选的，所述第一栅极为分栅栅极或全栅栅极。
- [0020] 本发明至少包括以下有益效果：
- [0021] 1、本发明提出的一种抗电磁干扰的功率器件，开关速度更快，开关容量更大；
- [0022] 2、抗电磁干扰能力强，功率器件的可靠性更高；
- [0023] 3、功率器件的开关损耗更低。
- [0024] 本发明的其它优点、目标和特征将部分通过下面的说明体现，部分还将通过对本发明的研究和实践而为本领域的技术人员所理解。

附图说明

- [0025] 图1是抗电磁干扰的功率器件的剖视图；
- [0026] 图2是抗电磁干扰的功率器件的俯视图；
- [0027] 图3是图2中的局部放大示意图。

具体实施方式

- [0028] 下面结合附图对本发明做进一步的详细说明，以令本领域技术人员参照说明书文字能够据以实施。
- [0029] 应当理解，本发明所使用的诸如“具有”、“包含”以及“包括”术语并不配出一个或多个其它元件或其组合的存在或添加。
- [0030] 同时，为清楚地说明本发明的具体实施方式，说明书附图中所列示意图，放大了本发明所述的层和区域的厚度，且所列图形大小并不代表实际尺寸；说明书附图是示意性的，不应限定本发明的范围。说明书中所列实施例不应仅限于说明书附图中所示区域的特定形

状,而是包括所得到的形状如制造引起的偏差等,如刻蚀得到的曲线通常具有弯曲或圆润的特点,在本发明实施例中均以矩形表示。

- [0031] 如图1-3所示,本发明提出的抗电磁干扰的功率器件,包括:
- [0032] 第一导电型的衬底700,其底端配置有MOS功率器件的第一漏极,所述衬底700上端配置有第一导电型的外延层200,衬底外延层200的材质优选为硅,但不局限于为硅;
- [0033] 第二导电型的沟道100,其间隔配置在所述外延层中,如图1所示,本实施例中仅示出了5个沟道100,其数量多少可根据具体产品设计要求确定,沟道100与外延层200的上端齐平;
- [0034] 第二导电型的体区300,其配置在所述沟道100和外延层200上部,具体的,第二导电型的体区300覆盖设置在若干个沟道100的上部,使得最终第二导电型的体区300与外延层200的上端齐平,其中,所述体区300至少覆盖在两个相邻所述沟道100的上端形成相邻体区,所述体区内配置有第一导电型的第一源极310,所述相邻体区之间的上端配置有第一栅极500,从而构成了MOS功率器件;
- [0035] 其中,所述沟道100中至少存在两个未被所述体区300覆盖的第一独立沟道110和第二独立沟道120,所述第一独立沟道110上部配置有金属-氧化物半导体场效应管,所述外延层200上端绝缘配置有第一电阻610,所述金属-氧化物半导体场效应管的第二漏极115和第二栅极114同时与所述第一栅极500连接,所述金属-氧化物半导体场效应管的第二源极113通过所述第一电阻610与所述第一源极310共接。各极之间以及与电阻之间都是通过金属线连接的,为现有技术,本实施例中没有再叙述。
- [0036] 当功率器件关断时,第一栅极出现震荡电压,当震荡电压过高时,通过金属-氧化物半导体场效应管导流到第一源极,通过第一电阻有效减缓吸收了高电压,避免了栅电压震荡,第一栅极的电压处于正常电压值时,金属-氧化物半导体场效应管截止,电流不会通过金属-氧化物半导体场效应管导流,也不会经过第一电阻消耗,从而降低了功率器件的损耗,提高了功率器件的开关容量,有效消除了栅电压震荡,从而实现了超强的抗电磁干扰能力,提高功率器件的可靠性,开关速度更快,开关容量更高。
- [0037] 一种实施例中,所述第一栅极500都是分栅栅极,也就是第一栅极独立设置在每个体区上端,不连接两个相邻的体区。
- [0038] 一种实施例中,在功率器件的上表面上形成一层绝缘薄膜400,在绝缘薄膜400上形成一层导电膜,刻蚀导电膜和绝缘薄膜,剩余的导电膜成为所述第一栅极、第二栅极和第一电阻,同时在导电膜上还形成有第二电阻620,所述第二电阻620与所述第一栅极500连接。
- [0039] 一种实施例中,所述第二独立沟道120上部配置有PN结,所述第二电阻620通过所述PN结与所述第一栅极500导电连接,其中,所述第二电阻620与所述PN结的阳极连接,所述PN结的阴极与所述第一栅极500连接,第二电阻的另一端与第一栅极控制端连接。
- [0040] 一种实施例中,所述金属-氧化物半导体场效应管的第二漏极115和第二栅极114连接在所述PN结阴极和所述第一栅极500的共接端。
- [0041] 一种实施例中,所述第一独立沟道110的上部间隔配置有第一导电型的源区112和漏区111,如图2和3所示,所述源区112上端设置有所述第二源极113,所述漏区111上端设置有所述第二漏极115,所述源区和漏区上端配置有所述第二栅极114。

[0042] 一种实施例中，所述第二独立沟道120的上部配置有第一导电型的基区121，其上部配置有第二导电型的第一区122，所述基区121上端配置有第一导电型的第二区123。

[0043] 一种实施例中，所述第一导电型为N型，所述第二导电型为P型，所述第一区为所述PN结的阳极，所述第二区为所述PN结的阴极。

[0044] 一种实施例中，所述第一导电型为P型，所述第二导电型为N型，所述第二区为所述PN结的阳极，所述第一区为所述PN结的阴极。

[0045] 一种实施例中，所述金属-氧化物半导体场效应管至少为2个，每一个金属-氧化物半导体场效应管独立配置在一个所述第一独立沟道中，每一个金属-氧化物半导体场效应管的各个第二栅极并联、各个第二漏极并联、各个第二源极并联，以增强第一栅极过电压的导流效果，进一步减少栅电压震荡，稳定功率器件的开断特性。

[0046] 由上所述，本发明提出的一种抗电磁干扰的功率器件，开关速度更快，开关容量更大，抗电磁干扰能力强，功率器件的可靠性更高，同时，功率器件的开关损耗更低。

[0047] 尽管本发明的实施方案已公开如上，但其并不仅仅限于说明书和实施方式中所列运用，它完全可以被适用于各种适合本发明的领域，对于熟悉本领域的人员而言，可容易地实现另外的修改，因此在不背离权利要求及等同范围所限定的一般概念下，本发明并不限于特定的细节和这里示出与描述的图例。

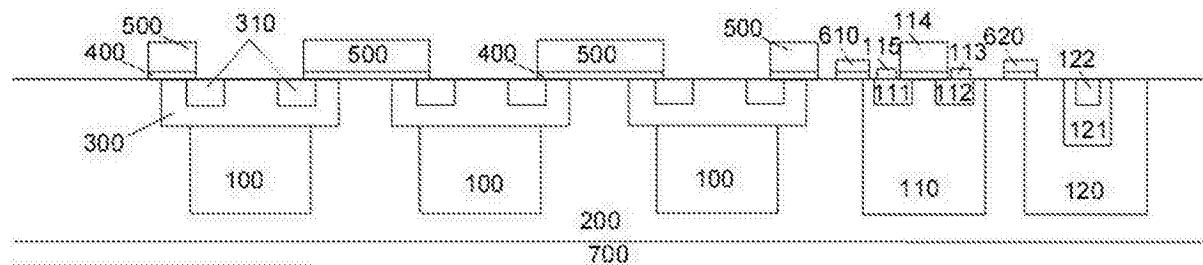


图1

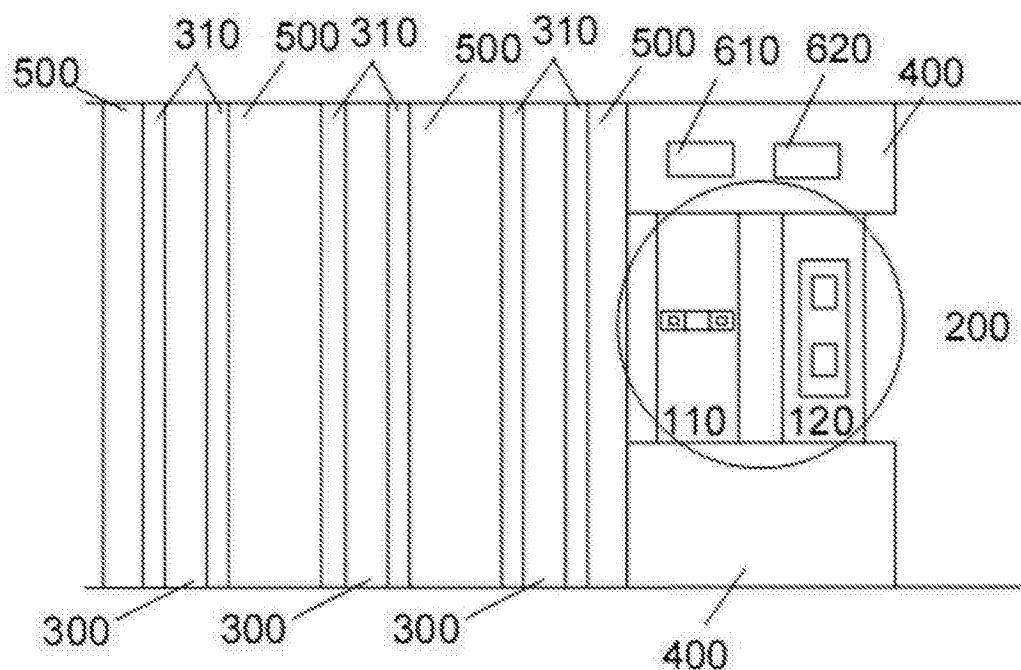


图2

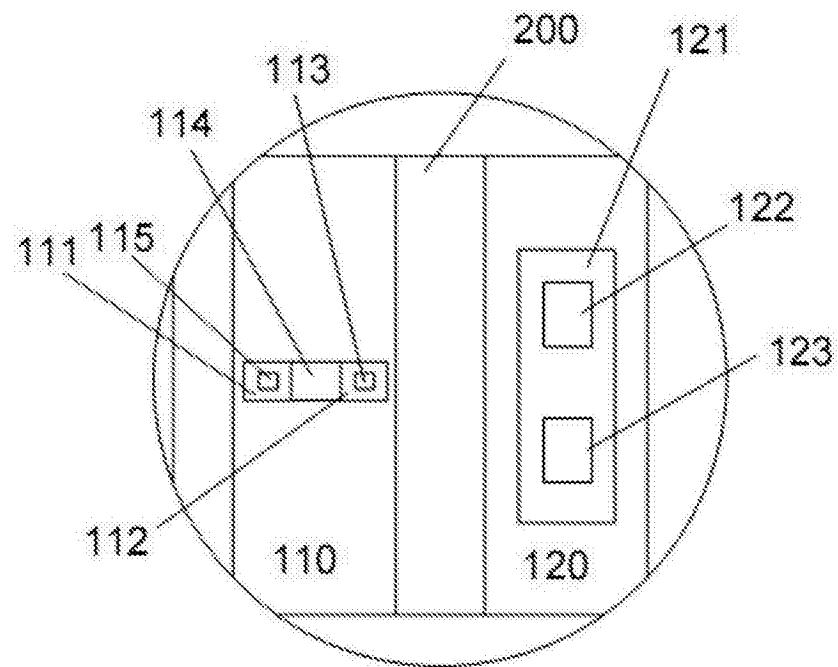


图3