

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-294677

(P2005-294677A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int.Cl.⁷

H01L 21/301

F 1

H01L 21/78

テーマコード(参考)

L

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号	特願2004-109794 (P2004-109794)	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成16年4月2日(2004.4.2)	(74) 代理人	100097445 弁理士 岩橋 文雄
		(74) 代理人	100103355 弁理士 坂口 智康
		(74) 代理人	100109667 弁理士 内藤 浩樹
		(72) 発明者	濱谷 耕 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72) 発明者	船越 正司 大阪府門真市大字門真1006番地 松下電器産業株式会社内

最終頁に続く

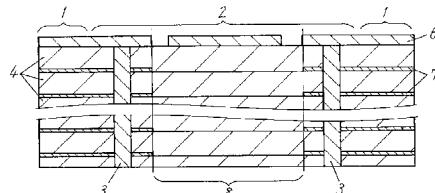
(54) 【発明の名称】半導体装置

(57) 【要約】

【課題】半導体組立プロセスのダイシング工程において、ダイシングの衝撃によるスクライブライン領域の保護膜及び各配線層の層間絶縁膜のチッピング或いは内部剥離、ダメージの防止を実現する半導体装置を提供することを目的とする。

【解決手段】従来、スクライブライン領域2にもチップ領域1と同様に固い層間絶縁膜7と柔らかい層間絶縁膜4とが交互に形成されているが、本発明の半導体装置では、スクライブライン領域2の固い層間絶縁膜7を形成せず、全て除去することによって、ダイシングの際に、固い層間絶縁膜7を切断することなく、柔らかい層間絶縁膜4のみを形成しており、層間絶縁膜4のみを切断するため、スクライブライン領域の保護膜及び各配線層の層間絶縁膜のチッピング或いは内部剥離、ダメージの防止を実現できる。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

半導体ウェハー上に複数の半導体チップと、前記半導体チップの間にダイシング用のスクライブライン領域を備えた半導体装置において、前記半導体チップの領域では、第1の層間絶縁膜と、前記第1の層間絶縁膜より固い第2の層間絶縁膜がそれぞれ複数層積層され、前記スクライブライン領域では、前記第2の層間絶縁膜を形成せず、前記第1の層間絶縁膜が複数層積層されていることを特徴とする半導体装置。

【請求項 2】

半導体ウェハー上に複数の半導体チップと、前記半導体チップの間にダイシング用のスクライブライン領域を備えた半導体装置において、前記半導体チップの領域および前記スクライブライン領域では、第1の層間絶縁膜と、前記第1の層間絶縁膜より固い第2の層間絶縁膜がそれぞれ複数層積層され、前記スクライブライン領域の前記半導体チップ側の一定距離以内の領域では、前記第2の層間絶縁膜を形成せず、前記第1の層間絶縁膜が複数層積層していることを特徴とする半導体装置。

【請求項 3】

第2の層間絶縁膜がSiN膜またはSiC膜であることを特徴とする請求項1または2に記載の半導体装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体組立工程であるダイシングの衝撃によるスクライブライン領域の保護膜及び各配線層の層間絶縁膜のチッピング、内部剥離、あるいはダメージの防止を実現する半導体装置に関するものである。

【背景技術】**【0002】**

図3は、従来の半導体装置の断面図であり、半導体チップと半導体チップの間のスクライブライン領域を示している。二つの半導体チップ1の間には、スクライブライン領域2があり、半導体チップ1の周辺には、シールリング3が形成されている。半導体チップ1およびスクライブライン領域2には、層間絶縁膜4と、固い層間絶縁膜5がそれぞれ複数層積層され、最上層には保護膜6が形成されている。

【0003】

従来、半導体ウェハーのダイシングにおいて、各配線層の層間絶縁膜4、5は固く、また層数も少なく単純なため、チッピングあるいは剥離等は小さく、問題にはならなかつた。しかしながら、スクライブライン領域の縮小化や拡散プロセスの微細化技術の進展に伴い、プロセス・コントロール・ミュレーション（以下、PCMと略す）領域が複雑かつ増大し、スクライブライン領域の有効活用のためにPCMをスクライブライン領域に搭載することがおこなわれるようになり、スクライブライン領域のパターンが複雑になってきた。このことは、半導体の回路形成を担う拡散工程が完了した後の半導体素子のパッケージングを担う組立工程、特にダイシング工程で問題となってくる。具体的には、スクライブライン領域に余裕がなくなり、また、スクライブライン領域へPCM搭載によるパターンの複雑化により、半導体ウェハーをダイシングして、半導体チップ個片にする際に、保護膜あるいは層間絶縁膜にチッピングや剥離、ダメージが起こり、信頼性不良の原因となる。

【0004】

そこで、従来は各半導体チップ領域間のスクライブライン領域の最上層の保護膜に保護膜のない溝を形成することにより、半導体チップ領域へのチッピングを防止する半導体装置を形成している（例えば、特許文献1参照）。

【特許文献1】特開平9-306872号公報**【発明の開示】****【発明が解決しようとする課題】**

10

20

30

40

50

【0005】

しかしながら、さらなる拡散プロセスの微細化に伴い、拡散プロセスにおける平坦化技術が進み、平坦化するための機械的化学研磨により各配線層の層間絶縁膜の薄膜化が進み、これに伴い、工程数及び層間絶縁膜の各層数が増加し複雑になってきた。その上さらに、同じく拡散プロセスの微細化技術により、配線遅延の問題が顕著になってきており、その配線間遅延を小さくするため配線間に挟まれている絶縁膜に誘電率の低い絶縁膜（低誘電率膜）を採用しようとしている。しかし、この低誘電率膜は、従来から採用されていたシリコン酸化膜よりも機械的強度が大きく低下する。そのため、従来のスクライブライン構造では、もはや半導体組立工程であるダイシングの衝撃によるスクライブライン領域の保護膜及び各配線層のチッピングあるいは内部剥離、ダメージを防止することが困難になってきた。10

【0006】

本発明は上記従来の課題を解決するもので、スクライブライン領域の保護膜及び各配線層のチッピング或いは内部剥離、ダメージを防止する半導体装置を提供することを目的とする。

【課題を解決するための手段】**【0007】**

この課題を解決するために本発明は、拡散プロセスの配線工程によって固い層間絶縁膜と柔らかい層間絶縁膜とが交互に形成され、その固い層間絶縁膜をスクライブライン領域において、すべて除去あるいは一部除去することを特徴とするものである。20

【発明の効果】**【0008】**

従来は、スクライブライン領域にもチップ側と同様に固い層間絶縁膜と柔らかい層間絶縁膜とが交互に形成されているが、本発明の半導体装置では、そのスクライブライン領域の固い層間絶縁膜を全て除去することによって、ダイシングの際に、固い層間絶縁膜を切断することなく、柔らかい層間絶縁膜のみを切断するため、スクライブライン領域の保護膜及び各配線層の層間絶縁膜のチッピングあるいは内部剥離、ダメージの防止を実現できる。また、スクライブライン領域において、PCM等固い層間絶縁膜が必要な部分は残して、シールリングのスクライブライン側に固い層間絶縁膜を溝のように1部除去する場合は、ダイシングの際に、固い層間絶縁膜を切断することになるが、固い層間絶縁膜がチップ側で除去されているため、ダイシング時の衝撃はチップ側へ影響しない。従って、スクライブライン領域の固い層間絶縁膜を全て除去した場合と同様の効果があり、スクライブライン領域の保護膜及び各配線層の層間絶縁膜のチッピングあるいは内部剥離、ダメージの防止を実現できる。30

【0009】

以上のように、スクライブライン領域において、固い層間絶縁膜をすべて除去あるいは1部除去することにより、半導体ウェハーのダイシング時の衝撃に対し、チッピング及び内部剥離、ダメージを防止することができる。その結果、半導体の信頼性を向上することが可能となる。

【発明を実施するための最良の形態】**【0010】**

以下、本発明の半導体装置の実施形態について図面に基づき詳細に説明する。

【0011】

図1は、本発明の第1の実施形態における半導体装置の断面図であり、半導体チップと半導体チップの間のスクライブライン領域を示している。半導体ウェハー上に形成されたそれぞれの半導体チップ1の間には、スクライブライン領域2があり、半導体チップ1の周辺には、シールリング3が形成されている。半導体チップ1の領域では、柔らかい層間絶縁膜4と、固い層間絶縁膜7がそれぞれ複数層積層され、最上層には保護膜6が形成されている。シールリング3のスクライブ側、つまりスクライブライン領域2におけるチッピング及び内部剥離防止部8では、柔らかい層間絶縁膜4のみが複数層積層され、最上層4050

には保護膜6が形成されている。各層間絶縁膜4の間には固い層間絶縁膜7を形成しない。

【0012】

図1に示すように固い層間絶縁膜7の除去されている部分であるチッピング及び内部剥離防止部8でダイシングのブレードにより半導体ウェハーが切断され、各半導体チップに分離される。従って、固い層間絶縁膜を切斷することなく、柔らかい層間絶縁膜4のみを切斷することになり、チッピング及び切斷面の内部剥離やダメージを防止することができる。固い層間絶縁膜7としては、SiN膜やSiC膜などがあげられる。

【0013】

次に、図2は本発明の第2の実施形態における半導体装置の断面図であり、半導体チップと半導体チップの間のスクライブライン領域を示している。図1の第1の実施形態と異なる点は、シールリング3のスクライブ側、つまりスクライブライン領域2の一部にチッピング及び内部剥離防止部9を設け、チッピング及び内部剥離防止部9だけは、柔らかい層間絶縁膜4のみが複数層積層されており、各層間絶縁膜4の間には固い層間絶縁膜7を形成しない。それぞれのチッピング及び内部剥離防止部9を除く内側のスクライブライン領域2には、半導体チップ1の領域と同様に柔らかい層間絶縁膜4と、固い層間絶縁膜7がそれぞれ複数層積層され、最上層には保護膜6が形成されている。つまり、スクライブライン領域2においては、半導体チップ1側の一定距離以内の領域、シールリング3のスクライブ側の一部であるチッピング及び内部剥離防止部9の領域のみ、固い層間絶縁膜7が両側溝のように除去されている。

10

20

30

【0014】

図2に示す半導体装置のダイシングでは、スクライブライン領域2の中間部でダイシングのブレードにより半導体ウェハーが切断され、各半導体チップに分離される。従って、固い層間絶縁膜7を切斷することになるが、両側に柔らかい層間絶縁膜4のみの部分、つまりチッピング及び内部剥離防止部9があるために、応力が吸収され、チッピング及び切斷面の内部剥離やダメージを防止することができる。

【産業上の利用可能性】

【0015】

本発明の半導体装置におけるスクライブライン領域の構成は、固い膜と柔らかい膜が積層されているものを細片化する際の切斷に有効であり、Si半導体、化合物半導体や半導体以外の電子部品にも同様の構成の場合に利用可能である。

40

【図面の簡単な説明】

【0016】

【図1】本発明の第1の実施形態における半導体装置の断面図

【図2】本発明の第2の実施形態における半導体装置の断面図

【図3】従来の半導体装置の断面図

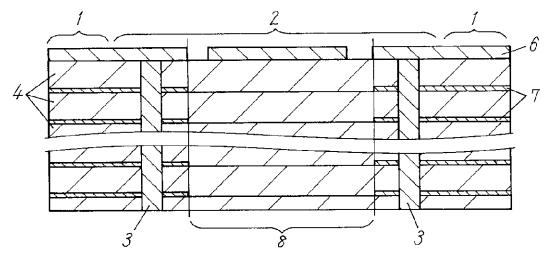
【符号の説明】

【0017】

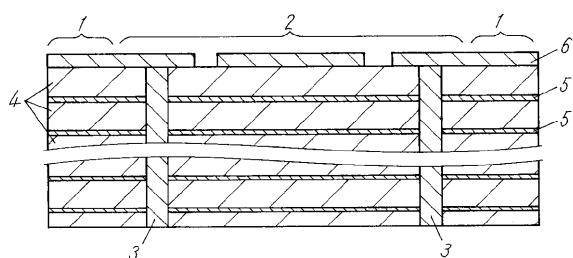
- 1 半導体チップ
- 2 スクライブライン領域
- 3 シールリング
- 4 層間絶縁膜
- 6 保護膜
- 7 層間絶縁膜
- 8 チッピング及び内部剥離防止部

40

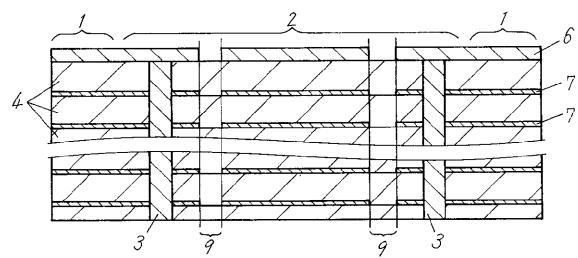
【図1】



【図3】



【図2】



フロントページの続き

(72)発明者 津浦 克彦
大阪府門真市大字門真1006番地 松下電器産業株式会社内