



(12)

## Veröffentlichung

der internationalen Anmeldung mit der  
(87) Veröffentlichungs-Nr.: **WO 2013/101180**  
in deutscher Übersetzung (Art. III § 8 Abs. 2 IntPatÜG)  
(21) Deutsches Aktenzeichen: **11 2011 106 055.6**  
(86) PCT-Aktenzeichen: **PCT/US2011/068096**  
(86) PCT-Anmeldetag: **30.12.2011**  
(87) PCT-Veröffentlichungstag: **04.07.2013**  
(43) Veröffentlichungstag der PCT Anmeldung  
in deutscher Übersetzung: **18.09.2014**

(51) Int Cl.: **G06F 1/32 (2006.01)**

(71) Anmelder:  
**Intel Corporation, Santa Clara, Calif., US**

(72) Erfinder:  
**Kumar, Anil, Chandler, Ariz., US; Crawford, John,  
Saratoga, Calif., US; Diefenbaugh, Paul, Portland,  
Oreg., US**

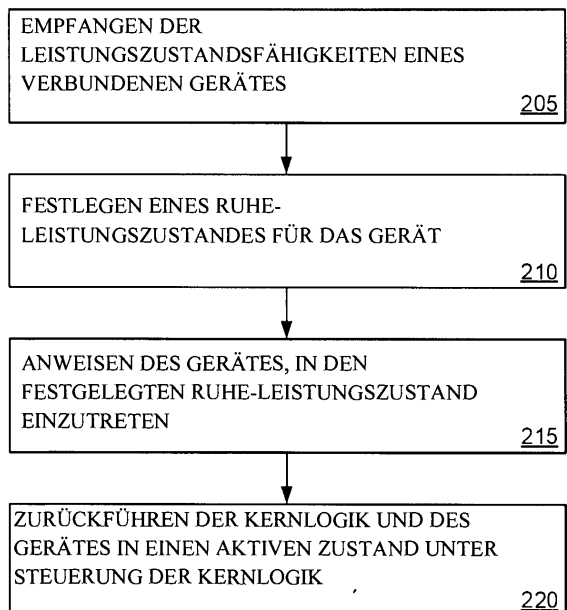
(74) Vertreter:  
**BOEHMERT & BOEHMERT Anwaltspartnerschaft  
mbB - Patentanwälte Rechtsanwälte, 28209  
Bremen, DE**

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

(54) Bezeichnung: **Steuerung des Leistungszustandes eines PCIE-Gerätes**

(57) Zusammenfassung: Vorrichtung, System und Verfahren, wobei das Verfahren das Empfangen einer Anzeige einer Ruhezustandsfähigkeit eines Plattform-verbundenen Gerätes; das Festlegen, durch einen Chipsatz, eines Ruhe-Leistungszustandes, der mit dem Gerät kompatibel ist; und das Anweisen des Gerätes, auf Grundlage eines Leistungszustandes des Chipsatzes in den festgelegten Ruhe-Leistungszustand einzutreten, beinhaltet.

200



## Beschreibung

### HINTERGRUND DER ERFINDUNG

**[0001]** Die Leistungsverwaltung von EDV-Plattformen ist ein bedeutendes Anliegen. Sie ist ein Hauptaugenmerk bei der Gestaltung und dem Betrieb von EDV-Plattformen, -Systemen und -Untersystemen. Idealerweise sollten Geräte und Komponenten nicht auf einer höheren Aktivitätsstufe als unbedingt nötig betrieben werden. Jedoch können Systeme und Geräte beispielsweise die gegenwärtigen und/oder zukünftigen Betriebszustände der Komponenten, mit denen sie verbunden sind, möglicherweise nicht völlig kennen. Unter einigen Gesichtspunkten wurden als Software ausgeführte Techniken vorgeschlagen, um die Leistungszustände einiger EDV-Plattformen zu verwalten. Ein Nachteil einiger solcher Systeme ist, dass die Software ausgeführt werden muss, um die Leistung zu verwalten. So kann das Laufen der Software selbst verhindern, dass das System in einen niedrigeren Ruhe-Leistungszustand eintritt.

### KURZE BESCHREIBUNG DER ZEICHNUNGEN

**[0002]** Gesichtspunkte der vorliegenden Offenbarung hierin sind beispielhaft und nicht in einschränkender Weise in den beigefügten Figuren veranschaulicht. Der Einfachheit und Klarheit der Veranschaulichung und nicht der Einschränkung halber sind Gesichtspunkte, die in den Figuren veranschaulicht sind, nicht notwendigerweise maßstabsgetreu. Wo es zweckmäßig erschien, wurden ferner Bezugszeichen in den Figuren wiederholt, um entsprechende oder analoge Bauteile zu kennzeichnen.

**[0003]** Fig. 1 ist ein Blockdiagramm eines Systems, das mit einigen Ausführungsformen hierin kompatibel ist.

**[0004]** Fig. 2 ist ein Ablaufdiagramm eines Prozesses gemäß einer Ausführungsform.

**[0005]** Fig. 3 ist ein Ablaufdiagramm einer Abfolge von Ereignissen gemäß einer Ausführungsform.

**[0006]** Fig. 4 ist eine veranschaulichende Abbildung einer Leistungszustandstabelle gemäß einer Ausführungsform.

### AUSFÜHRLICHE BESCHREIBUNG

**[0007]** Die Offenbarung hierin stellt zahlreiche spezifische Einzelheiten bezüglich eines Systems zur Implementierung verschiedener Prozesse und Vorgänge bereit. Der Fachmann wird jedoch verstehen, dass Ausführungsformen der vorliegenden Offenbarung ohne solche spezifischen Einzelheiten verwirklicht werden können. Daher sind in einigen Instanzen Gesichtspunkte, wie z. B. Steuerungsmechanismen

und vollständige Software-Befehlssequenzen, nicht in Einzelheiten gezeigt, um andere Gesichtspunkte der vorliegenden Offenbarung nicht unklar zu machen. Der Durchschnittsfachmann wird anhand der hierin eingebundenen Beschreibungen in der Lage sein, ohne unangemessenes Experimentieren sachgerechte Funktionalität zu implementieren.

**[0008]** Bezugnahmen in der Beschreibung auf „eine Ausführungsform“, „einige Ausführungsformen“, „eine beispielhafte Ausführungsform“, „eine Instanz“, „einige Instanzen“ zeigen an, dass die beschriebene Ausführungsform ein bestimmtes Merkmal, eine bestimmte Struktur oder ein bestimmtes Kennzeichen beinhalten kann, aber dass nicht jede Ausführungsform das bestimmte Merkmal, die bestimmte Struktur oder das bestimmte Kennzeichen unbedingt beinhalten muss. Außerdem beziehen sich solche Wortverbindungen nicht unbedingt auf dieselbe Ausführungsform. Wenn ein bestimmtes Merkmal, eine bestimmte Struktur oder ein bestimmtes Kennzeichen in Verbindung mit einer Ausführungsform beschrieben ist, so wird ferner unterstellt, dass der Fachmann die Kenntnis besitzt, solch ein Merkmal, eine Struktur oder ein Kennzeichen in Verbindung mit anderen Ausführungsformen zu beeinflussen, unabhängig davon, ob sie ausführlich beschrieben sind oder nicht.

**[0009]** Einige Ausführungsformen hierin können in Hardware, Firmware, Software oder irgendeiner Kombination davon implementiert sein. Ausführungsformen können auch als ausführbare Befehle implementiert sein, die auf einem maschinenlesbaren Medium gespeichert sind und von einem oder mehreren Prozessoren gelesen und ausgeführt werden können. Ein maschinenlesbares Speichermedium kann u. a. jeder materielle, nichtflüchtige Mechanismus zum Speichern von Informationen in einer Form sein, die durch eine Maschine (z. B. ein EDV-Gerät) lesbar ist. Unter einigen Gesichtspunkten können u. a. ein Nurlesespeicher (ROM), Direktzugriffsspeicher (RAM), Magnetplattenspeichermedien, optische Speichermedien, Flash-Speichergeräte und elektrische und optische Formen von Signalen ein maschinenlesbares Speichermedium sein. Obwohl Firmware, Software, Programme und Befehle hierin so beschrieben sein können, dass sie bestimmte Aktionen durchführen, versteht es sich jedoch, dass solche Beschreibungen nur zur Annehmlichkeit dienen und dass solche Aktionen tatsächlich aus EDV-Geräten, Prozessoren, Steuereinheiten und anderen Geräten hervorgehen, welche die Firmware, Software, Programme und Befehle ausführen.

**[0010]** Die vorliegende Offenbarung betrifft unter einigen Gesichtspunkten ein Steuerungsschema oder Algorithmus zur dynamischen Steuerung eines Leistungszustandes eines Gerätes, das mit einer Plattform verbunden ist, auf der Grundlage des Leistungszustandes der Plattform. In einigen Ausführungsfor-

men kann das Gerät ein PCIE-Gerät (Peripheral-Component-Interconnect-Express-Gerät), das mit einem Endpunkt eines PCIE-Busses verbunden ist, unter Steuerung durch einen Kernlogik-Chipsatz (hierin auch als „Kernlogik“ und „Chipsatz“ bezeichnet) sein. Einige Ausführungsformen hierin stellen einen Mechanismus zum Verwalten der Leistung des PCIE-Gerätes auf Grundlage des Leistungszustandes der Plattform unter Steuerung des Chipsatzes und innerhalb operationeller Einschränkungen des PCIE-Gerätes, des Chipsatzes und anderer Geräte (z. B. innerhalb und außerhalb des Chipsatzes) bereit. **Fig. 1** ist ein vereinfachtes Blockdiagramm eines Chipsatzes **105**, der mit einem PCIE-Gerät **110** zusammengeschaltet ist. In einigen Ausführungsformen kann das Gerät **110** ein beliebiges mit einem Endpunkt verbundenes Gerät sein, das mit dem Protokoll von Bus **115** kompatibel ist. Das Gerät **110** kann ein oder mehrere Geräte sein. In einigen Ausführungsformen können Konzepte und Gesichtspunkte der vorliegenden Offenbarung auf eine andere Plattform als diejenigen anwendbar sein, auf die hierin besonders Bezug genommen ist, die hierin gezeigt oder erörtert sind.

**[0011]** Der Prozess **200** ist ein Ablaufdiagramm eines Prozesses **200**, der mit einer Ausführungsform eines Verfahrens, eines Algorithmus, eines Systems und einer Vorrichtung zur Plattform-Leistungsverwaltung in Bezug steht. Im Vorgang **205** kann ein Chipsatz (z. B. Chipsatz **105**) Informationen einschließlich der Leistungszustandsfähigkeiten eines Plattformverbundenen Gerätes (z. B. PCIE-Gerät **110**) empfangen. Die Leistungszustandsinformationen können als Ergebnis dessen empfangen werden, dass das Gerät seine Leistungszustandsfähigkeiten bekannt gibt, ob als Reaktion auf ein Ansuchen oder eine Anforderung solcher Informationen durch den Chipsatz, wobei der Chipsatz solche Informationen als Teil eines „Boot“-Prozesses usw. anfordert. Die Leistungszustandsinformationen können, zur zukünftigen Bezugnahme durch den Chipsatz, akkumuliert, gespeichert oder aufbewahrt werden.

**[0012]** Im Vorgang **210** legt der Chipsatz einen Ruhe-Leistungszustand für das Gerät fest. Der festgelegte Ruhe-Leistungszustand kann mindestens teilweise die Leistungszustandsinformationen, die durch den Chipsatz im Vorgang **205** gesammelt werden, berücksichtigen und darauf basiert werden. In einigen Ausführungsformen kann der Ruhe-Leistungszustand, der im Vorgang **210** für das Gerät festgelegt wurde, zusätzliche Faktoren berücksichtigen, die andere als die Leistungszustandsfähigkeiten des Gerätes sind. In einigen Instanzen kann der Chipsatz beispielsweise Betriebsparameter des Chipsatzes selbst sowie gewünschte Leistungsfähigkeitsziele berücksichtigen.

**[0013]** Im Vorgang **215** kann der Chipsatz das verbundene Gerät anweisen, in den festgelegten Leis-

tungszustand einzutreten. In einigen Ausführungsformen kann das Gerät eine Anzeige des festgelegten Ruhe-Leistungszustandes empfangen und bei der nächstmöglichen Gelegenheit in solch einen Ruhe-Leistungszustand eintreten. In einigen Ausführungsformen können die Informationen, die dem Gerät hinsichtlich des festgelegten Ruhe-Leistungszustandes bereitgestellt werden, eine Anzeige des Leistungszustandes des Chipsatzes beinhalten. Auf der Grundlage des Leistungszustandes des Chipsatzes, wie er von dem Chipsatz angegeben wird, kann das verbundene Gerät seine eigenen Zustandsübergänge in Kenntnis des Zustandes des Chipsatzes (d. h. der Plattform) vertrauensvoll vollziehen. In einigen Ausführungsformen kann sich das Gerät in einer nächsten Ruhephase oder allen zukünftigen Ruhephasen in den festgelegten Ruhe-Leistungszustand eintreten, sofern nicht anders angewiesen.

**[0014]** Im Vorgang **220** können die Kernlogik und das Gerät in einen aktiven Zustand versetzt werden. Der Vorgang **220** kann auch unter Steuerung des Chipsatzes verwaltet werden.

**[0015]** Es sei angemerkt, dass unter einigen Gesichtspunkten das Steuerungsschema und Verfahren, die hierin offenbart sind, grundsätzlich durch Hardware gesteuert werden können.

**[0016]** **Fig. 3** ist ein Ablaufdiagramm **300** einer Abfolge von Vorgängen, die zwischen einem Chipsatz bei **302** und einem PCIE-Gerät bei **304** erfolgen. Gemäß **Fig. 3** übermittelt das Gerät bei **305** seine Ruhezustandsfähigkeiten an die Kernlogik. In dieser Instanz, wie durch die DMA-Fähigkeitsstruktur der PCIE-Norm bereitgestellt. Außer die Leistungszustandsfähigkeiten des Gerätes zu sammeln oder zu erfassen, kann der Chipsatz andere Plattform-bezogene Informationen empfangen. Der Chipsatz kann die empfangenen Informationen, alle oder Teile davon, benutzen, um festzulegen oder vorherzusagen, wie lang im Ruhezustand zu sein er erwarten kann, einschließlich Erwartungen hinsichtlich der Austrittslatenz. Die Kernlogik kann vorhersagen, einen wie tiefen Ruhezustand sie bei einem nächsten Ruheübergang erwarten kann.

**[0017]** **Fig. 4** ist ein veranschaulichendes Beispiel für Leistungszustandsinformationen für das Gerät, das bei **304** verbunden ist. Wie gezeigt, können die Leistungszustandsinformationen in einer Tabelle festgehalten werden. Es sei jedoch angemerkt, dass eine beliebige Datenstruktur benutzt werden kann, um die Leistungszustandsparameter und -werte des Gerätes zu beinhalten oder zumindest darauf zu verweisen. Das Beispiel von **Fig. 4** stellt die Ruhezustände, in die das Gerät eintreten kann, sowie die Latenz und Leistungsparameterwerte, die den Ruhezuständen entsprechen, in Einzelheiten dar. In diesem Beispiel bezieht sich D0 auf einen aktiven Zustand, und

die Zustände D0i1 und D0i2 beziehen sich auf einen leichten bzw. einen tieferen Ruhezustand.

**[0018]** Auf der Grundlage der erfassten oder akkumulierten Leistungszustandsinformationen des Gerätes und Plattforminformationen kann die Kernlogik das verbundene Gerät informieren, in einen leichten oder tieferen Ruhezustand (z. B. D0i1 und D0i2) einzutreten, der von dem Gerät unterstützt wird. Das heißt, die Kernlogik kann dem Gerät mindestens teilweise auf Grundlage des Zustandes des Chipsatzes Anleitung hinsichtlich des(-r) Ruhe-Leistungszustandes(-ände), in den (die) es eintreten sollte, bereitstellen.

**[0019]** Im Vorgang **310** wird das Gerät bereitgemacht, in der nächsten Ruhephase durch eine Mitteilung von der Kernlogik in einen der Ruhezustände, die es unterstützt, D0i1 und D0i2, einzutreten. Unter einigen Gesichtspunkten kann diese Anleitung des Gerätes, in welchen Ruhezustand es eintreten soll, so erfolgen, dass das Gerät informiert wird, sich auf einen Übergang in einen Ruhezustand vorzubereiten. Solch ein Vorbereiten kann die „Bereinigung“ und die Beendigung anderer Vorgänge des Gerätes einbeziehen.

**[0020]** Im Vorgang **315** hat die Plattform entschieden, dass sie sich in einem Ruhezustand befindet oder darin eintritt, definiert durch alle Kerne und sich vereinigenden Aktivitätserzeuger. Ein Signal, beispielsweise OBFF aktiv zu Ruhezustand, wird an das externe Gerät (und interne Gerät in einigen Ausführungsformen) gesendet, um anzuzeigen, dass die Plattform in einen Ruhezustand eintreten möchte.

**[0021]** An dieser Verbindungsstelle des Prozesses weiß das Gerät möglicherweise, dass es die Aktivitäten, die es erzeugt, vereinigen sollte und dass es sicher für es (d. h. das Gerät) ist, in den einen der Ruhezustände einzutreten, der von der Kernlogik festgelegt und ausgewählt wurde.

**[0022]** Die Plattform-Kernlogik erwartet, für einen bestimmten Zeitraum im Ruhezustand zu sein, wie bei **325** veranschaulicht. Unter einigen Gesichtspunkten kennt die Kernlogik auch die Erholungslatenz des Gerätes von den Informationen, die von dem Gerät empfangen und zur Benutzung/Bezugnahme durch den Chipsatz gespeichert wurden.

**[0023]** Unter einigen Gesichtspunkten kann die Kernlogik das System veranlassen, sich „warmzulaufen“ und zu aktivieren, bevor das Gerät den Ruhezustand verlässt und (möglicherweise) Plattformressourcen benötigt. Unter einigen Gesichtspunkten kann dieser „Warmlauf“-Vorgang so arbeiten, dass er die Software-Latenz minimiert, indem er ihr nichts hinzufügt.

**[0024]** Im Vorgang **320** informiert die Plattform das Gerät, dass sie beabsichtigt, den Ruhezustand zu verlassen. Das Gerät kann anschließend in einen aktiven Zustand eintreten, wie bei **330** gezeigt. Danach kann das Gerät wieder DMA-Transaktionen (und andere) aufnehmen.

**[0025]** Es ist ersichtlich, dass die vorliegende Offenbarung einen Mechanismus bereitstellt, der Geräte veranlasst, in einer geordneten und aufeinanderfolgenden Weise in einen niedrigen (d. h. Ruhe-)Leistungszustand einzutreten. Wie durch die vorhergehende Erörterung veranschaulicht, kann ein hiermit gemäßer Prozess die Auswahl von Ruhezuständen, auf Grundlage von mindestens teilweise der Erholungslatenz des Gerätes, für das Gerät beinhalten.

**[0026]** In einigen Ausführungsformen sind die Vorgänge und Prozesse hierin in Hardware implementiert. Dies steht im Gegensatz zum BS und anderen Software-gerichteten Hilfsmitteln. Die vorliegende Offenbarung kann auch Verknüpfungszustand-Leistungsverwaltungsprotokollen gegenübergestellt werden, wo eine physische Verbindung oder Verknüpfung zwischen Endpunkten benutzt wird, im Gegensatz zu der vorliegenden Offenbarung, bei der der Betrieb der Kernlogik und des(-r) Gerätes(-e) direkt verwaltet und gesteuert wird. Unter einigen Gesichtspunkten ist das Leistungsverwaltungsschema hierin unabhängig von einem Kommunikationsverknüpfung-Zustandsstatus.

**[0027]** Alle hierin erörterten Systeme und Prozesse können als ein Programm-Code ausgeführt sein, der auf einem oder mehreren computerlesbaren Medien gespeichert ist. Solche Medien sind u. a. beispielsweise die Speichereinheiten: Diskette, CD-ROM, DVD-ROM, ein oder mehrere Typen von „Platten“, Magnetband, Speicherkarte, Speicherstick, Festkörperlaufwerk und Festkörper-Direktzugriffsspeicher (RAM) oder Nurlesespeicher (ROM). Somit sind Ausführungsformen nicht auf eine spezifische Kombination von Hardware und Software beschränkt.

**[0028]** Ausführungsformen sind hierin lediglich zum Zwecke der Veranschaulichung beschrieben. Der Fachmann wird anhand dieser Beschreibung erkennen, dass Ausführungsformen nicht auf diejenigen beschränkt sind, die beschrieben wurden, sondern mit Modifikationen und Änderungen verwirklicht werden können, die nur durch die Idee und den Umfang der beigefügten Ansprüche begrenzt sind.

## Patentansprüche

1. Verfahren, wobei das Verfahren umfasst: Empfangen einer Anzeige einer Ruhezustandsfähigkeit eines Plattform-verbundenen Gerätes;

Festlegen, durch einen Chipsatz, eines Ruhe-Leistungszustandes, der mit dem Gerät kompatibel ist; und

Anweisen des Gerätes, auf Grundlage eines Leistungszustandes des Chipsatzes in den festgelegten Ruhe-Leistungszustand einzutreten.

2. Verfahren nach Anspruch 1, wobei die Anzeige einer Ruhezustandsfähigkeit des Plattform-verbundenen Gerätes Informationen bezüglich mindestens eines Ruhezustandes und einer entsprechenden Latenz und einer Leistungsaufnahme, die damit verbunden sind, beinhaltet.

3. Verfahren nach Anspruch 1, wobei die empfangenen Informationen für eine zukünftige Bezugnahme durch den Chipsatz gespeichert werden.

4. Verfahren nach Anspruch 1, wobei das Festlegen des Ruhe-Leistungszustandes, der mit dem Gerät kompatibel ist, mindestens teilweise auf Grundlage einer Latenz des Gerätes erfolgt, wo Informationen, die die Latenz anzeigen, von dem Gerät empfangen werden.

5. Verfahren nach Anspruch 1, wobei das Festlegen des Ruhe-Leistungszustandes, der mit dem Gerät kompatibel ist, mindestens teilweise auf Grundlage eines Zustandes des Chipsatzes.

6. Verfahren nach Anspruch 1, ferner umfassend das Empfangen einer Anzeige mindestens eines Plattform-Parameterwertes und ferner das Festlegen des Ruhe-Leistungszustandes, der mit dem Gerät kompatibel ist, mindestens teilweise auf Grundlage des mindestens einen empfangenen Plattform-Parameterwertes erfolgt.

7. Vorrichtung, wobei die Vorrichtung umfasst: ein Plattform-verbundenes Gerät; und einen Chipsatz, der die Plattform umfasst, wobei der Chipsatz funktionsfähig ist, um: eine Anzeige einer Ruhezustandsfähigkeit des Plattform-verbundenen Gerätes zu empfangen; einen Ruhe-Leistungszustand festzulegen, der mit dem Gerät kompatibel ist; und das Gerät anzuweisen, auf Grundlage eines Leistungszustandes des Chipsatzes in den festgelegten Ruhe-Leistungszustand einzutreten.

8. Vorrichtung nach Anspruch 7, wobei die Anzeige einer Ruhezustandsfähigkeit des Plattform-verbundenen Gerätes Informationen bezüglich mindestens eines Ruhezustandes und einer entsprechenden Latenz und einer Leistungsaufnahme, die damit verbunden sind, beinhaltet.

9. Vorrichtung nach Anspruch 7, wobei die empfangenen Informationen für eine zukünftige Bezugnahme durch den Chipsatz gespeichert werden.

10. Vorrichtung nach Anspruch 7, wobei das Festlegen des Ruhe-Leistungszustandes, der mit dem Gerät kompatibel ist, mindestens teilweise auf Grundlage einer Latenz des Gerätes erfolgt, wo Informationen, die die Latenz anzeigen, von dem Gerät empfangen werden.

11. Vorrichtung nach Anspruch 7, wobei das Festlegen des Ruhe-Leistungszustandes, der mit dem Gerät kompatibel ist, mindestens teilweise auf Grundlage eines Zustandes des Chipsatzes erfolgt.

12. Vorrichtung nach Anspruch 7, wobei der Chipsatz ferner funktionsfähig ist, um eine Anzeige mindestens eines Plattform-Parameterwertes zu empfangen und den Ruhe-Leistungszustand, der mit dem Gerät kompatibel ist, mindestens teilweise auf Grundlage des mindestens einen empfangenen Plattform-Parameterwertes festzulegen.

13. System, wobei das System umfasst: einen Speicher; ein Plattform-verbundenes Gerät; und einen Chipsatz, der die Plattform umfasst, wobei der Chipsatz funktionsfähig ist, um: eine Anzeige einer Ruhezustandsfähigkeit des Plattform-verbundenen Gerätes zu empfangen; einen Ruhe-Leistungszustand festzulegen, der mit dem Gerät kompatibel ist; und das Gerät anzuweisen, auf Grundlage eines Leistungszustandes des Chipsatzes in den festgelegten Ruhe-Leistungszustand einzutreten.

14. System nach Anspruch 13, wobei die Anzeige einer Ruhezustandsfähigkeit des Plattform-verbundenen Gerätes Informationen bezüglich mindestens eines Ruhezustandes und einer entsprechenden Latenz und einer Leistungsaufnahme, die damit verbunden sind, beinhaltet.

15. System nach Anspruch 13, wobei die empfangenen Informationen für eine zukünftige Bezugnahme durch den Chipsatz gespeichert werden.

16. System nach Anspruch 13, wobei das Festlegen des Ruhe-Leistungszustandes, der mit dem Gerät kompatibel ist, mindestens teilweise auf Grundlage einer Latenz des Gerätes erfolgt, wo Informationen, die die Latenz anzeigen, von dem Gerät empfangen werden.

17. System nach Anspruch 13, wobei das Festlegen des Ruhe-Leistungszustandes, der mit dem Gerät kompatibel ist, mindestens teilweise auf Grundlage eines Zustandes des Chipsatzes erfolgt.

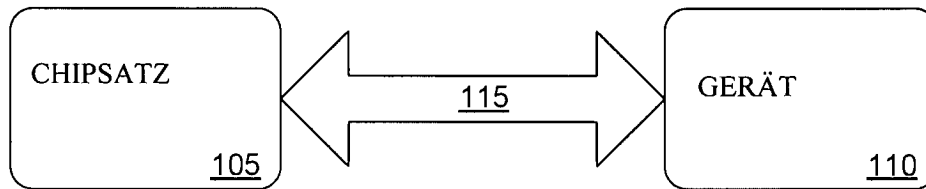
18. System nach Anspruch 13, wobei der Chipsatz ferner funktionsfähig ist, um eine Anzeige mindestens eines Plattform-Parameterwertes zu empfangen und den Ruhe-Leistungszustand, der mit dem Gerät

kompatibel ist, mindestens teilweise auf Grundlage des mindestens einen empfangenen Plattform-Parameterwertes festzulegen.

Es folgen 3 Seiten Zeichnungen

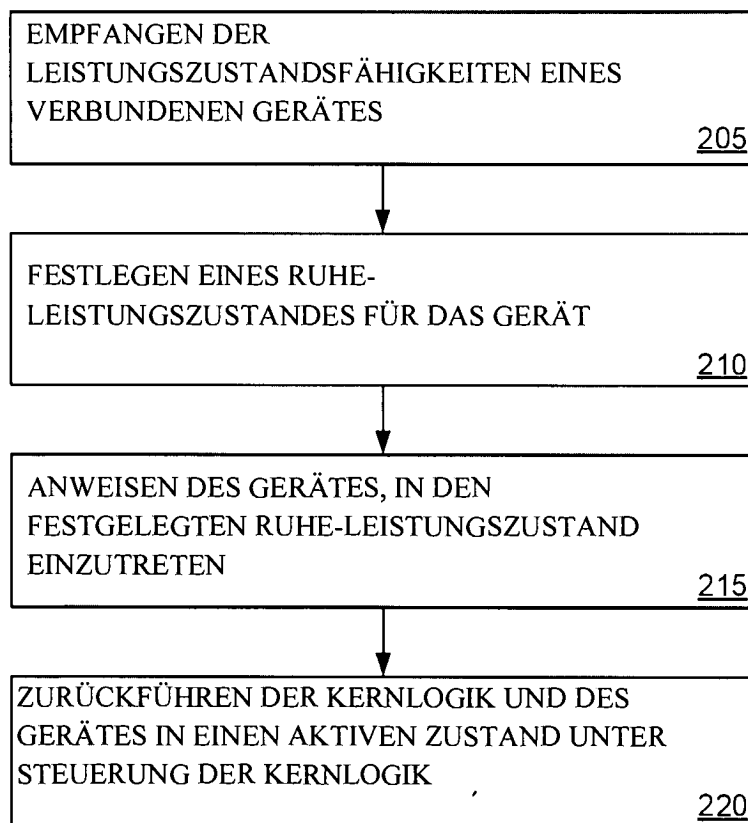
Anhängende Zeichnungen

100



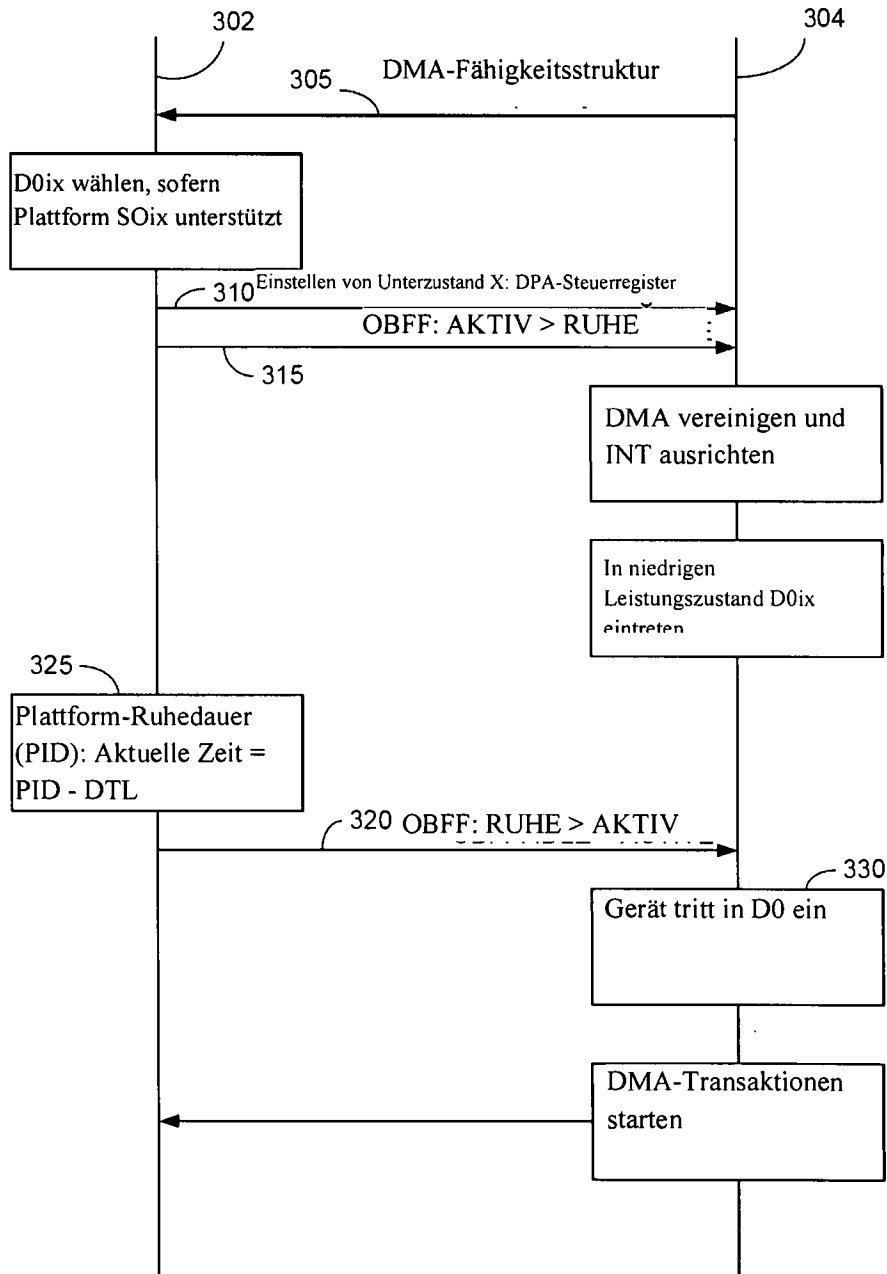
**FIG. 1**

200



**FIG. 2**

300



**FIG. 3**

Unterzustand	DTL	LEISTUNG (W)
D0	0	10
DO1	100 $\mu$ s	2
D0I2	100 $\mu$ s	0.2

**FIG. 4**