

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6260139号
(P6260139)

(45) 発行日 平成30年1月17日(2018.1.17)

(24) 登録日 平成29年12月22日(2017.12.22)

(51) Int.Cl.	F 1		
HO 1 L 27/146	(2006.01)	HO 1 L	27/146
HO 4 N 5/361	(2011.01)	HO 4 N	5/361
HO 4 N 5/369	(2011.01)	HO 4 N	5/369
HO 1 L 31/10	(2006.01)	HO 1 L	31/10

請求項の数 9 (全 15 頁)

(21) 出願番号	特願2013-168931 (P2013-168931)
(22) 出願日	平成25年8月15日 (2013.8.15)
(65) 公開番号	特開2015-37155 (P2015-37155A)
(43) 公開日	平成27年2月23日 (2015.2.23)
審査請求日	平成28年2月17日 (2016.2.17)

(73) 特許権者	000002185 ソニー株式会社 東京都港区港南1丁目7番1号
(74) 代理人	110001357 特許業務法人つばさ国際特許事務所
(72) 発明者	丸山 俊介 東京都港区港南1丁目7番1号 ソニー株式会社内
(72) 発明者	戸田 淳 東京都港区港南1丁目7番1号 ソニー株式会社内
審査官	梶尾 誠哉

最終頁に続く

(54) 【発明の名称】撮像素子および撮像装置

(57) 【特許請求の範囲】

【請求項 1】

半導体基板と、

前記半導体基板の光入射面側にカルコパイライト系化合物を含む光電変換部と、

前記半導体基板の光入射面とは反対側に設けられ、前記光電変換部で発生した信号電荷を垂直信号線に転送する転送トランジスタとを備え、

前記光電変換部は、第1領域と、前記第1領域よりも禁制帯幅が広く、光入射面側に積層して設けられた第2領域とから構成され、

前記第1領域および前記第2領域の禁制帯幅は、それぞれ、前記半導体基板側から前記光入射面側にかけて連続的に変化し、

前記光電変換部の禁制帯幅は、前記光入射面側が広くなるように連続的に変化する撮像素子。

【請求項 2】

前記第1領域および前記第2領域は、それぞれ、

前記第1領域が $CuInSe_2$ からなる場合には、前記第2領域は $CuIn_xGa_{1-x}Se_2$ もしくは、 $CuGaSe_2$ からなり、前記第1領域が $CuIn_xGa_{1-x}Se_2$ からなる場合には、前記第2領域は Ga リッチもしくは、 $CuGaSe_2$ からなり、前記第1領域が $CuInSe_2$ からなる場合には、前記第2領域は $CuInSe_yS_{2-y}$ もしくは、 $CuInS_2$ からなり、前記第1領域が $CuInSe_yS_{2-y}$ からなる場合には、前記第2領域は S リッチもしくは、 $CuInS_2$ からなり、前記第1領域が $CuInS_2$ からなる場合に

10

20

は、前記第2領域は $C_u I_{n_x} G_a_{1-x} S_2$ もしくは、 $C_u G_a S_2$ からなり、前記第1領域が $C_u I_{n_x} G_a_{1-x} S_2$ からなる場合には、前記第2領域は G_a リッチもしくは、 $C_u G_a S_2$ からなり、前記第1領域が $C_u G_a S_2$ からなる場合には、前記第2領域は $C_u G_a A_{1-x} S_2$ からなる場合には、前記第2領域は A_{1-x} リッチもしくは、 $C_u A_{1-x} S_2$ からなり、前記第1領域が $C_u G_a A_{1-x} S_2$ からなる場合には、前記第2領域は A_{1-x} リッチもしくは、 $C_u A_{1-x} S_2$ からなり、前記第1領域が $C_u G_a S_{e_2}$ からなる場合には、前記第2領域は $C_u G_a A_{1-x} S_{e_2}$ からなる場合には、前記第2領域は A_{1-x} リッチもしくは、 $C_u A_{1-x} S_{e_2}$ からなり、前記第1領域が $C_u G_a A_{1-x} S_{e_2}$ からなる場合には、前記第2領域は $C_u A_{1-x} S_{e_2}$ からなる場合には、前記第2領域は $C_u A_{1-x} S_{e_2}$ からなる場合には、前記第1領域が $C_u A_{1-x} S_{e_2}$ からなる場合には、前記第2領域は S リッチもしくは、 $C_u A_{1-x} S_2$ からなり、前記第1領域が $A_g I_{n_x} S_{e_2}$ からなる場合には、前記第2領域は A_g リッチもしくは、 $A_g G_a S_{e_2}$ からなり、前記第1領域が $A_g G_a S_{e_2}$ からなる場合には、前記第2領域は $A_g G_a A_{1-x} S_{e_2}$ からなる場合には、前記第1領域が $A_g G_a A_{1-x} S_{e_2}$ からなる場合には、前記第2領域は A_{1-x} リッチもしくは、 $A_g A_{1-x} S_{e_2}$ からなる ($0 \times 1, 0 \times 2$)、請求項1に記載の撮像素子。
10

【請求項3】

前記光電変換部の光入射面側に固定電荷膜を有する、請求項1または2に記載の撮像素子。
20

【請求項4】

前記光電変換部の光入射面側に絶縁膜および導電膜をこの順に有する、請求項1または2に記載の撮像素子。

【請求項5】

前記光電変換部の光入射面側に導電膜を有する、請求項1または2に記載の撮像素子。

【請求項6】

前記導電膜は、透明導電性材料を含んで形成された、請求項4または5に記載の撮像素子。

【請求項7】

前記半導体基板はn型半導体によって構成されている、請求項1乃至6のうちのいずれかに記載の撮像素子。
30

【請求項8】

前記半導体基板の光入射面とは反対側に、複数の配線と絶縁膜とを含む多層配線層を有し、前記光電変換部の光入射面側にカラーフィルタおよびオンチップレンズをこの順に有する、請求項1乃至7のうちいずれかに記載の撮像素子。

【請求項9】

撮像素子を含み、

前記撮像素子は、

半導体基板と、

前記半導体基板の光入射面側にカルコバイライト系化合物を含む光電変換部と、
40

前記半導体基板の光入射面とは反対側に設けられ、前記光電変換部で発生した信号電荷を垂直信号線に転送する転送トランジスタとを備え、

前記光電変換部は、第1領域と、前記第1領域よりも禁制帯幅が広く、光入射面側に積層して設けられた第2領域とから構成され、

前記第1領域および前記第2領域の禁制帯幅は、それぞれ、前記半導体基板側から前記光入射面側にかけて連続的に変化し、

前記光電変換部の禁制帯幅は、前記光入射面側が広くなるように連続的に変化する撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、カルコパライライト系化合物を含む光電変換部を有する撮像素子およびこれを備えた撮像装置に関する。

【背景技術】**【0002】**

C C D (Charge Coupled Device) イメージセンサおよびC M O S (Complementary Metal Oxide Semiconductor) イメージセンサ等の固体撮像装置では、光電変換部を備えた固体撮像素子（撮像素子）が画素ごとに配置されている。撮像素子の光電変換部は、例えばシリコン（Si）等の半導体材料によって構成されているが、その表面には結晶構造が途切れることによる結晶欠陥やダングリングボンドが存在している。この結晶欠陥やダングリングボンドは、光電変換部に生じた電子・正孔対の再結合による消滅や暗電流の発生の原因となる。特に、波長の短い光は光電変換部の表面近傍で吸収されて電子・正孔対を発生させるためその影響は大きく、短波長光の感度の低下をまねいていた。10

【0003】

一方、暗電流の発生は、光電変換部表面の結晶欠陥やダングリングボンドの存在の他に、空乏層が光電変換部の表面界面まで広がることによって起こる。空乏層は、例えばSiではイオン注入（ion implantation）を行うことによって制御することができる。このため、例えばSiを用いた固体撮像素子では、光電変換部に、イオン注入によってp型およびn型の不純物濃度を制御した埋め込み型のフォトダイオード（Photo Diode）が用いられている。この他、例えば特許文献1の光電変換素子では、光電変換部を構成するSi層の表面にSiよりも禁制帯幅（バンドギャップ）の広い材料からなる層を形成することにより、光電変換部の表面での電子・正孔対の発生を抑制している。20

【0004】

また、撮像装置は小型化および高感度化に加えて高画質化が求められている。高画質化には暗電流の発生を低減する必要があり、例えば特許文献2の固体撮像装置では、シリコン基板上に光電変換膜としてカルコパライライト系化合物半導体を用いることによって暗電流を低減させて感度を高めている。

【先行技術文献】**【特許文献】****【0005】**

【特許文献1】特開2012-129250号公報30

【特許文献2】特開2012-4443号公報

【発明の概要】**【発明が解決しようとする課題】****【0006】**

カルコパライライト系化合物半導体は、非常に高い光吸収特性を有する。但し、カルコパライライト系化合物半導体はイオン注入による空乏層の制御が難しい。このため、埋め込み型のフォトダイオードを形成する場合には、最表面で光電変換した短波長成分が再結合等により信号として寄与しなくなり、他の波長光と比較して短波長光（例えば、青色光）の感度が低くなるという問題があった。また、製造ごとに感度がばらつきやすいという問題があった。40

【0007】

本技術はかかる問題点に鑑みてなされたもので、その目的は、短波長成分の感度の低下およびばらつきを低減することが可能な撮像素子およびこれを備えた撮像装置を提供することにある。

【課題を解決するための手段】**【0008】**

本技術の撮像素子は、半導体基板と、半導体基板の光入射面側にカルコパライライト系化合物を含む光電変換部と、半導体基板の光入射面とは反対側に設けられ、光電変換部で発生した信号電荷を垂直信号線に転送する転送トランジスタとを備えたものであり、光電変50

換部は、第1領域と、第1領域よりも禁制帯幅が広く、光入射面側に積層して設けられた第2領域とから構成され、第1領域および第2領域の禁制帯幅は、それぞれ、半導体基板側から光入射面側にかけて連続的に変化し、光電変換部の禁制帯幅は、光入射面側が広くなるように連続的に変化する。

【0009】

本技術の撮像素子では、カルコパイライト系化合物を含む光電変換部の禁制帯幅が、光入射面側が広くなるように連続的に変化するようにした。具体的には、光電変換部は、第1の領域と、第1の領域よりも禁制帯幅が広く、光入射面側に設けられた第2領域とから構成され、その禁制帯幅は、それぞれ、半導体基板側から光入射面側にかけて連続的に変化する。これにより、光電変換部の表面（光入射面）近傍における短波長光の吸収が抑制される。

10

【0010】

本技術の撮像装置は、上記本技術の撮像素子を有するものである。

【発明の効果】

【0011】

本技術の撮像素子および撮像装置によれば、カルコパイライト系化合物によって構成された光電変換部を、第1の領域と、第1の領域よりも禁制帯幅が広く、光入射面側に設けられた第2領域とから構成され、その禁制帯幅は、それぞれ、半導体基板側から光入射面側にかけて連続的に変化するようにし、光電変換部の禁制帯幅が、光入射面側が広くなるように連続的に変化するようにした。これにより、短波長光を光入射面近傍よりも深い位置で吸収することが可能となる。よって、短波長成分の感度の低下およびばらつきを低減することができる。

20

【図面の簡単な説明】

【0012】

【図1】本技術の一実施の形態に係る撮像素子の概略構成を表す断面図である。

【図2】カルコパイライト材料についての格子定数とバンドギャップとの関係を表す特性図である。

【図3】カルコパイライト材料についての格子定数とバンドギャップとの関係を表す特性図である。

30

【図4】変形例1に係る撮像素子の構成を表す断面図である。

【図5】変形例2に係る撮像素子の構成を表す断面図である。

【図6】変形例3に係る撮像素子の構成を表す断面図である。

【図7】図1に示した撮像素子を用いた撮像装置の全体構成を表す模式図である。

【図8】図7に示した撮像装置を適用した電子機器の概略構成を表す図である。

【発明を実施するための形態】

【0013】

以下、本技術の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 実施の形態（光電変換部の受光面に禁制帯幅の広い層（第2領域）を設けた例）

2. 変形例1（光電変換部上に固定電荷膜を設けた例）

40

3. 変形例2（光電変換部の第1領域上にMIS構造を設けた例）

4. 変形例3（光電変換部上に透明電極を設けた例）

5. 適用例（撮像装置）

【0014】

<1. 実施の形態>

（撮像素子10の構成）

図1は、本技術の一実施の形態に係る撮像素子（撮像素子10）の断面構成を表したものである。撮像素子10は、例えばCCDイメージセンサまたはCMOSイメージセンサ等の撮像装置（例えば、撮像装置1）において1つの画素（例えば、画素P）を構成するものである（いずれも、図7参照）。この撮像素子10は裏面照射型であり、半導体基板

50

11の光入射面側に集光部20および光電変換部12が、光入射面とは反対側の面（面S2）に多層配線層31を設けた構成を有する。

【0015】

本実施の形態の撮像素子10では、例えばn型の半導体基板11上にp型の光電変換部12が設けられている。この光電変換部12はカルコパライト系化合物によって形成され、半導体基板11側から順に互いに禁制帯幅の異なる第1領域12Aおよび第2領域12Bが積層された構成を有する。

【0016】

半導体基板11の構成材料としては、具体的には硫化カドミウム(CdS)，硫化亜鉛(ZnS)，酸化亜鉛(ZnO)，水酸化亜鉛(ZnOH)，硫化インジウム(InS，In₂S₃)，酸化インジウム(InO)および水酸化インジウム(InOH)等の化合物半導体が挙げられる。この他、n型またはp型のシリコン(Si)を用いてもよい。

10

【0017】

半導体基板11の表面（面S2）近傍には光電変換部12で発生した信号電荷を、例えば垂直信号線Lsig(図7参照)に転送する転送トランジスタが配置されている。転送トランジスタのゲート電極は、例えば多層配線層31に含まれている。信号電荷は、光電変換によって生じる電子および正孔のどちらであってもよいが、ここでは電子を信号電荷として読み出す場合を例に挙げて説明する。

【0018】

半導体基板11の面S2近傍には上記転送トランジスタと共に、例えばリセットトランジスタ、増幅トランジスタおよび選択トランジスタ等が設けられている。このようなトランジスタは例えばMOSFET(Metal Oxide Semiconductor Field Effect Transistor)であり、各画素P毎に回路を構成する。各回路は、例えば転送トランジスタ、リセットトランジスタおよび増幅トランジスタを含む3トランジスタ構成であってもよく、あるいはこれに選択トランジスタが加わった4トランジスタ構成であってもよい。転送トランジスタ以外のトランジスタは、画素間で共有することも可能である。

20

【0019】

光電変換部12は、上記のように禁制帯幅が互いに異なる第1領域12Aおよび第2領域12Bが積層された構成を有する。具体的には、第2領域12Bは第1領域12Aよりも広い禁制帯幅を有し光入射面側に設けられ、受光面（面S1）を形成している。第1領域12Aおよび第2領域12Bは、例えばp型のカルコパライト系化合物によって構成されている。

30

【0020】

図2および図3は、カルコパライト系化合物の格子定数と禁制帯幅との関係をしたものである。図2に示したように、様々なカルコパライト系化合物がある。本実施の形態において用いるカルコパライト系化合物は、半導体基板11を構成する半導体の格子定数に近いものであることが好ましい。これにより結晶欠陥が減少し、暗電流発生が抑制される。例えばSiによって形成された半導体基板11を用いる場合には、図3に示した領域X内に含まれるカルコパライト系化合物を用いることが好ましい。例えば、銅(Cu)-アルミニウム(Al)-ガリウム(Ga)-インジウム(In)-硫黄(S)-セレン(Se)系の混晶からなるカルコパライト構造の化合物半導体を用い、エピタキシャル成長させることにより結晶欠陥の少ない光電変換部12が形成される。表1は、第1領域12Aおよび第2領域12Bを構成するカルコパライト系化合物の組み合わせの一例をまとめたものである。

40

【0021】

【表1】

第1領域	第2領域
CuInSe ₂	CuIn _x Ga _{1-x} Se ₂ もしくは、CuGaSe ₂
CuIn _x Ga _{1-x} Se ₂	Gaリッチもしくは、CuGaSe ₂
CuInSe ₂	CuInSe _y S _{2-y} もしくは、CuInS ₂
CuInSe _y S _{2-y}	Sリッチもしくは、CuInS ₂
CuInS ₂	CuIn _x Ga _{1-x} S ₂ もしくは、CuGaS ₂
CuIn _x Ga _{1-x} S ₂	Gaリッチもしくは、CuGaS ₂
CuGaS ₂	CuGa _x Al _{1-x} S ₂ もしくは、CuAlS ₂
CuGa _x Al _{1-x} S ₂	Alリッチもしくは、CuAlS ₂
CuGaSe ₂	CuGa _x Al _{1-x} Se ₂ もしくは、CuAlSe ₂
CuGa _x Al _{1-x} Se ₂	Alリッチもしくは、CuAlSe ₂
CuAlSe ₂	CuAlSe _y S _{2-y} もしくは、CuAlS ₂
CuAlSe _y S _{2-y}	Sリッチもしくは、CuAlS ₂
AgInSe ₂	AgIn _x Ga _{1-x} Se ₂ もしくは、AgGaSe ₂
AgIn _x Ga _{1-x} Se ₂	Gaリッチもしくは、AgGaSe ₂
AgGaSe ₂	AgGa _x Al _{1-x} Se ₂ もしくは、AgAlSe ₂
AgGa _x Al _{1-x} Se ₂	Alリッチもしくは、AgAlSe ₂

【0022】

なお、本実施の形態では、光電変換部12の禁制帯幅は光入射面側が広くなるように段階的に変化するとしたがこれに限らない。例えば光入射面側が広くなるように連続的に変化するようにしてもよい。換言すると、第1領域12Aおよび第2領域12Bは、図1に示したようにそれぞれが均質な組成比を有する独立した層からなる2層構造（段階的に変化する2層構造）としたがこれに限らない。例えば、第1領域の表面（半導体基板11側）から第2領域の表面（受光面（面S1）側）にかけて組成比が連続的に変化するような層構造としてもよい。即ち、光電変換部12を構成する半導体の受光面（裏面；面S1）側の禁制帯幅が上面（半導体基板11側）の禁制帯幅よりも広くなるような構成であれば、面S1-S2間で禁制帯幅が多段階的に変化する3層以上の積層構造をとってもよい。あるいは、面S1-S2間で第2領域12Bと第1領域12Aとが繰り返し（断続的に）積層された構造としてもよい。

【0023】

電極13は、光透過性を有する透明導電材料によって形成され、光電変換部12の受光面S1側に設けられている。透明導電材料としては、例えばインジウムとスズの酸化物（ITO）、インジウム亜鉛オキシド（IZO）、酸化亜鉛（ZnO）、インジウムスズ亜鉛オキシド（InSnZnO（-ITZO））、酸化亜鉛（ZnO）とアルミニウム（Al）との合金等が挙げられる。この電極13は、例えばグランドに接地され、正孔の蓄積による帶電を防ぐように構成されている。即ち、光電変換部12は、下部電極として機能する半導体基板11と、上部電極として機能する電極13とによって挟まれた構成をしている。

【0024】

電極13上には集光部20として、例えばオンチップレンズ21およびカラーフィルタ22が設けられている。

【0025】

10

20

30

40

50

オンチップレンズ21は、光電変換部12に向かって光を集光させる機能を有するものである。レンズ材料としては、例えば有機材料やシリコン酸化膜(SiO₂)等が挙げられる。裏面照射型の撮像素子10では、オンチップレンズ21と光電変換部12の受光面(面S1)との距離が近くなるので、オンチップレンズ21のF値に依存して生じる各色の感度のばらつきや混色が抑えられる。

【0026】

カラーフィルタ22は、オンチップレンズ21と電極13との間に設けられ、例えば赤色フィルタ(22R)、緑色フィルタ(22G)および青色フィルタ(22B)のいずれかが画素P毎に配置されている。これらのカラーフィルタ22は、規則的な色配列(例えばベイヤー配列)で設けられている。このようなカラーフィルタ22を設けることにより、撮像素子10では、その色配列に対応したカラーの受光データが得られる。なお、カラーフィルタ22としては、赤色フィルタ(22R)、緑色フィルタ(22G)および青色フィルタ(22B)の他に白色フィルタを設けてもよい。また、電極13とカラーフィルタ22との間には平坦化膜を設けてもよい。

【0027】

多層配線層31は、上記のように半導体基板11の上面、面S2に接して設けられている。この多層配線層31は層間絶縁膜31Bを介して複数の配線31Aを有するものである。多層配線層31は例えば、Siからなる支持基板32に貼り合わされており、支持基板32と半導体基板11との間に多層配線層31が配置される。

【0028】

このような撮像素子10は、例えば以下のようにして製造することができる。

【0029】

(製造方法)

まず、各種トランジスタおよび周辺回路を備えた半導体基板11を形成する。半導体基板11は例えばSi基板を用い、このSi基板の表面(面S2)近傍に転送トランジスタT1等のトランジスタおよびロジック回路等の周辺回路を設ける。次いで、Si基板の表面(面S2)側へのイオン注入により不純物半導体領域を形成する。具体的には、各画素Pに対応する位置にn型半導体領域を、各画素間にp型半導体領域を形成する。続いて、半導体基板11の面S2上に多層配線層31を形成する。多層配線層31には層間絶縁膜31Bを介して複数の配線31Aを設けたのち、この多層配線層31に支持基板32を貼りつける。

【0030】

次いで、半導体基板11の裏面上に光電変換部12を形成する。具体的には、MBE(Molecular Beam Epitaxy)法あるいはMOCVD(Metal Organic Chemical Vapor Deposition)法等のエピタキシャル成長法を用いて、例えば、組成比がCuIn_{0.48}Ga_{0.52}S₂からなる第1領域12Aを形成する。続いて、この第1領域12A上に臨界膜厚以下(例えば0.1μm以下)で、CuGaS₂(あるいは、例えば組成比がCuGaSe_{0.61}S_{0.139})の第2領域12Bを形成する。

【0031】

次いで、光電変換部12上に電極13を形成したのち、例えばベイヤー配列のカラーフィルタ22およびオンチップレンズ21を順に形成する。以上により撮像素子10が完成する。

【0032】

(撮像素子の動作)

このような撮像素子10では、例えば撮像装置の画素Pとして、次のようにして信号電荷(電子)が取得される。撮像素子10に、オンチップレンズ21を介して光Lが入射すると、光Lはカラーフィルタ22(22R, 22G, 22B)等を通して各画素Pにおける光電変換部12で検出(吸収)され、赤、緑または青の色光が光電変換される。光電変換部12で発生した電子-正孔対のうち電子は半導体基板11(例えばSi基板ではn型半導体領域)へ移動して蓄積され、正孔は電極13へ移動し排出される。

10

20

30

40

50

【0033】

撮像素子10では、半導体基板11に所定の電位VL(>0V)が、電極13には例えば電位VLよりも低い電位VU(<VL)がそれぞれ印加される。従って、電荷蓄積状態(リセットトランジスタ(図示せず)および転送トランジスタのオフ状態)では、光電変換部12で発生した電子-正孔対のうち、電子が相対的に高電位となっている半導体基板11のn型半導体領域(下部電極)に導かれる。このn型半導体領域から電子 Egが取り出され、伝送経路を介して蓄電層(図示せず)に蓄積される。電子 Egが蓄積されると、蓄電層と導通したn型半導体領域の電位VLが変動する。この電位VLの変化量が信号電位に相当する。

【0034】

10

読み出し動作の際には、転送トランジスタがオン状態となり、蓄電層に蓄積された電子 Egがフローティングディフュージョン(FD、図示せず)に転送される。これにより、光Lの受光量に基づく信号が、例えば画素トランジスタ(図示せず)を通じて垂直信号線Lsigに読み出される。その後、リセットトランジスタおよび転送トランジスタがオン状態となり、n型半導体領域とFDとが例えば電源電圧VDDにリセットされる。

【0035】

(作用・効果)

前述のように、撮像装置は小型化、高感度化および高画質化が求められているが、これらを実現するためには画素サイズを小さくする必要がある。しかしながら、画素サイズを小さくすると、各画素において十分な光量を受光することが困難となる。このため、光吸収特性の高いカルコパイライト系化合物半導体を光電変換部に用いる等によって感度を高める工夫がなされてきたが、カルコパイライト系化合物はイオン注入等による濃度調整が難しく、空乏層の幅を制御することは困難であった。このため、製造ごとの空乏層幅のばらつきが大きかった。

20

【0036】

一方、半導体材料によって形成された光電変換部は、その表面に結晶欠陥やダンギングボンドが存在している。結晶欠陥およびダンギングボンドは光電変換部に生じた電子-正孔対の再結合による消滅を起こしやすくする。このため、光電変換部の表面近傍で吸収されやすい波長の短い光(例えば、青色光)の感度が低いという問題があった。この短波長光の感度の低さは、光電変換部をカルコパイライト系化合物で形成した撮像素子では、上述した空乏層の制御の難しさと合わせてより大きな問題であった。

30

【0037】

これに対して、本実施の形態の撮像素子10では、カルコパイライト系化合物によって形成された光電変換部12の光入射面側に、光電変換部12の光入射面とは反対側の面を構成する第1領域12Aよりも禁制帯幅の広い第2領域12Bを形成するようにした。これにより、光電変換部12の受光面(面S1)近傍における光の吸収が抑制される。即ち、短波長の吸収が結晶欠陥およびダンギングボンドの少ない深い位置で行われるようになる。

【0038】

40

以上のように、本実施の形態では、カルコパイライト系化合物によって構成された光電変換部12の受光面(面S1)側に禁制帯幅の広い第2領域12Bを形成するようにしたので、短波長光を光入射面近傍よりも深い位置で吸収させることが可能となる。よって、短波長成分の感度の低下およびばらつきを低減することができる。

【0039】

以下、上記実施の形態の変形例(変形例1~3)について説明する。上記実施の形態と同一の構成成分については同一符号を付してその説明を適宜省略する。

【0040】

<2. 変形例1>

図4は、上記実施の形態の変形例1に係る撮像素子(撮像素子10A)の断面構成を表したものである。この撮像素子10Aでは、光電変換部12上に固定電荷膜14(および

50

保護膜 15) を形成した点が上記実施の形態とは異なる。この点を除き、撮像素子 10A は撮像素子 10 と同様の構成を有し、その作用および効果も同様である。

【0041】

固定電荷膜 14 は、光電変換部 12 と集光部 20 との界面に電荷（ここでは、正孔）を固定するためのものである。固定電荷膜 14 の材料としては、固定電荷を多く有する高誘電材料を用いることが好ましい。具体的には、例えば酸化ハフニウム (HfO_2)、酸化アルミニウム (Al_2O_3)、酸化タンタル (Ta_2O_5)、酸化ジルコニウム (ZrO_2)、酸化チタン (TiO_2)、酸化マグネシウム (MgO_2)、酸化ランタン (La_2O_3)、酸化プラセオジム (Pr_2O_3)、酸化セリウム (CeO_2)、酸化ネオジム (Nd_2O_3)、酸化プロメチウム (Pm_2O_3)、酸化サマリウム (Sm_2O_3)、酸化ユウロピウム (Eu_2O_3)、酸化ガドリニウム (Gd_2O_3)、酸化テルビウム (Tb_2O_3)、酸化ジスプロシウム (Dy_2O_3)、酸化ホルミウム (Ho_2O_3)、酸化エルビウム (Er_2O_3)、酸化ツリウム (Tm_2O_3)、酸化イッテルビウム (Yb_2O_3)、酸化ルテチウム (Lu_2O_3)、酸化イットリウム (Y_2O_3) 等が挙げられる。あるいは、窒化ハフニウム、窒化アルミニウム、酸窒化ハフニウムまたは酸窒化アルミニウムが用いられてもよい。10

【0042】

固定電荷膜 14 上には、例えば窒化シリコン (Si_2N_3)、酸化シリコン (SiO_2) および酸窒化シリコン ($SiON$) 等の単層膜あるいはこれらの積層膜により構成された保護膜 15 を形成することが好ましい。20

【0043】

このように撮像素子 10A では、光電変換部 12 上に固定電荷膜 14 を設けることにより、光電変換部 12 の受光面（面 S1）における電荷が固定され、暗電流の発生が抑制される。これにより、上記実施の形態における効果に加えてノイズ発生を低減できるという効果を奏する。

【0044】

<3. 変形例 2>

図 5 は、上記実施の形態の変形例 2 に係る撮像素子（撮像素子 10B）の断面構成を表したものである。この撮像素子 10B では、光電変換部 12 上に絶縁膜 16A および電極 16B を設け、MIS 構造を形成している点が上記実施の形態とは異なる。この点を除き、撮像素子 10B は撮像素子 10 と同様の構成を有し、その作用および効果も同様である。30

【0045】

絶縁膜 16A は、例えば窒化シリコン (Si_2N_3)、酸化シリコン (SiO_2) および酸窒化シリコン ($SiON$) 等の単層膜あるいはこれらの積層膜によって構成されている。

【0046】

電極 16B は、例えばITO およびZnO 等の透明導電性材料によって構成されている。なお、撮像素子 10B を赤外線撮影用の撮像素子として構成する場合には透明導電性材料でなくともよく、例えば、アルミニウム (Al)、クロム (Cr)、金 (Au)、白金 (Pt)、ニッケル (Ni)、銅 (Cu)、タンクステン (W) あるいは銀 (Ag) 等の金属元素の単体または合金等を用いてもよい。40

【0047】

電極 16B 上には、例えば窒化シリコン (Si_2N_3)、酸化シリコン (SiO_2) および酸窒化シリコン ($SiON$) 等の単層膜あるいはこれらの積層膜により構成された保護膜 15 を形成することが好ましい。

【0048】

このように撮像素子 10B では、光電変換部 12 の第 1 領域 12A 上に MIS 構造（第 2 領域 12B、絶縁膜 16A および電極 16B の積層構造）を形成することにより、変形例 1 と同様に暗電流の発生が抑制される。これにより、上記実施の形態における効果に加50

えてノイズ発生を低減できるという効果を奏する。

【0049】

<4. 变形例3>

図6は、上記実施の形態の変形例3に係る撮像素子(撮像素子10C)の断面構成を表したものである。この撮像素子10Cでは、光電変換部12上に電極膜17を形成した点が上記実施の形態とは異なる。この点を除き、撮像素子10Cは撮像素子10と同様の構成を有し、その作用および効果も同様である。

【0050】

電極膜17は、例えばITOおよびZnO等の透明導電性材料によって構成されている。
10

【0051】

電極膜17上には、例えば窒化シリコン(Si₂N₃)、酸化シリコン(SiO₂)および酸窒化シリコン(SiON)等の単層膜あるいはこれらの積層膜により構成された保護膜15を形成することが好ましい。

【0052】

このように撮像素子10Cでは、光電変換部12上に電極膜17を形成することにより、光電変換部12の表面(受光面(面S1))に蓄積される余剰電荷(ここでは正孔)を裏面(光入射面)側から逃がすことができる。これにより、光電変換した電子の再結合を抑制することが可能となる。よって、上記実施の形態における効果に加えて量子効率が向上するという効果を奏する。
20

【0053】

<5. 適用例>

図7は上記実施の形態および変形例で説明した撮像素子(撮像素子10, 10A, 10B, 10C)を各画素に用いた固体撮像装置(電子機器1)の全体構成を表している。この撮像装置1はCMOSイメージセンサであり、半導体基板11上の中央部に撮像エリアとしての画素部1aを有している。画素部1aの周辺領域には、例えば行走査部131、システム制御部132、水平選択部133および列走査部134を含む周辺回路部130が設けられている。

【0054】

画素部1aは、例えば行列状に2次元配置された複数の単位画素P(撮像素子10, 10A, 10B, 10Cに相当)を有している。この単位画素Pには、例えば画素行ごとに画素駆動線Lread(具体的には行選択線およびリセット制御線)が、画素列ごとに垂直信号線Lsigが配線されている。画素駆動線Lreadは、画素からの信号読み出しのための駆動信号を伝送するものであり、その一端は行走査部131の各行に対応した出力端に接続されている。
30

【0055】

行走査部131は、シフトレジスタやアドレスデコーダ等によって構成され、画素部1aの各画素Pを例えば行単位で駆動する画素駆動部である。行走査部131によって選択された画素行の各画素Pから出力される信号は、垂直信号線Lsigの各々を通じて水平選択部133に供給される。水平選択部133は、例えば垂直信号線Lsigごとに設けられたアンプや水平選択スイッチ等により構成されている。
40

【0056】

列走査部134は、シフトレジスタやアドレスデコーダ等によって構成され、水平選択部133の各水平選択スイッチを走査しつつ順番に駆動するものである。この列走査部134による選択走査により、垂直信号線Lsigの各々を通じて伝送される各画素Pの信号が順番に水平信号線135に出力され、当該水平信号線135を通じて半導体基板11の外部へ伝送される。
50

【 0 0 5 7 】

行走査部 131、水平選択部 133、列走査部 134 および水平信号線 135 からなる回路部分は、半導体基板 11 上に直に形成されていてもよいし、あるいは外部制御 I C に配設されたものであってもよい。ケーブル等により接続された他の基板にこの回路部分を設けることも可能である。

【 0 0 5 8 】

システム制御部 132 は、半導体基板 11 の外部から与えられるクロックや動作モードを指令するデータ等を受け取ると共に、撮像装置 1 の内部情報を出力するものである。システム制御部 132 は、これに加え、例えば各種のタイミング信号を生成するタイミングジェネレータを有し、当該タイミングジェネレータで生成された各種のタイミング信号を基に行走査部 131、水平選択部 133 および列走査部 134 等の周辺回路の駆動制御を行う。10

【 0 0 5 9 】

このような撮像装置 1 は、撮像機能を有するあらゆるタイプの電子機器に搭載でき、例えばデジタルスチルカメラやビデオカメラ等のカメラシステムや、携帯電話等に適用できる。図 8 には、その一例として、カメラ（電子機器 2）の概略構成を示す。電子機器 2 は、例えば静止画または動画を撮影可能なビデオカメラであり、撮像装置 1、光学系（光学レンズ）310、シャッタ装置 311、信号処理部 312 および駆動部 313 を有している。

【 0 0 6 0 】

光学系 310 は、被写体からの像光（入射光）を撮像装置 1 の画素部 1a へと導くものである。光学系 310 は複数の光学レンズを含んでいてもよい。シャッタ装置 311 は撮像装置 1 への光照射期間および遮光期間を制御し、駆動部 313 は、このシャッタ装置 311 のシャッタ動作および撮像装置 1 の転送動作を制御する。信号処理部 312 は、撮像装置 1 から出力された信号に対し、各種の信号処理を行うものである。信号処理後の映像信号 Dout は、例えばメモリ等の記憶媒体に記憶されるか、あるいはモニタ等に出力されるようになっている。20

【 0 0 6 1 】

以上、実施の形態および変形例 1～3 を挙げて本技術を説明したが、本技術は上記実施の形態等に限定されるものではなく、種々変形が可能である。例えば、上記実施の形態等では半導体基板 11 の裏面（光入射面）側に光電変換部 12 を形成した例を示したが、光電変換部 12 は半導体基板 11 の表面側、即ち半導体基板 11 と多層配線層 31 との間に配設してもよい。なお、この場合も、広い禁制帯幅を有する第 2 領域 12B は光入射面側に設けることが好ましい。30

【 0 0 6 2 】

また、上記実施の形態等においては、裏面照射型の撮像素子 10, 10A, 10B, 10C の構成を例示したが、表面照射型に適用させることも可能である。

【 0 0 6 3 】

更に、上記実施の形態等で説明した各構成要素を全て備えている必要はなく、また、他の構成要素を備えていてもよい。40

【 0 0 6 4 】

なお、本技術は以下の様な構成をとることも可能である。

(1) 半導体基板上にカルコパイライト系化合物を含む光電変換部を備え、前記光電変換部は、光入射面側が相対的に広い禁制帯幅を有する撮像素子。

(2) 前記光電変換部は、第 1 領域と、前記第 1 領域よりも禁制帯幅が広く、光入射面側に設けられた第 2 領域とを有する、前記(1)または(2)に記載の固体撮像素子。

(3) 前記光電変換部の禁制帯幅は、光入射面側が広くなるように段階的に変化する、前記(1)に記載の固体撮像素子。

(4) 前記光電変換部の禁制帯幅は、光入射面側が広くなるように連続的に変化する、前記(1)または(2)に記載の固体撮像素子。50

(5) 前記光電変換部上に固定電荷膜を有する、前記(1)乃至(4)のいずれか1つに記載の固体撮像素子。

(6) 前記光電変換部上に絶縁膜および導電膜をこの順に有する、前記(1)乃至(4)のいずれか1つに記載の固体撮像素子。

(7) 前記光電変換部上に導電膜を有する、前記(1)乃至(4)のうちいずれか1つに記載の固体撮像素子。

(8) 前記半導体基板はn型半導体によって構成されている、前記(1)乃至(7)のうちいずれか1つに記載の固体撮像素子。

(9) 撮像素子を含み、前記撮像素子は、半導体基板上にカルコパイライト系化合物を含む光電変換部を備え、前記光電変換部は、光入射面側が相対的に広い禁制帯幅を有する撮像装置。

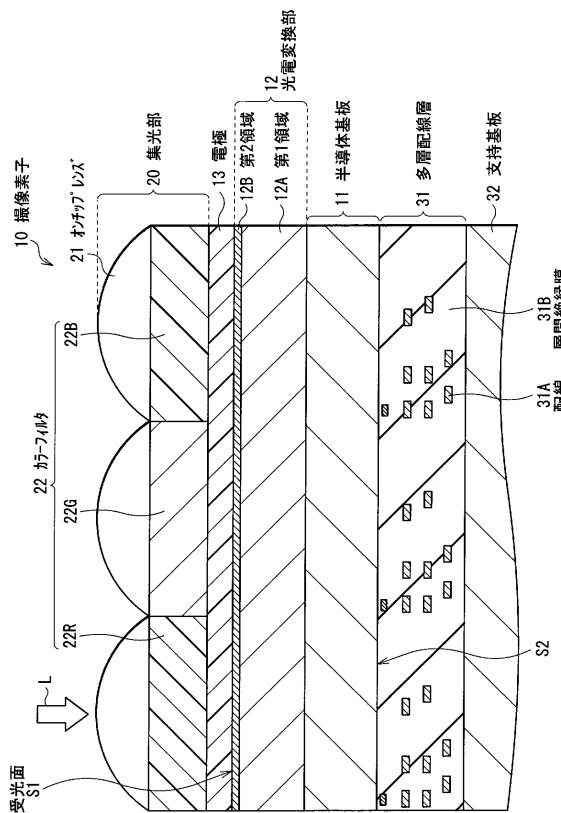
10

【符号の説明】

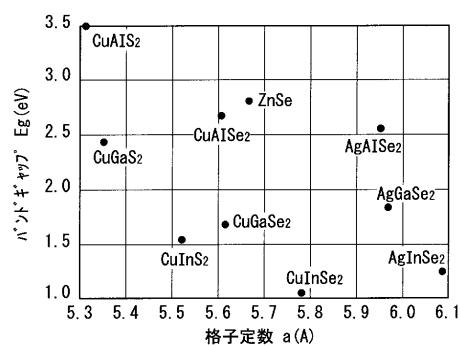
【0065】

1...撮像装置、10...10A~10C...撮像素子、11...半導体基板、12...光電変換部、13...電極、20...集光部、21...オーバーレイ、22...カラーフィルタ、22G...カラーフィルタ、22R...カラーフィルタ、22B...カラーフィルタ、31...多層配線層、31A...配線、31B...層間絶縁膜、32...支持基板。

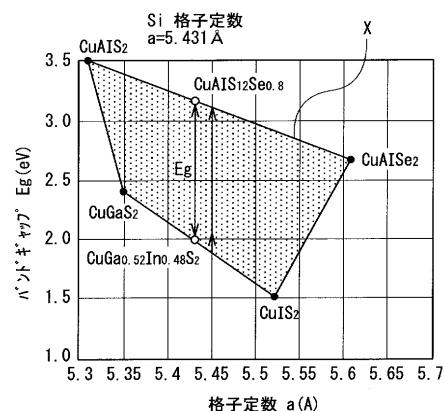
【図1】



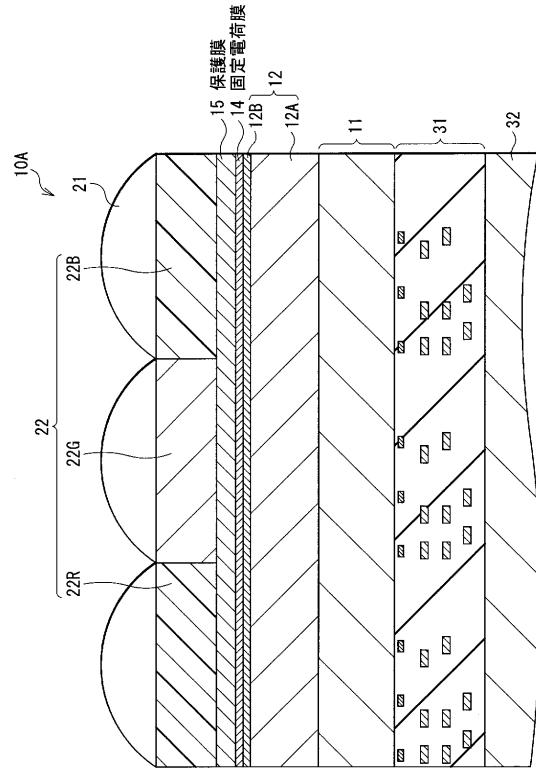
【図2】



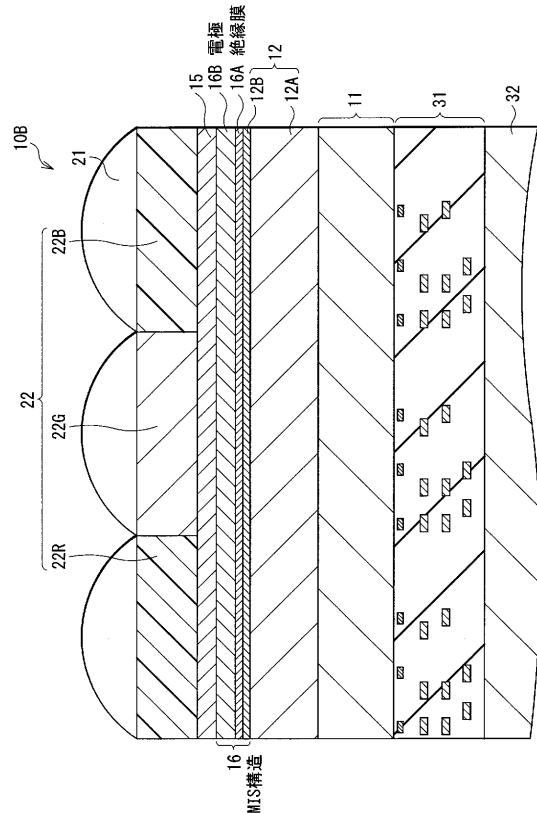
【図3】



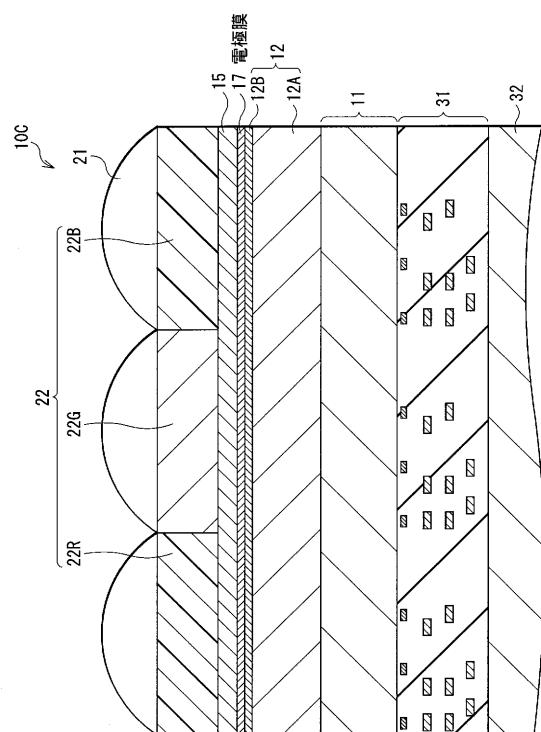
【図4】



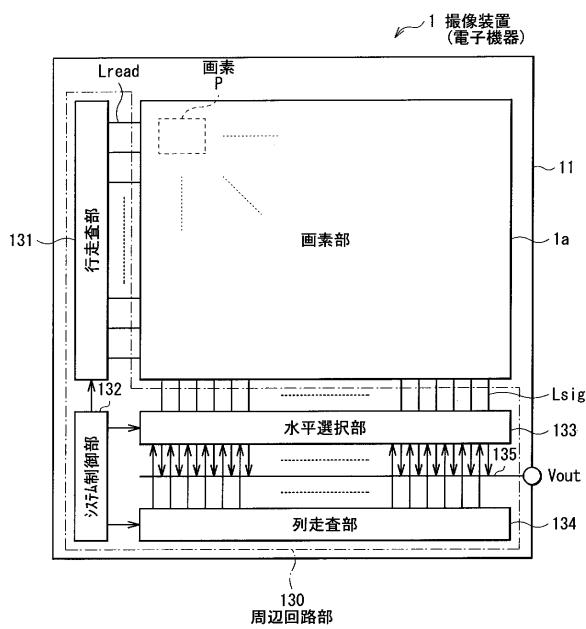
【図5】



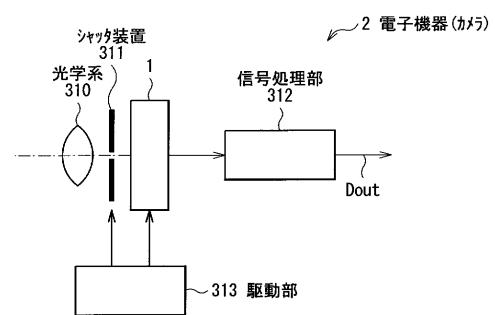
【図6】



【図7】



【図8】



フロントページの続き

(56)参考文献 特開2009-259872(JP,A)
特開2011-199057(JP,A)
特開2010-239116(JP,A)
特開2012-238774(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/146
H01L 31/10
H04N 5/361
H04N 5/369