

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2010-73973
(P2010-73973A)

(43) 公開日 平成22年4月2日(2010.4.2)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/203 (2006.01)	H O 1 L 21/203 M	4 K O 2 9
H O 1 L 21/205 (2006.01)	H O 1 L 21/205	5 F O 4 5
C 2 3 C 14/06 (2006.01)	C 2 3 C 14/06 A	5 F 1 0 3

審査請求 未請求 請求項の数 14 O L (全 11 頁)

(21) 出願番号 特願2008-241047 (P2008-241047)	(71) 出願人 303046277 旭化成エレクトロニクス株式会社 東京都千代田区神田神保町一丁目105番地
(22) 出願日 平成20年9月19日 (2008.9.19)	(74) 代理人 100077481 弁理士 谷 義一
	(72) 発明者 柴田 佳彦 静岡県富士市鮫島2番地の1 旭化成エレクトロニクス株式会社内
	(72) 発明者 國見 仁久 静岡県富士市鮫島2番地の1 旭化成エレクトロニクス株式会社内
	Fターム(参考) 4K029 AA06 BA58 BB09 BD01 CA01 FA04 FA09 GA01
	最終頁に続く

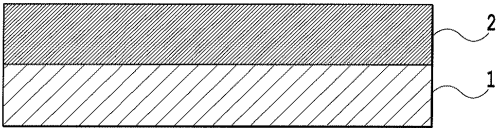
(54) 【発明の名称】 化合物半導体積層体及びその製造方法並びに半導体デバイス

(57) 【要約】

【課題】S i 基板上にG a N膜を形成することを可能にし、光デバイス、トランジスタなどの電子デバイスへの応用展開を工業的に提供可能にする化合物半導体積層体及びその製造方法を提供すること。

【解決手段】S i 基板1上に、 $In_xGa_yAl_zN$ ($x, y, z: 0$ 以上、 1 以下) である活性層2が直接形成されている。この活性層2とS i 基板1の単結晶層の界面にA sを含む物質が島状に存在している。S i 基板1は、バルク単結晶基板又は最上層がS iである薄膜基板である。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

Si 基板上に、 $In_xGa_yAl_zN$ (x, y, z : 0 以上、1 以下) を直接形成してなる化合物半導体積層体において、前記化合物半導体層と前記 Si 基板の界面に As を含む物質が、島状に存在することを特徴とする化合物半導体積層体。

【請求項 2】

前記化合物半導体層が、活性層であることを特徴とする請求項 1 に記載の化合物半導体積層体。

【請求項 3】

前記島状物質は、前記 Si 基板又は前記化合物半導体層の構成元素の一部から成ることを特徴とする請求項 1 又は 2 に記載の化合物半導体積層体。

10

【請求項 4】

前記島状物質が、前記 Si 基板に対してエピタキシャル成長していないことを特徴とする請求項 1, 2 又は 3 に記載の化合物半導体積層体。

【請求項 5】

前記島状物質が、前記 Si 基板及び前記化合物半導体層と結晶配列が異なることを特徴とする請求項 1 乃至 4 のいずれかに記載の化合物半導体積層体。

【請求項 6】

前記化合物半導体が、単結晶薄膜であることを特徴とする請求項 1 乃至 5 のいずれかに記載の化合物半導体積層体。

20

【請求項 7】

前記活性層の膜厚が、 $0.1\mu m$ 以上、 $5\mu m$ 以下であることを特徴とする請求項 1 乃至 6 のいずれかに記載の化合物半導体積層体。

【請求項 8】

あらゆる位置における化合物半導体層の結晶の質が均一であることを特徴とする請求項 7 に記載の化合物半導体積層体。

【請求項 9】

Si 基板上に化合物半導体を形成する化合物半導体積層体の製造方法において、前記 Si 基板を水素終端させ、次いで、該 Si 基板上に As を先行して照射して、次いで、Si から水素が脱離する前に化合物半導体の構成物質を照射して化合物半導体を形成することを特徴とする化合物半導体積層体の製造方法。

30

【請求項 10】

Si 基板上に化合物半導体を形成する化合物半導体積層体の製造方法において、前記 Si 基板を水素終端させ、次いで、該 Si 基板上に直接 As を照射せずに、雰囲気中に As を存在させ、次いで、Si から水素が脱離する前に化合物半導体の構成物質を照射して化合物半導体を形成することを特徴とする化合物半導体積層体の製造方法。

【請求項 11】

前記化合物半導体の構成物質を前記 Si 基板に照射して薄膜を形成した後に、前記 Si 基板の温度を上昇させ、次いで、前記化合物半導体の構成物質を照射することを特徴とする請求項 9 又は 10 に記載の化合物半導体積層体の製造方法。

40

【請求項 12】

前記 Si 基板が、バルク単結晶基板又は最上層が Si である薄膜基板であることを特徴とする請求項 9, 10 又は 11 に記載の化合物半導体積層体の製造方法。

【請求項 13】

請求項 1 乃至 8 のいずれかに記載の化合物半導体積層体にオーミック電極が形成されることを特徴とする半導体デバイス。

【請求項 14】

前記半導体デバイスが、電子デバイス、光デバイスのいずれかであることを特徴とする請求項 13 に記載の半導体デバイス。

【発明の詳細な説明】

50

【技術分野】

【0001】

本発明は、化合物半導体積層体及びその製造方法並びに半導体デバイスに関し、より詳細には、 Si 基板上に化合物半導体活性層を形成した化合物半導体積層体及びその製造方法並びに化合物半導体積層体を用いた、電子デバイス、光デバイスのいずれかである半導体デバイスに関するものである。

【背景技術】

【0002】

一般に、化合物半導体積層体は、工業的に有用なものが多く、 GaN などの窒化物を活性層として、光デバイスや電子デバイスが盛んに研究され実用化されてきている。 GaN などの化合物半導体は、バルクの単結晶の生産が困難であるため、通常は、サファイア基板や SiC 基板上に薄膜化したものが用いられてきている。

10

【0003】

Si 基板は、サファイア基板や SiC に比べて大口径であり、はるかに安価なものが安定に市場に供給されている。しかしながら、 Si 基板への化合物半導体膜の形成は、技術的には難しいとされる。更に、 TAT の問題から Si 上に直接 GaN などを形成することが好ましいが、 Si 上に直接、良質の GaN や $AlGaN$ 、 $InGaN$ などを形成することは、従来技術では困難な状況であった。

【0004】

【非特許文献1】表面科学 Vol. 20、No. 10 pp680 - 684 (1999)

20

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明は、このような状況に鑑みてなされたもので、その目的とするところは、 Si 基板上に GaN などの化合物半導体膜を直接形成することを可能にし、光デバイス、トランジスタなどの電子デバイスへの応用展開を工業的に図るようにした化合物半導体積層体及びその製造方法並びに半導体デバイスを提供することにある。

【課題を解決するための手段】

【0006】

本発明は、このような目的を達成するためになされたもので、請求項1に記載の発明は、 Si 基板上に、 $In_xGa_yAl_zN$ ($x, y, z: 0$ 以上 1 以下)を直接形成してなる化合物半導体積層体において、前記化合物半導体層と前記 Si 基板の界面に As を含む物質が、島状に存在することを特徴とする。

30

【0007】

また、請求項2に記載の発明は、請求項1に記載の発明において、前記化合物半導体層が、活性層であることを特徴とする。

【0008】

また、請求項3に記載の発明は、請求項1又は2に記載の発明において、前記島状物質は、前記 Si 基板又は前記化合物半導体層の構成元素の一部から成ることを特徴とする。

40

【0009】

また、請求項4に記載の発明は、請求項1、2又は3に記載の発明において、前記島状物質が、前記 Si 基板に対してエピタキシャル成長していないことを特徴とする。

【0010】

また、請求項5に記載の発明は、請求項1乃至4のいずれかに記載の発明において、前記島状物質が、前記 Si 基板及び前記化合物半導体層と結晶配列が異なることを特徴とする。

【0011】

また、請求項6に記載の発明は、請求項1乃至5のいずれかに記載の発明において、前記化合物半導体が、単結晶薄膜であることを特徴とする。

【0012】

50

また、請求項 7 に記載の発明は、請求項 1 乃至 6 のいずれかに記載の発明において、前記活性層の膜厚が、 $0.1\text{ }\mu\text{m}$ 以上、 $5\text{ }\mu\text{m}$ 以下であることを特徴とする。

【0013】

また、請求項 8 に記載の発明は、請求項 7 に記載の発明において、あらゆる位置における化合物半導体層の結晶の質が均一であることを特徴とする。

【0014】

また、請求項 9 に記載の発明は、Si 基板上に化合物半導体を形成する化合物半導体積層体の製造方法において、前記 Si 基板を水素終端させ、次いで、該 Si 基板上に As を先行して照射して、次いで、Si から水素が脱離する前に化合物半導体の構成物質を照射して化合物半導体を形成することを特徴とする。

10

【0015】

また、請求項 10 に記載の発明は、Si 基板上に化合物半導体を形成する化合物半導体積層体の製造方法において、前記 Si 基板を水素終端させ、次いで、該 Si 基板上に直接 As を照射せずに、雰囲気中に As を存在させ、次いで、Si から水素が脱離する前に化合物半導体の構成物質を照射して化合物半導体を形成することを特徴とする。

【0016】

また、請求項 11 に記載の発明は、請求項 9 又は 10 に記載の発明において、前記化合物半導体の構成物質を前記 Si 基板に照射して薄膜を形成した後に、前記 Si 基板の温度を上昇させ、次いで、前記化合物半導体の構成物質を照射することを特徴とする。

【0017】

また、請求項 12 に記載の発明は、請求項 9, 10 又は 11 に記載の発明において、前記 Si 基板が、バルク単結晶基板又は最上層が Si である薄膜基板であることを特徴とする。

20

【0018】

また、請求項 13 に記載の発明は、請求項 1 乃至 8 のいずれかに記載の化合物半導体積層体にオーミック電極が形成されてなることを特徴とする半導体デバイスである。

【0019】

また、請求項 14 に記載の発明は、請求項 13 に記載の発明において、前記半導体デバイスが、電子デバイス、光デバイスのいずれかであることを特徴とする。

【0020】

発明者らが鋭意検討を進めた結果、まず、水素で終端した Si 基板上に As を先行して照射し、次いで、化合物半導体構成物質を前記 Si 基板上に照射することにより、極めて良質の化合物半導体膜を Si 基板上に形成できることを見出した。

30

【0021】

本発明において、極めて良質な GaN などの化合物半導体膜が得られた理由は、先行して照射した As が、化合物半導体膜と Si 基板の界面に存在することに起因すると考えられる。As を先行照射しても、水素で終端した Si 基板との間に化学反応は起きていない。Ga を供給した時に初めて、Si から水素が離脱し、Si と Ga が結合し、膜成長が開始する。As は先行して照射しており、GaN 成膜前に供給はやめているにもかかわらず、得られた化合物半導体膜の深さ方向の元素解析を行うと、化合物半導体と Si の界面に As を含むことが確認できた。さらに、Si 基板に直接 As を照射せずに、雰囲気中に As を存在させるだけでも、同様に化合物半導体と Si の界面に As を含むことを確認できた。

40

【0022】

得られた Si 基板上の GaN 膜を高分解能超高圧透過電子線回折 (HRTEM; High-resolution transmission electron microscopy) で、解析した結果、GaN 膜と Si 基板の界面に、Si 基板とも、GaN 膜とも周期性の異なる物質が、島状に観察された。その物質は、Si 基板にエピタキシャル成長していないことが確認できた。この物質を電子エネルギー損失スペクトル (EELS: ELECTRON ENERGY LOSS SPECTRUM) EELS 法で解析す

50

ると、Asを含有することが確認できた。Asを含む島状部分は、界面のみに存在する。島状物質が無い部分は、Si基板とGaN膜の界面は、原子レベルでスムーズに結合しており、界面に非晶質や多結晶は見られなかった。また、欠陥もAs先行照射無しのものとは比べると、著しく少ない傾向を示す。これらのことより、島状に存在するAsが、化合物半導体膜とSi基板の界面を良好にしたと考えられる。

【0023】

本発明の化合物半導体活性層は、GaN, AlN, InN, $\text{In}_x\text{Ga}_y\text{Al}_z\text{N}$ ($x, y, z: 0$ 以上、 1 以下), $\text{In}_x\text{Ga}_{1-x}\text{N}$ (0 以上、 0.3 以下) 等が好ましい例である。

【0024】

本発明の化合物半導体膜の厚さは、特に制限は無いが、通常、 $0.1\text{ }\mu\text{m}$ 以上、 $5\text{ }\mu\text{m}$ 以下であり、好ましくは、 $0.2\text{ }\mu\text{m}$ 以上、 $4\text{ }\mu\text{m}$ 以下であり、さらに好ましくは、 $0.3\text{ }\mu\text{m}$ 以上、 $3\text{ }\mu\text{m}$ 以下であり、最も好ましくは $0.35\text{ }\mu\text{m} \sim 1.5\text{ }\mu\text{m}$ である。基板材料は、Siのバルク単結晶基板又は最上層がSiである薄膜基板であり、(111)は好ましい面方位である。

【0025】

Si単結晶層は水素で終端されていることが必要である。水素で終端する方法に、特に制限は無いが、非特許文献1などに示されているように、通常は、水素終端処理は、フッ化アンモニウム水溶液やフッ化水素水溶液に洗浄したSi基板を浸漬することにより、行なうのが一般的である。

【0026】

Asを含む物質は、Siと $\text{In}_x\text{Ga}_y\text{Al}_z\text{N}$ ($x, y, z: 0$ 以上、 1 以下)の界面のみに島状に存在しており、Siと $\text{In}_x\text{Ga}_y\text{Al}_z\text{N}$ ($x, y, z: 0$ 以上、 1 以下)の界面に第3層がある3層構造ではない。Asを含む物質は、一定の大きさではない。その大きさは、膜厚方向では、通常 2 nm 以下であり、 1 nm 未満のものが多い。また界面に平行な方向では、通常 100 nm 以下であり、 $5 \sim 30\text{ nm}$ 程度のものが多い。島と島の間隔も、一定ではない。通常 100 nm 以下であり、 $5 \sim 30\text{ nm}$ 程度の物が多い。

【0027】

当該発明のAsを含む島状物質は、量子ドットと比べると、基板と結晶配列が異なり、エピタキシャル成長していない点異なる。

【0028】

化合物半導体単結晶膜とは、Si基板の面方位と、化合物半導体膜の面方位が、基板に平行、垂直方向いずれも同じである状況をいう。通常、高分解能X線回折法や、高分解能透過電子線回折法(HRTEM; High-resolution transmission electron microscopy)で単結晶膜であることの確認が出来る。

【0029】

化合物半導体とSiの界面にAsが存在することの確認は、二次イオン質量分析(SIMS)で確認が可能である。SIMSにおいて界面の位置は、化合物半導体膜の構成元素の強度が $1/2$ になる点、またはSiの強度が $1/2$ になる点、あるいはこれらの2点の中点とする場合や、界面に多く存在することが明らかである元素(通常、MBEや蒸着で形成した化合物半導体と基板との界面には、CやOが多く含まれる)の強度が最大となる点と定義することが一般的である。本願発明の構造を解析した場合、通常は、前述の一般的な定義の界面のいずれかの近傍にAsの極大値が観察されるが、測定条件によっては、前述の定義の界面からAsの極大値がシフトして現れるケースもある。この場合も活性層にAsが存在すると判断することができる。

【0030】

界面におけるAsの有無の判定は、界面におけるAsの強度が化合物半導体膜中におけるAsの強度より高い場合は、界面にAsが存在すると判断できる。界面におけるAsの強度が、化合物半導体膜中におけるAsの強度よりも高いことの判定は、数値的には、例

10

20

30

40

50

例えば、界面のAsの強度が、界面付近の化合物半導体膜中のAsの平均強度に、統計変動によるバラツキの標準偏差 σ の2倍を加えた値よりも高いことで判定できる。しかし、実際には、 σ の2倍を加えた値よりも小さい場合でも、SIMSデータをグラフ化して目視により判断し、Asが活性層より高いと判断されれば、界面にAsが存在すると判断できる。平均強度は、化合物半導体中のAsのプロファイルが大きく変化せずほぼ一定となっている領域で求める。

【0031】

なお、ノイズなどで強度が高くなることもあるので、このようなノイズは排除する必要があるが、このようなノイズの場合は1点のみで高くなる確率が高いことから、例えば、1点または2点のみで強度が高くなるような場合は、ノイズと判断できる。

10

【0032】

SIMSの装置、及び測定条件は、例えば、ATOMIKA社製SIMS4100、1次イオン種はCs⁺、加速エネルギー2keV、1次イオン電流8nA、1次イオンビーム入射角度60deg（垂直が0）、スキャン幅は200 μ m、検出イオン種は、Asと、化合物半導体を構成する元素のイオン、基板を構成する元素のイオン、またはそれらのクラスタイオンや1次イオンとのクラスタイオンであり、例えば、化合物半導体膜がGaNで基板がSiである場合は、¹²C⁺、¹³³Cs¹⁴N⁺、¹³³Cs¹⁶O⁺、¹³³Cs²⁸Si⁺、¹³³Cs⁶⁹Ga⁺、¹³³Cs⁷⁵As⁺などである。

【0033】

また、資料を薄片化し、高分解能透過電子線回折法（HRTEM；High-resolution transmission electron microscopy）観察を行なうことにより、Asを含む島状物質が、Siとも化合物半導体とも結晶配列が異なり、エピタキシャル成長していないことが確認できる。また、電子エネルギー損失スペクトル（EELS：ELECTRON ENERGY LOSS SPECTRUM）EELS法で解析することにより、Asを含む島状化合物が、界面のみに存在することが確認できる。

20

【0034】

Asの先行照射時間（Asのみを照射する時間）は、上限はないが、通常、0.5秒以上、60秒以下が良く用いられる。Asを照射する前に、水素でターミネートした基板を高温で処理して、水素を除去し、クリーンなSi再配列表面を得て、その上に、化合物半導体を形成することが、一般的に行なわれているが、本発明においては、ターミネートされた水素が、脱離する前に、As照射、及び、初期成長または本成長を開始することがポイントである。As先行照射後、通常は、48時間以内にGaNの形成を行うが、一時間以内に行うことが多い。照射量は、イオンゲージでフラックスを測定した場合、 $10^{-4} \sim 10^{-9}$ Torrが通常である。

30

【0035】

また、As先行照射は、直接Si基板に照射しない場合でも効果を発揮する。この場合には、雰囲気中存在するAsがSi基板とAsを含まない化合物半導体基板の界面に取り込まれる。雰囲気中存在するAsはイオンゲージで測定した場合、通常 1×10^{-10} mbarより多く、好ましくは 1×10^{-9} mbarより多く、さらに好ましくは、 3×10^{-9} mbarより多い条件が良い。

40

【0036】

本願発明を達成するのに最も適した成膜法は、分子線エピタキシー法（MBE）であるが、通常の蒸着や、アトミックレイヤーエピタキシー法などでも可能であり、特に制限は無い。化合物半導体膜の成長は、上述したAs照射温度で、1段階成長をしても良いし、基板温度を上げて2段階成長しても良い。また、オーミック電極は、Au/Pt/Tiなどの公知の多層電極でも良いし、単層の金属でも良い。

【発明の効果】

【0037】

本発明によれば、Si基板上に、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{N}$ （ x, y, z ：0以上1以下）で

50

ある活性層を直接形成してなる化合物半導体積層体において、活性層とSi基板の単結晶層の界面にAsを含む島状物質が存在するので、Si基板上にGaN膜を直接形成することを可能にし、光デバイス、トランジスタなどの電子デバイスへの応用展開を工業的に可能とした。

【発明を実施するための最良の形態】

【0038】

以下、図面を参照して本発明の実施例について説明する。

図1は、本発明の化合物半導体積層体の断面構造模式図で、図中符号1はSi基板、2は $\text{In}_x\text{Ga}_y\text{Al}_z\text{N}$ ($x, y, z: 0$ 以上 1 以下)膜(化合物半導体層)を示している。本発明の化合物半導体積層体は、Si基板1上に、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{N}$ ($x, y, z: 0$ 以上、 1 以下)2が直接形成されている。この化合物半導体層2とSi基板1の単結晶層の界面にAsを含む物質が島状に存在している。

10

【0039】

化合物半導体は、化合物半導体は、 $\text{In}_x\text{Ga}_y\text{Al}_z\text{N}$ ($x, y, z: 0$ 以上、 1 以下)であることが望ましい。また、 $\text{In}_x\text{Ga}_{1-x}\text{N}$ (0 以上、 0.3 以下)であることが望ましい。また、化合物半導体は、単結晶薄膜であることが望ましい。

【0040】

また、Si基板1は、バルク単結晶基板又は最上層がSiである薄膜基板であることが望ましい。また、Si基板1の(111)に等価な面が、このSi基板1の表面と平行であることが望ましい。さらに、活性層の膜厚が、 $0.1\mu\text{m}$ 以上、 $5\mu\text{m}$ 以下であることが望ましい。

20

【0041】

[実施例1]

図2は、本発明の化合物半導体積層体の実施例1に係る製造方法を説明するための工程フロー図である。まず、直径4インチの(111)Si基板を洗浄後、1wt%のフッ化水素酸で処理して水素終端させた。次いで、分子線エピタキシー(MBE)装置にSi基板1を導入した。Si基板を成長室に導入する前に、Asを10秒成長室に供給した(ステップS21)。Asは、イオンゲージで測定したフラックスで 10^{-5}Torr 台とした。続いて、成長室に前記Si基板を導入した(ステップS22)。

30

【0042】

次いで、基板温度を 200°C まで昇温した後に(ステップS23)、Gaを4秒、GaAs換算で、1nmの厚さとなる量を照射した(ステップS24)。Gaを照射する寸前のAsの圧力は、測定したところ $8.5 \times 10^{-9}\text{mbar}$ であった。次いで、基板温度を 420°C まで昇温し(ステップS25)、GaとNを50nmとなる厚さ分だけ同時に照射した(ステップS26)。

【0043】

次いで、基板温度を 720°C まで上げた後に(ステップS27)、Ga, Nを供給し(ステップS28)、トータルで $0.35\mu\text{m}$ のGaN膜2を形成した(ステップS29)。このGaN膜2を高分解のX線回折(HR XRD)、高分解の透過電子線回折(HR TEM)、高分解能SIMS(SIMS)、電子エネルギー損失スペクトル(EELS)法で評価した。

40

【0044】

HR XRDでGaNの(001)面が、基板に平行になっており、結晶性が良く工業的に用いることが可能なGaN膜が形成できていることが確認できた。EELSより、Si基板1の界面とGaN膜2の間に、Asを含む物質が、島状に存在することが確認できた。また、HR TEMで、Asを含む島状物質が、SiともGaNとも結晶配列が異なることが確認できた。また、GaNが単結晶膜であることが確認できた。また、SIMSの結果からも、Si基板1とGaN膜2の界面にAsが検出された。

【0045】

[比較例1]

50

図2の工程フローで、ステップ21のみを省いて、実施例1と同じ実験を行なった。すなわち、まず、直径4インチの(111)Si基板を洗浄後、1wt%のフッ化水素酸で処理して水素終端させた。次いで、分子線エピタキシー(MBE)装置にSi基板1を導入した。

【0046】

次いで、基板温度を200℃まで昇温した後に、Gaを4秒、GaAs換算で、1nmの厚さとなる量を照射した。次いで、基板温度を420℃まで昇温し、GaとNを50nmとなる厚さ分だけ同時に照射して、次いで、基板温度を720℃まで上げた後に、Ga, Nを供給し、トータルで0.35μmのGaN膜2を形成した。

【0047】

このGaN膜2を高分解のX線回折(HR XRD)、高分解能SIMS(SIMS)で評価した。HR XRDでGaNのピークは検出できなかった。また、SIMSの結果から、Si基板1とGaN膜2の界面にAsは検出されなかった。

【0048】

[実施例2]

図3は、本発明の化合物半導体積層体の実施例2に係る製造方法を説明するための工程フロー図である。まず、直径4インチの(111)Si基板を洗浄後、1wt%のフッ化水素酸で処理して水素終端させた。次いで、分子線エピタキシー(MBE)装置にSi基板1を導入した。Si基板を成長室に導入する前に、Asを10秒成長室に供給した(ステップS31)。Asは、イオンゲージで測定したフラックスで 10^{-5} Torr台とした。続いて、成長室に前記Si基板を導入した(ステップS32)。

【0049】

次いで、基板温度を200℃まで昇温した後に(ステップS33)、Gaを4秒、GaAs換算で、1nmの厚さとなる量を照射した(ステップS34)。Gaを照射する寸前のAsの圧力は、測定したところ 1.7×10^{-8} mbarであった。次いで、基板温度を420℃まで昇温し(ステップS35)、Ga、InとNを50nmとなる厚さ分だけ同時に照射した(ステップS36)。

【0050】

次いで、基板温度を585℃まで上げた後に(ステップS37)、Ga, In, Nを供給し(ステップS38)、トータルで0.35μmのInGaN膜2を形成した(ステップS39)。このInGaN膜2を高分解のX線回折(HR XRD)、高分解の透過電子線回折(HR TEM)、高分解能SIMS(SIMS)で評価した。

【0051】

HR XRDでInGaNの(001)面が、基板に平行になっており、結晶性が良く工業的に用いることが可能なInGaN膜が形成できていることが確認できた。ベガード側に従うとしてIn組成を求めるとInの組成は、0.3であった。

【0052】

EELSより、Si基板1の界面とInGaN膜2の間に、Asを含む物質が、島状に存在することが確認できた。また、HR TEMで、Asを含む島状物質が、SiともInGaNとも結晶配列が異なることが確認できた。また、InGaNが単結晶膜であることが確認できた。また、SIMSの結果からも、Si基板1とInGaN膜2の界面にAsが検出された。

【0053】

[比較例2]

図3の工程フローで、ステップ31のみを省いて、実施例2と同じ実験を行なった。すなわち、まず、直径4インチの(111)Si基板を洗浄後、1wt%のフッ化水素酸で処理して水素終端させた。次いで、分子線エピタキシー(MBE)装置にSi基板1を導入した。

【0054】

次いで、基板温度を200℃まで昇温した後に、Gaを4秒、GaAs換算で、1nm

10

20

30

40

50

の厚さとなる量を照射した。次いで、基板温度を420℃まで升温し、Ga、InとNを50nmとなる厚さ分だけ同時に照射して、次いで、基板温度を585℃まで上げた後に、Ga、In、Nを供給し、トータルで0.35μmのInGa_xN膜2を形成した。このInGa_xN膜2を高分解のX線回折(HR_{XRD})、高分解能SIMS(SIMS)で評価した。HR_{XRD}でInGa_xNのピークは検出できなかった。また、SIMSの結果から、Si基板1とInGa_xN膜2の界面にAsは検出されなかった。

【産業上の利用可能性】

【0055】

本発明は、化合物半導体積層体及びその製造方法並びに半導体デバイスに関するもので、Si基板上に、In_xGa_yAl_zN(x, y, z: 0以上、1以下)である活性層を直接形成してなる化合物半導体積層体において、活性層とSi基板の単結晶層の界面にAs含有物質が島状に存在するので、Si基板上にGaN膜を直接形成することを可能にし、光デバイス、トランジスタなどの電子デバイスへの応用展開を工業的に可能とした。

10

【図面の簡単な説明】

【0056】

【図1】本発明の化合物半導体積層体の断面構造模式図である。

【図2】本発明の化合物半導体積層体の実施例1に係る製造方法を説明するための工程フロー図である。

【図3】本発明の化合物半導体積層体の実施例2に係る製造方法を説明するための工程フロー図である。

20

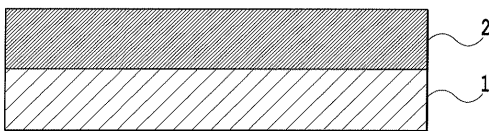
【符号の説明】

【0057】

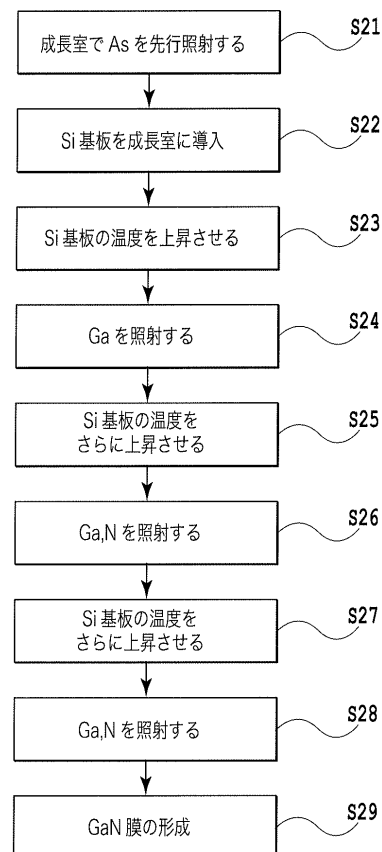
1 Si基板

2 In_xGa_yAl_zN(x, y, z: 0以上、1以下)膜(化合物半導体層)

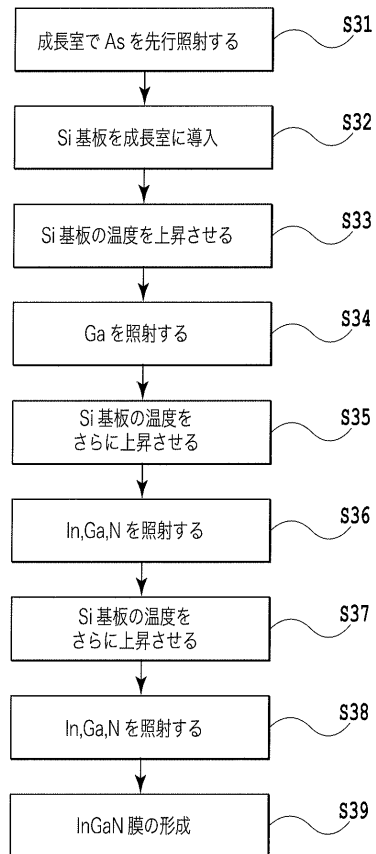
【図1】



【図2】



【 図 3 】



フロントページの続き

F ターム(参考) 5F045 AA05 AA15 AB09 AB14 AB17 AB18 AC15 AD08 AD11 AE03
AE05 AE07 AE09 AE11 AF03 BB08 CA09
5F103 AA04 DD01 GG01 HH03 PP20 RR06 RR08