[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
G11B 19/02
G11B 20/10

[12] 发明专利申请公开说明书

[21] 申请号 03149062.X

[43] 公开日 2004 年 4 月 7 日

[11] 公开号 CN 1487517A

[22] 申请日 1994.7.6 [21] 申请号 03149062.X
分案原申请号 94193309.1
[30] 优先权
[32] 1993. 7. 8 [33] US [31] 08/089,228
[71] 申请人 麦克斯特公司
地址 美国加利福尼亚州
[72] 发明人 柯特·布鲁纳 拉里·胡塞尔
杰夫·雷 罗伯特·梅茨

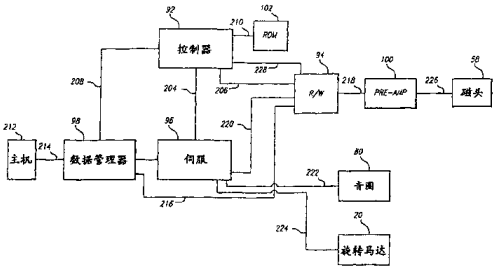
[74] 专利代理机构 北京市柳沈律师事务所
代理人 邵亚丽 马 莹

权利要求书 1 页 说明书 20 页 附图 14 页

[54] 发明名称 磁盘机

[57] 摘要

提供了能够满足 II 型 PCMCIA 规程并能够利用 3.3V 电源有效地工作的便携式磁盘机的电子结构。本发明的一种磁盘机包括：控制磁盘机各种操作的数字信号处理器，其中所述数字信号处理器包括分开的第一和第二内部总线，所述第一内部总线用来传送指令，所述第二内部总线用来传送数据，和所述数字信号处理器在接收数据的同时并行地执行取数、译码、读出和执行例行程序。



ISSN1008-4274

1. 一种磁盘机，包括：

控制磁盘机各种操作的数字信号处理器，其中所述数字信号处理器包括分开的第一和第二内部总线，所述第一内部总线用来传送指令，所述第二内部总线用来传送数据，和所述数字信号处理器在接收数据的同时并行地执行取数、译码、读出和执行例行程序。

2. 如权利要求 1 所述的磁盘机，其中，所述操作包括读和写操作。

3. 如权利要求 1 所述的磁盘机，其中，所述操作包括伺服操作。

4. 如权利要求 1 所述的磁盘机，其中，所述操作包括旋转马达操作。

5. 如权利要求 1 所述的磁盘机，其中，所述操作包括音圈马达操作。

6. 如权利要求 1 所述的磁盘机，其中，所述操作包括读、写、伺服、旋转马达和音圈马达操作。

7. 如权利要求 1 所述的磁盘机，其中，所述第一和第二内部总线并不与数字信号处理器外部的电路直接通信。

8. 如权利要求 1 所述的磁盘机，其中，所述数字信号处理器不含模一数转换器。

9. 如权利要求 1 所述的磁盘机，其中，所述数字信号处理器是精简指令集(RISC)微处理器。

10. 如权利要求 1 所述的磁盘机，其中，所述磁盘机是便携式存储器插卡。

磁盘机

本申请是申请号为94193309.1、申请日为1994年7月6日、发明名称为“硬磁盘机的系统结构”的发明专利申请的分案申请。

技术领域

本发明涉及硬磁盘机的电子结构及相应的磁盘机。

背景技术

大多数计算机系统包括海量存储器存储设备，例如硬磁盘机。硬磁盘机单元包括能够存储大量二进制信息的磁盘。磁盘一般与被通常称为旋转马达的电子马达旋转的毂盘(hub)连接。磁盘机单元还有磁化和感测磁盘的磁场的磁头。磁头一般位于悬臂式致动器臂的末端，悬臂式致动器臂能够围绕固定在磁盘机基板上的轴承组件(bearing assembly)旋转。致动器臂具有与固定在基板上的磁铁相配合的线圈。给线圈提供电流就在臂上产生力矩，使磁头相对磁盘运动。通常将线圈和磁铁称为音圈马达或VCM。一般磁盘机单元的致动器臂、马达以及其它部件都是相当小和相当易损坏的，因此当受到过量的外部冲击载荷(shock loads)或震动时就会损坏。为此，通常利用螺钉或其它紧固装置将硬磁盘机坚固地安装到计算机系统的机体上(housing)。

硬盘机包含对用户极端重要的程序和其它信息。有时需要将这样的信息传送给不同的计算机系统。从硬盘传送程序通常需要将信息装入到软盘或者通过电话线传送这样的信息。这种方法很费时，特别是如果程序很长或者有大量的数据的话。已经开发出了能够插入到计算机的插槽中的便携式硬磁盘机。为了减少对磁盘机单元的可能的部件损坏数量，将机体和磁盘组件(disk assembly)设计得非常坚固。这些坚固的组件一般很笨重，一般来说不便于携带和存放。

“个人计算机存储器插卡国际协会(PCMCIA)”最近已公布了能够插入到计算机内的插槽中的便携存储器插卡的规程。PCMCIA标准包括I型格式、II型格式和III型格式，每种格式的区别在于插卡的厚度不同。只通过插入附

加插卡就能够给计算机增加存储器。类似地，通过用手推入的方式能够给系统增加调制解调器(modem)或传真(FAX)插卡。各个插卡的标准化格式使用户能够不管计算机系统的类型和构造而将一台计算机的存储器插卡插入到另一台计算机中。

标准化的PCMCIA插卡的大小约为信用卡一般大，包括与计算机中的相应连接器配对的连接器。卡的较小的体积提供了易于携带和存放的电子组件。非常需要符合PCMCIA格式的硬磁盘机单元，以便能够容易地携带硬磁盘机并将其插入到计算机的已有插槽中。这种硬盘卡(hard disk card)必须坚固到能够承受可能施加到磁盘机单元的大的冲击载荷，例如卡掉落到硬的表面上。这种卡的存在还将使用户能够按照与现今使用软盘的方式相同的方式来积聚存储器。

硬磁盘机单元包含若干控制磁盘机的操作的集成电路。这些电路一般包括与致动器臂组件的换能器连接的读/写通道。该读/写通道被连接到与主机连接的接口控制器。该接口控制器与随机存取存储器连接用作存储磁盘和主机之间传送的数据的缓冲器。

磁盘机还包含给音圈提供电流来将磁头保持在磁迹的中心(伺服例行程序)和将磁头从磁迹移动到磁迹(搜索例行程序)的电路。此外，磁盘机一般包含换向(commutate)马达和确保马达和磁盘匀速旋转的电路。

上述电路的操作一般由基于微处理器的控制器进行控制。普通磁盘机还包含作为控制器与其它电路的接口的单独电路。这一芯片通常称为粘结逻辑(glue logic)。授权给Squires等人的美国专利第4979056号揭示了具有对接口控制器、读/写通道、致动器和旋转马达电路的操作进行控制的基于微处理器的控制器的硬盘体系结构。Squires的系统采用在磁迹的相同扇区中将伺服信息作为数据进行存储的嵌入伺服格式。在每一扇区期间，处理器为磁盘机的音圈和旋转马达电路服务。该处理器采用使旋转马达和音圈连同主机和磁盘之间的数据传送一道地被服务的层级。尽管Squires型的系统提供了基于控制器的系统来有效地在磁盘和主机之间传送数据，但这种系统一般要求必须将大量电子元件安装到印制电路板上。

授权给Morehouse等人的美国专利4933785和授权给Stefansky等人的美国专利5025335揭示了通常称为HDA的普通硬磁盘机具有安装到磁盘机机体上的印制电路板。该HDA通常被密封，它包括组件(assembly)磁盘、致动器

臂和旋转马达。该 HDA 还可以包括与磁盘机的磁头连接的前置放大器。其余电子元件(接口控制器、读/写通道、致动器电路等)在外部的印制电路板上。该电路板的长和宽和 HDA 的长和宽一样。因此，整个组件的厚度由 HDA 的厚度、印制电路板的厚度和电子元件的高度来确定。

1992 年 11 月 13 日申请的、转让给本发明相同的受让人的、申请号为 07/975008 的美国专利申请揭示了包含 1.8 英寸直径的磁盘和满足 III 型 PCMCIA 规程要求的硬磁盘机。与 Morehouse 和 Stefansky 的专利相同，该专利申请包含长宽和 HDA 的长宽一样的印制电路板。已经发现使用这样的电路板结构将不会提供满足 II 型的 PCMCIA 规程的磁盘机。有必要提供满足 II 型 PCMCIA 规程的硬磁盘机组件。

满足 PCMCIA 规程的便携磁盘机可在袖珍便携式计算机中应用。某些便携式计算机被设计为根据 3.3V 的电源进行工作。普通计算机的电子电路用 5.0V 电源来工作。已经发现对只用 3.3V 电源供电的非易失性存储器进行存取将花费较长的时间。较长的存取时间降低了使用该存储器的任何处理器的性能。因此需要能够利用 3.3V 电源进行工作、但不降低磁盘机的性能的硬磁盘机的电子体系结构。

发明内容

本发明是能够完全包括在满足II型PCMCIA规程的硬磁盘机内的电子结构。磁盘机包括旋转磁盘的低外廓形旋转马达(low profile pin motor)。该旋转马达的旋转由伺服芯片内的旋转马达电路控制。磁盘相对于致动器臂组件旋转，其具有存储和检索磁盘信息的换能器。致动器臂被音圈旋转，音圈受伺服芯片内的致动器电路控制。

磁盘机具有机体和使磁盘机能插入到主机中的连接器。换能器利用数据管理器芯片与磁盘和主机之间传送信息的读/写芯片连接。数据管理器、读/写芯片和伺服芯片都由控制器芯片进行控制。磁盘机的全部电子元件都安装在一块印制电路板上。该电路板的长度约是机体长度的三分之一，位于磁盘和连接器之间。电路板长度的减小使电路板能够放置在与磁盘相同的同一平面内，因此没有增加整个组件的厚度。小型组件提供了满足II型PCMCIA厚度要求的硬磁盘机。

控制器芯片包含核心处理器和控制磁盘机的操作的状态机。该核心处理

器是普通被称为精简指令集芯片(“RISC”)的一种产品，精简指令集芯片具有双总线结构，使处理器能够并行地执行取数(fetching)、译码、读出和执行例行程序。对于给定的功能，本发明的处理器所需的存储器取数比在已有技术的硬磁盘机中使用的处理器所需的存储器取数要少。存储器取数的减少使整个系统可用于包含3.3V电源的系统。

因此，本发明的目的是提供满足II型PCMCIA规程的硬磁盘机。

本发明的另一个目的是提供减小了硬磁盘机组件的印制电路板尺寸的电子结构。

本发明的再一个目的是提供能够利用3.3V电源工作的硬磁盘机的电子结构。

按照本发明，提供了一种磁盘机，该磁盘机包括：控制磁盘机各种操作的数字信号处理器，其中所述数字信号处理器包括分开的第一和第二内部总线，所述第一内部总线用来传送指令，所述第二内部总线用来传送数据，和所述数字信号处理器在接收数据的同时并行地执行取数、译码、读出和执行例行程序。

附图说明

在阅读以下详细的说明和附图之后，本领域的普通技术人员将更加明白本发明的目的和优点。

图1是本发明硬磁盘机的透视图；

图2是硬磁盘机的顶部剖视图；

图3是硬磁盘机机体的底视图；

图4和图4A是致动器臂组件的剖视图；

图5是表示硬磁盘机的印制电路板和硬磁盘机的连接器的剖视图；

图6是旋转马达的剖视图；

图7是印制电路板的底视图；

图8是磁盘机系统结构的示意图；

图9是系统的数据管理器芯片的示意图；

图10是系统的伺服芯片的示意图；

图11是磁盘扇区的表示；

图12是系统的控制器芯片的示意图；

图 13 是系统的 R/W 芯片的示意图；

图 14A-G 是磁盘机的操作的流程图。

具体实施方式

参看附图特别是对照标号，图 1 表示本发明的硬磁盘机 10。该磁盘机 10 被形成为能插入到主机(未示出)的插卡(card)。部件 10 包括机体(housing)12 和连接器 14。在最佳实施例中，机体具有 85.6×54.0×5.0 毫米的尺寸。该尺寸符合“个人计算机存储器插卡国际协会”(PCMCIA)对于 II 型电子插卡所颁布的规程。PCMCIA 是颁布标准电子插卡的尺寸和其它要求的规程的协会。符合 PCMCIA 规程的每台计算机都将包括能够接纳标准化插卡的插槽。根据这种标准，就能够容易地将一台计算机的电子插卡插入到另一台计算机，不必考虑系统的型号或构造。写信给位于 1030 G East Duane Avenue, Sunnyvale, California 94086 的“个人计算机存储器插卡国际协会”就可以得到 PCMCIA 标准的副本。

PCMCIA 标准包括厚度各不相同的三种插卡。I 型插卡约 3.3 毫米厚，II 型插卡约 5.0 毫米厚，III 型插卡约 10.5 毫米厚。计算机具有多个相邻插槽，它们的宽度足以接纳 II 型插卡。I 型和 II 型插卡占用一个插槽，而 III 型插卡占用两个插槽。每一计算机插槽包含 68 根插针连接器(pin connector)。通常安装在母板以便提供与计算机系统互连。PCMCIA 标准原来是为包含内部调制解调器和传真插卡板的存储器和/或逻辑插卡而建立的。本发明提供能够符合 PCMCIA II 型插卡标准的硬磁盘机单元。

在最佳实施例中，插卡组合件(card assembly)10 的连接器 14 具有能够与位于计算机内的 68 个插针连接器配合的 68 根插针。连接器 14 一般由具有多个与位于计算机连接器内的插针(未示出)配合的插座 16 的绝缘材料制成。该连接器具有分配给电源、地和数据的一些插针(pins)。根据 PCMCIA 规程的要求，指定给地的插座比指定给电源的插座大，指定给电源的插座比指定给数据的插座大。这样的结构使得插卡可以插入到“正在工作”(“live”)的系统，不会在插卡内产生电压尖峰或电源波动。

现在参看图 2-7，硬磁盘机包含被旋转马达 20 旋转的磁盘 18。磁盘 18 通常由公知技术可知采用覆盖磁层的金属、玻璃、陶瓷或合成基底(composite substracts)制成。如图 6 所示，旋转马达 20 包括通过一对锥形轴承 26 与主轴

磁铁 24 连接的毂盘(hub)22。在毂盘 22 内的是定子 28 和与固定在毂盘 22 的内表面上的磁铁 32 相配合的若干绕组 30。给绕组 30 提供电流就产生了穿过磁铁 32 的磁通量以引起毂盘 22 和磁盘 18 旋转。毂盘 22 具有一对锥形内表面 34 沿与锥形轴承(conical bearings)26 相吻合的锥面 36 滑动。在锥形的毂盘表面 36 和轴承 26 之间是使两个部件 22 和 26 之间相对无摩擦旋转的润滑油薄层。在锥形轴承 26 之间为轴承润滑剂提供了储存器的控间 38。轴承润滑剂最好是被主轴磁铁 24 的磁通量保持在毂盘 22 和轴承 26 之间的铁磁流体润滑油。锥形轴承 26 提供了低外廓形旋转马达 20，它能够承受可能会施加到手持计算机和/或磁盘机的冲击强度。

磁盘 18 被磁盘夹持件(clump)42 固定到毂盘肩 40。磁盘夹持件 42 最好用被超声地熔解到马达 20 的热塑材料制成。热塑塑料塑变到位于毂盘 22 的多个槽(grooves)44 中去。槽 44 中的塑料防止磁盘 18 沿 Z 轴方向的运动。夹持件 42 的一部分还塑变(flows)到磁盘 18 的内直径和毂盘 22 之间的空间中去，以便防止磁盘 18 的侧向运动。

固定的主轴 24 被一对盖子 45 和 46 紧握。底盖 45 利用一层粘合剂 50 固定在基板 48 上。在最佳实施例中，该粘合剂是“Minnesota 制造和 Minning 公司(“3M”)”销售的材料牌号为 AF46。薄膜(film)50 还用来将下锥形轴承 26 固定在盖子 45 上。上盖 46 装在固定主轴 24 上。在最佳实施例中，盖子 46 和外罩 52 由粘弹性(viscoelastic)薄膜材料 54 粘合在一起被粘贴在外罩 52 上。粘弹性材料 54 补偿马达 20 的高度和基板和外罩 52 之间的空间之间的公差。粘滞弹性体 54 还减弱了作用于马达 20 的冲击和震动荷载。

如图 2 所示，磁盘 18 相对于具有一对通常称为磁头的换能器 58 的致动器臂组件 56 旋转。换能器 58 包含一线圈，其能够磁化和感测磁盘 18 每一相应相邻表面的磁场(未示出)。每一磁头 58 由与致动器臂 62 连接的柔性杆 60 支撑。在最佳实施例中，每一柔性杆 60 由一块或多块被相当有弹性的绝缘材料(未示出)分隔开的导电片(未示出)构成。这些金属片可以为传送给换能器 58 的信号提供导电通路。磁头 58 各包含与由磁盘 18 的旋转产生的气流相配合的滑块(未示出)，以便在磁盘的表面和换能器之间形成空气轴承。空气轴承将磁头 58 抬离磁盘 18 的表面。柔性杆的柔韧性足以使空气轴承能够使磁头离开磁盘表面和消除磁盘 18 和马达 20 轴的振摆。磁头 58 可以进行水平或垂直记录。

柔性杆 60 利用粘合剂被插入到致动器臂 62 的槽中。在最佳实施例中，可以用点火剂、热或 UV 光源来对粘合剂进行固化。致动器臂 62 最好用既轻又坚固的碳化硅来制成。致动器臂 62 围绕轴承组件 66 旋转。如图 4 所示，轴承组件 66 包括从基板 48 伸出的轴承块 68。参看图 2，致动器臂 62 具有伸入到块 68 中的 V 形槽 72 的三角形的滚动轴承 70。滚动轴承 70 被 C 形弹簧夹挤压到与块 68 接触。滚动轴承 70 的顶点与槽 72 的顶点接合，以便当致动器臂 62 相对于轴承组件 66 旋转时轴承相对于块 68 滚动。本发明的滚动轴承提供了产生相当小的摩擦并能够承受通常作用于手持磁盘机的冲击荷载的低外廓形轴承组件。

在致动器臂 62 的末端是位于一对固定线圈 78 之间的磁铁 76。磁铁具有北(N)和南(S)极，因此当电流沿一个方向流过线圈时，北极受到垂直于线圈的力的作用，而当电流沿相反方向流动时，南极感受到同一方向的力。通常称为音圈马达或 VCM 80 的磁铁和线圈旋转致动器臂 62 并使磁头 58 相对于磁盘 18 运动。如图 4 所示，线圈 78 安装在用铁氧体材料制成的 C 形屏蔽板 82 上，该 C 形屏蔽板 82 为磁通量提供了返回路径并将该磁通量保持在音圈 80 的区域内。

如图 2 和 5 所示，连接器 14 位于机体 12 的一端并被在基板 48 和外罩 52 上的锯齿状表面 84 紧握。锯齿状表面 84 防止连接器 14 沿任何方向相对于机体 12 移动。该连接器插座 16 各具有被焊接到在印制电路板 90(PCB)上的导电表面垫片(pads)的尾部 86。如图 5 所示，印制电路板 90 被基板 48 支撑，包含了运行磁盘机组件 10 所需的全部电子元件。

如图 7 所示，安装在印制电路板 90 上的是控制器芯片 92、读/写通道芯片 94 和伺服芯片 96。每一芯片被封装在利用公知的普通技术焊接到电路板 90 上的集成电路封壳内。如图 2 所示，电路板 90 的另一面安装了数据管理器芯片、前置放大器芯片 100 和只读存储器(ROM)芯片 102。电路板 90 还包含了例如电阻 104 和电容 106 这样的无源元件，以便构成磁盘机组件完整的电子系统。电路板 90 位于磁盘 18 和连接器 14 之间。如图 5 所示，印制电路板 90 位于基本上与磁盘 18 平行的平面上。使电路板 90 基本上与磁盘 18“在同一平面内”减小了磁盘机动组件的整个厚度。

如图 2 所示，印制电路板(printed circuit board)90 通过软性印制电路板 108 与致动器的臂组件 56 连接。软性印制电路板(flexible circuit board)108 一般是

用以商标KAPTON销售的聚酰亚胺薄片来构成的，它封装了穿过电路的导电线道。软性印制电路板 108 的一端具有被焊接或被超声焊接到柔性杆(flexbeam)60上的接触片110。如图5所示，电路108的另一端具有接触片110，其被在罩板52上的下压条116压进与印制电路板90接触片相应的可操作的接触点。当罩板52与基板48结合时下压条116给软性印制电路板108的接触片施加压力。下压条116提供了将软性印制电路板108与印制电路板90进行连接/脱开的手段，而不必将这两个部件焊在一起。如图2所示，磁盘机组件还包含将印制电路板90分别与音圈80的线圈78和旋转马达20的绕组30进行连接的软性印制电路118和120。软性印制电路118和120具有被下压条116压进对应于印制电路板90上的接触片的接触点。

如图3和4所示，固定在外罩52上的是被推向基板48上的相应表面124的弹胶体封条(elastomeric seal)122。弹胶体封条122封闭通常称为HDA 126的区域中的磁盘18、旋转马达20和致动器臂组件56。罩板52利用夹子128固定在基板48上。夹子128具有伸到板48和52上的相应的槽中去的若干个弹簧接头130。夹子128可以具有吸收作用于磁盘机组件10的边缘的外部冲击和震动荷载的弹性体封条134。磁盘机组件10通常被装入到主机中，所以该插卡的边缘被计算机机体支撑。因此，作用于计算机的任何冲击或震动荷载一般也通过磁盘机的边缘传送到磁盘机。弹性体封条134减弱这些荷载，防止损坏或中断磁盘机的操作。夹子128提供了不利用螺钉或其它等价的固定装置将基板48附着到外罩52的装置。螺纹紧固件的消除有助于减小组件的整个高度。如图2和3所示，外罩52具有矩形插头136，它插入到基板48中的相应槽138中，以便对齐这两个部件48和52。

基板48具有过滤室140，它包含在HDA 126之外的通气过滤器142中。基板48具有在HDA 126和过滤室140之间提供气体(fluit)流动的槽(slot)142。当HDA 126内的空气压力比磁盘机10外的环境空气压力低时，压力差就使得空气通过从外罩52和基板48的界面注入使其流过夹子128并进入到HDA区域126和基板48。这一HDA区域126与过滤室140有气体流动，过滤室140也与HDA有气体流动。注入的空气从过滤室流入HDA 126。碳氢化合物、酸性气体和空气中的其它杂质被通气过滤器142俘获。通气过滤器还可以有湿度控制元件。

磁盘机组件10还有清除HDA内杂质的再循环过滤器146。再循环过滤

器 146 位于过滤室 147 的中央利用壁 148 与 HDA 隔开。过滤器 146 将上游室 150 与下游室 147 分隔开。磁盘 18 的旋转使空气经过过滤器 146 流入上室 152、流入下室 147，并返回到磁盘 18 的 HDA 区域 126。磁盘机还可以有环境控制组件 180，其由吸收碳氢化合物、酸性气体和水的材料制成。

图 8 表示硬磁盘机组件 10 系统结构的示意图。该系统控制磁盘机的操作。数据通常沿着与磁盘直径同轴的环形磁迹被存储在磁盘 12 上。在最佳实施例中，磁盘的直径是 1.8 英寸。虽然是对 1.8 英寸磁盘进行描述，但应当认识到本发明可应用于其它直径，例如 1.3、2.5、3.5 英寸等的磁盘。对于 1.8 英寸盘而言，系统通常将数据存储在每一磁盘表面的 130 个磁迹中。每一磁迹包含多个伺服扇区。每一扇区能够存储直到 768 字节的数据。整个组件能够存储高达 130 兆字节的数据。

如图 8 所示，系统 10 包括数据管理器芯片 98、控制器芯片 92、伺服芯片 96 和读/写(“R/W”)芯片 94。系统还具有与控制器 92 连接的只读存储器(“ROM”)102，以及与磁头 58 和 R/W 芯片 94 连接的前置放大器电路(“pre-amp”)100。控制器 90 分别通过串行线路 204 和 206 与伺服芯片 96 和 R/W 芯片 94 连接。控制器 92 利用地址/数据总线 208 与数据管理器 98 连接、利用指令总线 210 与 ROM 102 连接。数据管理器 98 利用地址/数据总线 214 与主机 212 连接并利用数据总线 216 与 R/W 芯片 94 连接。R/W 芯片 94 利用线路 218 与前置放大器芯片连接。伺服芯片 96 通过伺服线路 220 与 R/W 芯片 94 连接。伺服芯片 96 还分别通过线路 222 和 224 与音圈 80 和旋转马达 20 连接。前置放大器芯片 100 通过线路 226 与磁头 58 连接。控制器 90 还通过原始数据线 228 与 R/W 芯片 94 连接。串行线路和地址/数据总线包含需要用来在各个芯片之间传送信息的控制信号线路。虽然在本发明书中使用术语“线路”(“line”)，但应当认识到该术语“线路”可以包括多条线路。

如图 9 所示，数据管理器 98 通过主机接口控制器电路 230 与主机 212 连接。接口控制器 230 包含按照主机协议以提供返回信号交换使与主机 212 接口的硬件(return handshake)等。在最佳实施例中，接口控制器 230 遵守 PCMCIA 协议。接口控制器 230 通过数据总线 234 与随机存取存储器(RAM)232 连接。RAM 232 提供了数据缓冲器以存储在主机 212 和磁盘 18 之间传送的数据。在最佳实施例中，RAM 能够存储高达 4.0K 字节的数据。3.5K 字节的存储器通常专门存储在主机和磁盘之间传送的数据。剩余的 0.5K 字节

存储器提供通常专门存储某些预定的磁盘机特性的填充区。当各个磁盘机被组装时，就确定磁盘机单元的各种特征并将其存储在磁盘上。当磁盘机被通电时，控制器执行初始化例行程序。该例行程序的一部分从磁盘检索磁盘机特征并将其存储在 RAM 的填充区中。

RAM 232 的管理由存储器控制器电路 236 进行控制，它通过地址总线 238 向存储器 232 提供地址，通过线路 240 向存储器 232 提供致能(enable)控制信号。存储器控制器电路 236 通过线路 242 从接口控制器电路接收存取请求。控制器电路 236 还通过线路 246 从磁盘控制器电路 244 接收存取请求。磁盘控制器电路 244 在磁盘管理器芯片 98 和 R/W 芯片 94 之间提供接口。磁盘控制器电路 244 通过线路 248 从接口电路 230 接收读/写控制信号，通过读和写选通线路 250 和 252 将读/写控制信号传送给 R/W 芯片 94。接口、存储器和磁盘控制器电路还通过线路 254、256 和 258 与控制器芯片 92 连接。

存储器控制器 236 控制 RAM 232 和接口控制器电路 230 之间、RAM 232 和磁盘控制器电路 244 之间以及控制器芯片 92 和数据管理器芯片 98 之间的数据的存储和检索。RAM 232 和控制器芯片 92 被专用数据总线 208 连接在一起。当控制器芯片 92 想要对 RAM 232 进行存取时，控制器芯片就提供地址和数据管理器芯片选择(DMCS)控制信号。

为了将数据写入磁盘 18，主机 212 首先提供由接口控制器电路 230 接收的写请求，该写请求执行必需的信号交换顺序。接口控制器电路 230 为存储器控制器电路 236 产生存取请求以便将来自主机的逻辑地址和数据存储到存储器缓冲器 232 中。存储器控制器电路 236 然后按照存储器映射方法将数据存储在缓冲器 232 中。接口控制器电路 232 产生传送给控制器芯片 92 的 HOSTINT 中断信号。

在确认 HOSTINT 信号之后，控制器芯片 92 将请求对 RAM 232 进行存取以便读出由主机 212 提供的逻辑地址。控制器芯片 92 将逻辑地址变换为实际磁盘地址。控制器芯片 92 然后就可以启动搜索例行程序来将磁头 58 移到磁盘 18 上的合适的位置。当音圈 80 已将换能器 58 移到所需的磁盘扇区时，控制器芯片 92 就将 Z 扇区信号提供给数据管理器 98。一旦接收到 Z 扇区信号，磁盘控制器电路 244 就向存储器控制器电路 236 提供数据存取请求。存储器控制器电路 236 通过将 RAM 232 的相应内容放到总线 216 上在磁盘 18 上启动一写顺序。

为了读出数据，主机 212 提供由接口控制器电路 230 接收的读请求。被请求的逻辑地址存储在缓冲器 232 中。产生 HOSTINT 信号，并且逻辑地址由控制器芯片 92 进行检索。该控制器芯片 92 将实际(physica)地址变换为磁盘上的实际扇区；然后由此启动搜索例行程序来移动致动器臂。当换能器在合适的磁盘位置之上时，控制器芯片 92 就将 Z 扇区信号提供给数据管理器 98。磁盘控制器电路 244 然后为存储器控制器电路 236 产生启动 RAM 232 的存储器存取请求。数据然后通过磁盘控制器电路 244 从 R/W 芯片 94 传送到缓冲器 232。存储器控制器电路 236 然后通过接口控制器电路 230 将数据从 RAM 232 传送到主机 212。

如图 10 所示，伺服芯片 96 包含分别驱动音圈 80 和旋转马达 20 的音圈控制电路 270 和旋转马达控制电路 272。伺服芯片 96 通过双向 16 位同步串行端口 274 与控制器芯片 92 连接。串行端口 274 通过线路 278 与数－模(Dac)转换器连接。Dac 278 包括旋转马达 Dac 端口 280、音圈 Dac 端口 276 和模－数据(Ad)Dac 端口 284。

音圈端口通过线路 288-292 给音圈控制电路 270 提供三个信号 Vvcmoffset、Vvcmtrack 和 Vcmgain range。这三个信号在加法电路 294 中被求和。Vvcmoffsef 信号为音圈 80 提供偏置电压。Vvcm-track 信号提供第二电压信号，该信号将改变偏置信号以便更准确地控制音圈 80 的驱动信号。Vcm gain range 信号是另一第二信号，它提供更高分辨率的偏置信号，通常在磁盘机的伺服例行程序期间被使用。Vcm 信号的振幅由 8 位的数据流来确定，该 8 位的数据流是由控制器芯片 92 通过双向串行端口 274 提供给音圈端口 280 的。该数据命令由串行端口译码的 7 位地址和一读/写位所伴随。按照该 7 位地址的内容将数据传送到合适的 Dac 端口。

加法电路 294 给偏置磁盘机电路 298 的运算放大器 296 提供信号。磁盘机电路 298 通过引线 VcmP 300 和 VcmN 302 与音圈的线圈 78 连接。音圈控制电路 270 还包括电流检测器 304，其被反馈到运算放大器 296 以便对提供给音圈 80 的电流进行直接电流控制。

旋转马达端口 280 通过路线 306-310 给旋转马达控制电路 272 提供信号 Vspnoffset、Vspntrack 和 Vspn gain rage。这些信号被旋转马达电路接收，该旋转马达电路主要包括和音圈电路 270 一样的部件、加法电路 312、运算放

大器 314、磁盘机电路 316 和电流检测器 318。该加法电路如上所述地求和 Vspn()信号。类似于音圈信号，Vspnoffset 信号提供偏置电压而其它两个信号提供对该偏置电压的调整。磁盘机电路316分别通过线路320-324上的引线A、B 和 C 与旋转马达的绕组连接。磁盘机电路 316 由主轴控制逻辑 326 控制，主轴控制逻辑 326 在接收了控制器芯片 92 通过 Vcomm 线路 328 提供的换向超前信号之后顺序地启动输出线路 A、B 和 C 正确组合的磁盘机。每当提供了换向超前信号 Vcomm，控制逻辑 326 就顺序地启动正确的磁盘机，因此按照线路 A、B 或 C 的正确组合给旋转马达提供了电流。

旋转马达控制电路 272 具有与线路 A、B 和 C 连接以及通过线路 332 与马达的中心抽头(CT)连接的反电动势检测器 330。该检测器 330 将反电动势信号提供给比较器 334，其将该信号与基准信号进行比较。比较器 334 通过线路 336 将 Vphase 信号提供给控制器芯片 92。控制器芯片 92 通过 Vcomm 线路 328 用 Vphase 信号来换向旋转马达 20。在最佳实施例中，磁盘机电路 316 具有附加线路 SpnGa、SpnGb 和 SpnGc，这些附加线路可以与附加磁盘机连接来提高提供给马达的电流电平。这一特征使伺服芯片 96 能够应用于包含附加磁盘、需要更大的旋转力矩的磁盘机。

伺服芯片 96 具有接收各种输入信号的模拟多路转换器(multplexer)338。这些信号被多路传输到数－模转换器(Adc)340，其使用了 Dac 转换器 276 的数－模电路。该 Adc 包括比较器 342 和产生一串行 8 位数据串的顺序近似寄存器(SAR)344。

在进行操作时，多路转换器 338 将模拟信号提供给比较器 342。SAR 344 产生被传送给 Ad DAC 端口 284 的连续 8 位字，Ad DAC 端口 284 将该字变换为模拟比较器信号。该模拟比较器信号与多路转换器 338 的模拟信号作比较。第一个字具有设定为 1 的最高有效位和设定为 0 的所有其它位。如果该最高有效位大于该模拟信号，则将位 1 提供给串行端口 274。SAR 344 产生下一个 8 位字，其再被变换为模拟信号和被比较器 342 进行比较。该新的字具有设定为 1 的次最低有效位。继续这一过程直到 8 个位被提供给串行端口 274 来确定该模拟信号的振幅为止。串行端口 274 然后通过串行线路 204 将这些位传送给控制器芯片 92。

多路转换器 338 通过线路 346 和 348 分别从反电动势检测器 330 和电流检测器 318 接收输入信号 Vbemf 和 Vispn。来自 R/W 芯片 94 的 A-B 和 C-D

伺服信号通过线路 350 和 352 提供给多路转换器 338。音圈电流检测器 304 的输出信号 Vivcm 通过线路 354 提供给多路转换器 338。这些反馈信号通过 Adc 340 和串行端口 274 传送给控制器芯片 92。

音圈控制电路 270 根据控制器芯片 92 的命令相对于磁盘定位磁头 58。控制器芯片 92 和控制电路 270 按照搜索例行程序或伺服例行程序移动致动器。在搜索例行程序中，磁头 58 被从磁盘上的第一磁迹位置移动到磁盘上的第二磁迹位置。伺服例行程序用来将换能器 58 保持在磁迹的中线上。

在最佳实施例中，磁盘 18 包含嵌入的伺服信息。图 11 表示在磁盘的磁迹上的典型扇区。每一扇区的开头是后面跟着 ID 字段的伺服字段。ID 字段包括识别扇区的标题地址。ID 字段的后面是数据据字段和纠错码信息。ECC 字段的后面是另一 ID 字段，该 ID 字段标识后面包含数据字段 DO 的一部分数据的数据字段 DI。

伺服字段的开头是写和读字段，然后是自动增益控制(AGC)字段，自动增益控制(AGC)字段的后面是无数据的时段(DC 间隙)。在 DC 间隙的末尾是同步脉冲。伺服字段还包括标识扇区的某一柱面(许多磁迹)和若干个伺服脉冲串 A、B、C 和 D 的格雷码。伺服脉冲串 A 和 B 的外缘位于磁迹的中线上。伺服脉冲串 C 的中部位于偶数磁迹的磁迹中线上。伺服脉冲串 D 的下缘位于伺服脉冲串 C 的上缘上。换能器的位置相对于磁迹中线的位置可以通过读出伺服脉冲串 A-D 的振幅来确定。AGC 字段用来设定伺服同步脉冲的基准电压值。

同步脉冲被识别为在 AGC 字段后预定数目的无传输的时钟周期后被检测的第一次电压传输。例如，在换能器检测 AGC 字段之后，在同步脉冲的检测之前可以出现 3 个时钟周期无任何电压传输。作为另一种方案，格雷码的开始可以提供表示同步脉冲的电压传输。

图 12 表示包括核心微处理器(core microprocessor)360 的控制器芯片 92 的示意图。在最佳实施例中，核心微处理器是“德克萨斯仪器公司(“TI 公司”)在部件牌号 DSP TMS 320 C25 下销售的处理器的改进型。该处理器 360 运行所需的指令集小于普通硬磁盘机控制器、例如英特尔公司在系列牌号 80C196 下销售的控制器芯片的指令集。指令集的减小导致了较少的存储器存取请求。处理器方框 360 包括 RAM 存储器(未示出)。普通 RAM 器件利用 5.0V 的标称电源进行工作。需要提供利用 3.3V 标称值进行工作的硬磁盘机，该电压电平

常用于手提便携式计算机。普通RAM器件在工作于3.3V时对处理器的存储器存取请求的响应速度比在工作于5.0V时要慢。较慢的RAM速度降低了处理器的性能。使用对于给定功能需要较少的存储器存取请求的处理器提供了能够工作于3.3V但又不明显地影响处理器的性能的系统。

DSP 微处理器具有用于传送指令和数据的两条单独的内部总线(未示出)。双总线结构使处理器能够并行地执行取数、译码、读出和执行例行程序。DSP 的流水线特性显著提高了处理器的性能。DSP 处理器其有起寄存器和RAM作用的单板存储器。

控制器芯片还具有与处理器360连接的支撑“单片”硬件。该支撑硬件包括双向16位同步串行端口362，其通过串行线路204和206与伺服芯片96和R/W芯片94连接。该串行端口362还通过总线364与处理器360之后。串行端口362包含提供缓冲器的寄存器，其在处理器360以及芯片94和96之间。端口362还根据处理器360提供的地址为R/W芯片94和伺服芯片96产生片选信号。串行端口362与寄存器文件366连接。

控制器芯片96具有状态机368，它包括格雷码电路370、伺服选通电路372、脉冲串解调电路374、自动增益控制(AGC)电路376和写禁止电路378。脉冲串解调电路374通过线路380控制其它电路的操作。解调电路374通过线路384与定时器电路382连接。格雷码电路370和同步脉冲解调电路376都与原始数据线228连接，以便从R/W芯片94接收原始数据。

定时器电路382具有若干个定时器，其中之一在扇区的伺服脉冲器之前“超时”(“times out”)。一旦该预伺服定时器(preservo timer)超时，定时器电路382就通过线路386将AGC信号提供给AGC电路376。AGC信号启动AGC电路376，AGC电路376通过线路388启动R/W芯片94的自动增益控制电路。定时器电路382还通过线路384将搜索信号提供给脉冲串解调电路374。搜索信号启动脉冲串解调电路374以开始在扇区的伺服脉冲串内搜索同步脉冲。一旦接收到搜索信号，则当在预定数目的时钟周期内(原始数据线228)不出现信号传输时，脉冲串解调电路374就致能内部同步标记字段。如果在该字段被致能后的预定时间内出现了信号传输，脉冲串解调电路374就产生表示同步脉冲的检测的H扇区信号。

H扇区信号通过线路394提供给Z扇区电路392、通过线路390提供给处理器360。解调电路374的H扇区信号对Z扇区电路392内的一对定时器

进行设定。该Z扇区电路392在定时器“超时”时通过线路258将Z扇区信号提供给数据管理器98和R/W芯片94。每一数据字段D0和D1最好有一定时器。该Z扇区电路392只有已经被处理器360通过致能线396启动电路392时电路392才产生Z扇区信号。

脉冲串解调电路374在同步脉冲被检测后启动格雷码电路372。格雷码电路372包括移位寄存器，其存储由原始数据线228提供的格雷码。格雷码于是通过总线398被存储在寄存器文件336的特定地址中，以便随后被处理器360进行检索。同步脉冲的检测还对脉冲串解调电路374中的内部定时器进行设定。当该定时器超时时，脉冲串解调电路374就禁能格雷码电路370；而启动伺服选通电路372。伺服选通电路372通过线路399发送一串行两位信号来启动R/W芯片94内的内部电路，以便将A-B和C-D信号提供给伺服芯片96。A-B和C-D信号然后通过Adc转换器340以及串行端口274和362传送给寄存器文件366。

一旦定时器382产生了搜索信号，则脉冲串解调电路374也致能写禁止电路378。来自数据管理器芯片98的写致能线252通过写禁止电路378连接到前置放大器100，因此写禁止电路378能够禁止写信号，防止将数据写入到磁盘。写禁止电路378禁止写信号以在伺服脉冲串期间防止将任何数据写入到伺服字段。写禁止电路378还被冲击检测器(未示出)通过线路400进行启动。当磁盘机被加速到超过预定值时，冲击检测器就提供启动信号。冲击检测器和写禁止电路378在磁盘机受到过量冲击时防止数据的写入。

控制器芯片92包含接口模块402，其通过总线404和406与处理器360和寄存器文件366连接。该接口模块402在处理器360和寄存器文件366之间提供了存储器映射。模块化的接口402使支撑单片硬件能够与不同类型的处理器进行连接。模块402通过线路410与译码器408连接。译码器408译码由处理器360提供的地址，以便致能片选控制信号ROM和DM，其通过线路412和256选择ROM 102或数据管理器芯片98。

控制器芯片92包含通过线路414从系统时钟接收时钟信号的振荡器412。振荡器412通过线路418将时钟信号提供给时钟电路416。时钟电路416通过线路420-428为R/W芯片94、数据管理器芯片98、伺服芯片96、微处理器360和控制器92的支撑硬件提供时钟信号。在最佳实施例中，振荡器412产生30 MHz时钟信号。振荡器412通过线路432与休眠电路430连接。

当 INTb 信号通过线路 434 提供给电路 430 时，该休眠电路 430 禁止振荡器 412。该 INTb 信号通常由主处理器(未示出)提供。在预定的时间间隔内没有磁盘存取请求被产生时，通过在寄存器文件 366 的寄存器内设定一个位，主处理器通常提供休眠信号。

支撑硬件还包含通过 Vphase 和 Vcomm 线路 336 和 328 与伺服芯片 96 连接的旋转电路 436。旋转电路 436 通过线路 438 和 440 与寄存器文件 366 和处理器 360 连接。一旦旋转电路 436 接收到 Vphase 信号，它就通过 SPININT 线路 440 给处理器 360 提供中断信号。Vphase 信号还对旋转电路 436 内的内部 Vcomm 定时器进行设定。此外，旋转电路 436 还读一个寄存器文件 366 中的专用寄存器。该寄存器文件 366 的内容提供了在当旋转电路 436 接收 Vphase 信号和当旋转电路 436 为伺服模块 96 的旋转控制电路 272 产生 Vcomm 信号之间的时间间隔。

该处理器 360 具有连续地运行的内部定时器(未示出)。当处理器 360 确认 SPINNINT 引线 440 并且该线路被旋转电路 436 启动时，该处理器 360 就读内部定时器的时间和在旋转电路 436 中的 Vcomm 定时器的值。Vcomm 定时器的值表示在 Vphase 信号的接收和处理器 360 对 SPINIT 中断信号的确认之间过去的时间量。从内部处理器定时器的时间值中减去 Vcomm 时间。所获得的时间与理论(theoretical)时间进行比较，以便确定旋转马达 20 的转速是否有误差。旋转马达 20 一般有 12 个极(poles)，每转产生 36 个 Vphase 信号。

或者可以通过计算在 AGC 字段的末尾和 DC 间隙的开始之间的脉冲个数来测量旋转马达 20 的转速。在这一实施例中，在每一磁盘扇区的 AGC 字段的末尾和 DC 间隙的开始之间建立了微秒的时间字段。这一时间字段包含预定数目的脉冲。在同步脉冲被检测后，对旋转定时器 383 进行设定。旋转定时器 383 在下一个扇区的 AGC 字段的末尾超时。定时器 383 通过启动引线(pin)385 来启动在脉冲串解调电路 374 中的计数器 375。该计数器 375 对换能器检测的脉冲个数进行计数。脉冲个数然后被存储在寄存器文件 366 中。在处理器 360 结束音圈 80 例行程序后，处理器 360 用计数器 375 检索计数的脉冲个数并将该计数值与标称值作比较。如果该计数值与标称值不同，该处理器 360 就产生一数字指令，其传送给伺服模块 96 以便加速或减速旋转马达 20。该处理器 360 还改变定时器 383，以便定时器 383 将精确地在下一个扇区的 AGC 字段的末尾超时。这样一来，该处理器就保证了计数器 375 总是在

AGC 字段的末尾开始计数，由此确保了准确的旋转马达控制差错值。

该处理器按照这样的层级确认 H 扇区中断信号、SPININT、HOSTINT 和 DISKINT，即首先响应 H 扇区中断(音圈子任务)，其次响应 SPININT 中断信号(旋转马达子任务)，然后响应 HOSTINT 或 DISKINT 中断信号(数据子任务)。因此，一旦脉冲串解调电路 374 检测到一同步脉冲信号，就通过 H 扇区线路 390 向处理器 360 传送一脉冲。一旦接收到 H 扇区信号，该处理器 360 就可以启动伺服例行程序。该处理器 360 首先读在寄存器文件 366 内包含格雷码信息的寄存器。该处理器 360 确定磁头 58 的柱面位置，然后将包含音圈控制信息的数据写入串行端口 362。该串行端口 362 然后将该数据传送给伺服芯片 96。如果格雷码相应于所需的磁迹位置(例如来自磁盘的数据读出或写入)，则处理器就通过致能线 396 启动 Z 扇区电路 392。

在格雷码被读出之后，处理器 360 就读出了 A-B 和 C-D 伺服信息。处理器 360 对伺服脉冲串信息进行处理，以便确定磁头 58 相对于磁迹中线的位置。该处理器 360 然后将数据写入串行端口 362 以便以后传送给伺服芯片 96。如果处理器 360 在执行搜索例行程序，就不从寄存器文件 366 取出伺服信息。

在伺服例行程序后，该处理器确认来自旋转电路 436 的任何 SPININT 信号并计算实际马达转速和理论马达转速的差值。在最佳实施例中，磁盘每旋转一圈，处理器就存储每一扇区的差值并计算平均旋转马达差值。该处理器 360 然后通常在磁盘 18 每转一圈就会出现的索引扇区期间通过串行端口 362 将控制数据写入伺服芯片 96 来控制旋转马达 20 的转速。

在旋转例行程序后，该处理器 360 确认任何 HOSTINT 或 DISKINT 中断信号。如果 HOSTINT 引线有效，该处理器 360 就检索存储在数据管理器 98 的缓冲器 232 中的逻辑地址。该处理器 360 将逻辑地址变换为磁盘上的实际扇区位置。如果磁头 58 不在所需磁迹的上方，该处理器 360 就启动搜索例行程序。一旦磁头到达所需的磁盘的扇区，控制器芯片 92 就将 Z 扇区信号提供给数据管理器 98，数据管理器 98 然后与 R/W 芯片 94 交换数据。有效的 DISKINT 信号表示数据交换的结束或在交换数据的过程中有差错。寄存器文件 366 通常有在已出现差错时被设置的差错位。处理器 360 读该差错位，如果有差错就执行纠错例行程序。

图 13 表示 R/W 芯片 94 的示意图。R/W 芯片 94 包含与控制器芯片 92 的串行端口 362 连接的双向 16 位同步串行端口 450。该串行端口 450 通过线

路 454 与控制器电路 452 连接。控制器 452 通过线路 458 与多路转换器 456 连接。多路转换器 456 根据通过串行端口 450 和控制器电路 452 从控制器芯片 92 接收的指令多路传输各磁头的各线路。

R/W 芯片 94 具有通过总线 464 与检测电路 462 连接的数据端口 460。检测电路 462 分别通过线路 466 和 468 与多路转换器 456 和控制器电路 452 连接。该电路 462 检测换能器提供的电压的转变并通过线路 370 将数字输出提供给数据端口 246。R/W 芯片 94 具有与控制器芯片 922 的伺服选通电路 372 连接的译码器 472。译码器 472 通过线路 476 与伺服脉冲串电路 474 连接。译码器 472 根据从伺服选通接收的脉冲启动伺服脉冲串电路 474。该伺服脉冲串电路 474 通过线路 350 和 352 将伺服信号 A-B 和 C-D 提供给伺级芯片 96。

在最佳实施例中，R/W 芯片 94 是类似于“硅系统公司(“SSI”)”在部件牌号 32 P 4730 下销售的集成电路产品。前置放大器芯片最好是由 TI 在部件牌号 TLV 2234 下销售的普通集成电路。

图 14A-G 绘出了磁盘驱动器一般操作顺序的流程图。在处理方框 500，主机 212 已经给磁盘机提供了将数据写入逻辑地址 A0-A63 的请求。其它条件是磁头位置位于磁盘扇区末端。在方框 502，数据管理器 98 将来自主机的物理地址和数据存入 RAM 缓冲器 232 并启动 HOSTINT 中断信号。随着磁盘旋转，扇区的伺服字段接近磁头。在方框 504，定时器电路的搜索定时器超时，分别将搜索信号和 H 扇区信号提供给脉冲串解调电路 374 和处理器 360。在方框 506 还启动了 AGC 电路，以便给 R/W 芯片 94 提供控制信号来启动自动增益控制。

沿着平行的路径，伺服芯片 96 的旋转马达控制电路在方框 508 产生由控制器芯片 92 的旋转电路 436 接收的 Vphase 信号。旋转电路 436 在方框 510 为处理器 360 产生 SPININT 中断信号并启动内部定时器。旋转电路 436 还存取寄存器文件 366 以便确定 Vphase 信号和 Vcomm 信号的产生之间的时间间隔。在方框 512，旋转电路 436 的预定时间间隔之后产生 Vcomm 信号。

如图 14C 所示，在方框 506 之后，脉冲串解调电路 374 在方框 514 从 R/W 芯片 94 读出原始数据，并在检测到同步脉冲时启动格雷码电路 370。在方框 516，脉冲串解调电路 374 禁止格雷码电路 370，并且启动伺服选通电路 372，伺服选通电路 372 将伺服选通脉冲提供给 R/W 芯片 94。R/W 芯片 94 在方框 518 将伺服信号 A-B 和 C-D 提供给伺服芯片 96。在方框 518 和 520，

伺服芯片 96 将模拟伺服信号变换为数字数据串，这些数字数据串被传送给控制器芯片 92 并被存储在寄存器文件 366 中。伺服脉冲串的 ID 字段随后在方框 522 被存储在寄存器文件 366 中。

在处理方框 524 时，处理器 360 确认 H 扇区中断信号。在判决框 526 时，处理器 360 确定磁盘机是否是执行搜索例行程序。如果磁盘机在执行搜索例行程序，处理器就在处理方框 528 时读出包含格雷码信息的寄存器文件 366 的内容。在方框 530-532 时，该处理器 360 将格雷码数据与所需磁迹位置作比较、计算搜索电流并产生通过串行端口 274 和 362 传送给伺服芯片 96 的写命令。如图 14E 所示磁盘机在执行伺服例行程序，处理器 360 就在处理方框 534 读出包含伺服脉冲串信息的寄存器文件 366 的内容。伺服脉冲串信息在处理方框 536-538 被用来确定磁头 58 是否在磁迹的中线上和计算音圈校正命令。处理器 360 然后在方框 532 产生通过串行端口传送给伺服芯片 96 的包括音圈控制数据的写命令。数字音圈控制数据由伺服芯片的 Dac 变换为模拟信号，该信号被提供给音圈以便移动组件的致动器臂和磁头。

如图 14D 所示，在方框 538，处理器 260 确认 SPININT 中断信号，如果该信号存在的话。该处理器 360 在处理方框 540 读处理器内部定时器和旋转电路 436 的 Vcomm 定时器以便计算 Vphase 信号之间的时间间隔并将该时间间隔与累计的时间相加。根据判决方框 542，如果中断次数等于转数，则在处理方框 544 和 546，计算旋转校正命令，处理器 360 产生通过串行端口传送给伺服芯片 96 的写命令。根据基准时间和累计时间之间的差来计算旋转校正命令。累计时间在方框 547 被复位为零。新的时间间隔值也存储在寄存器文件 366 中，以便以后供旋转电路 436 使用。写命令传送给伺服芯片，伺服芯片将数字串变换为被提供给旋转马达控制电路的模拟信号。如果中断次数不等于转数，累计时间就在方框 548 由处理器 360 进行存储。

在处理方框 550，处理器 360 确认来自数据管理器 98 的 HOSTINT 中断信号。处理器 360 然后在处理方框 552 从数据管理器 98 内的缓冲器 332 中检索物理地址以及在寄存器文件 366 中的 ID 字段数据。在方框 554，处理器 360 将逻辑地址变换为实际扇区位置。根据判决方框 556，如果磁头 58 不在实际扇区位置上方，处理器 360 就在处理器方框 558 启动搜索例行程序并产生传送给伺服芯片 96 的写命令以便移动音圈。移动致动器臂直到磁头在正确的磁迹为止。处理器 360 继续读格雷码直到实际扇区位置靠近磁头为止。在方框

560，处理器360在Z扇区的伺服字段之后启动Z扇区电路392，后者使Z扇区引线启动。Z扇区引线的启动在处理方框562启动了将数据管理器的数据向R/W芯片94的写入，R/W芯片94将该数据写入到该扇区的数据字段。

虽然已参看附图描述了某些示范性实施例，但应当认识到这些实施例只是示例性的，不是对发明的限制，本发明不局限于所述的具体结构，对于本领域的普通技术人员而言，可以进行各种其它的改进。

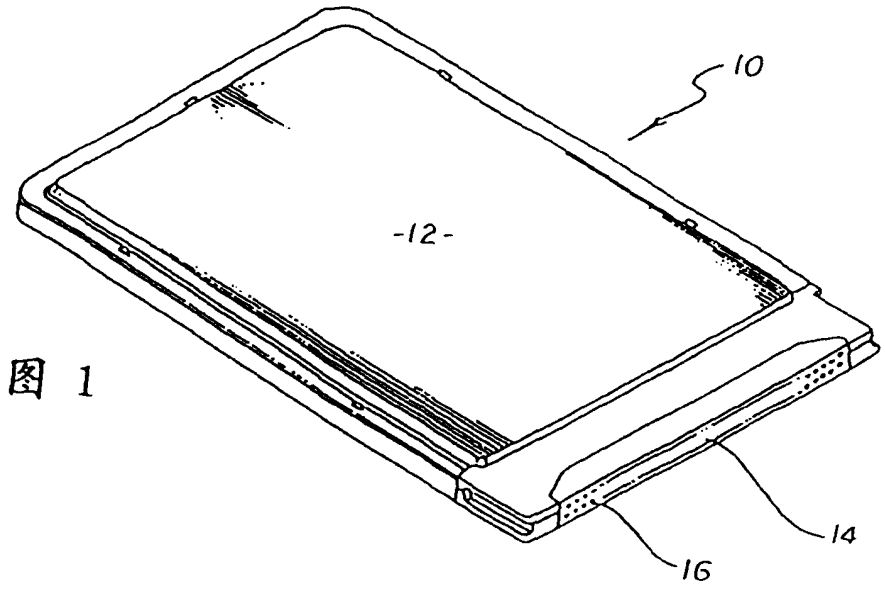

10
12
14
16

图 1

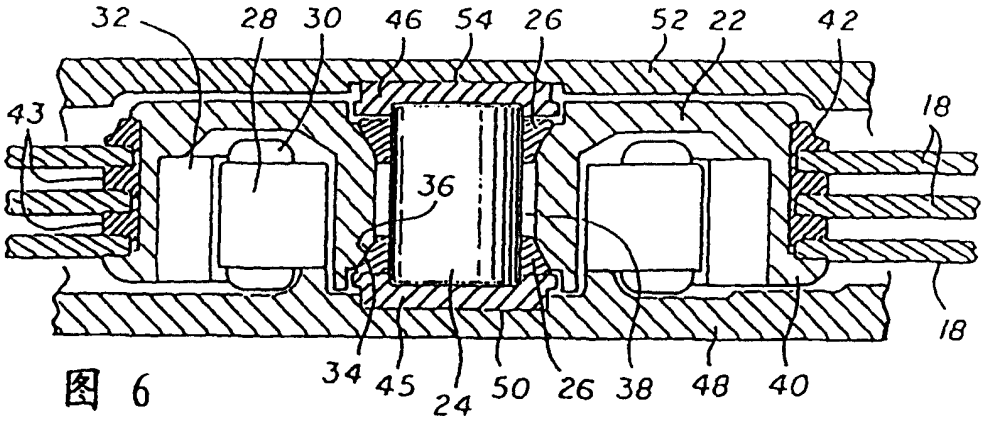

32
28
30
46
54
26
52
22
42
43
18
36
34
45
24
50
26
38
48
40
18

图 6

图 7

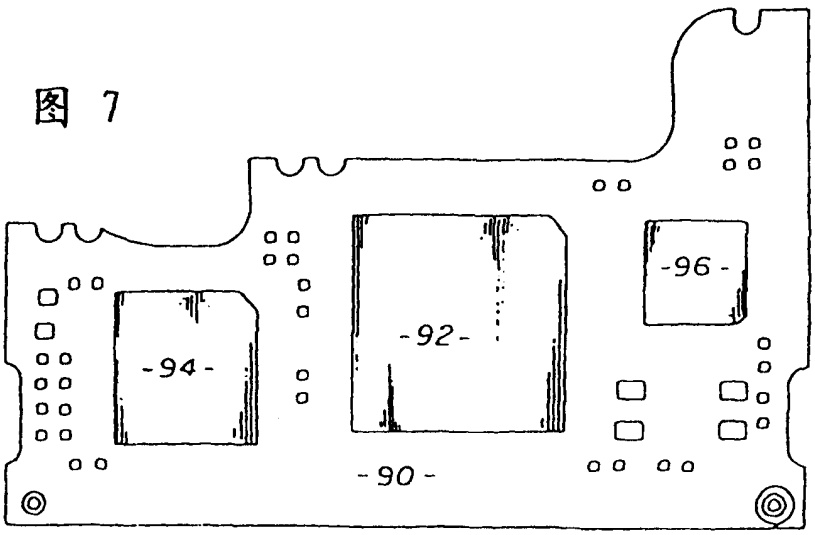

94
92
96
90

图 2

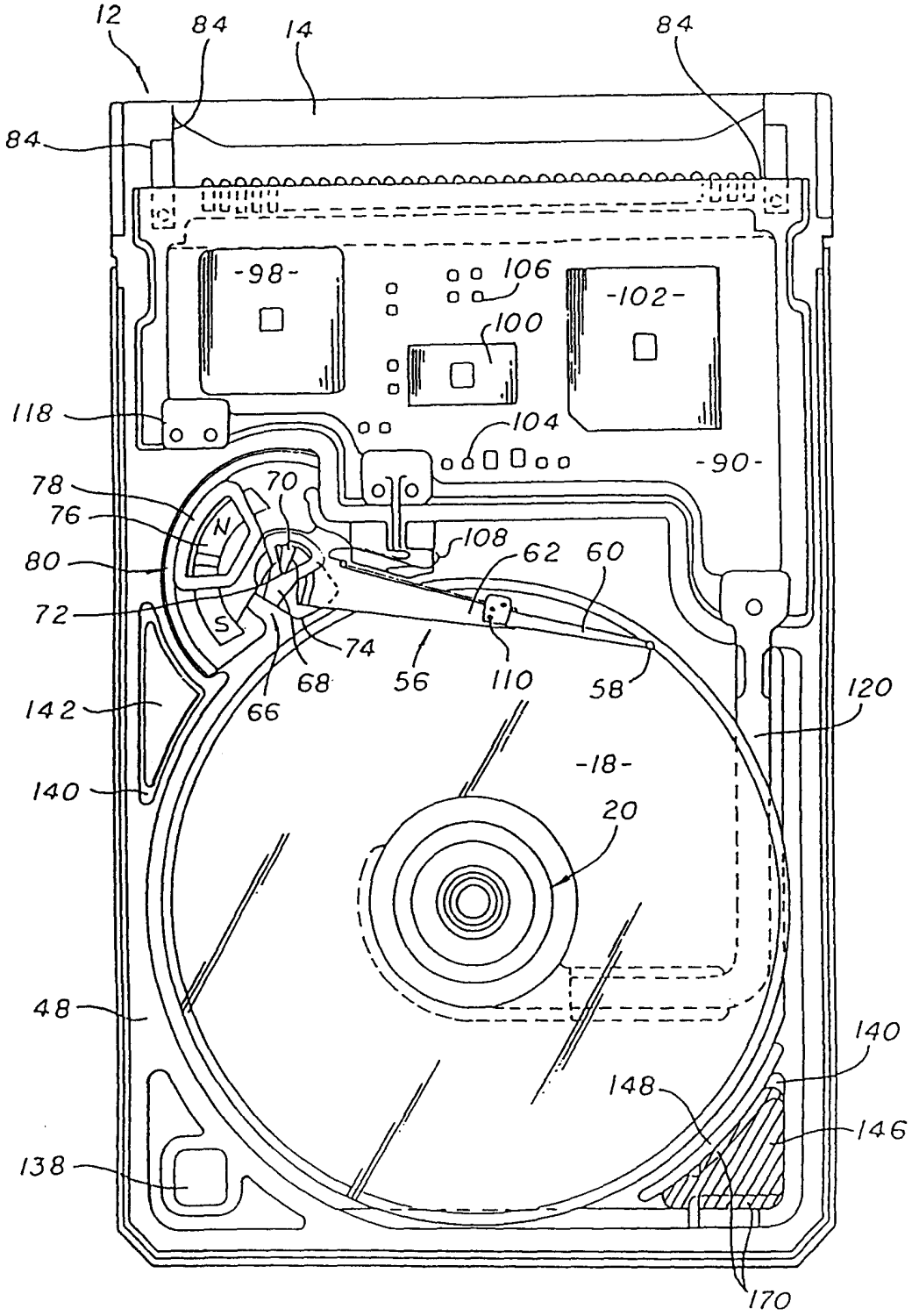
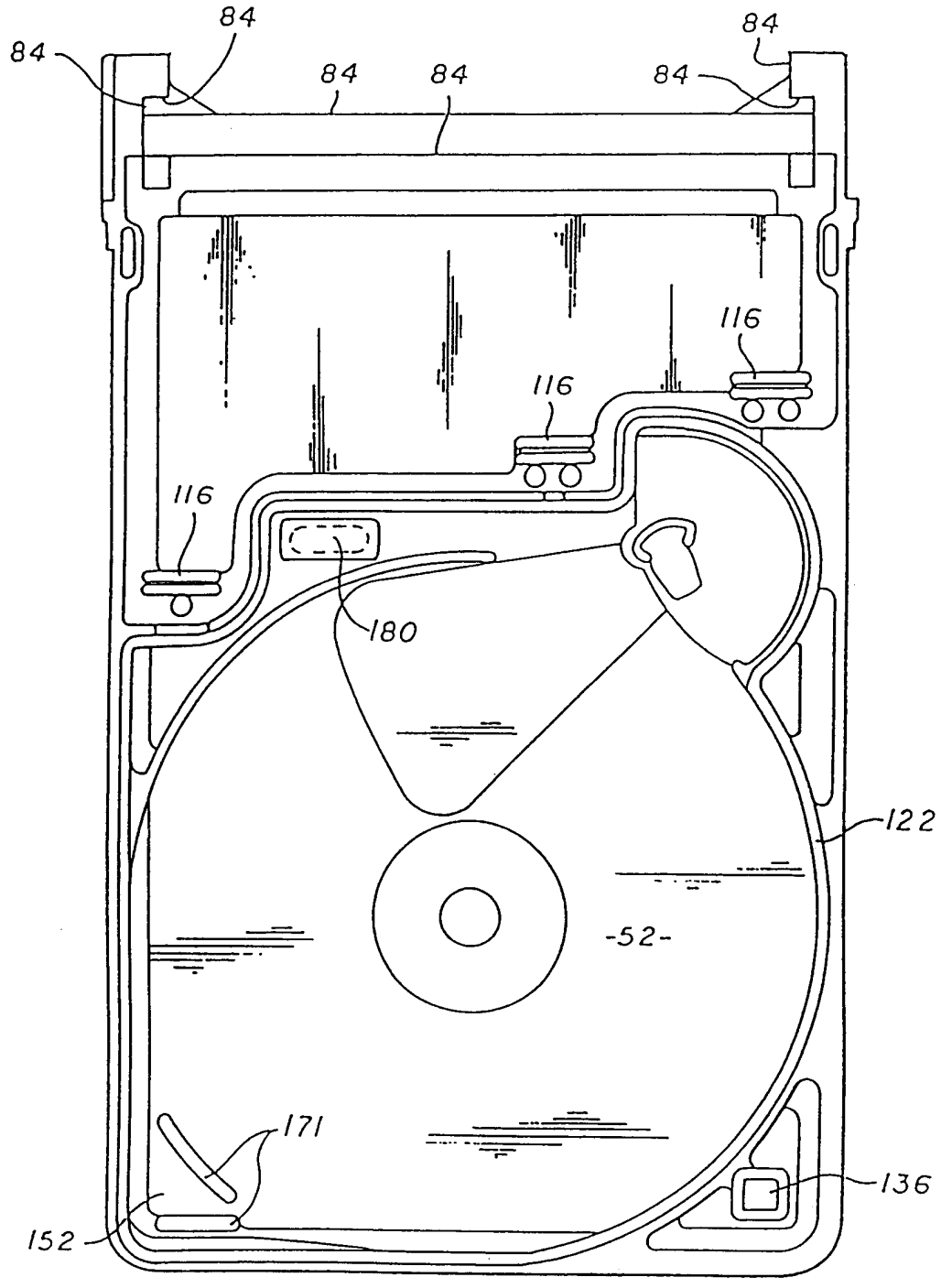

12
84
14
84
84
-98-
106
-102-
100
118
104
-90-
78
70
76
N
108
62
60
80
72
S
74
68
56
110
58
142
66
120
-18-
140
20
48
140
148
146
138
170

图 3



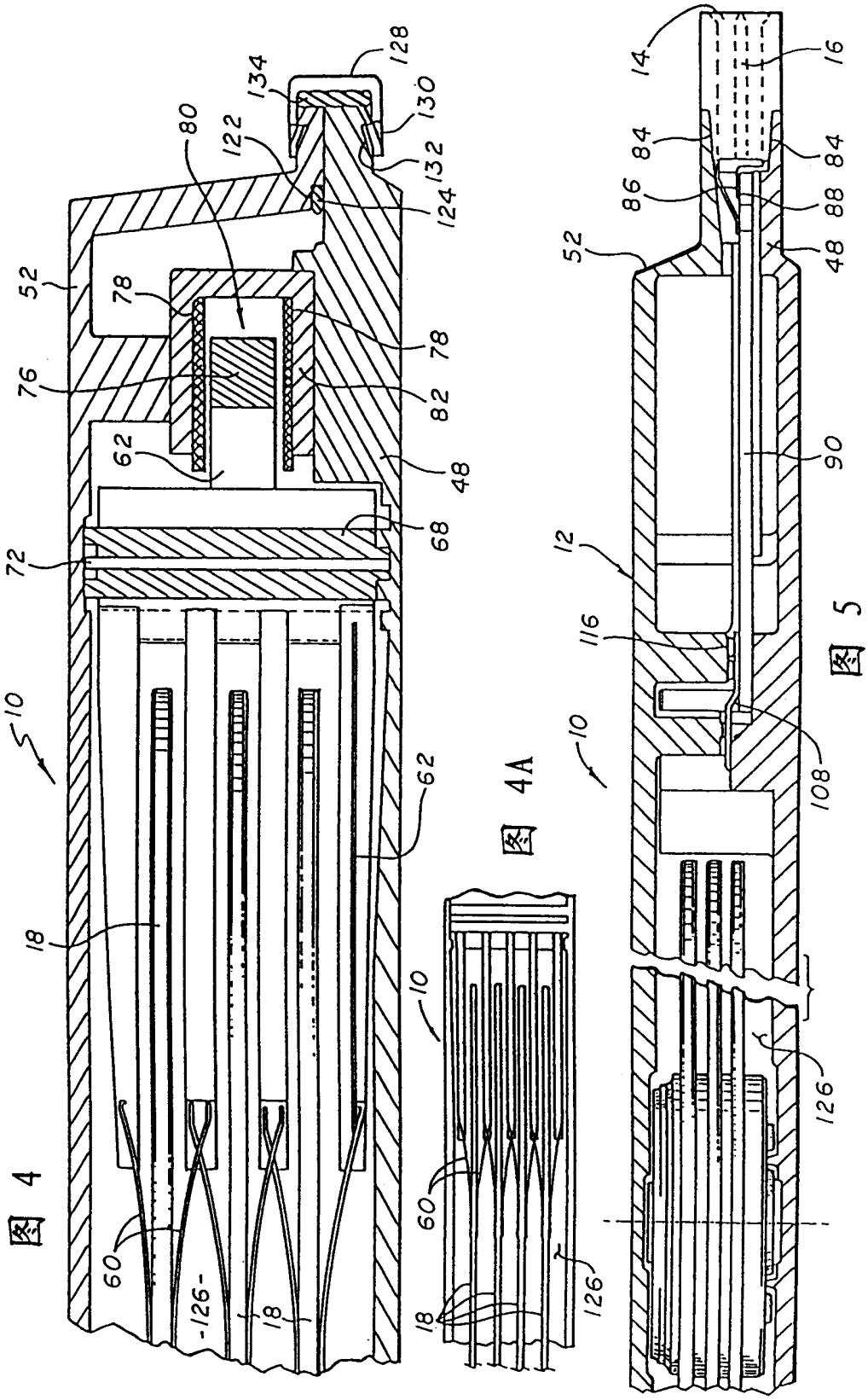

10
12
14
16
18
52
60
62
68
72
76
78
80
82
84
86
88
90
108
116
122
124
126
128
130
132
134
48

图 4

图 4A

图 5

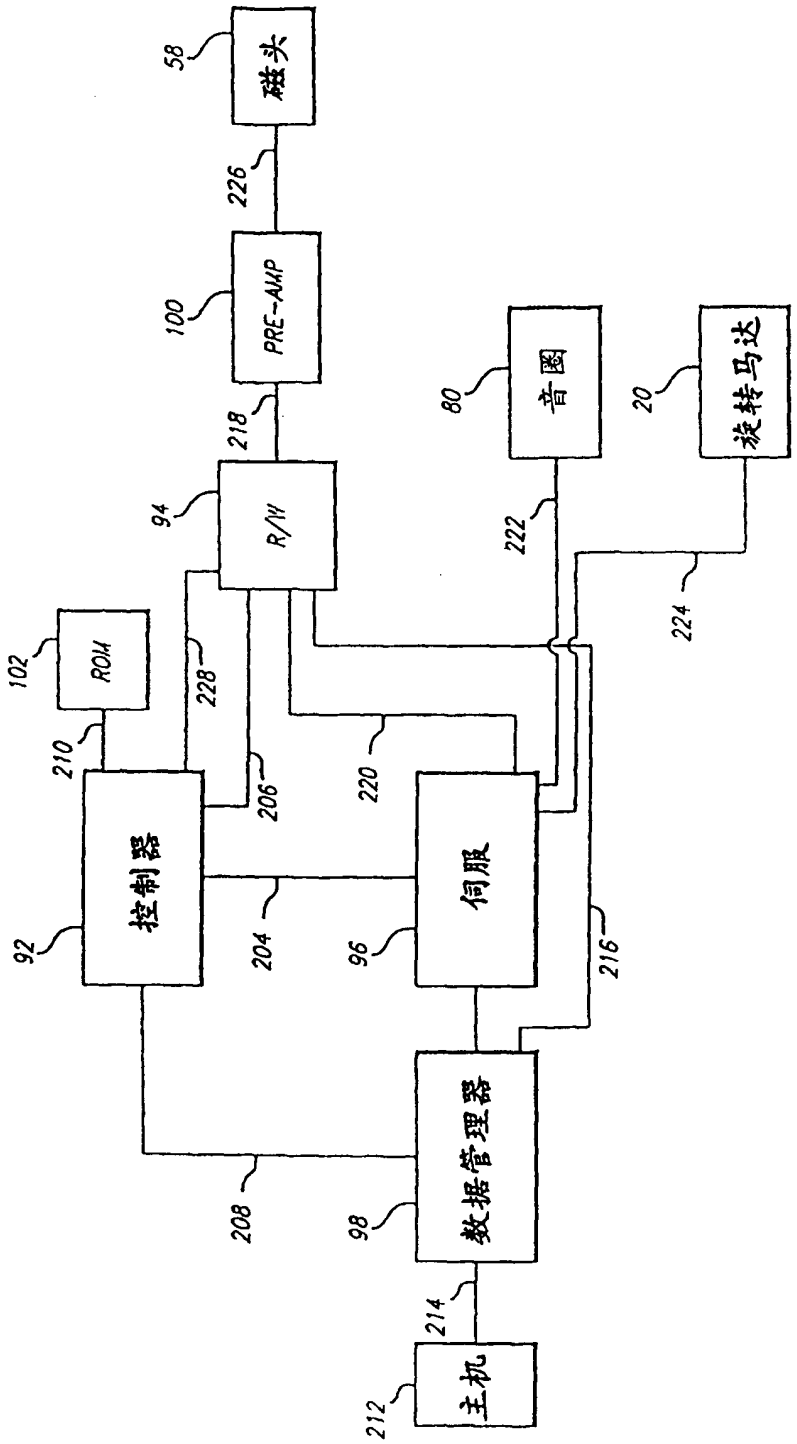

58
磁头
226
100
PRE-AMP
218
94
R/W
80
音圈
20
旋转马达
222
224
102
ROM
228
210
206
220
控制器
伺服
92
204
96
216
208
98
数据管理器
214
212
主机

图 8

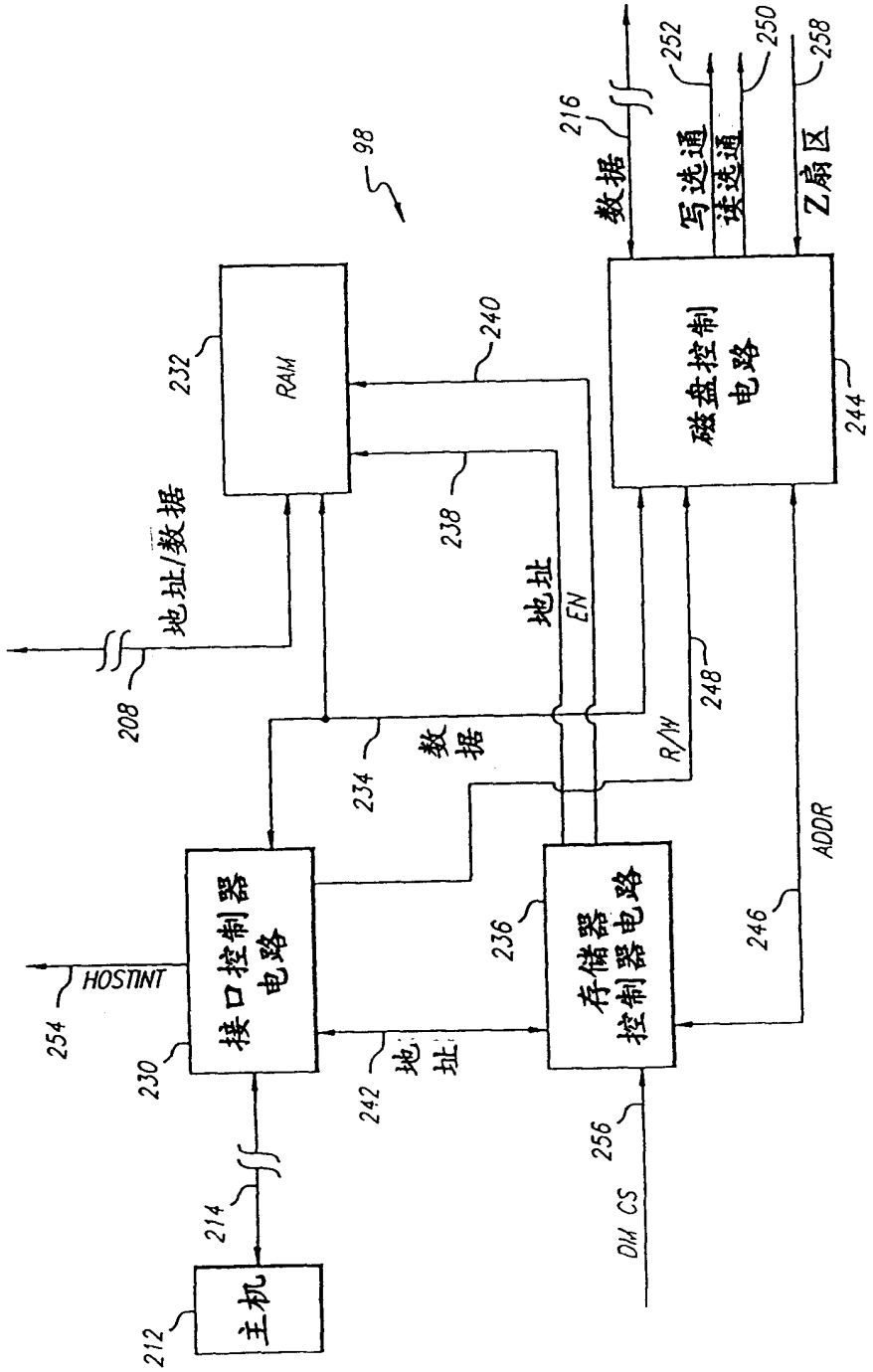
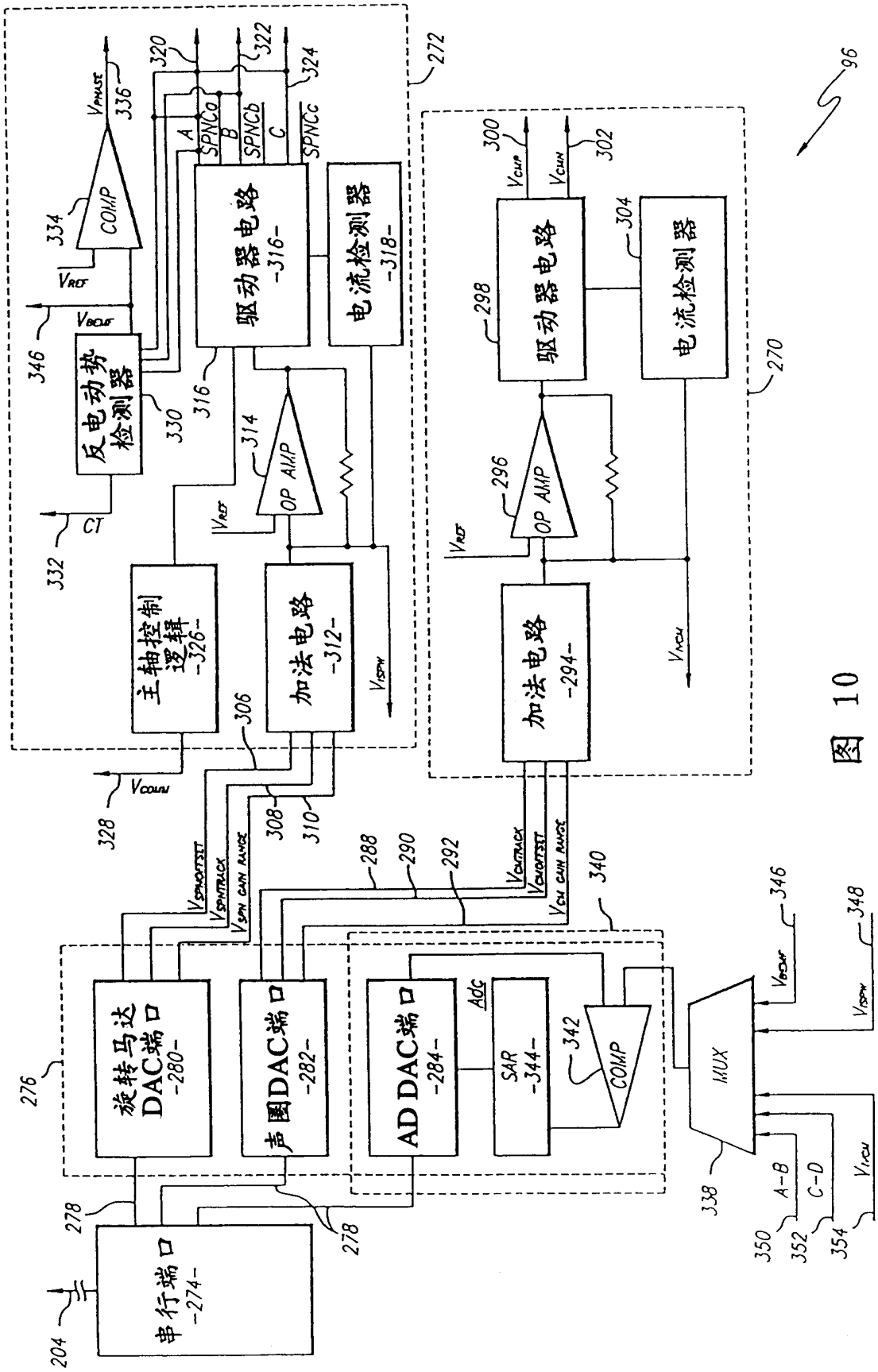

98
主机
212
214
接口控制器电路
230
HOSTINT
254
RAM
232
地址/数据
208
240
238
地址
EN
234
数据
242
地址
存储器控制器电路
236
256
DM CS
磁盘控制电路
244
246
ADDR
248
R/W
216
数据
252
写选通
250
读选通
258
Z扇区

图 9



驱动器电路 -316-
电流检测器 -318-
反电动势检测器
主轴控制逻辑 -326-
加法电路 -312-
OP AMP
COMP
驱动器电路
电流检测器
加法电路 -294-
旋转马达DAC端口 -280-
声圈DAC端口 -282-
AD DAC端口 -284-
SAR -344-
COMP
MUX
串行端口 -274-
A-B
C-D

图 10

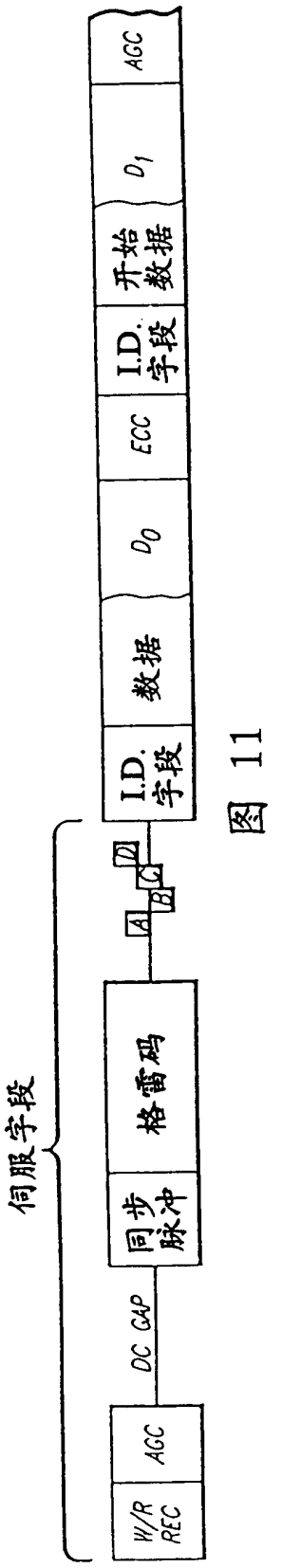

伺服字段
W/R REC
AGC
DC GAP
同步脉冲
格雷码
A
B
C
D
I.D. 字段
数据
D_0
ECC
I.D. 字段
开始数据
D_1
AGC

图 11

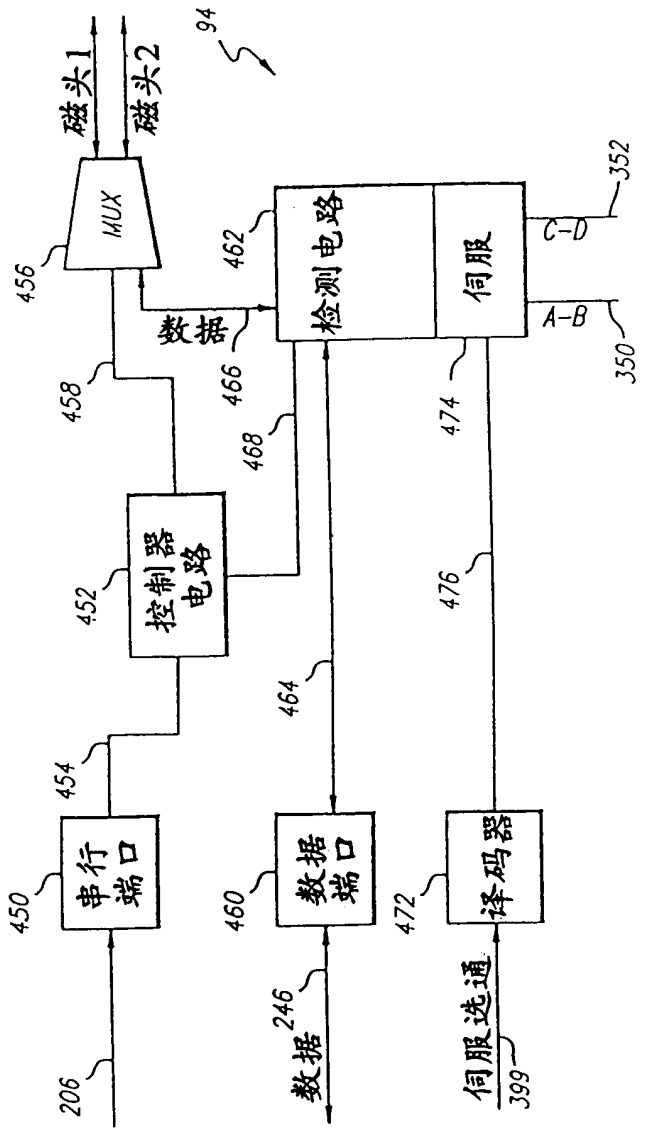

94
磁头1
磁头2
456
MUX
458
数据
462
检测电路
伺服
C-D
A-B
352
350
466
468
474
452
控制器电路
476
464
450
串行端口
454
460
数据端口
472
译码器
206
246
数据
伺服选通
399

图 13

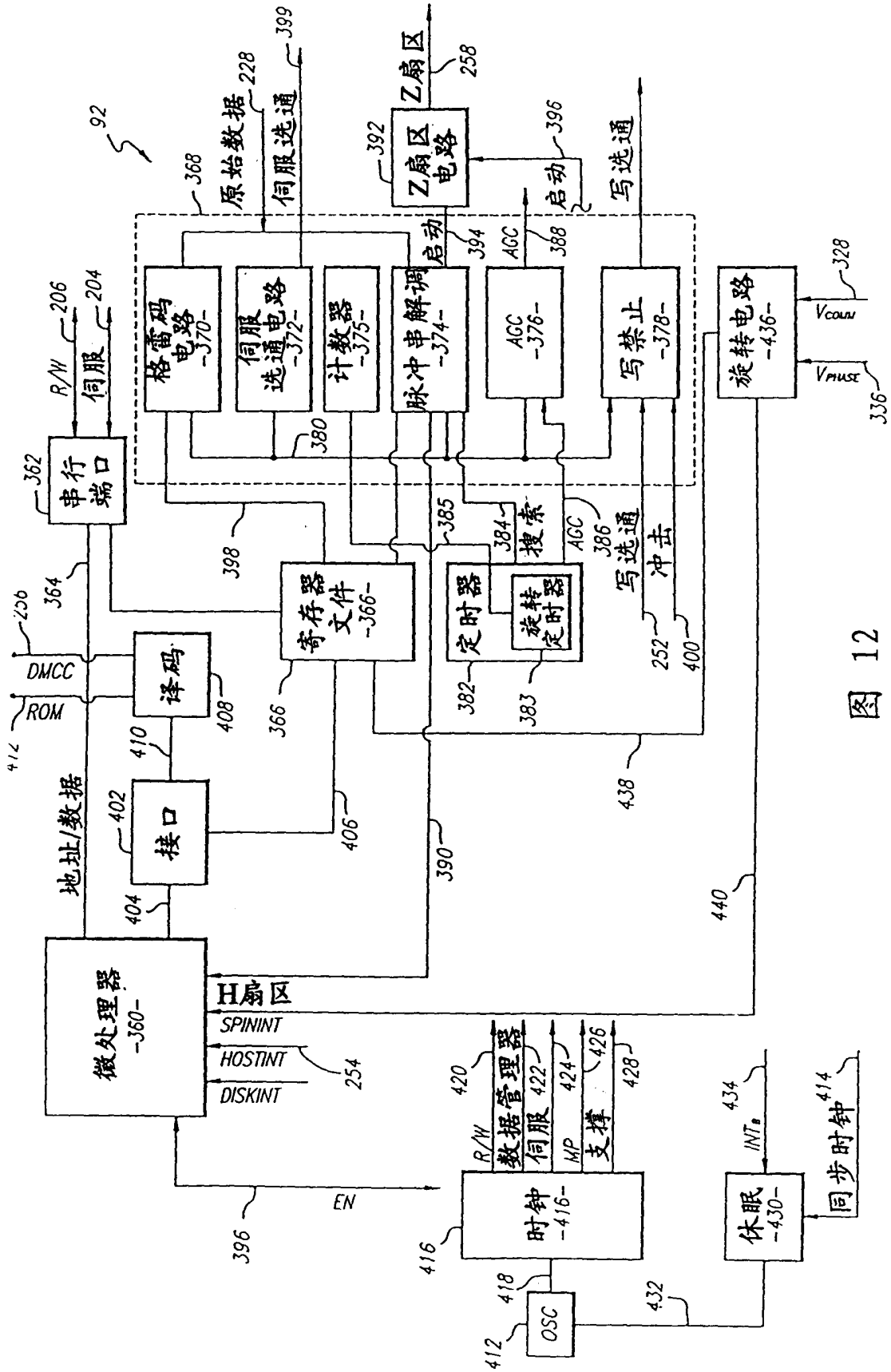

92
原始数据
228
伺服选通
399
Z扇区
258
Z扇区电路
392
启动
396
写选通
368
格雷码电路 -370-
伺服选通电路 -372-
计数器 -375-
脉冲串解调 -374-
AGC -376-
写禁止 -378-
旋转电路 -436-
328
VCOUN
VPHASE
336
启动
394
AGC
388
R/W
206
伺服
204
串行端口
362
380
398
385
384
搜索
AGC
386
写选通
冲击
252
400
寄存器文件 -366-
366
定时器
382
旋转定时器
383
364
256
DMCC
ROM
412
译码
408
410
地址/数据
402
接口
404
406
390
438
440
微处理器 -360-
H扇区
SPININT
HOSTINT
DISKINT
254
420
数据管理器
422
伺服
424
MP
426
支撑
428
R/W
EN
396
时钟 -416-
416
418
OSC
412
432
434
INTB
休眠 -430-
414
同步时钟

图 12

图 14A

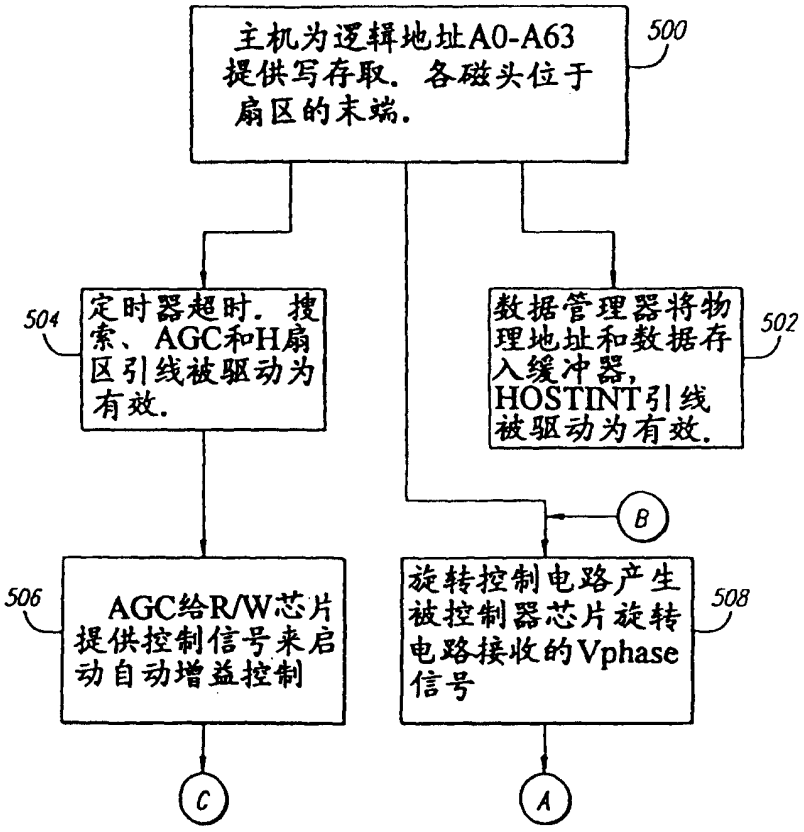

主机为逻辑地址A0-A63提供写存取. 各磁头位于扇区的末端.
500
定时器超时. 搜索、AGC和H扇区引线被驱动为有效.
504
数据管理器将物理地址和数据存入缓冲器, HOSTINT引线被驱动为有效.
502
B
AGC给R/W芯片提供控制信号来启动自动增益控制
506
旋转控制电路产生被控制器芯片旋转电路接收的Vphase信号
508
C
A

图 14B

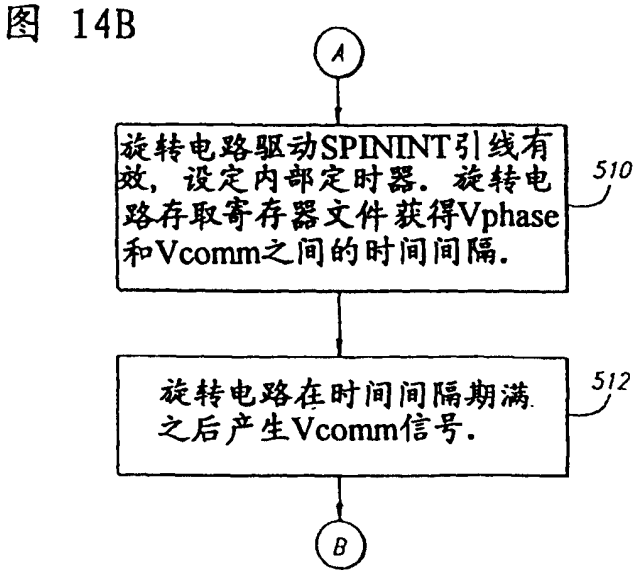

A
旋转电路驱动SPININT引线有效, 设定内部定时器. 旋转电路存取寄存器文件获得Vphase和Vcomm之间的时间间隔.
510
旋转电路在时间间隔期满之后产生Vcomm信号.
512
B

图 14C

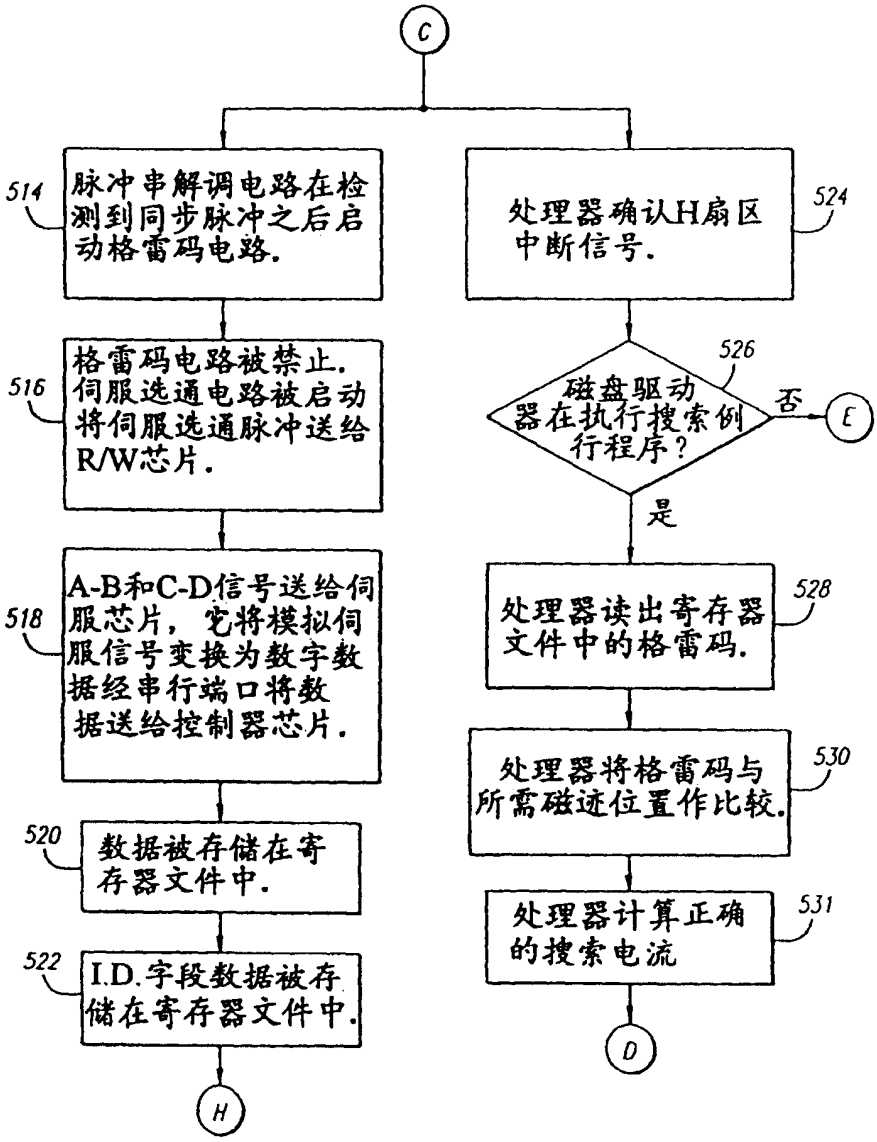

C
514
脉冲串解调电路在检测到同步脉冲之后启动格雷码电路.
516
格雷码电路被禁止. 伺服选通电路被启动将伺服选通脉冲送给R/W芯片.
518
A-B和C-D信号送给伺服芯片，它将模拟伺服信号变换为数字数据经串行端口将数据送给控制器芯片.
520
数据被存储在寄存器文件中.
522
I.D.字段数据被存储在寄存器文件中.
H
524
处理器确认H扇区中断信号.
526
磁盘驱动器在执行搜索例行程序?
否
E
是
528
处理器读出寄存器文件中的格雷码.
530
处理器将格雷码与所需磁迹位置作比较.
531
处理器计算正确的搜索电流
D

图 14D

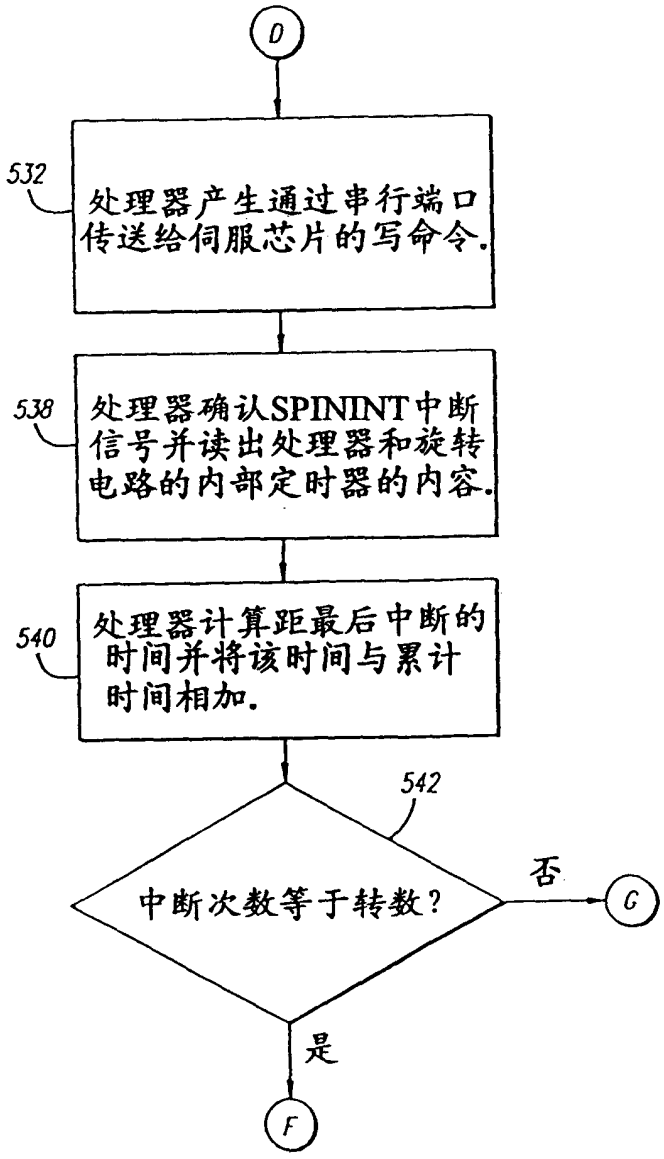

D
532
处理器产生通过串行端口传送给伺服芯片的写命令.
538
处理器确认SPININT中断信号并读出处理器和旋转电路的内部定时器的内容.
540
处理器计算距最后中断的时间并将该时间与累计时间相加.
542
中断次数等于转数?
否
G
是
F

图 14E

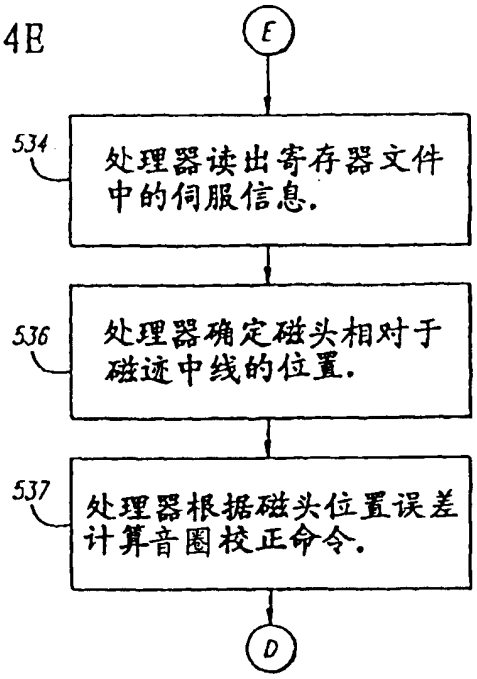

E
534
处理器读出寄存器文件中的伺服信息.
536
处理器确定磁头相对于磁迹中线的位置.
537
处理器根据磁头位置误差计算音圈校正命令.
D

图 14G

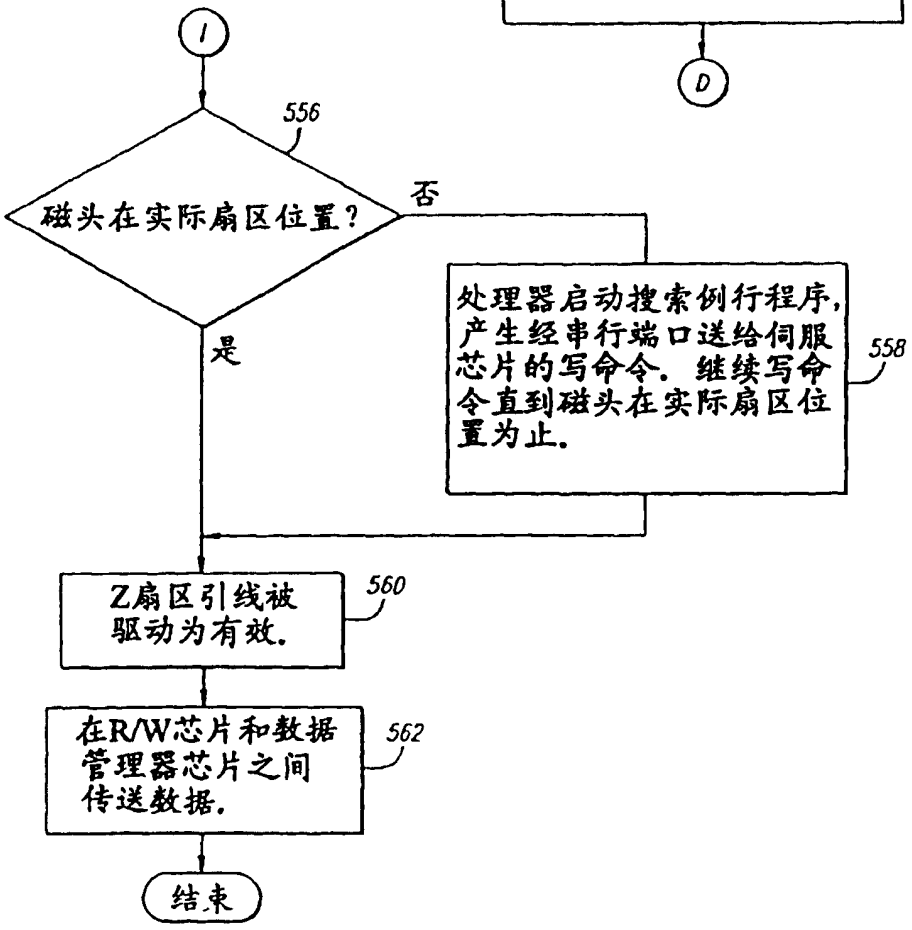
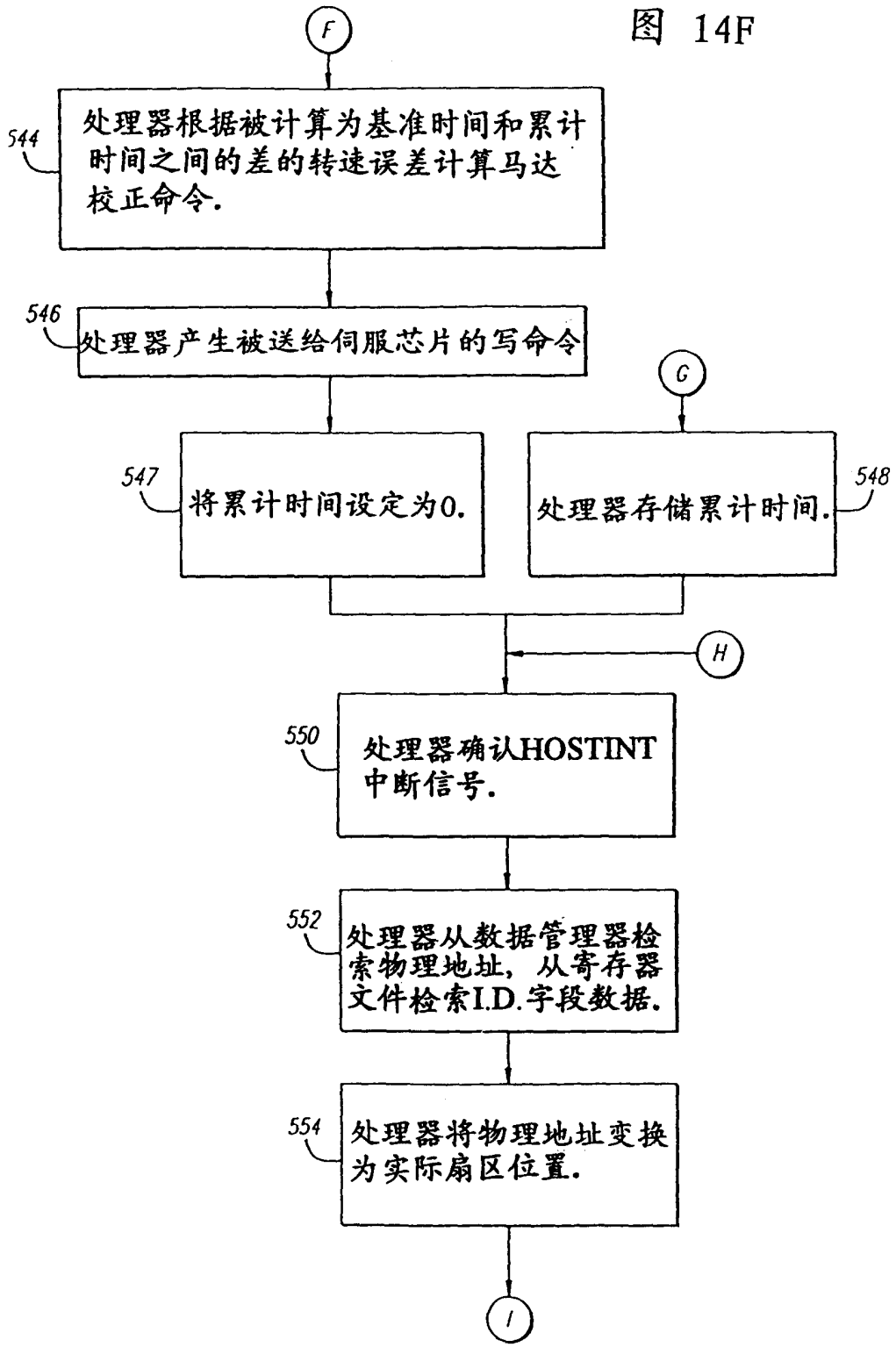

I
556
磁头在实际扇区位置?
否
是
处理器启动搜索例行程序,产生经串行端口送给伺服芯片的写命令. 继续写命令直到磁头在实际扇区位置为止.
558
Z扇区引线被驱动为有效.
560
在R/W芯片和数据管理器芯片之间传送数据.
562
结束

图 14F


F
544
处理器根据被计算为基准时间和累计时间之间的差的转速误差计算马达校正命令.
546
处理器产生被送给伺服芯片的写命令
G
547
将累计时间设定为0.
处理器存储累计时间.
548
H
550
处理器确认HOSTINT中断信号.
552
处理器从数据管理器检索物理地址，从寄存器文件检索I.D.字段数据.
554
处理器将物理地址变换为实际扇区位置.
I