

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年12月5日(05.12.2019)



(10) 国際公開番号

WO 2019/230243 A1

(51) 国際特許分類:

H01L 27/146 (2006.01) *H01L 21/768* (2006.01)
H01L 21/3205 (2006.01) *H01L 23/522* (2006.01)
H01L 21/60 (2006.01) *H04N 5/369* (2011.01)

(21) 国際出願番号: PCT/JP2019/016759

(22) 国際出願日: 2019年4月19日(19.04.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2018-101579 2018年5月28日(28.05.2018) JP

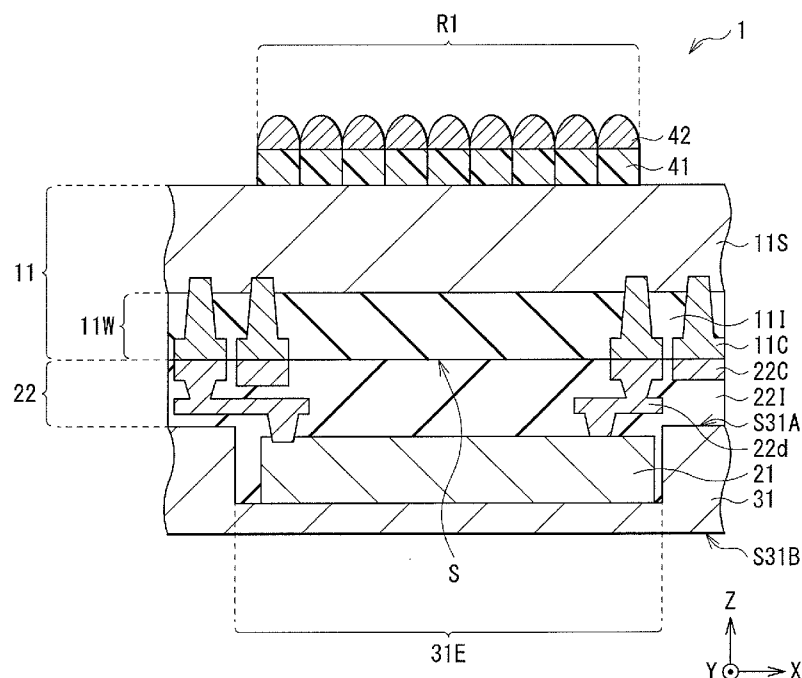
(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番1号 Kanagawa (JP).

(72) 発明者: 津川 英信 (TSUGAWA, Hidenobu); 〒2430014 神奈川県厚木市旭町四丁目1番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 中邑 良一 (NAKAMURA, Ryoichi); 〒2430014 神奈川県厚木市旭町四丁目1番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 石川 喜一 (ISHIKAWA, Kiichi); 〒2430014 神奈川県厚木市旭町四丁目1番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 高橋 洋 (TAKAHASHI, Hiroshi); 〒2430014 神奈川県厚木市旭町四丁目1番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人つばさ国際特許事務所 (TSUBASA PATENT PROFESSIONAL CORPORATION); 〒1600022 東京都新宿

(54) Title: IMAGING DEVICE

(54) 発明の名称: 撮像装置



(57) Abstract: An imaging device comprising a first chip, a support substrate having a recessed or hole-shaped dug-in section in a region facing the first chip, and a second chip disposed in the dug-in section of the support substrate and electrically connected to the first chip, the first chip and/or the second chip having a photoelectric conversion function.

[続葉有]

区新宿1丁目15番9号さわだビル3階 Tokyo (JP).

- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

(57) 要約: 第1チップと、前記第1チップに対向する領域に凹状または穴状の掘込部を有する支持基板と、前記支持基板の前記掘込部に配置され、前記第1チップに電氣的に接続された第2チップとを備え、前記第1チップまたは前記第2チップの少なくとも一方が光電変換機能を有する撮像装置。

明 細 書

発明の名称：撮像装置

技術分野

[0001] 本開示は、複数のチップを有する撮像装置に関する。

背景技術

[0002] 複数のチップが積層された積層型の撮像装置の開発が進められている（例えば、特許文献1参照）。この撮像装置では、画素毎に光電変換部が設けられたチップと、各画素で得られた信号を処理する回路が設けられたチップとが積層されている。これらのチップは、例えば bumps 等を用いて互いに電氣的に接続されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2016-171297号公報

発明の概要

[0004] このような積層型の撮像装置では、積層方向に配置されたチップ間の電氣的な接続を、より簡便にすることが望まれている。

[0005] したがって、積層方向に配置されたチップ間の電氣的な接続を、より簡便にすることが可能な撮像装置を提供することが望ましい。

[0006] 本開示の一実施の形態に係る撮像装置は、第1チップと、第1チップに対向する領域に凹状または穴状の掘込部を有する支持基板と、支持基板の掘込部に配置され、第1チップに電氣的に接続された第2チップとを備え、第1チップまたは第2チップの少なくとも一方が光電変換機能を有するものである。

[0007] 本開示の一実施の形態に係る撮像装置では、支持基板の掘込部に、第2チップが配置されている。これにより、掘込部のない支持基板上に、第2チップを配置した場合に比べて、第2チップの表面と、掘込部の外側の支持基板の表面との段差が小さくなる。即ち、第2チップが設けられた支持基板の表

面側に平坦面を形成し易くなる。

[0008] 本開示の一実施の形態に係る撮像装置によれば、支持基板の掘込部に第2チップを配置するようにしたので、第2チップが設けられた支持基板の表面側に容易に平坦面を形成することができる。この平坦面を介して、第2チップに第1チップが接続される。よって、積層方向に配置されたチップ間（第1チップと第2チップとの間）の電気的な接続を、より簡便にすることが可能となる。

[0009] 尚、上記内容は本開示の一例である。本開示の効果は、上述したものに限らず、他の異なる効果であってもよいし、更に他の効果を含んでいてもよい。

図面の簡単な説明

[0010] [図1]本開示の第1の実施の形態に係る撮像装置の要部の構成を表す断面模式図である。

[図2]図1に示したセンサチップの平面構成の一例を表す模式図である。

[図3]図1に示した配線層、ロジックチップおよび支持基板の平面構成の一例を表す模式図である。

[図4]図1に示した撮像装置の構成の他の例（1）を表す断面模式図である。

[図5]図1に示した撮像装置の構成の他の例（2）を表す断面模式図である。

[図6A]図1に示した撮像装置の製造方法の一工程を表す斜視図である。

[図6B]図6Aに示したB-B'線に沿った断面構成を表す模式図である。

[図7A]図6Aに続く工程を表す斜視図である。

[図7B]図7Aに示したB-B'線に沿った断面構成を表す模式図である。

[図8]図7Bに続く工程を表す断面模式図である。

[図9]図8に続く工程を表す断面模式図である。

[図10]図9に続く工程を表す斜視図である。

[図11]変形例1に係る撮像装置の要部の構成を表す断面模式図である。

[図12]変形例2に係る撮像装置の要部の構成を表す断面模式図である。

[図13]変形例3に係る撮像装置の要部の構成を表す断面模式図である。

[図14]本開示の第2の実施の形態に係る撮像装置の要部の構成を表す断面模式図である。

[図15]図14に示した支持基板の平面構成の一例を表す模式図である。

[図16]図14に示した撮像装置の構成の他の例を表す断面模式図である。

[図17]図14に示した撮像装置の製造方法の一工程を表す断面模式図である。

[図18]図17に続く工程を表す断面模式図である。

[図19]図18に続く工程を表す断面模式図である。

[図20A]図19に続く工程を表す断面模式図である。

[図20B]図20Aに示した工程の平面構成を表す模式図である。

[図21A]図20Aに続く工程を表す断面模式図である。

[図21B]図21Aに示した工程の平面構成を表す模式図である。

[図22A]図21Aに続く工程を表す断面模式図である。

[図22B]図22Aに示した工程の平面構成を表す模式図である。

[図23]変形例4に係る撮像装置の要部の構成を表す断面模式図である。

[図24]図23に示した支持基板の裏面側の平面構成の一例を表す模式図である。

[図25]図23に示した撮像装置の構成の他の例を表す断面模式図である。

[図26]本開示の第3の実施の形態に係る撮像装置の要部の構成を表す分解斜視図である。

[図27]図26に示した撮像装置の構成の他の例を表す分解斜視図である。

[図28](A)は図26、図27に示した支持基板の平面構成を表す模式図、
(B-1)、(B-2)は(A)に示したB-B'線に沿った断面構成を表す模式図である。

[図29]図26に示した支持基板の製造方法の一工程を表す断面模式図である。

[図30]図29に続く工程を表す断面模式図である。

[図31]図26に示したロジックチップの製造方法の一工程を表す斜視図であ

る。

[図32]図 3 1 に続く工程を表す斜視図である。

[図33]図 3 2 に続く工程を表す斜視図である。

[図34]図 3 3 に続く工程を表す模式図である。

[図35]図 2 7 に示した支持基板の製造方法の一工程を表す断面模式図である。

[図36]図 3 5 に続く工程を表す断面模式図である。

[図37]図 2 7 に示したロジックチップの製造方法の一工程を表す斜視図である。

[図38]図 2 6, 図 2 7 に示した支持基板の構成の他の例 (1) を表す平面模式図 (である。

[図39]図 2 6, 図 2 7 に示した支持基板の構成の他の例 (2) を表す平面模式図である。

[図40]図 2 6, 図 2 7 に示した支持基板の構成の他の例 (3) を表す平面模式図である。

[図41]図 2 6, 図 2 7 に示した支持基板の構成の他の例 (4) を表す平面模式図である。

[図42]図 2 6, 図 2 7 に示した支持基板の構成の他の例 (5) を表す平面模式図である。

[図43]図 1 等 に示した撮像装置を含む電子機器の一例を表す機能ブロック図である。

[図44]体内情報取得システムの概略的な構成の一例を示すブロック図である。

[図45]内視鏡手術システムの概略的な構成の一例を示す図である。

[図46]カメラヘッド及びCCUの機能構成の一例を示すブロック図である。

[図47]車両制御システムの概略的な構成の一例を示すブロック図である。

[図48]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0011] 以下、本開示における実施形態について、図面を参照して詳細に説明する。なお、説明する順序は、下記の通りである。

1. 第1の実施の形態（支持基板が掘込部を有する撮像装置）
2. 変形例1（掘込部にセンサチップが配置された例）
3. 変形例2（CSP（Chip Size Package）構造を有する例）
4. 変形例3（3つ以上のチップの積層構造を有する例）
5. 第2の実施の形態（支持基板が複数の掘込部を有する撮像装置）
6. 変形例4（CSP構造を有する例）
7. 第3の実施の形態（掘込部に位置決め部が設けられた撮像装置）
8. 変形例5（張出部の平面構成の例）
9. 変形例6（張出部以外の位置決め部を有する例）
10. 適用例（電子機器）
11. 応用例

[0012] <第1の実施の形態>

（撮像装置1の構成）

図1は、本開示の第1の実施の形態に係る固体撮像装置（撮像装置1）の断面構成の一例を模式的に表したものである。この撮像装置1は、例えば、裏面照射型CMOS（Complementary Metal Oxide Semiconductor）イメージセンサである。撮像装置1は、センサチップ11（第1チップ）およびロジックチップ21（第2チップ）の積層構造を有している。センサチップ11は、半導体基板11Sと多層配線層11Wとを有している。センサチップ11の多層配線層11Wとロジックチップ21との間には、配線層22（第1配線層）が設けられている。撮像装置1は、配線層22と多層配線層11Wとの間に、接合面Sを有している。ロジックチップ21は、支持基板31に支持されている。センサチップ11の受光面には、カラーフィルタ41およびオンチップレンズ42が設けられている。

[0013] 図2は、センサチップ11の平面構成を模式的に表している。センサチップ11は、例えば、四角形の平面形状を有している。このセンサチップ11

は、中央部に、例えば四角形状の画素領域 R 1 を有している。画素領域 R 1 の外側には、画素領域 R 1 を囲むように周辺領域 R 2 が設けられている。画素領域 R 1 には、例えば 2 次元配置された複数の受光単位領域（画素 P）が設けられている。

[0014] 画素領域 R 1 には、行列状の画素配列に対して画素行毎に画素駆動線 L read が行方向（画素行の画素の配列方向）に沿って配線され、画素列毎に垂直信号線 L sig が列方向（画素列の画素の配列方向）に沿って配線されている。画素駆動線 L read は、各画素 P に、駆動信号を伝送するためのものである。この駆動信号は、例えばロジックチップ 2 1 から行単位で出力されるようになっている。画素駆動線 L read は、画素領域 R 1 から周辺領域 R 2 に延在し、その一端は、コンタクト電極 1 1 C に接続されている。画素から出力される信号は、垂直信号線 L sig の各々を通して、例えば、ロジックチップ 2 1 に供給される。垂直信号線 L sig は、画素領域 R 1 から周辺領域 R 2 に延在し、その一端は、コンタクト電極 1 1 C に接続されている。コンタクト電極 1 1 C は、センサチップ 1 1 をロジックチップ 2 1 に電氣的に接続するためのものであり、例えば、画素領域 R 1 を囲むように、周辺領域 R 2 に設けられている。コンタクト電極 1 1 C の外側には、複数のパッド電極 1 1 P が設けられている。このパッド電極 1 1 P は、外部接続端子として機能し、撮像装置 1 と外部との信号の入出力を行うものである。図 2 では、四角形状の画素領域 R 1 の外側の対向する 2 辺に、複数のパッド電極 1 1 P が配列されている例を示したが、パッド電極 1 1 P は、隣り合う 2 辺に設けるようにしてもよく、あるいは、1 辺または 3 辺以上にパッド電極 1 1 P を設けるようにしてもよい。

[0015] 図 3 は、ロジックチップ 2 1、配線層 2 2 および支持基板 3 1 の平面構成を模式的に表している。ロジックチップ 2 1 は、例えば、四角形の平面形状を有している。平面（図 1 ～図 3 の XY 平面）視で、ロジックチップ 2 1 は、センサチップ 1 1 よりも小さく、例えば、センサチップ 1 1 の画素領域 R 1 に対向する位置に配置されている。ロジックチップ 2 1 は、配線層 2 2

に設けられた再配線層 2 2 d およびコンタクト電極 2 2 C を介して、センサチップ 1 1 に電氣的に接続されている。コンタクト電極 2 2 C は、例えば、平面視でロジックチップ 2 1 に重ならない位置（ロジックチップ 2 1 の外側）に配置されている。

[0016] 以下、図 1 ～図 3 を用い、センサチップ 1 1、ロジックチップ 2 1、配線層 2 2 および支持基板 3 1 の具体的な構成について説明する。

[0017] ロジックチップ 2 1 よりもチップサイズの大きなセンサチップ 1 1 は、光電変換機能を有するチップであり、センサ回路を有している。センサチップ 1 1 は、配線層 2 2 側から、多層配線層 1 1 W および半導体基板 1 1 S をこの順に有している（図 1）。多層配線層 1 1 W とカラーフィルタ 4 1 との間の半導体基板 1 1 S は、例えば、シリコン（S i）基板であり、半導体基板 1 1 S に画素 P 毎に P D（Photo Diode）が設けられている。半導体基板 1 1 S と配線層 2 2 との間の多層配線層 1 1 W は、絶縁膜 1 1 l およびコンタクト電極 1 1 C を含んでいる。絶縁膜 1 1 l は、多層配線層 1 1 W の配線間を分離するためのものであり、例えば、酸化シリコン（S i O）等により構成されている。コンタクト電極 1 1 C は、例えば、半導体基板 1 1 S に設けられたセンサ回路と、コンタクト電極 2 2 C とを接続するためのものである。このコンタクト電極 1 1 C は、例えば銅（C u）により構成されており、一方の面は接合面 S に露出されている。なお、多層配線層 1 1 W は、センサ回路を構成する複数の配線（図 1 には図示せず）を含んでいる。

[0018] センサチップ 1 1 に対向して設けられたロジックチップ 2 1 は、例えば、センサチップ 1 1 の P D に電氣的に接続されたロジック回路を有している。このロジックチップ 2 1 は、例えば、半導体基板を有しており、この半導体基板の p 型の半導体ウェル領域に、複数の M O S（Metal Oxide Semiconductor）トランジスタが設けられている。ロジック回路は、例えば、この複数の M O S トランジスタを用いて構成されている。半導体基板は、例えば、シリコン基板により構成されている。支持基板 3 1 上に設けられたロジックチップ 2 1 は、支持基板 3 1 の構成材料と同じ材料を含んでいることが好ましい。

。

[0019] ロジックチップ21とセンサチップ11（多層配線層11W）との間に設けられた配線層22は、絶縁膜221、再配線層22dおよびコンタクト電極22Cを含んでいる（図1，図3）。絶縁膜221は、配線層22の配線間を分離するためのものであり、例えば、酸化シリコン（SiO）等により構成されている。再配線層22dは、ロジックチップ21のロジック回路とコンタクト電極22Cとを接続するためのものである。この再配線層22dは、平面視で、ロジックチップ21に重なる位置からロジックチップ21の外側（支持基板31上）に引き出されている。再配線層22dは、例えば、銅（Cu）またはアルミニウム（Al）等の導電材料により構成されている。コンタクト電極22Cは、再配線層22dとコンタクト電極11Cとを接続するためのものである。このコンタクト電極22Cは、例えば銅（Cu）により構成されており、一方の面が接合面Sに露出されている。コンタクト電極22Cは、接合面Sでコンタクト電極11Cに接している。このコンタクト電極11C，22Cの接続は、例えばCuCu接合である。即ち、センサチップ11はロジックチップ21に、例えばCuCu接合により電氣的に接続されている。配線層22は、例えば、CMP（Chemical Mechanical Polishing）等の平坦化処理により形成された平坦面を有している。この平坦面がセンサチップ11との接合面Sを構成している。

[0020] 図4は、センサチップ11とロジックチップ21とが貫通電極（貫通電極22E）により接続された撮像装置1の断面構成を模式的に表している。貫通電極22Eは、例えばTSV（Through Silicon Via）であり、センサチップ11を貫通して設けられている。この貫通電極22Eにより、配線層22の再配線層22dと、多層配線層11Wの配線とが電氣的に接続されている。このように、CuCu接合以外の方法によりセンサチップ11とロジックチップ21とを電氣的に接続するようにしてもよい。例えば、配線層22のコンタクト電極22Cを省略し、配線層22の再配線層22dと、多層配線層11Wのコンタクト電極11Cとを直接接続することも可能である。

[0021] ロジックチップ21は、支持基板31に支持されている。支持基板31は、例えばシリコン（Si）基板等により構成されている。支持基板31は、例えば、四角形の平面形状を有している。この支持基板31は、平面視で、ロジックチップ21よりも大きく、センサチップ11と略同じ大きさを有している。支持基板31は、配線層22側の表面S31Aと、表面S31Aに対向する裏面S31Bとを有している。本実施の形態では、この支持基板31が、センサチップ11に対向する領域に掘込部31Eを有しており、この掘込部31Eにロジックチップ21が配置されている。詳細は後述するが、これにより、ロジックチップ21の表面（センサチップ11との対向面）と、支持基板31の表面S31Aとの段差が小さくなる。よって、支持基板31の表面S31A側の配線層22に、容易に平坦面（接合面S）を形成することができる。

[0022] 支持基板31の掘込部31Eは、他の部分の支持基板31の表面S31Aよりも、裏面S31B側に掘り込まれた部分である。掘込部31Eは、例えば凹状に掘り込まれている。

[0023] 図5に示した撮像装置1は、穴状の掘込部31Eが設けられた支持基板31を有している。このように掘込部31Eが、支持基板31の表面S31Aから裏面S31Bまで貫通しており、支持基板31の裏面S31B側に、ロジックチップ21の裏面が露出されていてもよい。ロジックチップ21の裏面は、掘込部31Eの外側の支持基板31の裏面S31Bと略同一平面上に配置されている。このような穴状の掘込部31Eは、例えば、撮像装置1を製造する際に、凹状の掘込部31Eを有する支持基板31に対して施されたバックグラインド加工により形成される。穴状の掘込部31Eを有する支持基板31は、撮像装置1の積層方向（図1のZ方向）の厚みを小さくすることが可能となる。

[0024] このような凹状または穴状の掘込部31Eは、例えば、四角形の平面形状を有しており、支持基板31の中央部に配置されている（図3）。掘込部31Eは、ロジックチップ21と略同じ平面形状を有している。平面視で、掘

掘込部31Eの大きさは、ロジックチップ21の大きさと略同じか、ロジックチップ21の大きさよりも大きくなっている。掘込部31Eの大きさは、ロジックチップ21の大きさよりも、例えば数 μm 程度大きくなっているもよい。平面視で、掘込部31Eの大きさは、例えば、センサチップ11の大きさよりも小さく、センサチップ11は、ロジックチップ21（掘込部31E）に対向する領域と、掘込部31Eの外側の支持基板31に対向する領域とを有している。支持基板31は、ロジックチップ21の厚みよりも大きな厚みを有し、掘込部31Eの深さ（図1のZ方向の大きさ）は、ロジックチップ21の厚みと略同じであることが好ましい。これにより、ロジックチップ21の表面と、支持基板31の表面S31Aとの段差を、より小さくすることができる。掘込部31Eの深さは、ロジックチップ21の厚みよりも、例えば数 μm 程度大きくなっているもよい。

[0025] 絶縁膜221は、例えば、配線層22から掘込部31Eにわたって設けられている。この絶縁膜221により、掘込部31Eの壁面と、ロジックチップ21との隙間が埋められている。配線層22の絶縁膜221とは別に、掘込部31Eに絶縁膜を設けるようにしてもよい。

[0026] 支持基板31の掘込部31Eに設けられたロジックチップ21上には、配線層22、センサチップ11（画素領域R1）、カラーフィルタ41およびオンチップレンズ42がこの順に設けられている。カラーフィルタ41は、例えば赤色（R）フィルタ、緑色（G）フィルタ、青色（B）フィルタおよび白色フィルタ（W）のいずれかであり、例えば画素P毎に設けられている。これらのカラーフィルタ41は、規則的な色配列（例えばベイヤー配列）で設けられている。このようなカラーフィルタ41を設けることにより、撮像装置1では、その色配列に対応したカラーの受光データが得られる。

[0027] カラーフィルタ41上のオンチップレンズ42は、画素P毎に、センサチップ11のPDに対向する位置に設けられている。このオンチップレンズ42に入射した光は、画素P毎にPDに集光されるようになっている。このオンチップレンズ42のレンズ系は、画素のサイズに応じた値に設定されてい

る。オンチップレンズ42のレンズ材料としては、例えば有機材料やシリコン酸化膜(SiO₂)等が挙げられる。

[0028] (撮像装置1の製造方法)

このような撮像装置1は、例えば以下のようにして製造することができる(図6A～図10)。

[0029] まず、図6A、図6Bに示したように、例えばシリコンからなる支持基板31に、複数の掘込部31Eを形成する。図6Aは支持基板31の模式的な斜視図であり、図6Bは、図6Aに示したB-B'線に沿った断面構成の模式図である。各掘込部31Eの大きさおよび深さは、掘込部31Eに配置するロジックチップ21の大きさおよび厚みに応じて調整する。複数の掘込部31Eの配置は、センサチップ11のウェハマップに合わせる。

[0030] 支持基板31に複数の掘込部31Eを形成した後、図7A、図7Bに示したように、複数の掘込部31E各々に、ロジックチップ21を配置する。図7Aは、図6Aに続く工程を表す模式的な斜視図であり、図7Bは、図7Aに示したB-B'線に沿った断面構成の模式図である。ロジックチップ21は、例えば、ウェハの状態から個片化されたものである。

[0031] 支持基板31の掘込部31Eに、ロジックチップ21を配置した後、図8に示したように、支持基板31上にウェハプロセス技術を用いて絶縁膜221を成膜する。絶縁膜221の成膜には、例えばCVD (Chemical Vapor Deposition) 等を用いることができる。絶縁膜221は、掘込部31Eを埋めるように形成される。

[0032] 絶縁膜221を成膜した後、図9に示したように、再配線層22dおよびコンタクト電極22cを形成する。これにより、支持基板31上に配線層22が形成される。再配線層22dおよびコンタクト電極22cの形成は、例えばCMOS (Complementary Metal Oxide Semiconductor) プロセス技術を用いて行う。このとき、絶縁膜221の表面を、CMP等により平坦化する。この平坦化された絶縁膜221の表面が、接合面Sを構成する。ここでは、支持基板31の掘込部31Eにロジックチップ21が設けられているので

、ロジックチップ21の表面と支持基板31の表面S31Aとの段差が小さくなり、絶縁膜221の表面を平坦化し易くなる。

[0033] 配線層22を形成した後、図10に示したように、複数のセンサチップ11が設けられたウェハを、ロジックチップ21が設けられた支持基板31に対向させ、ウェハ間の接合を行う。これにより、ロジックチップ21のコンタクト電極22Cとセンサチップ11のコンタクト電極11Cとが接続される。次に、センサチップ11の半導体基板11Sを薄くする。続いて、センサチップ11の受光面に、カラーフィルタ41およびオンチップレンズ42を形成する。この後、バックグラインドを行い、支持基板31を薄くする。このとき、支持基板31の掘込部31Eが貫通孔となり、支持基板31の裏面S31Bからロジックチップ21の裏面が露出されてもよい（図5参照）。最後に、ダイシングを行ってチップを個片化する。これにより、図1に示した撮像装置1が完成する。

[0034] （撮像装置1の動作）

このような撮像装置1では、例えば次のようにして信号電荷（例えば、電子）が取得される。光が、オンチップレンズ42およびカラーフィルタ41等を通してセンサチップ11に入射すると、この光は各画素のPDで検出（吸収）され、赤、緑または青の色光が光電変換される。PDで発生した電子－正孔対のうち、信号電荷（例えば、電子）が、撮像信号に変換され、ロジックチップ21のロジック回路で処理される。

[0035] （撮像装置1の作用・効果）

本実施の形態では、支持基板31の掘込部31Eにロジックチップ21が配置されている。これにより、ロジックチップ21の表面と、掘込部31Eの外側の支持基板31の表面S31Aとの段差が小さくなり、支持基板31上の配線層22に平坦面（接合面S）を形成し易くなる。以下、この作用効果について説明する。

[0036] 例えば、掘込部31Eのない支持基板31上に、ロジックチップ21を配置すると、支持基板31の表面S31Aには、ロジックチップ21の厚み分

の段差が形成される。この段差により、支持基板 31 の表面 S 31 A 側に平坦面を形成することが困難となる。この支持基板 31 の表面 S 31 A 側の平坦性の低さは、チップ間の接続に影響を及ぼす。

[0037] 一方、C o W (Chip on Wafer) プロセスを用いてチップ間を接続する方法も提案されている。この方法では、積層方向に配置された複数のチップが、例えば、バンプ接続を用いて接続される。バンプは、個々の大きさを小さくすることが困難であり、また、バンプ間の間隔（ピッチ）も小さくすることが困難である。このため、撮像装置のサイズを小さくすることが困難となる。また、チップ間の接続箇所も少なくなる。更に、バンプ接続に起因した容量が大きくなるので、消費電力も大きくなる。加えて、バンプの厚みに起因して、撮像装置全体の厚みも大きくなる。また、バンプの形成には、長時間を要する。

[0038] これに対し、撮像装置 1 では、支持基板 31 の掘込部 31 E にロジックチップ 21 が配置されている。これにより、支持基板 31 に掘込部 31 E を設けない場合に比べて、ロジックチップ 21 の表面と、掘込部 31 E の外側の支持基板 31 の表面 S 31 A との段差が小さくなり、支持基板 31 の表面 S 31 A 側に平坦面（配線層 22 の表面）を形成しやすくなる。この平坦面（接合面 S）により、ロジックチップ 21 とセンサチップ 11 との電氣的な接続を容易に行うことができる。特に、C u C u 接合は、接合面 S に高い平坦性が必要であり、本技術に好適に用いられる。

[0039] また、撮像装置 1 では、上記のように、支持基板 31 の表面 S 31 A 側に平坦面が形成されるので、支持基板 31 上にタイリングされた複数のロジックチップ 21 を、ウェハ状態のセンサチップ 11 に容易に接合させることができる（図 10）。即ち、C o W プロセスを用いずに、センサチップ 11 とロジックチップ 21 とを接続することができる。したがって、上記のような問題を抱えたバンプ接続を用いずに、センサチップ 11 とロジックチップ 21 とを接続することができる。例えば、センサチップ 11 とロジックチップ 21 とを C u C u 接合を用いて電氣的に接続することにより、撮像装置 1 の

サイズを小さくすることが可能となる。また、センサチップ１１とロジックチップ２１との接続箇所を多くすることができる。更に、撮像装置１の消費電力を小さくすることも可能となる。加えて、撮像装置１全体の厚みも小さくすることができる。また、撮像装置１の製造に要する時間を短くすることができる。

[0040] 以上のように、本実施の形態では、支持基板３１の掘込部３１Ｅにロジックチップ２１を配置するようにしたので、ロジックチップ２１が設けられた支持基板３１の表面Ｓ３１Ａ側の配線層２２に平坦面を形成することができる。この平坦面を介して、ロジックチップ２１にセンサチップ１１が接続される。よって、積層方向に配置されたセンサチップ１１とロジックチップ２１との間の電氣的な接続を、より簡便にすることが可能となる。

[0041] また、支持基板３１とセンサチップ１１との間に配線層２２を設けることにより、ロジックチップ２１とセンサチップ１１との間の空間に機能を付与することができる。例えば、この配線層２２により、平面視でロジックチップ２１と重ならない領域にも、自由に配線を設計することができる。

[0042] 更に、配線層２２の再配線層２２ｄにより、コンタクト電極２２Ｃの位置を調整することができるので、コンタクト電極２２Ｃとコンタクト電極１１Ｃとのアライメントがし易くなる。

[0043] 以下、上記実施の形態の変形例および他の実施の形態について説明するが、以降の説明において上記実施の形態と同一構成部分については同一符号を付してその説明は適宜省略する。

[0044] ＜変形例１＞

図１１は、上記第１の実施の形態の変形例１に係る撮像装置（撮像装置１Ａ）の要部の模式的な断面構成を表したものである。この撮像装置１Ａでは、センサチップ１１が支持基板３１の掘込部３１Ｅに配置されている。この点を除き、変形例１に係る撮像装置１Ａは、上記第１の実施の形態の撮像装置１と同様の構成を有し、その作用および効果も同様である。

[0045] 平面視で、このセンサチップ１１の大きさは、ロジックチップ２１の大き

さよりも小さくなっている。例えば、センサチップ11の受光面が、支持基板31の裏面S31B側に配置されている。支持基板31の裏面S31Bから露出されたセンサチップ11上に、カラーフィルタ41およびオンチップレンズ42が設けられている。支持基板31とロジックチップ21との間には、配線層12が設けられている。この配線層12を間にして、ロジックチップ21は支持基板31に対向して配置されている。ロジックチップ21は、例えば、半導体基板21Sおよび多層配線層21Wを有している。この多層配線層21Wと配線層12との間に接合面Sが設けられている。

[0046] 支持基板31とロジックチップ21（より具体的には多層配線層21W）との間に設けられた配線層12は、絶縁膜12I、再配線層12dおよびコンタクト電極12Cを含んでいる。再配線層12dは、センサチップ11のセンサ回路とコンタクト電極12Cとを接続するためのものである。コンタクト電極12Cは、再配線層12dとコンタクト電極11Cとを接続するためのものである。このコンタクト電極12Cは、例えば銅（Cu）により構成されており、一方の面は接合面Sに露出されている。配線層12は、例えば、CMP等の平坦化処理により形成された平坦面を有している。この平坦面がロジックチップ21との接合面Sを構成している。

[0047] ロジックチップ21は、配線層12に近い側から、多層配線層21Wおよび半導体基板21Sをこの順に有している。多層配線層21Wは、コンタクト電極21Cを含んでいる。コンタクト電極21Cは、半導体基板21Sに設けられたロジック回路とコンタクト電極12Cとを接続するためのものである。このコンタクト電極21Cは、例えば銅（Cu）により構成されており、一方の面は接合面Sに露出されている。コンタクト電極21Cは、接合面Sでコンタクト電極12Cに接している。このコンタクト電極12C、21Cの接続は、例えばCuCu接合である。即ち、センサチップ11はロジックチップ21に、例えばCuCu接合により電氣的に接続されている。

[0048] 本変形例も、支持基板31の掘込部31Eにセンサチップ11を配置するようにしたので、センサチップ11が設けられた支持基板31の表面S31

A側の配線層12に平坦面を形成することができる。この平坦面を介して、センサチップ11にロジックチップ21が接続される。よって、積層方向に配置されたセンサチップ11とロジックチップ21との間の電気的な接続を、より簡便にすることが可能となる。

[0049] <変形例2>

図12は、上記第1の実施の形態の変形例2に係る撮像装置（撮像装置1B）の要部の模式的な断面構成を表したものである。この撮像装置1Bは、CSP（Chip Size Package）であり、ロジックチップ21側に、パッド電極11Pが設けられている。この点を除き、変形例2に係る撮像装置1Bは、上記第1の実施の形態の撮像装置1と同様の構成を有し、その作用および効果も同様である。

[0050] パッド電極11Pは、例えば、配線層22に設けられている。パッド電極11Pは、平面視でロジックチップ21に重ならない位置に配置されている。パッド電極11Pは、例えば、再配線層22dと同層に配置されている。パッド電極11Pおよび再配線層22dは、例えばアルミニウム（Al）等により構成されている。

[0051] 支持基板31は、パッド電極11Pに対向する位置に、貫通孔を有しており、この貫通孔がパッド電極11Pに達している。これにより、支持基板31の裏面S31B側、即ち、ロジックチップ21側からの外部との接続を行うことが可能となる。

[0052] ロジックチップ21に、外部接続端子としてパッド電極を設けるようにしてもよいが、この場合には、ロジックチップ21に加工が必要となるため、ロジックチップ21がPID（Plasma Induced Damage）の影響を受けるおそれがある。支持基板31とセンサチップ11との間の配線層22にパッド電極11Pを設けることにより、このロジックチップ21へのPIDの影響を抑えることができる。

[0053] 本変形例も、支持基板31の掘込部31Eにロジックチップ21を配置するようにしたので、ロジックチップ21が設けられた支持基板31の表面S

3 1 A側の配線層2 2に平坦面を形成することができる。この平坦面を介して、ロジックチップ2 1にセンサチップ1 1が接続される。よって、積層方向に配置されたセンサチップ1 1とロジックチップ2 1との間の電氣的な接続を、より簡便にすることが可能となる。また、配線層2 2にパッド電極1 1 Pを設けることにより、ロジックチップ2 1へのP I Dの影響を抑えつつ、C S Pを実現することができる。

[0054] <変形例3>

図1 3は、上記第1の実施の形態の変形例3に係る撮像装置（撮像装置1 C）の要部の模式的な断面構成を表したものである。この撮像装置1 Cは、センサチップ1 1とロジックチップ2 1（支持基板3 1）との間に、更に、ロジックチップ5 1（第3チップ）を有している。即ち、撮像装置1 Cでは、センサチップ1 1およびロジックチップ5 1を含む積層チップに、支持基板3 1の掘込部3 1 Eに配置されたロジックチップ2 1が接合されている。この点を除き、変形例3に係る撮像装置1 Cは、上記第1の実施の形態の撮像装置1と同様の構成を有し、その作用および効果も同様である。

[0055] ロジックチップ5 1は、例えば、センサチップ1 1側から、多層配線層5 1 W A、半導体基板5 1 Sおよび多層配線層5 1 W Bをこの順に有している。多層配線層5 1 W Aとセンサチップ1 1の多層配線層1 1 Wとの間に接合面S Aが設けられ、多層配線層5 1 W Bと配線層2 2との間に接合面S Bが設けられている。

[0056] 多層配線層5 1 W Aは、コンタクト電極5 1 C Aを含んでいる。コンタクト電極5 1 C Aは、ロジックチップ5 1に設けられたロジック回路とコンタクト電極1 1 Cとを接続するためのものである。このコンタクト電極5 1 C Aは、例えば銅（C u）により構成されており、一方の面は接合面S Aに露出されている。コンタクト電極5 1 C Aは、接合面Sでコンタクト電極1 1 Cに接している。このコンタクト電極1 1 C，5 1 C Aの接続は、例えばC u C u接合である。即ち、センサチップ1 1はロジックチップ5 1に、例えばC u C u接合により電氣的に接続されている。コンタクト電極1 1 C，5

1 C Aは、例えば、平面視で画素領域 R 1 に重なる位置に配置されている。

[0057] 半導体基板 5 1 S を間にして多層配線層 5 1 W A に対向する多層配線層 5 1 W B は、コンタクト電極 5 1 C B を含んでいる。コンタクト電極 5 1 C B は、半導体基板 5 1 S に設けられたロジック回路とコンタクト電極 2 2 C とを接続するためのものである。このコンタクト電極 5 1 C B は、例えば銅 (C u) により構成されており、一方の面は接合面 S B に露出されている。コンタクト電極 5 1 C B は、接合面 S B でコンタクト電極 2 2 C に接している。このコンタクト電極 2 2 C, 5 1 C B の接続は、例えば C u C u 接合である。即ち、ロジックチップ 2 1 はロジックチップ 5 1 に、例えば C u C u 接合により電氣的に接続されている。コンタクト電極 2 2 C, 5 1 C B は、例えば、平面視で画素領域 R 1 に重ならない位置に配置されている。

[0058] 多層配線層 5 1 W B のコンタクト電極 5 1 C B は、半導体基板 5 1 S を貫通する貫通電極 5 1 E を介して、多層配線層 5 1 W A の配線に接続されている。貫通電極 5 1 E は、例えば T S V である。

[0059] 本変形例も、支持基板 3 1 の掘込部 3 1 E にロジックチップ 2 1 を配置するようにしたので、ロジックチップ 2 1 が設けられた支持基板 3 1 の表面 S 3 1 A 側の配線層 2 2 に平坦面を形成することができる。この平坦面 (接合面 S B) を介して、ロジックチップ 2 1 にロジックチップ 5 1 が接続される。よって、積層方向に配置されたロジックチップ 5 1 とロジックチップ 2 1 との間の電氣的な接続を、より簡便にすることが可能となる。

[0060] 図 1 3 では、撮像装置 1 C が、3 つのチップ (センサチップ 1 1、ロジックチップ 2 1, 5 1) の積層構造を有する例を示したが、撮像装置 1 C は、4 つ以上のチップの積層構造を有していてもよい。

[0061] また、図 1 3 では、支持基板 3 1 の掘込部 3 1 E にロジックチップ 2 1 が配置されている例を示したが、掘込部 3 1 E には、他の機能を有するチップが配置されていてもよい。例えば、掘込部 3 1 E に D R A M (Dynamic Random Access Memory) 等のメモリチップが配置されていてもよい。

[0062] < 第 2 の実施の形態 >

図14は、本開示の第2の実施の形態に係る撮像装置（撮像装置2）の要部の模式的な断面構成を表したものである。この撮像装置2では、支持基板31が複数の掘込部（掘込部31E、31EA、31EB）を有しており、各掘込部にチップ（ロジックチップ21、第1メモリチップ61、第2メモリチップ71）が配置されている。この点を除き、第2の実施の形態に係る撮像装置2は、上記第1の実施の形態の撮像装置1と同様の構成を有し、その作用および効果も同様である。

[0063] 撮像装置2の支持基板31は、例えば、3つの掘込部31E、31EA、31EBを有している。掘込部31Eにはロジックチップ21が配置され、掘込部31EAには第1メモリチップ61が配置され、掘込部31EBには第2メモリチップ71が配置されている。撮像装置2は、この支持基板31上に、配線層23（第2配線層）、配線層22およびセンサチップ11をこの順に有している。

[0064] 掘込部31E、31EA、31EBは、支持基板31の表面S31Aから裏面S31B側に、例えば、凹状に設けられている。この掘込部31E、31EA、31EBは各々、ロジックチップ21、第1メモリチップ61、第2メモリチップ71に対応した形状に設けられており、互いに異なる深さを有している。

[0065] 図15は、支持基板31に配置されたロジックチップ21、第1メモリチップ61および第2メモリチップ71の平面構成を模式的に表している。掘込部31E、31EA、31EBは各々、ロジックチップ21、第1メモリチップ61、第2メモリチップ71に対応した平面形状を有しており、互いに異なる面積（平面視での大きさ）を有している。例えば、支持基板31の一端（図15の紙面左端）から、第1メモリチップ61、ロジックチップ21および第2メモリチップ71がこの順に並んで配置されている。

[0066] 掘込部31Eは、例えば、支持基板31の中央部に設けられている。この掘込部31Eは、ロジックチップ21と略同じ平面形状を有している。掘込部31Eは、例えば、四角形の平面形状を有している。平面視で、掘込部3

1 Eの大きさは、ロジックチップ2 1の大きさと略同じか、ロジックチップ2 1の大きさよりも大きくなっている。掘込部3 1 Eの深さは、ロジックチップ2 1の厚みと略同じであることが好ましい。

[0067] 掘込部3 1 E Aは、例えば、掘込部3 1 Eと支持基板3 1の一端との間に配置されている。この掘込部3 1 E Aは、第1メモリチップ6 1と略同じ平面形状を有している。掘込部3 1 E Aは、例えば、四角形の平面形状を有しており、この四角形は、掘込部3 1 Eよりも小さくなっている。平面視で、掘込部3 1 E Aの大きさは、第1メモリチップ6 1の大きさと略同じか、第1メモリチップ6 1の大きさよりも大きくなっている。掘込部3 1 E Aの深さは、第1メモリチップ6 1の厚みと略同じであることが好ましい。掘込部3 1 E Aは、例えば、掘込部3 1 Eよりも浅く設けられている。

[0068] 掘込部3 1 E Bは、例えば、掘込部3 1 Eと支持基板3 1の他端との間に配置されている。この掘込部3 1 E Bは、第2メモリチップ7 1と略同じ平面形状を有している。掘込部3 1 E Bは、例えば、四角形の平面形状を有しており、この四角形は、掘込部3 1 E Aよりも小さくなっている。平面視で、掘込部3 1 E Bの大きさは、第2メモリチップ7 1の大きさと略同じか、第2メモリチップ7 1の大きさよりも大きくなっている。掘込部3 1 E Bの深さは、第2メモリチップ7 1の厚みと略同じであることが好ましい。掘込部3 1 E Bは、例えば、掘込部3 1 Eよりも浅く、かつ、掘込部3 1 E Aよりも深く設けられている。

[0069] 図1 6は、掘込部3 1 E、3 1 E A、3 1 E Bの構成の他の例を表している。このように、掘込部3 1 Eが穴状に設けられていてもよい。掘込部3 1 Eには、ロジックチップ2 1、第1メモリチップ6 1および第2メモリチップ7 1のうち、最も厚みの大きいロジックチップ2 1が配置されている。この掘込部3 1 Eでは、支持基板3 1の裏面S 3 1 Bから、ロジックチップ2 1の裏面が露出されている。

[0070] 掘込部3 1 E Aに配置された第1メモリチップ6 1は、例えばDRAM (Dynamic Random Access Memory) 等の揮発性メモリであり、第1メモリチップ

61は、ロジックチップ21のロジック回路に電氣的に接続された第1メモリ回路を有している。第1メモリチップ61は、配線層23の配線（後述の配線23WA）により、ロジックチップ21に電氣的に接続されている。

[0071] 掘込部31EBに配置された第2メモリチップ71は、例えば不揮発性メモリである。第2メモリチップ71は、ロジックチップ21のロジック回路に電氣的に接続された第2メモリ回路を有している。第2メモリチップ71は、配線層23の配線（後述の配線23WB）により、ロジックチップ21に電氣的に接続されている。

[0072] 第1メモリチップ61および第2メモリチップ71に電氣的に接続されたロジックチップ21は、支持基板31に配置された3つのチップ（ロジックチップ21、第1メモリチップ61、第2メモリチップ71）のうち、主機能を担っている。このロジックチップ21が、配線層23のコンタクト電極（後述のコンタクト電極23C）、配線層22の再配線層22dおよびコンタクト電極22Cを介してセンサチップ11に電氣的に接続されている。

[0073] 支持基板31と配線層22との間に設けられた配線層23は、絶縁膜231、配線23WA、23WBおよびコンタクト電極23Cを含んでいる。絶縁膜231は、配線層23の配線間を分離するためのものであり、例えば、酸化シリコン（SiO₂）等により構成されている。配線23WAは、第1メモリチップ61の第1メモリ回路を、ロジックチップ21のロジック回路に接続するためのものである。配線23WBは、第2メモリチップ71の第2メモリ回路を、ロジックチップ21のロジック回路に接続するためのものである。コンタクト電極23Cは、ロジックチップ21のメモリ回路を配線層22の再配線層22dに接続するためのものであり、配線層23を貫通して設けられている。このコンタクト電極23Cは、平面視でロジックチップ21に重なる位置に配置されている。配線層22の再配線層22dは、配線層23のコンタクト電極23Cとコンタクト電極22Cとを接続している。配線層22とセンサチップ11（より具体的には多層配線層11W）との間に接合面Sが設けられている。

[0074] このような撮像装置 2 は、例えば以下のようにして製造することができる（図 1 7 ～図 2 2 B）。

[0075] まず、図 1 7 に示したように、ウェハ状の支持基板 3 1（図 6 A 参照）に、掘込部 3 1 E、3 1 E A、3 1 E B 各々を複数形成する。次いで、図 1 8 に示したように、掘込部 3 1 E にロジックチップ 2 1 を、掘込部 3 1 E A に第 1 メモリチップ 6 1 を、掘込部 3 1 E B に第 2 メモリチップ 7 1 を各々配置する。ロジックチップ 2 1、第 1 メモリチップ 6 1 および第 2 メモリチップ 7 1 は各々、例えば、ウェハの状態から個片化されたものである。

[0076] 続いて、図 1 9 に示したように、支持基板 3 1 上に、例えば CVD 法を用いて絶縁膜 2 3 1 を成膜する。絶縁膜 2 3 1 を成膜した後、絶縁膜 2 3 1 の表面を CMP 等により平坦化する。

[0077] 絶縁膜 2 3 1 を形成した後、図 2 0 A、図 2 0 B に示したように、配線 2 3 W A、2 3 W B を形成する。図 2 0 A は、図 1 9 に続く工程の断面構成を表し、図 2 0 B は、図 2 0 A に示した工程の平面構成を表している。

[0078] 配線 2 3 W A、2 3 W B を形成した後、図 2 1 A、図 2 1 B に示したように、コンタクト電極 2 3 C を形成する。これにより、支持基板 3 1 上に配線層 2 3 が形成される。図 2 1 A は、図 2 0 A に続く工程の断面構成を表し、図 2 1 B は、図 2 1 A に示した工程の平面構成を表している。

[0079] 配線層 2 3 を形成した後、図 2 2 A、図 2 2 B に示したように、配線層 2 3 上に配線層 2 2 を形成する。配線層 2 2 は、例えば、以下のようにして形成する。まず、配線層 2 3 上に絶縁膜 2 2 1 を成膜した後、絶縁膜 2 2 1 の表面を例えば CMP 等により平坦化する。この平坦化された絶縁膜 2 2 1 の表面が、接合面 S を構成する。絶縁膜 2 2 1 を平坦化した後、再配線層 2 2 d およびコンタクト電極 2 2 C を形成する。これにより、配線層 2 2 が形成される。

[0080] 配線層 2 2 を形成した後、複数のセンサチップ 1 1 が設けられたウェハを、ロジックチップ 2 1、第 1 メモリチップ 6 1 および第 2 メモリチップ 7 1 が設けられた支持基板 3 1 に対向させ、ウェハ間の接合を行う。これにより

、配線層 2 2 のコンタクト電極 2 2 C とセンサチップ 1 1 のコンタクト電極 1 1 C とが接続される。ここでは、配線層 2 3 の配線 2 3 WA, 2 3 WB により第 1 メモリチップ 6 1、第 2 メモリチップ 7 1 各々がロジックチップ 2 1 に電氣的に接続されている。したがって、第 1 メモリチップ 6 1、第 2 メモリチップ 7 1 各々から、センサチップ 1 1 への直接接合が不要となる。よって、容易に、ウェハ間の接合を行うことができる。

[0081] ウェハ間の接合を行った後は、上記第 1 の実施の形態で説明したのと同様の工程を経ることにより、撮像装置 2 を完成させることができる。

[0082] 本実施の形態の撮像装置 2 も、支持基板 3 1 の掘込部 3 1 E, 3 1 E A, 3 1 E B にロジックチップ 2 1, 第 1 メモリチップ 6 1, 第 2 メモリチップ 7 1 を配置するようにしたので、支持基板 3 1 の表面 S 3 1 A 側の配線層 2 2 に平坦面を形成することができる。この平坦面（接合面 S）を介して、ロジックチップ 2 1 にセンサチップ 1 1 が接続される。よって、積層方向に配置されたセンサチップ 1 1 とロジックチップ 2 1 との間の電氣的な接続を、より簡便にすることが可能となる。

[0083] また、支持基板 3 1 と配線層 2 2 との間に、配線 2 3 WA, 2 3 WB を有する配線層 2 3 を設けることにより、主機能を担うロジックチップ 2 1 に、第 1 メモリチップ 6 1 および第 2 メモリチップ 7 1 を電氣的に接続することができる。これにより、ウェハ間の接合工程を容易に行うことができる。

[0084] <変形例 4>

図 2 3 は、上記第 2 の実施の形態の変形例（変形例 4）に係る撮像装置（撮像装置 2 A）の要部の模式的な断面構成を表したものである。この撮像装置 2 A は、CSP であり、支持基板 3 1 の裏面 S 3 1 B にパッド電極 1 1 P が設けられている。この点を除き、変形例 4 に係る撮像装置 2 A は、上記第 2 の実施の形態の撮像装置 2 と同様の構成を有し、その作用および効果も同様である。

[0085] 図 2 4 は、支持基板 3 1 の裏面 S 3 1 B 側の平面構成を模式的に表している。支持基板 3 1 の裏面 S 3 1 B には、複数のパッド電極 1 1 P が設けられ

ている。

[0086] ロジックチップ21とパッド電極11Pとは、支持基板31に設けられた配線31Wにより接続されている(図23)。このロジックチップ21に接続されたパッド電極11Pは、例えば、平面視でロジックチップ21に重なる位置に配置されている(図24)。

[0087] 第1メモリチップ61とパッド電極11Pとは、支持基板に設けられた配線31WAにより接続されている。この第1メモリチップ61に接続されたパッド電極11Pの一部は、例えば、平面視で第1メモリチップ61に重なる位置に配置されている。第1メモリチップ61に接続されたパッド電極11Pは、例えば、第1メモリチップ61に重ならない位置にも設けられている。

[0088] 第2メモリチップ71とパッド電極11Pとは、支持基板に設けられた配線31WBにより接続されている。この第2メモリチップ71に接続されたパッド電極11Pは、例えば、平面視で第2メモリチップ71に重ならない位置に配置されている。

[0089] 本変形例も、支持基板31の掘込部31E、31EA、31EBにロジックチップ21、第1メモリチップ61、第2メモリチップ71を配置するようにしたので、支持基板31の表面S31A側の配線層22に平坦面を形成することができる。この平坦面(接合面S)を介して、ロジックチップ21にセンサチップ11が接続される。よって、積層方向に配置されたセンサチップ11とロジックチップ21との間の電気的な接続を、より簡便にすることが可能となる。また、支持基板31の裏面S31Bにパッド電極11Pを設けることにより、CSPを実現することができる。

[0090] 図25は、撮像装置2Aの構成の他の例を表している。このように掘込部31Eが穴状に設けられていてもよい。

[0091] <第3の実施の形態>

図26および図27は各々、本開示の第3の実施の形態に係る撮像装置(撮像装置3)の要部の分解斜視図である。図26および図27は、支持基板

31の構成と、支持基板31の掘込部31E、31EAに配置されるロジックチップ21および第1メモリチップ61の構成とを表すものである。この撮像装置3では、支持基板31の掘込部31E、31EA各々に、ロジックチップ21および第1メモリチップ61の位置を固定するための位置決め部（後述の張出部G、GA）が設けられている。この点を除き、第3の実施の形態に係る撮像装置3は、上記第1の実施の形態の撮像装置1と同様の構成を有し、その作用および効果も同様である。

[0092] 図26および図27には、支持基板31の掘込部31EBおよび第2メモリチップ71（図14参照）が図示されていないが、撮像装置3に掘込部31EBおよび第2メモリチップ71が設けられていてもよい。

[0093] 支持基板31の掘込部31E、31EAには、掘込部31E、31EAの縁から掘込部31E、31EAの内側に向かって張り出した部分（張出部G、GA）が設けられている。掘込部31Eには張出部Gが設けられ、掘込部31EAには張出部GAが設けられている。

[0094] 図28は、このような張出部G、GAが設けられた支持基板31の構成を表している。図28（A）は支持基板31の平面構成を表し、図28（B-1）、（B-2）は図28（A）のB-B'線に沿った断面構成を表している。図28（B-1）が、図26に示した支持基板31の断面構成に対応し、図26（B-2）が、図27に示した支持基板31の断面構成に対応している。

[0095] 張出部G、GAは、例えば、四角形の平面形状を有している。張出部G、GAの表面は、掘込部31E、31EAの外側の支持基板31の表面S31Aと同一平面上に設けられていてもよく（図28（B-1））、支持基板31の表面S31Aよりも裏面S31Bに近い位置に設けられていてもよい（図28（B-2））。

[0096] 掘込部31Eに配置されるロジックチップ21の縁には切欠部Kが設けられている。このロジックチップ21の切欠部Kが、掘込部31Eの張出部Gに嵌合されることにより、ロジックチップ21と掘込部31Eとの位置合わせ

せがなされるようになっている。

[0097] 掘込部31EAに配置される第1メモリチップ61の縁には切欠部KAが設けられている。この第1メモリチップ61の切欠部KAが、掘込部31EAの張出部GAに嵌合されることにより、第1メモリチップ61と掘込部31EAとの位置合わせがなされるようになっている。切欠部K、KAは、張出部G、GAに嵌合するように、ロジックチップ21、第1メモリチップ61の厚み方向の全部（図26）または、裏面側の一部（図27）に設けられている。ロジックチップ21、第1メモリチップ61の厚み方向の一部に裏面側から切欠部K、KAを設けることにより、ロジックチップ21、第1メモリチップ61の表面に回路形成可能領域を増やすことができる。

[0098] 図26（図28（B-1））に示した張出部G、GAは、例えば、以下のように形成することができる（図29、図30）。

[0099] まず、図29に示したように、支持基板31の表面S31A上にレジストRを塗布する。レジストRは、例えば、光感光性の樹脂材料により構成されている。続いて、図30に示したように、張出部G、GAを除く掘込部31E、31Eの領域を露光する。この後、エッチング処理を施すことにより、張出部G、GAを有する掘込部31E、31EAが形成される。

[0100] 図31～図34は、図26に示した切欠部Kを有するロジックチップ21の製造工程を順に表したものである。

[0101] まず、図31に示したように、複数のロジックチップ21が設けられたウェハを準備し、これを薄膜化する。次いで、図32に示したように、回路形成面と反対の面を、仮支持基板81に貼り合わせる。続いて、図33に示したように、仮支持基板81に貼り合わせた状態で、レジストパターンの形成、エッチングおよびレジスト剥離を行い、各ロジックチップ21に切欠部Kを形成する。この後、複数のロジックチップ21が設けられたウェハから仮支持基板81を除去する。仮支持基板81は、剥離により除去するようにしてもよく、あるいは、仮支持基板81を削るようにしてもよい。最後に、図34に示したように、複数のロジックチップ21が設けられたウェハに、ダ

イシング処理を施し、個片化する。これにより、切欠部Kを有するロジックチップ21が形成される。同様の方法で切欠部KAを有する第1メモリチップ61も形成することができる。

[0102] 図27（図28（B-2））に示した張出部G，GAは、例えば、以下のように形成することができる（図35，図36）。

[0103] まず、支持基板31の表面S31A上にレジストRを塗布する（図29）。続いて、図35に示したように、張出部G，GAを除く掘込部31E，31EAの領域を露光し、エッチング処理を施す。次に、図36に示したように、再び、支持基板31の表面S31A上にレジストRを塗布し、張出部G，GAの形成領域を露光する。この後、エッチング処理を施すことにより、張出部G，GAの表面の位置を、掘込部31E，31EAの外側の表面S31Aの位置と異ならせることができる。

[0104] 図37は、図27に示した切欠部Kを有するロジックチップ21の製造工程の一工程を表したものである。

[0105] まず、複数のロジックチップ21が設けられたウェハを準備し、これを薄膜化する（図31）。次いで、図37に示したように、このウェハを反転させ、回路形成面を、仮支持基板81に貼り合わせる。続いて、仮支持基板81に貼り合わせた状態で、レジストパターンの形成、エッチングおよびレジスト剥離を行い、各ロジックチップ21の裏面側の一部に切欠部Kを形成する。この後、複数のロジックチップ21が設けられたウェハから仮支持基板81を除去する。仮支持基板81は、剥離により除去するようにしてもよく、あるいは、仮支持基板81を削るようにしてもよい。最後に、複数のロジックチップ21が設けられたウェハに、ダイシング処理を施し、個片化する。

[0106] 本実施の形態の撮像装置3も、支持基板31の掘込部31E，31EAにロジックチップ21，第1メモリチップ61を配置するようにしたので、支持基板31の表面S31A側の配線層22に平坦面を形成することができる。この平坦面（接合面S）を介して、ロジックチップ21にセンサチップ1

1 が接続される。よって、積層方向に配置されたセンサチップ 1 1 とロジックチップ 2 1 との間の電気的な接続を、より簡便にすることが可能となる。

[0107] また、支持基板 3 1 の掘込部 3 1 E, 3 1 E A に張出部 G, G A が設けられているので、掘込部 3 1 E, 3 1 E A とロジックチップ 2 1, 第 1 メモリチップ 6 1 との位置合わせの精度を向上させることができる。これにより、接合面 S の位置合わせ精度が向上するので、コンタクト電極 1 1 C, 2 2 C の配置間隔を狭めることが可能となる。よって、コンタクト電極 1 1 C, 2 2 C をより多く設けることが可能となる。

[0108] <変形例 5>

図 3 8 ~ 図 4 1 は、張出部 G, G A, G B を有する支持基板 3 1 の構成の他の例を表している。例えば、支持基板 3 1 の掘込部 3 1 E B には、張出部（張出部 G B）が設けられていてもよい。

[0109] 張出部 G, G A, G B は、各々、掘込部 3 1 E, 3 1 E A, 3 1 E B に複数設けられていてもよい（図 3 8）。例えば、掘込部 3 1 E に 2 つの張出部 G が設けられ、掘込部 3 1 E A に 2 つの張出部 G A が設けられ、掘込部 3 1 E B に 2 つの張出部 G B が設けられている。

[0110] 張出部 G, G A, G B の平面形状は、四角形以外であってもよく、例えば、半円（図 3 9）または三角形（図 4 0）等であってもよい。あるいは、張出部 G, G A, G B の平面形状は、円または五角形以上の多角形であってもよい。

[0111] 張出部 G, G A, G B は、各々、掘込部 3 1 E, 3 1 E A, 3 1 E B に 3 つ以上設けられていてもよく、例えば、4 つずつ設けられていてもよい（図 4 1）。

[0112] <変形例 6>

図 4 2 に示したように、支持基板 3 1 の位置決め部は、張出部以外により構成されていてもよい。例えば、掘込部 3 1 E, 3 1 E A, 3 1 E B 内に設けられた凸部（凸部 T, T A, T B）により位置決め部が構成されていてもよい。この凸部 T, T A, T B の高さは、例えば、支持基板 3 1 の厚みより

も小さくなっている。凸部 T、T A、T B の形状は、例えば、円柱である。凸部 T、T A、T B の形状は、円柱以外の形状であってもよく、例えば、半球、円錐、方錐および角柱等であってもよい。

[0113] <適用例>

上述の撮像装置 1、1 A、1 B、1 C、2、2 A、3（以下、略して撮像装置 1 と記す）は、例えばカメラなど、様々なタイプの電子機器に適用することができる。図 4 3 に、その一例として、電子機器 4（カメラ）の概略構成を示す。この電子機器 4 は、例えば静止画または動画を撮影可能なカメラであり、撮像装置 1 と、光学系（光学レンズ）3 1 0 と、シャッタ装置 3 1 1 と、撮像装置 1 およびシャッタ装置 3 1 1 を駆動する駆動部 3 1 3 と、信号処理部 3 1 2 とを有する。

[0114] 光学系 3 1 0 は、被写体からの像光（入射光）を撮像装置 1 へ導くものである。この光学系 3 1 0 は、複数の光学レンズから構成されていてもよい。シャッタ装置 3 1 1 は、撮像装置 1 への光照射期間および遮光期間を制御するものである。駆動部 3 1 3 は、撮像装置 1 の転送動作およびシャッタ装置 3 1 1 のシャッタ動作を制御するものである。信号処理部 3 1 2 は、撮像装置 1 から出力された信号に対し、各種の信号処理を行うものである。信号処理後の映像信号 D out は、メモリなどの記憶媒体に記憶されるか、あるいは、モニタ等へ出力される。

[0115] <体内情報取得システムへの応用例>

更に、本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0116] 図 4 4 は、本開示に係る技術（本技術）が適用され得る、カプセル型内視鏡を用いた患者の体内情報取得システムの概略的な構成の一例を示すブロック図である。

[0117] 体内情報取得システム 1 0 0 0 1 は、カプセル型内視鏡 1 0 1 0 0 と、外部制御装置 1 0 2 0 0 とから構成される。

- [0118] カプセル型内視鏡１０１００は、検査時に、患者によって飲み込まれる。カプセル型内視鏡１０１００は、撮像機能及び無線通信機能を有し、患者から自然排出されるまでの間、胃や腸等の臓器の内部を蠕動運動等によって移動しつつ、当該臓器の内部の画像（以下、体内画像ともいう）を所定の間隔で順次撮像し、その体内画像についての情報を体外の外部制御装置１０２００に順次無線送信する。
- [0119] 外部制御装置１０２００は、体内情報取得システム１０００１の動作を統括的に制御する。また、外部制御装置１０２００は、カプセル型内視鏡１０１００から送信されてくる体内画像についての情報を受信し、受信した体内画像についての情報に基づいて、表示装置（図示せず）に当該体内画像を表示するための画像データを生成する。
- [0120] 体内情報取得システム１０００１では、このようにして、カプセル型内視鏡１０１００が飲み込まれてから排出されるまでの間、患者の体内の様子を撮像した体内画像を随時得ることができる。
- [0121] カプセル型内視鏡１０１００と外部制御装置１０２００の構成及び機能についてより詳細に説明する。
- [0122] カプセル型内視鏡１０１００は、カプセル型の筐体１０１０１を有し、その筐体１０１０１内には、光源部１０１１１、撮像部１０１１２、画像処理部１０１１３、無線通信部１０１１４、給電部１０１１５、電源部１０１１６、及び制御部１０１１７が収納されている。
- [0123] 光源部１０１１１は、例えばＬＥＤ（light emitting diode）等の光源から構成され、撮像部１０１１２の撮像視野に対して光を照射する。
- [0124] 撮像部１０１１２は、撮像素子、及び当該撮像素子の前段に設けられる複数のレンズからなる光学系から構成される。観察対象である体組織に照射された光の反射光（以下、観察光という）は、当該光学系によって集光され、当該撮像素子に入射する。撮像部１０１１２では、撮像素子において、そこに入射した観察光が光電変換され、その観察光に対応する画像信号が生成される。撮像部１０１１２によって生成された画像信号は、画像処理部１０１

13に提供される。

[0125] 画像処理部10113は、CPU (Central Processing Unit) やGPU (Graphics Processing Unit) 等のプロセッサによって構成され、撮像部10112によって生成された画像信号に対して各種の信号処理を行う。画像処理部10113は、信号処理を施した画像信号を、RAWデータとして無線通信部10114に提供する。

[0126] 無線通信部10114は、画像処理部10113によって信号処理が施された画像信号に対して変調処理等の所定の処理を行い、その画像信号を、アンテナ10114Aを介して外部制御装置10200に送信する。また、無線通信部10114は、外部制御装置10200から、カプセル型内視鏡10100の駆動制御に関する制御信号を、アンテナ10114Aを介して受信する。無線通信部10114は、外部制御装置10200から受信した制御信号を制御部10117に提供する。

[0127] 給電部10115は、受電用のアンテナコイル、当該アンテナコイルに発生した電流から電力を再生する電力再生回路、及び昇圧回路等から構成される。給電部10115では、いわゆる非接触充電の原理を用いて電力が生成される。

[0128] 電源部10116は、二次電池によって構成され、給電部10115によって生成された電力を蓄電する。図44では、図面が煩雑になることを避けるために、電源部10116からの電力の供給先を示す矢印等の図示を省略しているが、電源部10116に蓄電された電力は、光源部10111、撮像部10112、画像処理部10113、無線通信部10114、及び制御部10117に供給され、これらの駆動に用いられ得る。

[0129] 制御部10117は、CPU等のプロセッサによって構成され、光源部10111、撮像部10112、画像処理部10113、無線通信部10114、及び、給電部10115の駆動を、外部制御装置10200から送信される制御信号に従って適宜制御する。

[0130] 外部制御装置10200は、CPU、GPU等のプロセッサ、又はプロセ

ッサとメモリ等の記憶素子が混載されたマイクロコンピュータ若しくは制御基板等で構成される。外部制御装置１０２００は、カプセル型内視鏡１０１００の制御部１０１１７に対して制御信号を、アンテナ１０２００Ａを介して送信することにより、カプセル型内視鏡１０１００の動作を制御する。カプセル型内視鏡１０１００では、例えば、外部制御装置１０２００からの制御信号により、光源部１０１１１における観察対象に対する光の照射条件が変更され得る。また、外部制御装置１０２００からの制御信号により、撮像条件（例えば、撮像部１０１１２におけるフレームレート、露出値等）が変更され得る。また、外部制御装置１０２００からの制御信号により、画像処理部１０１１３における処理の内容や、無線通信部１０１１４が画像信号を送信する条件（例えば、送信間隔、送信画像数等）が変更されてもよい。

[0131] また、外部制御装置１０２００は、カプセル型内視鏡１０１００から送信される画像信号に対して、各種の画像処理を施し、撮像された体内画像を表示装置に表示するための画像データを生成する。当該画像処理としては、例えば現像処理（デモザイク処理）、高画質化処理（帯域強調処理、超解像処理、NR（Noise reduction）処理及び／又は手ブレ補正処理等）、並びに／又は拡大処理（電子ズーム処理）等、各種の信号処理を行うことができる。外部制御装置１０２００は、表示装置の駆動を制御して、生成した画像データに基づいて撮像された体内画像を表示させる。あるいは、外部制御装置１０２００は、生成した画像データを記録装置（図示せず）に記録させたり、印刷装置（図示せず）に印刷出力させてもよい。

[0132] 以上、本開示に係る技術が適用され得る体内情報取得システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部１０１１２に適用され得る。これにより、検出精度が向上する。

[0133] ＜内視鏡手術システムへの応用例＞

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0134] 図４５は、本開示に係る技術（本技術）が適用され得る内視鏡手術システ

ムの概略的な構成の一例を示す図である。

[0135] 図45では、術者（医師）11131が、内視鏡手術システム11000を用いて、患者ベッド11133上の患者11132に手術を行っている様子が図示されている。図示するように、内視鏡手術システム11000は、内視鏡11100と、気腹チューブ11111やエネルギー処置具11112等の、その他の術具11110と、内視鏡11100を支持する支持アーム装置11120と、内視鏡下手術のための各種の装置が搭載されたカート11200と、から構成される。

[0136] 内視鏡11100は、先端から所定の長さの領域が患者11132の体腔内に挿入される鏡筒11101と、鏡筒11101の基端に接続されるカメラヘッド11102と、から構成される。図示する例では、硬性の鏡筒11101を有するいわゆる硬性鏡として構成される内視鏡11100を図示しているが、内視鏡11100は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

[0137] 鏡筒11101の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡11100には光源装置11203が接続されており、当該光源装置11203によって生成された光が、鏡筒11101の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者11132の体腔内の観察対象に向かって照射される。なお、内視鏡11100は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

[0138] カメラヘッド11102の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU: Camera Control Unit）11201に送信される。

[0139] CCU11201は、CPU（Central Processing Unit）やGPU（Grap

hics Processing Unit) 等によって構成され、内視鏡 1 1 1 0 0 及び表示装置 1 1 2 0 2 の動作を統括的に制御する。さらに、CCU 1 1 2 0 1 は、カメラヘッド 1 1 1 0 2 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

[0140] 表示装置 1 1 2 0 2 は、CCU 1 1 2 0 1 からの制御により、当該 CCU 1 1 2 0 1 によって画像処理が施された画像信号に基づく画像を表示する。

[0141] 光源装置 1 1 2 0 3 は、例えば LED (light emitting diode) 等の光源から構成され、術部等を撮影する際の照射光を内視鏡 1 1 1 0 0 に供給する。

[0142] 入力装置 1 1 2 0 4 は、内視鏡手術システム 1 1 0 0 0 に対する入力インタフェースである。ユーザは、入力装置 1 1 2 0 4 を介して、内視鏡手術システム 1 1 0 0 0 に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡 1 1 1 0 0 による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

[0143] 処置具制御装置 1 1 2 0 5 は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具 1 1 1 1 2 の駆動を制御する。気腹装置 1 1 2 0 6 は、内視鏡 1 1 1 0 0 による視野の確保及び術者の作業空間の確保の目的で、患者 1 1 1 3 2 の体腔を膨らめるために、気腹チューブ 1 1 1 1 1 を介して当該体腔内にガスを送り込む。レコーダ 1 1 2 0 7 は、手術に関する各種の情報を記録可能な装置である。プリンタ 1 1 2 0 8 は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

[0144] なお、内視鏡 1 1 1 0 0 に術部を撮影する際の照射光を供給する光源装置 1 1 2 0 3 は、例えば LED、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。RGBレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置 1 1 2 0 3 において撮像画像のホワイトバランスの調整を行うことができる。また、こ

の場合には、RGBレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド11102の撮像素子の駆動を制御することにより、RGBそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

[0145] また、光源装置11203は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド11102の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[0146] また、光源装置11203は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（Narrow Band Imaging）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置11203は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[0147] 図46は、図45に示すカメラヘッド11102及びCCU11201の機能構成の一例を示すブロック図である。

[0148] カメラヘッド11102は、レンズユニット11401と、撮像部11402と、駆動部11403と、通信部11404と、カメラヘッド制御部11405と、を有する。CCU11201は、通信部11411と、画像処

理部 1 1 4 1 2 と、制御部 1 1 4 1 3 と、を有する。カメラヘッド 1 1 1 0 2 と C C U 1 1 2 0 1 とは、伝送ケーブル 1 1 4 0 0 によって互いに通信可能に接続されている。

[0149] レンズユニット 1 1 4 0 1 は、鏡筒 1 1 1 0 1 との接続部に設けられる光学系である。鏡筒 1 1 1 0 1 の先端から取り込まれた観察光は、カメラヘッド 1 1 1 0 2 まで導光され、当該レンズユニット 1 1 4 0 1 に入射する。レンズユニット 1 1 4 0 1 は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

[0150] 撮像部 1 1 4 0 2 を構成する撮像素子は、1つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部 1 1 4 0 2 が多板式で構成される場合には、例えば各撮像素子によって R G B それぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部 1 1 4 0 2 は、3 D (dimensional) 表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための1対の撮像素子を有するように構成されてもよい。3 D 表示が行われることにより、術者 1 1 1 3 1 は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部 1 1 4 0 2 が多板式で構成される場合には、各撮像素子に対応して、レンズユニット 1 1 4 0 1 も複数系統設けられ得る。

[0151] また、撮像部 1 1 4 0 2 は、必ずしもカメラヘッド 1 1 1 0 2 に設けられなくてもよい。例えば、撮像部 1 1 4 0 2 は、鏡筒 1 1 1 0 1 の内部に、対物レンズの直後に設けられてもよい。

[0152] 駆動部 1 1 4 0 3 は、アクチュエータによって構成され、カメラヘッド制御部 1 1 4 0 5 からの制御により、レンズユニット 1 1 4 0 1 のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部 1 1 4 0 2 による撮像画像の倍率及び焦点が適宜調整され得る。

[0153] 通信部 1 1 4 0 4 は、C C U 1 1 2 0 1 との間で各種の情報を送受信するための通信装置によって構成される。通信部 1 1 4 0 4 は、撮像部 1 1 4 0

2から得た画像信号をRAWデータとして伝送ケーブル11400を介してCCU11201に送信する。

[0154] また、通信部11404は、CCU11201から、カメラヘッド11102の駆動を制御するための制御信号を受信し、カメラヘッド制御部11405に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[0155] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてCCU11201の制御部11413によって自動的に設定されてもよい。後者の場合には、いわゆるAE（Auto Exposure）機能、AF（Auto Focus）機能及びAWB（Auto White Balance）機能が内視鏡11100に搭載されていることになる。

[0156] カメラヘッド制御部11405は、通信部11404を介して受信したCCU11201からの制御信号に基づいて、カメラヘッド11102の駆動を制御する。

[0157] 通信部11411は、カメラヘッド11102との間で各種の情報を送受信するための通信装置によって構成される。通信部11411は、カメラヘッド11102から、伝送ケーブル11400を介して送信される画像信号を受信する。

[0158] また、通信部11411は、カメラヘッド11102に対して、カメラヘッド11102の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

[0159] 画像処理部11412は、カメラヘッド11102から送信されたRAWデータである画像信号に対して各種の画像処理を施す。

[0160] 制御部11413は、内視鏡11100による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば

、制御部１１４１３は、カメラヘッド１１１０２の駆動を制御するための制御信号を生成する。

[0161] また、制御部１１４１３は、画像処理部１１４１２によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置１１２０２に表示させる。この際、制御部１１４１３は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部１１４１３は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具１１１１２の使用時のミスト等を認識することができる。制御部１１４１３は、表示装置１１２０２に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者１１１３１に提示されることにより、術者１１１３１の負担を軽減することや、術者１１１３１が確実に手術を進めることが可能になる。

[0162] カメラヘッド１１１０２及びＣＣＵ１１２０１を接続する伝送ケーブル１１４００は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

[0163] ここで、図示する例では、伝送ケーブル１１４００を用いて有線で通信が行われていたが、カメラヘッド１１１０２とＣＣＵ１１２０１との間の通信は無線で行われてもよい。

[0164] 以上、本開示に係る技術が適用され得る内視鏡手術システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部１１４０２に適用され得る。撮像部１１４０２に本開示に係る技術を適用することにより、検出精度が向上する。

[0165] なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

[0166] ＜移動体への応用例＞

本開示に係る技術は、様々な製品へ応用することができる。例えば、本開

示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット、建設機械、農業機械（トラクター）などのいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0167] 図47は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0168] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図47に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F（interface）12053が図示されている。

[0169] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0170] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック

装置、パワーウィンドウ装置、ランプ等を制御する。

[0171] 車外情報検出ユニット 12030 は、車両制御システム 12000 を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット 12030 には、撮像部 12031 が接続される。車外情報検出ユニット 12030 は、撮像部 12031 に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット 12030 は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0172] 撮像部 12031 は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部 12031 は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部 12031 が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0173] 車内情報検出ユニット 12040 は、車内の情報を検出する。車内情報検出ユニット 12040 には、例えば、運転者の状態を検出する運転者状態検出部 12041 が接続される。運転者状態検出部 12041 は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット 12040 は、運転者状態検出部 12041 から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0174] マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット 12010 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含む A D A S (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0175] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0176] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で取得される車外の情報に基づいて、ボディ系制御ユニット 12020 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0177] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 47 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0178] 図 48 は、撮像部 12031 の設置位置の例を示す図である。

[0179] 図 48 では、撮像部 12031 として、撮像部 12101, 12102, 12103, 12104, 12105 を有する。

[0180] 撮像部 12101, 12102, 12103, 12104, 12105 は、例えば、車両 12100 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 12101 及び車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として車両 12100 の前方の画像を取得する。サイドミラーに備えられる撮像部 12102, 12103 は、主として車両 12100 の側方の画像を取得する。リアバンパ又はバックド

アに備えられる撮像部 12104 は、主として車両 12100 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0181] なお、図 48 には、撮像部 12101 ないし 12104 の撮影範囲の一例が示されている。撮像範囲 12111 は、フロントノーズに設けられた撮像部 12101 の撮像範囲を示し、撮像範囲 12112, 12113 は、それぞれサイドミラーに設けられた撮像部 12102, 12103 の撮像範囲を示し、撮像範囲 12114 は、リアバンパ又はバックドアに設けられた撮像部 12104 の撮像範囲を示す。例えば、撮像部 12101 ないし 12104 で撮像された画像データが重ね合わせられることにより、車両 12100 を上方から見た俯瞰画像が得られる。

[0182] 撮像部 12101 ないし 12104 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 12101 ないし 12104 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0183] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的变化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0184] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 1

2104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0185] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0186] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部12031に適用され得る。撮像部12031に本開示に係る技術を適用することにより、より見やすい撮影画像を得ることができるため、ドライバの疲労を軽減することが可能になる。

- [0187] 以上、実施の形態および変形例を挙げて本開示を説明したが、本開示内容は上記実施の形態に限定されるものではなく、種々変形が可能である。例えば、上記実施の形態等において説明した撮像装置の構成は一例であり、更に他の層を備えていてもよい。また、各層の材料や厚みも一例であって、上述のものに限定されるものではない。
- [0188] また、上記実施の形態等では、支持基板 31 に、センサチップ 11、ロジックチップ 21、第 1 メモリチップ 61 または第 2 メモリチップ 71 が設けられている例について説明したが、支持基板 31 に、他の機能を有するチップが設けられていてもよい。
- [0189] また、支持基板 31 に配置されるチップは、シリコン (Si) 以外の半導体材料を含んでいてもよく、例えば、化合物半導体材料または有機半導体材料等を含んでいてもよい。あるいは、支持基板 31 に、MEMS (Micro Electro Mechanical System) 等を配置するようにしてもよい。
- [0190] また、上記第 2 の実施の形態では、支持基板 31 に 3 つの掘込部 (掘込部 31E, 31EA, 31EB) を設ける場合について説明したが (図 14 等)、支持基板 31 に 2 つの掘込部を設けるようにしてもよく (図 26)、あるいは 4 つ以上の掘込部を設けるようにしてもよい。
- [0191] また、上記第 2 の実施の形態では、掘込部 31E に、支持基板 31 に、ロジックチップ 21、第 1 メモリチップ 61 および第 2 メモリチップ 71 を設ける場合について説明したが (図 14 等)、支持基板 31 に設けるチップは、どのような機能を有していてもよく、例えば、支持基板 31 に、2 つ以上のロジックチップを設けるようにしてもよい。
- [0192] また、上記第 3 の実施の形態では、掘込部 31E に、掘込部 31E の縁から内側に向かう張出部 G を設ける場合について説明したが (図 28 等)、掘込部 31E を一部拡幅させて、位置決め部を構成するようにしてもよい。
- [0193] また、上記実施の形態等では、本開示の技術を撮像装置に適用する場合について説明したが、本開示の技術は、撮像装置以外の半導体装置全般に適用可能である。

[0194] 上記実施の形態等において説明した効果は一例であり、他の効果であってもよいし、更に他の効果を含んでいてもよい。

[0195] 尚、本開示は、以下のような構成であってもよい。

(1)

第1チップと、

前記第1チップに対向する領域に凹状または穴状の掘込部を有する支持基板と、

前記支持基板の前記掘込部に配置され、前記第1チップに電氣的に接続された第2チップとを備え、

前記第1チップまたは前記第2チップの少なくとも一方が光電変換機能を有する

撮像装置。

(2)

前記第1チップは、前記第2チップに対向する領域と、前記掘込部の外側の前記支持基板に対向する領域とを有している

前記(1)に記載の撮像装置。

(3)

前記掘込部の深さは、前記第2チップの厚みと同じ、または前記第2チップの厚みよりも大きい

前記(1)または(2)に記載の撮像装置。

(4)

前記支持基板の前記掘込部は、前記穴状であり、

前記第2チップの裏面は、前記掘込部の外側の前記支持基板の裏面と、同一平面上に設けられている

前記(1)または(2)に記載の撮像装置。

(5)

更に、前記支持基板と前記第1チップとの間に設けられ、前記第2チップを前記第1チップに接続するための配線を含む第1配線層を含む

前記（１）ないし（４）のうちいずれか１つに記載の撮像装置。

（６）

前記第１配線層は、更に、外部接続端子を含み、

前記支持基板は、前記外部接続端子に対向する位置に貫通孔を有する

前記（５）に記載の撮像装置。

（７）

前記支持基板は、複数の前記掘込部を有し、

前記複数の掘込部各々に、前記第２チップが配置されている

前記（１）ないし（６）のうちいずれか１つに記載の撮像装置。

（８）

複数の前記掘込部の少なくとも一部は、互いに面積または深さの少なくとも一方が異なっている

前記（７）に記載の撮像装置。

（９）

更に、前記支持基板と前記第１チップとの間に設けられ、複数の前記第２チップを互いに接続するための配線を含む第２配線層を有する

前記（７）または（８）に記載の撮像装置。

（１０）

前記支持基板は、前記掘込部に、前記第２チップの位置を固定する位置決め部を有する

前記（１）ないし（９）のうちいずれか１つに記載の撮像装置。

（１１）

前記位置決め部は、前記掘込部の縁から前掘込部の内側に向かう張出部であり、

前記第２チップは、前記張出部に嵌合された切欠部を有する

前記（１０）に記載の撮像装置。

（１２）

前記張出部の表面は、前記掘込部の外側の前記支持基板の表面と同一平面

上に設けられている

前記（１１）に記載の撮像装置。

（１３）

前記張出部の表面は、前記掘込部の外側の前記支持基板の表面よりも前記支持基板の裏面に近い位置に設けられている

前記（１１）に記載の撮像装置。

（１４）

前記支持基板は、前記掘込部に複数の前記位置決め部を有している

前記（１０）ないし（１３）のうちいずれか１つに記載の撮像装置。

（１５）

前記第２チップは、CuCu接合により前記第１チップに電氣的に接続されている

前記（１）ないし（１４）のうちいずれか１つに記載の撮像装置。

（１６）

前記支持基板は、シリコン（Si）基板である

前記（１）ないし（１５）のうちいずれか１つに記載の撮像装置。

（１７）

前記第２チップは、シリコンを含む

前記（１）ないし（１６）のうちいずれか１つに記載の撮像装置。

（１８）

更に、前記支持基板と前記第１チップとの間に設けられ、前記第１チップに電氣的に接続された第３チップを有する

前記（１）ないし（１７）のうちいずれか１つに記載の撮像装置。

（１９）

前記第１チップが前記光電変換機能を有する

前記（１）ないし（１８）のうちいずれか１つに記載の撮像装置。

（２０）

前記第２チップが前記光電変換機能を有する

前記（１）ないし（１８）のうちいずれか１つに記載の撮像装置。

[0196] 本出願は、日本国特許庁において２０１８年５月２８日に出願された日本特許出願番号第２０１８－１０１５７９号を基礎として優先権を主張するものであり、この出願の全ての内容を参照によって本出願に援用する。

[0197] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 第1チップと、
 前記第1チップに対向する領域に凹状または穴状の掘込部を有する
 支持基板と、
 前記支持基板の前記掘込部に配置され、前記第1チップに電氣的に
 接続された第2チップとを備え、
 前記第1チップまたは前記第2チップの少なくとも一方が光電変換
 機能を有する
 撮像装置。
- [請求項2] 前記第1チップは、前記第2チップに対向する領域と、前記掘込部
 の外側の前記支持基板に対向する領域とを有している
 請求項1に記載の撮像装置。
- [請求項3] 前記掘込部の深さは、前記第2チップの厚みと同じ、または前記第
 2チップの厚みよりも大きい
 請求項1に記載の撮像装置。
- [請求項4] 前記支持基板の前記掘込部は、前記穴状であり、
 前記第2チップの裏面は、前記掘込部の外側の前記支持基板の裏面
 と、同一平面上に設けられている
 請求項1に記載の撮像装置。
- [請求項5] 更に、前記支持基板と前記第1チップとの間に設けられ、前記第2
 チップを前記第1チップに接続するための配線を含む第1配線層を含
 む
 請求項1に記載の撮像装置。
- [請求項6] 前記第1配線層は、更に、外部接続端子を含み、
 前記支持基板は、前記外部接続端子に対向する位置に貫通孔を有す
 る
 請求項5に記載の撮像装置。
- [請求項7] 前記支持基板は、複数の前記掘込部を有し、

前記複数の掘込部各々に、前記第2チップが配置されている
請求項1に記載の撮像装置。

[請求項8] 複数の前記掘込部の少なくとも一部は、互いに面積または深さの少なくとも一方が異なっている
請求項7に記載の撮像装置。

[請求項9] 更に、前記支持基板と前記第1チップとの間に設けられ、複数の前記第2チップを互いに接続するための配線を含む第2配線層を有する
請求項7に記載の撮像装置。

[請求項10] 前記支持基板は、前記掘込部に、前記第2チップの位置を固定する位置決め部を有する
請求項1に記載の撮像装置。

[請求項11] 前記位置決め部は、前記掘込部の縁から前掘込部の内側に向かう張出部であり、
前記第2チップは、前記張出部に嵌合された切欠部を有する
請求項10に記載の撮像装置。

[請求項12] 前記張出部の表面は、前記掘込部の外側の前記支持基板の表面と同一平面上に設けられている
請求項11に記載の撮像装置。

[請求項13] 前記張出部の表面は、前記掘込部の外側の前記支持基板の表面よりも前記支持基板の裏面に近い位置に設けられている
請求項11に記載の撮像装置。

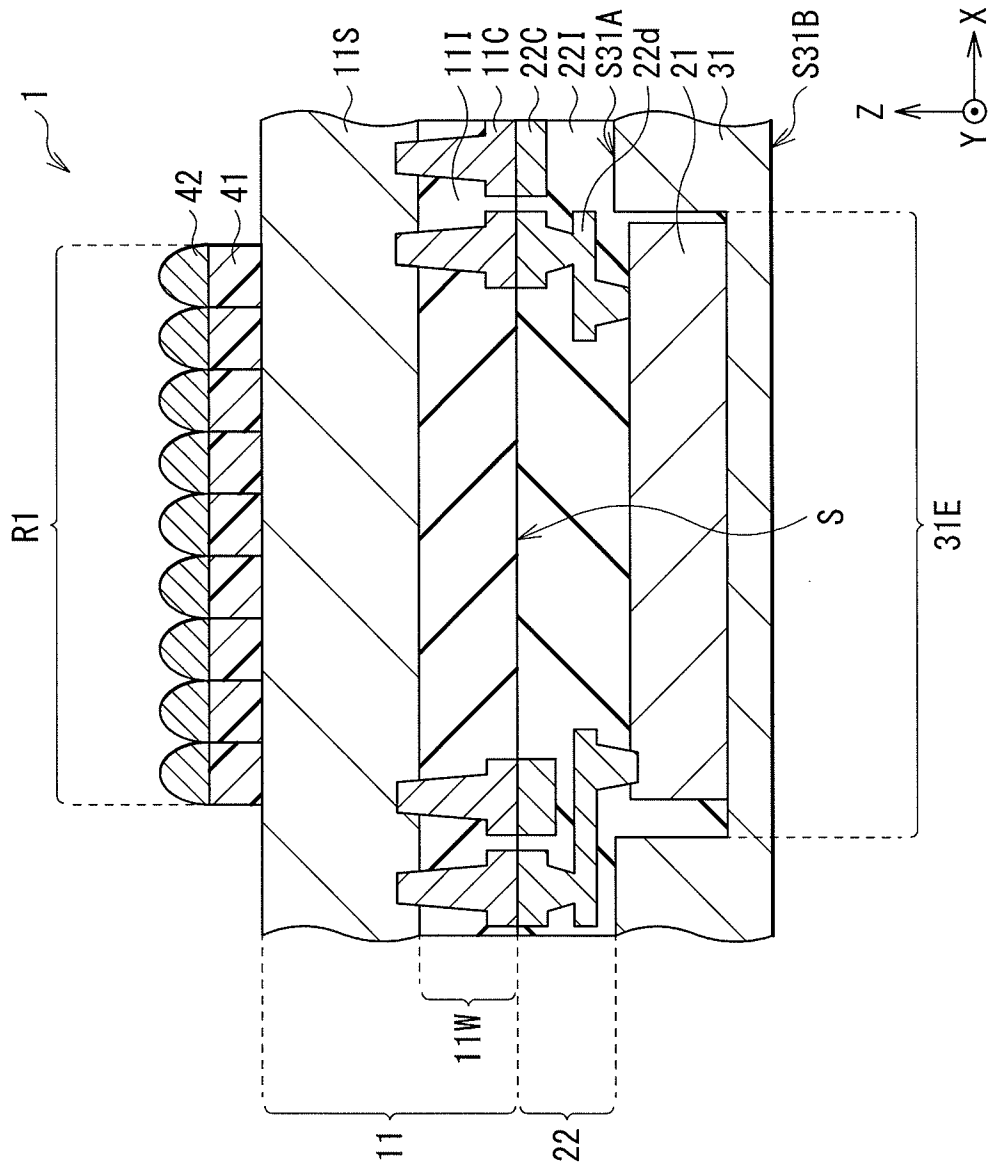
[請求項14] 前記支持基板は、前記掘込部に複数の前記位置決め部を有している
請求項10に記載の撮像装置。

[請求項15] 前記第2チップは、CuCu接合により前記第1チップに電氣的に接続されている
請求項1に記載の撮像装置。

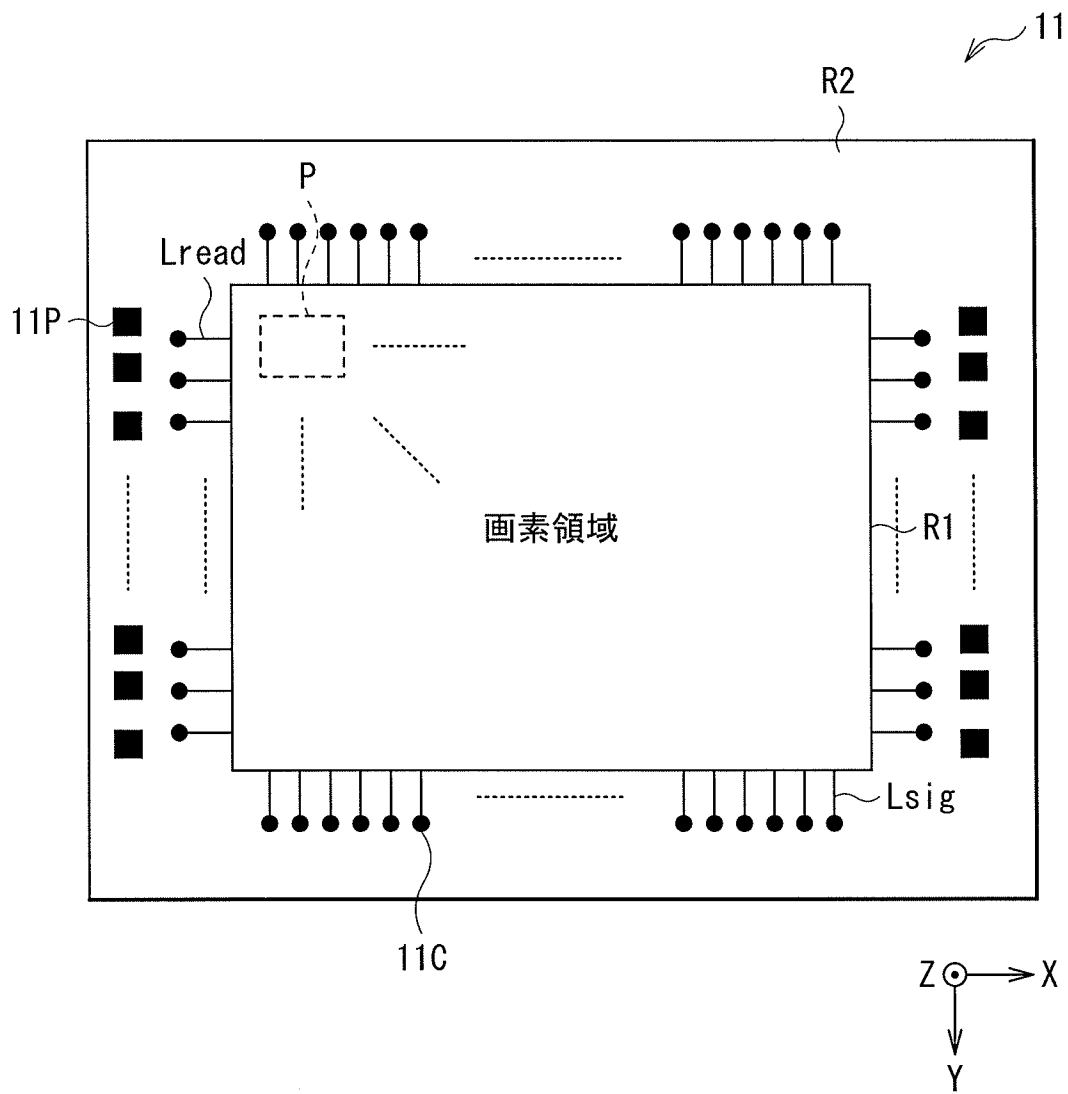
[請求項16] 前記支持基板は、シリコン(Si)基板である
請求項1に記載の撮像装置。

- [請求項17] 前記第2チップは、シリコンを含む
請求項1に記載の撮像装置。
- [請求項18] 更に、前記支持基板と前記第1チップとの間に設けられ、前記第1
チップに電氣的に接続された第3チップを有する
請求項1に記載の撮像装置。
- [請求項19] 前記第1チップが前記光電変換機能を有する
請求項1に記載の撮像装置。
- [請求項20] 前記第2チップが前記光電変換機能を有する
請求項1に記載の撮像装置。

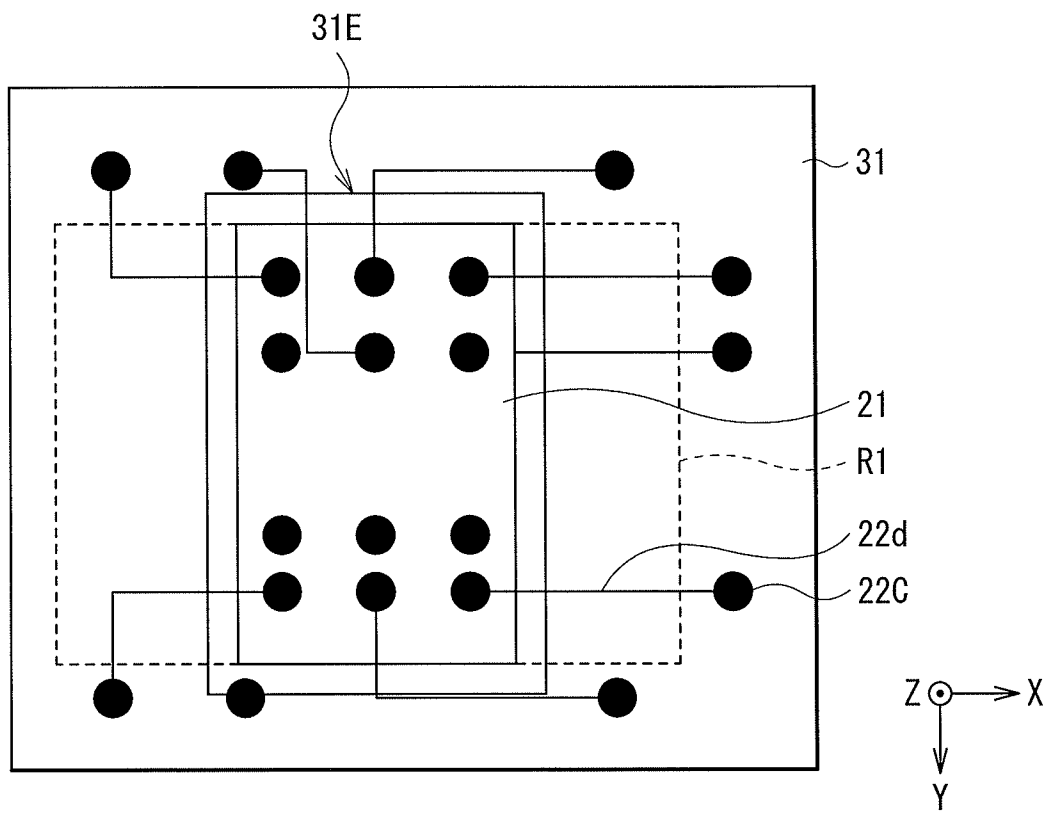
[図1]



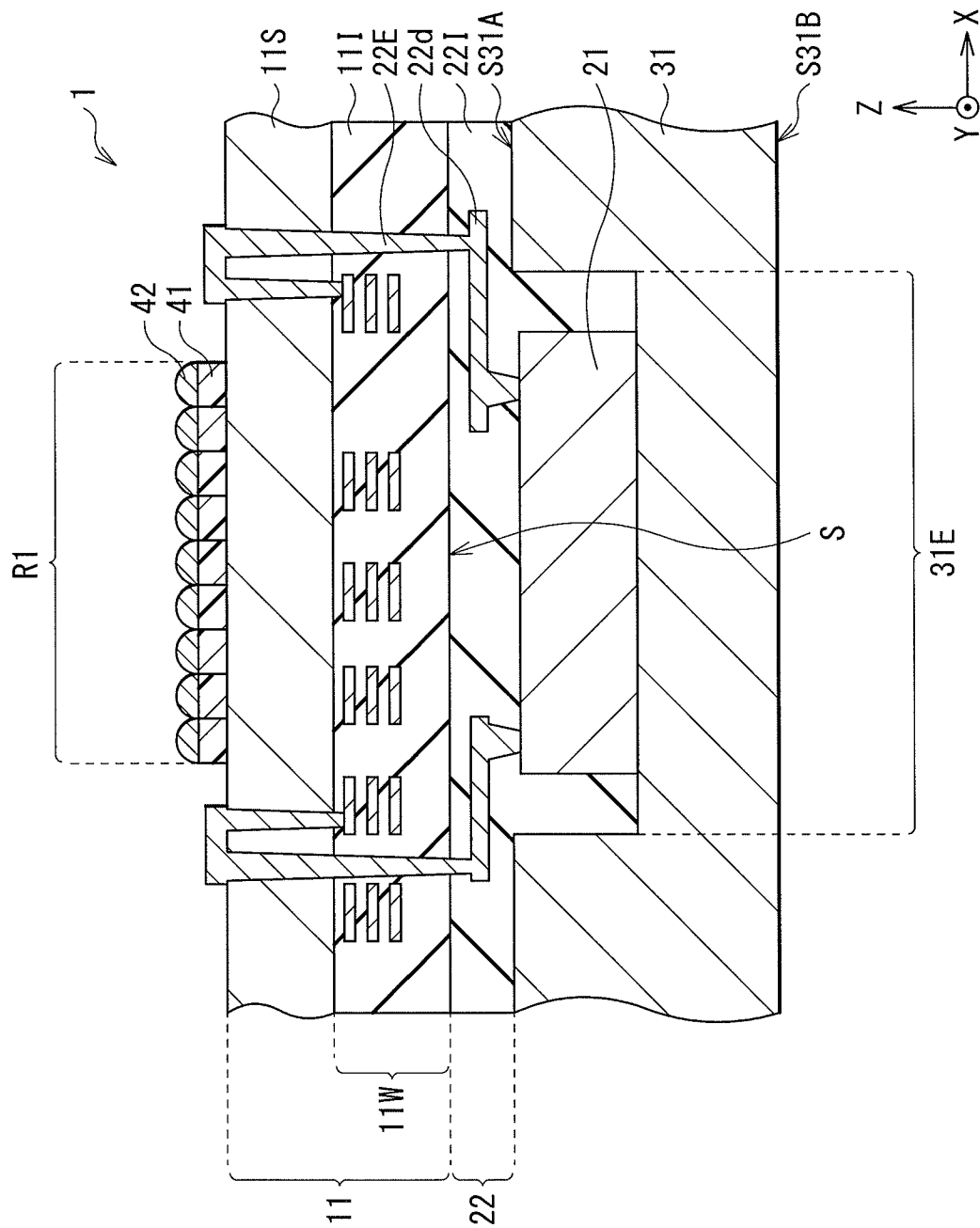
[図2]



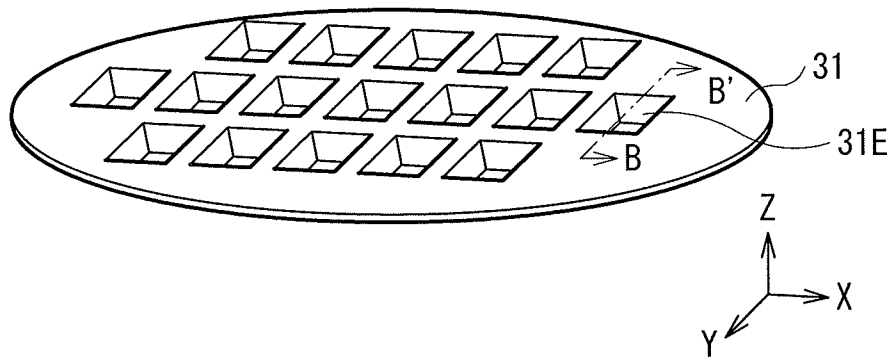
[図3]



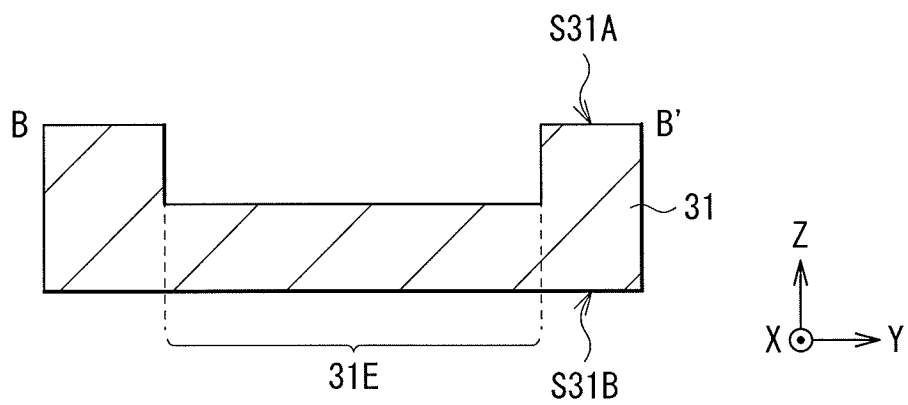
[図4]



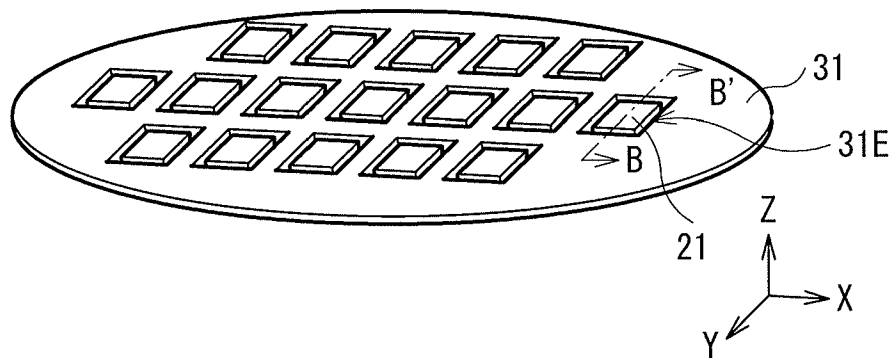
[図6A]



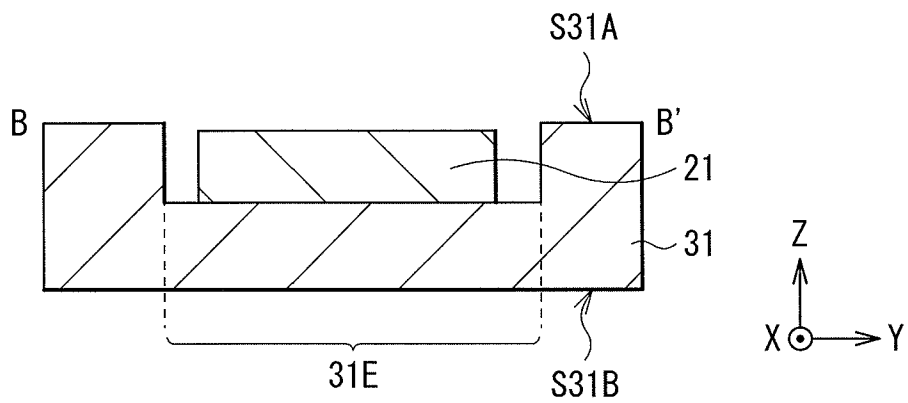
[図6B]



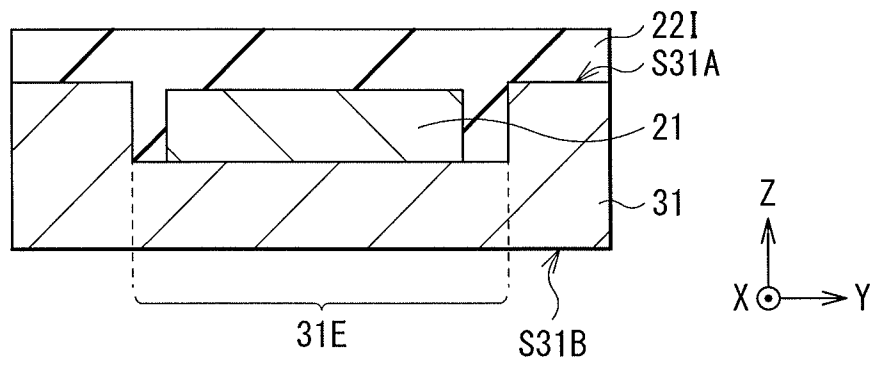
[図7A]



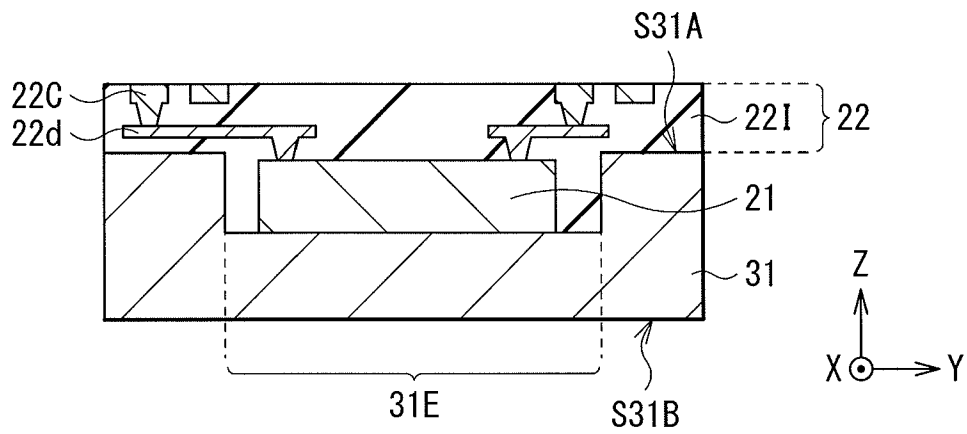
[図7B]



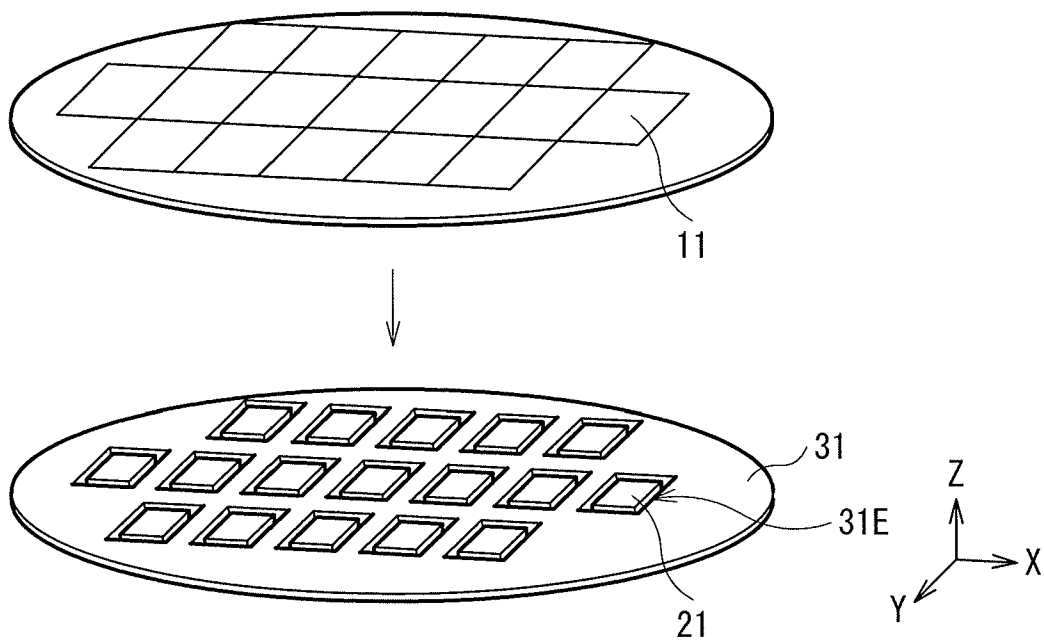
[図8]



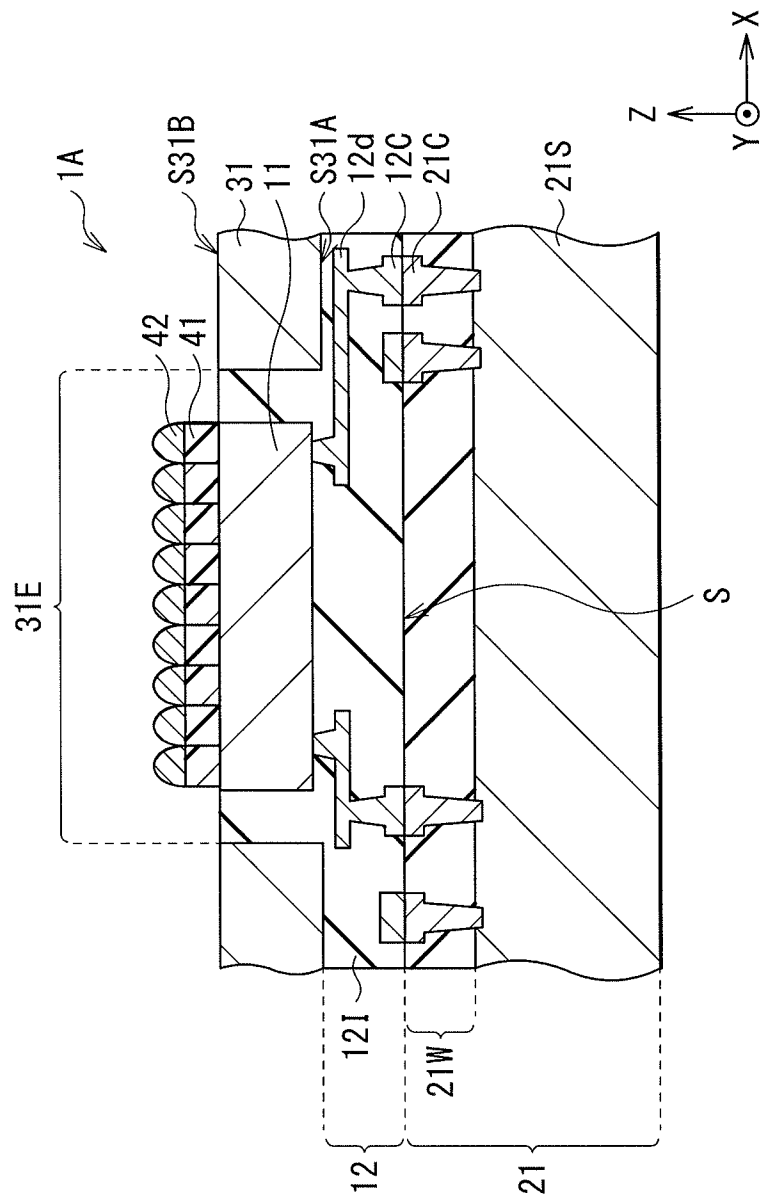
[図9]



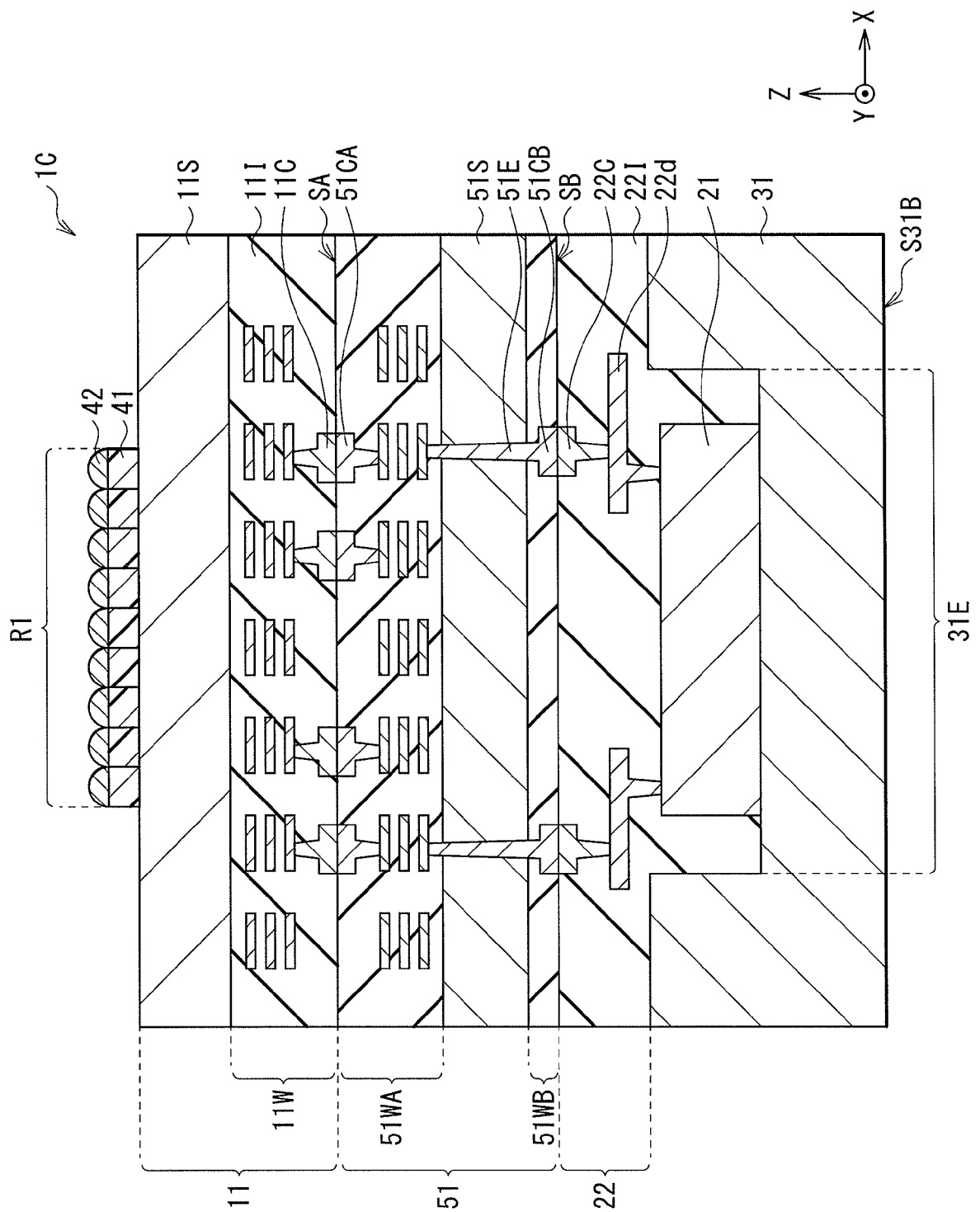
[図10]



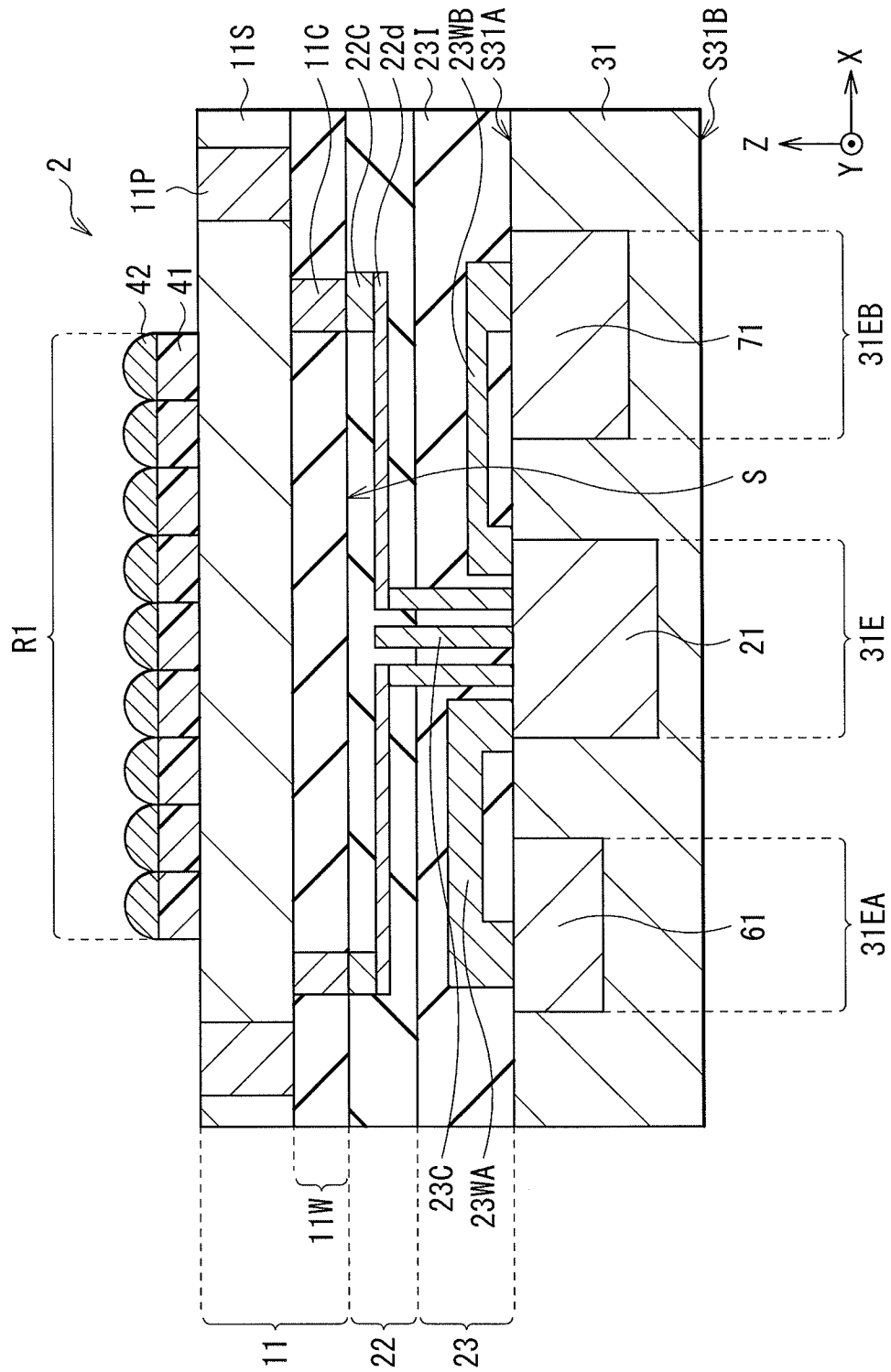
[図11]



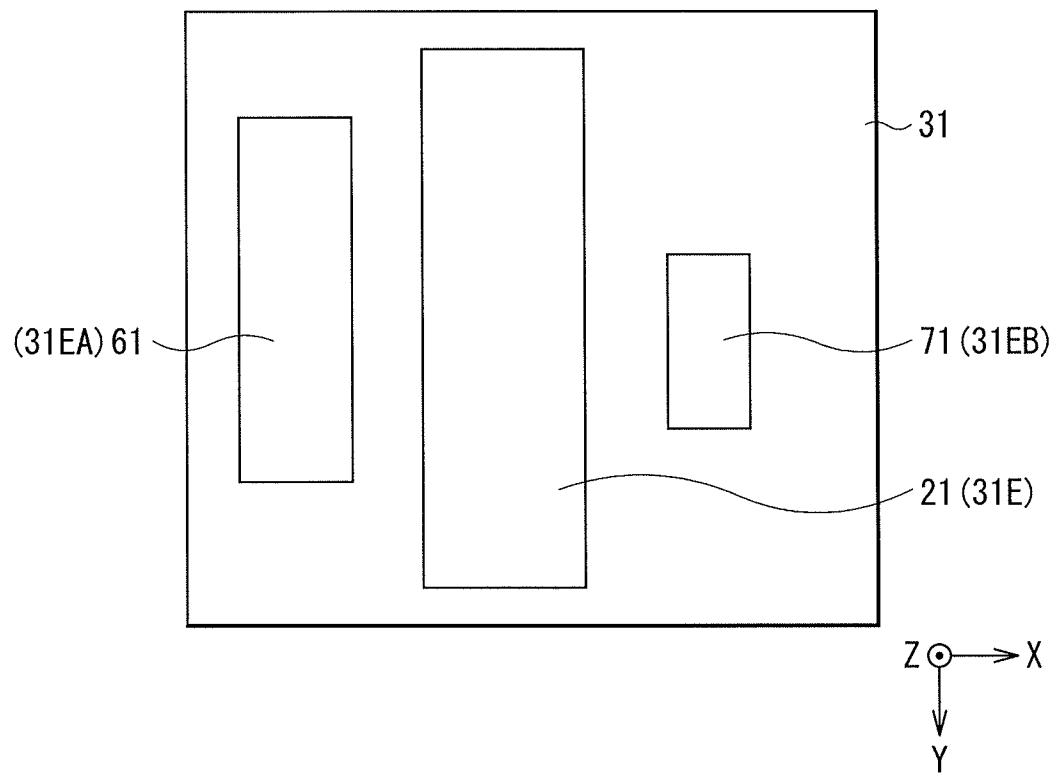
[図13]



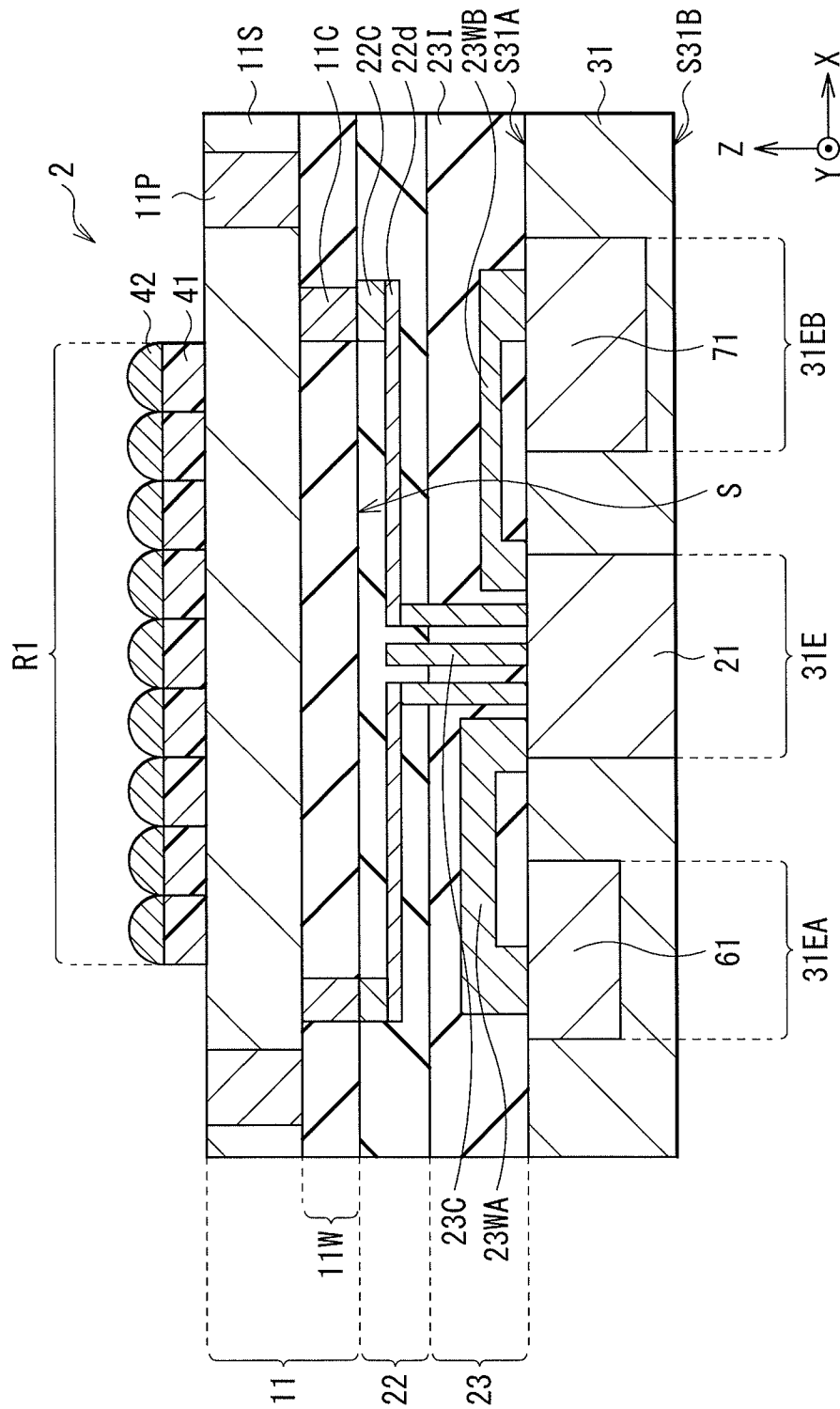
[図14]



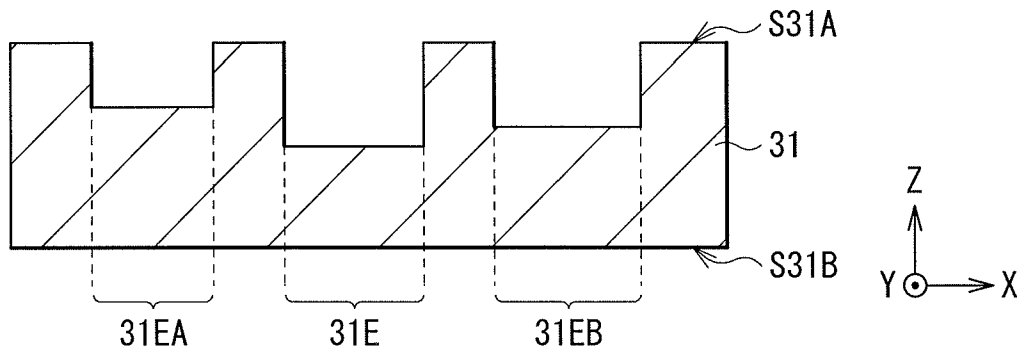
[図15]



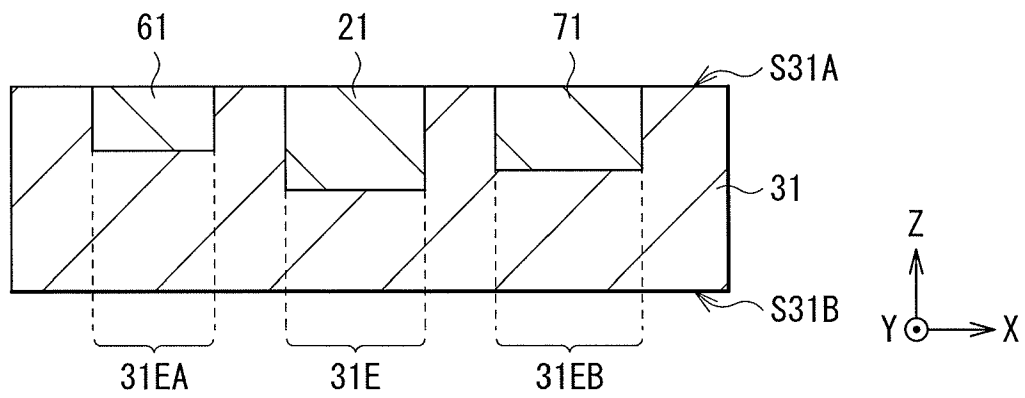
[図16]



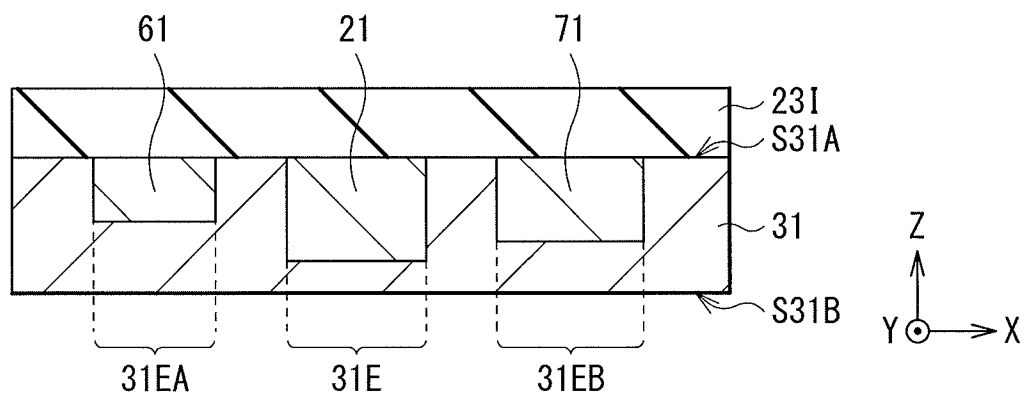
[図17]



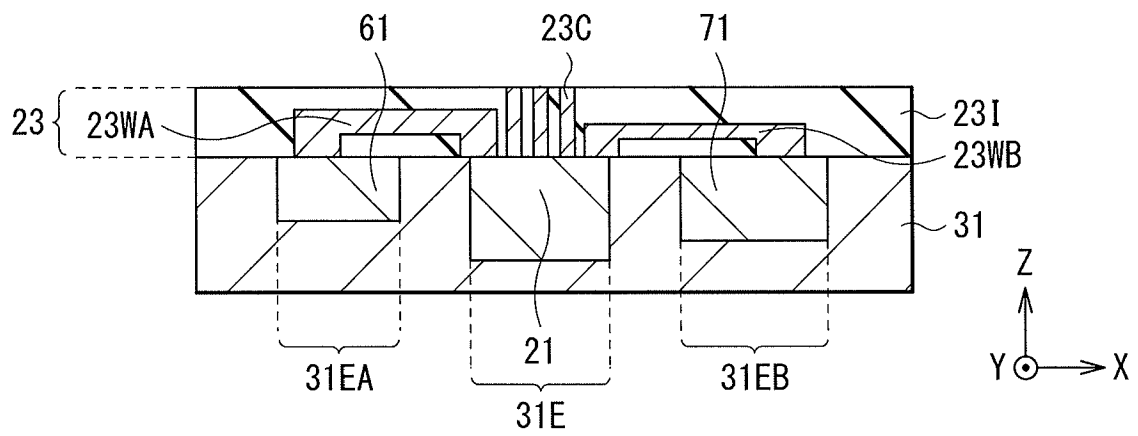
[図18]



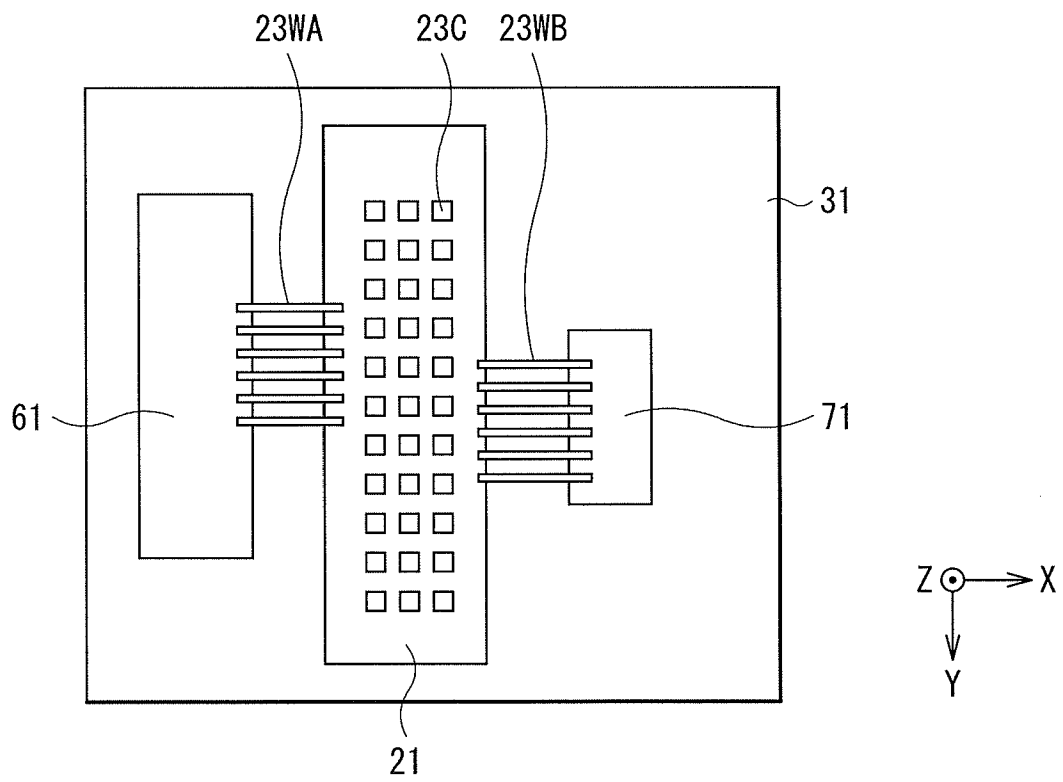
[図19]



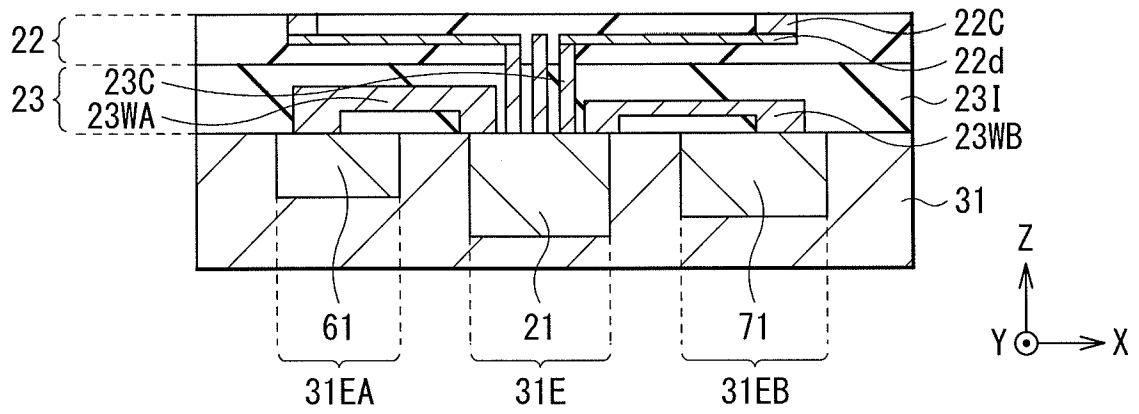
[図21A]



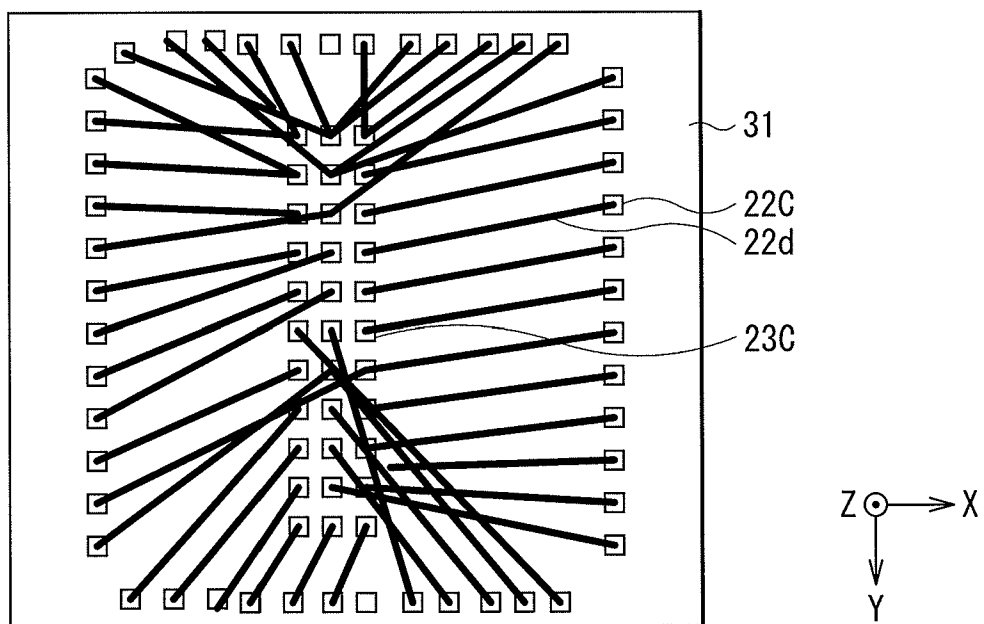
[図21B]



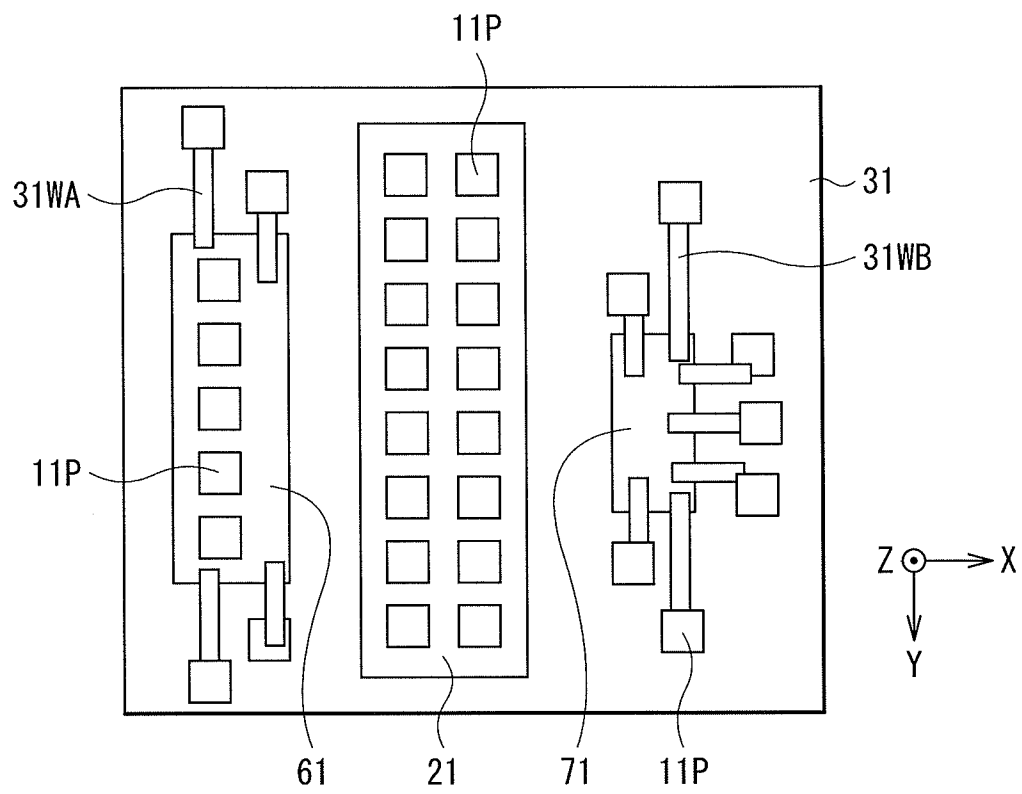
[図22A]



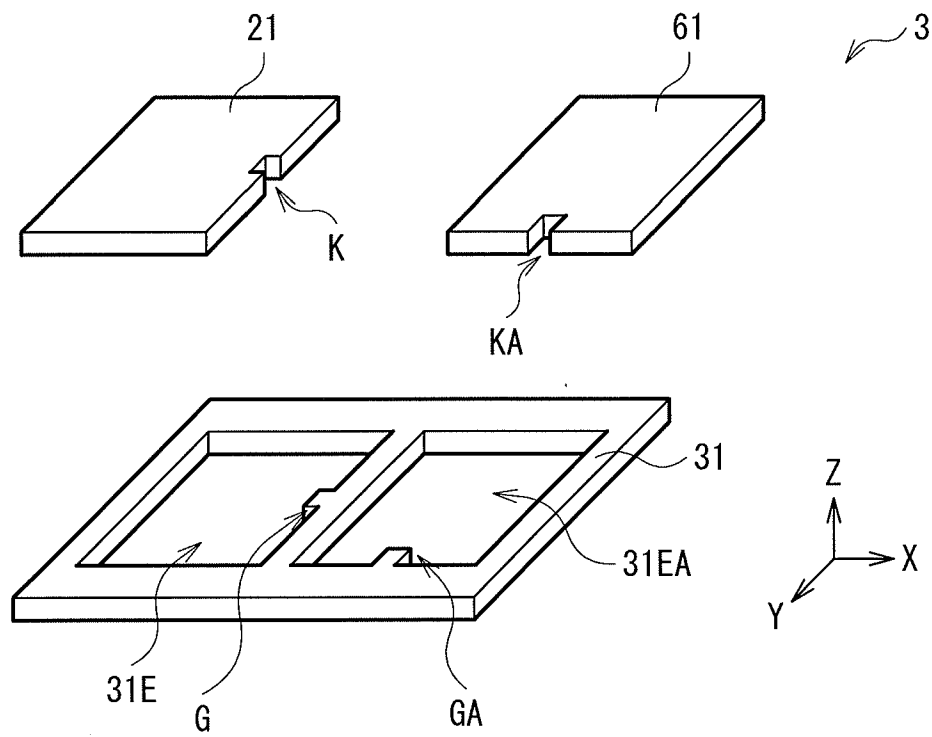
[図22B]



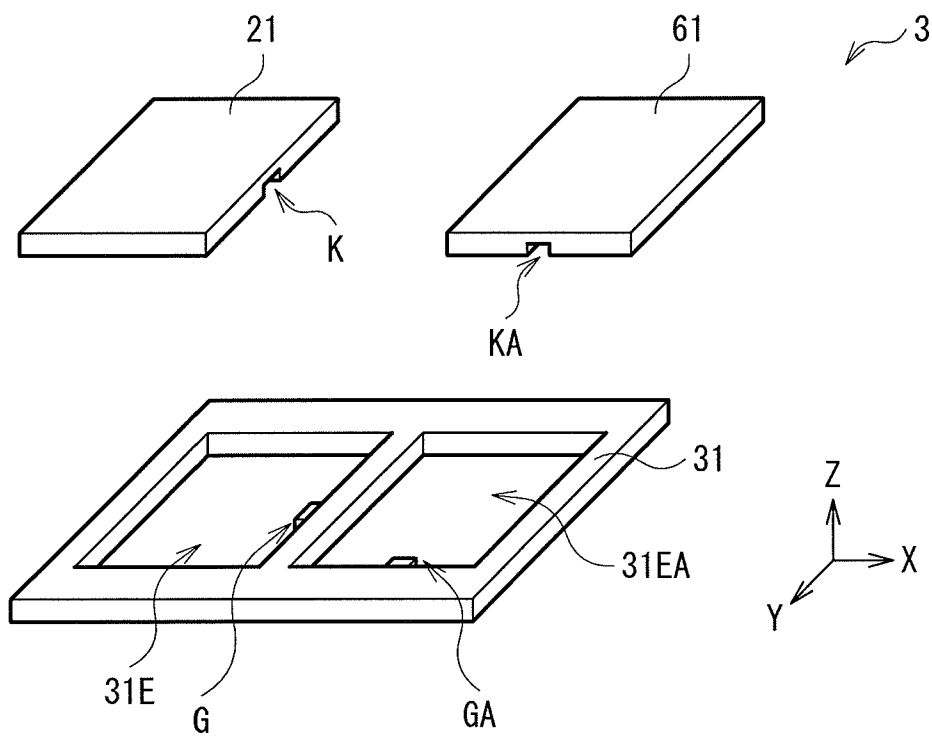
[図24]



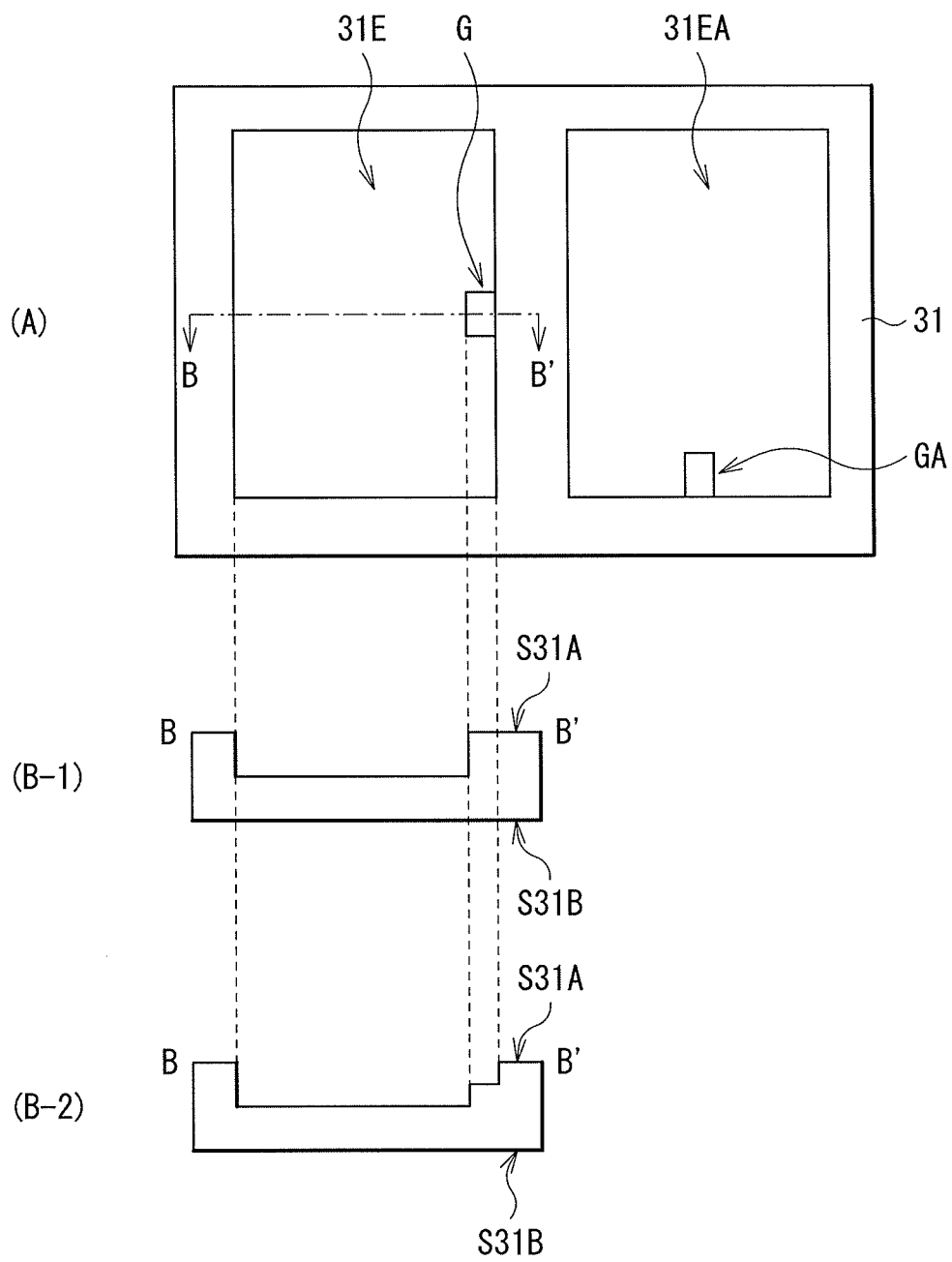
[図26]



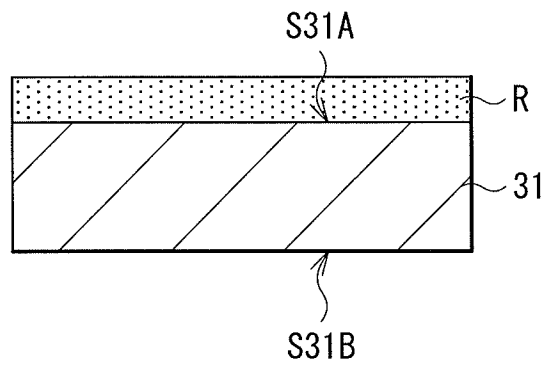
[図27]



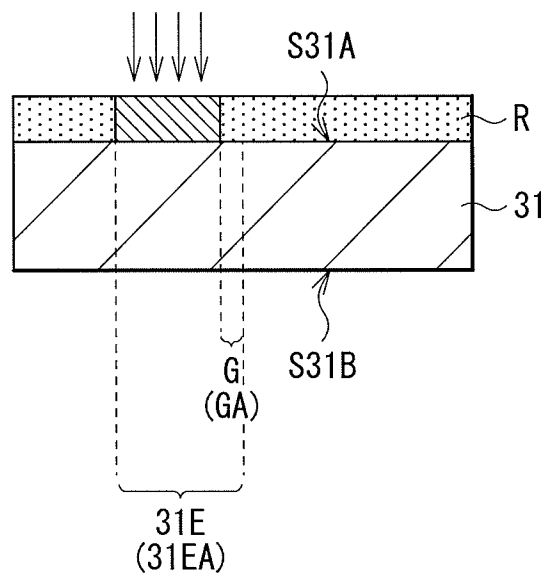
[図28]



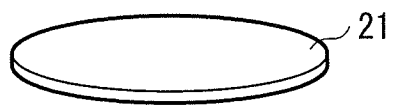
[図29]



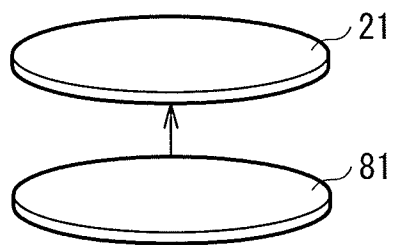
[図30]



[図31]



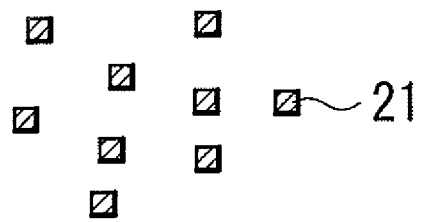
[図32]



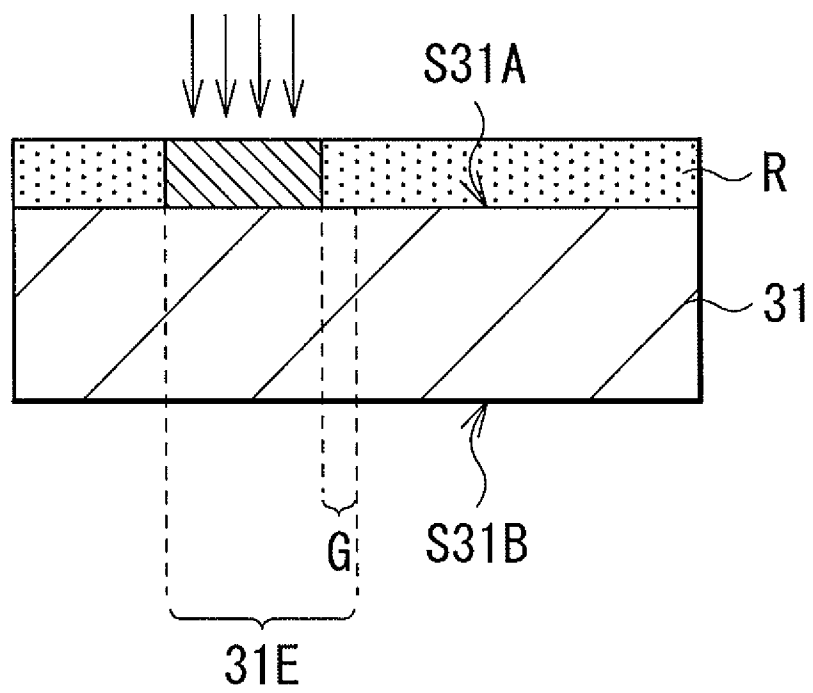
[図33]



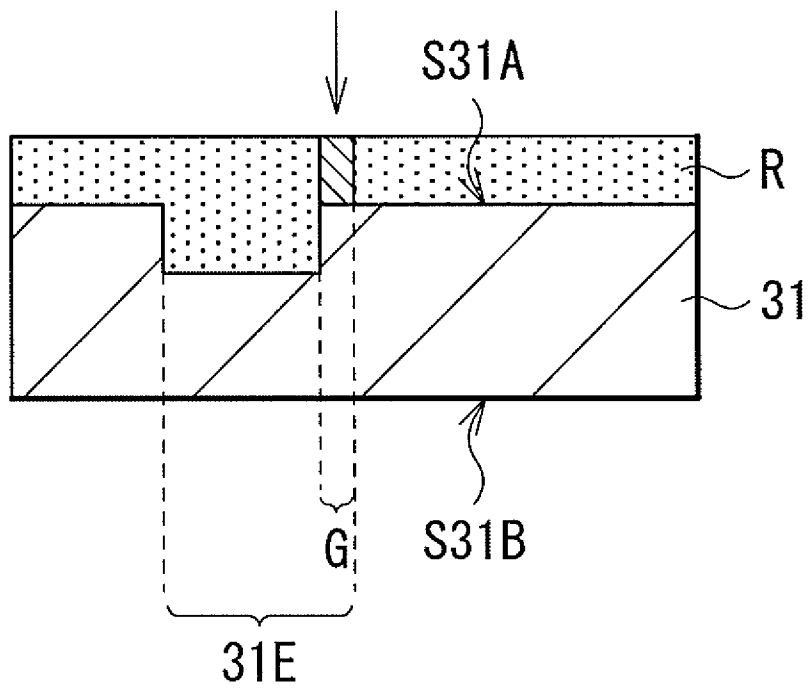
[図34]



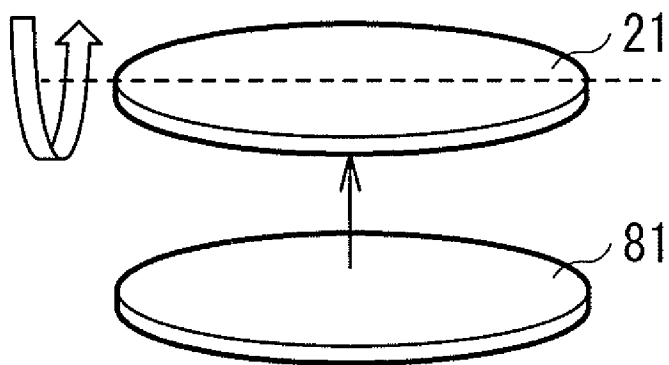
[図35]



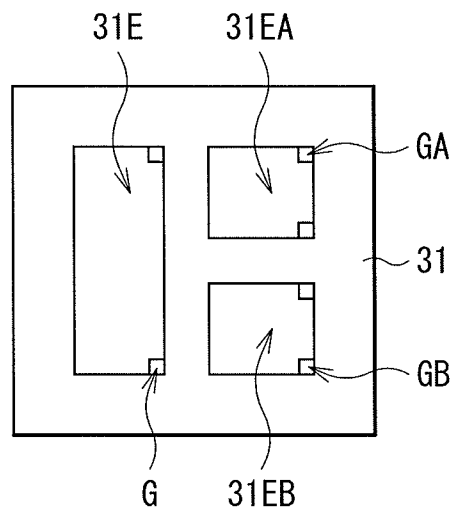
[図36]



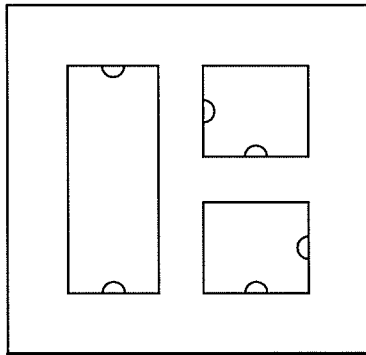
[図37]



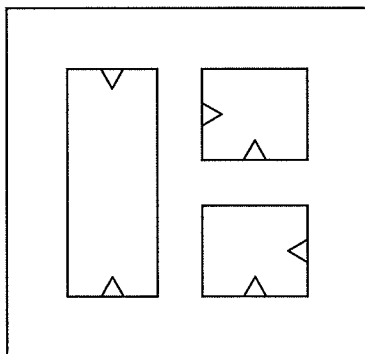
[図38]



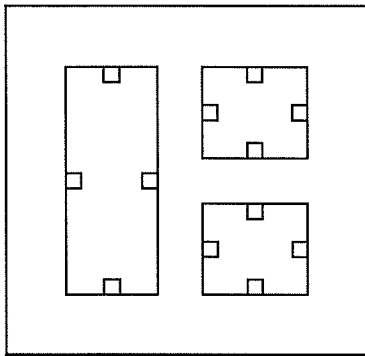
[図39]



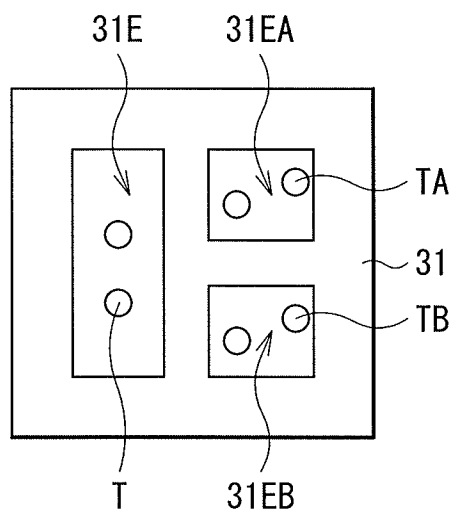
[図40]



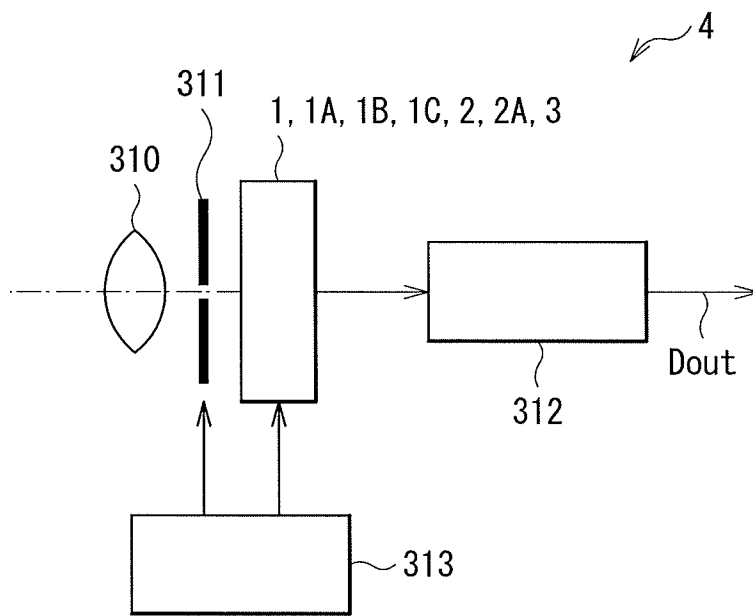
[図41]



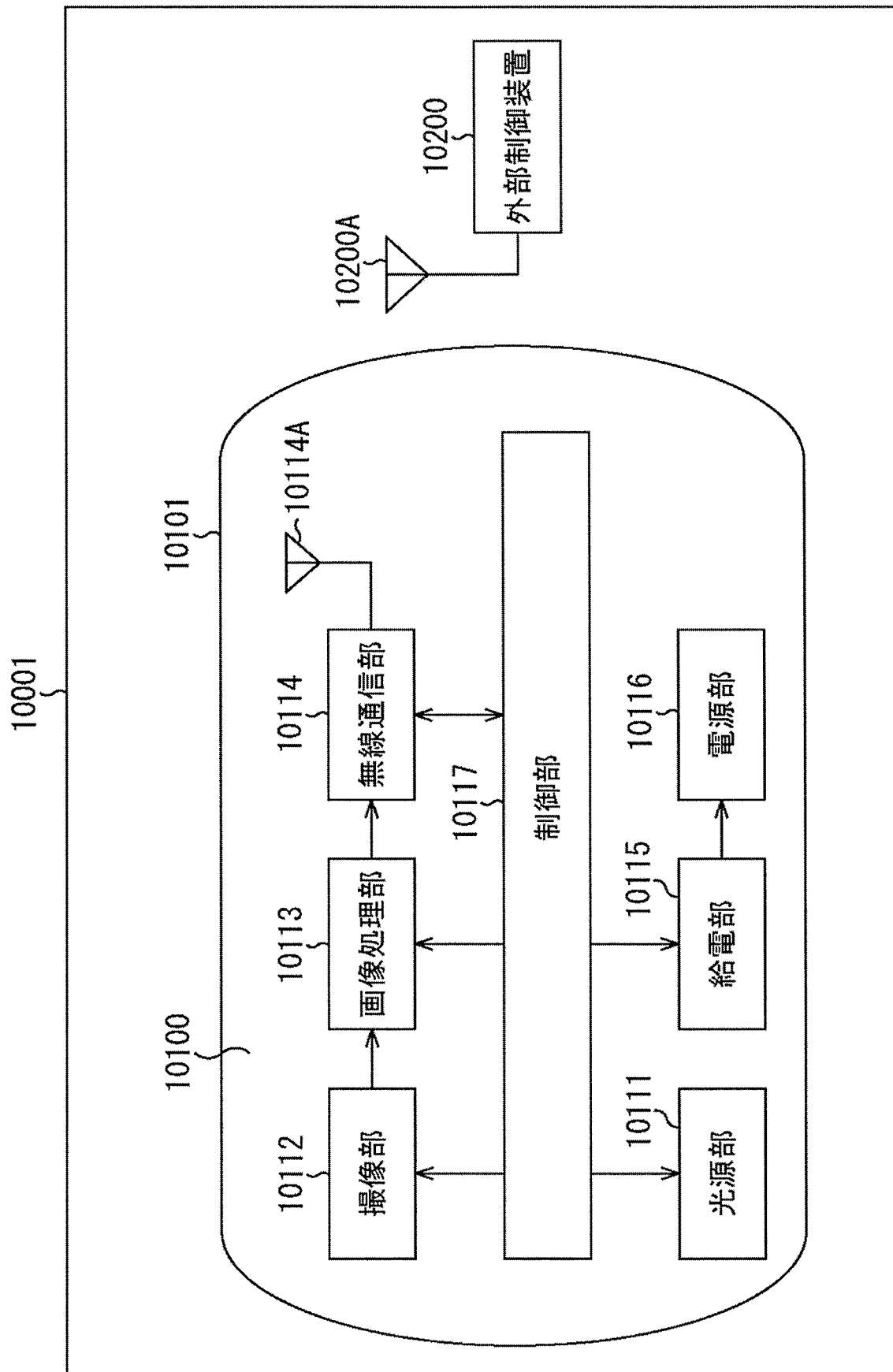
[図42]



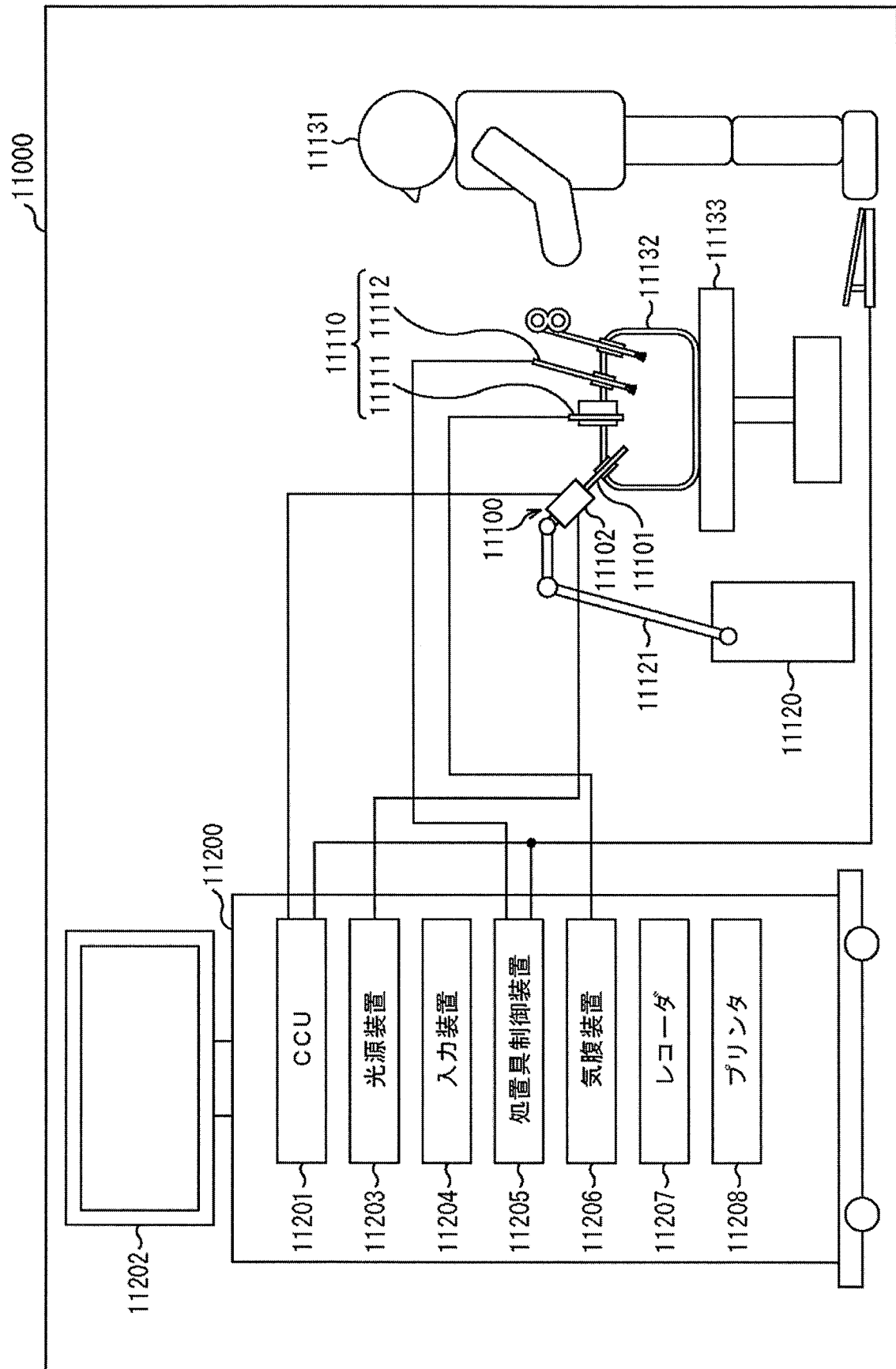
[図43]



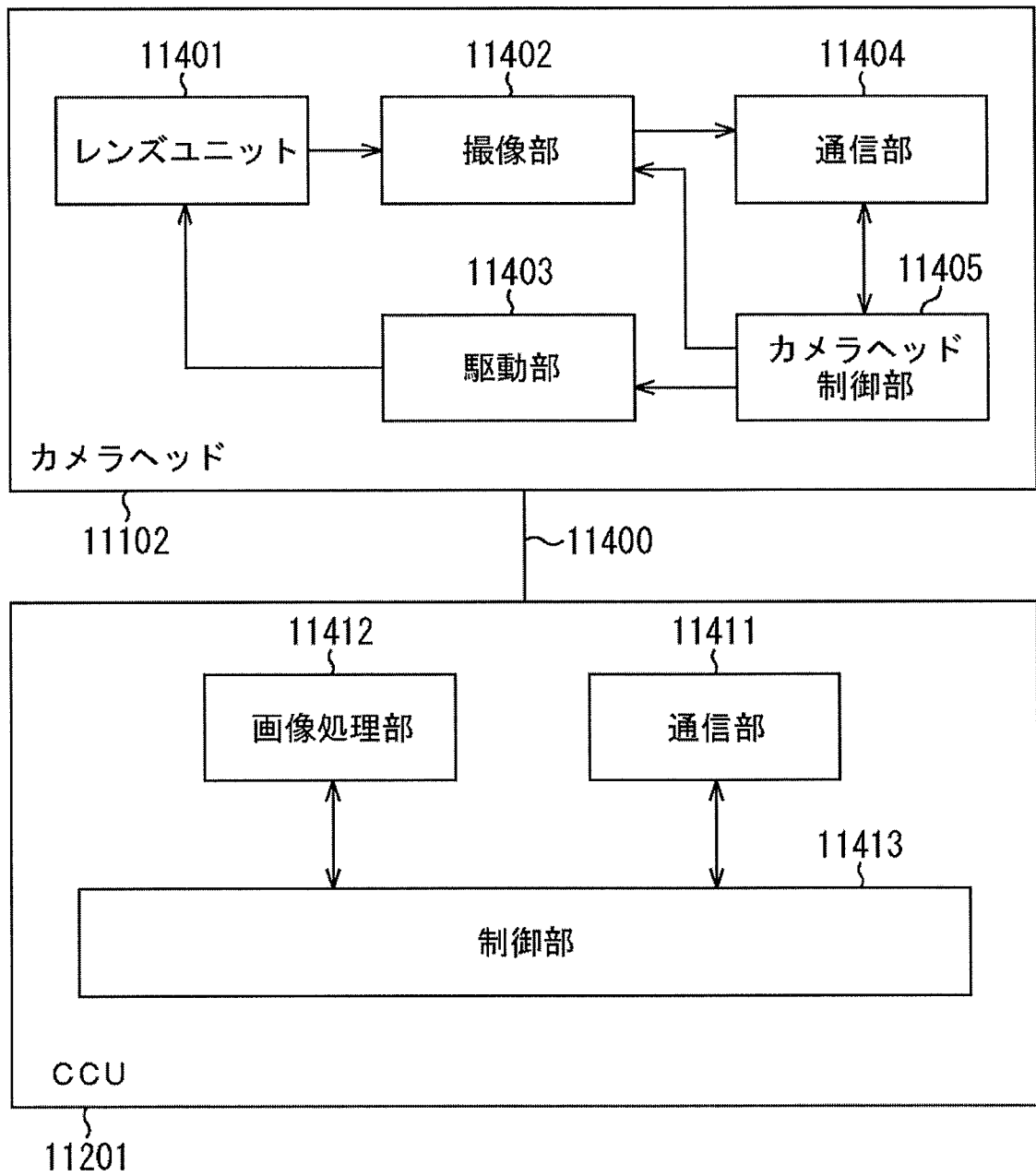
[図44]



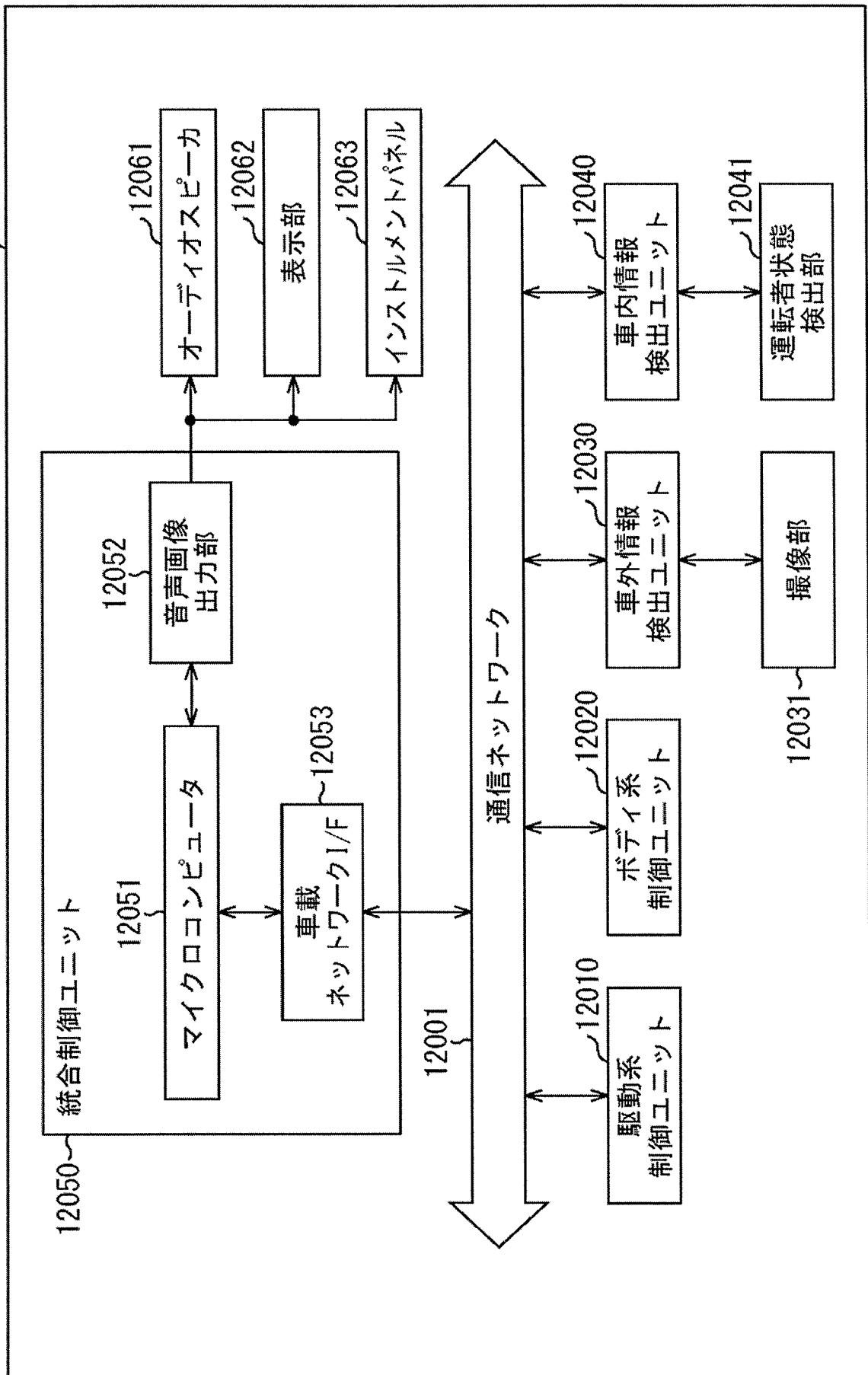
[図45]



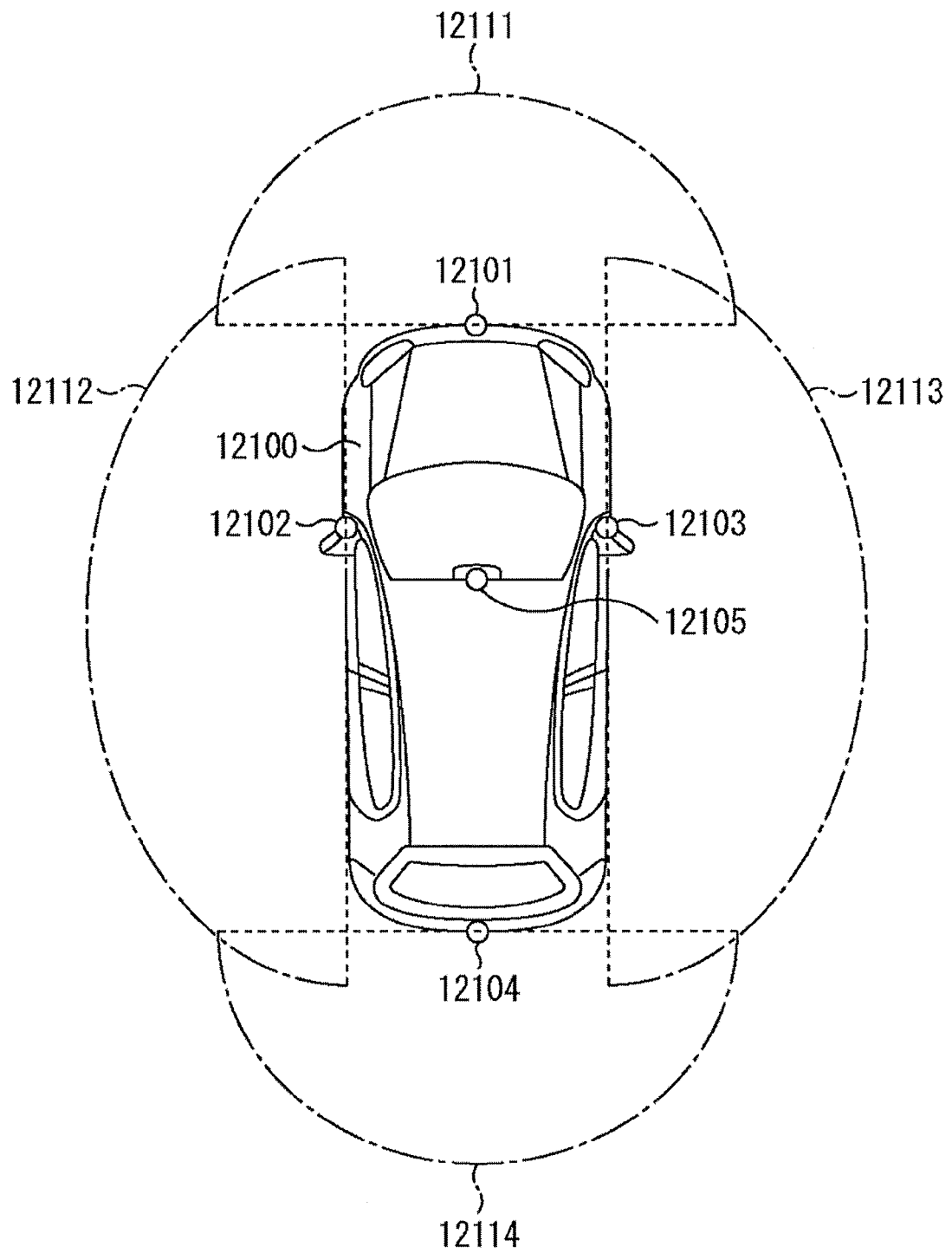
[図46]



[図47]



[図48]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/016759

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L27/146(2006.01)i, H01L21/3205(2006.01)i, H01L21/60(2006.01)i, H01L21/768(2006.01)i, H01L23/522(2006.01)i, H04N5/369(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L27/146, H01L21/3205, H01L21/60, H01L21/768, H01L23/522, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2018-078274 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 17 May 2018, paragraphs [0039]-[0056], fig. 9, 10 & US 2018/0130750 A1, paragraphs [0058]-[0076], fig. 9, 10 & KR 10-2018-0052498 A	1-3, 5, 17-19 7-10, 14-16, 20 6, 11-13
X Y A	JP 2003-264280 A (HAMAMATSU PHOTONICS KK) 19 September 2003, paragraphs [0045]-[0055], fig. 7, 8 & US 2003/0218120 A1, paragraphs [0070]-[0088], fig. 7, 8 & WO 2003/077318 A1 & EP 1492168 A1 & CN 1606808 A & IL 163944 A & AU 2003213437 A1 & KR 10-0969123 B1	1-3, 5, 19 7-10, 14-16, 20 6, 11-13



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04.07.2019

Date of mailing of the international search report
16.07.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/016759

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	US 2014/0070348 A1 (TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.) 13 March 2014, paragraph [0027], fig. 1(b) & US 9136293 B2 & US 2016/0013235 A1 & CN 103681702 A & KR 10-2014-0032856 A	1-5 7-10, 14-16, 20 6, 11-13
Y A	US 2008/0308928 A1 (INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE) 18 December 2008, paragraph [0030], fig. 10 & TW 200849982 A	7-9, 14 6, 11-13
Y A	JP 2016-213466 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 15 December 2016, paragraphs [0136]-[0142], fig. 21, 22 & US 2016/0338202 A1, paragraphs [0190]-[0196], fig. 21, 22 & US 2017/0040265 A1 & US 2018/0145044 A1 & US 2018/0226351 A1 & KR 10-2016-0132751 A & KR 10-2016-0132763 A & TW 201709777 A & JP 2018-198333 A	7-9, 14 6, 11-13
Y A	JP 2002-064177 A (SONY CORPORATION) 28 February 2002, paragraphs [0023]-[0036], fig. 4 (Family: none)	10, 14, 16 6, 11-13
Y A	JP 2013-232647 A (TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY LTD.) 14 November 2013, paragraphs [0015]-[0018], [0049], fig. 2, 8 & US 2013/0285180 A1, paragraphs [0029]-[0032], [0063], fig. 2, 8 & US 8957358 B2 & US 9136302 B2 & KR 10-2013-0121647 A & CN 103378109 A & TW 201344892 A & JP 2015-179859 A	15 6, 11-13
Y A	JP 2005-039227 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 10 February 2005, paragraphs [0025]-[0030], [0067]-[0069], [0097]-[0100], fig. 1, 6, 15 & US 2005/0001331 A1, paragraphs [0053]-[0059], [0104]-[0107], [0147]-[0151], fig. 1, 6, 15 & EP 1494277 A2 & CN 1577736 A	20 6, 11-13

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L27/146(2006.01)i, H01L21/3205(2006.01)i, H01L21/60(2006.01)i, H01L21/768(2006.01)i,
H01L23/522(2006.01)i, H04N5/369(2011.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L27/146, H01L21/3205, H01L21/60, H01L21/768, H01L23/522, H04N5/369

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 2018-078274 A (サムソン エレクトロメカニクス カンパ ニーリミテッド.) 2018.05.17, 段落 [0039] - [0056], [図 9] - [図 10] & US 2018/0130750 A1, 段落 [0058] - [0076], 図 9-10 & KR 10-2018-0052498 A	1-3, 5, 17-19 7-10, 14-16, 20 6, 11-13
X Y	JP 2003-264280 A (浜松ホトニクス株式会社) 2003.09.19, 段落 [0045] - [0055], [図 7] - [図 8] & US 2003/0218120 A1, 段落 [0070] - [0088], 図 7-8	1-3, 5, 19 7-10, 14-16, 20

☑ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

04.07.2019

国際調査報告の発送日

16.07.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

田邊 顕人

5 F

5894

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	& WO 2003/077318 A1 & EP 1492168 A1 & CN 1606808 A & IL 163944 A & AU 2003213437 A1 & KR 10-0969123 B1	6, 11-13
X Y	US 2014/0070348 A1 (TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.) 2014.03.13, 段落 [0027], 図 1(b)	1-5 7-10, 14-16, 20
A	& US 9136293 B2 & US 2016/0013235 A1 & CN 103681702 A & KR 10-2014-0032856 A	6, 11-13
Y A	US 2008/0308928 A1 (INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE) 2008.12.18, 段落 [0030], 図 10 & TW 200849982 A	7-9, 14 6, 11-13
Y A	JP 2016-213466 A (サムソン エレクトロメカニクス カンパニーリミテッド.) 2016.12.15, 段落 [0136] - [0142], [図 21] - [図 22] & US 2016/0338202 A1, 段落 [0190] - [0196], 図 21-22 & US 2017/0040265 A1 & US 2018/0145044 A1 & US 2018/0226351 A1 & KR 10-2016-0132751 A & KR 10-2016-0132763 A & TW 201709777 A & JP 2018-198333 A	7-9, 14 6, 11-13
Y A	JP 2002-064177 A (ソニー株式会社) 2002.02.28, 段落 [0023] - [0036], [図 4] (ファミリーなし)	10, 14, 16 6, 11-13
Y A	JP 2013-232647 A (台湾積體電路製造股▲ふん▼有限公司) 2013.11.14, 段落 [0015] - [0018], [0049], [図 2], [図 8] & US 2013/0285180 A1, 段落 [0029] - [0032], [0063], 図 2, 8 & US 8957358 B2 & US 9136302 B2 & KR 10-2013-0121647 A & CN 103378109 A & TW 201344892 A & JP 2015-179859 A	15 6, 11-13
Y A	JP 2005-039227 A (松下電器産業株式会社) 2005.02.10, 段落 [0025] - [0030], [0067] - [0069], [0097] - [0100], [図 1], [図 6], [図 15] & US 2005/0001331 A1, 段落 [0053] - [0059], [0104] - [0107], [0147] - [0151], 図 1, 6, 15 & EP 1494277 A2 & CN 1577736 A	20 6, 11-13