СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1058069 A

3(51) H 03 K 23/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

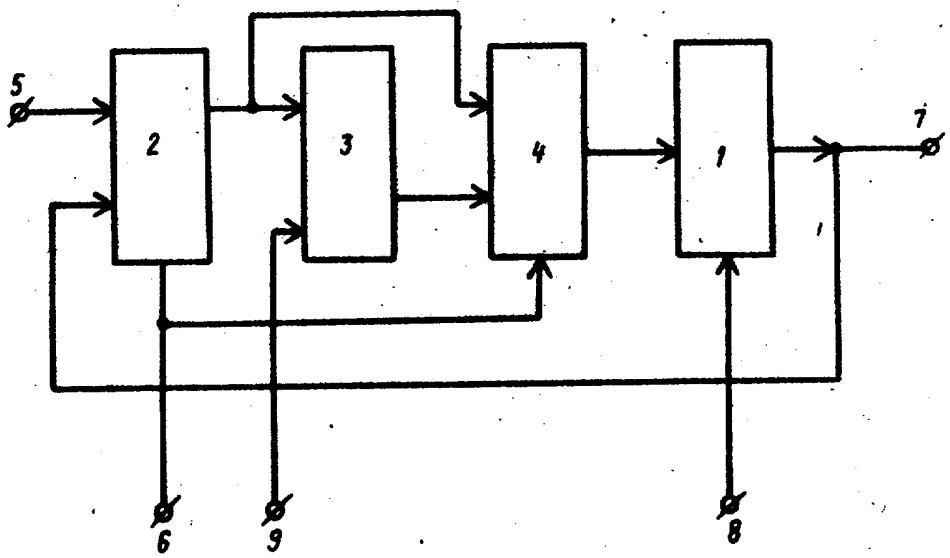
Патентно-техническая библиотека

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3485156/18-21
(22) 17.08.82
(46) 30.11.83 Бюл. № 44
(72) С.Я.Шишов, В.С.Станков и Н.П.Ямпурин
(53) 621.374.325.2(088.8)
(56) 1. Патент США № 4185247, кл. 328-165, 1980.
2. Авторское свидетельство СССР № 783999, кл. H 03 K 27/00, 1979 (прототип).

(54)(57) ЦИФРОВОЙ НАКОПИТЕЛЬ, содержащий регистр и два сумматора, первый вход первого сумматора является входом цифрового накопителя, первым и вторым выходами которого являются соответственно выход переноса первого сумматора и выход регистра, тактовый вход которого является тактовым входом цифрового накопителя, а выход регистра соединен с вторым входом первого сумматора, выход суммы которого соединен с первым входом второго сумматора, о т л и ч а ю щ и й с я тем, что, с целью расширения функциональных возможностей, в цифровой накопитель введен мультиплексор, информационные входы которого соединены с выходами сумм первого и второго сумматоров, а выход и управляющий вход мультиплексора соединены соответственно с входом регистра и выходом переноса первого сумматора.



(19) SU (11) 1058069 A

Изобретение относится к устройствам обработки импульсных сигналов и может быть использовано в измерительной и вычислительной технике для суммирования импульсных последовательностей.

Известен цифровой накопитель, содержащий сумматор, выход которого подключен к регистру памяти, тактовый вход и выход которого соединены соответственно с шиной тактового сигнала и первым информационным входом сумматора, второй информационный вход и выход переноса которого соединены соответственно с информационной шиной и шиной переноса накопителя [1].

Недостаток указанного цифрового накопителя - ограниченность его функциональных возможностей (устройство может функционировать только в одном режиме).

Известен также цифровой накопитель, содержащий регистр и два сумматора, первый вход первого сумматора является входом цифрового накопителя, первым и вторым выходами которого являются соответственно выход переноса первого сумматора и выход регистра, тактовый вход которого является тактовым входом цифрового накопителя, а выход регистра соединен с вторым входом первого сумматора, выход суммы которого соединен с первым входом второго сумматора[2].

Недостатком известного цифрового накопителя также являются ограниченные функциональные возможности, поскольку он может функционировать только в одном счетном режиме.

Цель изобретения - расширение функциональных возможностей цифрового накопителя.

Поставленная цель достигается тем, что в цифровой накопитель, содержащий регистр и два сумматора, первый вход первого сумматора является входом цифрового накопителя, первым и вторым входами которого являются соответственно выход переноса первого сумматора и выход регистра, тактовый вход которого является тактовым входом цифрового накопителя, а выход регистра соединен с вторым входом первого сумматора, выход суммы которого соединен с первым входом второго сумматора, введен мультиплексор, информационные входы которого соединены с выходами сумм первого и второго сумматоров, а выход и управляющий вход мультиплексора соединены соответственно с входом регистра и выходом переноса первого сумматора.

На чертеже показана структурная схема цифрового накопителя.

Цифровой накопитель содержит регистр 1, первый 2 и второй 3 сумматоры и мультиплексор 4.

Первый вход первого сумматора является входом 5 цифрового накопителя, первым 6 и вторым 7 выходами которого являются соответственно выход переноса первого сумматора и выход регистра, тактовый вход которого является тактовым входом 8 цифрового накопителя, а выход регистра соединен с вторым входом первого сумматора 2, выход суммы которого соединен с первым входом второго сумматора 3. В цифровой накопитель введен мультиплексор, информационные входы которого соединены с выходами сумм первого 2 и второго 3 сумматоров, а выход и управляющий вход мультиплексора 4 соединены соответственно с входом регистра 1 и выходом переноса первого сумматора 2. Второй вход второго сумматора 3 является вспомогательным входом 9 цифрового накопителя.

Устройство работает следующим образом.

Сумматор 2 суммирует входной код K, поступающий с входа 5, с выходным значением кода, записанным в регистре 1 накопителя, что дает на выходе величину нового кода с частотой тактового сигнала. Пока сигнал переноса на выходе сумматора 2, управляющий работой мультиплексора 4, отсутствует, выход сумматора 2 через первый информационный вход мультиплексора 4 подключен к информационному входу регистра 1. Когда в одном из тактов накопитель переполняется, т.е. значение суммы на выходе сумматора 2 достигнет или превысит 2^N (где N - количество двоичных разрядов сумматора), то в сумматоре 2 образуется остаток L для следующего цикла работы накопителя, а на выходе 6 - сигнал переноса. В данном такте к информационному входу регистра 1 через второй информационный вход мультиплексора 4 подключается выход сумматора 3, в котором происходит сложение кода остатка L из сумматора 2 с кодом M управления емкостью, поступающим с входа 9. С приходом следующего тактового сигнала в регистр 1 записывается код суммы из сумматора 3 равный L + M, пропадает сигнал переноса на выходе 6 и начинается новый цикл работы цифрового накопителя, в котором емкость накопителя будет равной 2^N-M.

Таким образом, в зависимости от величины кода M можно установить требуемую емкость цифрового накопителя или изменять емкость в каждом цикле работы устройства, что расширяет функциональные возможности цифрового накопителя.

ВНИИПИ Заказ 9600/57 Тираж 936 Подписное
Филиал ППП "Патент", г. Ужгород, ул. Проектная,4