

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5512683号
(P5512683)

(45) 発行日 平成26年6月4日(2014.6.4)

(24) 登録日 平成26年4月4日(2014.4.4)

(51) Int.Cl.

H04N 13/00 (2006.01)
H04N 5/073 (2006.01)

F 1

H04N 13/00
H04N 5/073

A

請求項の数 4 (全 17 頁)

(21) 出願番号 特願2011-529497 (P2011-529497)
 (86) (22) 出願日 平成21年9月7日 (2009.9.7)
 (65) 公表番号 特表2012-505566 (P2012-505566A)
 (43) 公表日 平成24年3月1日 (2012.3.1)
 (86) 國際出願番号 PCT/EP2009/061553
 (87) 國際公開番号 WO2010/029040
 (87) 國際公開日 平成22年3月18日 (2010.3.18)
 審査請求日 平成24年9月6日 (2012.9.6)
 (31) 優先権主張番号 PATN0:4230
 (32) 優先日 平成20年9月11日 (2008.9.11)
 (33) 優先権主張国 マルタ(MT)

(73) 特許権者 511081196
 ユニバーシティ オブ マルタ
 U N I V E R S I T Y O F M A L T A
 マルタ共和国 エムエスディー2080
 ムシダ
 M s i d a , M S D 2 0 8 0 M a l t a
 (74) 代理人 110000154
 特許業務法人はるか国際特許事務所
 (72) 発明者 アゾバルディ、マーク アンソニー
 マルタ共和国 エスジーエヌ1052 サ
 ン ジュワン トリック イルーカンパネ
 ラ 33 サント アントニン

審査官 菅 和幸

最終頁に続く

(54) 【発明の名称】同期化された映像データを生成及び送信するための方法及び装置

(57) 【特許請求の範囲】

【請求項 1】

同期化されたデジタル映像データを生成するシステム又は装置であって、
 カメラと画像センサーとからなり、前記同期化されたデジタル映像データの一部分をそれぞれ生成することができる複数のデジタル映像ソースと、
 前記同期化されたデジタル映像データのサンプリングのための時間期間を設定するよう構成されるクロックと

各デジタル映像ソース間で前記クロックを通信及び共有するように構成されるクロック分配サブシステムと、を備え、

前記クロック分配サブシステムは、各デジタル映像ソースへの前記クロックの転送の際に対称遅延を呈し、

前記クロック分配サブシステムを通じて、前記複数のデジタル映像ソースが前記クロックに動作可能に結合され、

前記システム又は装置は、

前記複数のデジタル映像ソースによって共有されている前記クロックを停止又は接続解除する手段と、

前記複数のデジタル映像ソースによって共有されている前記クロックを再開又は再接続する手段と、

前記複数のデジタル映像ソースによって共有されている前記クロックを停止又は接続解除する前記手段と、前記複数のデジタル映像ソースによって共有されている前記クロック

10

20

を再開又は再接続する前記手段と、に結合され、受信されたコマンドを前記デジタル映像ソースに配信するビデオコントローラーと、をさらに備え、

前記ビデオコントローラーは、前記複数のデジタル映像ソース間の同期に影響を及ぼす可能性があるコマンドと、前記複数のデジタル映像ソース間の同期に影響を及ぼす可能性がないコマンドとを区別し、

前記複数のデジタル映像ソースによって共有されている前記クロックを停止又は接続解除する前記手段は、前記受信されたコマンドが前記複数のデジタル映像ソース間の同期に影響を及ぼす可能性があるコマンドである場合、前記クロックを停止又は接続解除し、

前記ビデオコントローラーは、前記受信されたコマンドが前記複数のデジタル映像ソース間の同期に影響を及ぼす可能性があるコマンドである場合、前記クロックの停止又は接続解除の後に前記受信されたコマンドを前記デジタル映像ソースに配信し、 10

前記複数のデジタル映像ソースによって共有されている前記クロックを再開又は再接続する前記手段は、前記受信されたコマンドが前記複数のデジタル映像ソース間の同期に影響を及ぼす可能性があるコマンドである場合、前記受信されたコマンドの配信後に前記クロックを再開又は再接続すること、

を特徴とする、システム又は装置。

【請求項 2】

請求項 1 に記載のシステム又は装置において、

前記複数のデジタル映像ソースと数が等しい複数のデジタル映像バスであって、それらが、前記同期化されたデジタル映像データの対応する関連部分を搬送するために、その一端において 1 つの対応する映像ソースに動作可能に結合される、複数のデジタル映像バスと、 20

各デジタル映像バスの他端において各デジタル映像バスに動作可能に結合される、ビデオ結合器と、をさらに備え、

前記ビデオ結合器は、

各映像ソースから同期化された映像データを受信し、

前記映像ソースのそれぞれからのタイミングパルスが、同期されており、

前記ビデオ結合器は、各映像ソースからの、同期された前記タイミングパルスを、同期情報を大きく損失していない 1 つを除いて廃棄することを特徴とするシステム又は装置。 30

【請求項 3】

請求項 2 に記載のシステム又は装置において、

前記ビデオコントローラーは、

複数の同期化された映像信号を、該信号のピクセル同期信号及びライン同期信号及びフレーム同期信号のそれこれから取り除き、次に、前記複数の同期化された映像信号を、マルチタップカメラによって生成される映像信号と同フォーマットの結合映像信号の供給のため、ピクセル同期信号及びライン同期信号及びフレーム同期信号の单一のセットと結合すること、

を特徴とするシステム又は装置。

【請求項 4】

前記システム又は前記装置は、 40

前記同期化されたデジタル映像データを、マルチタップビデオを受け取るビデオシンクに転送し、

前記システム又は前記装置は、

映像ソースとビデオシンクとの間でマルチタップ映像データを通信することが可能なマルチタップ映像インターフェースをさらに備え、

前記ビデオ結合器は、

前記結合映像信号を、前記ビデオシンクへの転送のため、前記マルチタップ映像インターフェースに供給すること、

を特徴とする請求項 3 に記載のシステム又は装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、ステレオビジョンシステム又はマルチビジョンシステムに関し、より詳細には、そのようなステレオビジョンシステム又はマルチビジョンシステムを構成する高速カメラのような複数の高速映像ソースから、同期化された映像信号を経済的に生成し、忠実に送信するのに用いられる技法に関する。

【背景技術】**【0002】**

ステレオビジョン（立体視）システム又はマルチビジョン（多眼視）システムの効果的な適用は、同期化されたステレオ映像信号又は同期化されたマルチ映像信号を2つ以上のカメラからそれぞれ生成及び（有用な距離にわたって）送信する能力に依拠する。この問題は重要であり、これに対処する多数の試みが行われてきた。これらの試みについては、発行されたいいくつかの関連特許である米国特許第5,307,168号、米国特許第5,903,308号、米国特許第5,995,140号、米国特許第6,340,991号、米国特許第7,411,604号、米国特許第6,950,121号、及び米国特許第7,511,764号、刊行された雑誌論文であるランポート（Lamport）（1978年）、リン（Lin）（2005年）、提示された会議論文であるルーマン（Luhmann）（2005年）、並びに最後にチャン・ハン・リン（Chang Hong Lin）によるプリンストン2007の博士論文によって明示され、これらの文献は参考により全て本明細書に援用される。

【0003】

Sony Electronics, Inc.社のタシロ（Tashiro）は、米国特許第5,307,168号において、2つのカメラの機械シャッターを同期的に制御する電子機械手段を記載している。今日、市場のほとんどのカメラはデジタルカメラであり、ひいてはこれらのほとんどがビデオシーケンスにおけるフレームをサンプリングするのに電子シャッターを用いるため、これはもはや適用可能でない。いずれにしても、電子機械同期デバイスは、高速用途で用いられるマルチビジョンシステムには低速過ぎる。

【0004】

AT&T Corporation社のチェン（Chen）他は、米国特許第6,340,991号において、複数のカメラによってビデオシーケンスとしてキャプチャされた物体の動きを用いて、該ビデオシーケンス間の相対的ラグを計算及び補償する方法を記載している。これによつて、明確な同期の必要が回避され、問題が後処理にシフトされる。この方法はコストを削減する手段として勧められているが、さらなる後処理ステップを必要とすることによって、正味の複雑度及びコストが増大する複数のシナリオが存在する。さらに、この技法は、キャプチャされたシーケンスに動きが全く存在しない場合等に普遍的に適用可能でない。この同期化方法は、達成することができる精度においてさらに制限される。なぜなら、結果としてのビデオシーケンスが依然として、平均でフレーム間持続期間の半分だけ位置がずれている可能性があるためである。

【0005】

Deutsche Telekom AG社のトリンケル（Trinkel）他は、米国特許第7,411,604号において、記録されたビデオシーケンス内に人工的に挿入されたキューを用いて、該ビデオシーケンス間の相対的ラグを計測及び補償する、より一般的な方法を記載している。この場合、双方のカメラの視野内に存在する変調光信号（又はオーディオ信号）を用いて、それぞれによって記録されるビデオシーケンス内に或る種のタイムスタンプを提供する。この方法は、キャプチャされたシーケンスにおける動きを明示的に必要とすることを回避するが、上述したような、A T & T社のチェン他によって提案された方法の残りの不利な点を共有する。

【0006】

10

20

30

40

50

Ultrak, Inc.社のクーパー (Cooper) 他は、米国特許第5,995,140号において、ビデオコントローラによって生成された一対の外部同期信号を用いて、マルチビジョンシステムにおけるカメラ間の垂直同期及び水平同期を直接制御するシステム及び方法を記載している。しかしながら、このシステムでは、各カメラが独立した発振器を所有し、独自のピクセルロックを生成する。これらの発振器は、それらをロックステップ方式で保持するメカニズムが一切ないことに起因して、同期して動作する可能性が低い。垂直同期化信号及び水平同期化信号は、正確なピクセル同期を補償するにはあまりに粗すぎる。このため、ライン及びフレームキャプチャを概ね同期化することが可能であるが、同じことをピクセルレベルでは確言することができない。これによって、システムは、全てのレベルで完全な同期を必要とする同期デジタル送信には適切でなくなる。

10

【0007】

Ultrak, Inc.社のクーパーは、後に、米国特許第7,511,764号において、1つのマスターべースユニットに接続された複数のスレーブカメラから同期デジタル映像信号を生成する方法を記載している。このシステムは、厳しいタイミング要件を満たしているが、不必要に複雑な形でそれを行っており、これによって該システムを実施するのにコストがかかることになる。スレーブカメラはそれぞれ独自の発振器を有し、マスターべースユニットも独自の発振器を有する。これによって、ひいては、ベースユニットが蓄積転送メカニズムを採用して、スレーブカメラによって生成されたフレームを再同期化することが必要となる。したがって、ベースユニットは、各カメラからの映像データを一時的に格納するメモリを必要とする。これは、複雑度及びコストを加えるのみでなく、映像データの配信において、小さいが明確な遅延も引き起こし、これは或る特定の高速用途にとってかなり不利な点となる。

20

【0008】

ツエルコフニユク (Tserkovnyuk) 他によって米国特許第6,950,121号に開示されたシステムでは、共有クロックを用いて、アナログカメラのステレオビジョン対間の電気的同期を補償している。しかしながら、フレーム同期は、一方のカメラに、他方のカメラにフレームリセットパルスを供給されることによってのみ達成される。これによって、共有クロックを用いる利点のほとんどが無効になってしまう。なぜなら、この信号を1つのカメラから次のカメラに転送する際に受ける遅延の結果、2つのカメラのタイミング挙動に、小さいが明確な差異が生じることとなるためである。この問題は、カメラ間の距離が増大するにつれ大きくなり、これによってカメラの相対的な位置決めに重大な制限を課す。高速ビデオキャプチャシステムの場合、これによって同期のレベルが損なわれ、デジタル送信に不向きなものとなる可能性がある。

30

【0009】

Ultrak, Inc.社のクーパーは、米国特許第5,903,308号において、1つのカメラから次のカメラへの同期パルスの転送によって生じる遅延を補償する方法を記載している。この方法は、パルスのそのような転送によって同期化されるカメラのための解決策を提供することができるが、コスト及び複雑度の観点からは依然として望ましくないであろう。

40

【0010】

ドイツの視覚専門家である、IAPG社のルーマン及びVolkswagen AG社のラグーゼ (Raguse) は、高度な同期に関する、より単純な方法の知識がない中で、単一のカメラを用いることによって、キャプチャしたい複数のビデオシーケンスの共時性を保証するために、ビームスプリッティング光学素子（逆に用いられる）を用いるに至った。この技術は、必然的に、ステレオビジョン視野を二等分したものとの間の完全な同期をもたらすが、この同期は、並外れて大きなコストでのみもたらされる。この技術はまた、非常に扱い難く、軽量で可搬可能なステレオビジョン又はマルチビジョンの実装を必要とする大部分の用途にはほとんど適用可能でない。

【0011】

1978年に、ランポートは、ネットワークをまたいだ分散システム間で概ねクロック

50

同期を維持する問題を分析した。2005年に、リンは、複数の分散カメラの概念を拡張し、これに関する博士論文を書くに至った。しかしながら、これらの方針の全てがネットワークにわたるデータグラムの転送に依拠し、達成可能な同期は数十ミリ秒程度であり、非決定的である。高速用途の場合、このレベルの不確実性は受容不可能であろう。

【発明の概要】

【発明が解決しようとする課題】

【0012】

上記の従来技術の説明は、本発明より前に、当業者は誰も、カメラシステムのようなステレオビジョン又はマルチビジョンの映像ソースから正確に同期化された映像を生成及び送信するための、同等で単純でコストの低い方法を（通常の形でも通常でない形でも）見つけ出すことができなかつたことを十分明確にしている。したがって、本発明は、当業者のあらゆる者にとって新規かつ非自明であるということになる。

10

【課題を解決するための手段】

【0013】

本発明において、映像データ生成デバイスに共通クロック及び同一の動作条件を受けさせることによって整合された該映像データ生成デバイスの挙動及び性能の類似性を利用し、それによって同一の内部状態及び同期化された出力タイミング挙動を保証する方法が提示される。

【0014】

そのようなデバイスは、通常、カメラ又は画像センサーと見なすことができるが、映像データを生成するように特に設計された任意の電子デバイスとして理解することもできる。明確にすると共に読み解きを容易にするために、本特許では、用語「映像ソース」、「映像データ生成デバイス」、「カメラ」、及び「画像センサー」は、その都度代替物の全リストに明示的に言及することなく交換可能に用いられる場合がある。しかしながら、本発明が、一般的な任意の映像データ生成デバイスに当てはまることを理解されたい。

20

【0015】

本特許は、以下の3つの高度に関連するが別個の進歩性を含む発明を開示する。

1. ほぼ完全な同期を保証するために共通クロックを共有する、整合した映像ソースを結合するシステムの発明。

2. 映像ソースモード変更及び初期化ルーチン中の同期発散の問題を回避する、クロックを凍結させた（frozen-clock）映像ソースプログラミング方法の発明及び使用。

30

3. 同期化されたマルチビデオを単一の標準マルチタップビデオインターフェースを介してフレームグラバーのようなビデオシンクに高速送信することを可能にするマルチタップカメラをエミュレートする方法の発明。

【0016】

ここで開示される方法は、正確に同期化された映像信号を生成する問題を単純で非常に経済的な方法で解決するのみでなく、映像ソース間のフレーム又はライン同期化パルスの転送の必要性も回避し、それによって映像ソースの相対的位置決めに厳しい制限を課すことなく、非常に高速な動作を必要とするシステムに適用可能となる。この方法は、「蓄積転送」メカニズムの必要性も回避し、したがって、内部バッファリングに関連する複雑性及び遅延を一切被らない。

40

【0017】

ソースにおいて達成される高品質の同期を鑑みて、ケーブル長にわたってビデオシーケンスを送信しながら同じ程度の高度な同期を保つ方法も開発され、本明細書に開示される。本発明の好ましい実施の形態では、Camera-Link（カメラリンク）（登録商標）インターフェース及びケーブルが用いられる。これは例として選ばれ、さらに詳細に説明される。

【0018】

同期送信は、マルチビジョンシステムにおける複数の映像ソースの映像出力を、マルチタップカメラシステムの挙動を模倣する单一のバンドルに結合することによって達成され

50

る。このバンドルは、ひいては、マルチタップ映像信号の同期輸送を本質的に保証する单一の Camera - Link (登録商標) 接続を介して容易に転送されるのに役立つ。

【0019】

用語

この文書では、或る特定の用語を広範囲で用いる。疑念を回避するために、及び本特許の正確な解釈の目的で、この用語は、下記で規定するように、本特許全体を通じてその全ての使用において単一の正確な解釈を受ける。

映像信号 映像シーケンスを記述する電子的又は光電子的な形態

モノビジョン 単一のシステム内で、単一の映像シーケンスを生成する、単一のカメラのような1つの映像データ生成デバイスを有している状態

10

モノビデオ モノビジョンシステムによって生成される映像信号

ステレオビジョン 2つのカメラのような2つの映像データ生成デバイスを組み合わせて単一のシステムにした状態であり、該デバイスのそれぞれが別個の映像シーケンスを生成する

ステレオビデオ ステレオビジョンシステムによって生成される、結合映像信号

マルチビジョン N個のカメラのようなN個の映像データ生成デバイスを組み合わせて単一のシステムにした状態であり、Nは1より大きい任意の自然数であり、上記デバイスのそれぞれは別個の映像シーケンスを生成する

マルチビデオ マルチビジョンシステムによって生成される結合映像信号

整合 (Matching) タイミングパラメーターが異なることを除いて本質的に同一の電子又は光電子デバイスを、該パラメーターの値に関して、ソートしてグループにするプロセス

20

整合した (Matched) 整合プロセスの成果

映像ソース カメラのような、映像データを生成するように特に設計されるデバイス

ビデオシンク フレームグラバーのような、映像データを受け取るように特に設計されたデバイス

【0020】

技術的問題

高速マルチビジョン用途は、主流として用いられつつある。しかしながら、関与する全ての映像ソース間の高度な同期を確実にするために、より高速な映像ほど、より厳しい課題を伴う。デバイス間でフレーム同期パルスを転送する従来の方法は、非常に高速のとき、非効率的である。そのような方法は、個々の映像ソースの相対的位置決めにも厳しい制限を課す。

30

【0021】

高速マルチビジョンにおいてしばしば直面する第2の主要な課題は、システム内の全ての映像ソースを同時に初期化又は再プログラミングする必要性である。これは、映像ソース (CMOS画像センサー等) の大部分が比較的低速なシリアルインターフェース (多くの場合共有バス) を介して構成されることを考えると、非常に問題である。実際、コマンドを映像ソースのそれぞれに順次配信しなくてはならず、或る特定のコマンドの場合、このプロセスの結果として常に映像信号間のフレーム / ライン位相の位置合わせ不良が生じる。ピクチャ分断 (picture tearing) が一般的な結果である。

40

【0022】

第3の重大な問題は、実際的であり、かつ同レベルの同期を保つように、マルチビジョンシステムから同期化されたマルチビジョンデータを忠実に送信する問題である。

【0023】

共通クロックの使用は、長い間、映像ソース間の同期を達成するための要件を部分的に満たす可能性を有すると認識してきた。これは、この10年にわたって発行された複数の特許出願及び特許によって例証されている。しかしながら、問題の最終的且つ決定的な解決に至るのは本発明においてのみである。これは、同じ動作条件を受ける、整合した映像ソースの使用を通じて達成された。これは、本明細書において、ほぼ完全な同期を達成

50

するための要件を完全に満たすことに向かた必要な追加ステップとして認識及び提案されている。整合したデバイスの使用は、ここで開示される方法及び装置の実施の成功に欠かせず、映像ソースが整合した性能特性を有するように注意深く選択されない限り失敗する可能性が高い。

【0024】

整合した構成要素をグループ化するプロセスが、電子工学の分野の当業者に既知である。これは、アナログ電子工学の分野において特に重要かつ一般的である。デジタル電子工学では、この慣行はそれほど広まっておらず、デジタルカメラ及び他のそのような複雑な映像ソースの分野におけるその使用は、本質的に知られていない。なぜなら、これまで、用いる切実な理由が（概ね）なかったためである。それにもかかわらず、これは明らかに可能であり、次の段落において説明されるように実行することができる。10

【0025】

整合特性を有する必要があるカメラは、整合するように注意深く選択された構成要素を用いて構築することができる。単純な受動素子の場合、これを製造者に容易に特定し、そして製造者は配達前に小さな追加コストで素子をソートする。集積回路、特に画像センサー用の集積回路の場合、同じ生産ラインから、同じ生産工程において製造され、かつ好ましくは製造中同じ半導体ウェハー上で近接してもいた素子をグループとして選択することによって高度の整合を容易に達成することができる。これによって、非常に類似した特性が確実になり、これをを利用して高度に類似した性能及びタイミング特性を有するカメラを構築することができる。同じことが任意の映像ソースに当てはまる。20

【0026】

次に、そのような映像ソースを共通クロックを共有するように組み合わせることができ、一般に認められた事例に反して、ここで、それらの映像ソースは、それらの出力を様々な形で非同期に結合するのにも十分同期されていると想定することができる。1つのそのような形は、下記で説明するように、ビデオ結合器の使用を通じたものである。

【0027】

電子工学において、従来から、製造プロセスの大きな変動に起因して、共有クロックにむやみに依拠して、カメラのような複雑なデジタル回路の出力を非同期に結合することは悪い慣行であると考えられてきた。大幅に異なるタイミング挙動が発生する可能性が高く、実際、この結果当然、結果として最終的に不鮮明な結合出力となる様々な論理ハザード及び競合状態が生じる可能性がある。30

【0028】

しかしながら、本発明に到達する過程の中で、この慣行が再検討され、電子工学の従来の教示に反して、新たに広まったはるかに良好に制御された製造プロセスの利用可能性が与えられると、この慣行は、有効であることが確認されており、根拠のない技術的先入観に起因して当業者によって回避されてきた可能性が高い。本発明者によって、この慣行は、実際、有効な想定であり、かつ妥当に信頼可能な設計技術の基礎を成すことができるこれが理論及び実験の双方で決定的に実証され、本明細書において、複数のデジタルカメラ及び映像ソースの同期における長期にわたる問題を解決する新規な方法で一般に適用されている。これによって明確に、本発明は新規であり、進歩的であり、かつ産業用途の余地があるものとなっている。40

【0029】

ここで図面を参照すると、図1において、本発明の好ましい実施の形態を利用するマルチビジョンビデオシステム100が示されている。マルチビジョンビデオシステム100は一般的に、複数の映像ソース151、152、153、及び154と、マルチタップビデオ結合器140と、マルチタップ映像インターフェース130と、フレームグラバー120と、ホストコンピューター110とを備える。一般的に、可変の数「N」個の映像ソースがマルチビジョンビデオシステム100に存在する可能性があり、ここで、映像ソース「#1」151は、第1の映像ソースを表し、映像ソース「#N」154は、システム100における第Nの最後の映像ソースを表す。50

【0030】

ここで映像ソース151、152、153、及び154は、対称クロック分配ネットワーク172を介して提供されると共にビデオ結合器140によって制御される共通クロック170を共有して示されている。映像ソース151、152、153、及び154は、共通制御バス171も共有する。共通制御バス171を通じて、マルチタップビデオ結合器140は映像ソース151、152、153、及び154のそれぞれの挙動を変更するためのコマンドを発行することができる。映像ソース151、152、153、及び154はそれぞれビデオ出力を生成し、該ビデオ出力はそれらの固有の映像バス161、162、163、及び164を介してビデオ結合器140に配信される。

【0031】

10

タイミング信号は全ての映像ソース151、152、153、及び154によっても生成されるが、第1の映像ソース151によって生成されるタイミング信号173のみが実際にビデオ結合器140によって利用される。これは、本特許において開示されている最初の進歩性である。

【0032】

映像ソース151、152、153、及び154のそれぞれは一意にアドレス指定可能であり、ビデオ結合器140が映像ソース151、152、153、及び154のそれぞれの内部の制御レジスタに一意にアクセスすると共に、したがって、それに応じてそれらの挙動を調整することを可能にすることができる。これは、特別な要件が守られないかぎり、結果として同期の喪失となり得る危険なプロセスである。本発明は、コマンドを2つのカテゴリ、すなわち、

20

- ・同期に関し安全（ゲインの変化等）であり、したがって同期状態を乱すことなく任意の時点で映像ソース151、152、153、及び154のうちの任意のものに発行することができるコマンド、及び
 - ・同期に関し安全でなく（フレームレートの変化等）、したがって、同期を保持するためには、全ての映像ソース151、152、153、及び154に一度しか発行することができないか又は全く発行することができないコマンド
- に大きく区分することを予見する。

【0033】

30

これは、画像センサー及び他のデバイスへのコマンドの配信がほとんどの場合に性質上シリアルで連続しており、全ての映像ソース151、152、153、及び154を一度に含むことができないため、問題を呈する。本発明は、全ての映像ソース151、152、153、及び154によって共有される共通クロック170を、同期に関し安全でないコマンドを連続して配信する前に停止する技法を開示する。共通クロック170が停止されている間、マルチタップビデオ結合器140は、映像ソース151、152、153、及び154のそれぞれに新たな構成をプログラムする。このプロセスが完了し、全ての映像ソース151、152、153、及び154が整合した構成を有するときのみ共通クロック170が再開される。これは、全ての映像ソース151、152、153、及び154に一度にコマンドを発行したのと等しい形で映像ソース151、152、153、及び154間の共時性及びそれらの内部状態を保つ効果を有する。そのような解決は、映像ソース151、152、153、及び154が、クロックが良くない結果を生じることなく停止及び再開されることを可能にする完全に静的な論理設計を用いることを必要とする。画像センサーのような、最新のCMOS映像ソースがこのタイプである。これは本特許に開示されている第2の進歩性である。

40

【0034】

ビデオ結合器140は、各映像ソース151、152、153、及び154の各映像バス161、162、163、及び164から映像データをキャプチャし、それをタイミング信号の单一のセット173と一緒にバンドルしてマルチタップ映像インタフェース130上に擬似マルチタップ映像信号を生成する。これはフレームグラバー120に送信され、フレームグラバー120は、該擬似マルチタップ映像信号を通常のマルチタップ映像信

50

号として解釈し、該信号は最終的にホストコンピューター 110 に転送される。この形態で受信された映像データは、同期の準保証を有する。各タップは映像ソース 151、152、153、及び 154 の出力に対応し、マシンビジョンアプリケーションによって処理するのが便利になる。これは本特許において開示されている第 3 の進歩性である。

【発明の効果】

【0035】

このように説明される本発明は、同期化されたマルチビデオを生成するための、より低成本であるが、より高性能の技法を提供する。本システムは実用的であり、一般に入手可能なリソースのみに依拠する。本発明に依拠するステレオビジョン及びマルチビジョンシステムは、小型化のためのはるかに単純化された能力から利益を受けることができる。10 さらに、本技法は、ビデオデバイスのモード変更にわたってさらに同期を保持する全体論的解決を提示する。最後に、本技法は、同程度の同期を保持しながら、標準インターフェースを介してマルチビデオを送信する新たな方法に役立つ。

【0036】

本発明の新規な特徴並びに他の態様及び利点は、以下の説明、添付の特許請求の範囲、及び添付の図面に関して、より良好に理解されるであろう。

【図面の簡単な説明】

【0037】

【図 1】本発明を、複数の映像ソース（151 . . . 154）の内部状態及びビデオ出力の同期のために利用し、該出力を結合したものを Camera - Link（登録商標）のような單一のマルチタップ映像インターフェース 130 を介して送信するために利用するシステムのブロック図である。20

【図 2】本発明を、2つのカメラ 270、280 の内部状態及びビデオ出力のために利用し、該出力を結合したものを單一の Camera - Link（登録商標）インターフェース 221 を介して送信するために利用するシステムのブロック図である。

【図 3】図 2 において言及したクロッククロックゲート回路 251 の例示的な実施形態を示す図である。

【図 4】図 3 に示すクロックゲート回路 300 の例示的な実施形態の動作及びタイミング挙動を示す図である。

【図 5】映像ソースがデジタルカメラである場合に適用可能な、図 2 に示すビデオコントローラー 223 の挙動のフローチャートである。30

【発明を実施するための形態】

【0038】

電源装置、カメラ光学素子、及び他の必要な映像ソース構成要素は、明確にし、本発明の主な要素により焦点を絞るために、図面及び以下の説明から省かれる。そのようなアイテムの役割は当業者であれば明らかであり、明示的に言及する必要がない。

【0039】

最も一般に入手可能な映像ソースは、当然ながらカメラである。このため、本発明の実施の最良の形態のために、例としてカメラを用いる。ここで図 2 の図面を参照すると、本発明の好ましい実施形態を利用するステレオビジョンカメラシステム 200 の構造の詳細が示されている。ステレオビジョンカメラシステム 200 は、2つのカメラ 270、280、ステレオビジョンビデオ結合器 220、Camera - Link（登録商標）ケーブル 212、Camera - Link（登録商標）フレームグラバー 211、及びホストコンピューター 210 を備える。40

【0040】

カメラ 270、280 は、全ての点で同一である。左カメラ 270 がマスターとして動作する一方、右カメラ 280 はスレーブとして動作する。この区別は単に、カメラからの出力がビデオ結合器 220 によって処理される上での結果である。各カメラは CMOS 画像センサー 271、281 を備え、CMOS 画像センサー 271、281 は、フラッシュ同期パルス 277、287 を用いてオプションの LED フラッシュユニット 272、2850

2をトリガーする。画像センサー271、281は、タイミング信号276、286を生成し、映像バス273、283を駆動する一方、クロック278、288、制御バス274、284、及びカメラリセット信号275、285を受け取る。

【0041】

カメラ270、280は、高整合性双方向LVDSリンク261、262、263、264を用いてビデオ結合器220に接続される。該リンクは、結合器220に向けて映像バス273、283及びタイミング信号276、286を搬送し、カメラ270、280に向けてカメラリセット231、241及び制御バス232、242を搬送する。両端のTTL/LVDS送受信機265、266、267、268は、双方向での変換を実行する。

10

【0042】

ビデオ結合器220は、中でも、共通マスタークロック250、クロックゲート回路251、対称クロック分配ネットワーク252、ビデオコントローラー223、チャネルリンク（登録商標）シリアルライザー222、及びCamera-Link（登録商標）インターフェース221を含む。チャネルリンク（登録商標）シリアルライザー222は、2つの映像バス230、240並びにCamera-Link（登録商標）タイミング信号224を取り込み、それらを4つの高速差動型シリアルラインにシリアルライズする。次に、これらは、Camera-Link（登録商標）標準規格によって規定されるようにCamera-Link（登録商標）インターフェース221の各タップ上にマッピングされ、最後にCamera-Link（登録商標）ケーブル212を介してCamera-Link（登録商標）フレームグラバー211に送信される。ホストコンピューター210は、最終的に、映像データを受信し多重化解除する。

20

【0043】

ビデオコントローラー223は、クロックゲート回路251によって、対称クロック分配ネットワーク252を介する、カメラ270、280への共通マスタークロック250の配信を制御する。このクロックゲート回路251は、出力にグリッチを一切生じさせることなくクロック250を手際よく遮断及び再接続することが可能である。

【0044】

好みの実施形態が図3の概略図に示されるクロックゲート回路300が、入力としてクロック301及びクロックイネーブルライン302を取り込む。このクロック301は、カメラ270、280によって必要とされる周波数の2倍の周波数を有しなくてはならない。クロックイネーブルライン302がロジックローに保持されている場合、ANDゲートU1Aは、最後に保持された状態を保持する出力DフリップフロップU3Bを分離し、クロック転送を遮断する。クロックイネーブルライン302がハイに保持されている場合、ANDゲートU1Aはクロック301を出力DフリップフロップU3Bに中継し、出力DフリップフロップU3Bは周波数を分周し、ちょうど50%のデューティサイクル出力クロック信号303を生成する。ネガティブエッジトリガーされたDフリップフロップU3Aは、出力DフリップフロップU3Bのセットアップ時間要件を満たす、到来していくクロック301のネガティブエッジにおいて、ANDゲートU1Aへの選択ラインにおける変更を行う。

30

【0045】

ここで図4に示すタイミング図400を参照すると、クロック信号DSTM1及びクロックイネーブルライン信号DSTM2を供給されたときのクロックゲート回路300の時間における動作を説明するいくつかの信号が示されている。U2A:Y出力信号は、DフリップフロップU3Aに供給される反転クロックを示している。U3A:Q出力信号は、再同期化されたクロックイネーブルラインパルスを示している一方、U1A:Y出力信号は、ゲーティングされたクロックを示している。最後に、U3B:Q出力信号は、周波数分周後における、回路のゲーティングされた出力を示している。

40

【0046】

図5に示すフローチャート500を実行するようにプログラミングされた、図2のビデ

50

才結合器 220 に埋め込まれたマイクロコントローラーが、図 2 に示すビデオコントローラー 223 の好ましい実施形態である。このフローチャート 500 は、ここでは図 2 に示すような本発明のステレオビジョン実施形態 200 の観点で説明される。このフローチャート 500 は、3つ以上のカメラを伴う他の実施形態にも等しく適用可能である。このフローチャート 500 は、起動シーケンス中、及びまたカメラにおいて実行される任意の構成変更中に、同期化されたカメラの挙動が保護されることを確実にするための新規な方法を説明している。

【 0047 】

起動 501 の後、コントローラー 223 は遮断の初期化 502 を実行し、これはマイクロコントローラーにおける適切な遮断を有効又は無効にする。次に、I/O ポートが初期化され(503)、次に RS232 ハードウェアポートが初期化され(504)、I²C ハードウェアポートが初期化される(505)。次に、カメラ 270、280 が、専用カメラリセットライン 231、241 上にリセットパルスを発行することによってリセットされる(506)。この時点で、クロック 250 は 2つのカメラ 270、280 の初期化 508、509 に備えて停止されている。第 2 のカメラの初期化 509 は第 1 のカメラの初期化 508 の後に実行されるが、クロック 250 が停止されている(507)ため、これは問題を引き起こさない。次に、クロックが再開され(510)、Camera-Link (登録商標) インターフェースが起動される(511)。コントローラー 223 は、RS232 を介してウェルカムメッセージを送信(512)した後、待機状態 513 に入る。この時間中にコマンドが受信される場合、該コマンドは最初に検証され(514)、該コマンドが有効であると判明されない場合、コントローラーは該コマンドを廃棄し、待機状態 513 に再び入る。他方で、コマンドが有効である場合、該コマンドは受け取られ、該コマンドが同期に関し安全であるか否かに依拠して分類される(515)。該コマンドが同期に関し安全である場合、該コマンドは実行され(520)、カメラが更新される(521)。

【 0048 】

コマンドが同期に安全でない場合、クロックは停止され(516)、コマンドが実行され(517)、カメラ内の関連レジスタが更新される(518)。そして最後に、クロックが再開される(519)。

【 0049 】

コマンド処理の完了後、ビデオコントローラー 223 は、新たなコマンドを受け取るために待機状態 513 に再び入る。

【 0050 】

本発明を実行する他の形態

本発明を実行するいくつかの形態の中で、当業者であれば検討することができる様々な有効な置換え及び代替が存在する。これらには以下が含まれる。

1. ビデオ結合器、ビデオコントローラー、及び Camera-Link シリアライザーが全て単一のチップ内に集積される集積回路手法。
2. ビデオ結合器、ビデオコントローラー、及びビデオインターフェースシリアルライザーが全て、全ての機能を実行する単一の FPGA 上に集積される FPGA 手法。
3. 映像ソースのそれぞれがシリアル化されたリンクを通じてビデオ結合器に接続されるシリアル結合されたシステム。
4. ビデオデバイスがそれらのシリアルインターフェースを介して直接電源供給されるシステム。
5. 説明したようなシステムであるが、Camera-Link の代わりに、Inova Semiconductors 社の APIX (登録商標) 又は Gigabit STAR (登録商標) 若しくは Gigabit STAR (登録商標) DDL のような異なるインターフェースが用いられるシステム。

【 産業上の利用可能性】

【 0051 】

10

20

30

40

50

自動車用途は、本発明から最も利益を受ける可能性が高い最初の領域に含まれている。今後の車両には、最大20個のマシンビジョンカメラが含まれるであろう。特に、車両内で複数のカメラを利用して、安全、快適性、及びセキュリティのために車両HMIを拡張することへの関心が急激に増大している。

【0052】

自動車用途を完全に列挙するものではないが、乗員検出、乗員分類、運転者の番及び傾眠モニタリング、路面状態モニタリング、車線逸脱警告、死角警告、衝突の警告、軽減、又は回避、車両セキュリティ、駐車支援、交通標識検出、適応走行制御、及び暗視が含まれる。

【0053】

これらの用途のうちのいくつかは、視野を拡張して多様性及び耐久性を増大させる（光の遮蔽を緩和することによる）か、又は立体深度推定を可能にするために、連携して動作するカメラのステレオビジョン又はマルチビジョンのセットを用いることを伴う。これらの用途の多くは、高速ビジョンにも高度に依拠する。最も厳しい課題を提示するのは高速ビジョン及び正確な同期の組み合わせであり、本発明はこれを解決しようとするものである。

【0054】

加えて、そのような用途において Camera - Link (登録商標) を用いることによって、同期化されたマルチビデオの送信中の高性能が保証される。本発明の好ましい実施形態の範囲内で、単一の Camera - Link (登録商標) インターフェースはいくつかのカメラからビデオを同時に転送することができ、その結果、必要とされるケーブルの量、コスト、及び重量が大幅に節減される一方、依然として高レベルの共時性が保証される。

【符号の説明】

【0055】

図1の参照符号

- | | | |
|-----|---|----|
| 100 | 本発明の全体最上位図 | |
| 110 | ホストコンピューター | |
| 120 | フレームグラバー | |
| 130 | マルチタップ映像インターフェース | 30 |
| 140 | マルチタップビデオ結合器 | |
| 151 | 第1の映像ソース | |
| 152 | 第2の映像ソース | |
| 153 | 第3の映像ソース | |
| 154 | 第Nの映像ソース | |
| 161 | 第1の映像バス | |
| 162 | 第2の映像バス | |
| 163 | 第3の映像バス | |
| 164 | 第Nの映像バス | |
| 170 | 共通クロック | 40 |
| 171 | 制御バス | |
| 172 | クロック分配ネットワーク | |
| 173 | マルチビジョンシステムにおける映像ソースのうちの任意の1つから生じるタイミング信号 | |

図2の参照符号

- | | | |
|-----|-------------------------------|----|
| 200 | 2つのカメラを用いる最良の形態の実施形態 | |
| 210 | ホストコンピューターシステム (PCとすることができます) | |
| 211 | Camera - Link フレームグラバー | |
| 212 | Camera - Link インターフェースケーブル | |
| 220 | ステレオビジョンビデオ結合器 | 50 |

2 2 1	ビデオ結合器における Camera - Link インターフェース	
2 2 2	チャネルリンクシリアルライザー	
2 2 3	ビデオコントローラー（マイクロプロセッサとすることができる）	
2 2 4	マスターカメラのタイミング信号	
2 3 0	カメラ 1 からの映像バス	
2 3 1	カメラ 1 へのカメラリセットライン	
2 3 2	カメラ 1 への I ² C 制御バス	
2 4 0	カメラ 2 からの映像バス	
2 4 1	カメラ 2 へのカメラリセットライン	
2 4 2	カメラ 2 への I ² C 制御バス	10
2 5 0	共通マスタークロック	
2 5 1	クロックゲート回路	
2 5 2	クロック分配ネットワーク	
2 6 1	カメラ 1 への電力及び制御接続	
2 6 2	カメラ 2 への電力及び制御接続	
2 6 3	カメラ 1 からの映像データ及び同期接続	
2 6 4	カメラ 2 からの映像データ及び同期接続	
2 6 5	カメラ 1 用の TTL / LVDS 送受信機	
2 6 6	カメラ 2 用の TTL / LVDS 送受信機	
2 6 7	カメラ 1 上の TTL / LVDS 送受信機	20
2 6 8	カメラ 2 上の TTL / LVDS 送受信機	
2 7 0	カメラモジュール 1	
2 7 1	カメラ 1 における画像センサー	
2 7 2	カメラ 1 における LED フラッシュモジュール	
2 7 3	カメラ 1 における映像バス	
2 7 4	カメラ 1 における I ² C 制御バス	
2 7 5	カメラ 1 におけるカメラリセットライン	
2 7 6	カメラ 1 における同期信号	
2 7 7	カメラ 1 におけるフラッシュ同期ライン	
2 7 8	カメラ 1 におけるセンサークロック	30
2 8 0	カメラモジュール 2	
2 8 1	カメラ 2 における画像センサー	
2 8 2	カメラ 2 における LED フラッシュモジュール	
2 8 3	カメラ 2 における映像バス	
2 8 4	カメラ 2 における I ² C 制御バス	
2 8 5	カメラ 2 におけるカメラリセットライン	
2 8 6	カメラ 2 における同期信号	
2 8 7	カメラ 2 におけるフラッシュ同期ライン	
2 8 8	カメラ 2 におけるセンサークロック	

図 3 の参照符号

40

3 0 0	クロックゲート回路の好ましい実施形態
3 0 1	クロック入力
3 0 2	クロックイネーブル入力
3 0 3	クロック出力
U 1 A	「AND」論理ゲート
U 2 A	インバーター論理ゲート
U 3 A	D タイプフリップフロップ 1
U 3 B	D タイプフリップフロップ 2

図 4 の参照符号

400 クロックゲート回路タイミング図

50

D S T M 1 試験刺激：クロック信号
 D S T M 2 試験刺激：クロックイネーブルライン信号
 U 2 A : Y インバーター論理ゲート出力信号
 U 3 A : Q D タイプフリップフロップ出力信号
 U 1 A : Y 「A N D」論理ゲート出力信号
 U 3 B : Q D タイプフリップフロップ出力信号

図 5 の参照符号

5 0 0	クロックを凍結させたプログラミングフロー チャート	
5 0 1	起動プロセスブロック	
5 0 2	遮断を初期化するプロセスブロック	10
5 0 3	I / O ポートを初期化するプロセスブロック	
5 0 4	R S 2 3 2 ハードウェアを初期化するプロセスブロック	
5 0 5	I ² C ハードウェアを初期化するプロセスブロック	
5 0 6	カメラをリセットするプロセスブロック	
5 0 7	マスタークロックを停止するプロセスブロック	
5 0 8	カメラ 1 を初期化するプロセスブロック	
5 0 9	カメラ 2 を初期化するプロセスブロック	
5 1 0	マスタークロックを再開するプロセスブロック	
5 1 1	Camera - Link (登録商標) インターフェースを起動するプロセス ブロック	20
5 1 2	R S 2 3 2 上でウェルカムメッセージを送信する	
5 1 3	新たなコマンドを待つ	
5 1 4	有効なコマンドを受信したか？の判定ブロック	
5 1 5	コマンドが同期に安全であるか？の判定ブロック	
5 1 6	マスタークロックを停止するプロセスブロック	
5 1 7	コマンドを実行するプロセスブロック	
5 1 8	関連カメラを更新するプロセスブロック	
5 1 9	マスタークロックを再開するプロセスブロック	
5 2 0	コマンドを実行するプロセスブロック	
5 2 1	関連カメラを更新するプロセスブロック	30

【0056】

引用リスト

特許文献

米国特許第 5 3 0 7 1 6 8 号 (SONY ELECTRONICS INC. 社)	1 9 9 4 年 4 月 2 6 日
米国特許第 5 9 0 3 3 0 8 号 (ULTRAK INC. 社)	1 9 9 9 年 5 月 1 1 日
米国特許第 5 9 9 5 1 4 0 号 (ULTRAK INC. 社)	1 9 9 9 年 1 1 月 3 0 日
米国特許第 6 3 4 0 9 9 1 号 (AT&T CORP. 社)	2 0 0 2 年 1 月 2 2 日
米国特許第 7 4 1 1 6 0 4 号 (DEUTSCHETELEKOMAG 社)	2 0 0 8 年 8 月 1 2 日
米国特許第 7 5 1 1 7 6 4 号 (クーパー・アラン・ニール (COOPER ALAN NEAL) 、フリツツ・クリストファー・マイケル (FRITZ CHRISTOPHER MICHAEL) 、エクスナー・ジェームス・ウォルター (EXNER JAMES WALTER))	2 0 0 9 年 3 月 3 1 日

非特許文献

A I A . C a m e r a - L i n k (登録商標) 標準規格 1 . 2 版 (自動イメージング協会 (The Automated Imaging Association) 、2 0 0 6 年)	40
ルーマン他「ステレオビームスプリッティングを用いた同期 3 D 高速カメラ (Synchronous 3-D High-Speed Camera with Stereo-Beam Splitting) 」(センサー 2 0 0 5 会議 (SENSOR 2005 Conference) 、ニュルンベルク、2 0 0 5 年)	
リン、チャン・ハン他「分散カメラシステムのためのクロック同期における事例研究 (A case study in clock synchronization for distributed camera systems) 」(I E E E 会議録: 0 2 7 7 - 7 8 6 X。2 0 0 5 年 3 月、第 5 6 8 3 卷、第 1 号、1 6 4 頁 ~ 1	50

74頁)

ランポート、レスリー「分散システムにおける時間、クロック、及び事象順序 (Time, clocks, and the ordering of events in a distributed system)」(Communications of the ACM: 0001-0782。1978年7月、第21巻、第7号、558頁~565頁)

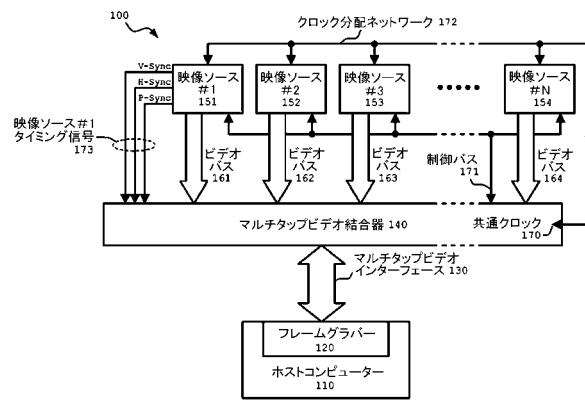
リン、チャン・ハン「分散リアルタイムカメラシステムの設計及び実装 (Design and implementation of distributed real-time camera systems)」(博士版、ウォルフ (WOLF)、ウェイン H (Wayne H) 編、ニュージャージー、08544、USA、プリンストン大学、2007年、192頁)

【0057】

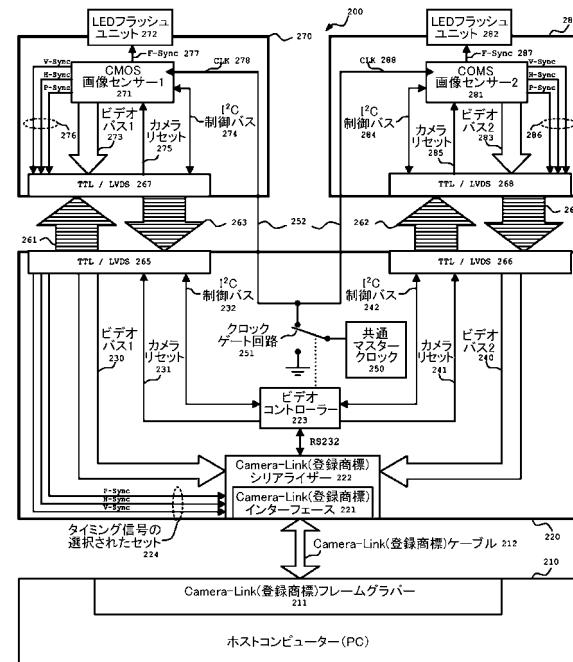
10

本発明の様々な実施形態は、多種多様なステレオビジョン及びマルチビジョンイメージング用途において有用である。本発明の方法及び装置の好ましい実施形態は添付の図面に図示され、上記の詳細な説明において説明された。しかしながら、本発明は開示される特定の実施形態には限定されず、本発明の領域から逸脱することなく、当業者による多数の再配置、変更、置換が可能である。全てのそのような変更及び変形は、以下の特許請求の範囲によって規定される場合、本発明の範囲内にあると見なされる。

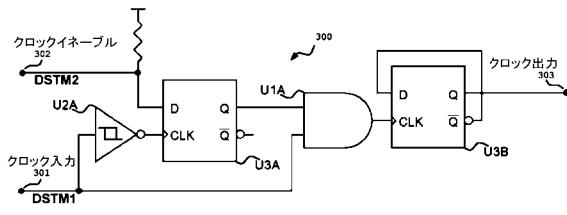
【図1】



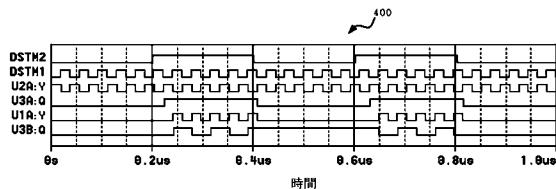
【図2】



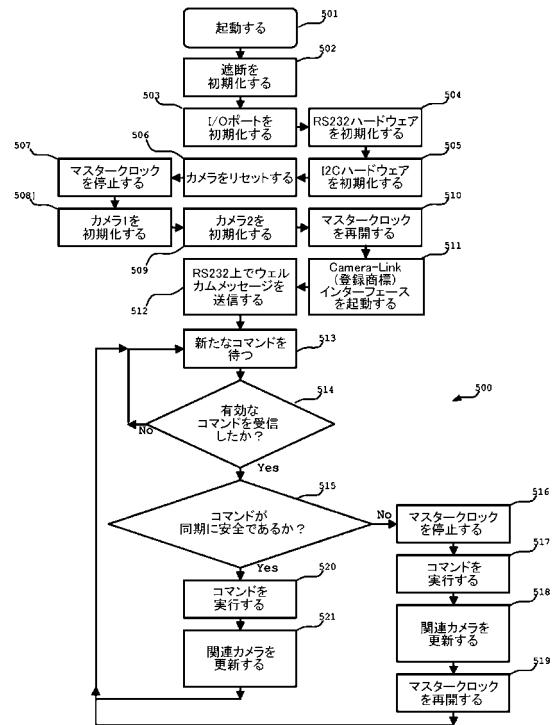
【図3】



【図4】



【図5】



フロントページの続き

(56)参考文献 特開2006-203448(JP,A)
特開2007-060129(JP,A)
特開2007-104349(JP,A)
特開2001-069530(JP,A)
米国特許出願公開第2004/0095585(US,A1)
国際公開第2007/130691(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H04N 13/00 - 17/06
H04N 5/222 - 5/257
H04N 5/073