



(12) 发明专利

(10) 授权公告号 CN 101300495 B

(45) 授权公告日 2011.03.30

(21) 申请号 200680040710.0

(22) 申请日 2006.10.27

(30) 优先权数据

317698/2005 2005.10.31 JP

(85) PCT申请进入国家阶段日

2008.04.29

(86) PCT申请的申请数据

PCT/JP2006/321514 2006.10.27

(87) PCT申请的公布数据

W02007/052557 JA 2007.05.10

(73) 专利权人 日本发条株式会社

地址 日本国神奈川県

(72) 发明人 风间俊男 石川重树

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 李香兰

(51) Int. Cl.

G01R 1/06 (2006.01)

G01R 31/26 (2006.01)

G01R 1/073 (2006.01)

H01R 33/76 (2006.01)

(56) 对比文件

CN 1646924 A, 2005.07.27,

CN 1646924 A, 2005.07.27,

CN 1646923 A, 2005.07.27,

CN 1479873 A, 2004.03.03,

审查员 李晓惠

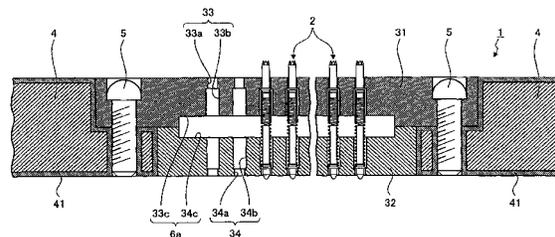
权利要求书 1 页 说明书 8 页 附图 7 页

(54) 发明名称

导电性触头支架的制造方法及导电性触头支架

(57) 摘要

本发明提供一种可一面保持强度一面实现薄型化,且可达成制造时间的缩短及制造成本的降低的导电性触头支架的制造方法及导电性触头支架。本发明的导电性触头支架的制造方法包括:藉由使用绝缘性材料来形成用来保持多个导电性触头(2)的支架构件的支架构件形成工序;藉由使用导电性材料来形成本身具有可供支架构件嵌入的中空部的基板(4)的基板形成工序;以及将上述支架构件形成工序所形成的支架构件嵌入并固接在上述基板形成工序所形成的上述基板(4)所具备的中空部的固接工序。在此固接工序中,亦可藉由螺丝(5)来连结支架构件及基板(4)。此外,亦可在该导电性触头支架的内部形成贯穿支架构件及基板(4)并且使多个支架孔(33、34)彼此相互连通而使气体流动的流路。



1. 一种导电性触头支架的制造方法,用于制造导电性触头支架,该导电性触头支架具备:用来保持在与电路构造之间进行信号的输入输出的多个导电性触头的支架构件;以及具有能将上述支架构件嵌入的中空部的基板,该制造方法的特征在于,包括:

支架构件形成工序,通过使用绝缘性材料来形成上述支架构件;

基板形成工序,通过使用导电性材料来形成上述基板;以及

固接工序,将由上述支架构件形成工序所形成的上述支架构件嵌入并固接在由上述基板形成工序所形成的上述基板所具有的上述中空部,

上述支架构件形成工序包括:

形成贯通该支架构件且分别收容上述多个导电性触头的多个支架孔的支架孔形成工序;以及

使由上述支架孔形成工序所形成的上述多个支架孔彼此相互连通而形成使气体流动的支架流路的支架流路形成工序,

上述基板形成工序包括:通过由上述支架流路形成工序所形成的支架流路使该基板的不同的侧面之间贯通而形成使气体流动的基板流路的基板流路形成工序。

2. 如权利要求1所述的导电性触头支架的制造方法,其特征在于,

上述固接工序通过螺丝来连结上述支架构件和上述基板。

3. 如权利要求1所述的导电性触头支架的制造方法,其特征在于,

上述固接工序通过具有绝缘性的粘接剂使上述基板和上述支架构件粘接。

4. 如权利要求1~3中任一项所述的导电性触头支架的制造方法,其特征在于,

上述基板形成工序包括在上述基板的表面形成绝缘层的绝缘层形成工序。

5. 一种导电性触头支架,用来收容并保持在与电路构造之间进行信号的输入输出的多个导电性触头,其特征在于,具备:

支架构件,其由绝缘性材料所构成,且具有贯通该支架构件并分别收容上述多个导电性触头的多个支架孔;

基板,其由导电性材料所构成,并且具有能将上述支架构件嵌入的中空部,且与嵌入到该中空部的上述支架构件固接;

绝缘层,其形成在上述基板的表面;以及

流路,其一并贯通上述支架构件及上述基板,并且使上述多个支架孔彼此相互连通而使气体流动,

通过将具有槽部的第1构件和具有槽部的第2构件以使它们的槽部相向的方式进行重合,从而形成上述支架构件,且使它们的槽部形成上述流路的一部分。

6. 如权利要求5所述的导电性触头支架,其特征在于,

上述支架构件及上述基板通过利用螺丝连结而被固接。

## 导电性触头支架的制造方法及导电性触头支架

### 技术领域

[0001] 本发明是关于一种用来收容半导体集成电路等电路构造的通电检查用的导电性触头的导电性触头支架的制造方法及导电性触头支架。

### [0002] 背景技术

[0003] 以往在进行半导体集成电路等规定电路构造的通电检查时,是使用对应于该电路构造所具备的外部连接用电极,将多个导电性触头(接触探针)收容在规定位置的导电性触头单元。此导电性触头单元是具备为了收容多个导电性触头而使用绝缘性构件所形成的导电性触头支架。就该导电性触头支架而言,揭示有一种为了使所收容的导电性触头的位置精确度提升,并且保持导电性触头支架本身的强度,而在合成树脂制的支架构件埋设金属板而一体成形的技术(参照例如专利文献)。

### [0004] 专利文献 1:日本专利第 3500105 号公报

[0005] 然而,欲实现例如对应于以高频率驱动的电电路构造的导电性触头单元时,必须使导电性触头的全长比已知导电性触头的全长短,并且使导电性触头支架薄型化。然而,在利用注模成形或夹物模压成形等的技术来制造导电性触头支架时,难以一面保持强度一面实现薄型化。

[0006] 而且,利用注模成形或夹物模压成形等的技术使导电性触头支架一体成形时,到完成为止需要很长的时间(例如一个星期左右),因此无法快速制造,因而也有制造成本增加的问题。

### [0007] 发明内容

[0008] 本发明是鉴于上述情况而研创的,其目的在于提供一种可一面保持强度一面实现薄型化,且可达成制造时间的缩短及制造成本的降低的导电性触头支架的制造方法及导电性触头支架。

[0009] 为了解决上述课题,并达成目的,技术方案 1 的发明是制造导电性触头支架的制造方法,该导电性触头支架具备用来保持在与电路构造之间进行信号的输入输出的多个导电性触头的支架构件、以及具有可供上述支架构件嵌入的中空部的基板,该制造方法的特征为包括:支架构件形成工序,通过使用绝缘性材料来形成上述支架构件;基板形成工序,通过使用导电性材料来形成上述基板;以及固接工序,将由上述支架构件形成工序所形成的上述支架构件嵌入并固接在由上述基板形成工序所形成的上述基板所具有的上述中空部。

[0010] 技术方案 2 的发明是如技术方案 1 的发明,其中,上述固接工序通过螺丝来连结上述支架构件和上述基板。

[0011] 技术方案 3 的发明是如技术方案 1 的发明,其中,上述固接工序通过具有绝缘性的粘接剂使上述基板和上述支架构件粘接。

[0012] 技术方案 4 的发明是如技术方案 1~3 中任一项的发明,其中,上述支架构件形成工序包括:形成贯通该支架构件且分别收容上述多个导电性触头的多个支架孔的支架孔形成工序。

[0013] 技术方案 5 的发明是如技术方案 4 的发明,其中,上述支架构件形成工序包括:使由上述支架孔形成工序所形成的上述多个支架孔彼此相互连通而形成使气体流动的支架流路的支架流路形成工序。

[0014] 技术方案 6 的发明是如技术方案 5 的发明,其中,上述基板形成工序包括:通过由上述支架流路形成工序所形成的支架流路使贯通该基板的不同的侧面之间贯通而使气体流动的基板流路的基板流路形成工序。

[0015] 技术方案 7 的发明是如技术方案 1 至 3 中任一项的发明,其中,上述基板形成工序包括在上述基板的表面形成绝缘层的绝缘层形成工序。

[0016] 技术方案 8 的发明是如技术方案 7 的发明,其中,上述支架构件形成工序包括:形成贯通该支架构件且分别收容上述多个导电性触头的多个支架孔的支架孔形成工序。

[0017] 技术方案 9 的发明是如技术方案 8 的发明,其中,上述支架构件形成工序包括:使由上述支架孔形成工序所形成的上述多个支架孔彼此相互连通而形成使气体流动的支架流路的支架流路形成工序。

[0018] 技术方案 10 的发明是如技术方案 9 的发明,其中,上述基板形成工序包括:通过由上述支架流路形成工序所形成的支架流路使贯通该基板的不同的侧面之间贯通而形成使气体流动的基板流路的基板流路形成工序。

[0019] 技术方案 11 的发明是用来收容并保持在与电路构造之间进行信号的输入输出的多个导电性触头的导电性触头支架,其特征为具备:支架构件,其由绝缘性材料所构成,且具有贯通该支架构件并分别收容上述多个导电性触头的多个支架孔;基板,其由导电性材料所构成,并且具有能将上述支架构件嵌入的中空部,且与嵌入到该中空部的上述支架构件固接;绝缘层,其形成在上述基板的表面;以及流路,其一并贯通上述支架构件及上述基板,并且使上述多个支架孔彼此相互连通而使气体流动,通过将具有槽部的第 1 构件和具有槽部的第 2 构件以使它们的槽部相向的方式进行重合,从而形成上述支架构件,且使它们的槽部形成上述流路的一部分。

[0020] 技术方案 12 的发明是如技术方案 11 的发明,其中,上述支架构件及上述基板通过利用螺丝连结而被固接。

[0021] 根据本发明,由于包括通过使用绝缘性材料来形成用来保持多个导电性触头的支架构件的支架构件形成工序、通过使用导电性材料来形成本身具有可供上述支架构件嵌入的中空部的基板的基板形成工序、以及将上述支架构件形成工序所形成的上述支架构件嵌入并固接在由上述基板形成工序所形成的上述基板所具备的上述中空部的固接工序,因此可提供一种可一面保持强度一面实现薄型化,且可达成制造时间的缩短及制造成本的降低的导电性触头支架的制造方法。

[0022] 而且,根据本发明,由于具备:由绝缘性材料形成,并且用来收容在与电路构造之间进行信号的输入输出的多个导电性触头的支架构件;由导电性材料形成,并且与上述支架构件固接的基板;以及以横切上述多个导电性触头的各个的一部分的方式贯穿上述支架构件及上述基板,并且使各导电性触头周围的空气朝外部流动的流路,因此可提供一种可一面保持强度一面实现薄型化,且可达成制造时间的缩短及制造成本的降低的导电性触头支架。根据该导电性触头支架,可使因电流所导致的导电性触头及其周边的发热快速冷却,而且亦可迅速形成在高温负荷测试下的导电性触头支架及导电性触头支架周边的高温环

境。

[0023] 附图说明

[0024] 图 1 是表示本发明一实施方式的导电性触头支架的结构立体图。

[0025] 图 2 是图 1 的 A-A 线要部剖面图。

[0026] 图 3 是图 1 的 B-B 线要部剖面图。

[0027] 图 4 是表示收容在导电性触头支架的导电性触头的结构的图。

[0028] 图 5 是表示使用导电性触头支架进行检查时的状态的图。

[0029] 图 6-1 是表示在本发明一实施方式的导电性触头支架的制造方法的支架构件形成工序中,在第 1 构件形成支架孔、螺纹孔、及槽部的状态的图。

[0030] 图 6-2 是表示在本发明一实施方式的导电性触头支架的制造方法的支架构件形成工序中,在第 2 构件形成支架孔及槽部的状态的图。

[0031] 图 6-3 是表示本发明一实施方式的导电性触头支架的制造方法的支架构件形成工序中,使第 1 构件及第 2 构件重叠的状态的图。

[0032] 图 7-1 是表示在本发明一实施方式的导电性触头支架的制造方法的基板形成工序中,在基板形成开口部及螺纹孔的状态的图。

[0033] 图 7-2 是表示在本发明一实施方式的导电性触头支架的制造方法的基板形成工序中,在基板形成绝缘层的状态的图。

[0034] 图 8 是表示本发明一实施方式的导电性触头支架的制造方法中,在基板形成基板流路的状态的图。

[0035] 符号说明

[0036] 1- 导电性触头支架 ;2- 导电性触头 ;3- 支架构件 ;4- 基板 ;4a- 中空部 ;4b- 螺纹孔 ;5- 螺丝 ;6- 流路 ;6a- 支架流路 ;6b- 基板流路 ;21、22- 针状构件 ;21a、22a- 突缘部 ;23- 弹簧构件 ;23a- 密卷部 ;23b 疏卷部 ;31 第 1 构件 ;32- 第 2 构件 ;33、34- 支架孔 ;33a、34a、35b- 小径部 ;33b、34b、35a- 大径部 ;33c、34c- 槽部 ;35- 螺纹孔 ;41- 绝缘层 ;100- 半导体集成电路 ;101- 连接用电极 ;200- 电路基板 ;201- 电极。

### 具体实施方式

[0037] 以下,参照附图来说明用以实施本发明的最佳方式(以下称为“实施方式”)。此外,图式为模式图,要注意各部分的厚度与宽度的关系、各个部分的厚度的比率等有时会与实际不同,在图式的彼此间当然也有包含彼此的尺寸关系或比率不同的部分的情形。

[0038] 图 1 是表示本发明一实施方式的导电性触头支架的结构立体图。此外,图 2 是图 1 的 A-A 线要部剖面图,图 3 是图 1 的 B-B 线要部剖面图。这些图 1 至图 3 所示的导电性触头支架 1 是形成用来检查 IC 芯片等半导体集成电路的电气特性的导电性触头单元的至少一部分,而且是用来连接作为检查对象的半导体集成电路及检查用电路,并且收容用来进行信号的传送接收的多个导电性触头 2。

[0039] 以下说明导电性触头支架 1 的具体构成。导电性触头支架 1 是具备:依据作为检查对象的半导体集成电路的配线图案收容多个导电性触头 2 的支架构件 3;以及以包围此支架构件 3 周围的方式固接在支架构件 3 的基板 4。在将此导电性触头支架 1 使用在半导体集成电路的检查时,是在图 1 的上面侧的外围配设用来防止半导体集成电路的位置偏移

的引导构件,另一方面在图 1 的底面侧配设具备检查用电路的电路基板,使整体构成插座型的导电性触头单元。

[0040] 支架构件 3 亦如图 2 及图 3 所示,是使位于上面侧的第 1 构件 31 及位于下面侧的第 2 构件 32 叠层而构成。在第 1 构件 31 及第 2 构件 32 分别形成有相同数量的用来收容多个导电性触头 2 的支架孔 33 及 34,用来收容同一导电性触头 2 的支架孔 33 及 34 是以使彼此的轴线一致的方式形成。支架孔 33 及 34 的形成位置是依据半导体集成电路的配线图案来决定。

[0041] 支架孔 33 及 34 都是形成沿着贯穿方向直径不同的附段部的孔形状。亦即,支架孔 33 是由具有面向导电性触头支架 1 的上端面的开口的小径部 33a ;以及直径比此小径部 33a 大的大径部 33b 所构成。另一方面,支架孔 34 是由具有面向导电性触头支架 1 的下端面的开口的小径部 34a ;以及直径比此小径部 34a 大的大径部 34b 所构成。这些支架孔 33 及 34 的形状是依据所要收容的导电性触头 2 的构成来决定。

[0042] 在第 1 构件 31 的下端面及第 2 构件 32 的上端面分别形成有槽部 33c 及 34c。在图 2 所示的情况下,此槽部 33c 及 34c 是在图中朝铅直方向上下相对向,并且使两槽部闭合而在与外部之间形成可供气体流动的支架流路 6a。此支架流路 6a 的图 2 的水平方向的宽度远比导电性触头 2 的直径大,并且以与支架构件 3 所保持的所有支架孔 33 及 34 连通的方式形成。此外,支架流路 6a 的大小及形状并不限于图示者,而可依据检查对象或检查时的状况等进行设计变更。

[0043] 具有以上构成的支架构件 3 是使用绝缘性高的合成树脂材等绝缘性材料来形成,并且具有可收容数百至数千根左右的导电性触头 2 的容积。

[0044] 此外,图 2 及图 3 中,为了说明支架孔 33 及 34 的构成,省略了一部分的导电性触头 2,但实际的导电性触头支架 1 中,在这些支架孔 33 及 34 当然也收容有导电性触头 2。

[0045] 基板 4 是使用具有高强度及耐热性且热膨胀系数小的导电性材料来形成,并且具有可供支架构件 3 嵌入的中空部。就该导电性材料而言,可使用例如殷钢(インバー, invar)或科瓦铁镍钴合金材(kovar)(注册商标)等低热膨胀金属、半导体、陶瓷、玻璃等。在基板 4 的表面设有被膜状的绝缘层 41。此绝缘层 41 的厚度(膜厚)为数十至数百  $\mu\text{m}$ ,更具体而言为 30 至 50  $\mu\text{m}$  左右,实现了如以往那样由注模成形或夹物模压(insert mould)成形来形成时的绝缘层的厚度(加工上需要 0.3 至 0.5mm 左右)的 1/10 左右的膜厚。结果,本实施方式即可使绝缘层比已知方法更为薄型化,因此藉由本实施方式及已知方法形成具有相同板厚的导电性触头支架时,可使作为基板的主体部分的导电性材料的板厚比已知方法增加 0.6 至 1.0mm 左右的厚度。因此,可确保比通过已知方法形成绝缘层的导电性触头支架更高的强度。

[0046] 在支架构件 3 及基板 4 是于规定部位形成有使两者组合时彼此会形成同轴的螺纹孔(图 1 所示的情况为 8 个部位),通过将螺丝 5 螺固在该各个螺纹孔使两构件连结、固接。

[0047] 在基板 4 的板厚方向大致中央部,形成有在组装有导电性触头支架 1 的状态下经由支架流路 6a 贯穿导电性触头支架 1 的相对向的侧面彼此的基板流路 6b,经由此基板流路 6b 及支架流路 6a 而形成一个流路 6。此基板流路 6b 的大小及形状也是与支架流路 6a 的情形相同,并不限于图示者,而可依据检查对象或检查时的状况等进行适当的设计变更。

[0048] 流路 6 是为了经由来自外部的送风或加压而使导电性触头支架 1 内部、尤其是导电性触头 2 周围的气体（空气）流动，然后流出至外部为目的而形成的。通过形成这种流路 6，即使在例如像高频电路的通电检查那样会因为大电流通过而使导电性触头 2 发热的情况下，也可通过使空气从外部流入而快速冷却导电性触头 2 及其周边的发热。而且，藉由使高温的热风从外部流入流路 6，可快速形成在高温负荷测试下的导电性触头支架 1 及导电性触头支架 1 周边的高温环境。

[0049] 具有以上构成的基板 4 是除了可提升导电性触头支架 1 的强度的功能之外，还具有用来防止电气信号通过导电性触头 2 时所产生并放射的电磁波、或是从外部传来的电磁波到达其他导电性触头 2 的电磁波遮蔽功能。而且，对基板 4 而言，各个导电性触头 2 是仅具有可忽视的程度的大小，因此基板 4 的电位几乎不会因为来自导电性触头 2 的电荷而变动，而可稳定维持其 0 电位。如上所述，为了使基板 4 充分发挥遮蔽电磁波或稳定维持其 0 电位的功能，优选构成基板 4 的导电性材料的体积固有电阻为 1 至  $100 \mu \Omega \cdot \text{cm}$ 。

[0050] 图 4 是收容在导电性触头支架 1 的导电性触头 2 的详细构成图。而图 5 是使用导电性触头支架 1 的检查时的状态、也就是导电性触头 2 与规定电极接触的状态图。这些图式所示的导电性触头 2 是具备：安装有半导体集成电路 100 时，会与该半导体集成电路 100 的连接用电极（凸块，bump）101 接触的针状构件 21；与具备检查电路的电路基板 200 的电极 201 接触的针状构件 22；以及设置在针状构件 21 与 22 之间，将两个针状构件 21 及 22 连结成可自由伸缩状态的弹簧构件 23。构成同一导电性触头 2 的针状构件 21 及 22、以及弹簧构件 23 具有同一轴线，在安装半导体集成电路 100 时，藉由使弹簧构件 23 朝此轴线方向伸缩，可缓和半导体集成电路 100 对连接用电极的碰撞。

[0051] 针状构件 21 的前端部是形成多个爪部朝前端方向突出的形状。藉由形成这种形状，针状构件 21 可确实保持球面状的连接用电极 101。另一方面，在针状构件 21 的基端部上设有与弹簧构件 23 的端部抵接的突缘（flange）部 21a。此突缘部 21a 由于会抵接于第 1 构件 31 的支架孔 33 中形成大径部 33b 与小径部 33a 的交界的阶梯状部分，因此具有防止导电性触头 2 从支架构件 3 落出的功能。

[0052] 针状构件 22 是具备抵接于电路基板 200 上所形成的电极 201 的尖锐端。此针状构件 22 是可藉由弹簧构件 23 的伸缩作用朝轴线方向移动，并藉由弹簧构件 23 的弹力朝电极方向弹压，并且在降低接触电阻的状态下与电路基板 200 的电极接触。在此针状构件 22 也设有由于会抵接于第 2 构件 32 的支架孔 34 中形成大径部 34b 与小径部 34a 的交界的阶梯部分，而具有防止导电性触头 2 从支架构件 3 脱落的功能的突缘部 22a。

[0053] 弹簧构件 23 的针状构件 21 侧为密卷部 23a，另一方面针状构件 22 侧为疏卷部 23b。密卷部 23a 的端部是抵接于突缘部 21a，另一方面，疏卷部 23b 的端部是抵接于突缘部 22a，针状构件 21 及 22 与弹簧构件 23 是藉由弹簧的缠绕力及 / 或焊接而接合。

[0054] 导电性触头 2 是依据供应至半导体集成电路 100 的信号的种类等大致分为三类。亦即，导电性触头 2 是可大致分为：对于半导体集成电路 100 输出 / 输入电气信号的信号用导电性触头；对于半导体集成电路 100 供应接地电位的接地用导电性触头；以及对于半导体集成电路 100 供应电力的供电用导电性触头。本实施方式中，导电性触头支架 1 中的导电性触头 2 的各类的配置图案并不重要，不需要将导电性触头 2 的种类区别来记载，因此将所有种类的导电性触头通称为“导电性触头 2”。

[0055] 接着,就具有以上构成的导电性触头支架的制造方法加以说明。本实施方式是在组装支架构件 3 及基板 4 之前,藉由个别的形成工序来形成该两个构件。当然此时两构件的形成工序的顺序并没有限制。

[0056] 首先,针对形成支架构件 3 的支架构件形成工序,参照图 6-1 至图 6-3 加以说明。图 6-1 是表示支架构件 3 中的第 1 构件 31 要部的构成的图,是具有与图 2 相同的横切面(相当于图 1 的 A-A 线剖面)的剖面图。此图 6-1 所示的第 1 构件 31 是对于平板状的绝缘性材料进行蚀刻或冲孔成形,或是藉由进行使用激光、电子光束、离子光束、线放电等的加工,在规定的位罝形成由小径部 33a 及大径部 33b 所构成的支架孔 33、槽部 33c、及螺纹孔 35。其中,螺纹孔 35 是形成为附有段部的形状,且具有可供螺丝 5 的螺丝头插入的大径部 35a; 以及为了螺固螺丝 5 的螺纹部而形成有螺纹牙(未图示)的小径部 35b。

[0057] 图 6-2 是表示支架构件 3 的第 2 构件 32 的要部构成的图,是在对应于图 6-1 的横切面观看的剖面图。在此图 6-2 所示的第 2 构件 32,藉由与上述第 1 构件 31 的情形相同的加工,在规定的位罝形成有藉由小径部 34a 及大径部 34b 形成附段部的形状的支架孔 34、以及槽部 34c。

[0058] 接着,将导电性触头 2 插入支架孔 33 及 34,并且使第 1 构件 31 与第 2 构件 32 重叠。此时,亦可在第 1 构件 31 及第 2 构件 32 的适当位罝事先形成同轴贯穿两构件的定位孔,并藉由在该定位孔插通定位用的插销而进行两构件的对位。图 6-3 是表示藉由以上所说明的支架构件形成工序所形成的支架构件 3 要部的构成图,是对应于图 2 的剖面图。此图 6-3 所示的支架构件 3 是藉由使第 1 构件 31 的槽部 33c 与第 2 构件 32 的槽部 34c 相向而形成气体流动用的支架流路 6a。

[0059] 藉由以上所说明的支架构件形成工序所形成的支架构件 3 的与图 6-3 不同的剖面中相当于图 1 的 B-B 线要部剖面的剖面,当然与图 3 所示的剖面图相同。

[0060] 此外,本实施方式并不一定要将两个基板组合来形成支架构件。例如,在导电性触头形成可在后工序收容在支架孔的形状时,亦可藉由在一种绝缘性材料与上述同样地形成支架孔、流路、螺纹孔来构成支架构件。另外,亦可藉由叠层三片以上的平板状构件来形成支架构件。

[0061] 接着,就形成基板 4 的基板形成工序加以说明。对于平板状的基板 4,在规定的位罝形成可供支架构件 3 嵌入的中空部 4a、以及将用来固接支架构件 3 的螺丝 5 加以螺固所需的螺纹孔 4b。形成此中空部 4a 及螺纹孔 4b 时,是对于基板 4 施以蚀刻、激光、加压、或其他适当的加工。图 7-1 是表示在基板 4 形成中空部 4a 及螺纹孔 4b 的状态的图,而且是在与图 2 相同的横切面(相当于图 1 的 A-A 线剖面)观看的剖面图。

[0062] 接着,藉由在基板 4 的表面涂布具有绝缘性的合成树脂材等而形成被膜状的绝缘层 41(绝缘层形成工序)。图 7-2 是在基板 4 形成绝缘层 41 的状态图,而且是在与图 7-1 相同的横切面观看的剖面图。进行此绝缘层形成工序时,可使用涂装、压延(calender, カレンダー)加工、挤出、浸渍、溅射、涂展(Spread)、电沉积(電着, electrodeposition)等的加工法。绝缘层 41 可为与支架构件 3 相同种类的绝缘性材料,亦可为不同种类的绝缘性材料。若为后者,涂布材只要使用绝缘性高、而且与构成支架构件 3 的绝缘性材料的接合力高的绝缘性材料来形成绝缘层 41,即可使支架构件 3 与基板 4 更稳定地固接,且可提高两者的密接性,并且发挥高绝缘性。

[0063] 此外,形成绝缘层 41 时亦可使用化学气相蒸镀法 (CVD:ChemicalVapor Deposition)、溅镀、或镀覆等加工方法。或是亦可将由耐酸铝 (alumite) 等的氧化膜所形成的绝缘被膜作为绝缘层 41。

[0064] 接着,在基板 4 的中央部附近形成朝向与基板 4 的板厚方向正交的方向贯穿基板 4 的基板流路 6b。图 8 是表示形成基板流路 6b 后的基板 4 的构成的图,而且是在与图 3 相同的横切面 (相当于图 1 的 B-B 线剖面) 所观察到的剖面图。

[0065] 就将如以上所述藉由个别的形成工序分别形成的支架构件 3 及基板 4 予以固接的固接工序加以说明。此固接工序是将支架构件 3 嵌入基板 4 的中空部 4a,并将螺丝 5 螺固在轴线彼此一致的螺纹孔 4b 及 35。藉此,支架构件 3 是连结固接在基板 4,并完成图 1 至图 3 所示的导电性触头支架 1。此外,只要事先分别在支架构件 3 及基板 4 形成同轴贯穿两构件的定位孔,并将规定的定位插销插通在此定位孔来进行定位,即可更进一步以良好精确度进行组装,因此更为理想。

[0066] 上述固接工序是仅使用螺丝 5 来固接支架构件 3 及基板 4,但是亦可再使用具有绝缘性的粘接剂来固接两构件。在此情况下,只要在两构件的交界面事先涂布粘接剂,或是在组装后在两构件的交界的间隙注入该粘接剂即可。例如,藉由在支架构件 3 与基板 4 的交界注入环氧系粘接剂或氰基丙烯酸酯 (アノアクリレート) 系 (瞬间) 粘接剂,并填埋两构件之间的间隙,则即使在假定在必须考虑热膨胀的温度 (50℃以上) 下使用时,也可更为适当地抑制构成支架构件 3 的合成树脂材等的膨胀。

[0067] 根据以上所说明的本发明一实施方式的导电性触头支架的制造方法,由于包括:藉由使用绝缘性材料来形成用来保持多个导电性触头的支架构件的支架构件形成工序;藉由使用导电性材料来形成具有可供支架构件嵌入的中空部的基板的基板形成工序;以及将在上述支架构件形成工序所形成的上述支架构件嵌入并固接在上述基板形成工序所形成的上述基板所具备的上述中空部的固接工序;因此可一面保持强度一面实现薄型化,且可达成制造时间的缩短及制造成本的降低。

[0068] 而且,根据本实施方式,由于是藉由固接个别制造的支架构件及基板来制造导电性触头支架,因此比起一体成形的情形可缩短制造时间,且可更快速地进行产品的制造及纳入。

[0069] 再者,根据本实施方式,由于是在基板设置结合用的螺纹孔,然后利用螺丝与支架构件连结、固接,因此可提高螺纹牙的强度,使螺丝的紧固力增大,使得与支架构件的结合状态稳定化。而且,即使反覆进行安装拆卸,螺纹牙也不易受损,维修性良好。

[0070] 除此之外,根据本实施方式,由于具备:由绝缘性材料所构成,且具有用以个别收容多个导电性触头,使各导电性触头的两端部露出在外部的多个支架孔的支架构件;由导电性材料所构成,且具有可供上述支架构件嵌入的中空部,并将嵌入于该中空部的上述支架构件固接的基板;以及形成在上述基板的表面的被膜状绝缘层,并且在该导电性触头支架的内部形成用以贯穿上述支架构件及上述基板、并且使上述多个支架孔彼此相互连通而使气体流动的流路,因此可提供一种可一面保持强度一面实现薄型化,且可达成制造时间的缩短及制造成本的降低的导电性触头支架。

[0071] 本实施方式中,形成被膜状的绝缘层的厚度 (膜厚) 是可设为藉由注膜成形或夹物模压成形等而形成时的绝缘层的厚度的 1/10 左右。结果,在形成具有相同板厚的导电性

触头支架时,可使作为基板的主体部分的导电性材料的板厚比已知方法仅增加使绝缘层变薄的份量。因此,较容易形成为为了使导电性触头冷却而可供气体流动的流路,而可制造如进行高频电路的通电检查时,全长短而且适合用来收容保持检查时因大电流流通而容易发热的导电性触头的导电性触头支架。

[0072] 如上所述,根据本实施方式,即使使导电性触头支架薄型化,也可确保高强度,而且亦可使导电性触头的耐久性提升。因此,不会受到检查时的大气气氛或检查后的残留加工歪斜所导致的经时性变化而引起的尺寸的变化等,而可保持高精度度,因此可长时间进行稳定的检查。

[0073] 以上,已详细说明用以实施本发明的最佳方式,但是本发明并不仅限于上述一实施方式。例如上述导电性触头的形状仅为一例,也可将本发明适用于形成具有其他形状的导电性触头。

[0074] 而且,上述一实施方式是假定为将导电性触头单元使用在半导体集成电路的检查的情形,但是除此之外,亦可适用在使用于搭载有半导体芯片的封装基板或晶圆等级的检查的高密度探针单元,此时,支架的强度也会提高,且可获得经时性变化等所导致的接触位置精确度不会因使用而劣化的效果。

[0075] 从这种例子也可明白,本发明可包含在此并未记载的各种实施方式等,在不脱离由申请专利范围所特定的技术性思想的范围内,可施以各种设计变更等。

[0076] 产业上的利用可能性

[0077] 如以上所述,本发明是适合用来收容半导体集成电路等电路构造的通电检查所使用的导电性触头的导电性触头单元。

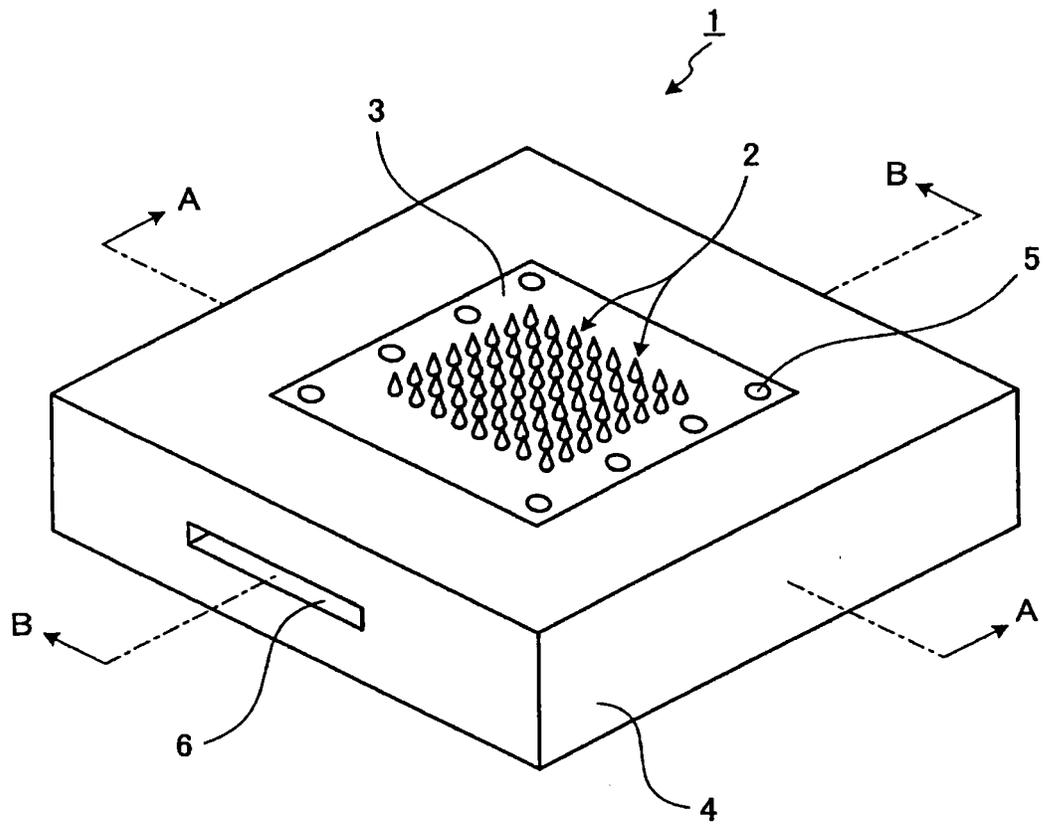


图 1

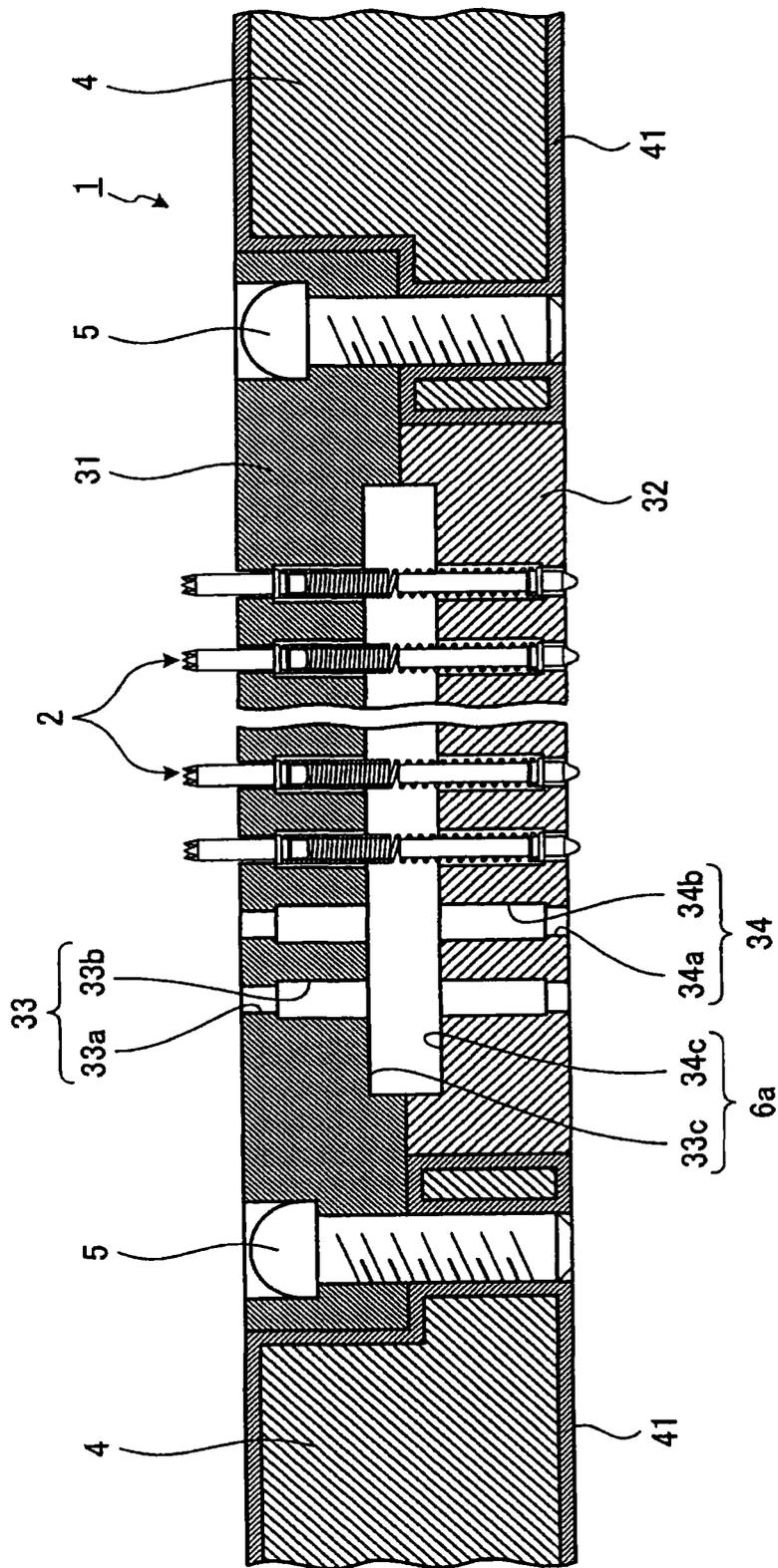


图 2

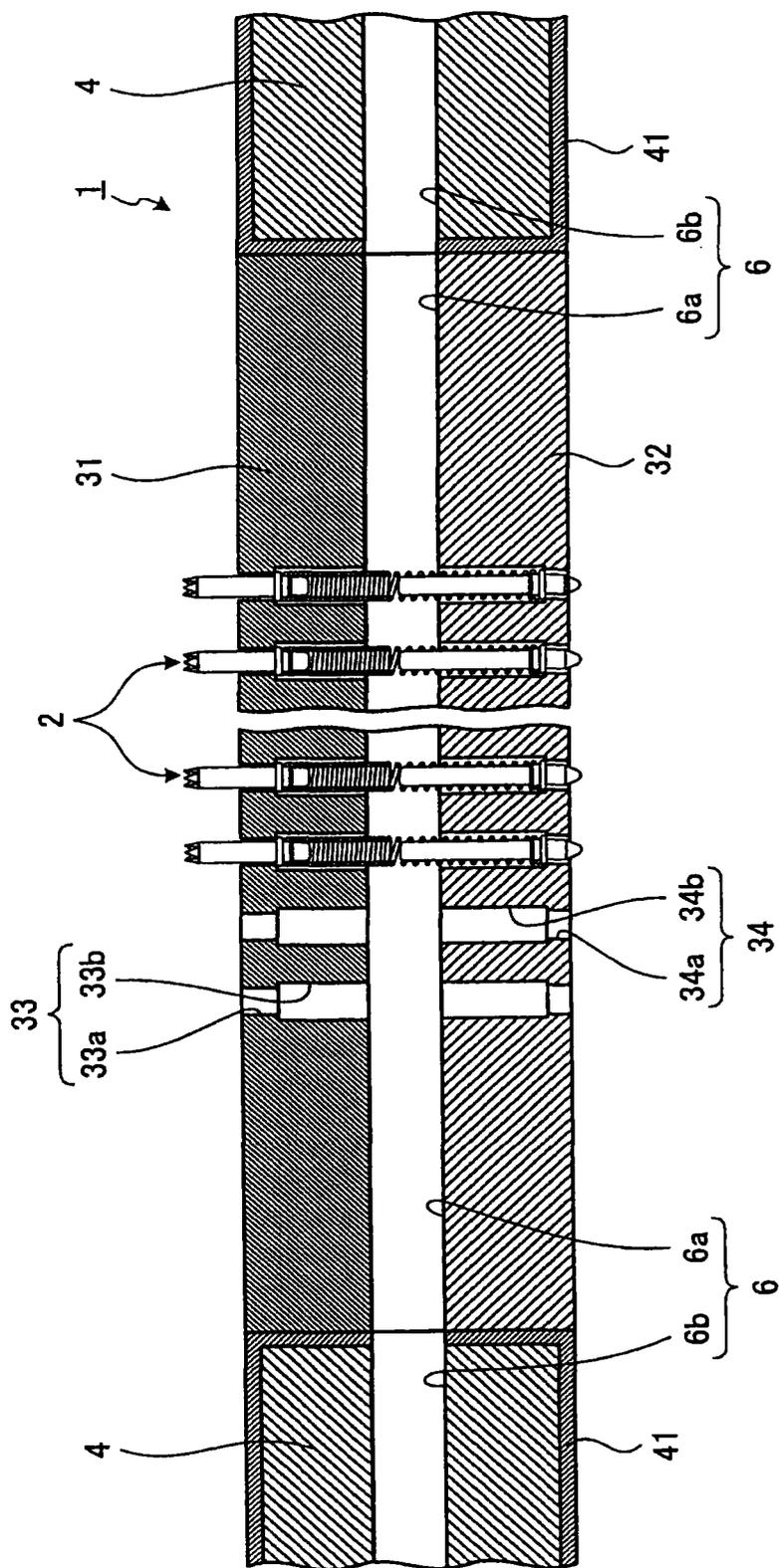


图 3

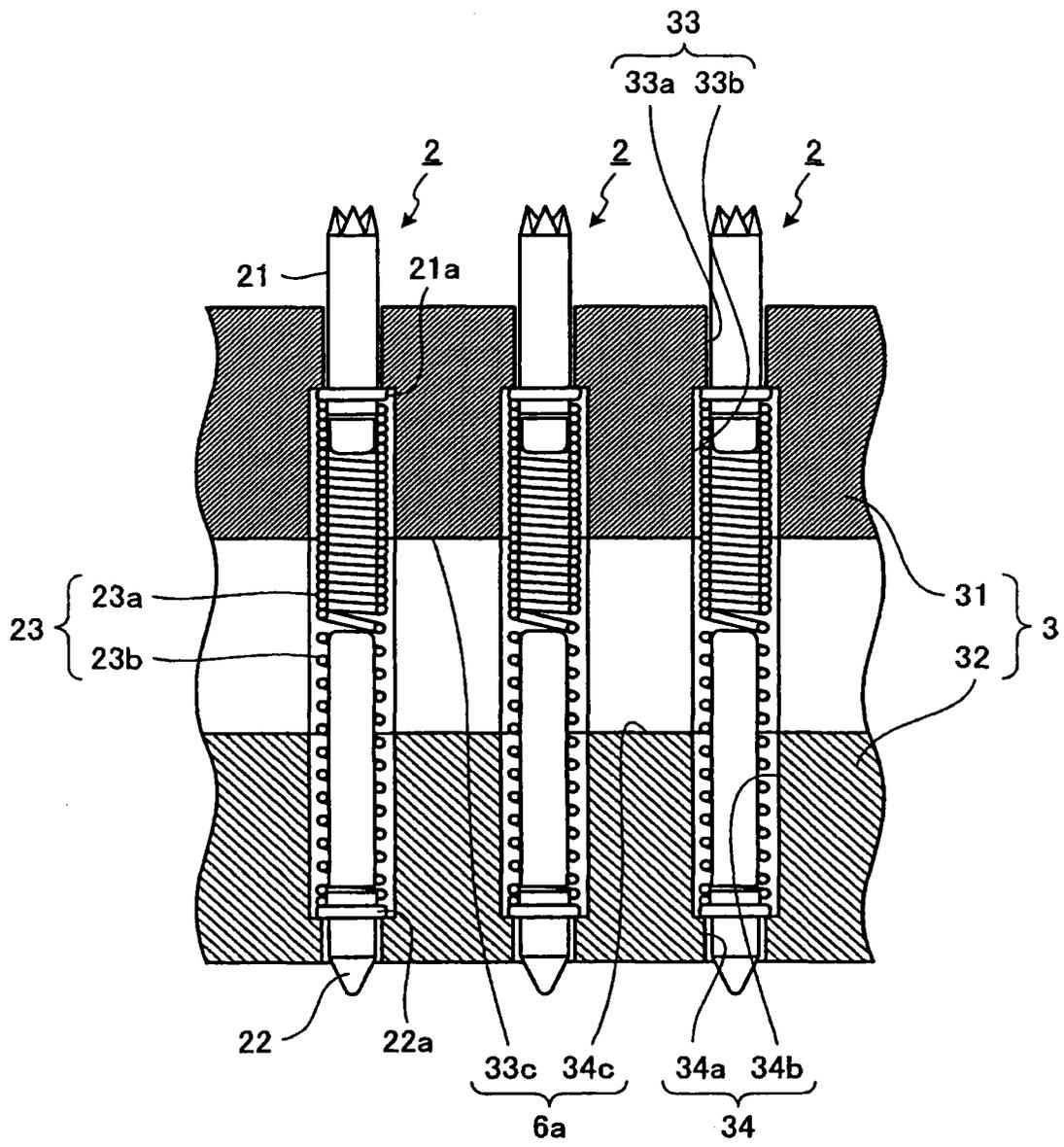


图 4

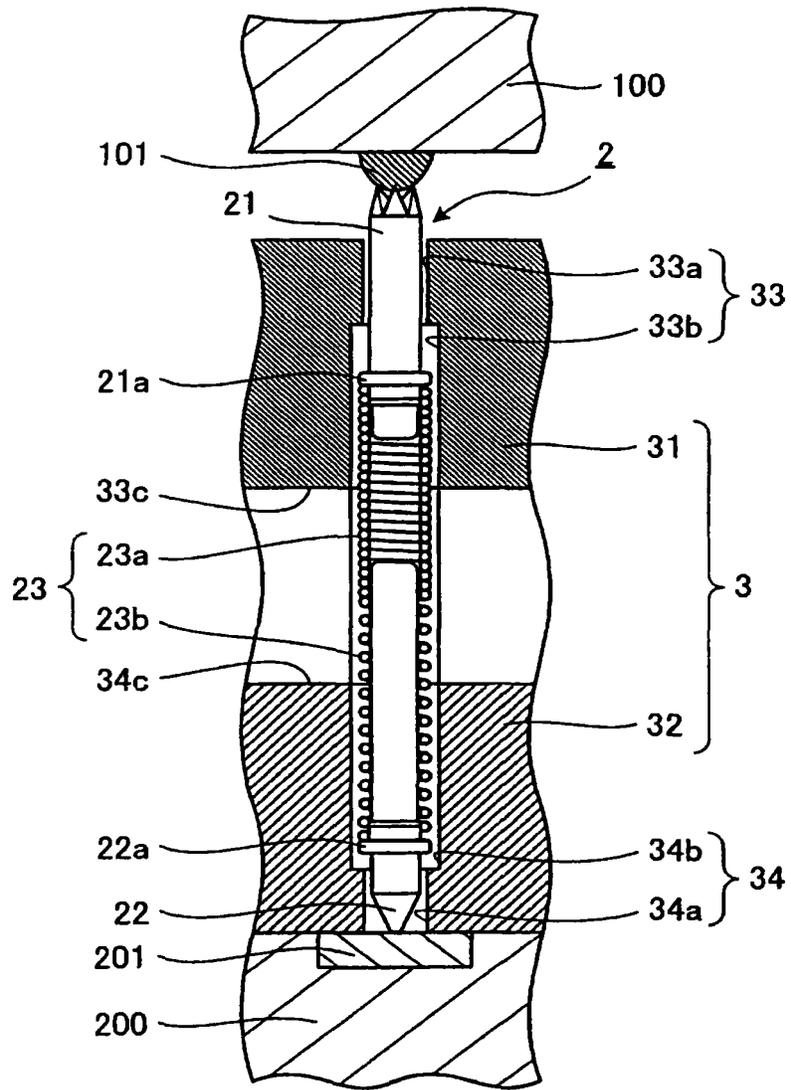


图 5

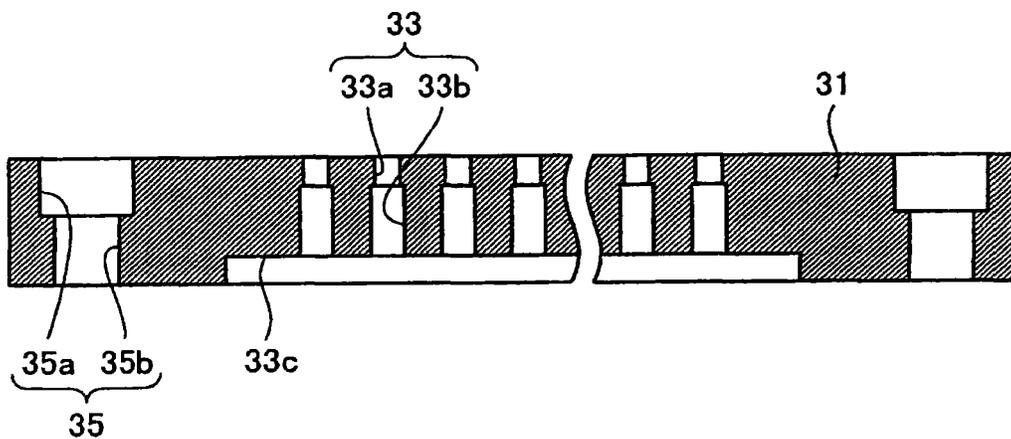


图 6-1

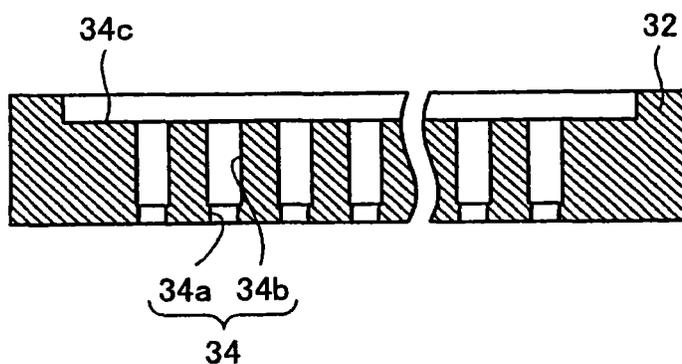


图 6-2

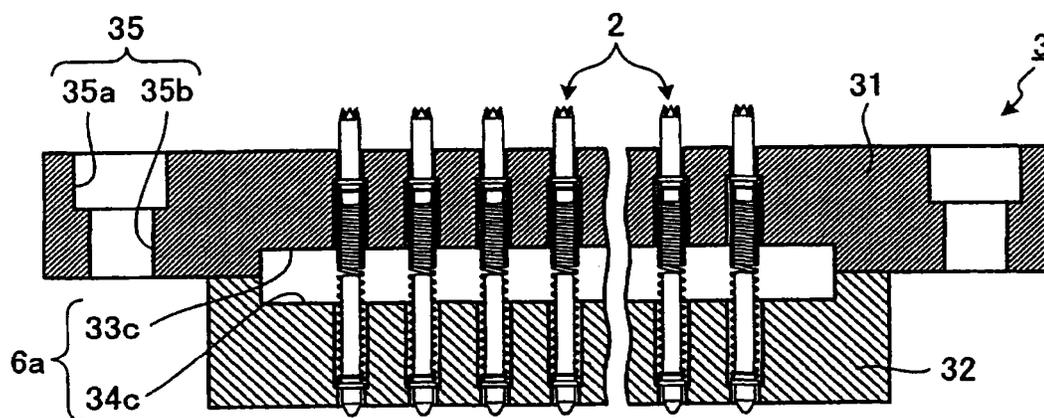


图 6-3

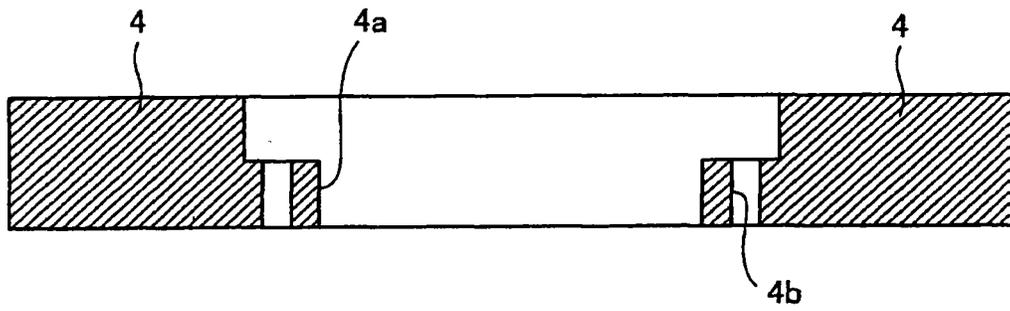


图 7-1

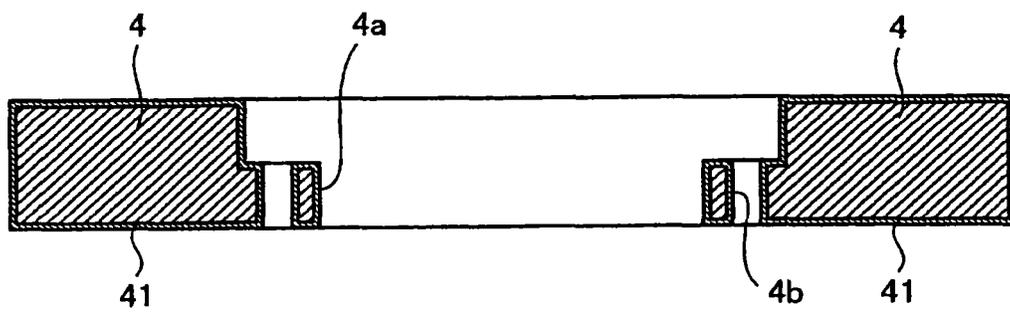


图 7-2

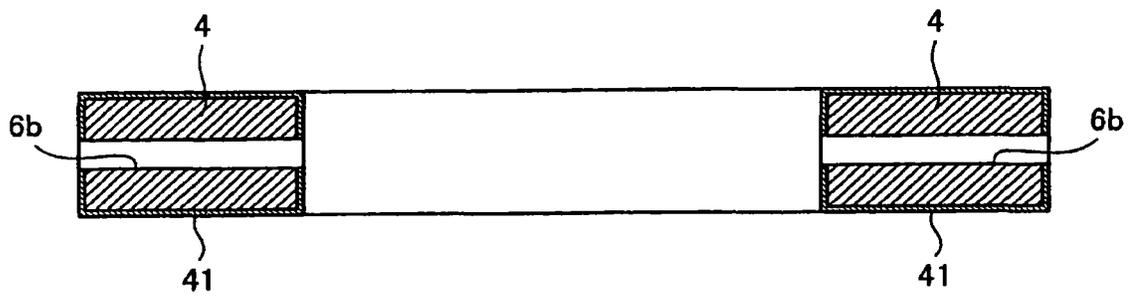


图 8