



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0073721
(43) 공개일자 2025년05월27일

(51) 국제특허분류(Int. Cl.)
H03F 1/02 (2006.01) H03F 3/195 (2006.01)
H03F 3/21 (2006.01)
(52) CPC특허분류
H03F 1/0288 (2013.01)
H03F 1/0211 (2013.01)
(21) 출원번호 10-2023-0159995
(22) 출원일자 2023년11월20일
심사청구일자 2023년11월20일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암
동5가)
(72) 발명자
전상근
서울특별시 강남구 선릉로 222, 111동 1102호(대
치동, 대치아이파크아파트)
박건우
서울특별시 성북구 송인로 50, 102동 1103호(길음
동, 래미안길음센터피스)
(74) 대리인
송인호, 윤형근, 최관락

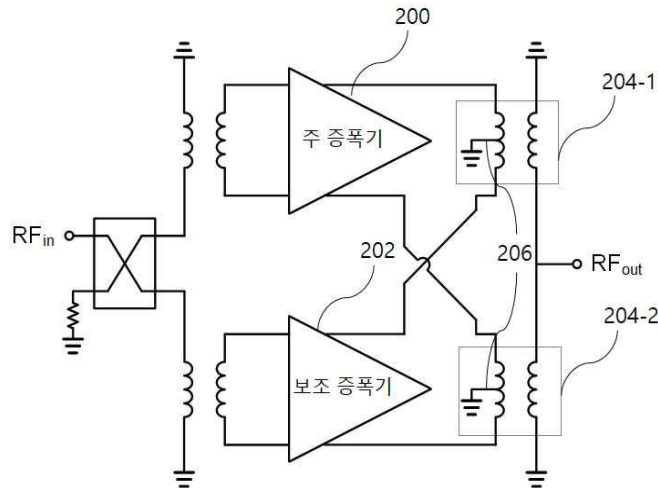
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 트랜스포머 센터 탭 접지 기법을 이용한 광대역 직병렬-전력 결합 전력 증폭기

(57) 요약

본 발명은 트랜스포머 센터 탭 접지 기법을 이용한 광대역 직병렬-전력 결합 전력 증폭기를 개시한다. 본 발명에 따르면, 고출력 및 저출력 모드에서 모두 작동하는 주 증폭기; 상기 저출력 모드에서 선택적으로 작동하는 보조 증폭기; 상기 주 증폭기와 상기 보조 증폭기의 제1 출력단에 직렬로 연결되는 1차측 코일과 이에 인접한 2차측 코일을 포함하는 제1 트랜스포머; 및 상기 주 증폭기와 상기 보조 증폭기의 제2 출력단이 직렬로 연결되는 1차측 코일과 이에 인접한 2차측 코일을 포함하는 제2 트랜스포머를 포함하되, 상기 제1 및 제2 트랜스포머는 병렬로 연결되는 전력 증폭기가 제공된다.

대표도 - 도2



(52) CPC특허분류

H03F 3/195 (2013.01)

H03F 3/211 (2013.01)

H03F 2200/204 (2013.01)

H03F 2200/534 (2013.01)

H03F 2200/541 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711193352
과제번호	2021-0-00938-003
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	6G핵심기술개발
연구과제명	THz 대역 RF 핵심 부품 개발
기 여 율	1/1
과제수행기관명	한국전자통신연구원
연구기간	2023.01.01 ~ 2023.12.31

명세서

청구범위

청구항 1

전력 증폭기로서,

고출력 및 저출력 모드에서 모두 작동하는 주 증폭기;

상기 저출력 모드에서 선택적으로 작동하는 보조 증폭기;

상기 주 증폭기와 상기 보조 증폭기의 제1 출력단에 직렬로 연결되는 1차측 코일과 이에 인접한 2차측 코일을 포함하는 제1 트랜스포머; 및

상기 주 증폭기와 상기 보조 증폭기의 제2 출력단이 직렬로 연결되는 1차측 코일과 이에 인접한 2차측 코일을 포함하는 제2 트랜스포머를 포함하되,

상기 제1 및 제2 트랜스포머는 병렬로 연결되는 전력 증폭기.

청구항 2

제1항에 있어서,

상기 제1 트랜스포머 및 상기 제2 트랜스포머의 센터 탭은 접지 단자와 연결되는 전력 증폭기.

청구항 3

제2항에 있어서,

상기 센터 탭을 접지하여 상기 저출력 모드에서의 로드 서셉턴스를 상기 고출력 모드의 로드 서셉턴스가 서로 근접하게 유지되도록 하는 전력 증폭기.

청구항 4

제1항에 있어서,

상기 주 증폭기와 보조 증폭기의 출력단에 연결되는 하이브리드 커플러를 더 포함하는 전력 증폭기.

청구항 5

제1항에 있어서,

상기 보조 증폭기는 적응형 바이어스 회로(adaptive bias circuit)를 통해 상기 보조 증폭기를 구성하는 트랜지스터의 게이트 바이어스를 조절하는 전력 증폭기.

발명의 설명

기술 분야

[0001] 본 발명은 트랜스포머 센터 탭 접지 기법을 이용한 광대역 직병렬-전력 결합 전력 증폭기에 관한 것으로서, 보다 상세하게는 RF 및 mm-wave 대역 전력 증폭기 설계에 적용 가능한 동작 주파수 범위 및 효율 향상 기법에 관한 것이다.

배경 기술

[0002] 전력 증폭기는 무선 통신 시스템의 송신단에 삽입되는 중요한 회로로, 송신 거리와 무선 통신 품질에 큰 영향을 미친다. 전력 증폭기는 전체 송신기 회로 중에서 가장 많은 DC 전력을 소모하며, 이것은 출력 전력과의 비율인

효율 성능이 전력 증폭기의 특성에 크게 결정된다는 것을 의미한다.

- [0003] 현재의 무선 통신 시스템은 다양한 변조 방식을 사용하며, 이로 인해 시간에 따라 다른 출력 전력이 필요하다. 대부분의 경우, 낮은 출력 전력이 요구되는데, 이로 인해 전력 증폭기의 동작 특성이 중요해진다. 그러나 전력 증폭기는 전반적인 송신기의 효율을 저하시키는 경향이 있으며 출력 전력이 낮아질수록 효율이 감소하는 문제가 발생한다.
- [0004] 이러한 문제를 해결하기 위해 도허티 전력 증폭기가 개발되었다. 도허티 전력 증폭기는 주 증폭기와 보조 증폭기 두 개의 전력 증폭기가 결합된 구조를 가지고 있으며, 고출력 모드에서는 보조 증폭기를 비활성화하고 주 증폭기만을 사용하며, 저출력 모드에서는 양쪽 증폭기를 활용한다. 이를 통해 불필요한 DC 전력 소모를 줄이고 효율을 향상시킨다. 이는 에너지가 제한된 이동 통신 시스템에서 사용 시간을 크게 향상시킨다.
- [0005] 도허티 전력 증폭기는 간단한 동작 원리와 우수한 효율 향상 성능을 바탕으로 오랜 기간에 걸쳐 베이스 스테이션 및 무선 통신 시스템에 적용되어 왔다.
- [0006] 저출력 모드에서 전력 증폭기의 효율을 향상시키기 위해서는 고출력 모드보다 더 작은 로드 임피던스가 필요하다.
- [0007] 도 1은 종래의 도허티 전력 증폭기를 도시한 도면이다.
- [0008] 도 1과 같이, 종래의 도허티 전력 증폭기는 주 증폭기와 보조 증폭기 사이에 quarter-wave($\lambda/4$) 전달선(Transmission Line, TL)이 삽입되어 출력 전력에 따라 주 증폭기의 로드 임피던스($Z_{L,main}$)를 변조한다. 보조 증폭기가 꺼져 있을 때, $Z_{L,main}$ 은 공통 로드 임피던스(Z_L)와 동일하다. 그러나 보조 증폭기가 활성화될 때, $Z_{L,main}$ 은 출력 전력에 따라 2배로 증가한 값을 $Z_L/2$ 로 변환해 주어야 한다.
- [0009] 보조 증폭기의 로드 임피던스($Z_{L,aux}$)의 경우, 출력 전력이 커짐에 따라 로드 임피던스가 점차 Z_L 로 수렴하며, $Z_{L,main}$ 의 경우, impedance converter 없이는 낮은 임피던스에서 Z_L 로 수렴한다. 그러나 저출력 모드에서 고효율 특성을 얻기 위해서는 정반대 방향의 변조가 필요하다. 즉, impedance inverter가 필요한데, quarter-wave 전달선을 통해 이를 구현한다.
- [0100] 그러나 이 방법은 작동 대역폭이 매우 제한적인 단점이 있다. 사용된 전달선의 길이는 특정 주파수에서만 효과적이며, 다른 주파수에서는 다른 전기적 길이를 가지며, 특히 mm-wave 대역과 같은 고주파수 대역에서는 주파수에 따라 전기적 길이가 크게 달라져 굉장히 좁은 대역에서만 작동하는 특성을 보인다.

선행기술문헌

특허문헌

- [0011] (특허문헌 0001) KR 공개특허 10-2023-0133217

발명의 내용

해결하려는 과제

- [0012] 상기한 종래기술의 문제점을 해결하기 위해, 본 발명은 광대역 그리고 고효율 특성을 가지는 트랜스포머 센터 탭 접지 기법을 이용한 광대역 직렬-전력 결합 전력 증폭기를 제안하고자 한다.

과제의 해결 수단

- [0013] 상기한 바와 같은 목적을 달성하기 위하여, 본 발명의 일 실시예에 따르면, 전력 증폭기로서, 고출력 및 저출력 모드에서 모두 작동하는 주 증폭기; 상기 저출력 모드에서 선택적으로 작동하는 보조 증폭기; 상기 주 증폭기와 상기 보조 증폭기의 제1 출력단에 직렬로 연결되는 1차측 코일과 이에 인접한 2차측 코일을 포함하는 제1 트랜스포머; 및 상기 주 증폭기와 상기 보조 증폭기의 제2 출력단이 직렬로 연결되는 1차측 코일과 이에 인접한 2차측 코일을 포함하는 제2 트랜스포머를 포함하되, 상기 제1 및 제2 트랜스포머는 병렬로 연결되는 전력 증폭기가 제공된다.

- [0014] 상기 제1 트랜스포머 및 상기 제2 트랜스포머의 센터 탭은 접지 단자와 연결될 수 있다.
- [0015] 상기 센터 탭을 접지하여 상기 저출력 모드에서의 로드 서셉턴스를 상기 고출력 모드의 로드 서셉턴스가 서로 근접하게 유지되도록 할 수 있다.
- [0016] 상기 주 증폭기와 보조 증폭기의 출력단에 연결되는 하이브리드 커플러를 더 포함할 수 있다.
- [0017] 상기 보조 증폭기는 적응형 바이어스 회로(adaptive bias circuit)를 통해 상기 보조 증폭기를 구성하는 트랜지스터의 게이트 바이어스를 조절할 수 있다.

발명의 효과

- [0018] 본 발명에 따르면, 트랜스포머 센터 탭 접지 기법을 이용한 직병렬-전력 결합 방식을 이용함으로써, 저출력 모드의 효율 향상 주파수 범위를 크게 넓힐 수 있고, 저출력 모드에서 보조 증폭기의 출력 임피던스 변화에 따른 증폭기 성능 저하를 억제할 수 있다.
- [0019] 또한, 본 발명에 따르면, 넓은 작동 주파수 범위로, 각 주파수 대역에 대한 별도의 전력 증폭기 설계 어려움을 감소시킬 수 있고, 저출력 모드에서의 높은 효율성은 무선 통신 시스템의 DC 전력 소비를 크게 줄일 수 있어, 모바일 시스템의 배터리 수명을 증가시킬 수 있다.

도면의 간단한 설명

- [0020] 도 1은 종래의 도허티 전력 증폭기를 도시한 도면이다.
- 도 2는 본 실시예에 따른 트랜스포머 센터 탭 접지 기법을 이용한 광대역 직병렬-전력 결합 전력 증폭기를 도시한 도면이다.
- 도 3은 본 실시예에 따른 전력 증폭기의 고출력 및 저출력 모드에서의 로드 어드미턴스(load admittance, $Y_{opt.m}$)를 나타낸 다이어그램이다.
- 도 4는 본 실시예에 따른 전력 증폭기의 고출력 및 저출력 모드에서의 $B_{opt.m}$ 의 비율을 나타낸 그래프이다.
- 도 5는 본 실시예에 따른 전력 증폭기의 저출력 모드에서 보조 증폭기의 출력 저항(R_s) 그리고 트랜스포머의 기생 저항(R_T)에 따른 손실을 나타낸 도면이다.
- 도 6은 본 실시예에 따른 트랜스포머 센터 탭 접지 기법을 이용한 광대역 직병렬-전력 결합 전력 증폭기의 회로를 나타낸다.
- 도 7은 도 6의 전력 증폭기의 칩 사진을 나타낸다.
- 도 8은 본 실시예에 따른 전력 증폭기의 S-parameter 그리고 출력 전력과 고출력 및 저출력 모드에서의 효율 성능을 주파수에 따라 측정한 결과이다.

발명을 실시하기 위한 구체적인 내용

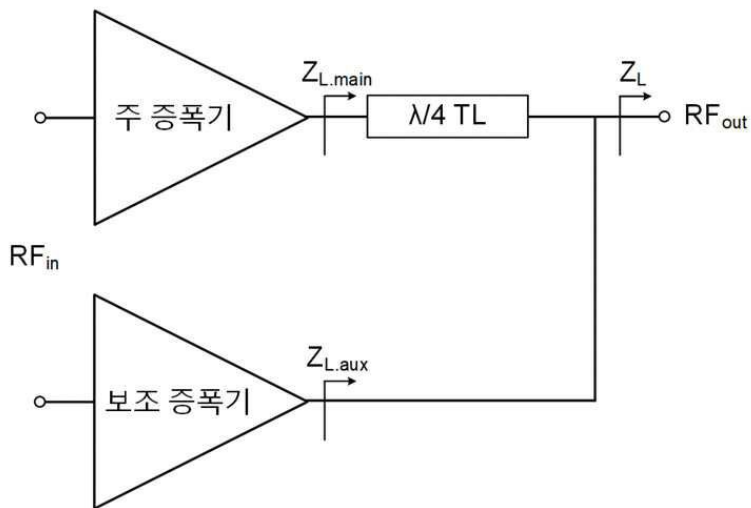
- [0021] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0022] 본 명세서에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0023] 또한, 각 도면을 참조하여 설명하는 실시예의 구성 요소가 해당 실시예에만 제한적으로 적용되는 것은 아니며, 본 발명의 기술적 사상이 유지되는 범위 내에서 다른 실시예에 포함되도록 구현될 수 있으며, 또한 별도의 설명이 생략될지라도 복수의 실시예가 통합된 하나의 실시예로 다시 구현될 수도 있음은 당연하다.

- [0024] 또한, 첨부 도면을 참조하여 설명함에 있어, 도면 부호에 관계없이 동일한 구성 요소는 동일하거나 관련된 참조 부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.
- [0026] 도 2는 본 실시예에 따른 트랜스포머 센터 탭 접지 기법을 이용한 광대역 직병렬-전력 결합 전력 증폭기를 도시한 도면이다.
- [0027] 도 2에 도시된 바와 같이, 본 실시예에 따른 전력 증폭기는 주 증폭기(200)와 보조 증폭기(202)로 구성되며, 각 증폭기(200,202)의 출력을 합쳐주는 트랜스포머 기반 결합기(combiner, 204)를 포함한다.
- [0028] 주 증폭기(200)와 보조 증폭기(202)는 차동 구조로 연결된다.
- [0029] 본 실시예에 따른 트랜스포머 기반 결합기(204)는 직병렬-전력 결합 형태를 갖는다. 이를 통해 기존 도허티 전력 증폭기에서 필요한 주 증폭기(200)의 quarter-wave 전달선을 제거하여 광대역한 동작 주파수 범위를 확보할 수 있다.
- [0030] 본 실시예에 따른 트랜스포머 기반 결합기(204)는 주 증폭기(200)의 제1 출력단과 보조 증폭기(202)의 제1 출력단이 직렬로 연결되는 1차측 코일과 이에 인접한 2차측 코일을 포함하는 제1 트랜스포머(204-1) 및 주 증폭기(200)의 제2 출력단과 보조 증폭기(202)의 제2 출력단이 직렬로 연결되는 1차측 코일과 이에 인접한 2차측 코일을 포함하는 제2 트랜스포머(204-2)를 포함하고, 제1 및 제2 트랜스포머(204)는 병렬로 연결된 구조를 갖는다.
- [0031] 주 증폭기(200)와 보조 증폭기(202)의 출력단에는 하이브리드 커플러가 연결될 수 있다.
- [0032] 또한, 트랜스포머 기반 결합기(204)는 트랜스포머 센터 탭(206)을 접지한다. 이는 전력 증폭기의 저출력 모드에서의 로드 서셉턴스(load susceptance, B_L)를 고출력 모드에서의 서셉턴스 값과 비슷하게 유지하여 최적의 전력 성능을 얻게 한다.
- [0033] 또한 저출력 모드에서 보조 증폭기(202)의 출력 임피던스 변화에 따른 전력 증폭기 성능 저하를 억제할 수 있다.
- [0034] 도 3은 본 실시예에 따른 전력 증폭기의 고출력 및 저출력 모드에서의 로드 어드미턴스(load admittance, $Y_{opt.m}$)를 나타낸 다이어그램이다.
- [0035] 도 3을 참조하면, 고출력 및 저출력 모드에서 비슷한 $B_{opt.m}$ 을 가지는 것을 확인할 수 있다. 이와 달리 트랜스포머 센터 탭을 접지하지 않은 경우, 고출력 및 저출력 모드에서 로드 서셉턴스가 달라진다.
- [0036] 도 4는 본 실시예에 따른 전력 증폭기의 고출력 및 저출력 모드에서의 $B_{opt.m}$ 의 비율을 나타낸 그래프이다.
- [0037] 도 4를 참조하면, 트랜스포머의 자화 인덕턴스(magnetizing inductance, L_p) 그리고 공통 로드 어드미턴스(common load admittance, Y_L)에 상관 없이 1에 가까운 값을 유지함을 확인할 수 있다.
- [0038] 도 5는 본 실시예에 따른 전력 증폭기의 저출력 모드에서 보조 증폭기의 출력 저항(R_S) 그리고 트랜스포머의 기생 저항(R_T)에 따른 손실을 나타낸 도면이다.
- [0039] 도 5는 트랜스포머의 센터 탭 접지 여부에 따라 각각 시뮬레이션한 결과이다.
- [0040] 도 5와 같이, 트랜스포머의 센터 탭 접지 기술을 적용하면 R_S 값에 손실이 크게 영향 받지 않으며 낮은 값을 유지함을 알 수 있다.
- [0041] 도 6은 본 실시예에 따른 트랜스포머 센터 탭 접지 기법을 이용한 광대역 직병렬-전력 결합 전력 증폭기의 회로도를 나타낸다.
- [0042] 도 6에 도시된 바와 같이, 본 실시예에 따른 전력 증폭기는 Samsung 28-nm bulk CMOS 공정을 사용하여 개발되었다.
- [0043] 해당 회로는 60 GHz 대역을 목표 주파수로 개발되었다. 출력 전력을 높이고 출력 임피던스의 크기를 크게 하기 위해 트랜스포머를 이용한 차동 구조를 채택하였으며, 적절한 이득을 얻기 위해 2단으로 구현하였다.

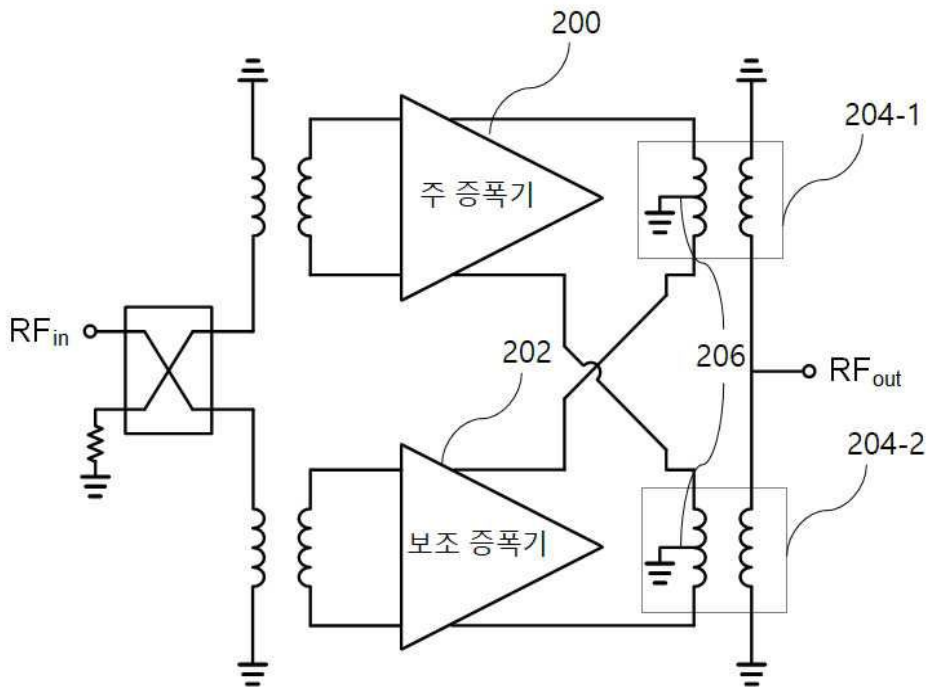
- [0044] 도 6과 같이 적응형 바이어스 회로(adaptive bias circuit)를 통해 보조 증폭기를 구성하는 트랜지스터의 게이트 바이어스를 조절하여 입력 전력의 크기에 따라 보조 증폭기를 스위칭한다.
- [0045] 도 7은 도 6의 전력 증폭기의 칩 사진을 나타낸다.
- [0046] 도 8은 본 실시예에 따른 전력 증폭기의 S-parameter 그리고 출력 전력과 고출력 및 저출력 모드에서의 효율 성능을 주파수에 따라 측정한 결과이다.
- [0047] 도 8을 참조하면, 최고 소신호 이득은 59.5 GHz에서 15.4 dB 그리고 3-dB bandwidth는 6.5 GHz의 값을 가진다.
- [0048] 목표 주파수인 60 GHz에서 최고 효율은 26.8 %, 6-dB back-off 모드에서의 효율 16.2 %로, 저출력 모드에서의 효율 개선을 확인할 수 있다.
- [0049] 상기한 본 발명의 실시예는 예시의 목적을 위해 개시된 것이고, 본 발명에 대한 통상의 지식을 가지는 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가가 가능할 것이며, 이러한 수정, 변경 및 부가는 하기의 특허청구범위에 속하는 것으로 보아야 할 것이다.

도면

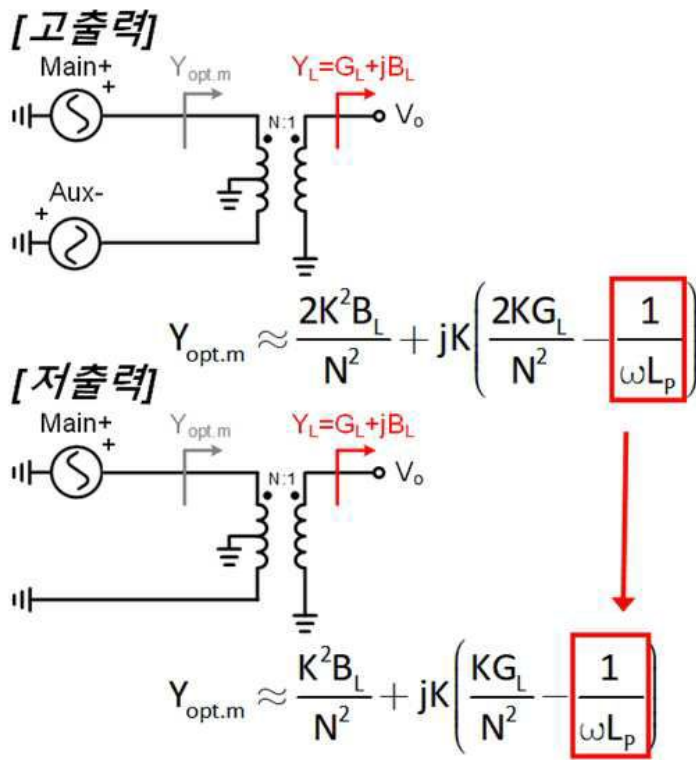
도면1



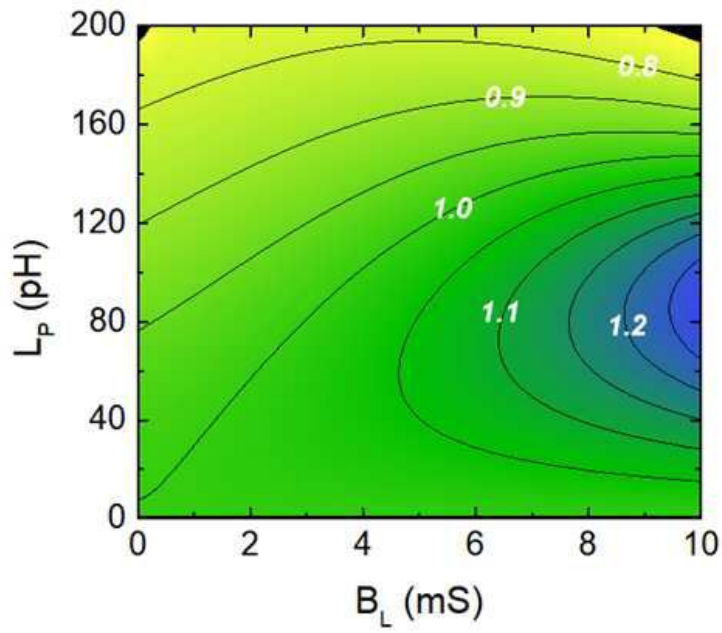
도면2



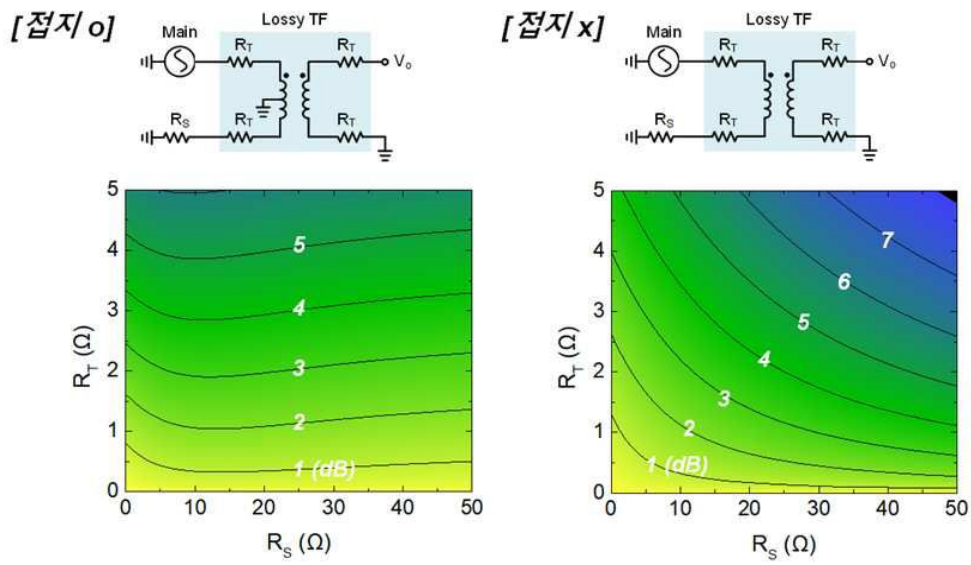
도면3



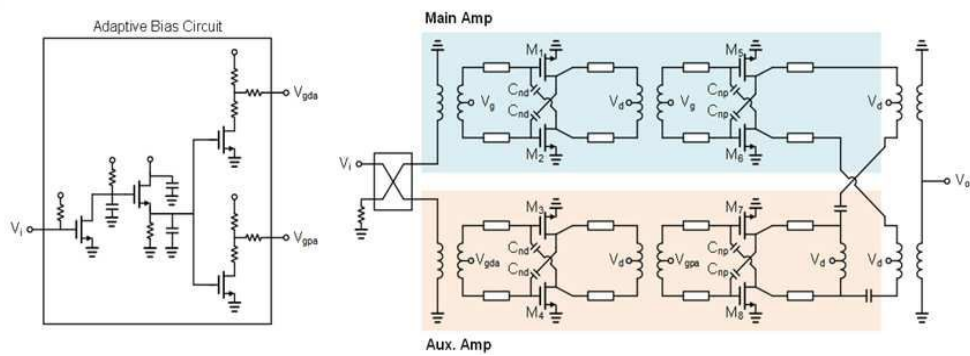
도면4



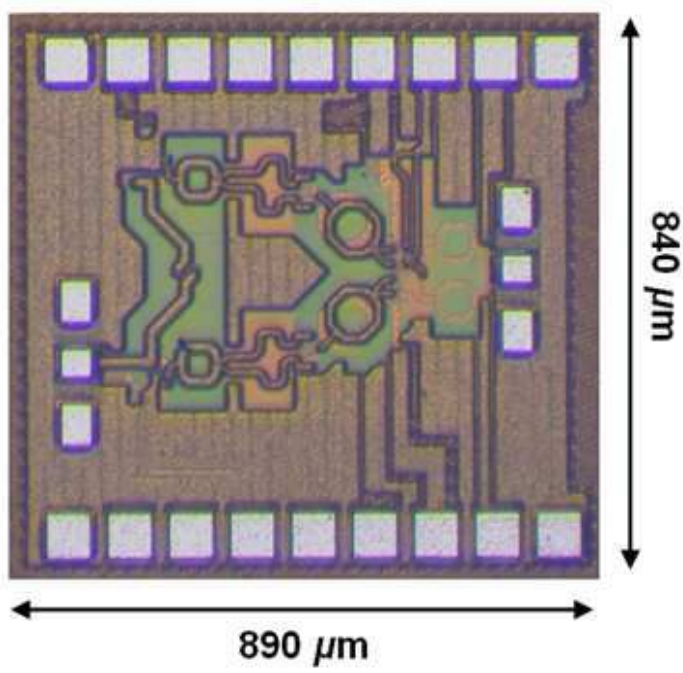
도면5



도면6



도면7



도면8

