

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成30年9月20日(2018.9.20)

【公開番号】特開2018-125627(P2018-125627A)
 【公開日】平成30年8月9日(2018.8.9)
 【年通号数】公開・登録公報2018-030
 【出願番号】特願2017-14846(P2017-14846)
 【国際特許分類】

H 0 4 N 5/376 (2011.01)

H 0 4 N 5/374 (2011.01)

【 F I 】

H 0 4 N 5/376

H 0 4 N 5/374

【手続補正書】

【提出日】平成30年7月17日(2018.7.17)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の行および第 2 の行を含む複数の行を成すように配列された複数の画素と、
 前記第 1 の行の画素に接続された複数の第 1 制御線と、
 前記第 2 の行の画素に接続された複数の第 2 制御線と、
 前記複数の第 1 制御線へ供給される複数の第 1 制御信号を生成する第 1 行駆動部、およ
 び、前記複数の第 2 制御線へ供給される複数の第 2 制御信号を生成する第 2 行駆動部を少
 なくとも含み、走査信号に基づいて前記複数の画素を行単位で駆動する走査部と、を備え
 、

前記第 1 行駆動部によって生成された前記複数の第 1 制御信号は、前記第 2 行駆動部に
 入力され、

前記第 2 行駆動部は、前記複数の第 1 制御信号と前記走査信号とを選択し、選択した信
 号に基づいて前記複数の第 2 制御信号を生成する、

ことを特徴とするイメージング装置。

【請求項 2】

前記複数の画素のそれぞれは、光電変換素子、転送トランジスタ、および、リセットト
 ランジスタを含み、

前記複数の第 1 制御線は、前記転送トランジスタに接続された制御線および前記リセッ
 トトランジスタに接続された制御線を含む、

ことを特徴とする請求項 1 に記載のイメージング装置。

【請求項 3】

前記第 1 行駆動部は、複数のバッファ回路を含み、

前記複数のバッファ回路の各々の出力ノードは、前記複数の第 1 制御線の対応する 1 つ
 に接続され、

前記複数のバッファ回路の各々の入力ノードは、前記第 2 行駆動部に接続される、

ことを特徴とする請求項 1 または請求項 2 に記載のイメージング装置。

【請求項 4】

前記第 1 行駆動部および前記第 2 行駆動部のそれぞれは、第 1 の保持部と前記第 1 の保

持部の出力ノードに接続された第2の保持部とを含み、

前記第1行駆動部によって生成された前記複数の第1制御信号は、前記第2行駆動部の前記第1の保持部に入力される、

ことを特徴とする請求項1乃至請求項3のいずれか一項に記載のイメージング装置。

【請求項5】

前記第1の保持部はSRラッチ回路を含み、前記第2の保持部はDラッチ回路を含む、ことを特徴とする請求項4に記載のイメージング装置。

【請求項6】

前記複数の第1制御信号に対して論理演算を行い、前記論理演算の結果を前記第2行駆動部へ出力する論理回路を備える、

ことを特徴とする請求項1乃至請求項5のいずれか一項に記載のイメージング装置。

【請求項7】

第1の行および第2の行を含む複数の行を成すように配列された複数の画素と、

前記第1の行の画素に接続された第1制御線と、

前記第2の行の画素に接続された第2制御線と、

前記第1制御線へ供給される第1制御信号を生成する第1行駆動部、および、前記第2制御線へ供給される第2制御信号を生成する第2行駆動部を少なくとも含み、走査信号に基づいて前記複数の画素を行単位で駆動する走査部と、を備え、

前記第1行駆動部および前記第2行駆動部のそれぞれは、第1の保持部と前記第1の保持部の出力ノードに接続された第2の保持部とを含み、

前記第1行駆動部によって生成され、前記第1行駆動部の前記第2の保持部から出力された前記第1制御信号は、前記第2行駆動部の前記第1の保持部に入力され、

前記第2行駆動部は、前記第1制御信号と前記走査信号とを選択して、選択した信号に基づいて前記第2制御信号を出力する、

ことを特徴とするイメージング装置。

【請求項8】

前記第1の保持部はSRラッチ回路を含み、前記第2の保持部はDラッチ回路を含む、ことを特徴とする請求項7に記載のイメージング装置。

【請求項9】

前記第1行駆動部は、バッファ回路を含み、

前記複数のバッファ回路の出力ノードは、前記第1制御線に接続され、

前記複数のバッファ回路の入力ノードは、前記第2行駆動部に接続される、

ことを特徴とする請求項7または請求項8に記載のイメージング装置。

【請求項10】

前記複数の画素のそれぞれは、光電変換素子、転送トランジスタ、および、リセットトランジスタを含み、

前記第1制御線は、前記転送トランジスタまたは前記リセットトランジスタに接続される、

ことを特徴とする請求項7乃至請求項9のいずれか一項に記載のイメージング装置。

【請求項11】

前記走査部に前記走査信号を供給するアドレスデコーダを備える、

ことを特徴とする請求項1乃至請求項10のいずれか一項に記載のイメージング装置。

【請求項12】

前記第1行駆動部および前記第2行駆動部のそれぞれは、前記走査信号を保持および出力するフリップフロップ回路を含む、

ことを特徴とする請求項1乃至請求項10のいずれか一項に記載のイメージング装置。

【請求項13】

前記複数の画素のそれぞれは発光素子を含む、

ことを特徴とする請求項1または請求項7に記載のイメージング装置。

【請求項14】

請求項 1 乃至請求項 1 2 のいずれか一項に記載のイメージング装置と、
前記イメージング装置から出力された信号を処理して画像信号を取得する処理装置と、
を備えたイメージングシステム。

【請求項 1 5】

移動体であって、

請求項 1 乃至請求項 1 2 のいずれか一項に記載のイメージング装置と、
前記イメージング装置から出力された信号に対して処理を行う処理装置と、
前記処理の結果に基づいて前記移動体を制御する制御手段と、を有することを特徴とする移動体。

【請求項 1 6】

複数の第 1 制御線との接続部と、

複数の第 2 制御線との接続部と、

前記複数の第 1 制御線へ供給される複数の第 1 制御信号を生成する第 1 行駆動部、および、前記複数の第 2 制御線へ供給される複数の第 2 制御信号を生成する第 2 行駆動部を少なくとも含み、走査信号を生成する走査部と、を備え、

前記第 1 行駆動部によって生成された前記複数の第 1 制御信号は、前記第 2 行駆動部に入力され、

前記第 2 行駆動部は、前記複数の第 1 制御信号と前記走査信号とを選択し、選択した信号に基づいて前記複数の第 2 制御信号を生成する、

ことを特徴とする走査回路。

【請求項 1 7】

第 1 制御線との接続部と、

第 2 制御線との接続部と、

前記第 1 制御線へ供給される第 1 制御信号を生成する第 1 行駆動部、および、前記第 2 制御線へ供給される第 2 制御信号を生成する第 2 行駆動部を少なくとも含み、走査信号を生成する走査部と、を備え、

前記第 1 行駆動部および前記第 2 行駆動部のそれぞれは、第 1 の保持部と前記第 1 の保持部の出力ノードに接続された第 2 の保持部とを含み、

前記第 1 行駆動部によって生成され、前記第 1 行駆動部の前記第 2 の保持部から出力された前記第 1 制御信号は、前記第 2 行駆動部の前記第 1 の保持部に入力され、

前記第 2 行駆動部は、前記第 1 制御信号と前記走査信号とを選択して、選択した信号に基づいて前記第 2 制御信号を出力する、

ことを特徴とする走査回路。