

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-332982

(P2005-332982A)

(43) 公開日 平成17年12月2日(2005.12.2)

(51) Int.Cl.⁷

H01L 21/304

H01L 21/301

F I

H01L 21/304 631

H01L 21/304 622J

H01L 21/78 N

H01L 21/78 Q

H01L 21/78 C

テーマコード (参考)

審査請求 未請求 請求項の数 26 O L (全 23 頁) 最終頁に続く

(21) 出願番号 特願2004-150048 (P2004-150048)

(22) 出願日 平成16年5月20日(2004.5.20)

(71) 出願人 503121103

株式会社ルネサステクノロジ

東京都千代田区丸の内二丁目4番1号

(74) 代理人 100080001

弁理士 筒井 大和

(72) 発明者 植松 俊英

東京都千代田区丸の内二丁目4番1号 株

式会社ルネサステクノロジ内

(72) 発明者 宮崎 忠一

東京都千代田区丸の内二丁目4番1号 株

式会社ルネサステクノロジ内

(72) 発明者 阿部 由之

東京都千代田区丸の内二丁目4番1号 株

式会社ルネサステクノロジ内

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

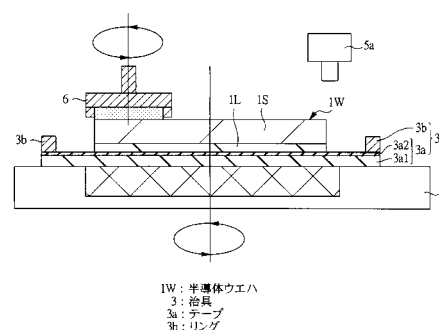
(57) 【要約】

【課題】 薄型の半導体装置の信頼性を向上させる。

【解決手段】 外周にリング3bが貼り付けられたテープ3aを半導体ウエハ1Wの主面に貼り付けた状態で半導体ウエハ1Wの裏面を研削および研磨し、半導体ウエハ1Wを薄くする。その後、そのリング3b付きのテープ3aを剥がすことなく半導体ウエハ1Wの主面に貼り付けたままの状態半導体ウエハ1Wをダイシング装置に搬送し、半導体ウエハ1Wの裏面側からダイシング処理を施して、半導体ウエハ1Wを半導体チップに分割する。これにより、裏面加工により薄型にした半導体ウエハ1Wのハンドリングを容易にすることができる。また、裏面加工工程からダイシング工程に移行する時にテープの貼り替えを必要としないので製造工程を簡略化することができる。

【選択図】 図13

図 13



【特許請求の範囲】

【請求項 1】

以下の工程を有することを特徴とする半導体装置の製造方法；

- (a) 主面およびその反対面の裏面を持つ半導体ウエハを用意する工程、
- (b) 前記半導体ウエハの主面に、半導体素子を有する半導体チップを形成する工程、
- (c) 前記半導体ウエハの主面に、外周に枠体が設けられたテープを貼り付ける工程、
- (d) 前記半導体ウエハの主面に前記テープを貼り付けた状態で、前記半導体ウエハの裏面を研削した後、研磨する工程、
- (e) 前記半導体ウエハの主面に前記テープを貼り付けた状態で、前記半導体ウエハを切断し、前記半導体チップに分割する工程、
- (f) 前記(e)工程後の半導体チップを取り出す工程。

10

【請求項 2】

請求項 1 記載の半導体装置の製造方法において、前記(d)工程に先立って、前記テープに貼り付けられた前記半導体ウエハの厚さを測定する工程を有することを特徴とする半導体装置の製造方法。

【請求項 3】

請求項 1 記載の半導体装置の製造方法において、前記(e)工程は、以下の工程を有することを特徴とする半導体装置の製造方法；

- (e1) 前記半導体ウエハの主面の切断領域を認識する工程、
- (e2) 前記(e1)工程の後、前記半導体ウエハの裏面から前記切断領域に切断刃を当

20

【請求項 4】

請求項 3 記載の半導体装置の製造方法において、前記(e1)工程においては、赤外線カメラを用いて前記半導体ウエハの裏面から前記半導体ウエハの主面の切断領域を認識することを特徴とする半導体装置の製造方法。

【請求項 5】

請求項 1 記載の半導体装置の製造方法において、前記(e)工程は、以下の工程を有することを特徴とする半導体装置の製造方法；

- (e1) 前記半導体ウエハの主面の切断領域を認識する工程、
- (e2) 前記(e1)工程によって得られた切断領域のパターンデータを用いて、前記半導体ウエハの裏面から切断領域にレーザを照射し、前記半導体ウエハの内部に改質層を形成する工程、
- (e3) 前記テープを引き伸ばすことにより、前記半導体ウエハを切断する工程。

30

【請求項 6】

請求項 5 記載の半導体装置の製造方法において、前記(e1)工程においては、赤外線カメラを用いて前記半導体ウエハの裏面から前記半導体ウエハの主面の切断領域を認識することを特徴とする半導体装置の製造方法。

【請求項 7】

請求項 1 記載の半導体装置の製造方法において、前記(e)工程は、以下の工程を有することを特徴とする半導体装置の製造方法；

40

- (e1) 前記半導体ウエハの主面の切断領域を認識する工程、
- (e2) 前記半導体ウエハの裏面にダイアタッチ層を形成する工程、
- (e3) 前記(e1)工程の後、前記半導体ウエハの切断領域の前記ダイアタッチ層に第 1 切断刃を当てて切断する工程、
- (e4) 前記(e1)工程によって得られた切断領域のパターンデータを用いて、前記半導体ウエハの裏面から切断領域に前記第 1 切断刃よりもその幅が狭い第 2 切断刃を当てて前記半導体ウエハを切断する工程。

【請求項 8】

請求項 1 記載の半導体装置の製造方法において、前記(f)工程においては、前記テープを前記半導体ウエハの主面が貼り付けられた面とは反対の裏面側から吸引し、前記テ

50

ブの主面と前記半導体チップの主面との接触状態を面接触から点接触に変えた状態で、前記半導体チップを取り出すことを特徴とする半導体装置の製造方法。

【請求項 9】

請求項 1 記載の半導体装置の製造方法において、

(g) 前記 (f) 工程において前記半導体チップを取り出した後、搬送トレイの粘着テープに貼り付ける工程、

(h) 前記半導体チップを前記搬送トレイの粘着テープに貼り付けた状態で所望の場所に搬送する工程を有することを特徴とする半導体装置の製造方法。

【請求項 10】

請求項 9 記載の半導体装置の製造方法において、前記搬送トレイの粘着テープは紫外線を照射すると粘着性が低下する特性を有することを特徴とする半導体装置の製造方法。 10

【請求項 11】

請求項 9 記載の半導体装置の製造方法において、前記搬送トレイの粘着テープは着脱自在の状態で前記搬送トレイに貼り付けられていることを特徴とする半導体装置の製造方法。

【請求項 12】

請求項 9 記載の半導体装置の製造方法において、前記搬送トレイの粘着テープは透明であることを特徴とする半導体装置の製造方法。

【請求項 13】

請求項 1 記載の半導体装置の製造方法において、(g) 前記 (f) 工程において前記半導体チップを取り出した後、所望の基板に実装する工程を有することを特徴とする半導体装置の製造方法。 20

【請求項 14】

請求項 1 記載の半導体装置の製造方法において、前記 (d) 工程後の半導体ウエハの厚さが $100\text{ }\mu\text{m}$ または $100\text{ }\mu\text{m}$ より薄いことを特徴とする半導体装置の製造方法。

【請求項 15】

(a) 主面およびその反対面の裏面を持つ半導体ウエハを用意する工程、

(b) 前記半導体ウエハの主面に、半導体素子を有する半導体チップを形成する工程、

(c) 前記半導体ウエハの主面に、外周に枠体が設けられたテープを貼り付ける工程、

(d) 前記半導体ウエハの主面に前記テープを貼り付けた状態で、前記半導体ウエハの裏面を研削した後、研磨する工程、 30

(e) 前記 (d) 工程後の半導体ウエハを、その主面に前記テープを貼り付けた状態で外部に出荷する工程を有することを特徴とする半導体装置の製造方法。

【請求項 16】

請求項 15 記載の半導体装置の製造方法において、

前記外部においては、

(f) 前記半導体ウエハの主面に前記テープを貼り付けた状態で、前記半導体ウエハを切断し、前記半導体チップに分割する工程、

(g) 前記 (f) 工程後の半導体チップを取り出す工程を有することを特徴とする半導体装置の製造方法。 40

【請求項 17】

(a) 主面およびその反対面の裏面を持つ半導体ウエハを用意する工程、

(b) 前記半導体ウエハの主面に、半導体素子を有する半導体チップを形成する工程、

(c) 前記半導体ウエハの主面に、外周に枠体が設けられたテープを貼り付ける工程、

(d) 前記半導体ウエハの主面に前記テープを貼り付けた状態で、前記半導体ウエハの裏面を研削した後、研磨する工程、

(e) 前記半導体ウエハの主面に前記テープを貼り付けた状態で、前記半導体ウエハを切断し、前記半導体チップに分割する工程、

(f) 前記 (e) 工程後の半導体ウエハを、その主面に前記テープを貼り付けた状態で外部に出荷する工程を有することを特徴とする半導体装置の製造方法。 50

【請求項 18】

請求項 17 記載の半導体装置の製造方法において、

前記外部においては、(g) 前記 (f) 工程後の半導体チップを取り出した後、所望の基板に実装する工程を有することを特徴とする半導体装置の製造方法。

【請求項 19】

以下の工程を有することを特徴とする半導体装置の製造方法；

(a) 主面およびその反対面の裏面を持つ半導体ウエハを用意する工程、

(b) 前記半導体ウエハの主面に、半導体素子を有する半導体チップを形成する工程、

(c) 前記半導体ウエハの裏面を研削した後、研磨する工程、

(d) 前記半導体ウエハを切断し、前記半導体チップに分割する工程、

10

(e) 前記 (d) 工程後の半導体チップを取り出し、搬送トレイの粘着テープに貼り付ける工程、

(f) 前記半導体チップを前記搬送トレイの粘着テープに貼り付けた状態で所望の場所に搬送する工程。

【請求項 20】

請求項 19 記載の半導体装置の製造方法において、前記 (e) 工程は、前記 (d) 工程後の半導体チップを真空吸着手段により吸着した状態で前記搬送トレイの所望の位置まで移送した後、前記真空吸着手段の真空吸引状態を解除し、代わりに空気を逆噴射することにより前記半導体チップを前記真空吸着手段から離して前記搬送トレイの粘着テープ側に落下させる工程を有することを特徴とする半導体装置の製造方法。

20

【請求項 21】

請求項 19 記載の半導体装置の製造方法において、前記搬送トレイの粘着テープは紫外線を照射すると粘着性が低下する特性を有することを特徴とする半導体装置の製造方法。

【請求項 22】

請求項 19 記載の半導体装置の製造方法において、前記搬送トレイの粘着テープは着脱自在の状態で前記搬送トレイに貼り付けられていることを特徴とする半導体装置の製造方法。

【請求項 23】

請求項 19 記載の半導体装置の製造方法において、前記搬送トレイの粘着テープは透明であり、前記搬送トレイの前記粘着テープを介して前記半導体チップの裏面を検査することを特徴とする半導体装置の製造方法。

30

【請求項 24】

請求項 19 記載の半導体装置の製造方法において、前記搬送トレイから前記半導体チップを取り出した後、所望の基板に実装する工程を有することを特徴とする半導体装置の製造方法。

【請求項 25】

請求項 19 記載の半導体装置の製造方法において、前記半導体チップの主面には、ポリイミド樹脂膜が形成されていることを特徴とする半導体装置の製造方法。

【請求項 26】

請求項 19 記載の半導体装置の製造方法において、前記 (c) 工程後の半導体ウエハの厚さが $100\ \mu\text{m}$ または $100\ \mu\text{m}$ より薄いことを特徴とする半導体装置の製造方法。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体装置の製造技術に関し、特に半導体装置製造の薄型化に関するものである。

【背景技術】**【0002】**

一般的な半導体装置製造の後工程は、例えば以下の通りである。まず、半導体ウエハの主面にテープを貼り付けた後、半導体ウエハの裏面を研削し、さらに研磨する。続いて、

50

半導体ウエハの主面のテープを剥がした後、半導体ウエハの裏面をダイシングテープに貼り付けた後、半導体ウエハの主面の切断領域にダイシングブレードを当てて半導体ウエハを切断し、個々の半導体チップに分割する。その後、ダイシングテープ上の半導体チップをコレットで真空吸引した状態でピックアップし、搬送トレイのポケットに収容したり、あるいは所望の基板上に搭載したりするようにしている。

【0003】

上記のような半導体装置製造の後工程については、例えば特開2003-303921号公報に記載があり、上記半導体ウエハの主面にテープを貼り付ける工程から上記ピックアップする工程を含む後工程が開示されている（特許文献1参照）。

【0004】

また、ダイシング技術については、例えば特開平7-74131号公報に記載があり、ウエハの表面をダイシングテープに貼り付けた状態で、ウエハの裏面を研磨またはエッチングした後、ウエハの表面のスクライブラインをモニタしながらウエハの裏面からダイシングする技術が開示されている（特許文献2参照）。

【特許文献1】特開2003-303921号公報

【特許文献2】特開平7-74131号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、近年は、半導体装置に対する軽薄短小化の要求に伴い半導体装置を構成する半導体チップの薄型化が進められている。例えばSIP（System In Package）と称する半導体装置では、複数枚の半導体チップを積み重ねる構成を有することから半導体チップの薄型化が要求されている。しかし、このような半導体チップの薄型化の要求に伴い、半導体装置製造の後工程において、以下の課題が生じることを本発明者は見出した。

【0006】

まず、上記裏面研削・研磨工程においては、半導体ウエハの厚さが、今まで220～280μm程度まで薄くした薄型の半導体ウエハを、さらにその半分程度の100μm程度またはそれ以下の厚さにまで薄くした極薄の半導体ウエハとなってきているが、半導体ウエハの主面に貼り付けられたテープはその後のテープの剥離の容易性を考慮する観点などからあまり厚くすることができないので、上記のように半導体ウエハが薄くなってくると、裏面研削・研磨工程後の半導体ウエハをその主面に貼り付けられたテープだけでは十分に支えることができず、その後の工程への半導体ウエハの移送が困難になる。更に詳しく説明すると、テープは剛性が半導体ウエハよりも低いため、裏面研削・研磨工程後の半導体ウエハは、貼り付けたテープに追従して反ってしまい、その移送中に半導体ウエハが割れる問題が生じる。また、ダイシングテープへの貼り替え時に半導体ウエハが割れる問題もある。半導体装置の製造工程では、1枚の半導体ウエハから取得可能な半導体チップの数を増加させることにより半導体装置の歩留まり向上を達成すべく、半導体ウエハの直径が益々増大する傾向にあるが、上記の問題は半導体ウエハの大口径化に伴い益々顕著になる。

【0007】

また、現状は、上記裏面研削・研磨工程において、研削研磨装置は、研削研磨対象の厚さを、半導体ウエハの裏面の高さで半導体ウエハを固定するテーブルの上面の高さとの差で認識している。すなわち、研削研磨装置が認識している研削研磨対象物の厚さは、半導体ウエハの厚さのみではなく、半導体ウエハの厚さとテープの厚さとの和である。このため、テープの厚さの精度がばらつけば半導体ウエハの厚さ精度もばらつく問題がある。特に半導体ウエハが薄くなるにつれて、半導体ウエハの主面に貼り付けたテープの相対的な厚さが増えるので、そのテープの厚さ精度のばらつきがさらに顕在化されるようになり、半導体ウエハの研削精度や研磨精度が低下する問題がある。

【0008】

また、上記ダイシング工程後の半導体チップのピックアップ工程においては、半導体チ

10

20

30

40

50

ップを取り出し易くするために半導体チップの裏面から針で突き上げるようにしているが、半導体チップが薄いために針の突き上げにより割れてしまう場合がある。

【0009】

さらに、ダイシング工程後の半導体チップをコレットによりピックアップして搬送トレイのポケットに収容する際、半導体チップが吸盤効果によりコレットから離れ難くなるのを解消するために、コレットから外方に向かって空気を逆噴射させるようにしている場合があるが、その時の空気の影響により搬送トレイの他のポケットに既に収容されている他の半導体チップがポケットの外に出てしまう問題がある。また、搬送中の搬送トレイの中では、半導体チップが上下左右に動き搬送トレイのポケット内壁面に衝突するが、半導体チップが薄いと割れたり欠けたりし易いという問題もある。

10

【0010】

本発明の目的は、薄型の半導体装置の信頼性を向上させることのできる技術を提供することにある。

【0011】

また、本発明の目的は、薄型の半導体ウエハの歩留まりを向上させることのできる技術を提供することにある。

【0012】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

20

【0013】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0014】

すなわち、本発明は、枠体部を持つテープを半導体ウエハの主面に貼り付けた状態で半導体ウエハの裏面を研削および研磨した後、前記テープを貼り付けた状態で半導体ウエハを切断し半導体チップに分割する工程を有するものである。より具体的には、主面およびその反対面の裏面を持つ半導体ウエハを用意し、前記半導体ウエハの主面に半導体チップを形成し、前記半導体ウエハの主面に、外周に枠体が設けられたテープを貼り付け、前記半導体ウエハの主面に前記テープを貼り付けた状態で、前記半導体ウエハの裏面を研削した後、研磨し、前記半導体ウエハの主面に前記テープを貼り付けた状態で、前記半導体ウエハを切断し、前記半導体チップに分割した後、前記半導体チップを取り出す工程を有するものである。

30

【発明の効果】

【0015】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0016】

すなわち、枠体部を持つテープを半導体ウエハの主面に貼り付けた状態で半導体ウエハの裏面を研削および研磨した後、前記テープを貼り付けた状態で半導体ウエハを切断し半導体チップに分割することにより、後工程時における薄い半導体ウエハおよび半導体チップの品質劣化を抑制または防止できるので、薄型の半導体装置の信頼性を向上させることができる。

40

【0017】

また、枠体部を持つテープを半導体ウエハの主面に貼り付けた状態で半導体ウエハを移送することにより、半導体ウエハが割れる問題を抑制または防止できるので、薄型の半導体装置の歩留まりを向上させることができる。

【発明を実施するための最良の形態】

【0018】

以下の実施の形態においては便宜上その必要があるときは、複数のセクションまたは実

50

施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良い。さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうでないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。また、本実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する。以下、本発明の実施の形態を図面に基づいて詳細に説明する。

10

【0019】

（実施の形態1）

本実施の形態1の半導体装置の製造方法を図1のフロー図に沿って図2～図28により説明する。

【0020】

まず、前工程100では、例えば直径300mm程度の平面略円形状の半導体ウエハ（以下、単にウエハという）を用意し、その主面に複数の半導体チップ（以下、単にチップという）を形成する。前工程100は、ウエハプロセス、拡散工程またはウエハファブ리케이션とも呼ばれ、ウエハの主面にチップ（素子や回路）を形成し、プローブ等により電氣的試験を行える状態にするまでの工程である。前工程には、成膜工程、不純物導入（拡散またはイオン注入）工程、フォトリソグラフィ工程、エッチング工程、メタライズ工程、洗浄工程および各工程間の検査工程等がある。図2は前工程100後のウエハ1Wの主面の全体平面図、図3は図2のX1-X1線の断面図をそれぞれ示している。ウエハ1Wの主面には、例えば平面四角形状の複数のチップ1Cが、その各々の周囲に切断領域CRを介して配置されている。ウエハ1Wの半導体基板（以下、単に基板という）1Sは、例えばシリコン（Si）単結晶からなり、その主面には素子および配線層1Lが形成されている。この段階のウエハ1Wの厚さ（基板1Sの厚さと配線層1Lの厚さとの総和）は、例えば775μm程度である。符号のNはノッチを示している。

20

30

【0021】

図4は図2のウエハ1Wの一例の要部拡大平面図、図5は図4のX2-X2線の断面図をそれぞれ示している。配線層1Lには、層間絶縁膜1Li、配線1L1、1L2、ボンディングパッド（外部端子；以下、単にパッドという）1LB、テスト用のパッド1LBtおよび保護膜1LPが形成されている。層間絶縁膜1Liは、例えば酸化シリコン（SiO₂等）のような無機系の絶縁膜により形成されている。配線1L1、1L2およびパッド1LB、1LBtは、例えばアルミニウム等のような金属膜で形成されている。最上の配線1L2およびパッド1LB、1LBtを覆う保護膜1LPは、例えば酸化シリコンのような無機系の絶縁膜とポリイミド樹脂のような有機系の絶縁膜との積層膜からなる。この保護膜1LPの有機系の絶縁膜は、ウエハ1Wの主面最上面に露出された状態で堆積されている。この保護膜1LPの一部には、開口部2が形成されており、そこからパッド1LB、1LBtの一部が露出されている。パッド1LBは、チップ1Cの外周に沿って並んで配置されている。テスト用のパッド1LBtは、チップ1Cの切断領域CRに配置されている。

40

【0022】

図6は図2のウエハ1Wの他の例の要部拡大平面図、図7は図6のX3-X3線の断面図をそれぞれ示している。この例では、パッド1LB上に下地金属UBMを介してバンプ電極BMPが形成されている。バンプ電極BMPは、例えば鉛（Pb）-錫（Sn）または金（Au）等のような半田材料からなる。また、バンプ電極BMPは、鉛フリー（Sn

50

- A g (銀) - C u (銅)) 組成の半田材料からなってもよい。

【 0 0 2 3 】

次に、図 1 のテスト工程 1 0 1 では、ウエハ 1 W の各チップ 1 C のパッド 1 L B および切断領域 C R のテスト用のパッド 1 L B t にプローブを当てて各種の電気的特性検査を行う。このテスト工程は、G / W (Good chip / Wafer) チェック工程とも呼ばれ、ウエハ 1 W に形成された各チップ 1 C の良否を電氣的に判定する試験工程である。

【 0 0 2 4 】

続く図 1 の後工程 1 0 2 は、上記テスト工程 1 0 1 後の工程であって、チップ 1 C を封止体 (パッケージ) に収納し完成するまでの工程であり、裏面加工工程 1 0 2 A、チップ分割工程 1 0 2 B および組立工程 1 0 2 C を有している。

【 0 0 2 5 】

まず、裏面加工工程 1 0 2 A では、ウエハ 1 W の主面 (チップ形成面) にテープを貼り付ける (工程 1 0 2 A 1)。図 8 はウエハ 1 W が貼り付けられた治具 3 の全体平面図、図 9 は図 8 の X 4 - X 4 線の断面図、図 1 0 は図 8 の他の例の X 4 - X 4 線の断面図をそれぞれ示している。図 8 では半導体ウエハ 1 W の主面のチップ 1 C の様子を破線で示している。治具 3 は、テープ 3 a とリング (枠体) 3 b とを有している。テープ 3 a のテープベース 3 a 1 は、例えば柔軟性を持つプラスチック材料からなり、その主面には接着層 3 a 2 が形成されている。テープ 3 a は、その接着層 3 a 2 によりウエハ 1 W の主面にしっかりと貼り付けられている。テープ 3 a の厚さ (テープベース 3 a 1 の厚さと接着層 3 a 2 の厚さとの総和) は、あまり厚いとその後の工程でのハンドリングやテープ 3 a の剥離が難しくなるので、例えば 1 3 0 ~ 2 1 0 μ m 程度の薄いものが使用されている。このテープ 3 a として、例えば UV テープを使用することも好ましい。UV テープは、接着層 3 a 2 の材料として紫外線 (UV) 硬化性樹脂が使用された粘着テープであり、強力な粘着力を持ちつつ、紫外線を照射すると接着層 3 a 2 の粘着力が急激に弱くなる性質を有している。

【 0 0 2 6 】

本実施の形態 1 では、このテープ 3 a の外周に剛性を持つリング 3 b が貼り付けられている。リング 3 b は、テープ 3 a が撓まないように支える機能を有する補強部材である。この補強の観点からリング 3 b は、例えばステンレス等のような金属により形成することが好ましいが、金属と同程度の硬度を持つように厚さを設定したプラスチック材料により形成しても良い。リング 3 b の外周には、切り欠き部 3 b 1 , 3 b 2 が形成されている。この切り欠き部 3 b 1 , 3 b 2 は、治具 3 のハンドリング時や治具 3 と治具 3 を載置する製造装置との位置合わせ時に使用する他、製造装置に治具 3 を固定する際の引っかかり部として使用される。本実施の形態 1 においては、後述のようにダイシング時にも治具 3 を使用するので、治具 3 の各部 (切り欠き部 3 b 1 , 3 b 2 も含む) の寸法や形状が裏面加工とダイシングとで共用可能なように設定されている。図 9 ではリング 3 b がテープ 3 a の主面 (ウエハ貼付面) に貼り付けられている場合を示し、図 1 0 ではリング 3 b がテープ 3 a の裏面 (ウエハ貼付面とは反対側の面) に貼り付けられている場合を示している。図 9 に示したように、リング 3 b がテープ 3 a の主面に貼り付けられている場合は、リング 3 b の貼り付け用の接着層を片面 (テープ 3 a の主面の接着層 3 a 2) のみとすることが

【 0 0 2 7 】

続いて、テープ 3 a にリング 3 b を貼り付け、サポート強度を向上させた状態で、ウエハ 1 W の厚さを測定する (工程 1 0 2 A 2)。図 1 1 はウエハ 1 W の厚さ測定の一例の様子を示す断面図、図 1 2 は図 1 1 のウエハ 1 W の厚さ測定時の要部拡大平面図をそれぞれ示している。ここでは、ウエハ 1 W を保持した治具 3 を、裏面加工装置の吸着ステージ 4 上に載せ真空吸着により固定した状態で、赤外線 (Infra red : 以下、I R カメラという) カメラ 5 a を用いてウエハ 1 W の裏面の高さ H 1 と、テープ 3 a の主面の高さ H 2 とを測定する。これにより、ウエハ 1 W の実際の厚さと、テープ 3 a の厚さのばらつき (± 7

10

20

30

40

50

～ 8 μm 程度)とを測定でき、正確な研削量および研磨量を決めることができる。

【0028】

その後、図13に示すように、研削研磨工具6および吸着ステージ4を回転させて、上記研削量および研磨量に基づいてウエハ1Wの裏面に対して研削処理および研磨処理を順に施す(工程102A3, 102A4)。これにより、図14に示すように、ウエハ1Wの厚さを、例えば100 μm 以下(ここでは、例えば90 μm 程度)の極めて薄い厚さにする。この時の研磨処理は、チップの厚さが薄くなり100 μm 以下になってくると上記研削処理によりウエハ1Wの裏面に生じた損傷やストレスが原因でチップの抗折強度が低下しチップを実装する時の圧力でチップがわれてしまう不具合が生じ易くなってくるので、そのような不具合が生じないようにウエハ1Wの裏面の損傷やストレスを無くす上で重要な処理となっている。研磨処理としては、研磨パッドとシリカとを用いて研磨する方法や化学機械研磨(Chemical Mechanical Polishing: CMP)法その他、例えば硝酸とフッ酸とを用いたエッチング法を用いても良い。

10

【0029】

以上のような裏面加工工程後、吸着ステージ4の真空吸引状態を解除し、極薄のウエハ1Wを保持した治具3を裏面加工装置から取り出す。この時、本実施の形態1では、ウエハ1Wが極薄とされていてもリング3bによりテープ3aをしっかりと支えることができるので、極薄のウエハ1Wのハンドリングや搬送を容易にすることができる。また、そのハンドリングや搬送時にウエハ1Wが割れたり反ったりすることを防止することができる。したがって、ウエハ1Wの品質を確保することができるようになっている。このため、本実施の形態1では、この裏面加工後の段階で極薄のウエハ1Wを治具3に保持させたままの状態では他の製造工場(例えばアセンブリファブ)に搬送出荷し、裏面加工後のダイシングおよび組立を依頼しても良い(工程103A)。

20

【0030】

次に、チップ分割工程102Bに移行する。ここでは、まず、極薄のウエハ1Wを保持した治具3をそのままダイシング装置に搬送し、図15に示すように、ダイシング装置の吸着ステージ7に載置する。すなわち、通常は、裏面加工後にウエハ1Wの主面に貼り付けたテープを剥がして、ウエハ1Wの裏面にダイシングテープを貼り付ける(ウエハマウント)工程が必要とされているが、本実施の形態1では、そのウエハマウント工程を削減できるので、半導体装置の製造工程を簡素化することができる。したがって、半導体装置の製造時間を短縮できる。また、ダイシングテープを不要とすることができるので、材料費を低減でき、半導体装置のコストを低減できる。

30

【0031】

続いて、本実施の形態1ではウエハ1Wの主面にテープ3aが貼り付いた状態でダイシングするため、治具3を真空吸引した状態でウエハ1Wの裏面からIRカメラ5bによりウエハ1Wの主面のパターン(チップ1Cや切断領域CRのパターン)を認識する(工程102B1)。この時、本実施の形態1では、ウエハ1Wが極めて薄いのでウエハ1Wの主面のパターンの様子を十分に観測できる。その後、IRカメラ5bで得られたパターン情報に基づいてダイシングライン(切断領域CR)の位置合わせ(位置補正)を実施しダイシングを行う(工程102B2)。ダイシング方式としては、ブレードダイシング方式またはステルスダイシング方式を採用することができる。

40

【0032】

図16および図17はブレードダイシング方式の場合を例示している。すなわち、図16に示すように、高速回転するダイシングブレード(切断刃)8をウエハ1Wの裏面から切断領域CRに押し当ててウエハ1Wを切断し、図17に示すように、個々のチップ1Cに分割する。

【0033】

図18および図19はステルスダイシング方式の場合を例示している。すなわち、図18に示すように、レーザー発生部9から放射されたレーザー光をウエハ1Wの裏面から切断領域CRに沿って照射することによりウエハ1Wの内部に改質層を形成した後、図19に

50

示すように、治具 3 を載置台 10 に載せた状態で、リング 3 b を矢印 A に示す方向に押し下げテープ 3 a を矢印 B に示すように引き伸ばすことにより、上記改質層を基点として比較的小さな力でウエハ 1 W を切断し、個々のチップ 1 C に分割する。レーザ光としては、ウエハ 1 W に対して透明な波長を有する N I R (近赤外)レーザを例示できる。上記ブレードダイシング方式の場合、ウエハ 1 W が薄くなってくると切断時にチップングが生じ易くなりチップの抗折強度が低下するので、チップ 1 C の品質を確保する観点から低速 (例えば毎秒 60 mm 程度またはウエハ 1 W の厚さに応じてそれ以下) で処理せざるを得なくなってくる。これに対して、ステルスダイシング方式の場合、ウエハ 1 W の表面に損傷を与えず内部のみを分割するため、チップ 1 C の表面に存在するチップングを極少に抑えることができる。このため、チップ 1 C の抗折強度を向上させることができる。また、例えば毎秒 300 mm という高速な切断処理ができるので、スループットを向上させることができる。また、上記のようにウエハ 1 W の主面の切断領域 C R には、赤外線が透過することができないテスト用のパッド 1 L B t が存在するので、ウエハ 1 W の主面側からレーザ光を照射するとテスト用のパッド 1 L B t が邪魔になりその部分の加工 (改質層の形成) が上手くできない場合がある。これに対して、本実施の形態 1 では、テスト用のパッド 1 L B t 等のような金属の存在しないウエハ 1 W の裏面側からレーザ光を照射するので、上記のような不具合を生じることなく良好に改質層を形成でき、ウエハ 1 W を良好に切断することができる。

10

【0034】

ここで、本実施の形態 1 では、上記のようなダイシング後の段階で極薄の複数のチップ 1 C を治具 3 に保持させたままの状態での製造工場 (例えばアセンブリファブ) に搬送出荷し、ダイシング工程後の組立を依頼しても良い (工程 103B)。

20

【0035】

次に、組立工程 102C に移行する。ここでは、複数のチップ 1 C を保持した治具 3 をピックアップ装置に搬送する。図 20 はピックアップ装置に載置された治具 3 の要部拡大断面図を示している。テープ 3 a の裏面側には押上ピン 11 が上下動可能な状態で設置されている。また、チップ 1 C の裏面上方には、コレット 12 が上下左右に移動可能な状態で設置されている。コレット 12 として平コレットを用いたが角錐コレットを用いても良い。このピックアップ工程では、図 21 に示すように、テープ 3 a の裏面を真空吸引した状態で、押上ピン 11 によりテープ 3 a の裏面からチップ 1 C を押し上げる。この時、テープ 3 a として上記 UV テープを使用した場合にはテープ 3 a の接着層 3 a 2 に紫外線を照射することにより接着層 3 a 2 を硬化させ接着力を弱める。この状態で半導体チップ 1 C をコレット 12 により真空吸引することにより、図 22 に示すように、チップ 1 C をピックアップする (工程 102C1)。

30

【0036】

しかし、チップ 1 C が薄くなると UV テープを使用したとしても押上ピン 11 の押圧力によりチップ 1 C が割れやピックアップミスを引き起こす場合がある。そのような場合には、次のようにしても良い。図 23 はピックアップ装置に載置された治具 3 の要部拡大断面図を示している。ここではテープ 3 a の裏面側に多突起吸着駒 13 が設置されている。この場合、図 24 に示すように、多突起吸着駒 13 の吸引孔を通じてテープ 3 a をその裏面側から真空吸引することにより、チップ 1 C の主面とテープ 3 a の主面との接触状態を面接触から点接触に変える。これにより、チップ 1 C とテープ 3 a との接触面積を低減できる。この状態で、図 25 に示すように、チップ 1 C をコレット 12 によりピックアップする (工程 102C1)。これにより、極薄のチップ 1 C でも割れ等を生じさせることなくピックアップすることができる。この場合は、テープ 3 a として UV テープを使用しなくてもチップ 1 C のピックアップを容易にできるが、UV テープを使用し、ピックアップ時にテープ 3 a の接着層 3 a 2 に紫外線を照射し接着性を低下させることでさらにチップ 1 C のピックアップを容易にすることができる。

40

【0037】

続いて、上記のようにしてピックアップしたチップ 1 C を既存の反転ユニットによりチ

50

チップ 1 C の主面が上を向くように反転させた後、図 26 に示すように、コレット 12 により、例えばプリント配線基板 15 のチップ実装領域まで移送する。プリント配線基板 15 のチップ実装領域には、例えば銀 (Ag) ペースト等のような接着材 16 がマトリクス状に点在した状態で塗布されている。プリント配線基板 15 に代えてリードフレームのダイパッド (チップ搭載部) 上にチップ 1 C を実装する場合もある。また、ピックアップしたチップ 1 C を搬送トレイに収容して他の製造工場 (例えばアセンブリファブ) に搬送出荷し、この工程後の組立を依頼しても良い (工程 103C)。このような搬送トレイについては後述する。続いて、図 27 に示すように、チップ 1 C の裏面をプリント配線基板 15 のチップ実装領域に向けた状態でチップ 1 C をチップ実装領域に載せ、適切な方向にスクラブし、かつ、チップ 1 C を適度に押し付けて接着材 16 をチップ 1 C の裏面全体に広げる。その後、接着材 16 を硬化させてチップ 1 C をプリント配線基板 15 上に固着する (工程 102C2)。その後、図 28 に示すように、チップ 1 C の主面のパッド 1LB とプリント配線基板 15 の電極とをボンディングワイヤ (以下、単にワイヤという) 17 により接続する (工程 102C3)。その後、トランスファモール法を用いてエポキシ樹脂等のようなプラスチック材料からなる封止体によりチップ 1 C を封止する (工程 102C4)。前記図 6 および図 7 に示したようにチップ 1 C がバンパ電極 B M P を持つ場合は、上記ピックアップ工程 102C1 においてチップ 1 C をその主面が下を向いた状態でプリント配線基板 15 のチップ実装領域に移送し、チップ 1 C のバンパ電極 B M P とチップ実装領域の電極とをペースト材を用いて仮固定した後、リフロ処理 (熱硬化処理) することでチップ 1 C のバンパ電極 B M P とプリント配線基板 15 の電極とを固着する (フリップチップボンディング)。その後、チップ 1 C とプリント配線基板 15 との対向面間にアンダーフィルを充填した後、チップ 1 C を上記と同様に封止する (工程 104C4)。

【0038】

図 29 は、本実施の形態 1 の半導体装置の製造方法により製造された半導体装置 20 の断面図の一例を示している。この半導体装置 20 は、1つのパッケージ内に所望の機能のシステムが構築された S I P (System In Package) 構成とされている。この半導体装置 20 を構成するプリント配線基板 15 の裏面には、複数のバンパ電極 21 がマトリクス状に配置されている。また、プリント配線基板 15 の主面上には、複数の薄型のチップ 1 C 1 ~ 1 C 3 (1 C) が積層されている。最下層のチップ 1 C 1 は、その主面のバンパ電極 B M P を介してプリント配線基板 15 の主面上に実装されている。このチップ 1 C 1 の主面には、例えば C P U (Central Processing Unit) や D S P (Digital Signal Processor) 等のような論理回路が形成されている。このチップ 1 C 1 の裏面上には、ダイアタッチフィルム 22 を介してチップ 1 C 2 が実装されている。チップ 1 C 2 の主面には、例えば S R A M (Static Random Access Memory) やフラッシュメモリ等のようなメモリ回路が形成されている。このチップ 1 C 2 の主面のパッド 1LB は、ワイヤ 17 を介してプリント配線基板 15 の主面の電極と電気的に接続されている。このチップ 1 C 2 の主面上には、スペーサ 23 およびダイアタッチフィルム 22 を介してチップ 1 C 3 が実装されている。このチップ 1 C 3 には、例えば S R A M やフラッシュメモリ等のようなメモリ回路が形成されており、チップ 1 C 3 の主面のパッド 1LB は、ワイヤ 17 を介してプリント配線基板 15 の主面の電極と電気的に接続されている。このようなチップ 1 C 1 ~ 1 C 3 およびワイヤ 17 は、例えばエポキシ樹脂からなる封止体 24 により封止されている。上記の本実施の形態 1 の半導体装置の製造方法によれば、図 29 のようなチップ 1 C 1 ~ 1 C 3 のような多段積層ができ、S I P 構成を有する半導体装置 20 の薄型化を実現することができる。また、S I P 構成を有する半導体装置 20 の信頼性を向上させることができる。

【0039】

本実施の形態 1 では、テープ 3 a へのリング 3 b の貼り付けは厚さ測定の前に行った例について示したが、裏面研削工程の前に、テープ 3 a へのリング 3 b の貼り付けが完了していれば良い。

【0040】

(実施の形態2)

本実施の形態2では、薄型のチップ用の搬送トレイについて説明する。図30は一般的な搬送トレイ90の要部断面図を示している。チップ1Cの薄型化に伴い、搬送トレイ90のポケット90aも製品保護性を考慮して浅くなってきているが、ポケット90aが浅すぎるとチップ1Cをポケット90aに出し入れする時にその出し入れ作業が、その周囲のポケット90aに既に收容されている他のチップ1Cに影響し、他のチップ1Cがポケット90aの外に出てしまう問題がある。図31は、その一例を示しており、チップ1Cを搬送トレイ90のポケット90aに收容する様子を示している。一般的にチップ1Cを搬送トレイ90のポケット90aに收容するには、チップ1Cをコレット12(ここでは角錐コレットを例示している)で真空吸引した状態で搬送トレイ90の所望のポケット90aの位置まで移送した後、コレット12の真空吸引状態を解除してチップ1Cを所望のポケット90aに落下させて收容している。しかし、チップ1Cの薄型化が進み100 μ m程度以下の厚さになってくると、チップ1Cが軽くなることに加えて、吸盤効果、静電気作用あるいはチップ1Cの主面のポリイミド樹脂の粘着性により、コレット12の真空状態を解除しただけではチップ1Cがコレット12から離れなかったり、離れ難くなり上手くポケット90aに入らなかったりする等の問題が生じてきている。そこで、チップ1Cをポケット90aに收容する際に、図31の矢印に示すように、空気を逆噴射させることにより、チップ1Cをコレット12から離し、所望のポケット90aに收容するようになっている。しかし、搬送トレイ90のポケット90aが浅い上、チップ1Cが薄く軽いので、コレット12からの空気流の影響により、その周囲の他のポケット90aに既に收容されている他のチップ1Cがポケット90aの外に出てしまう問題が生じる。ここで、ポケット90aの深さをチップ1Cの厚さに対して深くすることが考えられる。この場合、チップ1Cの出し入れ時の問題はなくなるが、単純にポケット90aを深くすると、図32に示すように、チップ1Cを搬送トレイ90に收容した状態において、チップ1Cの主面からそれに対向する搬送トレイ90の裏面(天井面)までの距離Z1が長くなる結果、搬送中にチップ1Cが上下動したり回転したりし易くなるため、チップ1Cに傷やチップング等が生じたり、チップ1Cの動作により搬送トレイ90の内壁面の一部が削られ異物が発生したりする問題が生じる。

【0041】

そこで、本実施の形態2においては、薄型のチップ1Cの搬送トレイ(以下、単にトレイという)への出し入れ時には周囲のチップ1Cに悪影響を及ぼさないようにでき、かつ、チップ1Cの搬送中にはチップ1Cが上下動したり回転したりしないようにできる搬送トレイについて説明する。なお、搬送は、工程間の搬送と、その他に出荷のための搬送など、種々の目的のための搬送を含む。

【0042】

図33は本実施の形態2のトレイ27の主面の全体平面図、図34は図33のトレイ27の裏面の全体平面図、図35は図33および図34のX5-X5線の断面図、図36は図33~図35のトレイ27のテーブルを取り外した様子の断面図をそれぞれ示している。

【0043】

本実施の形態2のトレイ27は、薄型のチップ1Cの搬送に使用される容器である。このトレイ27の外観は、例えば1つの角部にインデックス用の面取り部27aが形成された平面略正方形の薄板状とされており、その外形寸法は、例えば縦50mm程度、横50mm程度、高さ4mm程度とされている。トレイ27の構成材料は、例えばAAS(アクリルニトリル-アクリレート-スチレン)樹脂、ABS(アクリルニトリル-ブタジエン-スチレン)樹脂またはPS(ポリスチレン)樹脂等のような絶縁材料からなり、静電気の帯電を低減しチップの静電破壊を抑制または防止する観点から、例えば親水性ポリマーが含有されている。この静電破壊対策として、トレイ27にカーボンを追加したり、トレイ27に導体パターンを形成したりしても良いが、親水性ポリマーを追加した場合は、カーボンの添加に比べて異物の発生を低減でき、また、導体パターンの形成に比べて形成方法が容易でありトレイ27のコストを低減できる。このトレイ27の主面および裏面の中

央には、その主面および裏面を貫通する開口部 27b が形成されており、その開口部 27b を塞ぐようにテープ 27c が貼り付けられている。テープ 27c は、テープベース 27c1 とその主面に形成された接着層 27c2 とを有している。

【0044】

次に、図 37 は上記トレイ 27 にチップ 1C を収容し 2 段重ねにした時のトレイ 27 の主面の全体平面図、図 38 は図 37 の X6 - X6 線の断面図をそれぞれ示している。

【0045】

ここには、2 枚のトレイ 27 が、各々のトレイ 27 のインデックス用の面取り部 27a の位置を合わせた状態で、下段のトレイ 27 の主面の凸部に、上段のトレイ 27 の裏面の凹部を嵌め合わされトレイ 27 の厚さ方向に安定した状態で積み重ねられている場合が例示されている。

10

【0046】

各トレイ 27 のテープ 27c の主面上には、例えば 4 × 4 個のチップ 1C が、テープ 27c の接着層 27c2 により貼り付けられている。すなわち、チップ 1C は、その主面（素子や配線が形成された面）を上段のトレイ 27 の裏面に対向させ、かつ、チップ 1C の裏面（素子や配線が形成されていない面）を下段のトレイ 27 のテープ 27c の主面に接着された状態で載置されている。このため、チップ 1C の出し入れに際してその作業が、トレイ 27 に既に収容されている他のチップ 1C に悪影響を及ぼすこともない。また、チップ 1C の搬送に際してチップ 1C はテープ 27c に貼り付けられ固定されており、上下左右に動いたり回転したりすることもないので、チップング等の発生も生じないし、チップ 1C の移動によりトレイ 27 が削られ異物が発生することもない。したがって、チップ 1C の品質を確保することができる。

20

【0047】

テープ 27c は、例えば UV テープからなり、チップ 1C をトレイ 27 からピックアップする時には、テープ 27c の接着層 27c2 に紫外線を照射することにより、その接着層 27c2 の接着性を低下させる。これにより、トレイ 27 からのチップ 1C のピックアップを容易にすることができる。上記裏面加工やダイシング時に使用したテープ 3a では裏面加工やダイシング時の機械的な応力に耐えるべく強力な接着性が必要とされたが、このトレイ 27 のテープ 27c の場合、上記テープ 3a よりも低い接着力で良いので、チップ 1C が薄くても、紫外線照射により接着力を下げることでチップ 1C を割ることなく容易にピックアップすることができる。

30

【0048】

また、図 39 に示すように、テープ 27c の裏面から真空吸引手段 28 によりテープ 27c を吸引すると、チップ 1C の裏面とテープ 27c の主面との接触状態が面接触から点接触に変わるような構成にすることもできる。これにより、チップ 1C とテープ 27c との接触面積を低減できるので、チップ 1C を割ることなく、さらに容易にピックアップすることができる。この場合は、テープ 27c として UV テープを用いなくてもチップ 1C のピックアップを容易にできるが、UV テープを使用し、ピックアップ時にテープ 27c の接着層 27c2 に紫外線を照射し接着性を低下させることで、チップ 1C のピックアップの容易性をさらに向上させることができる。なお、チップ 1C のピックアップ後の組立は、前記実施の形態 1 と同じなので説明を省略する。

40

【0049】

また、テープ 27c は、着脱自在の状態とされている。テープ 27c を搬送毎に貼り替えることによりテープ 27c に付着した異物がチップ 1C に付着する問題を回避できる。したがって、チップ 1C の搬送中の品質を確保できる。

【0050】

また、テープ 27c を透明な材料で形成することにより、テープ 27c に貼り付けられたチップ 1C の裏面をテープ 27c を介して検査することができる。

【0051】

次に、本実施の形態 2 のチップ 1C のトレイ 27 への収容方法の一例を説明する。

50

【 0 0 5 2 】

図 4 0 および図 4 1 は、薄型のチップ 1 C をトレイ 2 7 に収容する工程時のトレイ 2 7 の要部断面図を示している。まず、図 4 0 に示すように、チップ 1 C をコレット 1 2 により真空吸引した状態でトレイ 2 7 のテープ 2 7 c の主面上の所望の位置に移送する。ここでは、チップ 1 C の主面をコレット 1 2 の真空吸着面に向けた状態でチップ 1 C を吸引する。続いて、コレット 1 2 の真空吸引状態を解除する。上記のようにチップ 1 C の厚さが 1 0 0 μ m 程度と薄くなってくるとチップ 1 C が軽くなることに加え、吸盤効果や静電気作用あるいはチップ 1 C の主面側のポリイミド樹脂膜の粘着力により真空吸引状態を解除しただけではチップ 1 C がコレット 1 2 から離れない。そこで、本実施の形態 2 でも、図 4 1 に示すように、空気をチップ 1 C 側に軽く逆噴射する。これにより、チップ 1 C をテープ 2 7 c の所望の位置に載置しテープ 2 7 c に貼り付ける。この時、本実施の形態 2 においては、トレイ 2 7 に既に収容されている他のチップ 1 C がテープ 2 7 c に貼り付けられ固定されているので、上記コレット 1 2 から逆噴射された空気流がトレイ 2 7 に既に収容されている他のチップ 1 C に流れても他のチップ 1 C が動いてしまわないようにすることができる。

【 0 0 5 3 】

次に、チップ 1 C の搬送中にチップ 1 C の裏面を検査する方法の一例を説明する。図 4 2 はチップ 1 C の裏面検査の様子を示している。チップ 1 C の裏面にチップングや異物が有るか否か等を検査する裏面検査に際しては、図 3 8 の状態からトレイ 2 7 を図 4 2 に示すように反転させ、矢印に示す方向からチップ 1 C の裏面を検査する。チップ 1 C はテープ 2 7 c に貼り付いたままの状態とされる。検査終了後、再びトレイ 2 7 を反転させて元の図 3 8 の状態に戻す。図 3 0 で示したトレイ 9 0 の場合、同様の裏面検査を行った後、トレイ 9 0 を元の状態に戻した時に、チップ 1 C が薄く軽いことに加え、静電気作用やチップ 1 C の主面のポリイミド樹脂の粘着性のために、チップ 1 C が上段のトレイ 9 0 の裏面（天井面）に貼り付いたままになってしまう場合がある。このため、チップ 1 C をトレイ 9 0 からピックアップする段階で、上記元の状態で上段のトレイ 9 0 を取り外した時に下段のトレイ 9 0 のポケット 9 0 a にチップ 1 C が存在せずチップ 1 C をピックアップできない、という問題がある。これに対して、本実施の形態 2 においては、チップ 1 C の裏面検査時においてもチップ 1 C はトレイ 2 7 の主面のテープ 2 7 a に貼り付いたまま固定されているので、トレイ 2 7 を元の状態に戻した時に、チップ 1 C が上段のトレイ 2 7 の裏面（天井面）に貼り付いたままになることはない。したがって、チップ 1 C をトレイ 2 7 からピックアップする段階で、上記元の状態で上段のトレイ 2 7 を取り外した時に下段のトレイ 2 7 にチップ 1 C が存在しないという不具合が生じないので、チップ 1 C を良好にピックアップできる。

【 0 0 5 4 】

（実施の形態 3）

本実施の形態 3 においては、図 1 のウエハ厚さ測定工程 1 0 2 A 2 の変形例について説明する。図 4 3 は、本実施の形態 3 のウエハ厚さ測定工程の説明図を示している。

【 0 0 5 5 】

本実施の形態 3 においては、予めオフラインで厚さ測定器 3 0 を用いてウエハ 1 W の厚さを測定し、そのデータを裏面加工装置に転送する。裏面加工装置では、吸着ステージ上のウエハ 1 W の裏面の高さを検出し、上記ウエハ 1 W の厚さ測定値を考慮して必要量を研削および研磨する。本実施の形態 3 の場合は、高価な I R カメラが不要とすることができる。

【 0 0 5 6 】

（実施の形態 4）

本実施の形態 4 においては、図 1 のウエハ厚さ測定工程 1 0 2 A 2 の他の変形例について説明する。図 4 4 は、本実施の形態 4 のウエハ厚さ測定工程の説明図を示している。

【 0 0 5 7 】

本実施の形態 4 においては、テープ 3 a の厚さを I R カメラ 5 a または厚さ測定器 3 0

により直接測定し、そのデータを裏面加工装置に転送する。裏面加工装置では、吸着ステージ 4 上のウエハ 1 W の裏面の高さを検出し、その検出値と上記テーブル 3 a の厚さとからウエハ 1 W の厚さを算出する。そして、吸着ステージ 4 の上面をゼロ基準として必要量を研削および研磨する。

【 0 0 5 8 】

(実施の形態 5)

本実施の形態 5 においては、ウエハの裏面にダイアタッチフィルムを貼り付ける場合のダイシング処理について説明する。図 4 5 ~ 図 4 7 は本実施の形態 5 の半導体装置の製造工程中のウエハ 1 W の断面図を示している。

【 0 0 5 9 】

まず、図 4 5 に示すように、ウエハ 1 W の裏面にダイアタッチフィルム 2 2 を貼り付ける。このダイアタッチフィルム 2 2 は、例えば接着機能を持つエポキシ樹脂やポリイミド樹脂などのような樹脂材料に導電性フィラーを充填したもので、チップをリードフレームや配線基板に固定するための接着材である。続いて、前記実施の形態 1 と同様にして得られたウエハ 1 W の主面のパターンデータに基づいてダイシング処理を行う。このダイシングを行う際には、例えば 2 軸ダイサーを用い、1 軸ブレードにより図 4 6 に示すようにダイアタッチフィルム 2 2 を切断した後、上記 1 軸ブレードよりも刃幅（切断幅）の狭い 2 軸ブレードにより図 4 7 に示すようにウエハ 1 W を切断する。ダイアタッチフィルム 2 2 の切断に際しては、レーザ光を用いても良い。このような本実施の形態 5 によれば、裏面にダイアタッチフィルム 2 2 が貼り付けられたチップ 1 C を用意することができる。

【 0 0 6 0 】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【 0 0 6 1 】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である半導体装置の製造方法に適用した場合について説明したが、それに限定されるものではなく種々適用可能であり、例えばマイクロマシンの製造方法にも適用できる。

【 産業上の利用可能性 】

【 0 0 6 2 】

本発明は、半導体装置の製造業に適用できる。

【 図面の簡単な説明 】

【 0 0 6 3 】

【 図 1 】 本発明の一実施の形態である半導体装置の製造工程のフロー図である。

【 図 2 】 図 1 の前工程後の半導体ウエハの主面の全体平面図である。

【 図 3 】 図 2 の X 1 - X 1 線の断面図である。

【 図 4 】 図 2 の半導体ウエハの一例の要部拡大平面図である。

【 図 5 】 図 4 の X 2 - X 2 線の断面図である。

【 図 6 】 図 2 の半導体ウエハの他の例の要部拡大平面図である。

【 図 7 】 図 6 の X 3 - X 3 線の断面図である。

【 図 8 】 半導体ウエハが貼り付けられた治具の全体平面図である。

【 図 9 】 図 8 の X 4 - X 4 線の断面図である。

【 図 1 0 】 図 8 の他の例の X 4 - X 4 線の断面図である。

【 図 1 1 】 半導体ウエハの厚さ測定の一例の様子を示す断面図である。

【 図 1 2 】 図 1 1 の半導体ウエハの厚さ測定時の要部拡大平面図である。

【 図 1 3 】 半導体ウエハの裏面加工工程の説明図である。

【 図 1 4 】 半導体ウエハの裏面加工工程の説明図である。

【 図 1 5 】 半導体ウエハの主面のパターン認識工程の説明図である。

【 図 1 6 】 半導体ウエハのダイシング工程の説明図である。

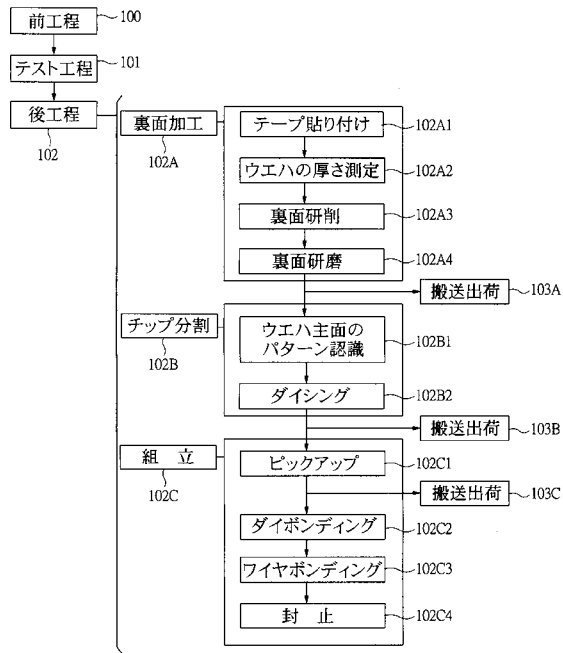
【 図 1 7 】 図 1 6 に続く半導体ウエハのダイシング工程の説明図である。

- 【図 1 8】半導体ウエハの他のダイシング工程の説明図である。
- 【図 1 9】図 1 8 に続く半導体ウエハのダイシング工程の説明図である。
- 【図 2 0】半導体チップのピックアップ工程の説明図である。
- 【図 2 1】図 2 0 に続く半導体チップのピックアップ工程の説明図である。
- 【図 2 2】図 2 1 に続く半導体チップのピックアップ工程の説明図である。
- 【図 2 3】半導体チップのピックアップ工程の他の例の説明図である。
- 【図 2 4】図 2 3 に続く半導体チップのピックアップ工程の説明図である。
- 【図 2 5】図 2 4 に続く半導体チップのピックアップ工程の説明図である。
- 【図 2 6】半導体チップのダイボンディング工程の説明図である。
- 【図 2 7】図 2 6 に続く半導体チップのダイボンディング工程の説明図である。 10
- 【図 2 8】図 2 7 のダイボンディング工程に続くワイヤボンディング工程の説明図である。
- 【図 2 9】本発明の一実施の形態である半導体装置の製造方法で製造された半導体装置の一例の断面図である。
- 【図 3 0】一般的な搬送トレイの要部断面図である。
- 【図 3 1】図 3 0 の搬送トレイの不具合の説明図である。
- 【図 3 2】図 3 0 の搬送トレイの不具合の説明図である。
- 【図 3 3】本発明の他の実施の形態である半導体装置の製造方法で用いる搬送トレイの主面の全体平面図である。
- 【図 3 4】図 3 3 の搬送トレイの裏面の全体平面図である。 20
- 【図 3 5】図 3 3 および図 3 4 の X 5 - X 5 線の断面図である。
- 【図 3 6】図 3 3 ~ 図 3 5 の搬送トレイのテープを取り外した様子の断面図である。
- 【図 3 7】図 3 3 の搬送トレイに半導体チップを収容し 2 段重ねにした時の搬送トレイの主面の全体平面図である。
- 【図 3 8】図 3 7 の X 6 - X 6 線の断面図である。
- 【図 3 9】搬送トレイのテープ構成の変形例を示す要部拡大断面図である。
- 【図 4 0】半導体チップを搬送トレイに収容する工程時の搬送トレイの要部断面図である。
- 【図 4 1】図 4 0 に続く半導体チップを搬送トレイに収容する工程時の搬送トレイの要部断面図である。 30
- 【図 4 2】搬送トレイに収容された半導体チップの裏面検査を説明するための説明図である。
- 【図 4 3】本発明の他の実施の形態である半導体装置の製造工程における半導体ウエハの厚さ測定工程の説明図である。
- 【図 4 4】本発明のさらに他の実施の形態である半導体装置の製造工程における半導体ウエハの厚さ測定工程の説明図である。
- 【図 4 5】本発明の他の実施の形態である半導体装置の製造工程における半導体ウエハの断面図である。
- 【図 4 6】図 4 5 に続く半導体装置の製造工程における半導体ウエハの断面図である。
- 【図 4 7】図 4 6 に続く半導体装置の製造工程における半導体ウエハの断面図である。 40
- 【符号の説明】
- 【 0 0 6 4 】
- 1 W 半導体ウエハ
- 1 C 半導体チップ
- 1 S 半導体基板
- 1 L 配線層
- 1 L i 層間絶縁膜
- 1 L 1 , 1 L 2 配線
- 1 L B ボンディングパッド
- 1 L B t テスト用のボンディングパッド 50

1 L P	保護膜	
2	開口部	
3	治具	
3 a	テープ	
3 a 1	テープベース	
3 a 2	接着層	
3 b	リング（枠体）	
3 b 1 , 3 b 2	切り欠き部	
4	吸着ステージ	
5 a , 5 b	赤外線カメラ	10
6	研削研磨工具	
7	吸着ステージ	
8	ダイシングブレード（切断刃）	
9	レーザー発生部	
1 0	載置台	
1 1	押上ピン	
1 2	コレット	
1 3	多突起吸着駒	
1 5	プリント配線基板	
1 6	接着材	20
1 7	ボンディングワイヤ	
2 0	半導体装置	
2 1	バンプ電極	
2 2	ダイアタッチフィルム	
2 3	スペーサ	
2 4	封止体	
2 7	搬送トレイ	
2 7 a	面取り部	
2 7 b	開口部	
2 7 c	テープ	30
2 7 c 1	テープベース	
2 7 c 2	接着層	
2 8	真空吸引手段	
3 0	厚さ測定器	
9 0	搬送トレイ	
9 0 a	ポケット	
N	ノッチ	
U B M	下地金属	
B M P	バンプ電極	

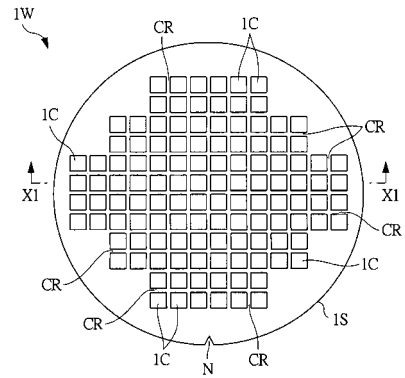
【図 1】

図 1



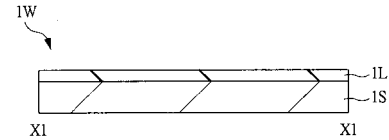
【図 2】

図 2



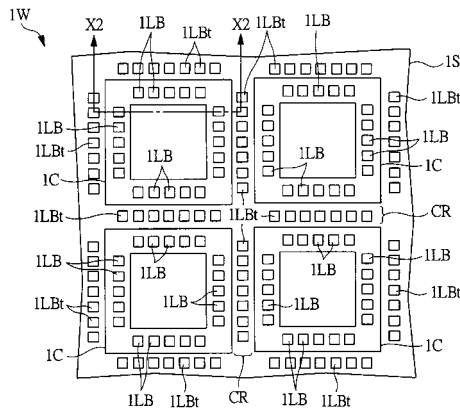
【図 3】

図 3



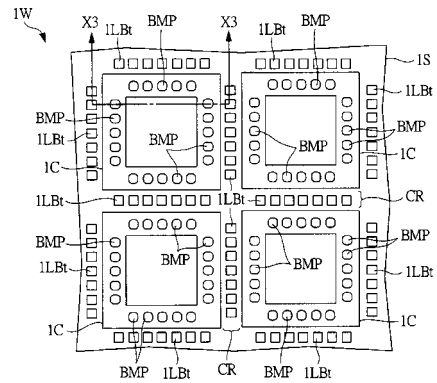
【図 4】

図 4



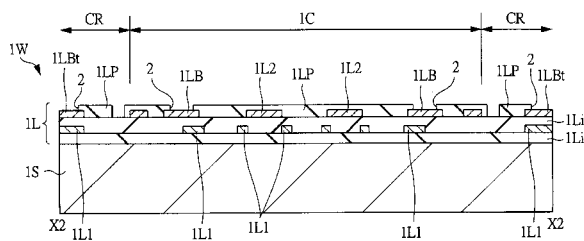
【図 6】

図 6



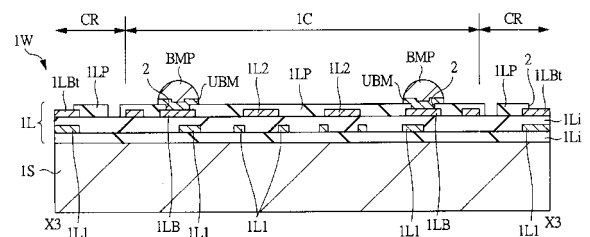
【図 5】

図 5

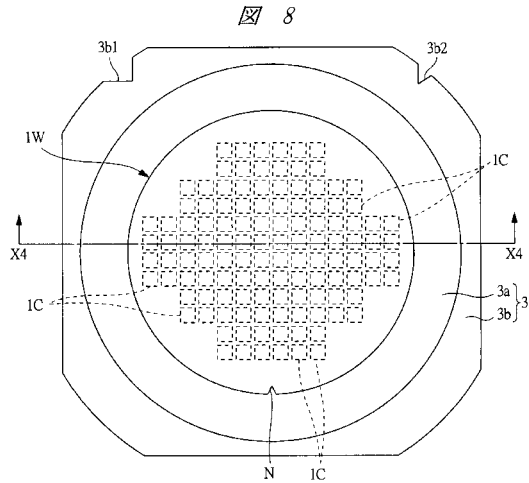


【図 7】

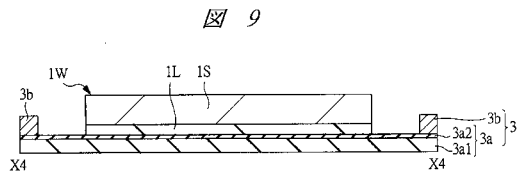
図 7



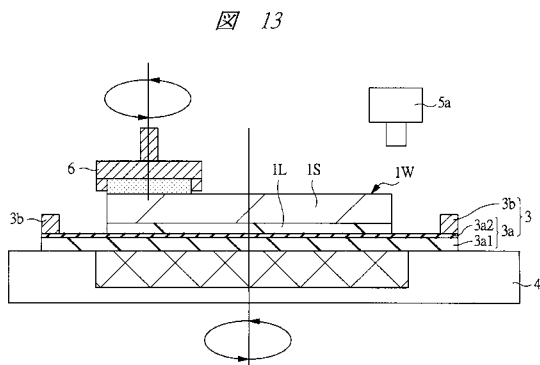
【図 8】



【図 9】

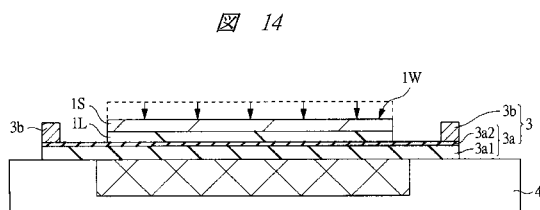


【図 13】

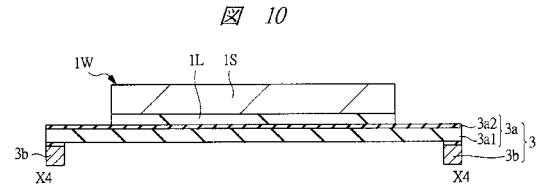


1W: 半導体ウエハ
3: 治具
3a: テープ
3b: リング

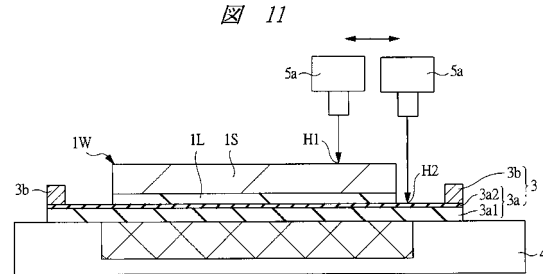
【図 14】



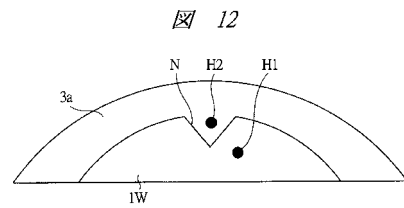
【図 10】



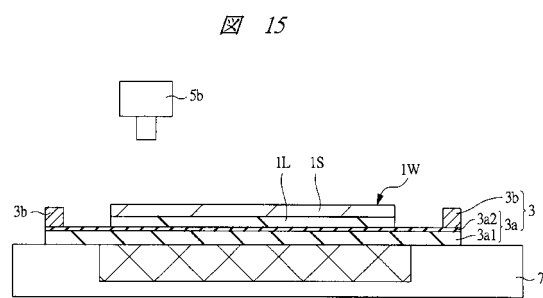
【図 11】



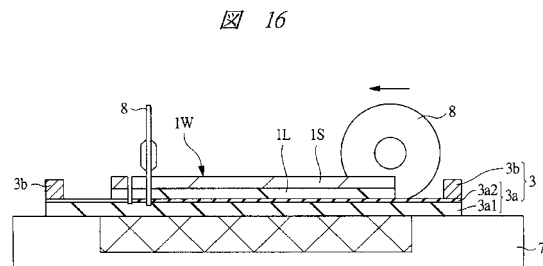
【図 12】



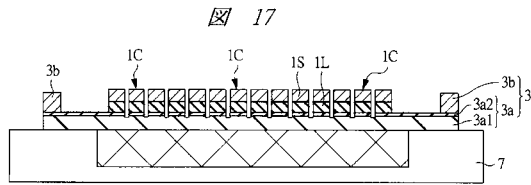
【図 15】



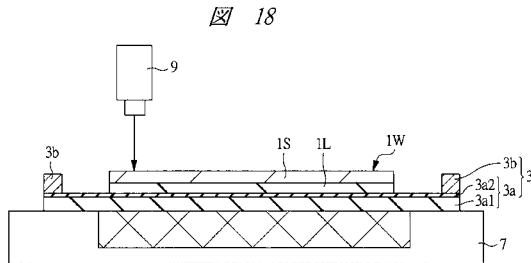
【図 16】



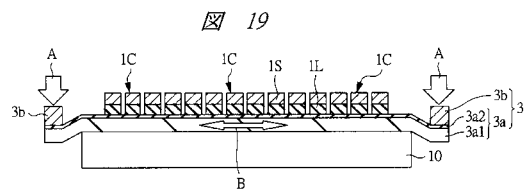
【図 17】



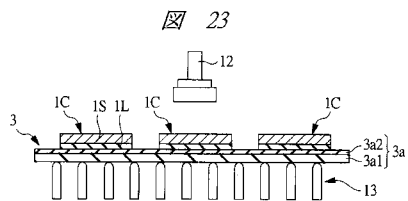
【図 18】



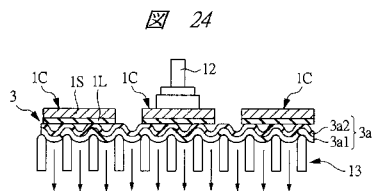
【図 19】



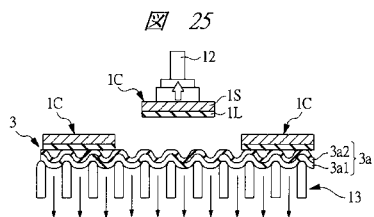
【図 23】



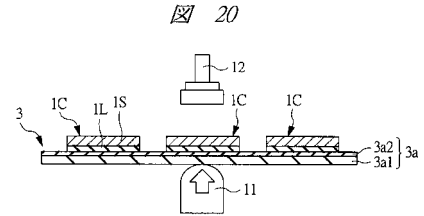
【図 24】



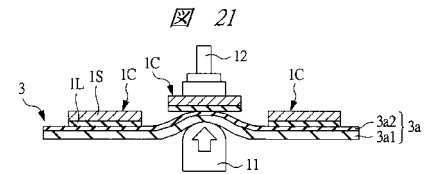
【図 25】



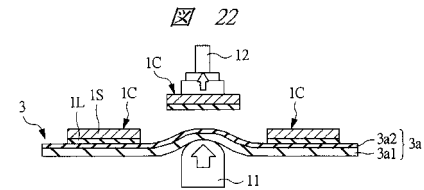
【図 20】



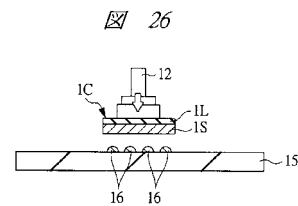
【図 21】



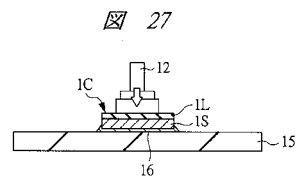
【図 22】



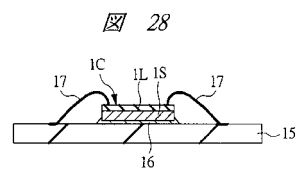
【図 26】



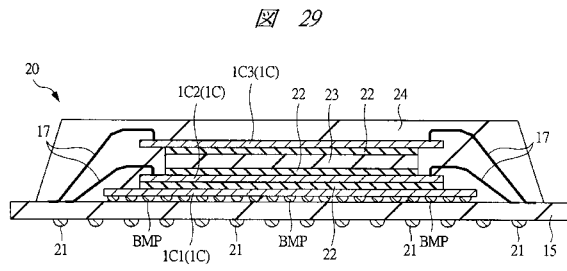
【図 27】



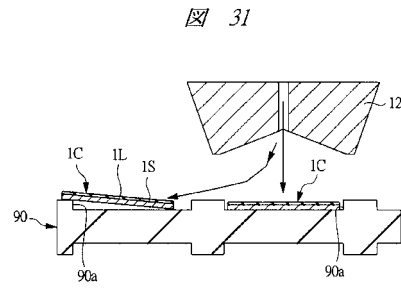
【図 28】



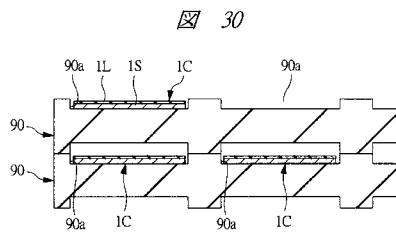
【図 29】



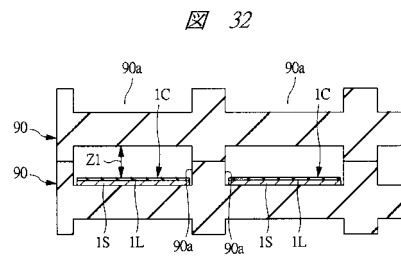
【図 31】



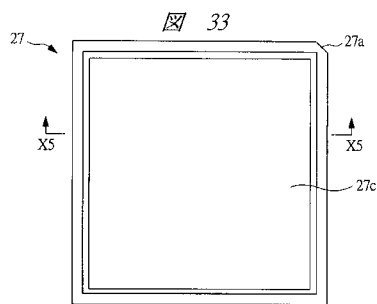
【図 30】



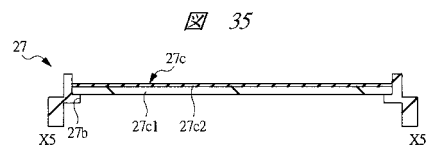
【図 32】



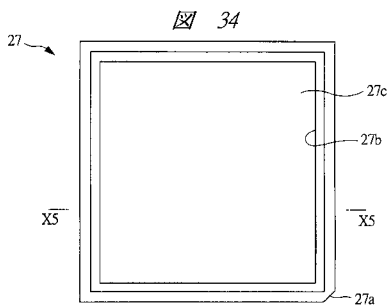
【図 33】



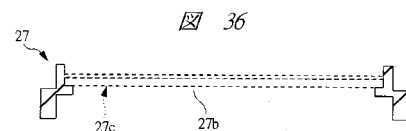
【図 35】



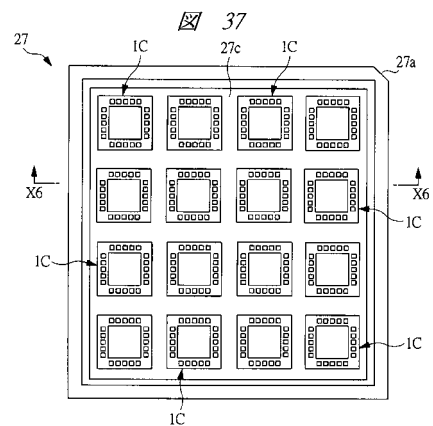
【図 34】



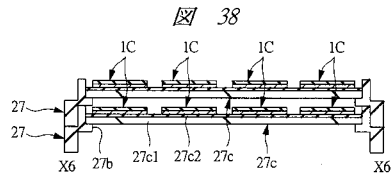
【図 36】



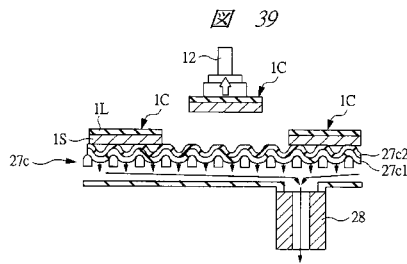
【図 37】



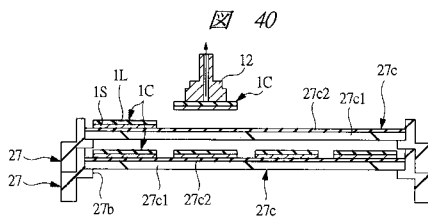
【図 38】



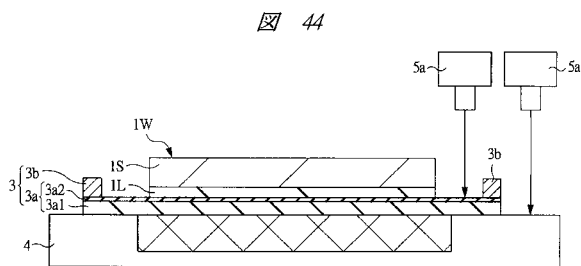
【図 39】



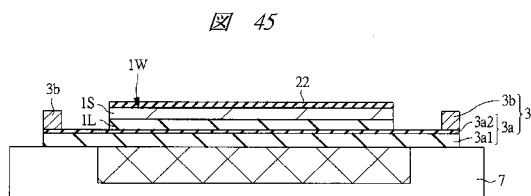
【図 40】



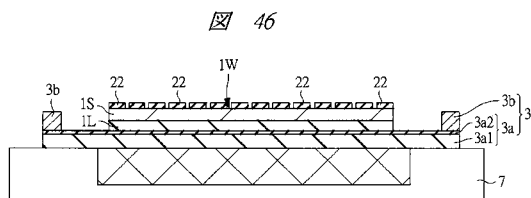
【図 44】



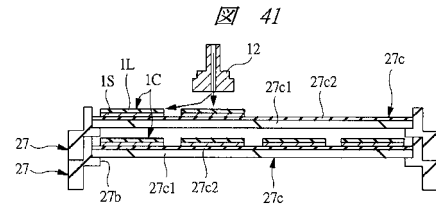
【図 45】



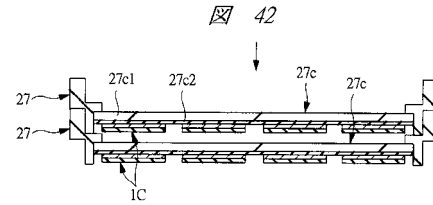
【図 46】



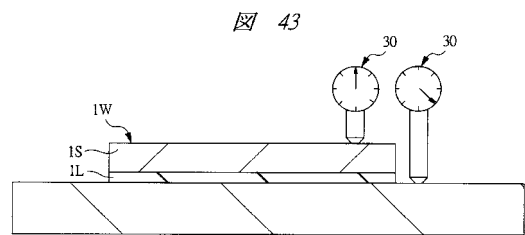
【図 41】



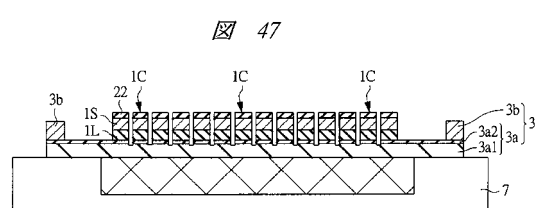
【図 42】



【図 43】



【図 47】



フロントページの続き

(51) Int.Cl. ⁷	F I	テーマコード (参考)
	H 0 1 L 21/78	Y

(72)発明者 木村 稔
東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内